分类号	L 7		ı	
UDC				

密级\_\_\_\_\_ 编号\_\_\_\_\_

# 中国科学院研究生院

# 博士学位论文

# InGaP/GaAs HBT 器件及其在集成电路中的应用研究

# 杨威

指导教师	刘训春 研究员		
	中国	国科学院微电子研究所	
申请学位级别_	工学博士	学科专业名称 微电子	子学与固体电子学
论文提交日期_	2006.6	论文答辩日期	2006.6
培养单位	中	国科学院微电子研究所	f
学位授予单位_		中国科学院研究生院	

答辩委员会主席\_\_\_\_\_

# 中文摘要

InGaP/GaAs HBT 具有频率高、可靠性高以及 1/f 噪声低等优良特性,是微波、 毫米波领域最有竞争力的三端器件之一,有着广阔的应用前景。本论文对 InGaP/GaAs HBT 新结构设计、器件特性、VBIC 模型参数提取以及 HBT 在相关电 路中的应用进行了研究,取得了如下几项成果:

- 研究了薄基区 HBT 合金温度对欧姆接触电阻 R<sub>contact</sub> 和残余电压 V<sub>offset</sub> 的影响, 给出了薄基区 HBT 的最佳合金温度区域。我们还用肖特基钳位理论解释了合 金温度过高导致 V<sub>offset</sub> 偏大的现象。
- 2) 从晶体管基本物理机制推导出 V<sub>offset</sub> 与集电极、发射极面积比 A<sub>C</sub>/A<sub>E</sub> 的关系, 成功解释了 U 型发射极 HBT 具有的较小 V<sub>offset</sub> 的原因,进一步证明了 U 型发 射极结构的优越性。并指出了一种从版图结构设计降低 V<sub>offset</sub>,同时又不影响 电流增益和频率特性的方法。
- 3) 新设计出一种三指发射极 HBT,通过与同一版上两指发射极 HBT 比较,证 明三指发射极 HBT 工艺宽容度高,一致性好,成品率高。而且具有很好的 DC 和高频特性,其截止频率达 95GHz 以上,这是目前使用国内外延材料制 备的 HBT 的最高截止频率。
- 4) 计算了 HBT 的 VBIC 模型的一些基本物理参数,作为提参的初始值,并从物 理意义和量级上判断所提取参数的合理性。简化了 VBIC 模型,优化了 VBIC 参数提取设置和步骤,对本室工艺线制备的 InGaP/GaAs HBT 进行了提参建 模工作。仿真结果表明,提取的模型可以较好的表征我们所制备 InGaP/GaAs HBT 的直流和交流特性。
- 5) 进行了 X 波段压控振荡器的研制工作,对 VCO 器件选择,电路设计,以及 调谐线性度、噪声等关键指标的改进进行了探讨,最终的测试结果表明 VCO 的中心频率、输出功率、相位噪声指标达到设计目标。
- 6) 改进了光调制驱动电路设计,并使用国产外延片材料成功制备出光调制驱动电路。测试结果表明,所制备光调制驱动电路在 10bps 速率下工作正常。从测试结果的上升和下降边分析,该电路是有可能工作到 20Gbps 速率的。
  - 关键词: InGaP/GaAs HBT 合金 残余电压 三指 HBT VBIC 模型压控振荡器 VCO 光调制驱动电路

# Abstract

InGaP/GaAs HBT has high frequency, high reliability and inherent low 1/*f* noise performance, which make it very attractive to be used in microwave and millimeter-wave circuits. In this dissertation, characteristics of HBT with novel layout design, the extraction of VBIC model parameters and the application of HBT in MMIC have been studied. The main results of our research are as follows

1. Alloy temperature dependence of  $V_{\text{offset}}$  and  $R_{\text{contact}}$  has been studied, and an optimal alloy temperature range as a trade-off between  $V_{\text{offset}}$  and  $R_{\text{contact}}$  for thin base HBT is given. In addition, the reason of high  $V_{\text{offset}}$  caused by high alloy temperature is interpreted using *Schottky clamped theory*.

2 The relation between V<sub>offset</sub> and A<sub>C</sub>/A<sub>E</sub>, which is the area ratio of the collector and the emitter, is deduced from fundamental physical mechanism of the transistor, it is explained successfully that the U-shaped emitter HBT has low V<sub>offset</sub>, and it shows that U-shaped emitter has many advantages over traditional structures.

3 A novel three-emitter HBT has been demonstrated. Compared with two-finger-emitter HBT, this device has better process tolerance and uniformity as well as higher yield. What's more, it has superior DC and high frequency characteristics. Its cutoff frequency is over 95GHz, which is the highest value among the devices made by using domestic epitaxy wafers.

4、 Some basic physical parameters of the VBIC model of the HBT are calculated as the initial value of parameter extraction, and the reasonability of the extracted parameter is estimated from the physical meaning and the magnitude. The VBIC model is simplified, at the same time, the setup and the steps of the VBIC parameter extraction are optimized. Besides, the VBIC model of the InGaP/GaAs HBT fabricated at our production line is set up and the parameters are extracted. The test results accord with the simulation results, and it shows that the extracted model can commendably describe the DC and high frequency characteristics of our InGaP/GaAs HBT.

5. An X-band VCO is developed. The device selection, circuit design and some important specifications such as tuning linearity and noise figure are researched. The final test results indicate that the center frequency, output power and phase noise of the VCO

can meet the design goals.

6. The circuit design and the fabrication of the optic modulator driver are accomplished successfully using domestic epitaxy wafers. The test results indicate that the optic modulator driver can work well at 10Gbps. It can be inferred from the test results of the rise time and the fall time that this circuit may work at 20Gbps.

Key words:	InGaP/GaAs HBT	alloy	novel layout structure
	VBIC	VCO	Optical modulator driver

# 目录

中文摘要.	中文摘要I				
第一章 绪	论	1			
1.1 高性能	HBT 器件研究的目的和意义	1			
1.2 HBT 研	穷进展及存在问题	2			
1.2.1	HBT 材料体系	2			
1.2.2	HBT 研究进展				
1.2.3	InGaP/GaAs HBT 研究现状和研究意义	4			
1.3 压控振	荡器(VCO)发展现状与趋势	4			
1.4 本论文	的研究意义	5			
1.5 本论文	的主要内容	6			
第二章 In	GaP/GaAs HBT 器件原理	9			
2.1 HBT 基	本工作原理	9			
2.1.1	HBT 的残余电压(V <sub>offset</sub> )				
2.1.2	HBT 的膝点电压	14			
2.1.3	基极电流成分分析	14			
2.2 HBT 增	益下降原理				
2.2.1	发射极电流集聚效应				
2.2.2	Kirk 效应				
2.2.3	自热效应				
2.3 增益坍塌					
2.4 晶向效应					
2.5 小结					
第三章 InGaP/GaAs HBT VBIC 模型参数提取					
3.1 BJT 和 HBT 模型简介27					
3.2 VBIC 模型					
3.3 InGaP/	GaAs HBT 模型参数初始化计算				

3.3.	1 器件几何尺寸的定义	. 32
3.3.	2 发射极相关参数计算	. 34
3.3.	3 基极相关参数计算	. 35
3.3.	4 集电极相关参数计算	. 39
3.3.	5 计算 3×15um <sup>2</sup> HBT 初始值	. 41
3.4 利	J用 IC-CAP 提取 VBIC 模型参数	. 42
3.4.	1 模型初始值设置	. 43
3.4.	2 结电容参数提取	. 44
3.4.	3 发射极电阻 RE 和集电极 RCX 提取	. 47
3.4.	4 Gummel Plot 测试	. 48
3.4.	5 弱雪崩击穿参数提取	. 51
3.4.	6 直流参数全局优化	. 53
3.4.	7 传输时间参数提取	. 54
3.4.	8 器件参数的高频特性优化	. 56
3.5 损	是取参数结果	. 56
3.6 小	结	. 57
第四章	章 InGaP/GaAs HBT 关键工艺和器件结构研究	. 60
4.1 In	GaP/GaAs HBT 主要工艺流程	. 60
4.2 薄	章基区 HBT 合金的研究	. 61
4.2.	1 薄基区 HBT 的合金温度	. 61
4.2.	2 高温下 V <sub>offset</sub> 变大的解释	. 63
4.2.	3 突变结 InGaP/GaAs HBT 残余电压的计算	. 64
4.3 Ξ	E指发射极 InGaP/GaAs HBT 的研究	. 66
4.4 集	电极自对准 InGaP/GaAs HBT	. 70
4.5 小	结	. 73
第五章	章 X 波段压控振荡器的研制	. 74
5.1 压	至控振荡器概述	. 74
5.1.	1 振荡器的工作原理	. 74

5.1.2	压控振荡器的主要指标	. 76
5.2 电路设	ੇ <del>।</del>	. 77
5.2.1	器件的选择	. 77
5.2.2	电路形式的选择	. 77
5.2.3	调节线性度	. 78
5.2.4	噪声	. 79
5.2.5	频率稳定度	. 80
5.3 工艺容	差分析	. 81
5.3.1	MIM 电容容差分析	. 82
5.3.2	基极电阻容差分析	. 82
5.3.3	电阻容差分析	. 83
5.4 电路版	图设计	. 83
5.5 压控振	荡器测试结果	. 84
5.6 小结		. 86
第六章 InC	GaP/GaAs HBT 光调制驱动电路	. 88
6.1 光调制	驱动电路驱动电路的工作原理	. 88
6.2 光调制	驱动电路主要技术指标	. 89
6.3 光调制	驱动电路拓扑结构	. 89
6.4 工艺容	差分析	. 91
6.4.1	MIM 电容容差分析	. 91
6.4.2	基极电阻	. 91
6.4.3	电阻容差分析	. 92
6.5 光调制	驱动电路版图设计	. 92
6.5.1	HBT 单管版图设计	. 93
6.5.2	光调制驱动电路的版图设计	. 93
6.6 光调制	驱动电路测试结果	. 94
6.6.1	10Gbps 输入信号测试	. 95
6.6.2	20Gbps 眼图测试	. 96

6.7 小结	98
第七章 总结	100
参考文献	102
攻读博士学位期间发表文章	113
致 谢	114

# 第一章 绪论

### 1.1 高性能 HBT 器件研究的目的和意义

随着信息时代的来临,人们在信息存储、传输处理等方面的要求越来越高,通 信产业开始替代计算机产业成为信息技术与经济发展的主要推动力<sup>[1-4]</sup>。近年来,光 纤通信、移动通讯、卫星通讯等领域的发展对高频器件和电路的需求正推动着相关 技术和市场的快速发展和扩张。微波、毫米波电路与器件由于其在制导、雷达以及 电子对抗等军事电子技术中的特殊性,已成为各国发展重点的核心技术领域<sup>[5-9]</sup>。



图 1.1 通信数据爆炸性的增长

具有高迁移率的锗硅、砷化镓和磷化铟基(其迁移率分别为硅的2、6和8.5倍) 等化合物半导体在微波毫米波电路领域具有明显的优势。化合物半导体器件及电路 成为实现新一代高速光纤通信及高频移动通信系统的最佳选择,越来越受到人们的 青睐。

HBT、HEMT 和 MESFET 是微波毫米波领域中最常见的三种高速固态器件<sup>[10-19]</sup>。比较而言,HBT 具有以下优势<sup>[20-26]</sup>:

- 1) HBT 只需单一正电源供电,而 MESFET、HEMT 需要附加的负电源。
- 2)因为HBT具有低输出电导、高Early电压、高跨导及电流增益稳定等优点, 所以比MESFET具有更小的漏电流和更好的线性度。HBT较好的线性度可以延缓振荡器的自偏置效应,提高输出功率。

- HBT 芯片面积小,驱动能力强、开启电压的重复性和一致性好、受工艺条件 影响小等优点,而且制作成本低,不需要亚微米光刻和电子束曝光。
- 4) HBT 的跨导明显比 MESFET、HEMT 高。高的跨导可以在输入电压摆幅较小时,快速的对负载电容充电。这对于在光调制驱动电路中应用非常重要, 它可以提高电路驱动能力。
- 5) HBT 是垂直器件,工作时电流垂直流过界面,界面陷阱效应小,具有较低的 1/f 噪声。因此 HBT 应用于振荡器分频器等电路时,能获得更小的相位噪声。 综上所述,HBT 在光调制驱动电路和振荡器电路中更有竞争力。当然 HBT 也有 其自身的一些缺点,如开启电压高,热可靠性不好等。

#### 1.2 HBT 研究进展及存在问题

宽带隙发射区的概念早在 1948 年就由 W. Shockley 提出来<sup>[27]</sup>。但限于当时的材料生长水平限制,无法实际制备出这种晶体管。直到 20 世纪 70 年代中期,分子束外延(MBE)和金属有机化学气相淀积(MOCVD)两种先进外延生长技术得到发展,能很精确的控制生长层的厚度和掺杂浓度,这才制备出了异质结宽带隙发射区HBT,特称为 Heterepitaxial Bipolar Transistor(异质结双极型晶体管),简称 HBT。20世纪 80 年代以后,HBT 技术得到了迅速发展。HBT 的发展主要是从材料、器件结构、工艺等方面提高器件性能。

#### 1.2.1 HBT 材料体系

目前,化合物主要有 InP、GaAs、SiGe、SiC、GaN等材料体系。SiGe、GaAs、InP HBT 这三种材料体系均可应用于微波和毫米波领域。其制造成本从低到高依次为 SiGe 体系,GaAs 体系,InP 体系。SiGe 体系,由于与 Si 工艺相容,并且成本低廉,在价格上占有很大的优势。GaAs 体系,由于它的高可靠性及相对成熟的工艺,使得它在微波及毫米波领域有着广泛的应用前景。目前,研究最多和市场应用最广泛的仍然是 GaAs HBT 及其相关的电路。就频率特性而言,从低到高的排列为 SiGe 体系,GaAs 体系和 InP 体系。由于与 InP 匹配的 In<sub>0.53</sub>Ga<sub>0.47</sub>As 材料比 GaAs 有更高的电子迁移率,在 SiGe 和 GaAs 材料很难达到的频率范围内,InP 体系 HBT 成为首

选材料。在高频段,HBT 由 GaAs 基向 InP 基发展,后者有更高的频率、更高的击穿电压、更高的效率和更低的功耗等特性,只是目前材料较贵。

在GaAs体系中,由于AlAs与GaAs的晶格常数非常接近,外延生长时容易得到 晶格匹配良好的异质结界面,所以HBT的早期研究以AlGaAs/GaAs HBT为主<sup>[28-30]</sup>。 然而AlGaAs/GaAs的价带偏移小,对基区空穴的阻挡能力小;并且在材料生长时Al 容易与O结合形成深能级陷阱,导致可靠性存在问题。InGaP/GaAs HBT由于具有高 可靠性,逐渐替代AlGaAs/GaAs HBT,成为GaAs HBT的主流技术<sup>[31-34]</sup>。

SiC和GaN体系由于材料生长和器件制备工艺上的问题,目前还难以制备出性能优良的HBT。

器件形式	衬底材料	$S_E$ (um <sup>2</sup> )	β	$f_T$ (GHz)	$f_{\rm max}$ (GHz)
Si/SiGe	Si	0.12×2.5	650	300	350
AlGaAs/GaAs	GaAs	0.8×10	20.4	83	253
InGaP/GaAs	GaAs	0.5×4.5	30	156	255
InAlAs/InGaAs	InP	0.4×10	24	162	820
InP/GaAsSb/InP	InP	0.4×11	40-50	300	300
InP/InGaAs/InP	InP	0.6×4.25	36	391	505
InP/InGaAs/InP	InP	0.6×4.3	40	450	490
InP/InGaAs/InP	InP	0.6×7	8-11	370	375
InP/InGaAs/InP	InP	$0.6 \times 7$	8-11	370	459
InP DHBT	InP	0.8	>100	>300	>300

#### 1.2.2 HBT 研究进展

表 1-1 文献里报道的各种材料体系频率特性的最好结果

HBT 是垂直器件,它的截止频率 ft 主要由外延层结构决定,但是最高振荡器频 率 fmax 受基区电阻和基极一集电极电容影响很大。可以通过优化器件结构来提高 fmax。优化方法包括离子注入外基区、空气桥引线、聚合物平坦化减小寄生电容、转移衬底等方法。表 1-1 是文献里报道的各种材料体系频率特性的最好结果<sup>[35-44]</sup>。

#### 1.2.3 InGaP/GaAs HBT 研究现状和研究意义

在对Ino.49Gao.51P/GaAs HBT 的研究过程中,人们对其截止频率提出了越来越高的要求。减少基区和集电区的厚度也是提高器件频率特性的一种非常有效的方法。 但基区减薄容易导致肖特基钳位现象发生,集电区厚度的减薄会导致击穿电压的降低,所以不能无限制的降低基区和集电区的厚度,必需尝试用各种新结构去提高其频率特性。使用组分渐变的InxGa1-xAs基区可以减少基区渡越时间,提高频率特性<sup>[45]</sup>。采用Al<sub>x</sub>Ga1-xAs/In<sub>0.49</sub>Ga<sub>0.51</sub>P 复合发射区可以减少BE结电容,提高截止频率<sup>[46]</sup>。

In0.49Ga0.51P/GaAs HBT 有很好的性能,但美中不足的是它的Voffset 和Vknee 较大,这使得它的功耗大并且限制了它在低功耗方面的应用。降低Voffset 和Vknee 的值,可以提高其应用在低功耗,便携式设备中应用的潜力<sup>[47-48]</sup>。

BC结渡越时间是决定截止频率的主要因素,对截止频率的影响很大,对集电区的优化设计可以使其有效降低,这是一个值得研究的方向。

#### 1.3 压控振荡器(VCO)发展现状与趋势

压控振荡器做为频率源,是各种无线无线通信系统的核心。压控振荡器的性能 对于整个系统的性能至关重要。

在 20 世纪 90 年代,VCO 振荡器的最高输出频率已经达到了 200GHz 以上<sup>[50]</sup>。 为了适应现代微波无线系统发展的要求,VCO 正不断向小型化、高频化、宽带化、 高输出化和特性多样化方向发展。采用超小型元器件和先进的安装技术,实现 VCO 封装的微型化和表面安装化。通过晶体管的改进及振荡电路的开发,改善了小型化 带来的谐振器 Q 值的降低和低功耗引起的特性劣化。第四代移动电话以及其它工作 在微波频段高端的无线系统需要 VCO 进一步提高工作频率,实现 VCO 的高频化。 开发工作频率更高的微波 VCO 是当前十分重要的热门课题,世界各先进国家的研 究与开发都异常活跃<sup>[65-68]</sup>。现在使用的通常是微波集成电路,而把有源器件、无源 器件、微带线等集成在半导体衬底上的单片微波集成电路是微波电路的发展趋势

# 1.4 本论文的研究意义



频率产生源是大多数电子系统中不可缺少的组成部分,更是无线系统的核心。 在毫米波电路如无线通讯、汽车雷达、光纤通讯系统中,一个高频、稳定、可调、 低相噪声的振荡器是整个系统获得良好性能的关键因素之一。现代微波无线系统和 其它高频系统的发展,要求开发高频率、宽频带、性能优异、体积微小、适合表面 安装、价格合理的VCO产品。这种需求促使VCO的技术与产品迅速发展,形成了新 一代微波VCO。



图 1.3 光发送模块系统示意图

21世纪网络和通讯时代,通信数据量爆炸式的增长。光纤通信由于具有频带宽、

信息容量大、传输损耗低、保密性好、质量轻等优点受到了人们的青睐,成为长途 通信骨干传输网中不可替代的技术。而我国光纤通信系统中所用关键器件及集成电 路主要依赖进口,国内还没有研制出相应的器件及电路,这严重的制约了光纤通信 及国民经济的发展,同时也对国家信息安全构成了巨大的威胁。

如图1.3所示,光调制器驱动电路是DWDM光通信系统中光发射模块的关键部件,具有信号调制速率高、输出功率高、设计和制造难度大等特点,是DWDM光通信系统中要求最为苛刻的电路之一。由于国内从事超高速集成电路研究的单位较少,再加上研究经费和工艺技术手段的限制,由我国自主研制的光调制器驱动电路与国际上有很大差距。因此,研究光调制器驱动电路对于推动光纤通信系统关键部件的国产化具有重要意义。

## 1.5 本论文的主要内容

本论文的主要内容包括:

第一章介绍了HBT的材料体系,研究进展、存在的问题及压控振荡器电路和光 调制驱动电路的研究目的和研究意义。

第二章主要介绍了InGaP/GaAs HBT的基本工作原理,分析了HBT中主要的电流 机制。论述了可能引起电流增益下降和增益坍塌的几种效应。最后,还介绍了HBT 的晶向效应及其产生机制。

第三章利用基础的器件物理公式器件物理方程计算HBT的VBIC模型的一些参数。简化了VBIC模型,优化了VBIC参数提取设置和步骤。并用此模型对本室工艺线制备的InGaP/GaAs HBT进行了提参建模工作。

第四章研究了薄基区 HBT 合金温度对残余电压 *V*offset 和欧姆接触电阻 *R*contact 的影响及其机理。研究残余电压与集电极、发射极面积比 A<sub>C</sub>/A<sub>E</sub> 的关系,对新版图结构的单管进行了探索。

第五章完成了X波段压控振荡器的原理分析、电路设计和制备工作。最后还对 振荡器的关键指标进行了测试。

第六章介绍了光调制驱动电路的拓扑结构及其设计原理,以及我们为提高电路

工作速度进行的改进。重新设计驱动电路版图。使用国产外延片材料,成功流片。 测试结果表明,我们所制备的光调制驱动电路在10bps速率下工作正常。

第七章 结论

# 第二章 InGaP/GaAs HBT 器件原理

## 2.1 HBT 基本工作原理

现代通信和国防建设对高频、高速器件的需求与日俱增,促使人们不断地探索和研究具有更高频率的器件和电路。化合物半导体器件以及相关电路因其在高频段的良好性能越来越受到人们的青睐,得到了快速的发展。

一般的双极型晶体管要想做到超高速和超高频是比较困难的,因为这将会遇到 一些难以克服的矛盾。如果要制备超高速晶体管,减小基极电阻 rb和发射极结电容 C。是至关重要的。但这些往往是互相矛盾的。rb的减小需要增宽基区和提高基区掺 杂浓度。基区增宽会引起载流子渡越基区的时间增加,这会影响到晶体管开关速度 的提高。减小C。要求降低发射区掺杂浓度,而这与提高电流放大系数hrr 是矛盾的。 可见超高速晶体管应当是发射区掺杂浓度低,基区掺杂浓度高,而且也比较高的一 种晶体管。而这对于用 Si 制备的双极型晶体管来说, 其中的矛盾是难以解决的。但 若是能采用禁带较基区材料禁带宽的半导体作发射区,就可以很好的解决这个矛盾, 能够做出超高速、超高频的双极晶体管。宽带隙发射区的概念早在 20 世纪 50 年代 初就由 W. Shockley 提出来。H. Kroemer 根据扩散模型分析了宽带隙发射区对提高 电流放大系数的作用。但由于当时材料生长技术水平的限制,没有办法从工艺上实 现 W. Shockley 的想法。但是到了 20 世纪 70 年代, 分子束外延(MBE) 和金属有 机化学气象淀积(MOCVD)两种先进的外延材料生长工艺后,能很精确的控制生 长层的厚度和掺杂浓度,这时才制作出了性能良好的 AlGaAs/GaAs 异发射结的晶体 管。我们把这种发射结为异质结,发射区是宽带隙材料的双极晶体管称为异质结双 极型晶体管(heterepitaxial bipolar transistor)。

图 2.1 和图 2.2 中是 HBT 的原理结构和各区中杂质浓度的分布。按能带结构形式的不同,可以有四种结构。如图 2.3 所示: (a)突变发射结的结构; (b) 缓变发射结; (c) 缓变发射结,缓变基区结构; (d)突变发射结、缓变基区结构<sup>[51]</sup>。

9



图 2.3 HBT 四种常见结构(a)突变发射结的结构; (b) 缓变发射结结构; (c) 缓变发射结,缓变基区结构; (d)突变发射结、缓变基区结构

实际中最常见的 HBT 是第一种结构一突变发射结结构。下面我们就以它为例讲述 npn HBT 的基本工作原理。当集电区材料与基区材料相同时,集电结(BC)为同质结,称为单异质结双极晶体管(SHBT);如果不同,BC 结也是异质结,称为双异质结双极晶体管(DHBT)。通常如果没有特别指出,HBT 均指单异质结双极晶体管。



图 2.4 突变发射结 npn HBT 的能带图

图 2.4 是突变结 HBT 在热平衡和正偏工作状态下的能带图<sup>[52]</sup>。HBT 能带结构 的最大特点是两种禁带宽度不同的半导体在界面处导带底和价带顶存在不连续性: Δ*E*<sub>C</sub>和Δ*E*<sub>V</sub>,并且在发射结导带底形成一个势垒尖峰。正是这种不同决定了它具有与 一般晶体管不同的特性。

a) 导带不连续性 $\Delta E_C^{[53]}$ 

由图 2.4 可以看出,由于突变结 HBT 存在一个导带尖峰,发射区的电子注入基 区时是以热电子发射的方式通过发射结,然后以扩散的方式通过基区,去除因复合 而损失的小部分,绝大部分被集电区收集。Grinberg 和 Luryi<sup>[54]</sup>提出了热电子发射-扩散模型,穿过 BE 结的电流可以用以下公式计算:

$$\int_{c1}^{c2} \frac{J_n}{\mu_n n} dz = qV - \Delta E_c + kT \ln(\frac{n_+ N_c^E}{n_- N_c^B})$$
(2-1)

式中,  $J_n$  为穿过 BE 结的电子电流密度,  $\mu_n$  是电子迁移率, V 为外加偏压,  $N_c^E$  和  $N_c^B$  分别为发射区和基区靠近能带不连续处的导带态密度。由公式(2-1)可知, 导带 尖峰  $\Delta E_c$  的存在使  $J_n$ 减小, 消弱了 HBT 的放大作用, 因此在实际中我们采取了很 多措施来减小或消除导带尖峰。

b) 价带不连续性 $\Delta E_V$ 

价带不连续性Δ*E<sub>V</sub>*的存在,阻碍了空穴由基区向发射区的反向注入,因此大大提高了发射结载流子的注入效率。使得在基区掺杂浓度很高的情况下,也能得到较高的直流电流增益。BJT 与突变发射结 HBT 的发射结注入效率分别由公式(2-2)和(2-3)给出:

$$\frac{I_C}{I_{Bp}} = \frac{D_{nB}X_EN_E}{D_{pE}X_BN_B}$$
(2-2)

$$\frac{I_C}{I_{Bp}} = \frac{D_{nB} X_E N_E}{D_{pE} X_B N_B} \exp(\frac{\Delta E_V}{kT})$$
(2-3)

其中  $I_C$ 为集电极电流;  $I_{Bp}$ 为基区空穴的反向注入电流;  $X_E$ 、 $N_E$ 分别为发射区 宽度和掺杂浓度;  $D_{nB}$ 为基区少子(电子)的扩散系数;  $D_{pE}$ 为发射区少子(空穴) 的扩散系数;  $X_B$ 、 $N_B$ 分别为基区宽度和掺杂浓度;  $\Delta E_v$ 为突变发射结 HBT 的价带不 连续值。

从公式(2-2)可以看出,对于普通的双极晶体管为了获得大的发射极注入效率, 发射区的掺杂浓度需要远高于基区的掺杂浓度,但是发射区重掺杂受杂质固溶度的 限制,不可能无限增大,一般在 10<sup>21</sup> 量级,而基区掺杂低则基区电阻大,导致器件 的最高振荡频率 *f*<sub>max</sub> 下降。因此普通 BJT 的 *N<sub>E</sub>* / *N<sub>B</sub>* 比例不能很高。为了提高晶体管 工作速度,需要减小基区电阻 *R<sub>b</sub>* 和发射结电容 *C<sub>e</sub>*。*R<sub>b</sub>* 的减小有赖于增宽基区和提 高基区掺杂浓度。因此于普通的双极晶体管要做到超高速和超高频是相当困难的。

由式(2-3)可知,对于 HBT 而言,由于价带不连续  $\Delta E_v$ 的存在,阻碍了基区空 穴向发射区的反向注入, $I_{Bp}$  减小;  $\Delta E_v$ 越大,对空穴阻碍作用越大, $I_{Bp}$ 越小。在注 入效率的表达式中,存在一个与能带不连续性成正比的指数项  $\exp(\Delta E_v / kT)$ ,这个 指数项对注入效率的影响非常大。以 InGaP/GaAs HBT 为例,当 In<sub>0.49</sub>Ga<sub>0.51</sub>P 为有序 结构时, $_{\Delta}E_v=0.40$ eV,  $\exp(\Delta E_v / kT)$ 是一个非常大的值。由于这个指数项的存在, 使得我们可以采用发射极轻掺杂,基区高掺杂,同时还能得到高注入效率。这样器 件的频率特性得到改善,避免了普通的双极型晶体管同时获得高电流增益和高频率 特性的矛盾。此外基区重掺杂还使得 HBT 的基区展宽效应减弱, early 电压变大。 另一方面,由于通常用于制备 HBT 的材料多为III-V 族化合物半导体材料,它比普通 Si 材料有更高的电子迁移率,因此它的频率特性也能够进一步提高。

表 2-1 给出了三种常用 GaAs HBT 的发射结能带偏移量<sup>[55-57]</sup>,在这三种材料中, 有序的 InGaP/GaAs HBT 的  $\Delta E_v$ 最大,在相同条件下注入效率最大, $\Delta E_c$ 最小,对 电子的阻挡作用最小。

	$A1 - C_0 A_0 / C_0 A_0$	In <sub>0.49</sub> Ga <sub>0.51</sub> P/ GaAs	In <sub>0.49</sub> Ga <sub>0.51</sub> P/ GaAs
	Al <sub>0.3</sub> GaAs/ GaAs	(Disordered)	(Ordered)
$\Delta E_g(eV)$	0.37	0.46	0.43
$\Delta E_{v}(\mathrm{eV})$	0.13	0.24	0.40
$\Delta E_c (\mathrm{eV})$	0.24	0.22	0.03

表 2-1 三种常用 GaAs HBT 异质结的能带偏移

#### 2.1.1 HBT 的残余电压 (Voffset)

HBT 的发射结是异质结,集电结是同质结,二者的开启电压不同,通常 BC 结的开启电压要比 BE 结的小。因此当器件在共发射极应用时,必须加一个正的集电极电压来补偿这种差别<sup>[55]</sup>。当 V<sub>CE</sub> 恰好使得集电极电流由负值变为零,这时所对应的电压叫残余电压 V<sub>offset</sub>,如图 2.5 所示。



在实验中人们发现,其他的一些因素也能够影响 Voffset [58]。比如 DHBT,发射结和

集电结的的开启电压差较小, Voffset也较小。但即使发射区和集电区使用相同的材料, Voffset也不会等于 0。残余电压可以用以下公式计算:

$$V_{offset} = \frac{\eta_{BC}KT}{q} In \left(\frac{I_{CS}}{I_{ES}}\right) - \frac{\eta_{BC}KT}{q} In \left(\alpha_F\right) + \frac{\eta_{BC}}{\eta_{BE}} I_B R_E + \left(1 - \frac{\eta_{BC}}{\eta_{BE}}\right) \cdot \left(V_{BE} - I_B R_B\right) \quad (2.4)$$

其中, I<sub>CS</sub>和 I<sub>ES</sub>分别是 BC 结和 BE 结饱和漏电流, α<sub>F</sub>为正向电流转移率; η<sub>BE</sub>、η<sub>BC</sub> 分别为发射极、集电极电流的理想因子; R<sub>E</sub>、R<sub>B</sub>为发射极、基极电阻。从式中可以 看出,是一个比较复杂的物理量,与外延材料、器件结构以及制作工艺都有关。降 低发射区电阻是降低残余电压的有效方法。另外改变发射区集电区面积比也可以降 低 V<sub>offset</sub>,这将会在第四章详细阐述。

#### 2.1.2 HBT 的膝点电压

膝点电压 *V<sub>knee</sub>* 是指集电极电流达到饱和时的集电极-发射极电压<sup>[59]</sup>,如图 2.5 所示。它的计算公式为:

$$V_{knee} = \frac{\eta_{BE} \cdot KT}{q} \cdot In \left[ \frac{I_E - \alpha_R I_C}{I_{ES} \cdot (1 - \alpha_F \alpha_R)} \right] - \frac{\eta_{BC} \cdot KT}{q} \cdot In \left[ \frac{\alpha_F I_E - I_C}{I_{CS} \cdot (1 - \alpha_F \alpha_R)} \right] + I_E \cdot R_E + I_C \cdot R_C$$
(2.5)

器件在电路中应用时,希望膝点电压越小越好,因为它的值直接决定电路的公式中,α<sub>R</sub>为反向电流转移率。由(2.5)可知,减小 R<sub>E</sub>、R<sub>C</sub>和 V<sub>offset</sub>可以减小 V<sub>knee</sub>。在实际制作中,我们通过优化集电极金属成分和合金条件来减小集电极电阻以减小 V<sub>knee</sub>。

#### 2.1.3 基极电流成分分析

在 HBT 中,基极的成分很复杂<sup>[55]</sup>。在 HBT 正向工作时,发射结正偏,基区的 空穴反向注入到发射区,形成注入电流 *I<sub>Bp</sub>*。同时有远比空穴多的电子从发射区注入 到基区。这些电子大部分以扩散的方式通过基区,到达集电区,形成集电极电流。 有一小部分电子在基区被复合形成基极复合电流。根据电子复合的位置和机制,基 极复合电流可以分为以下四类: 1)外基区表面复合电流 *I<sub>B,surf</sub>*; 2)基区欧姆接触表 面复合电流 *I<sub>B,cont</sub>*; 3)基区体复合电流 *I<sub>B,bulk</sub>*; 4)发射结空间电荷复合电流 *I<sub>B,scr</sub>*。 图 2.6 给出了基区复合电流示意图。



图 2.6 基区复合电流示意图

基极电流 I<sub>B</sub>是基区反向注入电流 I<sub>Bp</sub>和四种复合电流和的总和:

$$I_B = I_{Bp} + I_{B,surf} + I_{B,cont} + I_{B,bulk} + I_{B,scr}$$

$$(2.6)$$

基极电流的成分如此复杂,同时各电流成分所占的比例也和外延材料、器件结构和 工艺相关,深入理解这些电流成分的物理机制对于器件设计、工艺优化、模型建立 都有重要的指导意义。

1)反向注入电流 I En

与同质结 BJT 不同,在 HBT 中反向注入电流  $I_{Ep}$ 并不是基极电流的主要成分。 由于发射结是异质结,存在价带不连续  $\Delta E_v$ 。价带不连续  $\Delta E_v$ 的存在使得反向注入 的空穴面临的势垒变高,注入受到阻碍,注入电流大幅度减小。因此 HBT 里的  $I_{Bp}$ 在基区电流中所占的比例通常很小。

反向反向注入电流 I En 的表达式如下所示:

$$I_{Bp} = \frac{qA_E D_{pE}}{X_E} \frac{n_{iE}^{2}}{N_E} \exp(\frac{qV_{BE}}{kT})$$
(2.7)

从后面的指数项可以看出,理论上I<sub>Ep</sub>的理想因子为1。

2) 外基区表面复合电流 I<sub>B surf</sub><sup>[60-62]</sup>

通常 HBT 的基区是曝露在外的,而我们的基区材料是 GaAs,它的表面复合速 率很高,约为 1×10°cm/s量级。由发射区注入的电子在曝露的外基区表面与空穴发 生复合,产生外基区表面复合电流 I<sub>B,surf</sub>。I<sub>B,surf</sub>正比于发射极的周长面积比。相对于 大尺寸发射极器件,由于小发射极尺寸 нвт 的发射极周长面积比更大,*I<sub>B,surf</sub>*所占 基极电流比例越大,直流增益也就越小。而这就是所谓的"*emitter size effect*"的物理机制。

为了减小外基区表面复合,经常会采用基区钝化的方法降低表面复合速率。 Ledge 工艺是基区钝化工艺的一种,它利用全耗尽的发射极材料覆盖原本裸露的 GaAs 表面以减小外基区表面复合,从而达到钝化的效果。

3) 基区欧姆接触表面复合电流 IB.cont<sup>[63]</sup>

基区欧姆接触表面复合发生于基极金属与基区材料的接触面。基区欧姆接触表面复合也属于表面复合。与发射区注入的电子浓度有关,因此 $I_{B,cont}$ 的理想因子为1。对于非自对准的HBT器件,基区欧姆接触离发射结的距离一般大于电子在基区的扩散长度,大多数电子都在外基区表面被复合, $I_{B,cont}$ 很小;但对于自对准器件,由于基区欧姆接触与发射结的距离很小,而金属半导体界面的复合速率高达 2×10<sup>7</sup> cm/s,比外基区表面复合速率还高两个数量级。如果基区体复合电流比较小, $I_{B,cont}$ 就有可能与 $I_{B,surf}$ 一起成为基区电流的主导;如果器件采用了外基区表面钝化工艺, $I_{B,cont}$ 就有可能与 $I_{B,surf}$ 一起成为基区电流的主导;如果器件采用了外基区表面钝化工艺, $I_{B,cont}$ 会成为基区电流的主要成分。对于采用了钝化工艺的 HBT, $I_{B,cont}$ 的大小与发射极基极间距 $S_{BE}$ 成反比,增大 $S_{BE}$ 可以减小 $I_{B,cont}$ ,但这样做会使基区电阻和集电结耗尽层电容增大,器件的高频性能下降,因此 $S_{BE}$ 必须在这二者间折衷考虑。J.M.Lee等人对于 InGaP/GaAs HBT 研究的结果表明,对于钝化良好的小尺寸 InGaP/GaAs HBT 器件,如果 $S_{BE}$ <0.5µm, $I_{B,cont}$ 成为基极电流的主要成分。因为我们在制作InGaP/GaAs HBT 时采用了Ledge和发射极-基极金属自对准工艺,所以在湿法腐蚀发射结合面时,应保证侧向腐蚀量不小于0.5µm。

4) 基区体复合电流 I<sub>B,bulk</sub><sup>[64]</sup>

基区体复合电流发生在基区内部,属于体复合电流。当由于某种原因使得电子 和空穴热平衡被打破,如大注入,或光照等情况下,电子和空穴需要通过复合来恢 复热平衡状态。根据复合的物理机制,可以分为三类:

- a)辐射(radiative)复合:辐射复合过程中导带电子和价带空穴直接复合,放出 光子,这种复合常见于直接带隙的材料中;
- b) SRH(Shockley-Read-Hall)复合:复合过程中导带的电子先跃迁至位于禁带的杂质能级,然后再与价带中的空穴复合,释放出光子。

c) 俄歇(Auger)复合: 俄歇复合过程是指导带中电子和价带中的空穴复合,释放的能量转移给导带中其它电子,它常见于高掺杂的半导体材料中

GaAs 是直接带隙材料,同时基区高掺杂,因此辐射复合和俄歇复合的影响比较大。对于 GaAs HBT,如果采用了基区钝化工艺、发射极-基极间距又比较大时,基区体复合电流 *I<sub>B,bulk</sub>*将是基区电流的主要成分。基区的掺杂浓度适当降低可以减小基区体复合电流,Si和 SiC 等是间接带隙材料,受 SRH 复合影响比较大。基区体复合电流 *I<sub>B,bulk</sub>*的表达式为:

$$I_{B,bulk} = \frac{qA_E \int_0^{A_B} n(x)dx}{\tau_n} = \frac{qX_B A_E}{2\tau_n} \exp(\frac{qV_{BE}}{kT})$$
(2.8)

由此可见, *I<sub>B,bulk</sub>*与器件的发射极面积成正比,理论上电流理想因子为1。 5)发射结空间电荷区复合电流 I<sub>B,scr</sub><sup>[65]</sup>

发射结正偏工作时,大量的电子从发射区扩散到基区,同时有很多空穴从基区 到发射区。它们在发射结的空间电荷区实际上也会发生复合。它的复合机制与基区 体复合电流相似。 $I_{Bscr} \propto \exp(qV_{BE}/2kT)$ ,因此 $I_{B,scr}$ 的理想因子为2。

如上所述,基区电流主要有5种,而且各种电流成分在不同条件下占的比例不同,它们的理想因子也不尽相同,表2-2总结了这五种基区电流成分的特性,深入理解这些电流成分的物理机制对于器件设计、工艺优化、模型建立都有重要的指导意义。

电流成分	理想因子	相关性	在器件中居重要性的条件
$I_{B,scr}$	2	面积	小电流,缺陷多,缓变发射结
$I_{B,surf}$	1	周长	小尺寸
$I_{B,con}$	1	$S_{BE}$	自对准、已钝化的小尺寸器件
I <sub>B,bulk</sub>	1	面积	重掺杂基区
I <sub>Bp</sub>	1	面积	高温,突变发射结

表 2-2 基区电流成分及其特性



图 2.7 电流增益与集电极电流的关系

### 2.2 HBT 增益下降原理

HBT 的直流电流增益β并不是恒定的,它会随着集电极电流的变化而改变。当 集电极电流从零增大的时候, β 也随之增大,直至上升到一峰值。当集电极电流到 达一个很大的值时,增益不再随集电极电流的增大而增大,反而便小,这就是增益 下降(*current gain fall-off*),如图 2.7 所示。

通常认为,HBT 电流增益下降主要是 Kirk 效应、发射极电流集聚效应和自热效应等因素的影响,下面我们将详细分析这几种效应对电流增益的影响:

#### 2.2.1 发射极电流集聚效应

HBT 是一种垂直结构的器件,但基极电流却是从基极金属横向流动,然后才流向发射区。由于基区的电阻的存在,当基极电流横向流动经过基区时,会产生电势降落。因此从发射极边缘到基区中央,有效的 *V*<sub>BE</sub> 逐渐递减。由于发射极电流密度与有效 *V*<sub>BE</sub> 近似成指数关系,而发射极条边缘受基区电阻产生压降的影响最小,这样绝大部分发射极电流在发射极条的边缘注入,我们称之为发射极电流集聚效应。图 2.8 是发射极电流集聚效应分析示意图:



图 2.8 发射极电流集聚效应分析示意图

在 Si BJT 中,为了获得高电流增益,基区必须低掺杂,基区薄层电阻很高,方块电 阻可达到 10K Ω, *V<sub>BE</sub>* 在基极电阻上电势降落很快,发射极电流集边效应非常显著。 在基区电阻非常高的极端情况,发射极的中间部分可能不再对集电极电流产生影响。 发射极电流集聚边应最为显著的特征就是发射极有效宽度降低,这样使得结面积不 再由设计的结宽决定,式(2.9)给出了发射极有效宽度 *W<sub>eff</sub>* 的定义式:

$$\frac{W_{eff}}{W_E} = \frac{2\int_0^{W_E/2} J_E(x) dx}{W_E J_E(0)} = E \cdot U \cdot$$
(2.9)

式中的 *E.U.* (Emitter Utilization Factor) 叫做发射极利用因子,用来定量描述发射极电流集聚效应。它定义为实际射频发射极电流与理论上当发射极电流均匀通过整个发射极面积时的电流的比值。为了减小发射极电流集聚效应,可以采取以下措施:

- 减小发射极条宽,使有效宽度接近设计宽度,可以有效的提高发射极利用因子。
   但条宽小于一定值后,寄生参量显著增加,使 fmax下降,因而需要全面的考虑。
- 对外基区采取钝化工艺,有效减小基区表面复合电流 I<sub>B,surf</sub>,减小发射极集聚效应带来的负面影响。
- 3) 采用新发射极拓扑

#### 2.2.2 Kirk 效应

HBT 在大信号工作状态时,晶体管的有效基区会随着注入电流的增加而扩展, 我们称之为 Kirk 效应,也称之基区展宽效应<sup>[65]</sup>。发生 Kirk 效应的临界电流密度可 以表示为:

$$J_{Kirk} = (1 + \frac{V_{CB} + \phi_{CB}}{V_2 + \phi_{CB}})qN_C v_{sat}$$
(2.10)

为避免Kirk效应对器件性能产生负面影响,一般将*J<sub>Kirk</sub>*设定为允许的最大电流密度。 *J<sub>Kirk</sub>*由集电区掺杂浓度 *N<sub>C</sub>*,集电区厚度 *w<sub>c</sub>*,和外加偏置电压 *V<sub>CB</sub>*共同决定的。在 HBT 中由于 kirk 效应并不明显,因此我们就不再详细论述。

#### 2.2.3 自热效应

自热效应是指由于自身发热且散热条件不能满足,而导致器件温度升高、器件性能恶化的现象<sup>[66]</sup>。对于 HBT,当器件结温升高时:

- 当器件的温度升高时,基区空穴的动能增加,越过发射区价带势垒的能力增强, 反向注入电流迅速增加,从而降低了发射结注入效率和HBT的电流增益。
- 在较高的温度下,载流子的饱和速率降低;低场下的迁移率下降,使得寄生阻 抗增加,电流增益下降。
- 3) 较高的温度会使器件的老化速度加快

$$Lifetime = 10^{-11} \exp(\frac{1}{8.61 \times 10^{-5} \times T_j})$$
(2.11)

4) 温度升高会使得器件热稳定性下降

解决自热效应的关键因素减小器件的热阻,Si、InP、GaAs 材料的热导率 κ分别为:

Si 
$$\kappa(T) = 320/(T-80)$$
 (2.12)

InP 
$$\kappa(T) = 115.4/(T - 123.0)$$
 (2.13)

半绝缘 GaAs 
$$\kappa(T) = 0.76 - 0.001T$$
 (2.14)

n型GaAs 
$$\kappa(T) = 1/(9.1743T - 0.44143)$$
 (2.15)

我们可以看到 GoAs 的热导率远小于 Si 的热导率。更严重的是, GoAs 的热导 率还随着温度的升高而降低。对于大发射极面积 HBT,由于热量不能尽快散掉,致 使结温升高,而结温升高又使热导率降低,散热更加困难,如此产生的热正反馈, 将导致电流坍塌现象出现,甚至会导致器件热失效。

由 2.2.2 节可知, *J<sub>Kirk</sub>*与 *v<sub>sat</sub>*成正比,随着结温升高,发生 Kirk 效应的电流下降。 而如果发生 Kirk 效应,又会导致增益的进一步下降。

我们可以用热稳定因子 6 来判断器件的热稳定性:

$$\varsigma = 2 \left( \frac{\eta k T_A}{q} \cdot \frac{1}{I_{\max} \cdot R_{th11} \cdot \phi \cdot BV_{CEO}} \right)^{\frac{1}{2}}$$
(2.16)

当*c*≥1时,器件处于热稳定状态,不会发生增益塌陷。当*c*<1时,则需要采取措施以保证器件的稳定工作。

### 2.3 增益坍塌

电流增益坍塌是指晶体管在大功率工作时,电流增益突然下降的现象<sup>[48,67-68]</sup>。 如图 2.9 所示:



图 2.9 电流增益坍塌示意图

电流坍塌现象并不只是在多指并联器件中出现,大发射极面积的单指器件同样 会出现这种现象。而且大发射极面积器件比总发射极面积相近的多个管子并联器件 的电流坍塌现象更严重。

对于单指器件,如果器件的尺寸比较小,散热条件较好;而且,小尺寸发射极上的电流分布比较均匀,热量分布也比较均匀,很少出现局部过热,因此一般不会发生电流增益坍塌。但如果发射极尺寸过大,散热条件变差,导致结温升高。而结温升高,又会导致 GaAs 热导率下降,如此恶性循环,导致出现电流增益坍塌。另外如果发射极尺寸过大,容易出现发射极电流集边效应,更加促使局部过热,反向注入电流增大,出现电流增益坍塌。文献报道了发射极尺寸为 5×20μm<sup>2</sup> 的InGaP/GaAs HBT,当电流密度为4×10<sup>4</sup>A/cm<sup>2</sup>出现了电流增益坍塌。因此,为了避免电流增益坍塌效应,单指发射极尺寸不宜过大。

下面讨论多指并联的情况:为获得大的输出功率,我们经常会使用多指并联器件。多指并联器件工作时有多个小热源分开,有利于器件的散热。但是各小热源之间存在热耦合,使得各单管的温度不同,中间的温度明显高于边缘的温度,如图 2.10 所示,随着并联数目的增加,热互耦增强,中间与边缘的温度差异也增大。



图 2.10 多指器件的热分布。

发射结的开启电压与结温有关,温度越高,开启电压就越低,*I*<sub>C</sub>与结温和开启电压的关系由以下的热电反馈方程给出:

$$I_{c} = I_{c0} \exp\left[(qV_{BEj} - E_{g0} - \beta * T)/\eta kT\right]$$
(2.17)

其中,*I<sub>C0</sub>*为集电极饱和电流; *n*为集电极电流的理想因子; *V<sub>BEJ</sub>*为发射结承受电压; *T<sub>A</sub>*为环境温度; *T* 为实际的结温,反映了开启电压随结温变化的大小。当结温超过 环境温度时,相同集电极电流下,结温高的单管所对应的*V<sub>BEJ</sub>*更小。而在多指并联 的情况下,如果 *V<sub>BE</sub>* 相等,结温高的单管集电极电流较大,产生的热量较多,结温 会更高。而这又会导致电流更大,这样形成一个热电正反馈,最后,所有的电流都 流经该管。实际上,从各个单管电流相等到一个单管起主要作用这个转变非常迅速, 当所有电流只流经一个单管时,该单管的温度急剧升高,反向注入电流迅速增大, 电流增益发生坍塌。可见,对于多管器件,电流增益坍塌是自热效应和热互耦共同 作用的结果,热互耦随并联单管数目增加而增强,因此并联数越多的器件发生电流 增益坍塌的电流密度越低。

通常我们解决增益坍塌的方法有:

- 1)改善散热条件,主要有热分流技术(thermal shunt)、减薄、背孔接地、倒扣 封装等<sup>[69-73]</sup>。
- 减少热耦合:为了减少多指器件的热耦合,我们可以采用调节发射极间距, 调节中间和边缘指长比例等方法<sup>[74]</sup>。
- 3)发射极镇流电阻:加入 R<sub>E</sub>后,电流越大的单管在 R<sub>E</sub>上产生的压降越大,发射结上的电压减小,电流减小,结温降低,R<sub>E</sub>起到负反馈的作用,最终使各单管的开启电压和温度基本相等,缓解了电流增益坍塌。发射极镇流电阻占用面积小,但会使得器件的高频功率性能下降<sup>[75-77]</sup>。
- 4)基极镇流电阻:能够起到累死发射极镇流电阻负反馈的作用,缓解电流增益 坍塌,但是器件的高频功率性能急剧下降。这时需要在基极镇流电阻上并联 电容,该电容大大减小了因基极镇流电阻带来的射频损耗,而且因基极镇流 电阻引入的直流损耗小于相应的发射极镇流电阻,使得器件具有优越的高频 功率性能<sup>[78-81]</sup>。

#### 2.4 晶向效应

通常我们所用的GaAs外延片是美国标准,衬底沿(100)晶面,外延片的主 对准边与[01ī]晶向垂直,次对准边与[011]晶向垂直。如图2.11所示:



图 2.11HBT 的晶向定义(USA Standard)

由于GaAs的结构问题,它是各向异性的。C. P. Lee 等人在1980 年首先报道了 晶向对FET 直流性能的影响<sup>[82]</sup>,他们认为在不同晶向硫的扩散差异引起的。。随后 文献研究了FET 中阈值电压与晶向的关系,而他们则认为是由于压电效应产生的。 其后,人们一直用这种观点解释各种器件的晶向效应。1995年,H.Ishida 等人首先 在AlGaAs/GaAs HBT 中发现,发射极为[011]晶向时器件的直流电流增益远大于[01ī] 方向的,他们同样认为是压电效应产生的<sup>[83]</sup>。2002 年,A. G. Baca 等人发现, Ino.49Gao.51P/GaAs HBT 的直流电流增益与AlGaAs/GaAs HBT 的存在类似的晶向效 应,而自对准器件两个互相垂直方向上器件的截止频率则没有差别<sup>[84]</sup>。他们同样倾 向于认为是压电效应引起的,但同时又指出压电效应产生的应力不足以解释所有的 实验现象。



图 2.12 [011]、[011]晶向自对准 InGaP/GaAs HBT 器件性能对比



(a) [011]

(b) [01**ī**]方向

#### 图 2.13 HBT 不同晶向的压电效应示意图

石瑞英等人研究后认为侧向腐蚀也是晶向效应产生的原因<sup>[85]</sup>。总的来说,沿[011] 晶向器件的直流增益大于沿[01ī]晶向器件,但高频性能相近。我们在InGaP/GaAs HBT功率器件和电路的制作中将发射极长边与晶片的主对准边平行放置。

## 2.5 小结

本章主要介绍了 InGaP/GaAs HBT 的基本工作原理,分析了 HBT 中主要的电流 机制。论述了可能引起电流增益下降和增益坍塌的几种效应。最后,还介绍了 HBT 的晶向效应和其产生机制。
## 第三章 InGaP/GaAs HBT VBIC 模型参数提取

## 3.1 BJT 和 HBT 模型简介

随着电子设计自动化(EDA)工具软件的推广,无论是分立元件电路或是集成电路,采用计算机辅助设计技术已经日益成为设计手段的主流。这种技术的优点不仅在 于可以对所设计的电路进行计算机实验(即计算出电路的频率特性和瞬态响应)、确 定电路传递函数的零点和极点、对电路进行理想分析以及噪声和最不利情况的统计 分析等,而且还可以对电路中的各种元件进行容差分析,使用远较人工计算时精确 和复杂的器件模型以得到更符合实际情况的计算结果,从而实现电路的最佳设计。 然而这所有一切计算结果是否精确和有效都要建立在合理的建立器件特别是有源器 件模型的基础上。

BJT 最早的模型是 EM 模型, 它是 Ebers 和 Moll 于 1954 年提出<sup>[86]</sup>EM 模型诞生 时只是一个简单的非线性直流模型 EM1。尽管现在看来 EM1 模型可能过于简单, 但实际上,几乎所有的直流和大信号、非线性模型都是以 EM1 模型为基础的。EM1 模型经过逐渐改进,已发展成为包括许多效应的较为完善的通用模型 EM3。1970 年, H. K. Gummel 和 H. C. Poon 提出了 BJT 的 GP 模型<sup>[87]</sup>,随后加州 Berkeley 大学 将其应用于 SPICE 电路模拟器<sup>[88]</sup>。GP 模型主要是在晶体管领域所采用的术语以及 所需要的模型参数方面做了一些修改。GP 模型与 EM3 模型相比,主要是能够反映 一些重要的二级效应,诸如低电流和高注入等。在之后的二十多年时间里, GP 模 型通过不断的发展与完善一直成为 BJT 模型的工业标准<sup>[89-90]</sup>。异质结双极型晶体管 (HBT) 具有优越的高频、高速性能和大电流驱动能力,使得它在数字、模拟电路 和功率放大电路中有着广泛的应用。由于 HBT 与 BJT 的工作原理本质上是相似的, 实际应用中 GaAs HBT 通常采用 BJT 模型来提取参数。GaAs HBT 早期的电路模型 主要采用 GP 模型或者改进的 GP 模型。由于 GaAs HBT 与 Si BJT 相比,具有很多 自身的特点,因此采用 GP 模型来描述 GaAs HBT 的特性存在几个明显的缺陷。而 且 SGP 模型忽略了很多重要效应,并不能很好的模拟当今的高频、高速 HBT 晶体 管。例如:雪崩效应,自热效应等。1995年出现了一种新的工业标准模型,VBIC

27

(Vertical Bipolar Inter Company)模型。这种模型改进了 SGP 模型,很好的模拟了 上面提到的两个效应和其它的重要效应<sup>[91-98]</sup>。

器件的模型及模型参数又与器件的物理机理和工艺过程密切相关,而我们电路 的制备采用的是自己的生产线,所以不可能利用模拟工具或其它厂家提供的参数进 行电路设计,因此必须建立适合自己工艺条件的器件模型,提供快速、准确提取模 型参数的方法。

## 3.2 VBIC 模型

图 3.1 中给出了 VBIC 的等效电路模型。



图 3.1VBIC 模型等效电路

这个等效电路模型包括一个以SGP模型为基础的本征npn BJT模型和一个以简 化SGP模型为基础的寄生pnp BJT模型,虚线框中基本就是一个SGP模型,但应不包 括RCI。当器件工作在准饱和区时,用以下8个参数模拟:RCI,RBI,Qbc,Qbcx, Q<sub>be</sub>, Q<sub>bex</sub>, I<sub>be</sub>, I<sub>bex</sub>。基区的分布效应采用一阶近似,超相位效应采用一个二阶网络 近似。弱雪崩效应采用AVC1、AVC2两个参数模拟。两个固定电容CBCO、CBEO 用来表征外部BC、BE端寄生电容。本征基区电阻RBI,RBIP分别被基区电荷q<sub>b</sub>、q<sub>bp</sub> 调制。本征集电极电阻RCI被电压V<sub>bei</sub>调制。另外,通过一个热网络来模拟器件局部 温度的上升。下面的表格给出了完整的VBIC模型的86个参数及其物理意义:

	Parameter	Definition		Unit
Capacitors	CBEO	Base-emitter small signal capacitance	0.0	F
	CBCO	Extrinsic base-collector overlap capacitance		F
	CJE	Base-emitter zero-bias junction capacitance		F
	PE	Base-emitter grading coefficient		-
	ME	Base-emitter junction exponent		-
	AJE	Base-emitter capacitance smoothing factor		-
	CJC	Base-collector zero-bias junction capacitance	0.0	F
	PC	Base-collector grading coefficient	0.75	-
Space	MC	Base-collector junction exponent	0.33	-
Capacitors	AJC	Base-collector capacitance smoothing factor	-0.5	-
Capacitors	CJEP	Base-emitter extrinsic zero-bias capacitance		F
	CJCP	Base-collector extrinsic zero-bias capacitance		F
	PS	Collector-substrate grading coefficient	0.75	-
	MS	Collector-substrate junction exponent	0.33	-
	AJS	Collector-substrate capacitance smoothing factor	-0.5	-
	FC	Forward bias junction capacitance threshold	0.9	-
	NR	Reverse emission coefficient		-
	IBCI	Ideal base-collector saturation current	10 <sup>-16</sup>	А
DC Dovorco	NCI	Ideal base-collector emission coefficient		-
DC Reverse	IBCN	Non-ideal base-collector saturation current		А
	NCN	Non-ideal base-collector emission coefficient		-
	IKR	Reverse knee current (0=infinity)	0.0	А
Distributed Base	Distributed WBE Portion of Ibei from Vbei 1-WBE from Vbex		1	-
Parasitic	ISP	Parasitic transport saturation current	0.0	Α
Transistor	WSP	Portion of Iccp from Vbep, 1-WSP from Vbci	1.0	-

	NFP	Parasitic forward emission coefficient	1.0	-
	IBEIP	Ideal parasitic base-emitter saturation current	0.0	А
	IBENP	Non-ideal parasitic base-emitter saturation current	0.0	А
	IBCIP	Ideal parasitic base-collector saturation current	0.0	А
	NCIP	Ideal parasitic base-collector emission coefficient	1.0	-
	IBCNP	Non-Ideal parasitic base-collector saturation current	0.0	А
	NCNP	Non-Ideal parasitic base-collector emission coefficient	2.0	-
	IKP	Patasitic knee current (0=infinity)	0	А
Early	VEF	Forward Early voltage (0=infinity)	0.0	V
Modeling	VER	Reverse Early voltage (0=infinity)	0.0	V
	IS	Transport saturation current	10 <sup>-16</sup>	А
	NF	Forward emission coefficient	1.0	-
	IBEI	Ideal base-emitter saturation current	10 <sup>-18</sup>	А
DC Forward	NEI	Ideal base-emitter emission coefficient	1.0	-
	IBEN	Non-ideal base-emitter saturation current	0.0	А
	NEN	Non-ideal base-emitter emission coefficient	2.0	-
	IKF	Forward knee current (0=infinity)	0.0	-
	RCI	Intrinsic collector resistance	0.0	Ω
- · -	GAMM	Epi doping parameter	0.0	-
Quasi-Satur	VO	Epi drift saturation voltage	0.0	V
ution	HRCF	High-current RC factor		-
	QCO	Collector charge at zero bias		С
	TF	Forward transit time		S
	QTF	Variation of TF with base-width modulation		-
Time Delay	XTF	Coefficient of TF bias dependence		-
Modeling	ITF	Coefficient of TF dependence on Icc		-
	VTF	Coefficient of TF dependence on Vbc		-
	TR	Ideal reverse transit time		S
Excess-Phas e	TD	Forward excess-phase delay time		S
Avalanche	AVC1	Base-collector weak avalanche parameter 1		-
Effect	AVC2	Base-collector weak avalanche parameter 1	0.0	-

	RE	Emitter resistance		Ω
Resistances	RBX	Extrinsic base resistance		Ω
	RBI	Intrinsic base resistance $\Omega$		Ω
	RS	Substrate resistance (		Ω
	RBX	Parasitic resistance (		Ω
	RBX	Extrinsic collector resistance 0		Ω
	СТН	Thermal capacitance		F
	RTH	Thermal resistance	0.0	Ω
	TNOM	Nominal ambient temperature	25	°C
	EA	Activation energy for IS	1.12	eV
	EAIE	Activation energy for Ibei	1.12	eV
	EAIC	Activation energy for Ibci/Ibeip	1.12	eV
	EAIS	Activation energy for Ibcip		eV
	EANE	Activation energy for Iben		eV
	EANC	Activation energy for Ibcn/Ibenp	1.12	eV
Temperature	EANS	Activation energy for Ibcnp	1.12	eV
Modeling	XRE	Temperature exponent of emitter resistance	0.0	-
	XRB	Temperature exponent of base resistance	0.0	-
	XRC	Temperature exponent of collector resistance	0.0	-
	XRS	Temperature exponent of substrate resistance	0.0	-
	XVO	Temperature exponent of VO		-
	XIS	Temperature exponent of IS		-
	XII	Temperature exponent of Ibei/Ibci/Ibeip/Ibcip	3.0	-
	XIN	Temperature exponent of Iben/Ibcn/Ibenp/Ibcnp	3.0	-
	TNF	Temperature coefficient of NF	0.0	-
	TAVC	Temperature coefficient of AVC	0.0	-
	KFN	Flicker noise coefficient	0.0	-
Noise	AFN	Flicker noise exponent		-
	BFN	Flicker noise frequency exponent		-

表 3-1VBIC 参数列表

## 3.3 InGaP/GaAs HBT 模型参数初始化计算

根据器件几何尺寸和外延层结构,我们可以利用器件物理方程计算<sup>[65,99-100]</sup>HBT 的VBIC模型的一些参数。在进行可以直接提取参数的步骤时,如RE\_flyback, RC\_flyback等,计算值可以从物理意义和量级上判断所提取参数的合理性。在利用 优化提取参数步骤时,计算值可以做为初始化值代入,提高优化效率,减少优化时 间。如果参数的初始值和取值范围设置不正确,很容易导致优化程序无法收敛,或 是在错误的取值点收敛,产生一些数值计算上最优但是物理意义上错误的解,使我 们得到不正确的结果。通过GaAs HBT物理模型来预期模型参数的初始值及其取值 范围,可以使模型在正确的地方收敛。

#### 3.3.1 器件几何尺寸的定义

为了方便论述,先定义器件尺寸<sup>[100]</sup>。HBT 几何尺寸的定义如图 3.2 所示,其 中包含了多指 HBT 情况:图 3.2 中的符号说明如下:

温度: T;

发射极的指数: N<sub>a</sub>;

发射极金属长度: L<sub>a</sub>;

发射极金属宽度:W<sub>e</sub>;

发射极金属内切: S<sub>be</sub>;

基极的指数: N<sub>b</sub>;

基极金属长度:L<sub>b</sub>;

基极金属中间指宽度: W<sub>bc</sub>;

基极金属边缘指宽度: W<sub>he</sub>;

基极金属内切: S<sub>hc</sub>;

GaAs基区的厚度: t<sub>h</sub>;

集电极的指数: N<sub>c</sub>;

集电极金属长度: L<sub>s</sub>;

集电极与发射极金属的中心距: S<sub>ec</sub>; 发射极GaAs层的厚度: t<sub>cap</sub>; InGaP发射区的厚度: t<sub>e</sub>; GaAs集电区的厚度: t<sub>c1</sub>; GaAs亚集电区的厚度: t<sub>c2</sub>;



图 3.2HBT 几何尺寸的定义

由上述已经定义的参数,可以进一步计算出几个后面会用到的参数: 发射结的有效结面积A<sub>be</sub>:

$$A_{be} = N_e \times (2W_e - 2S_{be}) \times (Le - 2S_{be})$$
(3-1)

集电结的有效结面积Abc:

$$A_{bc} = (N_e \times W_e + (N_b - 2) \times W_{be} - 2S_{bcut}) \times (L_b - 2S_{bc})$$
(3-2)

发射极的有效周长Pe:

$$P_{e} = N_{e} \times (2W_{e} + 2L_{e} - 8S_{be})$$
(3-3)

需要指出的是,由于 HBT 有着明显的晶向效应,实际中垂直和平行于主对准边方向的 Sbe 和 Sbc 是有些不同的。但我们的 HBT 发射极长边方向都是平行与主对准边的,

且 HBT 发射极为狭细长条状,垂直主对准边的 Sbe 和 Sbc 影响较小。相对于工艺和 计算误差,不同方向 Sbe 和 Sbc 的差异可以忽略。表 3-2 是我们提取参数用 HBT 的材料结构

### 表 3-2 HBT 的外延材料结构

#### 3.3.2 发射极相关参数计算

1) 发射结耗尽层电容计算

$$C_{je} = \frac{\mathcal{E}_0 \mathcal{E}_r \times A_{be}}{W_{be}}$$
(3-4)

$$W_{de} = \sqrt{\frac{2\varepsilon_0 \varepsilon_r \times (\phi_{be} - V_{be})}{2N_{ne}}}$$
(3-5)

$$\phi_{be} = E_{ge} - \Delta E_{v} \tag{3-6}$$

式中 & 是 InGaP 相对介电常数,当 In 和 Ga 为 1:1 时, &=11.9。 , BE 结内建 电势,它的取值由 InGaP 的带隙 E<sub>ge</sub>和 InGaP/GaAs 异质结的价带偏移决定。在本模 型中 InGaP 的带隙取 1.86eV,价带偏移取 0.4eV。需要注意的是发射极是多层外延 结构,厚度和掺杂浓度相差很大,直接用式(3-4)计算可能会得到错误答案。由于表 3-2 中第 8、9 层的掺杂很高,当第七层已经耗尽,耗尽区达到第 8 层就几乎不再变 化,此时的耗尽区厚度就等于第 5、6、7 层的厚度。

2) 发射极电阻计算

发射极的电阻包括以下几个部分: InGaP、GaAs和InGaAs外延层电阻以及金属 欧姆接触电阻。InGaAs电子迁移率非常高并且掺杂浓度很高,大于1×10<sup>19</sup>cm<sup>-3</sup>,因 此InGaAs外延层电阻可以忽略不计。

InGaP外延层电阻单位面积电阻R。如式(3-7)所示。

$$\mathbf{R}_{ee} = \frac{t_e}{q \times \mu_{ne} \times N_{ne}} \tag{3-7}$$

其中, $t_e$ 为 InGaP 层厚度, $\mu_{ne}$ 是 InGaP 外延层的电子迁移率,在 3×10<sup>17</sup> cm<sup>-3</sup> 浓度下

数值大约为 1000cm<sup>2</sup>/vs。 $N_{ne}$ 为 InGaP 层掺杂浓度。

GaAs盖帽层电阻R<sub>cap</sub>如公式(3-8)和(3-9)所示:

$$R_{cap} = \frac{t_{cap}}{q \times \mu_{ncap} \times N_{ncap}}$$
(3-8)

$$\mu_{ncap} = \frac{7200}{\left[1 + \left(5.51 \times 10^{-17}\right) \times N_{ncap}\right]^{0.233}}$$
(3-9)

其中, $t_{cap}$ 为GaAs盖帽层厚度, $\mu_{nap}$ 是GaAs盖帽层的电子迁移率, $N_{cap}$ 为GaAs盖帽层掺杂浓度。由于InGaAs的带隙很窄且掺杂浓度高,所以发射极金属很容易就可以获得1×10<sup>-6</sup> $\Omega.cm^2$ 的欧姆接触电阻率 $R_{econs}$ 

经过上述分析可知,发射极的电阻R<sub>e</sub>可由下面公式(3-10)计算:

$$R_{cap} = \frac{R_{econ} + R_{ee} + R_{cap}}{A_{be}}$$
(3-10)

#### 3.3.3 基极相关参数计算

这节我们主要计算的就是基极电阻。基极电阻与 HBT 的高频特性密切相关,准确的基极电阻对于模型的建立非常重要。如图 3.3 所示,基极电阻计算主要包括基极头部的电阻 R<sub>btop</sub>和发射极两边的 R<sub>bside</sub>。



图 3.3 基极相关参数参数

1) 基区本征材料参数的计算

空穴迁移率µ<sub>nb</sub>:

$$\mu_{pb} = 1.5 \times (1423 - 69.8 \times \log(N_{pb})) \tag{3-11}$$

基区电子扩散速度vnb:

$$\nu_{nb} = 8300 \times V_t \times (1 + N_{pb} / (3.98 \times 10^{15} + N_{pb} / 641))^{1/3}$$
(3-12)

由于基区属于重掺杂(N<sub>pb</sub>约为4×10<sup>19</sup> cm<sup>-3</sup>),所以基区带隙可以表示为:

$$E_{gb} = E_{gb0} - 6 \times 10^{-8} \times N_{pb}^{-\frac{1}{3}}$$
(3-13)

内基区方阻R<sub>shbi</sub>:

$$R_{shbi} = \frac{1}{q \times \mu_{pb} \times t_b \times N_{pb}}$$
(3-14)

外基区方阻R<sub>shbe</sub>:

$$R_{cap} = R_{shbi} \times F_{imp} \tag{3-15}$$

F<sub>imp</sub>为外基区离子注入影响因子,取值由工艺参数决定。如果不采用离子注入 技术减小外集电区的电容,那么F<sub>imp</sub>=1。由于我们的HBT采用自对准工艺,基区金 属比较薄(仅有不到1000Å)。考虑到我们的工艺实际,欧姆接触电阻率R<sub>bcon</sub>设为 5×10<sup>-6</sup>Ω.cm<sup>2</sup>。

2)发射极两边的电阻 R<sub>bside</sub> 计算

 $R_{bside}$ 主要包括四个部分:内基区本征电阻 $R_{bi}$ 、外基区连接电阻 $R_{bx}$ 、基区金属 欧姆接触电阻 $R_{bc}$ 和基区金属趋肤电阻 $R_{bm}$ 。

基区金属欧姆接触电阻R<sub>b</sub>:

$$R_{bc} = \frac{\sqrt{R_{shbi} \times F_{imp} \times R_{bcon}} / L_e}{2 \times \frac{\exp(\frac{2w_{be}}{\sqrt{R_{bcon}} / R_{shbe}}) - 1}{\exp(\frac{2w_{be}}{\sqrt{R_{bcon}} / R_{shbe}}) + 1}} = (3-16)$$

内基区本征电阻R<sub>bi</sub>:

$$Rbi = \frac{(W_e - 2S_{be}) \times R_{shbi}}{12 \times (L_e - 2S_{be})}$$
(3-17)

外基区连接电阻R<sub>bx</sub>:

$$R_{bx} = \frac{S_{be} \times R_{shbi}}{2L_e}$$
(3-18)

基区金属趋肤电阻R<sub>smb</sub>:

$$R_{smb} = \frac{L_e}{((N_b - 2) \times W_{bc} + 2W_{be}) \times \sigma_{mb} \times t_{mb} \times (1 - e^{\frac{-tmb}{\delta}})}$$
(3-19)

(3-19)中t<sub>mb</sub>为基区金属的厚度, σ<sub>mb</sub>为基区金属的电导率(通常基极金属为多层结构, 电导率取主要导电层Au的电导率)。δ为趋肤深度,表达式如下:

$$\delta = \frac{1}{\sqrt{4\pi\omega\sigma_{mb}\mu_0}} \tag{3-20}$$

其中μ<sub>0</sub>为真空磁导率。我们的基极金属为采用电子束蒸发工艺,实际的电导率σ<sub>mb</sub> 要比理论值小,计算趋肤深度时要考虑到实际情况。

综上所述,可以得到发射极两边的基区电阻R<sub>bside</sub>:

$$R_{bside} = R_{bi} + R_{bx} + R_{bc} + R_{bm}$$
(3-21)

3) R<sub>btop</sub>的计算

用类似 R<sub>bside</sub> 的方法,可以计算 R<sub>btop</sub>

$$R_{btop} = R_{bit} + R_{bxt} + R_{bct} + R_{bm}$$
(3-22)

内基区本征电阻R<sub>bit</sub>

$$R_{bit} = \frac{(L_e - 2S_{be}) \times R_{shbi}}{12 \times N_e \times (W_e - 2S_{be})}$$
(3-23)

外基区连接电阻R<sub>bxt</sub>

$$R_{bxt} = \frac{S_{be} \times R_{shbi}}{2N_e \times W_e}$$
(3-24)

基区金属欧姆接触电阻R<sub>bct</sub>

$$R_{bct} = \frac{\sqrt{R_{shbe} \times R_{bcon}}}{2N_e W_e \times \frac{\exp(\frac{L_b - L_e}{\sqrt{R_{bcon} / R_{shbe}}}) - 1}{\exp(\frac{L_b - L_e}{\sqrt{R_{bcon} / R_{shbe}}}) - 1}}$$
(3-25)

基区金属趋肤电阻R<sub>bmt</sub>

$$R_{bnut} = \frac{0.5 \times (L_b - L_e)}{2(N_e \times W_e + (N_b - 2) \times W_{bc} + 2W_{be}) \times \sigma_{mb} \times t_{mb} \times (1 - e^{\frac{-t_{mb}}{\delta}})}$$
(3-26)

### 3.3.4 集电极相关参数计算

集电区的基本参数的定义

N<sub>nc</sub>:集电区掺杂浓度

N<sub>nsc</sub>: 亚集电区掺杂浓度

R<sub>ccon</sub>: 集电极金属欧姆接触电阻率

μ<sub>nc</sub>: 集电区电子迁移率

$$\mu_{nc} = 0.6672 \times [35993 - 1841 \times Log(N_{nc})]$$
(3-27)

集电区电子漂移速度: vnc

$$V_{nc} = V_i \times \mu_{nc} \tag{3-28}$$

亚集电区电子迁移率: µ<sub>nsc</sub>

$$\mu_{nsc} = 0.6672 \times [35993 - 1841 \times Log(N_{nsc})]$$
(3-29)

亚集电区方阻R<sub>shsc</sub>:

$$R_{shsc} = \frac{1}{q \times \mu_{nsc} \times t_{c2} \times N_{nsc}}$$
(3-30)

1) 集电极电阻计算

零偏压下, BC结耗尽层宽度W<sub>dc</sub>为:

$$W_{dc} = \sqrt{\frac{2\varepsilon_0 \varepsilon_r \times \Phi_{bc}}{q \times N_{nc}}}$$
(3-31)

 $\Phi_{bc}$ 为BC结内建电势。

中性集电区的厚度W<sub>dnc</sub>:

$$W_{dnc} = t_{c1} - W_{dc}$$
 (W<sub>dnc</sub>  $\ge 0$ ) (3-32)

值得注意的是,如果 $W_{dnc}$ 为负数时,说明集电区已经全耗尽,此时 $W_{dc}$ = $t_{c1}$ , $W_{dnc}$ =0。 中性集电区的外延层电阻 $R_{cepi}$ , $A_{eff}$ 是中性集电区的有效面积。

$$R_{cepi} = \frac{W_{dnc}}{q \times \mu_{nc} \times N_{nc} \times A_{ceff}}$$
(3-33)

亚集电区的外延层电阻R<sub>scepi</sub>:

$$R_{scepi} = \frac{S_{ec} \times R_{shsc}}{N_c \times L_c}$$
(3-34)

集电极的金属欧姆接触电阻R<sub>a</sub>:

$$R_{cc} = \frac{\frac{R_{shsc} \times \sqrt{R_{ccon} / R_{shsc}}}{\tanh(W_c / \sqrt{R_{ccon} / R_{shsc}})}}{N_c \times L_c}$$
(3-35)

集电极电阻R<sub>c</sub>:

$$R_c = R_{cepi} + R_{scepi} + R_{cc} \tag{3-36}$$

2) 零偏置集电结电容C<sub>ic0</sub>

内集电结电容C<sub>ici0</sub>:

$$C_{jci0} = \frac{\varepsilon_0 \varepsilon_r \times A_{be}}{W_{dc}}$$
(3-37)

外集电结电容C<sub>ice0</sub>:

$$C_{jce0} = \frac{\varepsilon_0 \varepsilon_r \times (A_{bc} - A_{be})}{W_{dc}}$$
(3-38)

当外集电区采用离子注入技术减小电容C<sub>jce0</sub>时,(3.38)式中耗尽层厚度W<sub>d</sub>等于集电区 外延层厚度t<sub>c1</sub>。同样必须指出的是当计算得到的W<sub>dc</sub>>t<sub>c1</sub>时,说明集电区已经耗尽, 空间电荷区到达亚集电区。由于亚集电区掺杂通常要高于集电区两个数量级,因此 这时的空间电荷区厚度等于集电区外延层厚度t<sub>c1</sub>。

综上所述,可以得到集电结电容C<sub>ic0</sub>

$$C_{jc0} = C_{jci0} + C_{jce0} \tag{3-39}$$

## 3.3.5 计算 3×15um<sup>2</sup>HBT 初始值

我们提参所用 HBT 如图 3.4 所示。器件几何尺寸见表III,尺寸定义见 3.3.1 节。



图 3.4 提参用 HBT 版图

Ne	1	Wbe	2um
Le	15um	Lc	20um
We	3um	Nc	2
Sbe	0.3um	Sec	5um
Lb	17um	S <sub>LEU</sub>	0.3um

表 3-3 提参用 HBT 器件主要几何尺寸

参数	计算值	参数	计算值
$R_{bi}(\Omega)$	5.0	C <sub>je</sub> (fF)	25.43
$R_{bx}(\Omega)$	17.4	C <sub>jci</sub> (fF)	8.89
$R_{e}(\Omega)$	4.8	C <sub>jcx</sub> (fF)	29.97
$R_{c}(\Omega)$	9.1	T <sub>f</sub> (psec)	2.66

表 3-4 一些直流参数的计算值

# 3.4 利用 IC-CAP 提取 VBIC 模型参数



### 图 3.5 模型参数提取主要流程

我们的直流测试使用HP 4142A,S参数测试使用Agilent 8510A,控制和提取软件使用IC-CAP(集成电路特性和分析程序)。图3.5是参数提取的主要流程<sup>[101-102]</sup>。

IC-CAP 是 Agilent 公司开发的一种器件建模软件,它为今天的半导体建模提供 强大的表征和分析能力。IC-CAP 为器件设计师提供满足各种建模需要的现代建模 工具,包括仪器控制、数据采集、参数提取、图形分析、仿真、优化和统计分析。 所有这些能力都组合在一个灵活、自动和直观的软件环境中,以用于有源器件和电 路模型参数的有效和精确提取。利用 IC-CAP 软件可以使我们在提参时把时间和精 力都放在模型本身上面,不用纠缠于优化、计算和仿真程序的设置。但是不论提参 工具如何先进,都需要人来操作。如果对于模型没有深刻理解,是不可能提出真实 准确的模型参数的。

需要特别指出的是,由于 IC-CAP 软件本身是针对 Si BJT 开发的。由于 Si BJT 的衬底寄生效应较强,需要对 C、B、E、S 四个端口加信号进行测试。而 InGaP/GaAs HBT 衬底是半绝缘的,衬底寄生效应可以忽略。因此 HBT 器件只有 C、B、E 三个端口。而我们为了利用 Cascade 微波探针测量系统,一般采用发射极接地的单管测试图形,如图 3.6 所示。图中两边接地,上边的方块接基极输入,下边方块是集电极信号输出。

42



图 3.6 HBT 单管测试图形

从图中可以看出,发射极 E 始终是接地的, S 端口不存在,只有 B、C 可以施加和 测量信号。因此需要对 IC-CAP 软件设置进行一些改动。我们把接地端口设为 E 端 口,S 端口设为悬空,B 端口和 C 端口施加和监控电压电流。并且,根据我们 InGaP/GaAs HBT 器件的特点设置了测试范围,限流保护等。

#### 3.4.1 模型初始值设置

VBIC 模型十分复杂,一共有 86 个参数。但是对于 InGaP/GaAs HBT,这个模型是可以简化的,很多参数可以设为默认值或者设为零。主要包括以下几类参数:

1、对于 InGaP/GaAs HBT 衬底为半绝缘,并不存在寄生 pnp 晶体管,所以与寄 生 pnp 晶体管及衬底有关的参数如 CJEP, CJCP, RSISP, NFP, IKP 等都可以设为默认 值或选择一个合适的值使其不对模型产生影响。

2、InGaP/GaAs HBT 晶体管 Early 效应并不明显。Early 效应描述的是基区宽度 随结电压的变化。对于 InGaP/GaAs HBT 晶体管,基区掺杂浓度很高,基区宽度基 本不随结偏压变化,所以 Early 效应参数 VAF、VAR 近似无穷大。对于 IC-CAP、 ADS 等软件可将其设为 0,表示无穷大。

3、饱和效应对 InGaP/GaAs HBT 晶体管并不明显。准饱和效应和 Kirk 效应产 生的条件相同,都是在大电流下,集电极电流的载流子浓度与集电极的掺杂浓度近 似甚至更高时产生的。只是 Kirk 效应使 BC 结耗尽区向集电区扩展,而准饱和效应 使 BC 结向基区收缩。对 InGaP/GaAs HBT 晶体管一般发生的是 Kirk 效应,而准饱 和效应在 Si BJT 器件中更常见。所以与准饱和效应相关的参数,如 VO、GAMM、 HRCF、QCO 等都可以设为默认值。

4、通过调研文献,我们设正偏结电容阈值(FC)为0.9

5、VBIC 模型中有很多值,在通常情况下影响比较小,在优化的时候可以先放

在一边,最后优化或者把其权重设的比较小。

在简化 VBIC 模型后,再把 3.3 节计算所得参数代入,这样我们就完成了提参之前的模型初始值设置。

如果由于某种原因,提参者没能进行模型参数初始计算。IC-CAP 还提供了一 个初始化程序 Init\_Parms,输入 HBT 的材料和结构参数,它能够帮助提参者进行初 始化计算。但由于这些参数和版图设计,器件工艺都很有关,Init\_Parms 计算结果 可能会偏离实际值较远。因此如果有条件,最好还是自己计算初始值。而且计算模 型参数的过程可以让我们对模型的物理内涵理解的更为透彻。



#### 3.4.2 结电容参数提取

图 3.7 测试 Pad 的 Open 图形

结电容参数提取前,首先要测量如图 3.7 所示只有 Pad 无晶体管的图形的 S 参数。测量采用单一频率的连续波,频率不要太高,过高会引入寄生电感的影响。我 们取频率为 200MHz。先将测量得到的 S 参数变为 Y 参数。在以后的测量中得到结 电容 S 参数,转换成 Y 参数,减去 Pad 的 Y 参数,即可去掉主要的寄生电容参数。 虽然这种在单一频率下去寄生参数的方法会有一定的误差,但由于 pad 对 HBT 性能 的影响较小,寄生参数误差的影响很小。 与 GP 模型不同,在 VBIC 模型中,结电容参数也会影响直流参数。这主要是 由于结电荷和结的宽度以及基极电荷和基极宽度的影响。VBIC 模型描述了三个结 的结电容,即 BE 结、BC 结和集电极衬底结。VBIC 用同样的一组公式描述这三个 结,包括 FC,Aji,Cji,Pi,Mi,其中 i为 E、C、S,共13 个参数。我们可以忽略 衬底参数的影响,将集电极衬底结相关参数设为默认值。当结的正向电压不是很高, 结电容可以用下面公式计算:

$$C_{i} = \frac{CJi}{(1 - \frac{V_{bi}}{Pi})^{Mi}} \quad i = E, C$$
(3-40)

其中 $V_{bi}$ 为结上所加的正向电压,Pi为结的自建电势,CJi为零偏时的结电容。但是, 当 $V_{bi}$ 趋于Pi时,结电容趋于无穷大,很明显是不合理的。VBIC模型采用FC和Aji 两个参数分段处理这个问题。当 $V_{bi} < FC \cdot P_i$ 时采用公式(3-40)。当 $V_{bi} \ge FC \cdot P_i$ 时, 有两种处理方法。一种是取Aji=-0.5,这时的结电容模型与Gummel Poon模型的处 理方法一样,都是从分段点按切线方向外推,即:

$$C_{i} = \frac{CJi}{\left(1 - FC\right)^{Mi}} \cdot \left[1 - FC\left(1 + Mi\right) + \frac{Mi}{Pi} \cdot V_{bi}\right] \quad i = E, C$$
(3-41)

另一种方法是 Aji 取 0.01~0.1 之间的正值。此时结电容从分段点后为常数,不 再随结电压变化。在后面的参数提取过程中,为了便于和 SGP 模型比较,我们选择 第一种处理办法,即取 Aji=-0.5。事实上由于高电压大电流时扩散电容的影响会越 来越大,在分段点后把结电容设为常数也是不正确的。



图 3.8 BE 结的电容参数测试结构 图 3.9 BE 结电容参数提取结果

BE 结的电容参数测试图形如图 3.8 所示。DC BLOCK 和 DC FEED 是为了隔离 直流源和射频源的外接 Bias T 器件。Vb 直流电压的扫描范围是从-2V 的负压到 BE 结开启时的正电压。测试的结果如图 3.9 所示,通过 IC-CAP 的优化程序(Optimize) 得到 CJE, PE, ME 三个结电容参数。参数优化结果如图 3.9 所示。

这里需要指出的是,使用 IC-CAP 的优化程序(Optimize)时,优化算法的选择 也很重要。IC-CAP2002 中主要有三个优化引擎,分别是随机优化引擎、 Levenberg-Marquarct 引擎和混合随机优化器/Levenberg-Marquarct 引擎。通常我们应 该先用随机优化引擎找到一个比较接近的值,然后用 Levenberg-Marquarct 引擎微调 优化。

BC结的电容参数测试图形如图 3.10 所示。Vc 直流电压的扫描范围同样是从-2V 的负电压到 BC 结开启的正电压。通过 IC-CAP 的优化程序(Optimize)得到 CJC, PC, MC 三个结电容参数。参数优化结果如图 3.11 所示。



图 3.10 BC 结的电容参数测试结构

图 3.11 BC 结电容参数提取结果

## 3.4.3 发射极电阻 RE 和集电极 RCX 提取

1) RE提取

在IC-CAP软件中,采用集电极开路的测量方法提取发射极电阻RE,这个方法称为flyback。我们采用的测量结构如图3.12所示。由于集电极开路,所以 $I_c = 0$ , $I_B = I_F$ 。当BE结电压大于0时,集电极电压必然为0和基极电压之间的值。这样才

能使从基极流向集电极的电流和从集电极流向发射极的电流互相抵消,维持集电极电流为0。这时的晶体管工作在饱和区,晶体管的集电极和发射极之间存在一个近似恒定的饱和电压,且它的值很小。如果我们在基极施加一个线性变化的电流,*V<sub>c</sub>*应线性增大,且满足下式:

$$V_C = V_{CE(sat)} + I_b \cdot RE \tag{3-42}$$

我们从 $V_c \sim I_b$ 曲线的斜率即可得到 RE 的值。 $I_b$ 的扫描范围是与发射极面积相关的,一般是1~ $2mA/\mu m^2$ 。由于二极管饱和电压并不是完全恒定的,会随着偏压有一定的改变。所以 $I_b$ 在器件可承受范围一般取值应稍大一些,这样可以减弱饱和电压改变造成的影响,更加突出 RE 的作用。RE 参数提取的结果如图 3.13 所示。



2) RCX 的提取

从图 3.1 中可以看到,集电极电阻分为两部分:集电极外电阻 RCX 和集电极与 偏置相关的电阻 RCI。RCI 实际上并不是实际的电阻,只是为了建模的需要而加上 的。而集电极外电阻 RCX 是实际存在的电阻,可以通过与发射极 RE 相同的 flyback 方法得到。使发射极开路,找到发射极电压和基极电流的线性关系,即可得到集电 极外电阻 RCX。IC-CAP 软件提供的方法就是使发射极开路,测量发射极电压和基 极电流的线性关系。由于我们的测试 pad 已经决定了发射极强制接地,只能从 B 和 C 端口施加和测量信号。为了达到发射极开路的效果,我们使基极的输入电流 Ib, 与流出集电极的电流 Ic 相等。我们改进后的测试图形如图 3.1 所示。HP4142 直流 电源提供这种电流同步变化的功能。发射极接地,可以测量集电极电压 Vc 的变化。利用 Ib 与-Vc 的关系同样可以得到集电极外电阻 RCX。RCX 参数提取的结果如 图 3.15 所示。



图 3.14 RC 参数测试结构图

图 3.15 RC 参数提取结果

## 3.4.4 Gummel Plot 测试

所谓的 Gummel-Plot 是 B、C 短接并加正电压, E 接地, 观测基极和集电极电流的测试。正反向 Gummel-Plot 测量与参数提取涉及 22 个结二极管参数, 忽略与寄生 PNP 有关的参数, 还有 13 个参数。

1、正向 NPN 参数: IS, NF, IBEI, NEI, IBEN, NEN, IKF

2、反向 NPN 参数: NR, IBCI, NCI, IBCN, NCN, IKR

这 13 个参数中正向 Gummel-Plot 的 7 个参数的物理意义如图 3. 16 所示,反向 Gummel-Plot 的 6 个参数与此类似,就不再给出。GP 测试对于提取 VBIC 模型的直 流参数非常关键,一定要仔细进行。



图 3.16 正向 Gummel-Plot 示意图

正向基极电流包含 4 个部分:外基区表面复合电流 I<sub>B,surf</sub>,基极引线接触复合电流 I<sub>B,cont</sub>,体复合电流 I<sub>B,bulk</sub>和空间电荷区复合电流 I<sub>B,scr</sub><sup>[65]</sup>。这些基极电流的大小都可用如下公式描述:

$$I_B = I_{SB} \exp(\frac{qV_{BE}}{N_B kT})$$
(3-43)

其中*V<sub>BE</sub>*是 BE 结电压, *I<sub>SB</sub>* 是漏电流, *N<sub>B</sub>*是理想因子。从物理原理分析, 基极电流的理想因子分两类, 一类接近 1, 一类接近 2, 分别用 NEI 和 NEN 两个参数描述, 它们对应的漏电流分别为 IBEI 和 IBEN。在 4 种正向基极电流中,只有空间电荷区复合电流 I<sub>B,ser</sub> 的理想因子接近 2,其余都接近 1。因此 NEI 和 NEN 的初始值可以设为 1 和 2, 优化时 NEI 和 NEN 的取值范围不应偏离 1 和 2 过多,否则可能会得到数值计算上最优但是物理意义上错误的解。



图 3.17 正向 Gummel-Plot 测试图

正向 Gummel-Plot 测试时需要将 B、C 短接, E 接地, B(C)E 结上加正向电压。 我们的测试图形是固定的,无法将 B、C 短接。我们将 C 端口的电压设为与 B 端口 上加的电压同步,可以取得同样的效果。测试结构如图 3.17 所示。Vb 的电压一般 为 1.0~1.5V。上限电压与 HBT 器件的材料结构有关,取值可能有所不同,但一定 要显示出电流增益 β 的下降。同时 Vb 取值过大可能击穿 HBT 器件,应限制基极的 电流,一般要小于 0.1mA/um<sup>2</sup>。需要注意的是自热效应的两个参数 RTH 和 XRE。 其中 XRE 是电阻的温度系数,表现为:

$$RE_{t} = RE \times \left(\frac{T_{dev}}{T_{nom}}\right)^{XRE}$$
(3-44)

其中 RE<sub>t</sub> 是考虑温度效应的发射极电阻, T<sub>dev</sub> 是器件的工作状态温度, T<sub>nom</sub> 是环境温度。自热效应的两个参数 RTH 和 XRE 一般是通过优化算法拟合正向 Gummel Plot 曲线和正向电流增益曲线得到。



图 3.18 正向 Gummel Plot 图

最终曲线拟合的结果如图 3.18 和 3.19 所示。从图中可以看到拟合值和测试值拟合的 非常好,这为后面的 I-V 特性曲线拟合奠定了良好的基础。



图 3.19 正向电流增益

反向 Gummel-Plot 测试图如图 3.20 所示。B 和 E 端接地, Vc 取-0.4~-1.1v, 即 BC 结加正偏压。提取方法与正向 Gummel-Plot 参数基本相同。



图 3.20 反向 Gummel-Plot 测试图

### 3.4.5 弱雪崩击穿参数提取

雪崩效应是由碰撞电离引起的。当载流子能量达到可以激发一个电子从价带跃 迁到导带时即可引起碰撞电离<sup>[103]</sup>。当一个电子无碰撞运动一定的距离 $d = \varepsilon_i / qE$ 即 可达到阈值能量  $\varepsilon_i$ 。这时碰撞电离的几率 P 为:

$$P = \exp\left[-\frac{d}{\lambda}\right] = \exp\left[-\frac{\varepsilon_i}{qE\lambda}\right]$$
(3-45)

其中 E 为外加电场, λ 为电子运动平均自由程。碰撞电离率与超过阈值能量 ε<sub>i</sub>的电子数量成正比。基于经验数据,产生的雪崩电流 I<sub>sc</sub>可以表示为:

$$I_{gc} = I_n \frac{a_n}{b_n} W_d E_{\max} \exp\left[-\frac{b_n}{E_{\max}}\right]$$
(3-46)

其中 $I_{gc}$ 为 BC 结中产生的雪崩电流,  $W_d$ 为耗尽层厚度,  $E_{max}$ 为 BC 结的最大电场强度,  $I_n$ 为电子电流,  $a_n$ 、 $b_n$ 为经验常数。弱雪崩发生的条件是  $I_{gc}$  <<  $I_n$ 。其中  $I_n$ 是  $I_n = I_{cc} - I_{BC}$  (3-47)

最大电场强度 Emax 和耗尽层厚度 Wd 都可以从电容模型中计算得到。

$$x_d = \frac{\varepsilon}{CJC} \tag{3-48}$$

$$x_d \cdot E_{\max} = \frac{PC - V_{BC}}{1 - MC} \tag{3-49}$$

其中的各个参数与 3.4.2 节中结电容模型中的参数含义相同。将(3-47)、(3-48)、(3-49) 代入公式(3-46)可得:

$$I_{gc} = (I_{cc} - I_{bc}) \cdot AVC1 \cdot (PC - v_{bci}) \cdot e^{-AVC2 \cdot (PC - v_{bci})^{MC-1}}$$
(3-50)

$$AVC1 = \frac{a_n}{b_n} \cdot \frac{1}{1 - MC}$$
(3-51)

$$AVC2 = \frac{\varepsilon b_n (1 - MC)}{CJC \cdot PC^{MC}}$$
(3-52)

弱雪崩效应测试结构如图 3.21 所示。输入电压 Vb,const 是一个固定值,应将其 设为低于开启电压,基极电流控制在 100nA 以内,否则大的工作电流将掩盖弱雪崩 击穿效应,使参数无法提取。集电极电压要接近 BE 结击穿电压 BV<sub>BEO</sub>,应该观测 到如图 3.22 中由于弱雪崩效应引起的 I<sub>b</sub>电流下降。参数提取时,可先利用公式(3-51)、 (3-52)计算出 AVC1 和 AVC2,以此作为初值拟合 I<sub>b</sub>-V<sub>cb</sub>曲线即可得到 AVC1 和 AVC2 的值。需要注意的是弱雪崩效应参数提取一定要在 Gummel-Plot 参数提取之后进行, 否则由参数计算得到的 I<sub>b</sub>电流本身不正确,无法进行曲线拟合。



图 3.21 弱雪崩效应测试结构

## 3.4.6 直流参数全局优化

测量器件的 IV 特性,对上面涉及到的参数及基极寄生电阻 RBX、RBI、集电极 电阻 RCX、RCI 等作全局优化,另外还要包括自热效应参数 RTH 等。对于 Si 器件 还要包含准饱和参数。但是,对于 InGaP/GaAs HBT 器件,准饱和效应并不明显, 而且加入参数过多会影响优化效果,一般将准饱和区参数设为默认值。如果优化结 果仍然不能满意,应从 3.4.2 节"结电容参数提取"开始,重复参数提取的流程,直 到结果满意为止。图 3.23 给出了器件 IV 特性的拟合结果。从图中可以看到, IV 特 性拟合的非常好。Voffset 和 Vknee 的值也比很准确。



图 3.23 IV 特性曲线

图 3.22 弱雪崩效应参数提取结果

#### 3.4.7 传输时间参数提取

传输时间参数提取与前面的提取步骤有些不同。它需要在根据实际情况不断调整直流偏置条件表征器件频率特性的正向传输时间参数 TFF 如公式(3-53)所示,与器件的特征频率成反比。TFF 和 VBIC 模型参数的关系由(3-54)式给出。

$$TFF = \frac{1}{2\pi f_T} \tag{3-53}$$

$$TFF = TF \cdot (1 + QTF \cdot q_1) \cdot \left[ 1 + XTF \cdot \left( \frac{I_F}{I_F + ITF} \right)^2 \cdot e^{\frac{V_{bcl}}{1.44 \cdot VTF}} \right]$$
(3-54)

从公式中可以看出,正向传输时间参数 TFF 与正向工作时的集电极电流 I<sub>F</sub> 和 BC 结电压 V<sub>bci</sub>两个偏置条件有关,由 VBIC 模型中的五个参数 TF、QTF、XTF、ITF、 VTF 描述。其中参数 QTF 描述基区宽度调制效应,而 InGaP HBT 的基区掺杂浓度 很高,这个效应并不明显,所以 QTF 可以设为 0。这样,VBIC 模型中的传输时间 模型与 SGP 所用的模型相同。可以采用常用的 SGP 模型的提取方法提取。

由公式(3-54)可知,当 V<sub>bci</sub>=0, I<sub>F</sub><<ITF 时,即可得到*TF* = *TFF*。 当 V<sub>bci</sub>=0, I<sub>F</sub>>>ITF 时,可得*TFF* = *TF*[1+*XTF*],即可得到参数 XTF。 当 V<sub>bci</sub>=0, TF 和 XTF 已由上面计算得到,所以

$$ITF = \frac{I_F}{\sqrt{\left[\left(\frac{TFF}{TF}\right) - 1\right]\frac{1}{XTF}}} - I_F$$
(3-55)

取两个不同的集电极偏压,可得

$$VTF = \frac{V_{bci2} - V_{bci1}}{1.44 \left[ \left( \frac{1 - 2\pi f_{T1} TF}{1 - 2\pi f_{T2} TF} \right) \frac{f_{T2}}{f_{T1}} \right]}$$
(3-56)

这样即可得到 VBIC 正向传输时间模型的所有参数。但是这些理论值并不准确, 必须用优化算法进行参数优化,才能保证提取精度。优化后的结果如图 3.24 所示。 可以看出拟合的曲线与测量结果符合的很好。



图 3.24 fr 随 Ic 变化曲线





图 3.25 Vbe=1.4V, Vce=2.5V 时拟合 S 参数与测量值比较

#### 3.4.8 器件参数的高频特性优化

测量器件的高频 S 参数,测量范围要足够宽。优化器件高频参数。如果优化结果仍然不能满意,应从 3.4.2 节结电容参数提取重新作参数提取的流程,直到结果满足需要为止。

图 3.24 是 Vbe=1.4V, Vce=2.5V 时器件的 S 参数,频率扫描范围是 200M 到 10.1GHz。可以看出测试值和仿真值符合较好。至此,参数提取工作基本完成。

测试类型		所提取参数
parasitic	Rc_active	RCX
	Re_flyback	RE
	Rc_flyback	RCX
	Rbb	RBX, RBI, WBE
	Ypads	none
early_aval	Rev_early	CJE, WBE, QBO
	Fwd_early	VEF, VER, AVC1, AVC2, CJE, CJEP
gummel	Forward	IS, NF, IBEI, NEI, IBEN, NEN
	Reverse	NR, IBCI, NCI, IBCN, NCN, ISP, NFP, IKR
output	Ic_Vce_vb	HRCF, VO, QCO, GAMM, IKF, RCI, RCX
quasi_sat	QuasiSat_ac	HRCF, VO, QCO, GAMM, IKF, RCI, RCX
	QuasiSat_dc	HRCF, VO, QCO, GAMM, IKF, RCI, RCX
	Ypads	none
sparm_cap	Cbe	CJE, PE, ME
	Cbc_Csc	CJC, PC, MC, CJCP, PS, MS
	Cpads	none
delay	Ftvsic	TF, XTF, ITF, VTF, QTF
	Forward_Tau	TF, XTF, ITF, VTF, QTF
	Reverse_Tau	TR, QCO, IKP
	Ypads	none

表 3-5 提参测试和对应参数

## 3.5 提取参数结果

表 3-5 总结了 VBIC 提参进行的测试类型,及其对应的参数。表 3-6 给出了我 们提取的 VBIC 模型主要参数列表。

VBIC.TNOM	27.00	VBIC.TF	1.123p
VBIC.RCX	2.235	VBIC.QTF	100.0m
VBIC.RCI	1.252	VBIC.XTF	80.45
VBIC.RBX	1.506	VBIC.VTF	1.000
VBIC.RBI	2.852	VBIC.ITF	26.35m
VBIC.RE	3.000	VBIC.TR	100.0p
VBIC.RS	10.00K	VBIC.TD	1.00000E-020
VBIC.RBP	100.0K	VBIC.KFN	0.000
VBIC.IS	1.03341E-024	VBIC.AFN	1.000
VBIC.NF	1.026	VBIC.BFN	0.000
VBIC.NR	1.014	VBIC.XRE	200.0m
VBIC.FC	850.0m	VBIC.XRB	0.000
VBIC.CJE	69.42f	VBIC.XRC	0.000
VBIC.PE	1.328	VBIC.EA	1.420
VBIC.ME	500.0m	VBIC.EAIE	1.463
VBIC.AJE	300.0m	VBIC.EAIC	1.420
VBIC.CJC	67.10f	VBIC.EAIS	1.420
VBIC.QCO	10.00a	VBIC.EANE	1.420
VBIC.PC	1.112	VBIC.EANC	1.420
VBIC.MC	406.7m	VBIC.EANS	1.420
VBIC.AJC	-500.0m	VBIC.XIS	3.000
VBIC.PS	750.0m	VBIC.XII	3.000
VBIC.MS	330.0m	VBIC.XIN	3.000
VBIC.AJS	-500.0m	VBIC.TNF	0.000
VBIC.IBEI	3.86375E-025	VBIC.TAVC	0.000
VBIC.WBE	848.9m	VBIC.CTH	500.0p
VBIC.NEI	1.101	VBIC.RTH	500.8
VBIC.IBEN	2.013a	VBIC.ISP	1.00000E-035
VBIC.NEN	1.797	VBIC.NCIP	1.000
VBIC.IBCI	2.28966E-024	VBIC.IBCNP	0.000
VBIC.NCI	1.000	VBIC.NCNP	2.000
VBIC.IBCN	28.80f	VBIC.VEF	10.00K
VBIC.NCN	1.976	VBIC.VER	2.000K
VBIC.AVC1	83.12		
VBIC.AVC2	39.17		

表 3-6 我们提取的 VBIC 模型主要参数列表

## 3.6 小结

本章首先利用基础的器件物理公式器件物理方程计算HBT的VBIC模型的一些参数,预期模型参数的初始值及其取值范围。把这些计算值做为初始值代入,可以

从物理意义和量级上判断所提取参数的合理性,提高优化效率,减少优化时间。

简化了VBIC模型,优化了VBIC参数提取设置和步骤。并用此模型对本室工艺 线制备的InGaP/GaAs HBT进行了提参建模工作。仿真结果表明,提取的模型可以较 好的表征我们所制备InGaP/GaAs HBT的直流和交流特性。

# 第四章 InGaP/GaAs HBT 关键工艺和器件结构研究

良好和稳定的生产工艺是集成电路产业的基础。有源器件的性能对于集成电路的性能有着决定性的影响。在本章,我们在本研究室前人对工艺研究的基础上,对于 HBT 器件和电路工艺流程进行了优化,并重点对薄基区 HBT 的合金工艺和器件结构及版图设计进行了研究。

## 4.1 InGaP/GaAs HBT 主要工艺流程

我们的器件和电路制造是在本所化合物半导体器件研究室 4 英寸 GaAs 生产线上完成的。在上海微系统所提供的 4 英寸 GaAs 外延片上,制造了 InGaP/GaAs HBT 器件和电路,其主要工艺流程如下<sup>[104]</sup>:

1	光刻并蒸发发射极金属
2	以发射极金属为掩模进行盖帽层和发射区台面腐蚀腐蚀
3	光刻并蒸发基极金属
4	光刻并腐蚀基区台面
5	隔离腐蚀(亚集电区台面)
6	光刻并蒸发集电极金属
7	合金
8	用大管子测试三极管特性
9	生长隔离介质
10	溅射NiCr电阻,并监测电阻值
11	介质通孔 (一次孔)
12	光刻并蒸发第一次布线金属
13	生长电容介质
14	介质通孔(二次孔)
15	制备空气桥
16	光刻并蒸发第二次布线金属

17	钝化及刻孔
18	在片测试直流和高频特性
19	减薄
20	划片
21	封装
22	封装测试并与在片测试比较

## 4.2 薄基区 HBT 合金的研究

#### 4.2.1 薄基区 HBT 的合金温度

截止频率 (f<sub>t</sub>) 是 HBT 的关键参数,它对于提高 HBT 电路工作速度有着至关重要的作用。根据传统的计算公式

$$f_{T} = \frac{1}{2\pi\tau_{ec}} = \frac{1}{2\pi(\tau_{e} + \tau_{b} + \tau_{sc} + \tau_{c})}$$
(4-1)

减薄基区是提高 ft 的有效方法。在 HBT 制作工艺中,在蒸发集电极金属后,通常会有一步高温合金工序以形成集电极欧姆接触。但是薄基区 HBT 对于合金温度比较敏感。过高的合金温度会导致残余电压(Voffset)变大,而合金温度偏低则会影响集电极金属和集电极材料形成欧姆接触,使得集电极接触电阻(Rcontact)变大。大的Voffset 和 Rcontact 都会显著的影响 HBT 器件的性能。因此我们有必要研究合金温度对于薄基区 HBT 的 Voffset 和 Rcontact 的影响。

我们详细的研究了薄基区 HBT 的 *V*offset 和 *R*contact 随合金温度变化的规律<sup>[105-108]</sup>, 并利用肖特基钳位理论解释了高温下 *V*offset 过大的现象;利用自己推导的公式解释 了 U 型发射极 HBT 和条状 HBT 的残余电压差别的原因。并且由合金实验结果得出 了薄基区 InGaP/GaAs HBT 较为合适的合金温度范围。

1) 所采用的外延材料结构

我们实验采用的外延片是由中国科学院上海微系统与信息技术研究所提供。外延层是在半绝缘(100)面GaAs衬底上用MBE生长。Si和Be分别作为N型和P型掺杂剂。具体的材料结构见表1:

Layer No.	Composition (x)		Thickness (nm)	Doping	Dopant	
10	In <sub>x</sub> Ga <sub>1-x</sub> As	0.6	50	>1 E19	Si	
9	In <sub>x</sub> Ga <sub>1-x</sub> As	0.6-0	50	>1 E19	Si	
8	GaAs		120	5E18	Si	
7	In <sub>x</sub> Ga <sub>1-x</sub> P	0.5	50	3E17	Si	
6	GaAs		5	Undoped		
5	GaAs		45	4 E19	Be	
4	GaAs		2	Undoped		
3	GaAs		200	1 E16	Si	
2	GaAs		150	2 E16	Si	
1	GaAs		500	5 E18	Si	
S.I.GaAs Substrate						

### 表1外延层材料结构

其中 10 和 9 层为盖帽层,它们的作用是使得发射极金属和外延层形成良好的欧姆接触。第 9 层起缓解盖帽层与发射极层之间由于晶格不匹配带来应力的作用。外延层用 MBE 生长,基区采用 Be 为 P 型掺杂剂。由于 Be 的扩散系数比较大,高温生长时 Be 很容易扩散到发射区并补偿掉一部分 n 型杂质,从而导致电流增益的下降。因此我们在基区两侧增加了 Undoped GaAs 层作为缓冲层。集电极材料掺杂浓度如果较低,则 BC 结击穿电压比较高,但是会影响器件的截止频率,进而影响到电路的工作速度。集电极材料掺杂浓度如果较高,器件的截止频率会比较高,但 BC 结击穿电压偏小,这会降低器件的工作范围。综合考虑,我们采用了如表 I 中所示的两层集电极材料结构。

为了找到合适的薄基区(45nm)HBT 合金温度,我们在 360~420°C 范围进行 了合金实验。集电极比接触电阻随温度变化关系如所图 4.1 示。图中点是测试结果, 实线是拟合曲线。可以看到当合金温度为 420 °C 时, R<sub>contact</sub>约为 6×10<sup>-6</sup>Ω·cm<sup>2</sup>。随 着合金温度的降低, R<sub>contact</sub>缓慢的增加,但是当温度低于 390 °C 后, R<sub>contact</sub>增加的 越来越快,在 360 °C 时, R<sub>contact</sub>已经达到 1×10<sup>-5</sup>Ω·cm<sup>2</sup>。因此我们认为,从获得良 好集电极欧姆接触角度考虑,合金温度应该在 390 °C 以上。

从图 4.1 还可以看到残余电压 Voffset 与合金温度的关系。当合金温度从 360 ℃
增加到 390℃, V<sub>offset</sub> 仅从 0.085V 增加到 0.09V。但当温度大于 400℃ 时, V<sub>offset</sub> 飞快的增加。当温度为 420℃ 时, V<sub>offset</sub> 已经达到 0.32V。这对于低压应用的电路几乎 是无法忍受的。



图 4.1 集电极比接触电阻和残余电压与合金温度的关系 由上面的实验结果,并且折衷考虑合金温度对于 *V*<sub>offset</sub>和 *R*<sub>contact</sub>的影响,实验结果表 明:对于薄基区 HBT, 390~400°C 是比较合适的合金温度范围。

## 4.2.2 高温下 Voffset 变大的解释

从图 4.1 中可以看到,当合金温度超过 400℃ 后,残余电压增长很快。当温度 为 420 ℃ 时, V<sub>offset</sub> 甚至达到了 0.32V。此时用 2.1.1 节中所提到的公式已经不足以 解释。下面我们尝试用 *Schottky clamping* 理论对此现象进行定性的解释。

所谓的 Schottky clamping 是指在晶体管的 BC 结并联上一个肖特基二极管,由于肖特基二极管具有较 pn 结更低的开启电压,会对基极和集电极间电位差有钳位作用。我们的 HBT 基区较薄,厚度为 45nm。当合金温度过高时,基区金属可能会渗透到基区材料层内。严重时,基区金属可以穿透基区,直接与集电区材料接触。这样就会有一个肖特基二极管与原来的基极一集电极 pn 结并联,如图 4.2 所示。由于基极金属(主要成分为金)和集电区材料形成的肖特基结的开启电压约为 0.5V;正

常 BC 结的开启电压为 1.0V, BE 结的开启电压约为 1.1V。显然,发生 Schottky clamping 之后, BE 和 BC 开启电压的差异会更大,因而 Voffset 更大。而合金温度越 高,就会有更多的基区金属扩散到基区,Schottky clamping 现象更加严重, $V_{offset}$ 更大。

Schottky clamping



图 4.2 肖特基钳位 HBT 原理示意图

## 4.2.3 突变结 InGaP/GaAs HBT 残余电压的计算

对于单异质结 InGaP/GaAs HBT, BE 为异质结, 开启电压约为 1.1V。BC 结为 同质结,开启电压约为1.0V;当器件在共发射极应用时,必须加一定的集电极电压 来补偿这种差别,残余电压 Vorfset 就是指集电极电流为零时对应的集电极-发射极电 压,如图4.3所示



图 4.3 残余电压和膝点电压的定义(U-shape HBT)

如果采用 DHBT 结构,发射结和集电结的开启电压相近,残余电压减小;但即 使发射区和集电区采用完全相同的材料,对应的残余电压也不等于 0。残余电压的 表达式如下:

$$V_{offset} = \frac{\eta_{BC}kT}{q} \ln(\frac{I_{CS}}{I_{ES}}) - \frac{\eta_{BC}kT}{q} \ln(\alpha_F) + \frac{\eta_{BC}}{\eta_{BE}} I_B R_E + (1 - \frac{\eta_{BC}}{\eta_{BE}}) (V_{BE} - I_B R_B)$$
(4-2)

可见,残余电压与外延材料、器件结构以及制作工艺都有关,是一个比较复杂的物 理量。

相对 AlGaAs/GaAs HBT, InGaP/GaAs HBT 由于其更好的直流、交流特性,噪声、可靠性等方面的优势而受到人们的重视。然而 InGaP/GaAs HBT 的一个明显的缺点就是它的 Vorrset 比较大。在图 4.3 中,我们可以看到 U 型发射极 HBT 的 Vorrset 只有约 0.09V,而传统条状发射极 HBT 的 Vorrset 一般约为 0.15V。我们认为 Vorrset 的明显差异是因为采用了 U 型发射极的版图结构和 LEU 技术。下面我们从经典的器件物理公式出发,讨论 U 型发射极 HBT 具有更小 Vorrset 的原因。W. Liu 给出了 Vorrset 的计算公式:

$$V_{offset} = \frac{\eta_{BC}kT}{q} \ln(\frac{I_{CS}}{\alpha_F I_{ES}}) + \frac{\eta_{BC}}{\eta_{BE}} I_B R_E + (1 - \frac{\eta_{BC}}{\eta_{BE}})(V_{BE} - I_B R_B)$$
(4-3)

其中, $\alpha_F$ 为正向电流转移率; $\eta_{BE}$ 、 $\eta_{BC}$ 分别为发射极、集电极电流的理想因子;  $R_E$ 、 $R_B$ 分别为发射极、基极电阻; I<sub>CS</sub>和 I<sub>ES</sub>分别是 BC 结和 BE 结饱和漏电流。I<sub>CS</sub>、 I<sub>ES</sub>和  $\alpha_F$ 的表达式如下

$$I_{ES} = \frac{q p_{E0} A_E D_{pE}}{L_E} + \frac{q n_{B0} A_E D_{nB}}{L_B} \coth(X_B / L_B)$$
(4-4)

$$I_{CS} = \frac{q p_{C0} A_C D_{pC}}{L_C} + \frac{q n_{B0} A_E D_{nB}}{L_B} \coth(X_B / L_B)$$
(4-5)

$$\alpha_F = \frac{1}{I_{ES}} \left( \frac{q n_{B0} A_E D_{nB}}{L_B} \operatorname{coth}(X_B / L_B) \right)$$
(4-6)

把公式(4-4)、(4-5)、(4-6)代入到公式(4-3)中,可以得到

$$V_{offset} = \frac{\eta_{BC}kT}{q} \ln(1 + \frac{A_C}{A_E} \cdot \frac{L_B p_{C0} D_{pC}}{L_C n_{B0} D_{nB}}) + \frac{\eta_{BC}}{\eta_{BE}} I_B R_E + (1 - \frac{\eta_{BC}}{\eta_{BE}})(V_{BE} - I_B R_B)$$
(4-7)

上式中,η<sub>BE</sub>、η<sub>BC</sub>的值都非常接近 1, I<sub>B</sub>R<sub>E</sub>乘积仅为 10<sup>-3</sup> 量级。因此(4-7)的第二项和 第三项对于 V<sub>offset</sub>的贡献非常小。V<sub>offset</sub>的主要决定于第一项。可以看到 V<sub>offset</sub>与集电 区发射区面积比 A<sub>C</sub>/A<sub>E</sub>成正比。对于外延材料相同的 U 型发射极 HBT 和传统 HBT, 差别仅仅在于 A<sub>C</sub>/A<sub>E</sub>。式中的相关参数可以用以下公式来计算:

$$D_{nB} = \frac{kT}{e}\mu \tag{4-8}$$

$$\tau_n = \left(\frac{N_a}{1 \times 10^{10}} + \frac{N_a^2}{1.6 \times 10^{29}}\right)^{-1}$$
(4-9)

$$\tau_{p} = \left(\frac{N_{D}^{0.693}}{5.4 \times 10^{4}} + \frac{N_{D}^{2.54}}{1 \times 10^{40}}\right)^{-1}$$
(4-10)

$$L_B = \sqrt{D_{nB}\tau_b} \tag{4-11}$$

$$L_c = \sqrt{D_{pc} \ \tau_c} \tag{4-12}$$

计算结果表明 U 型发射极 HBT 残余电压会比传统 HBT 的小约 0.05V。这与图 4.3 中给出的结果基本一致。可能是一些工艺上的原因导致计算结果与实验结果没有完全吻合。

## 4.3 三指发射极 InGaP/GaAs HBT 的研究

众所周知,HBT的BC结电容C<sub>bc</sub>是限制HBT工作频率和器件的主要因素之一。 HBT的热可靠性问题是影响HBT可靠性的关键。由于这些原因,前人已有许多不同 的HBT设计来降低C<sub>bc</sub>和提高可靠性。例如采用LEU(Laterally Etched Undercut)和 自对准技术的U型发射极HBT,它在频率上和功率上都有优异的表现。为了进一步 优化HBT器件结构设计,我们设计了一种三指发射极HBT,通过与同一版上两指发 射极HBT比较,证明三指发射极HBT工艺宽容度高,可靠性和一致性好,成品率高, 并且仍然具有两指发射极HBT良好的击穿、直流和高频特性<sup>[109-110]</sup>。

## a) 器件设计

我们设计的三指发射极新结构HBT和二指发射极HBT版图如图4.4所示:



影区为发射极,小方框为一次布线引出孔

三指HBT三个发射极指长分别为10um,8um和10um,指宽和指间距都是1.5um。两指HBT的指长为14um,指宽1.5um,指间距1um。计算表明三指发射极的周长面积比(Pe/Ae)约为1.79,而两指发射极的周长面积比为1.72。二者的BC结面积与发射极周长比也很接近,分别为1.96和1.85。

根据发射极尺寸效应(*Emitter Size Effect*),发射极周长/面积比会显著影响电流增益。BC结面积与发射极周长比则可以反映在同样发射极电流密度下BC结电容的大小。从上面可以看出两种结构HBT的周长面积比和BC结面积与发射极周长比都很相近,因此从理论上分析两种结构HBT的直流和高频性能应该是相近的,下面的实验结果也证明了这一点。实验结果还证明了,三指发射极HBT在成品率、一致性和可靠性上明显高于两指发射极HBT。

b) 实验结果和讨论

图4.5是三指发射极和两指发射极HBT的照片:



(a) 三发射指新结构HBT

(b) 两指发射极HBT

图 4.5 三指发射极和两指发射极 HBT 的照片

在实验中发现,以发射极金属为掩模进行发射极腐蚀后,在两指HBT发射极金 属出现大面积漂移的区域,相同发射极面积的三指HBT却极少发生漂移。流片完成 后我们对器件成品率进行了测试,三指和两指HBT的成品率分别为0.98和0.85。值得 注意是,所有能够正常工作的三指HBT的一致性非常好。若观察共射直流电流放大 系数β,取样本值为50,三指HBT的β平均值为18.3,样本标准差为0.33,两指HBT 的β平均值为17.6,样本标准差为0.86。

以上结果说明,新的发射极设计的确大大提高了工艺宽容度和成品率。我们分析三指HBT成品率高和一致性好的原因可能是因为:

- 在进行湿法腐蚀时,我们需要摇晃容器。三指HBT由于侧面长度较短,相比两 指HBT受到水流冲击的力量大大减小,因此较少发生漂移。
- 三指HBT调宽了指间距,缩短了指长。这样有利于腐蚀液交换,腐蚀时间比较 好把握。不会出现指间腐蚀干净外面已经腐蚀过头或外面腐蚀干净指间却还没 有完全腐蚀的情况。



图4.6是三指HBT的*I-V*测试结果,从图中可以看出V<sub>offset</sub>(残余电压)仅为0.085 V。而传统HBT的V<sub>offset</sub>一般都要大于0.1V;V<sub>nee</sub>(膝点电压)也比较低,为0.5V。 HBT中BE、BC结特性主要由材料结构决定。由图4.7和图4.8也可看出三指HBT与 两指HBT的结特性相同。由图4.9可以看出,三指HBT的f<sub>t</sub>(截止频率)高达95GHz 以上,f<sub>max</sub>(振荡频率)为60GHz。这个结果与同一外延片,相邻区域相同发射极面 积两指HBT的f<sub>t</sub>和f<sub>max</sub>没有明显差别。从上面列出的结果可以看出三指HBT同样具有 两指HBT优异的直流特性和高频特性。同时因为大大降低了工艺的难度,提高了最终的成品率。

需要指出的是,因外延条件的限制,以上结果是在采用Be掺杂基区外延片上得到的。如果使用如文献<sup>[66]</sup>采用的KOPIN公司C掺杂基区的外延片,基区电阻会显著降低,又可避免Be扩散导致的基区展宽效应,HBT的高频性能将能够进一步提高。





(b) 三指HBT频率特性

图 4.9 三指 HBT 和两指 HBT 的频率特性

# 4.4 集电极自对准 InGaP/GaAs HBT

为了提高InGaP/GaAs HBT器件性能和可靠性,我们不断的改进器件外延和版图结构。U型发射极设计是其中一种比较好的办法,如图4.11 (a)所示。从图中可以看出,为了避免集电极金属和发射极金属碰到使得CE短路,发射极金属和集电极金属在水平方向上要保持2um以上的间距S<sub>EC</sub>。但是在实验中,我们发现如果充分利用

HBT是垂直器件的特点,即利用发射极金属和集电极的高度差,我们可以去掉间距 S<sub>EC</sub>,降低集电极外电阻R<sub>CX</sub>。我们称这种新的设计为集电极自对准U型HBT,其剖 面图如图4.10所示。图4.11 (b)是U型HBT的版图:



(b)改进设计

图 4.10 U 型发射极 HBT 的新设计



(a)原设计



(b)改进设计

图 4.11 U 型 HBT 的版图

由3.3.4节可知,集电极外电阻主要决定于亚集电区的外延层电阻R<sub>scepi</sub>。改进版 图设计后可以使得R<sub>CX</sub>降低80%以上。改进版图设计对器件性能的影响(仿真结果) 见图4.12和图4.13:



图 4.12 改进版图对于截止频率的影响的影响



图 4.13 改进版图对于最大振荡频率的影响

结论:在改进版图设计后,直流放大系数变化很少,器件的截止频率和振荡频率提高了约14%。

## 4.5 小结

- 研究了薄基区 HBT 合金温度对残余电压 Voffset 和欧姆接触电阻 Rcontact 的影 响,给出了薄基区 HBT 的最佳合金温度区域。我们还用肖特基钳位理论解 释了合金温度过高导致 Voffset 偏大的现象。
- 2) 从晶体管基本物理机制推导出 Voffset 与集电极、发射极面积比 A<sub>C</sub>/A<sub>E</sub> 的关系, 并用此解释了 U 型发射极 HBT 具有的较小 Voffset 的原因,进一步证明了 U 型发射极结构的优越性。
- 3) 提出一种我们称为"集电极自对准U型发射极 HBT"的设计,利用发射极 金属和集电极的高度差,消除发射极到集电极水平方向间距,降低集电极外 电阻 R<sub>cx</sub>,使得器件频率特性有约 10%的提高。

# 第五章 X 波段压控振荡器的研制

## 5.1 压控振荡器概述

振荡器能够产生持续的,周期性的(通常是电压形式)输出,同时不需要任何 输入。频率产生源是大多数电子系统中不可缺少的组成部分,更是无线系统的核心。 在微波毫米波电路如无线通讯、汽车雷达、光纤通讯系统中,一个高频、稳定、低 相位噪声、可调的振荡器是整个系统获得良好性能的关键因素之一,同时也往往是 这些系统固体化、小型化、集成化的难点所在<sup>[111-112]</sup>。

#### 5.1.1 振荡器的工作原理

实际中,振荡器有很多种,很多的分类方法。按振荡波形分类:振荡器分为正 弦波振荡器和非正弦波振荡器。按工作机理分类:根据产生振荡的机理,正弦振荡 器还可分为反馈振荡器和负阻振荡器。还可以根据选频网络来分类。在通信领域我 们使用最多的是正弦波振荡器<sup>[113]</sup>。

a)振荡器的起振



图 5.1 带有反馈的放大电路

图 5.1 是一个带有反馈的放大电路。环路增益定义如下:

$$T(j\omega) = \frac{V_F}{V_i} = AF$$
(5.1)

起振时,由于放大器工作在小信号条件,环路增益T大于1,放大器的输入和

输出都在不断增大。而放大器的工作状态也逐渐由小信号工作状态转为大信号工作状态。由于晶体管是一个非线性器件,增益 *A* 随着输入信号的增大而减小,环路增益 *T* 也随之减小。当 T=1 时,振荡器达到平衡状态。

b) LC 振荡器

一个最简单的 LC 振荡器,是在晶体管的输出端集电极(或漏极)接有并联 LC 谐振回路作负载的选频放大器,它将输出反馈回输入,只要满足正反馈即可。LC 振荡器主要分为互感 LC 振荡器和三点式振荡器。互感 LC 振荡器采用改变互感线 圈初次级的匝数比的方法进行阻抗变换。而三点式振荡器采用 LC 回路部分接入的形式,降低了晶体管的输入阻抗对回路的接入比,从而减少了晶体管输入阻抗对回路的影响。图 5.2 和图 5.3 是互感 LC 振荡器和三点式振荡器示意图:



c) 负阻振荡器

负阻振荡器是把一个呈现负阻特性的有源器件或电路与一个谐振回路相连以产 生振荡。前面的振荡的实现都是基于反馈系统的,事实上负电阻的概念能够让我们 更深刻的理解振荡现象。



## 5.1.2 压控振荡器的主要指标

在很多情况下要求振荡器的频率是可控的,如频率合成器、锁相解调电路等。 当振荡器的频率可以随外加控制电压而变化时,称之为压控振荡器(VCO)。压控 振荡器的主要指标有:



图 5.5 理想压控振荡器的压控特性

- 调节范围:振荡器正常工作的最大和最小频率差。也可以定义为频率差对 中心频率比值的百分比形式。
- 2) 中心频率: 中心频率就是图 5.5 中调节范围的中心值

$$\omega_{mid} = (\omega_1 + \omega_2)/2 \tag{5.2}$$

3) 调谐增益: 描述振荡频率随调谐电压的变化

$$K_{VCO} = (\omega_2 - \omega_1) / (V_2 - V_1)$$
(5.3)

4) 调节线性度:理想压控振荡器的增益 Kvco 在整个调谐范围内应该保持为常

数,但实际中往往不能够做到这一点。

- 5) 噪声:理想的振荡器的输出信号只有一个频率,但实际中不可能做到,总 是会有一些其他频率的信号,我们用相位噪声来描述。
- 6) 输出信号纯度:振荡器的信号纯度对于整个系统频谱纯度至关重要。振荡器输出信号的噪声分为调幅噪声和相位噪声。正常情况下,调幅噪声远远小于相位噪声。因此我们通常只需要考虑相位噪声。
- 7) 输出电压振幅:通常我们希望输出的振幅比较大,这样输出波形对噪声不 敏感。输出振幅在调谐范围内的变化也要尽可能小。
- 8) 功耗:振荡器典型的功耗在1-10mW。
- 9) 如果是在国防领域,还对工作温度范围有着严格的要求。

通常来说,压控线性度、调谐范围和相位噪声是我们最关心的指标。

## 5.2 电路设计

#### 5.2.1 器件的选择

微波领域中主要使用 HBT、HEMT 和 MESFET 三种器件形式。在 VCO 中应用时, HBT 主要具有以下优点:

- a) HBT 只需单一正电源供电,而 MESFET 、PHEMT 需要附加的负电源。
- b) 因为 HBT 具有低输出电导、高 Early 电压、高跨导及电流增益稳定等优点, 所以比 MESFET 具有更小的漏电流和更好的线性度。HBT 较好的线性度可以延缓振荡器的自偏置效应,提高输出功率。
- c) HBT 芯片面积小,驱动能力强、开启电压的重复性好、受工艺条件影响小等优点,而且制作成本低,不需要亚微米光刻和电子束曝光。
- d) HBT 工作时电流垂直流过界面,界面陷阱效应小,具有较低的 1/f 噪声 鉴于以上考虑,我们选择 HBT 做为放大器件。

#### 5.2.2 电路形式的选择

如 5.1 节中所述,根据产生振荡的机理,正弦振荡器还可分为反馈振荡器和负 阻振荡器。电容三点式振荡器(包括 Cokbitts, Clapp, Shelle 等)是通信领域中最 常见的电路形式。三点式振荡器电路较为复杂,含有较多的电感、电容等元件。但 在微波领域,由于电路中有源器件、电容、电感、传输线等对相位的影响更加明显, 三点式振荡器电路的设计非常困难。由于我们的目标是设计 X 波段 VCO,因此我 们选择使用结构相对比较简单的负阻振荡器。

HBT 有共射、共基和共集等接法。我们选择使用共基形式,因为共基形式工作频带较宽;而且对于 f<sub>1</sub>相同的晶体管,共基形式要比共射的工作频率高。

#### 5.2.3 调节线性度

由于我们的目标是制备单片集成电路,因此变容管必须是在片制作,不能够外加。这样我们能够选择用来制作变容管的是基极一发射极 pn 结,基极一集电极 pn 结,肖特基二极管(通常在集电区材料上制备)。鉴于肖特基二极管电容较小,基极一集电极 pn 结调谐增益偏低,我们选择基极一发射极 pn 结做为变容管。

理论上,为使得压控振荡器的增益  $K_{VCO}$  在整个调谐范围内保持为常数,变容管应该是突变结。其杂质分布为 $N_D(x) = B(x/x_0)^m$ , m=-3/2,如图 5.6 所示:



图 5.6 超突变结、单边突变结和单边线性缓变结的杂质分布

通常 BE 结是突变结,而不是超突变结,这势必会影响调节线性度。而在外延 材料设计时,我们不可能为了变容管而把 BE 结做成超突变结。因为这会大大影响 放大器件-HBT 的性能。通过调研文献发现,单片集成 VCO 在较宽频带内的调节 线性度一般都不是很好。我们可以通过选择适当的调谐电压范围来改善线性度,如 图 5.7 所示:



图 5.7 使用 BE 结做为变容管的压控特性曲线

如果在变容管旁边并联一个电容,这样可以减小变容管的非线性因素,提高调 谐线性度。当然,上述两种方法会使得调谐范围缩小。设计中应该按照设计要求折 衷考虑。

5.2.4 噪声



图 5.8 HBT 的噪声模型

电路中噪声的来源有:

电阻热噪声:温度为 T,阻值 R 的电阻的噪声电流功率谱密度是  $S_1 = 4kT/R$ 。

电抗元件噪声:任何无损耗的纯电抗元件都是无噪声的。对有损耗的电抗元件,它的噪声就是其寄生电阻的热噪声。

HBT 噪声: HBT 中噪声比较复杂。主要有基区电阻 R<sub>b</sub>的热噪声和 pn 结的散粒噪声。 HBT 中也有 1/f 噪声,但是比较小。HBT 的噪声模型如图 5.8 所示:

压控振荡器电路中,由于交流信号不经过电阻,因此 HBT 和变容管是噪声的主

要来源。我们主要从下面几个角度来改善噪声特性

- 1) 首先我们对原有的二极管版图进行改进,减小发射极电阻和基极电阻。
- 电抗元件噪声主要是基极反馈电感的噪声。我们采用蒸发厚金属或电镀方法,减小寄生电阻,降低噪声。
- 降低 HBT 噪声主要是降低基极电阻。提高基区掺杂浓度,增大基区厚度、 优化基区引线设计都可以降低基极电阻。

使用 ADS 仿真,结果表明通过以上优化设计,在 1MHz 的 offset 处,相位噪声降低 了约 5.5dB。如图 5.9 所示:



图 5.9 优化噪声设计对相位噪声的影响

## 5.2.5 频率稳定度

HBT 中基极电压 *V*<sub>B</sub>直接控制基极电流 *I*<sub>B</sub>的大小。当基极电压大于 BE 结开启 电压(约1.1V)后,基极电流迅速增加。此时 *I*<sub>B</sub>对 *V*<sub>B</sub>非常敏感,*V*<sub>B</sub>的微小变化都 会引起电流的明显增大。而对于压控振荡器,基极偏置的变化会明显改变谐振状态, 影响振荡频率。因此需要采取措施来稳定直流偏置,提高频率稳定度。

我们在这里选用的是图 5.10 所示的偏置网络给基极供电。这种偏置网络的优点 在于采用二极管的方式实现偏置的温度补偿,稳定直流偏置。另一方面图中 C8 的 电荷放电有助于增加放大器的驱动,降低增益压缩和相位扩展,提高线性度。这样 可以延缓振荡器的自偏置效应,提高输出功率。



图 5.10 线形化偏置网络

# 5.3 工艺容差分析

任何器件和电路的设计都要靠生产工艺来实现。工艺条件会影响器件和电路的 许多参数,因此做电路设计要做工艺容差分析。通过工艺容差分析可以得知在工艺 中,哪些步骤、条件会对最终电路有较大的影响,需要予以关注、严格控制。在电 路设计时,应该在一些关键部分留有较多的工艺误差余量。



图 5.11 MIM 电容容差对 VCO 压控特性的影响

MIM 电容在我们的电路里主要做隔直电容使用。在本室生产线制备 MIM 电容时,介质膜是 PECVD 生长的 3000Å 氮化硅,其厚度的偏差和介质生长质量造成电容值误差。图 5.11 是 MIM 电容变化±40%对 VCO 压控特性的影响:





图 5.12 基极电阻容差对 VCO 压控特性的影响 基极电阻 R<sub>b</sub>与发射区腐蚀,基极金属欧姆接触和合金有关。如果工艺上控制不

好,或者材料性能不稳定,都可能造成 R<sub>b</sub>电阻增大,会使器件的高频特性变差,我 们设定基极电阻在模型值的±50%变化,图 5.12 是基极电阻容差对 VCO 压控特性 的影响。

#### 5.3.3 电阻容差分析

电阻主要用于偏置网络,决定器件的直流偏置和工作状态。图 5.13 是基极电阻 变化±30%对 VCO 压控特性的影响。



图 5.13 基极电阻容差对 VCO 压控特性的影响

如上所述,在经过对电阻, MIM 电容,基极电阻 Rb 容差分析后,表明我们设计的 X 波段 VCO 当工艺参数在较大的范围内变化时,仍能得到一个比较满意的结果。

## 5.4 电路版图设计

我们主要从以下几个方面来考虑电路版图的设计:

 电感:提高电感Q值可以减小寄生电阻,提高振荡器稳定性。提高电感Q值的 主要措施有:a)平面螺旋电感中心点采用空气桥,减小寄生电容;b)选择圆形螺 旋电感,缩短引线长度;c)采用中空平面螺旋电感,减小涡流损耗;d)选择适 当的线宽/线间距比。

- 2) 引线: a)首先是注意承受电流能力。一般每 1µm 线宽承受电流不高于 1mA 电流;
  b)大电流的引线条件允许时最好用二次金属加厚,第一次金属 1µm,第二次金属 1.5µm,降低引线电阻; c) 引线宽一些可以降低引线电阻,减小寄生电感。但是 引线过宽会使得寄生电容增大,VCO 对寄生电容比较敏感,因此要折衷考虑;
  d) 射频通路最好走直线。因为弯曲引线带来的寄生电感会影响到振荡频率。如 果有多个相同的放大器件并联,最好采用对称结构,减小寄生因素影响。
- 电路的输出端采用特性阻抗为 50Ω 的共面波导 (CPW),减小高频反射损耗,便 于使用微波探针测试。
- 4) 直流偏置 PAD 可以放在电路一侧,方便探卡扎针。



图 5.14 是我们最终的版图设计:

图 5.14 VCO 的版图设计

## 5.5 压控振荡器测试结果

流片结束后,我们对振荡器进行了测试,结果如下

- 中心频率: 9.23GHz
- 调谐范围: 480MHz
- 输出功率: >1dBm

相位噪声:偏离载频 1MHz 处约-110dBc/Hz

图 5.15 是输出功率与调谐电压的关系,图 5.16 和图 5.17 分别是 VCO 的压控特性曲线和中心频率处的频谱。



图 5.16 VCO 的压控特性曲线



图 5.17 VCO 中心频率处的频谱

从以上结果可以看出 VCO 的中心频率、输出功率、相位噪声基本达到要求。但是 调节线性不是很好,原因除了 5.2.3 节所述外,还有一个原因是寄生电容。当调谐电 压比较小的时候,变容管电容较大,寄生电容影响不大;但随着调谐电压增大,变 容管电容逐渐增大,寄生电容影响也越来越大。调谐范围离设计偏离比较远,这可 能是因为我们对于引线和测试 PCB 版寄生因素考虑不够引起。

## 5.6 小结

本章分析了压控振荡器的工作原理和主要指标。论述了 X 波段 VCO 的器件选择,电路设计,以及为了提高调谐线性度、噪声等指标进行的改进。

为了使电路性能能够更好的达到设计目标,我们还进行了容差分析,结果表明 我们设计 X 波段 VCO 当工艺参数在较大的范围内变化时,仍能得到一个较为满意 的结果。 最终的测试结果表明 VCO 的中心频率、输出功率、相位噪声基本达到设计目标。

# 第六章 InGaP/GaAs HBT 光调制驱动电路

光调制驱动电路是光纤通信系统的核心部件,也是光纤通信系统中要求最为苛刻的电路之一。在设计和制备高性能驱动电路时选用HBT器件,已经成为当今的发展趋势。由于具有高可靠性及相对成熟的工艺,我们选用In<sub>0.49</sub>Ga<sub>0.51</sub>P/GaAs HBT作为光调制器驱动电路的放大器件。利用IC-CAP提取我们利用国产材料制备的In<sub>0.49</sub>Ga<sub>0.51</sub>P/GaAs HBT的VBIC模型参数,设计出光调制器驱动电路。

## 6.1 光调制驱动电路驱动电路的工作原理

光调制器驱动电路的功能是将输入的 NRZ 信源编码放大后,控制光调制器的通 断,使电信号转换成相应的光信号。驱动电路工作时,需要在 50Ω 的负载上产生 3V 左右的电压摆幅输出。此时有源器件工作在大信号状态。在大信号下,器件的高 频性能恶化,调制带宽下降,并且导通/截止的时间延长。高信号速率与大信号输出 之间的矛盾是设计和制造驱动电路时必须考虑的。所以光调制器驱动电路是 DWDM 光通信系统中要求最为苛刻的电路之一<sup>[114-117]</sup>。图 6.1 是光调制器驱动电路框图, V<sub>IP</sub>是峰峰电压调整端,V<sub>ref</sub>是参考电平。



图 6.1 光调制器驱动电路框图

驱动电路一般包括三部分:输入级、预驱动级和输出级。当信号由 Vin 输入, 在输入级进行第一次差分放大。信号经过射随器进行电平漂移后进入第二级差分对。 单端输出的信号(Vout)直接加载在调制器上。通过调节第二级差分对电流源,控 制输出电压摆幅。

## 6.2 光调制驱动电路主要技术指标

光调制器驱动电路是 DWDM 光纤通信系统中要求最为苛刻的电路之一,它的 性能好坏直接关系到信号在光纤中的传输距离以及整个光通信系统的误码率,其主 要技术指标如表 2 所示。

表 2 光调制器驱动电路主要技术指标

驱动电路参数	符号	10Gb/s DRV IC	20Gb/s DRV IC
输入电压摆幅	$V_{\text{in-pp}}$	0.5-1V	0.5~1V
输出电压摆幅	V <sub>out-pp</sub>	2.5-3V	2.5~3V
输出上升时间	Т /Т.	$\leq 40$ ns	≤20ns
和下降时间	<b>T L</b> / <b>T L</b>	<+0p3	~20p3
电源电压	Vss	-5.2V	-5.2V

## 6.3 光调制驱动电路拓扑结构

我们的驱动电路是在鄂辰熹等人的基础上研制的<sup>[104]</sup>。图 6.2 光调制调制驱动电路的拓扑图,我们主要在以下几个方面进行了改进:

- 添加电阻 R43,它可以在 19 号单管从截止变为导通状态时,阻止 17 号管 集电极电容放电延缓 19 号管翻转。R42 的作用与 R43 相似,可以加快 20 号管的翻转;
- 添加电阻 R44。它可以在 17 号管不通时,给 19 号管集电极电容放电提供 通路,促进翻转。R45 的作用与 R44 相似;
- 3) 输出处添加 22 号管,可以对输出电位进行平移调节;
- 调整一些放大器件的工作状态,加大放电网络的电流,增加电路功耗以提高速度;
- 5) 把电路里的单管换成了如 6.5.1 节中所述的新型单管,可靠性和一致性好, 提高了电路的成品率;
- 6) 重新调整整个电路版图布局,缩小信号传输距离,提高电路工作速度。



图 6.2 我们设计光调制调制驱动电路拓扑图

## 6.4 工艺容差分析

工艺条件会影响器件和电路的许多参数。由于我们的生产线是实验线,工艺条件经常改变。而且由于课题需要,可能同时有 GaAs、GaN、InP 等多种材料和器件在流片。这些都会导致工艺不稳定。因此我们在设计电路时,需要进行容差分析,提高工艺宽容度。

#### 6.4.1 MIM 电容容差分析

MIM 电容在我们的电路里主要用于放电网络,起到维持电压,促进放电的作用。 在本室生产线制备 MIM 电容时,介质膜是 PECVD 生长的 3000Å 氮化硅,其厚度 的偏差和介质生长质量造成电容值误差。图 6.3 是 MIM 电容变化±50%对光调制驱 动电路的影响,从图中可以明显看出 MIM 电容的变化对结果影响很小。



图 6.3 MIM 电容偏差对光调制驱动电路的影响

## 6.4.2 基极电阻

基极电阻 Rb 与发射区腐蚀,基极金属欧姆接触和合金有关。如果工艺上控制不好,或者材料性能不稳定,都可能造成 Rb 电阻增大,会使器件的高频特性变差,我们设定基极电阻在模型值的±30%内变化,图 6.4 是基极电阻容差对 VCO 压控特性的影响。由图可见,其影响比 MIM 电容偏差稍大,但尚可接受。



图 6.4 基极电阻偏差对光调制驱动电路的影响

#### 6.4.3 电阻容差分析

电阻主要用于偏置网络,决定器件的直流偏置和工作状态。图 6.5 电阻变化± 30%对光调制驱动电路的影响,可以看出电阻的偏差对驱动电路影响较小。



图 6.5 电阻偏差对光调制驱动电路的影响

如上所述,对电阻、MIM 电容和基极电阻 Rb 的容差分析,表明我们设计的光调制器驱动电路当工艺参数在较大的范围内变化时,仍能正常工作。

# 6.5 光调制驱动电路版图设计

对于 MMIC 电路,版图设计非常重要。不良的版图布局会带来很多寄生效应,

影响电路正常工作,甚至导致电路不工作[118-120]。

#### 6.5.1 HBT 单管版图设计

我们的驱动电路中要用到几十个单管,如果有一个单管失效,整个电路都难以 正常工作。因此,单管的成品率非常重要。我们按照电路需要,设计了3种不同尺 寸和版图的新单管,用于电路中,取得良好效果(参见4.3节)。它们的版图如图6. 6 所示:



图 6.6 三种新单管版图

#### 6.5.2 光调制驱动电路的版图设计

根据我们电路的需求,结合本室工艺线实际情况,驱动电路版图设计主要遵循 以下几个原则:

- 1、驱动电路采用全差分拓扑结构,因此版图布局时尽量使交流通路上的元件保持对称,可以有效的抑制共模噪声,同时降低由于信号传输距离和寄生参量引起的串扰。
- 2、画版时首先要考虑整体布局,不要一边疏,一边密,主要的发热元件要均匀的分 布在整个版图上,便于散热。
- 3、为了降低信号传输造成的延迟,要合理布局,尽可能缩小输入输出距离。
- 4、为了尽可能减小工艺偏差对电路造成的影响,差分对管的距离不能太大。同一电 流支路上的电阻,尤其是分压的电阻,要尽可能使线宽一致、方向一致。

- 5、确定引线宽度要考虑电流,1μm 线宽承受电流不高于2mA 电流,能宽则宽。大电流的引线,除了做宽外,还要用第二次金属加厚,第一次金属1μm,第二次金属1.5μm,明显的降低引线电阻。引线连接处开孔时,在实际条件允许下应该开大些,这样可以增加金属的附着力,同时降低寄生电阻。
- 6、一次金属和二次金属较厚,为了便于金属剥离,线间距应该比较大。
- 7、电路的输入输出端都采用特征阻抗为 50Ω 的共面波导线 (CPW), 减小高频反射 损耗。
- 8、直流偏置 PAD 放在电路一侧,方便探卡扎针。



综上考虑,我们最终设计光调制驱动电路版图如图 6.7 所示:

6.7 光调制驱动电路版图

# 6.6 光调制驱动电路测试结果

由于本室设备限制,我们借助于东南大学射频与光电集成电路研究所的数据通信眼图测试仪和 Cascade 微波探针台,对光调制驱动电路进行在片测试。



图 6.8 光调制驱动电路照片

# 6.6.1 10Gbps 输入信号测试



图 6.9 10Gbps 眼图输入信号



图 6.10 输入 10Gbps 信号时的输出信号眼图

我们首先进行了 10Gbps 输入信号下的测试。图 6.9 是 10Gbps 眼图输入信号。 首先我们测得驱动电路正常工作时电路总电流小于 470mA,直流功耗小于 2.5W。 图 6.10 是输出信号眼图,从中可以看到眼图清晰张开,输出摆幅约为 2.8V。



## 6.6.2 20Gbps 眼图测试

图 6.11 20Gbps 眼图输入信号

在进行 20Gbps 眼图测试时,碰到了一些问题。如图 6.11 所示, 20Gbps 的信号 源设备工作状态不正常,源信号很不清晰,有很多噪声点。

需要特别指出的是,图 6.11 中的波形是直接把信号源接到距离约 1m 处的示波 器上得到的。如果我们把信号源接到探针台,通过一个直通图形,然后再连到示波 器上,信号传输路程大大增加,信号更差,因此,测量得到的输出眼图噪声更大。 图 6.12 是 20Gbps 眼图测试系统示意图。含有很多噪声点信号的输入导致了输出信 号也含有很多噪声点。图 6.13 是 20Gbps 眼图输出信号。虽然图中噪声点很多,但 根据图 6.12 中上升和下降边分析,该电路是有可能工作到 20Gbps 速率的。



图 6.12 眼图测试系统示意图



图 6.13 20Gbps 眼图输出信号

6.7 小结

- 本章主要论述了光调制驱动电路的拓扑结构及其设计原理以及我们为提高电路 工作速度进行的改进。
- 对电阻、MIM 电容和基极电阻 Rb 的容差分析,表明我们设计的光调制器驱动 电路当工艺参数在较大的范围内变化时,仍能正常工作。
- 进行了驱动电路的版图设计。重新调整了电路版图布局并使用新设计的三指 HBT代替原来单管,提高了电路速度和成品率。
- 4) 使用国产外延片材料,成功流片。测试结果表明,所制备光调制驱动电路在 10bps 速率下工作正常。由于测试设备原因,无法正常进行 20Gbps 速率下的测试。但 从初步测试结果的上升和下降边分析,该电路是有可能工作到 20Gbps 速率的。
## 第七章 总结

本论文对 InGaP/GaAs HBT 新结构设计、器件特性、VBIC 模型参数提取以及 HBT 在相关电路中的应用进行了研究,主要做了如下工作:

- a)研究了薄基区 HBT 合金温度对残余电压 Voffset 和欧姆接触电阻 Rcontact 的影响,给出了薄基区 HBT 的最佳合金温度区域。我们还用肖特基钳位理论解释了合金温度过高导致 Voffset 偏大的现象。
- b) 从晶体管基本物理机制推导出 Voffset 与集电极、发射极面积比 A<sub>C</sub>/A<sub>E</sub> 的关系, 并用此解释了 U 型发射极 HBT 具有的较小 Voffset 的原因,进一步证明了 U 型发射极结构的优越性。
- c) 提出一种我们称为"集电极自对准U型发射极 HBT"的设计,利用发射极 金属和集电极的高度差,消除发射极到集电极水平方向间距,降低集电极外 电阻 R<sub>cx</sub>,使得器件频率特性有约 10%的提高。
- d)利用基础的器件物理公式器件物理方程计算HBT的VBIC模型的一些参数, 预期模型参数的初始值及其取值范围。把这些计算值做为初始值代入,可以 从物理意义和量级上判断所提取参数的合理性,提高优化效率,减少优化时 间。
- e) 简化了 VBIC 模型,优化了 VBIC 参数提取设置和步骤。并用此模型对本室 工艺线制备的 InGaP/GaAs HBT 进行了提参建模工作。仿真结果表明,提取 的模型可以较好的表征我们所制备 InGaP/GaAs HBT 的直流和交流特性。
- f) 分析了压控振荡器的工作原理和主要指标。论述了 X 波段 VCO 的器件选择,
  电路设计,以及为了提高调谐线性度、噪声等指标进行的改进。

为了使电路能够更好的达到设计目标,我们还进行了容差分析,结果 表明我们设计 X 波段 VCO 当工艺参数在较大的范围内变化时,仍能得到 一个较为满意的结果。最终的测试结果表明 VCO 的中心频率、输出功率、 相位噪声基本达到设计目标。

g) 分析了光调制驱动电路的拓扑结构及其设计原理。为了提高电路速度,我们

对电路拓扑结构进行了多项改进。

对电阻、MIM 电容和基极电阻 Rb 进行容差分析,结果表明我们设计的 光调制器驱动电路当工艺参数在较大的范围内变化时,仍能正常工作。 进行了驱动电路的版图设计。重新调整了电路版图布局并使用新设计的三指 HBT 代替原来单管,提高了电路速度和成品率。

使用国产外延片材料,成功流片。测试结果表明,所制备光调制驱动电路在 10bps 速率下工作正常。由于测试设备原因,无法正常进行 20Gbps 速率下的测试。但从初步测试结果的上升边和下降边分析,该电路是有可能工作到 20Gbps 速率的。

## 参考文献

- Paul S. Henry, R. A. Linke, and A. H. Gnauck. Introduction to lightwave systems. In Stewart E. Miller and Ivan P. Kaminow, editors, Optical Fiber Telecommunications II, pages 781 – 831. Academic Press, San Diego, 1988
- [2] 李玲,黄永清编著,《光纤通信基础》,国防工业出版社,北京,1999 年 2 月第 1 版,2000 年 10 月北京第 2 次印刷
- [3] Rajiv Ramaswami and Kumar N. Sivarajan. Optical Networks: A Practical Perspective. Morgan Kaufmann Publishers, San Francisco, 1998
- [4] Govind P. Agrawal. Fiber-Optic Communication Systems. John Wiley & Sons, New York, 2<sup>nd</sup> edition, 1997.
- [5] 谢永桂,超高速化合物半导体器件,宇航出版社,1998
- [6] 谢孟贤, 化合物半导体材料与器件, 电子科技大学出版社, 2000
- [7] R. K. Montgomery, F. Ren, C. R. Abernathy, et al, "10 Gbits AlGaAs/GaAs HBT driver IC for lasers or lightwave modulators", Electronics Letters, 1991, 27(20):1827-18
- [8] K. Sakita, H.Endo, K. Ishii, et al, "AlGaAs/GaAs HBTs with high fmax for high-speed optical modulator driver circuit", GaAs IC Symposium, 1993, pp.307-310
- [9] N. Nagano, et al, "AlGaAs/GaAs HBT Ics for 20-Gb/s Optical Transmission Systems.", IEICE Trans. Electron. 1999, E82-C(3):465-474
- [10]Z. Lao, A. Thiede, U. Nowotny, et al, "High Power Modulator Driver Ics up to 30 Gb/s with AlGaAs/GaAs HEMTs.", IEEE GaAs IC Symp.1997, pp.223-226
- [11]Philippe André, Jean-Luois Benchimol, Patrick Destrousseaux, et al, "InP DHBT Technology and Design Methodology for High-Bit Rat Optical Communications Circuits", IEEE Journal of Solid-State Circuits, 1998, 33(9):1238-1335
- [12]Nicolas Kauffmann, Sylvain Blayac, Miloud Abboun, et al, "InP HBT Driver Circuit Optimization for High-Speed ETDM Transmission", IEEE Journal of Solid-State Circuits,2001, 36(4):639-645
- [13] 张龙海,中国科学院硕士学位研究生论文, "2.5Gb/s~10Gb/s 光调制器驱动电路设计研究", 2001 年

- [14] Y. Yamauchi, K. Nagata, T. Makimura et al,"10 Gb/s monolithic optical modulator driver with high output voltage of 5V using InGaP/GaAs HBTs", IEEE GaAs IC symp 1994 P207-210.
- [15]Thomas Y.K.Wong,Al P.Freundorfer,Bruce C.Beggs et al,"A 10Gb/s AlGaAs/GaAs HBT high power fully differential limiting distributed amplifier for III-V Mach-Zehnder modulator",IEEE Journal of Solid-State Circuits Vol.31 No.10 1996 P1388--1393.
- [16]R.K.Montgomery,F.Ren,C.R.Abernathy etal," 10Gbit/s AlGaAs/GaAs HBT driver IC for lasers or lightwave modulators", Electronics Letters Vol.27 No.20 1991 P1827—1829.
- [17]Klaus Runge,Detlef Daniel,R.D.Standley etal, "AlGaAs/GaAs HBT IC's for high-speed lightwave transmission systems", IEEE Journal of Solid-State Circuits Vol.27 No.10 1992 P1332--1339.
- [18]K.Sakita, H. Endo, K. Ishii et al, "AlGaAs/GaAs HBTs with high f<sub>max</sub> for high-speed optical modulator driver", IEEE GaAs IC symp 1993 P307--310.
- [19]Miyo Miyashita,Naohito Yoshida,Yoshiki Kojima etal, " An AlGaAs/InGaAs pseudomorphic HEMT modulator driver IC with low power dissipation for 10-Gb/s optical transmission systems", IEEE Transactions on Microwave Theory and Techniques,Vol.45 No.7 1997 P1058--1063.
- [20]Tom Low, Tim Shirley, Craig Hutchinson et al, InGaP HBT technology for RF and microwave instrument-ation, Solid-State Electronics 43(1999) P1437—1444
- [21]Saeed Mohammadi,Jae-Woo Park,Dimitris Pavlidis et al,Design optimization and characterization of high-gain GaInP/GaAs HBT distributed amplifiers for high-bit-rate telecommunication, IEEE Transactions on Microwave Theory and Techniques,Vol.48 No.6 2000 P1038—1044
- [22]K.Runge,P.J.Zampardi,R.L.Pierson et al,High speed AlGaAs/GaAs HBT circuits for up to 40 Gb/s optical communication,IEEE GaAs IC symp 1997 P211—214
- [23]Bert K. Oyama, Brian P. Wong, GaAs HBT's for analog circuits, Proceedings of the IEEE, Vol.81 No.12 1993 P1744-1761
- [24] Christopher T. M. Chang, Han-Tzong yuan, GaAs HBT's for high-speed digital

integrated circuit applications, Proceedings of the IEEE, Vol.81 No.12 1993 P1727-1743

- [25]Burhan Bayraktaroglu, GaAs HBT's for mocrowave Integrated circuits, Proceedings of the IEEE, Vol.81 No.12 1993 P1762-1785
- [26]M.E.Kim,A.K.Oki,G.M.Gorman et al,GaAs heterojunction bipolar transistor device and IC technology for high-performance analog and microwave applications,IEEE Transactions on Microwave Theory and Techniques,Vol.37 No.9 1989 P1286-1303
- [27] W. Shockley, US. Patent No. 2569347(1951).
- [28]Y.M.Hsin,P.M.Asbeck,"Experimental I-V characteristics of AlGaAs/GaAs (D)HBTs with thin bases", Solid-State Electronics 44(2000) P587--592.
- [29]S. J. Prasad, B. Vetanen, C. Haynes et al, "An implant-free AlGaAs/GaAs HBT IC technology incorporation 1.4THz schottky diodes", IEEE Bipolar Circuits and Technology Meeting 1991 P79-82.
- [30]Mau-Chung F.Chang,Peter M.Asbeck,K.C.Wang et al, "AlGaAs/GaAs heterojunction bipolar transistors fabricated using a self-aligned dual-lift-off process",IEEE Electron Device Letters Vol.EDL-8 No.7 1987 P303--305.
- [31]T. Kobayashi, K. Taira, F. Nakamura and H. Kawai, "Band lineup for a GaInP/GaAs heterojunction measured by a high-gain Npn heterojunction bipolar transistors grown by metalorganic chemical vapor deposition," J. Appl. Phys., 1989, 65(12), pp.4898-4902.
- [32]K. Kitahara, M. Hoshino, and M. Ozeki, "Observation of donor-related deep levels in Ga, In<sub>1,x</sub>P (0.52<x<0.71)," Jpn. J. Appl. Phys., 1988, 27(1), pp. L110-112.</p>
- [33] Tohru Oka, Kiyoshi Ouchi, Hiroyuki Uchiyama et al., "High-speed InGaP/GaAs Heterojunction bipolar transistors with buried SiO<sub>2</sub> using WSi as the base electrode", IEEE Electron Device Letters, 1997, 18(4), pp 154-156.
- [34]M. Achouche, T. Spitzbart, P. Kurpas et al., "High performance InGaP/GaAs HBTs for mobile communications", Electronics Letters, 2000, 36(12), pp. 1073-1075.
- [35]Manabu Yanagihara,Hiroyuki Sakai,Yorito Ota,Mitsuru Tanabe,Kaoru Inoue and Akiyoshi Tamura. 253-GHz fmax AlGaAs/GaAs HBT with Ni/Ti/P/Ti/Pt-contact and L-shaped base electrode, IEDM,1995:807-810

- [36]Tohru Oka, Koji Hirata', Kiyoshi Ouchi, Hiroyuki Uchiyama, Takafumi Taniguchi, Kazuhiro Mochizuki and Tohru Nakamurat. Advanced performance of small-scaled InGaP/GaAs HBT's with fT over 150 GHz and fmax over 250 GHz, IEDM,1998:653-656
- [37]Q.Lee, S.C.Martin, D.Mensa, R.P.Smith, J.Guthrie, S.Jaganathan, T.Mathew, S.Krishnan, S.Ceran and M.J.W.Rodwell. Submicron transferred-substrate heterojunction bipolar transistors with greater than 800GHz fmax, 11<sup>th</sup> International Conference on Indium Phosphide and Related Materials, 16-20 May,1999:175-178
- [38]Griffith, Z.; YoungMin Kim; Dahlstrom, M.; Gossard, A.C.; Rodwell, M.J.W.; InGaAs-InP metamorphic DHBTs grown on GaAs with lattice-matched device performance and ft, fmax>268GHz. Electron Device Letters, IEEE, Volume 25, Issue 10, Oct. 2004 Page(s):675 – 677
- [39]Dvorak, M.W.; Bolognesi, C.R.; Pitts, O.J.; Watkins, S.P.; 300 GHz InP/GaAsSb/InP double HBTs with high current capability and BVCEO>6 V. Electron Device Letters, IEEE, Volume 22, Issue 8, Aug. 2001 Page(s):361 – 363
- [40]B.F. Chu-Kung and M. Feng. InP/GaAsSb type-II DHBTs with ft>350GHz. Electronics Letters, Vol. 40, No. 20, Sept, 2004
- [41]Z. Griffith, M. Dahlström, M. J. W. Rodwell, X.-M. Fang, D. Lubyshev, Y. Wu, J. M. Fastenau, and W. K. Liu. InGaAs-InP DHBTs for increased digital IC bandwidth having a 391-GHz ft and 505-GHz fmax, IEEE ELECTRON DEVICE LETTERS, VOL. 26, NO. 1, JANUARY 2005:11-13
- [42]Griffith, Z.; Rodwell, M.J.W.; Xiao-Ming Fang; Loubychev, D.; Ying Wu; Fastenau, J.M.; Liu, A.W.K.; InGaAs/InP DHBTs with 120-nm collector having simultaneously high ft, fmax 450GHz. Electron Device Letters, IEEE, Volume 26, Issue 8, Aug. 2005 Page(s):530 532
- [43]M. Dahlström1, Z. Griffith1, M. Urteaga, M.J.W. Rodwell, X.-M. Fang, D. Lubyshev, Y. Wu, J.M. Fastenau and W.K. Liu. InGaAs/InP DHBTs with >370GHz ft and fmax using a Graded Carbon-Doped Base
- [44]Griffith, Z.; Dahlstrom, M.; Urteaga, M.; Rodwell, M.J.W.; Fang, X.-M.; Lubyshev, D.; Wu, Y.; Fastenau, J.M.; Liu, W.K.; InGaAs-InP mesa DHBTs with simultaneously high ft and fmax and low Ccb/Ic ratio. Electron Device Letters, IEEE,

Volume 25, Issue 5, May 2004 Page(s):250 – 252

- [45]D.A.Ahmari, M.T.Fresina, Q.J.Hartmann et al., "High-Speed InGaP/GaAs HBT's with a Strained InxGa1-xAs Base", IEEE Electron Devece Lett., May 1996, Vol.17,pp.226---229
- [46]Jae-Woo Park, Dimitris Pavlidis, Saeed Mohammadi, "Improved Emitter Transit Time Using AlGaAs-GaInP Composite Emitter in GaInP/GaAs Heterojunction Bipolar Transistor", IEEE Transacations on Electron Devices, July 2001, Vol.48, No.7, pp.1297---1303
- [47]B.P.Yan, C.C. Hsu, X.Q. Wang, et al, "Low Turn Voltage InGaP/GaAsSb/GaAs Double HBTs Grown by MOCVD", IEEE Electron Device Letters, 2002, 23(4):172
- [48]郑丽萍, InGaP/GaAs HBT 功率器件及电路研究, 中科院微电子研究所博士论文, 2004
- [49]D. Robertson, MMIC Design, The Institution of Electrical Engineers, United Kingdom, 1995
- [50]E. R. Steven, K. K. Brian, etc. "155 and 2 1 3 -GHz AlInAs/GaInAs/InP HEMT MMIC Oscillators" IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES. 1995, 43(4), 927-972
- [51]谢孟贤,化合物半导体材料与器件,电子科技大学出版社,2000
- [52]N. Matine, M. W. Dvorak, C. R. Bolognesi,et.al., "Nearly ideal InP/GaAsSb/InP double heterojunction bipolar transistors with ballistically launched collector electrons," *Electron. Lett.*, 1998, 34:1700–1702.
- [53] A.A.Grinberg, S.Luryi, "On the thermionic-diffusion theory of minority transport in heterojunction bipolar transistors", *IEEE Trans. Electron Devices*, 1992, 40:859-866.
- [54]A.Marty, G.E.Rey, J.P.Baile, "Electrical behavior of an Npn GaAlAs/GaAs heterojunction bipolar transistors", *Solid-State Electron*. 1979, 22:549-557.
- [55] W. Liu, "Handbook of III-V heterojunction bipolar transistors", A Wiley-Interscience Publication, 1998.
- [56]J.Chen, J.R.Sites, I.L.Spain, "Band offset of GaAs/InGaP measured under hydrostatic pressure", *Appl.Phys.Lett.*,1991, 51:744.
- [57]D.Biswas,N.Debbar,P.Bhattacharya, "Conduction- and Valence-band offset in GaAs/GaInP single quantum wells grown by metalorganic chemical vapor

deposition", Appl. Phys. Lett., 1990, 56:833-838.

- [58]B.Mazhari.G.B.Gao, H.Morkoc., "Collector-emitter offset voltage in heterojunction bipolar transistors", *Solid-State Electron.*, 1991,34(3):315-321
- [59]Plavski L.G.,Rubanovith M.G.,Shauro G.S."Improvement of properties of ballast loadings of a microwave",4th International Conference,Apeie,1998,312-318
- [60] Y.F.Yang, C.C.Hsu,E.S.Yang, "Surface recombination current in InGaP/GaAs heterojunction-emitter bipolar transistors", *IEEE Trans. Electron Dev.*,1994,41(5):643-647.
- [61]C.H.Henry.R.A.Logan, F.R.Merritt, "The effect of surface recombination on current in Al<sub>x</sub>Ga<sub>1-x</sub>As heterjunctions", *J. Appl.Phys.*, 1978, 49:3530-3542.
- [62] N.Hatyama, K.Honjo, "Emitter size effect on current gain in fully self-aligned AlGaAs/GaAs HBTs with AlGaAs surface passivation layer", *IEEE Electron Device Lett.*, 1990, 11: 88-390.
- [63]J-M.Lee, W.Lee,S.H.Park, "The base contact recombination current and its effect on the current gain of surface-passivated InGaP/GaAs HBTs", *Materials Science and Engineer*, 2001, B79:63-67
- [64]S.Tiwari,S.L.Wright, "Material properties of p-type GaAs at large dopings", *Appl.Phys.Lett.*, 1990,56:563-565
- [65]W.Liu, "Experimental comparison of base recombination currents in abrupt and graded AlGaAs/GaAs HBTs", *Electron.Lett.*, 1991,27:2115-2116
- [66]L.G.Plavski,M.G.Rubanovith, G.S.Shauro, "Improvement of properties of ballast loadings of a microwave", 4<sup>th</sup> International Conference, Apeie, 1998:312-318
- [67]石瑞英,新结构 HBT 器件研究及在驱动电路中的应用,中科院微电子中心博士 论文,2003
- [68] 白大夫,高性能 HBT 与射频功率放大器设计研究,中科院微电子研究所硕士论 文,2004
- [69]L.L.Liu, B.Bayraktaroglu,C.I. Huang, et al, "The effect of thermal shunt on the current instability of multiple-emitter-finger heterojunction bipolar transistors", *IEEE Bipolar Circuit and Technology Meeting* 1993,15(3):253-256.
- [70]B.Bayraktaroglu,J.Barrette,L.Kehias,et.el., "Very high power density CW operation of AlGaAs/GaAs microwave heterojunction bipolar transistors",*IEEE Electron*

Dev.Lett., 1993, 14:493-495.

- [71]M.Mack,B.Bayraktaroglu, L.Kehias,et.el., "Microwave operation of high power InGaP/GaAs heterojunction bipolar transistors", *Electron Lett.*,1993,29:1068-495.
- [72] A. Arzumanyan, D. Kinzer, H. Schofield, "Flip Chip Power MOSFET: A New Wafer Scale Packaging Technique", *International Rectifier Corporation*, 2001.
- [73] K.Bousted, "GHz flip chip-an overview", Ericsson Microwave Systems AB, 1998:1-6.
- [74]J.G.Lee,T.K.Oh, B.Kim,et.al., "Emitter structure of power heterojunction bipolar transistor for enhancement of thermal stability", *Solid-State Electron.*, 2001,45:27-33.
- [75]M.G.Adlerstein, "Thermal stability of emitter ballasted HBT's", *IEEE Transaction on Electron Device*, 1998, 45(8):1653-1655.
- [76]G.B.Gao, M.S.Ünlü, H.Morkoc, et al, "Emitter ballasting resistor design for and current handling capability of AlGaAs/GaAs power heterojunction bipolar transistors", *IEEE Transaction on Electron Device*, 1991, 38(2):185-196.
- [77]F. Dhondt, J. Barrette, P.A. Rolland , "3D finite-difference electrothermal model for multifinger hbts with thermal shunt andemitter ballast resistance", *Solid-State Electron.*, 1998,42(9):1723-1729.
- [78] W.Liu, A.Khatibzadeh, J.Sweder, et.al., "The use of base ballasting to prevent the collapse of current gain in AlGaAs/GaAs heterojunction bipolar transistors", *IEEE Transaction on Electron Devices*, 1996, 43(2):245-251.
- [79]J.J.Edwin,C. Kan, R.W.Dutton, et al, "Improved performance and thermal stability of interdigitated power RF bipolar transistors with nonlinear base ballasting", *IEEE BCTM9.1*, 1997:143-146.
- [80] Y.Chang,H.Luo,Y.Wang, "MBE grown vertical emitter ballasting resistors to reduce emitter current crowding effect in heterojunction bipolar transistors", *Journal of Crystal Growth*, 2001,227-232.
- [81]J.J.Chen,G.B.Gao, J.I.Chyi, "Breakdown behavior of GaAs/AlGaAs HBT's", IEEE Trans. On Electron Dev., 1989, 36(10):2165-2172.
- [82]R. J. Trew, J. B. Yan, and P. M. Mock, "The potential of diamond and SiC electronic device

for microwave and millimeter-wave power applications", Proc. IEEE, 1991,

- [83] T. Yamazaki, I. Namura, T. Sugii, et al, "High-speed Si hetero-bipolar transistor with a SiC wide gap emitter and ultrathin heavily doped photoepitaxilly grown base", IEEE Bipolar Circuit and Technol. Meet., 1991, pp.71
- [84]Guang-bo Gao, Jeffery Sterner, and Hadis Morkoc, "High frequency performance of SiC heterojunction bipolar transistors", IEEE Transactions on Electron Devices, 1994, 41(7):1092-1097
- [85]石瑞英,刘训春,"HBT 结构新进展",半导体技术,2002,27(6):69-72
- [86]J. J. Ebers and J. L. Moll, "Large-signal Behavior of Junction Transistors" International Symposium on Circuit Therory, Los Angeles, pp.105-111, April 18-21, 1972
- [87]H. K. Gummel and H. C. Poon, "An integrated charge control model of bipolar transistors," *Bell Syst. Tech. J.*, Vol. 49, May 1970:827-852.
- [88]L. W. Nagel, "SPICE2: A computer program to simulate semiconductor circuits," Memo. No. ERL-M520, Electronics Research Laboratory, University of California, Berkeley, May 1975
- [89] I.Getreu, Modeling the Bipolar Transistor. New York: ElSevier, 1978
- [90]Shi Ruiying, Liu xunchun, Qian Yongxue and Shi Huaren, "GaInP / GaAs HBT Small—Signal Model Extraction Using a Improved Genetic Algornhm"
- [91]C.C. McAndrew et al., "VBIC95: AN Improved Vertical, IC Bipolar Transistor Model", In IEEE Proc. BCTM, pp. 170-177, 1995.
- [92]G.W. Huang et al., "Silicon BJT Modeling Using VBIC Model", Proceedings of APMC2001, Taipei, Taiwan
- [93]Xiaochong Cao et al., "Comparison of the New VBIC and Conventional Gummel-poon Bipolar Transistor Models", IEEE Transactions on Electron Devices, vol. 47, NO. 2, Feb 2000
- [94]Sergey Cherepko and James Hwang, "MODEL EXTRACTION PROCEDURE FOR InGaP/GaAs HBTs", Lehigh University, Bethlehem, PA 18015 USA
- [95]Cherepko, S.V.; Hwang, J.C.M.; VBIC model applicability and extraction procedure for InGap/GaAs HBT Microwave Conference, 2001. APMC 2001. 2001 Asia-Pacific, 3-6 Dec. 2001 Pages:716 - 721 vol.2

- [96]Senapati, B.; Maiti, C.K.; Advanced SPICE modelling of SiGe HBTs using VBIC model Circuits, Devices and Systems, IEE Proceedings [see also IEE Proceedings G-Circuits, Devices and Systems], Volume: 149, Issue: 2, April 2002 Pages:129 - 135
- [97]Tutt, M.; GaAs based HBT large signal modeling using VBIC for linear power amplifier applications Bipolar/BiCMOS Circuits and Technology Meeting, 2000. Proceedings of the 2000, 24-26 Sept. 2000 Pages:58 – 61
- [98]Ramana Murty, M.; Newton, K.M.; Sweeney, S.L.; Sheridan, D.C.; Harame, D.L.; Implementation of a scalable and statistical VBIC model for large-signal and intermodulation distortion analysis of SiGe HBTs Microwave Symposium Digest, 2002 IEEE MTT-S International, Volume: 3, 2-7 June 2002 Pages:2165 – 2168
- [99] 施敏,半导体器件物理,科学出版社,1987
- [100] 刘洪刚,10Gb/s 光调制器 InGaP/GaAs HBT 驱动电路的研究-器件模型、电路 设计与工艺研究,中科院微电子中心博士论文,2003
- [101] Cherepko S. and Hwang J., "MODEL EXTRACTION PROCEDURE FOR InGaP/GaAs HBTs" Lehigh University, Bethlehem, USA
- [102] 袁志鹏, "10Gb/s 光调制器驱动电路和跨阻放大器电路研究", 中科院微电子 研究所博士论文, 2004
- [103] Divekar, D.A.; Lovelace, R.E.; Modeling of avalanche generation current of bipolar junction transistors for computer circuit simulation Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on , Volume:
  1, Issue: 3, July 1982 Pages:112 116
- [104] 鄂辰熹, InGaP/GaAs HBT 光调制器驱动电路研究,中科院微电子研究所硕 士论文, 2005
- [105] Yang Wei, Liu Xunchun, Zhu Min, etc., "Research of alloy temperature dependence of  $V_{\text{offset}}$  and  $R_{\text{contact}}$  in thin base InGaP / GaAs HBT", *Chinese Journal of Semiconductor* 2006, 27(5): 765
- [106] Hattendorf M L., Hartmann Q J., and Feng M, Incorporation of an Alloy-Though Passivating-Ledge Process into a Fully Self-Aligned InGaP/GaAs HBT Process. GaAs MANTECH, Inc. 2001
- [107] Lour W S. High-gain, low offset voltage, and zero potential spike by InGaP/GaAs

δ-doped single heterojunction bipolar transistor. *IEEE Trans on Electron Devices*, vol. 44, pp. 346-348, 1997.

- [108] Cheng S Y. Analysis of improved dc and ac performances of an InGaP/GaAs heterojunction bipolar transistor with a graded Al<sub>x</sub>Ga<sub>1-x</sub>As layer at emitter/base heterojunction. *Solid-State Electronics*, v 48, pp 1087-1094, 2004
- [109] 杨威,刘训春,朱旻,等."三指发射极 InGaP/GaAs HBT 的研制",半导体 学报,已录用
- [110] 杨威,刘训春,朱旻,等."新结构 InGaP/GaAs HBT 的研制",第十四届全国 半导体集成电路与硅材料学术会议,2005
- [111] Behzad Razavi, Monolithic Phase-Locked Loops and Clock Recovery Circuits: Theoryand Design. New Jersey: IEEE Press, 1 996.
- [112] Yuriy M. Greshishchev, Peter Schvan, "SiGe Clock and Data Recovery IC with Linear-Type PLL for 10-Gbls SONET Application", *IEEE Journal of Solid State Circuits*, Vol. 35, No. 9, September 2000
- [113] David A. Johns and Ken Martin, Analog Integrated Circuit Design. New York: John Wiley and Sons, Inc., 1997
- [114] 王建全、何健武、刘雪原等,"波分复用技术及其应用和发展",通讯世界, 2000.3(64 期), pp. 17-22.
- [115] 张龙海, 10Gb/s TSC—HBT 光调制器驱动电路设计, 中科院微电子中心硕士 论文, 2001.
- [116] K.D.Pedrotti, F.Zucca, P.J.Zampardi, K.Nary, S.M.Beccue, K.Runge, D.Meeker, J.Penny, and K.C.Wang "HBT Transmitter and Data Regenerator Arrays for WDM Optical Communications Application", IEEE Journal of Solid-State Circuit, Vol.30 NO. 10 1995 P1141-1144.
- [117] Miyo Miyashita, Naohito Yoshida, Yoshiki Kojima etal, "An AlGaAs/InGaAs pseudomorphic HEMT modulator driver IC with low power dissipation for 10-Gb/s optical transmission systems", IEEE Transactions on Microwave Theory and Techniques, Vol.45 No.7 1997 P1058-1063.
- [118] Robertson I. D. and Lucyszyn S., "RFIC and MMIC design and technology" 2001, The Institution Electrical Engineers

- [119] Pieter L. D. Abrie, "Design of RF and Microwave Amplifiers and Oscillators", 1999, Artech House
- [120] Steve C. C., "RF Power Amplifiers for wireless communications", 1999 Artech House

## 攻读博士学位期间发表文章

- [1] Yang Wei, Liu Xunchun, Zhu Min, etc., "Research of alloy temperature dependence of V<sub>offset</sub> and R<sub>contact</sub> in thin base InGaP / GaAs HBT", *Chinese Journal of Semiconductor* 2006, 27(5): 765
- [2] 杨威,刘训春,朱旻,等."三指发射极 InGaP/GaAs HBT 的研制",半导体学报,已录用
- [3] 杨威,刘训春,朱旻,等."新结构 InGaP/GaAs HBT 的研制",第十四届全国半 导体集成电路与硅材料学术会议,2005
- [4] 杨威,武锦,申华军,等. "InGaP/GaAs HBT 的简化 VBIC 模型参数提取", submitted to *Chinese Journal of Semiconductor*
- [5] 申华军, 葛霁, 杨威, 等. "发射极空气桥 InGaP/GaAs HBT 的 DC 和 RF 特性 分析", 电子器件, 已录用
- [6] 申华军,陈延湖,杨威,等. "GaAs MMIC 用无源元件的模型研究",半导体学报,已录用
- [7] Shen Huajun, Chen Yanhu, Ge Ji, Yangwei, "DC and High-frequency Characteristics of High Breakdown Voltage InGaP/GaAs HBTs for Power Applications", The Proceedings of the 14<sup>th</sup> National Conference on Integrated Circuit and Silicon Material, Part A:550-553

## 致 谢

首先衷心感谢我的导师刘训春研究员。在整个攻读博士学位期间,在工作中刘 老师一直给予我全面耐心的指导,在生活中给予我亲切的关怀。刘老师渊博的知识、 深厚的学术造诣、严谨的科研作风、勇于创新的治学精神、永不言败的钻研精神、 乐观向上的生活态度和高尚的人格魅力都对我产生了非常深刻的影响,使我受益良 多,终身难忘。在此谨向刘老师致以最衷心的感谢和深深的敬意。

在此,我要特别感谢张海英研究员、刘新宇研究员、和致经研究员、阎跃鹏研 究员、孙海峰副研究员、赵知夷工程师对我学业、生活的关心和帮助。

在工艺流片中,得到了王润梅高级实验师、王素琴高级工程师、汪宁工程师、 魏珂工程师、曹晓伟、端蔷、赵福宝等同志的大力协助。在版图设计和测试方面, 得益于刘洪民副研究员、武锦助理研究员、马晓琳工程师、梁晓新助理研究员和杨 成樾工程师、陈晓娟助理研究员、李井龙工程师、张绪的热情协助。

在学术交流方面,我还要感谢袁志鹏、申华军、苏树兵、鄂辰熹、李海鸥、郝 明丽、黄清华、王宇晨、陈晓哲、陈立强、黄华、樊宇伟、朱旻、罗卫军,王晓岚 等同学。我们经常进行有益的讨论、使我得到很大的启发。

感谢制版组陈宝钦研究员、李友高级工程师、张卫红工程师在制版方面的大力 帮助。感谢研究生部的崔京老师、边林芬老师在学习和生活上给予的关心和帮助。

感谢中科院上海微系统与信息技术研究所齐鸣老师和徐安怀同学提供外延片。 感谢所有关心、帮助和支持过我的老师和同学!

感谢我的亲人对我的帮助、支持和关心!

114