

分类号\_\_\_\_\_

密级\_\_\_\_\_

UDC \_\_\_\_\_

编号\_\_\_\_\_

# 中国科学院研究生院

## 博士学位论文

C/X 波段 InGaP/GaAs HBT 功率放大器的研制

申 华 军

指导教师 吴德馨（院士） 刘新宇（研究员）

中国科学院微电子研究所

申请学位级别 工学博士 学科专业名称 微电子学与固体电子学

论文提交日期 2006.6 论文答辩日期 2006.6.9

培养单位 中国科学院微电子研究所

学位授予单位 中国科学院研究生院

答辩委员会主席 \_\_\_\_\_



## 摘 要

异质结双极晶体管 (HBT) 具有高效率、高功率密度等优点, 是微波功率放大器应用中的关键元件。本论文针对 InGaP/GaAs HBT 功率放大器的高频、大功率应用, 开展了功率 HBT 材料和结构设计、制造工艺流程优化、封装测试和内匹配功率合成等研究工作。

针对 InGaP/GaAs HBT 的高频功率应用, 优化 HBT 外延材料结构, 重点开展了集电区厚度和集电区掺杂浓度的优化设计, 以提高击穿电压, 同时保证较高的 Kirk 电流密度和  $f_T$ 。采用优化的国产外延材料研制的功率 HBT 的集电极-发射极击穿电压 ( $BV_{CEO}$ ) 大于 21 V, 基极-发射极击穿电压 ( $BV_{CBO}$ ) 大于 31 V, Kirk 电流密度大于 33 kA/cm<sup>2</sup>。

为了抑制 GaAs HBT 的电流增益崩塌, 研究了热分流结构 HBT 和发射极镇流结构 HBT 的 DC 和 RF 特性, 分析特性差异表明, 热分流结构 HBT 的 Kirk 电流密度和最大稳定增益 (MSG) 更高, 更适合于高频、功率应用。除此以外, 还设计了一种热稳定性良好的 Cascode 结构 HBT。通过优化 ICCAP VBIC 模型的建模流程, 建立 HBT 的 VBIC 模型, 分析模型主要参数对 HBT 直流和高温性能的影响, 为 HBT 的结构设计和工艺实验提供指导。

针对 GaAs MMIC 应用, 设计了不同结构参数的矩形螺旋电感、方形 MIM 电容和 NiCr 薄膜电阻, 提取模型参数, 采用拟合的多项式表征无源元件, 并结合模型分析结构参数对无源元件性能的影响, 建立了一套较完善的无源元件模型库, 适用于 GaAs MMIC 电路的设计优化应用。

在微电子所 4 英寸化合物工艺线上开展功率 HBT 电路的工艺研究。优化了 BE 自对准工艺和材料腐蚀监控技术, 有效地消除发射极湿法腐蚀中的黑边和微短路现象; 通过分版光刻, 解决了高台面差微细发射极接触孔刻蚀的难题; 通过两次腐蚀集电区, 降低高台阶发射极布线爬坡的难度, 提高了成品率; 优化了空气桥电镀工艺, 开发新型热分流技术; 设计各种工艺监控图形 (PCM), 加强功率 HBT

的工艺过程监控。成功地开发了一套 4 英寸 GaAs HBT 功放电路的工艺流程，成品率优于 90%。研制了 C-X 波段功率管和两功率单胞合成的功放单片电路。

开展 HBT 功率管的测试研究。研制的 HBT 的直流热稳定性良好，单管  $f_T$  约 34 GHz， $f_{max}$  约 60 GHz；十指功率管的  $f_T$  和  $f_{max}$  大于 30 GHz，满足 C/X 频段应用要求。在片 Load-Pull 测试功率管，发射极面积为  $10 \times (30 \times 2.5) \mu\text{m}^2$ ，5.4 GHz 时输出功率 30.5 dBm、增益 10.5 dB；8 GHz 时，输出功率 28.1 dBm、增益 10.2 dB。开展功率管的封装测试，设计测试夹具和偏置电路，在 5.4 GHz，AB 类工作状态下测试的结果为：CW 功率增益大于 10 dB， $P_{-1\text{dB}}$  约 29 dBm， $P_{\text{sat}}$  达到 31.6 dBm (1.45 W)，功率密度大于 3.5 W/mm，功率附加效率 (PAE) 大于 40%，是国内同类器件的最好研制结果。

开展功率器件的内匹配功率合成研究，研制两路 HBT 功率管的内匹配功率合成放大器，并封装在载板上使用测试夹具进行测试，分析测试中的问题，给出器件和电路设计的改进方向。

**关键词：**InGaP/GaAs HBT，电流增益崩塌，热分流，镇流，共基-共发放大器  
无源元件，工艺监控图形，内匹配，功率合成

## The Study of C/X-band InGaP/GaAs HBT Power Amplifiers

Shen Huajun (Microelectronics and Solid-State Electronics)

Directed by Academician Wu Dexin and Professor Liu Xinyu

### Abstract

Heterojunction Bipolar Transistor (HBT) is one of the most important devices of the power amplifier in wireless and microwave applications. In this thesis, for high power application of InGaP/GaAs HBT, many research works had been done, including design of epitaxial layers and transistor geometry, optimization of fabrication process, packaging and measurement, and internally matched power combination.

The epitaxial layer of InGaP/GaAs HBT had been optimized, in which the thickness and doping density of collector layer was emphasized, aiming at high breakdown voltage, a relatively high Kirk current density ( $J_{Kirk}$ ) and  $f_T$ . Based on the Epi-wafer supplied by SIMIT, the base-collector junction breakdown voltage ( $BV_{CEO}$ ), the emitter-collector junction breakdown voltage ( $BV_{CBO}$ ) of the device were greater than 21 V and 31 V, respectively, with the  $J_{Kirk}$  greater than 33 kA/cm<sup>2</sup>.

In order to avoid the current gain collapse of GaAs HBT, two types of HBT with thermal-shunt and emitter ballasting resistors were designed and fabricated. The DC and RF characterizations of those two HBTs were analyzed. The results show that the thermal-shunt HBT has the advantages of higher  $J_{Kirk}$  and maximum stable gain (MSG), which make it more suitable for high frequency and high power operation. Furthermore, a novel thermally-stabled Casocde HBT was designed. The modeling procedure of VBIC using ICCAP was adjusted, and the HBT VBIC model was achieved. The relationship between the model parameters and the device performance was analyzed.

For GaAs MMIC application, various spiral inductors, square MIM capacitors and NiCr film resistors were designed. The equivalent circuit model parameters of the passive components were extracted and characterized by fitted polynomial equations. From simulation, the effects of geometry parameters on the performance were analyzed. A set of design kit of passive component was established, which was suitable for design and optimization of GaAs MMIC.

Process experiments of HBT power circuits were carried out on the 4 inch compound semiconductor pilot line of IMECAS, including: (a) base-emitter self-aligned technology and wet etch monitoring, resolving the “Island” and semi-shorting occurred in emitter mesa, (b) etch of contact viaholes of emitters on high mesa using a two-step lithography technology, (c) two-step etch of thick collector layer, promoting the yield, (d) optimization of plating process, and developed thermal-shunt technology. Process control monitors (PCMs) were introduced into process, and the process of 4 inch GaAs HBT power circuits was established. The yield was higher than 90%. C/X band power transistors and a monolithic power amplifier combining two cells were designed and fabricated on the process line.

Technologies of power transistor measurement were studied. The power HBT was thermally stable, and the  $f_T$  and  $f_{max}$  of single finger HBT was about 34 GHz and 60 GHz, respectively. For the power cell with an emitter areas of  $10 \times (30 \times 2.5) \mu\text{m}^2$ , the  $f_T$  and  $f_{max}$  were both greater than 30 GHz. Measured on Load-Pull system with the continue wave (CW) in class AB mode, the output power was 30.5 dBm, and the associated gain was 10.5 dB at the frequency of 5.4 GHz. At 8 GHz, the output power and gain were 28.1 dBm and 10.2 dB, respectively. The power transistor was also packaged and tested with fixture. The power gain was greater than 10 dB, the  $P_{-1\text{dB}}$  and  $P_{\text{sat}}$  were 29 dBm and 31.6 dBm (1.45 W), respectively, corresponding to a power density more than 3.5 W/mm with PAE greater than 40%. This was the best report on InGaP/GaAs HBT power devices in domestic, so far.

Studies on internally matched power amplifier were carried out, and the amplifier was developed using a two-way power combiner. The amplifier was soldered on a metal carrier and characterized with test fixture. The problems during measurement were analyzed, and the probable solutions were presented.

**Key Words:** InGaP/GaAs HBT, current gain collapse, thermal shunt, ballasting

Cascode amplifier, passive component, process control monitor  
internally matched, power combining

## 目 录

<b>C/X 波段 InGaP/GaAs HBT 功率放大器的研制</b> .....	<b>1</b>
<b>摘 要</b> .....	<b>I</b>
<b>The Study of C/X-band InGaP/GaAs HBT Power Amplifiers</b> .....	<b>III</b>
<b>Abstract</b> .....	<b>III</b>
<b>目 录</b> .....	<b>V</b>
<b>第一章 绪论</b> .....	<b>1</b>
1.1 前言 .....	1
1.2 功率放大器的器件形式和衬底材料的选择 .....	1
1.2.1 器件形式的选择 .....	1
1.2.2 衬底材料的特性比较 .....	3
1.2.3 InGaP/GaAs 和 AlGaAs/GaAs 材料体系的比较 .....	6
1.3 InGaP/GaAs HBT 的研究现状及发展趋势.....	7
1.4 本课题的内容和意义 .....	10
1.5 本论文的主要内容 .....	10
<b>第二章 功率 HBT 的器件原理及 VBIC 模型研究</b> .....	<b>13</b>
2.1 HBT 的工作原理 .....	13
2.1.1 HBT 的基本工作原理 .....	13
2.1.2 偏移电压和膝点电压 .....	15
2.1.3 基极电流 .....	17
2.1.4 高频特性 .....	18
2.2 InGaP/GaAs HBT 电流增益下降的机理.....	20
2.2.1 Kirk 效应.....	20

2.2.2	自热效应 .....	22
2.2.3	发射极电流集边效应 .....	22
2.3	InGaP/GaAs HBT 电流增益崩塌的机理及抑制方式 .....	23
2.3.1	电流增益崩塌的发生机理 .....	24
2.3.2	抑制电流增益崩塌的方法 .....	24
2.3.3	镇流电阻抑制电流增益崩塌 .....	25
2.4	HBT VBIC 模型研究 .....	28
2.4.1	HBT VBIC 模型介绍和 ICCAP 建模方法改进 .....	28
2.4.2	HBT VBIC 建模流程及 HBT 建模 .....	30
2.4.3	器件参数对 HBT 性能的影响仿真 .....	31
2.5	小结 .....	34
<b>第三章 InGaP/GaAs HBT 的材料结构和器件结构设计 .....</b>		<b>37</b>
3.1	InGaP/GaAs HBT 的材料结构设计 .....	37
3.1.1	盖帽层和发射区 .....	37
3.1.2	基区 .....	39
3.1.3	集电区和亚集电区 .....	39
3.2	InGaP/GaAs HBT 的器件结构设计 .....	42
3.2.1	几何尺寸设计 .....	42
3.2.2	不同并联指数的影响 .....	44
3.2.3	功率 HBT 的热设计 .....	45
3.2.4	Cascode 结构 .....	46
3.3	HBT 功率管版图设计 .....	47
3.4	小结 .....	49
<b>第四章 MMIC 中无源元件的建模研究 .....</b>		<b>51</b>
4.1	MMIC 中无源元件简介 .....	51
4.2	无源元件制备及提参建模 .....	52
4.2.1	版图设计 .....	52

4.2.2	无源元件制作 .....	53
4.2.3	测试提参和拟合建模 .....	54
4.3	螺旋电感建模及分析 .....	54
4.3.1	螺旋电感的等效电路 .....	54
4.3.2	螺旋电感的模型表征和性能分析 .....	56
4.4	MIM 电容建模及模型表征 .....	60
4.5	薄膜电阻建模及分析 .....	61
4.6	小结 .....	63
<b>第五章 InGaP/GaAs HBT 功率放大器关键工艺研究 .....</b>		<b>65</b>
5.1	功率 HBT 关键工艺研究 .....	65
5.1.1	发射极-基极金属自对准工艺研究 .....	65
5.1.2	集电极欧姆接触优化 .....	71
5.1.3	GaAs HBT 材料腐蚀控制 .....	72
5.1.4	高台阶布线金属爬坡技术 .....	75
5.1.5	高台面差微细发射极接触孔的刻蚀 .....	75
5.1.6	电镀空气桥工艺优化 .....	76
5.1.7	热分流技术 .....	78
5.1.8	背面工艺 .....	79
5.2	功率 HBT 工艺流程及监控 .....	80
5.2.1	功率 HBT 工艺流程 .....	80
5.2.2	功率 HBT 工艺监控 .....	83
5.2.3	工艺中常见问题汇总 .....	88
5.3	InGaP/GaAs HBT 功率器件和电路的流片 .....	89
5.4	小结 .....	91
<b>第六章 HBT 功率管的测试与分析 .....</b>		<b>93</b>
6.1	直流性能测试 .....	93
6.2	高频小信号测试 .....	94

6.3	功率性能测试 .....	96
6.3.1	Load Pull 在片功率测试 .....	96
6.3.2	HBT 封装功率管的夹具测试 .....	98
6.3.3	自激振荡及其消除 .....	100
6.3.4	HBT 封装功率管的功率测试结果与分析 .....	103
6.4	小结 .....	106
<b>第七章 内匹配功率合成放大器的研制 .....</b>		<b>107</b>
7.1	内匹配功率合成技术 .....	107
7.2	内匹配功率合成放大器设计 .....	109
7.2.1	功放电路设计流程 .....	109
7.2.2	管芯参数仿真 .....	110
7.2.3	功率放大器设计优化 .....	112
7.2.4	版图布图并 EM 仿真验证 .....	113
7.3	功放测试及分析 .....	114
7.3.1	内匹配功率合成放大器的封装 .....	114
7.3.2	功放测试 .....	114
7.3.3	存在问题及分析 .....	116
7.4	小结 .....	116
<b>第八章 结论 .....</b>		<b>119</b>
<b>参考文献 .....</b>		<b>123</b>
<b>攻读博士学位期间发表的论文 .....</b>		<b>139</b>
<b>致 谢 .....</b>		<b>141</b>

## 第一章 绪论

### 1.1 前言

进入 20 世纪 90 年代后，MOCVD（金属-有机化学气相淀积）和 MBE（分子束外延）技术的发展使得化合物材料生长和异质结生长技术日趋成熟，微波器件发展取得了令人瞩目的成就，MESFET（肖特基势垒场效应晶体管）、HEMT（高电子迁移率晶体管）、以及 MHEMT（组分渐变 HEMT）、HBT（异质结双极晶体管）等新结构器件发展迅速，不仅具有优越的高频、高速和低噪声特性，而且可以在高温、辐射等恶劣环境工作；同时，基于半绝缘衬底的 MMIC（单片微波集成电路）产品也由军用市场向民用市场扩展，应用在各种微波和通信系统中：

- 手机功放模块、WLAN、卫星通讯、全球定位系统、空间/海洋探测系统；
- 微波雷达、电子对抗、自动防撞系统、导弹制导；
- 超高速逻辑电路、自动测试仪器；
- 光纤通信、激光和传感器等众多领域。

功率放大器（PA, Power Amplifier）是无线通信和雷达发射系统中的关键部件，完成射频信号的功率放大功能，发射机的大小、成本、性能和可实现性等都在很大程度上由功率放大器决定。商用和军用通信系统对发射机在频率、带宽、供电电压、输出功率、效率、线性度和工作模式等方面的不同性能需求促进了功率放大器的发展。设备小型化和低成本发展趋势要求功率放大器电路减小芯片面积，提高功率器件的功率密度和效率等。

### 1.2 功率放大器的器件形式和衬底材料的选择

#### 1.2.1 器件形式的选择

功率晶体管是功率放大器中的关键有源器件，其性能直接决定了功率放大器的性能，功率管的基本器件形式有：MESFET、HEMT、HBT。随着无线通信的飞

速发展，竞争最激烈的研究在 800 MHz~18 GHz 的频带范围内，这里有广阔的商业前景，引起人们的广泛关注。与 MESFET、PHEMT 相比，HBT 器件具有如下优点<sup>[1-7]</sup>：

1) 器件性能一致性好，成品率高。HBT 为纵向器件结构，器件性能主要由外延材料结构决定，现代材料生长技术 (MBE, MOCVD) 可以实现外延层结构的单原子层级高精度生长；HBT 的器件性能，如开启电压等，由材料结构决定，受器件横向尺寸的影响很小，而 MESFET 与 HEMT 的阈值电压主要由工艺决定，偏差通常较大；HBT 的特征尺寸一般为 1~2  $\mu\text{m}$ ，可以使用普通光学光刻实现，器件的均匀性和成品率高，器件性能的可重复性和可预测性都很好。如图 1.1 所示为不同材料和器件的特征尺寸与器件截止频率的关系图。

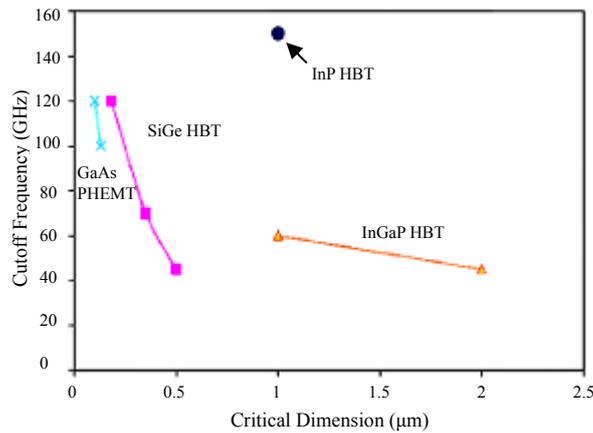


图 1.1 不同材料和器件的特征尺寸与截止频率的关系图

2) 击穿电压高，均匀性好。通过设计集电区的厚度和掺杂浓度可以得到高的击穿电压，从而提高输出功率；而 MESFET 和 PHEMT 的击穿电压与器件的工艺过程有关，有较大的不确定性。

3) 可单电源工作，且漏电流小。MESFET 和 PHEMT 均需要额外的负电源，而 HBT 可单电源工作，且 HBT 的漏电流小，可以延长电池使用寿命，提供更长工作时间，非常适于手持便携设备的功放应用。

4) 功率密度高。HBT 的工作电流垂直通过发射结，电流密度可以很大，功率密度高，可以有效地减小芯片面积。

5) HBT 器件的线性度好。HBT 是双极型器件，输出电流与输入电压呈指数关系，跨导较大。PHEMT 与 MESFET 的输出电流与输入电压是线性的，跨导比

HBT 小得多。因而 HBT 的电路可以采用负反馈，以牺牲部分增益来拓展带宽；且由于 HBT 具有低输出电导、高厄利电压、高跨导和电流增益稳定的特点，HBT 表现出比 MESFET 和 HEMT 更好的线性度，HBT 器件非常适于高线性度功放应用。

6) HBT 易于匹配。HBT 具有高输出阻抗，且电抗小，降低了阻抗匹配难度，并且易于实现宽频带阻抗匹配。

表 1-1 列出了不同材料和结构半导体器件的性能比较<sup>[8]</sup>。

表 1-1 不同材料和结构半导体器件的性能比较

参数特性	器件形式			
	MESFET	E-PHEMT	AlGaAs HBT/ InGaP HBT	SiGe HBT
芯片尺寸	好	好	优良	优良
良率/工艺成本	优良	好	好	好
可靠性	优良	优良	好	较差
$f_T, f_{max}$	好	优良	优良	好
$g_m/g_0$	较差	好	优良	优良
IP3/P <sub>dc</sub>	好	好	优良	优良
功率密度	好	好	优良	优良
效率	好	优良	好	好
击穿特性	~18	~12	~15	~5
成本 (\$/mm <sup>2</sup> )	1~1.5	1~2	1~2	0.25~0.5

### 1.2.2 衬底材料的特性比较

器件的性能除了与器件形式有关以外，还与其采用的衬底材料的特性参数有很大的关系，制备高频功率放大器的主要衬底材料有 Si、SiGe、GaAs、InP、SiC、GaN 等。表 1-2 列出了常用半导体材料的主要性能参数<sup>[9]</sup>。

#### 1. Si 和 SiGe 基器件

Si 工艺比较成熟，材料价格相对较便宜，并且衬底的导热性好，适于发射极大电流工作。在较低频率下的功率放大器基本上都采用 Si 基器件。对于 Si BJT 器件，为了获得高的注入效率，其基区掺杂较低，基区串联电阻较大，且 Si 的电子迁移率较低，因而 Si 基 BJT 的  $f_T$ 、 $f_{max}$  较小。

表 1-2 常用半导体材料的主要性能参数

材料 参数	Si	GaAs	InP	SiC 4H	GaN
衬底直径 (mm)	150-300	75-150	50-100	50-75	Al <sub>2</sub> O <sub>3</sub> , Si, SiC
硬度	较高	中等	脆	高	高
缺陷密度 (mm <sup>-2</sup> )	1	10-500	500	50-500	10 <sup>6</sup> -10 <sup>9</sup>
圆片成本	低	中等	高	非常高	Al <sub>2</sub> O <sub>3</sub> : 中等 SiC: 非常高
能带带隙 (eV)	1.12	1.424	1.35	3.26	3.39
临界击穿电场强度 (10 <sup>6</sup> V·cm)	0.3	0.4	0.6	2	5
饱和速率 (10 <sup>7</sup> cm/s)	1	1	1	2	2.5
$\mu_n$ (cm <sup>2</sup> /V·s)@300K $N_d=1E14$ cm <sup>-3</sup>	1350	8500	4500	1000	1000
异质结结构	Yes SiGe, SiGeC	Yes InGaAs, AlGaAs, InGaP	Yes AlInAs, InGaAs	No	Yes AlGaN, InGaN
最高电阻率 ( $\Omega$ ·cm)@300K	1×10 <sup>4</sup>	1×10 <sup>8</sup>	1×10 <sup>8</sup>	>1×10 <sup>12</sup>	n.a.
介电常数	11.9	12.61	13.1	9.5	9
热导率 (W/cm·K)@300K	1.5	0.45	0.7	4.5	1.5

SiGe HBT 相对于其他 HBT 材料体系，具有材料价格低廉，器件工艺与 Si 工艺兼容，制造成本低的特点，从而使 SOC (System On Chip) 成为可能，受到人们的广泛关注<sup>[10-12]</sup>。在功率应用中，Si/SiGe 基材料还具有散热性能好的优点。目前限制 SiGe HBT 应用的主要原因在于很难同时获得高频率性能和高击穿特性的器件，而且衬底寄生效应比较严重，制约了单片集成的发展。IBM 公司已获得截止频率 350 GHz 的 Si/SiGe HBT<sup>[13]</sup>，但没有给出击穿特性。击穿电压低的缺点限制了 SiGe HBT 在高频大功率领域的应用。可以预见，随着 SiGe 外延技术的发展，SiGe

HBT 有望在低压功率器件中占有一席之地。

## 2. GaAs 基器件

GaAs 材料的电子迁移率比 Si 的高 7 倍，且饱和漂移速度快，比 Si 具有更好的高频特性。GaAs 衬底半绝缘性好、损耗小，适于单片集成。GaAs MMICs 具有噪声低、频带宽、功率大和附加效率高等特点。此外，GaAs 是直接带隙材料，禁带宽度大，器件的抗电磁辐射能力强，工作温度范围宽，更适合在恶劣的环境下工作。

## 3. InP 基器件<sup>[14-16]</sup>

InP 和 GaAs 同属于第二代半导体，InP 与 GaAs 相比，具有击穿电场、热导率、饱和电子平均速度更高等优点，而且在异质结 InAlAs/InGaAs 界面处存在较大的导带不连续性、二维电子气密度大、沟道中电子迁移率高，决定了 InP 基器件在化合物半导体高频/超高频器件中的重要地位。目前 InP-HEMT 已经成为毫米波高端应用的主要器件，器件的  $f_T$  和  $f_{max}$  最大值分别达到 509 GHz<sup>[17]</sup>和 820 GHz<sup>[18]</sup>。

其主要缺点是材料质地脆，工艺难度大、成本较高。

## 4. SiC 基器件

SiC 材料最大的优点是它的高热导率（比 Si 高 3 倍，比 GaAs 高约 10 倍），因此 SiC 基器件能更有效地散热，提高了器件的寿命与可靠性。

虽然 SiC 材料的迁移率比 Si、GaAs 均低，但它在高场下的漂移速率比 Si、GaAs 高，这对于器件在高电流密度下工作是非常重要的。

目前限制 SiC 应用的主要问题是 SiC 衬底的质量和价格。

## 5. GaN 基器件<sup>[19-23]</sup>

GaN 材料比 GaAs 或 InP 的击穿电场高得多，而且它的电子迁移率可以与其它化合物半导体相比，所以对于高功率微波和毫米波的应用，如基站应用，GaN 是一个理想的材料。

目前，GaN 基 HBT 技术还不成熟，主要限制是高掺杂基区和良好欧姆接触的实现，以及制造成本高。

综上所述，由于 GaAs 基器件高频特性好，GaAs IC 工艺成熟、性能可靠，GaAs 基 MMIC 依然是射频与微波功率应用领域的主流技术之一。

### 1.2.3 InGaP/GaAs 和 AlGaAs/GaAs 材料体系的比较

HBT 发展的初期，由于 AlGaAs/GaAs 材料体系的晶格匹配非常好，被广泛用来制作 HBT。但 AlGaAs/GaAs HBT 存在材料的化学稳定性不好（材料含 Al）、增益受温度影响大等问题，而且就其异质结本身，AlGaAs/GaAs 也不是一种理想的材料，因为其能带不连续的大部分落在导带上，这意味着 AlGaAs/GaAs HBT 有很大的导带尖峰，这个尖峰的存在对通过 BE 结的电流输运产生不利影响，使开启电压与饱和压降增加。1983 年 H. Kroemer 提出了采用 InGaP 作为发射区材料<sup>[24, 25]</sup>，由于 P 的电负性比 As 大，因而能获得更大的价带不连续。InGaP/GaAs HBT 相对 AlGaAs/GaAs HBT 的优越之处在于<sup>[26-32]</sup>：

1) 相对于 AlGaAs/GaAs ( $\Delta E_g=0.37$  eV,  $\Delta E_c=0.24$  eV,  $\Delta E_v=0.13$  eV)，InGaP/GaAs 之间的价带不连续较大，导带不连续较小 ( $\Delta E_g=0.43$  eV,  $\Delta E_c=0.03$  eV,  $\Delta E_v=0.40$  eV)。大的价带不连续能够有效的阻止基区空穴注入到发射区，使得 InGaP/GaAs HBT 的电流增益稳定性提高，小的导带不连续能够减小导带尖峰对电流输运造成的不利影响，使得器件的偏移电压更小，用作功率放大时，能获得较高的功率附加效率。

2) 不含 Al 及相关缺陷，器件稳定性好。AlGaAs 中的 Al 非常活泼，在生长时很容易与杂质结合形成深能级陷阱，而 In 的活性较低，不易形成深能级陷阱，所以 InGaP 中的 DX 中心少得多，从而使器件的增益与  $1/f$  噪声特性得到显著改善。

3) 可靠性高。掺 C 基区的 InGaP/GaAs HBT 的失效活化能  $E_a=2.0\pm 0.2$ eV，而 AlGaAs/GaAs HBT 的失效活化能  $E_a=0.6\pm 0.1$ eV。

4) InGaP 与 GaAs 之间更容易实现选择性腐蚀，因此 InGaP/GaAs HBT 的工艺重复性好，成品率高。

综上所述，InGaP/GaAs HBT 在可靠性方面明显优于 AlGaAs/GaAs HBT，图 1.2 比较了两种 HBT 的平均失效时间 (MTTF: Mean Time To Failure)。可以看到，在 200℃ 的结温下，电流密度为  $6\times 10^4$  A/cm<sup>2</sup> 时，InGaP/GaAs HBT 的 MTTF 为 10<sup>6</sup> 小时，远高于 AlGaAs/GaAs HBT 10<sup>3</sup> 小时的平均失效时间。显然，这种高可靠性对于功率放大器是十分重要的。

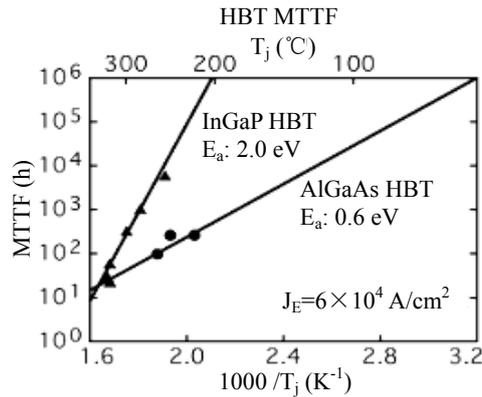


图 1.2 InGaP HBT 与 AlGaAs HBT 可靠性的比较图

### 1.3 InGaP/GaAs HBT 的研究现状及发展趋势

#### 1. HBT 的发展

InGaP/GaAs HBT 功率放大器以其优越的性能在移动通信和无线通信设备中得到了广泛的应用<sup>[33-35]</sup>，并随着 HBT 新的器件结构和新的工艺技术的提出，HBT 向高性能、高可靠性方向快速发展。

为了抑制 GaAs HBT 的电流增益崩塌，HBT 的镇流技术不断发展，从早期的发射极镇流、基极镇流、发射极和基极组合镇流的电学镇流技术<sup>[36-43]</sup>，向降低器件热阻的热学方向发展，出现了倒扣焊封装技术、热分流技术等新型的镇流技术<sup>[44-52]</sup>，通过降低 HBT 的器件热阻，不仅能够降低器件的结温，均衡电流分布，而且可以进一步提高工作电流密度。

另外，为了提高 HBT 的高频性能，发展了很多新的工艺措施，主要包括：BE 自对准工艺<sup>[53-57]</sup>，Ledge 钝化<sup>[58-62]</sup>，外基区再生长<sup>[63-65]</sup>，发射极再生长<sup>[66,67]</sup>，外基区离子注入<sup>[68,69]</sup>，侧向内切集电区 (LEU)<sup>[70-72]</sup>，转移衬底 (substrate transfer)<sup>[73-77]</sup>，复合集电区<sup>[78,79]</sup>，集电极上置 (collector-up)<sup>[80-82]</sup>等，目的主要是减小寄生电容和基极电阻，提高 HBT 的频率特性。

#### 2. InGaP/GaAs HBT 的研究进展

早期 GaAs HBT 研究主要集中在 AlGaAs/GaAs HBT 上，1985 年美国首次报道了 AlGaAs/GaAs HBT 的功率放大器性能<sup>[83]</sup>，在 3 GHz 下 CW 输出功率为 320 mW，增益 7 dB，功率附加效率 30%。1993 年 M. P. Mack 等报道了 InGaP/GaAs HBT 功率管<sup>[84]</sup>，在 3 GHz 下 CW 输出功率 2.82 W，功率密度 4.7 mW/ $\mu\text{m}^2$ ，相关增益 6.92

dB; 此后 InGaP/GaAs HBT 成为研究热点。

1993 年 William Liu 等报道 X 波段十指  $2 \times 30 \mu\text{m}^2$  InGaP/GaAs HBT<sup>[85]</sup>, CW 输出 1 W, 功率密度 3.33 W/mm, 增益 5 dB, PAE 为 40%, 两指 HBT 的  $f_T$  和  $f_{\text{max}}$  分别为 50 GHz 和 116 GHz。1994 年 William Liu 又首次报道了 InGaP/GaAs HBT MMIC 的大信号功率性能<sup>[86]</sup>, X 波段输出功率 9.9 W, PAE 为 30%。

1996 年 Riepe K 等报道 InGaP/GaAs HBT MMIC<sup>[87]</sup>在 10 GHz 脉冲最大输出功率 9 W, 42% 的 PAE, 峰值 PAE 为 45%。

1996 年 Mallet A 等报道 1.8 GHz 频率下 InGaP/GaAs HBT<sup>[88]</sup>效率高达 90%, 输出 200 mW 功率, 增益 18 dB, 共发射极 C 类工作状态。

2003 年 UMS 公司报道了两级 InGaP/GaAs MMIC HPA<sup>[89]</sup>, 在 8.4—10.4 GHz 的频段上输出功率为 10 W, 平均 PAE 为 35%, 功率增益大于 16 dB, 并添加在片偏压控制电路, 可以线性控制集电极电流, 扩大温度应用范围。

现在, UMS 公司, TRW 公司、Triquint 公司等都可以提供性能良好的 InGaP/GaAs HBT 的大功率放大器。随着 InGaP/GaAs HBT 技术的成熟, 面向通信手机应用的高性能功放设计也不断出现, 将高性能的 InGaP/GaAs HBT 功放不断推向市场。

1998 年 Iwai T 等报道了面向数字手机应用的高效率、高线性 InGaP/GaAs HBT 两级功率放大器<sup>[90]</sup>, PAE 达 68.8%, ACPR 为 -48 dBc。

2001 年 Noh Y S 等报道的 InGaP/GaAs HBT MMIC 功放采用新的偏置电路结构<sup>[91]</sup>, 线性输出功率 28 dBm, 增益 24.5 dB, PAE 为 37%, ACPR 为 -45 dBc, 面向 WCDMA 应用。

2002 年 Jager H 等报道了面向多频段、多模式手机应用的功放<sup>[92]</sup>, 在 WCDMA 系统中, 输出功率 27 dBm, ACLR 为 -37 dBc, 在 DCS1800 和 PCS1900 频带 PAE 大于 50%, 输出功率 30 dBm。Kurpas P 报道了面向基站应用的高工作电压的 InGaP/GaAs HBT<sup>[93]</sup>, 集电区厚度  $3.5 \mu\text{m}$ , 掺杂  $4 \times 10^{15} \text{cm}^{-3}$ ,  $BV_{CBO}$ 、 $BV_{CEO}$  分别达到 80 V 和 47 V, 在 2 GHz, 偏置电压 32 V 时,  $f_T$  超过 20 GHz, 最大电流密度超过  $1 \times 10^4 \text{A/cm}^2$ , 发射极  $5000 \mu\text{m}^2$  的晶体管在 2 GHz 时输出功率达 10 W, PAE 为 50%~79%, 增益 8~13 dB。

2003 年 Fujita K 等报道 5 GHz WLAN 应用的 InGaP/GaAs 两级 HBT 功放<sup>[94]</sup>, 输出功率 19.7 dBm, 增益 22 dB, 效率为 22.5%。Boglione L 报道了用于仪器的功率和线性良好的 Cascode 结构的 InGaP/GaAs HBT 分布放大器<sup>[95]</sup>,  $P_{-1dB}$  功率为 20 dBm, TOI 为 30 dBm, 带宽大于 20 GHz。

国内 HBT 研究主要采用 AlGaAs/GaAs 材料, 电子科技集团公司第十三研究所和五十五研究所都曾开展过 AlGaAs/GaAs HBT 功放的研究工作, 而 InGaP/GaAs HBT 功放的研究工作主要由中国科学院微电子研究所开展。

表 1-3 简要列出国内外 GaAs 功率 HBT 的主要研究状况。

表 1-3 国内外 GaAs 功率 HBT 的主要研究进展

时间及研究者	电路参数	性能参数
1990 <sup>[96]</sup> R.Ramachandran Rockwell International	AlGaAs/GaAs Cascode HBT MMIC 工作频率: 6-10 GHz Size: 2 mm × 2 mm	Gain: 14 dB Peak PAE: 47% @ 7.5 GHz & $P_o$ : 31 dBm Power density: 3 W/mm
1993 <sup>[97]</sup> Mike Salib Westinghouse	两级 AlGaAs/GaAs HBT MMIC 单胞: 4 × 2 μm × 20 μm Gain: 9-12 dB @ 20-50 kA/cm <sup>2</sup> $BV_{EBO}$ : 20 V $f_T$ =30 GHz, $f_{max}$ =55 GHz @ $V_c$ =7V 工作频率: 6-18 GHz	Size: 2.0 mm × 4.7 mm Class AB CW Average Gain: 11.8 dB, & $P_o$ : 1.82 W, PAE: 28.9% $P_{sat}$ : 2.45 W CW & PAE: 36.7% @ 13 GHz
1994 <sup>[86]</sup> William Liu Texas Instruments	两级 InGaP/GaAs HBT MMIC 单胞: 400 μm input: 4 unit cell output: 12 unit cell 工作频率: 7.5-10 GHz	Size: 4.5 × 4.5 mm <sup>2</sup> $P_{o, max}$ : 9.9 W Pulse Class AB @ 8.5 GHz PAE: 33.3% Gain: 9.8-14 dB
1995 <sup>[98]</sup> Klaus Riepe Thomson-CSF	单级 InGaP/GaAs HBT MMIC 16 × 8 × 2 × 30 μm <sup>2</sup> unit cell: 8-finger, $f_{max}$ =50 GHz, $MAG$ =13 dB @ 10 GHz, $V_{CE}$ =8.5 V, $j$ =2 × 10 <sup>4</sup> A/cm <sup>2</sup> , $P_o$ =0.5-0.6 W (CW with PAE of 60%) 工作频率: 9-10.5 GHz	$P_{o, max}$ : 9 W, PAE: 42%, Gain: 8 dB ( $V_{bc}$ =8 V) Peak PAE: 45% @ 10 GHz, 7.7 W with 7 dB gain Pulse: 100 μs, 10% $P_o$ : 7.5 W, PAE: 39%, Gain: 6 dB @ 10 GHz CW
2003 <sup>[89]</sup> UMS	2-stage InGaP/GaAs HBT MMIC 单胞: 2 μm × 320 μm, 2 μm × 400 μm 工作频率: 8.4-10.4 GHz	$P_o$ : 10 W, PAE: 35%, Gain: 16 dB Pulse: 80 μs, 30%
1996 <sup>[99]</sup> 焦智贤 CETC 13 所	AlGaAs/GaAs HBT	$f_T$ : 40 GHz, $f_{max}$ : 32 GHz 8 GHz 时, $P_o$ : 100mW, Gain 9.4 dB, PAE: 31.3% 12 GHz 时, $P_o$ : 23.6mW Gain 6.1 dB, PAE: 23.4%
1997 <sup>[100]</sup> 焦智贤 CETC 13 所	InGaP/GaAs HBT	$f_T$ : 50 GHz $f_{max}$ : 32 GHz

2001 <sup>[101]</sup> 钱峰 CETC 55 所	AlGaAs/GaAs HBT 两级功放 工作频率：1.8 GHz	P <sub>-1dB</sub> : 28.8 dBm P <sub>sat</sub> : 30 dBm PAE: 37% Gain: 30 dB
2003 <sup>[102]</sup> 钱峰 CETC 55 所	AlGaAs/GaAs HBT 内匹配 工作频率：8 GHz	P <sub>o</sub> : 5.6 W Gain: 6 dB PAE: 35 %
2003 <sup>[103]</sup> 钱永学 中科院微电子所	两级 AB 类 InGaP/GaAs HBT 功率放大器 工作频率：1900 MHz	P <sub>-1dB</sub> : 28 dBm PAE: 38.8% Gain: 26 dB
2005 <sup>[104]</sup> 郑丽萍 中科院微电子所	InGaP/GaAs HBT 16×(3 μm×15 μm) 工作频率：1 GHz	P <sub>sat</sub> : 23.5 dBm, AB 类 CW P <sub>-1dB</sub> : 21 dBm Gain: 16 dB
2006 <sup>[105]</sup> 樊宇伟 中科院微电子所	InGaP/GaAs HBT 16×(3 μm×15 μm) 工作频率：4 GHz	P <sub>sat</sub> : 24.9 dBm, AB 类 CW P <sub>-1dB</sub> : 22.9 dBm Gain: 8.1 dB

#### 1.4 本课题的内容和意义

本课题是中国科学院知识创新工程重大项目“新型高频、大功率化合物半导体电子器件研究”课题的一部分，目标是研制工作频率在 C/X 频段内，输出功率大于 1 W，增益大于 10 dB 的 InGaP/GaAs HBT 功放。C 波段是军民两用频段，如无线局域网（WLAN）工作频段为 5 GHz，卫星通信地面站上行发射频率为 5.9—6.4 GHz；而 X 波段则是军用雷达的主要工作频段<sup>[106]</sup>。

目前国内在 HBT 功放的研究领域与国外差距较大，国外的 HBT Foundry 厂商都已经可以提供稳定可靠的工艺流片，频率覆盖 L 波段、X 波段和 Ku 频段，广泛应用于手机、无线基站、WLAN 等民用通信设备和军用雷达、电子战设备中。国外的集成电路技术成熟，西方国家在大力发展 MMIC 电路的同时却对我们实行严格的禁运；同时，中国具有巨大的无线通信市场，需要拥有自己的关键电路的知识产权；因此，自主研发 HBT 功率器件和电路不仅具有重要的国防意义，还具有巨大的市场应用前景。

#### 1.5 本论文的主要内容

作者自 2003 年 9 月以来，在导师吴德馨院士和刘新宇研究员的指导下，在 HBT 组成员和实验室全体人员的大力协助下，开展了 InGaP/GaAs HBT 功率器件和电路的研究，主要是优化功率 HBT 的材料结构和器件结构，研究不同镇流方式

和器件结构对 HBT 功率管的影响；开展功率 HBT 关键工艺实验，完善功率 HBT 的工艺流程，提高成品率，在中国科学院微电子研究所化合物工艺线上研制出性能良好的 HBT 高频功率器件；对研制的 InGaP/GaAs HBT 功率管开展封装测试和内匹配功率合成工作；并建立无源元件的器件模型库，为 HBT 功率放大器单片电路的研制奠定基础。本论文的主要内容包括：

第一章 介绍了 HBT 功率放大器的研制背景，InGaP/GaAs HBT 功率器件的选择依据以及国内外研究现状，本论文的选题目的和意义。

第二章 介绍了 HBT 的工作原理，包括 InGaP/GaAs HBT 的基极电流组分，热效应、电流增益崩塌的机理和抑制方法；介绍 VBIC 模型，提出 HBT VBIC 的简化建模方法，建立 HBT VBIC 模型，并结合模型对 HBT 性能进行分析。

第三章 研究了 InGaP/GaAs HBT 材料结构和器件结构参数对功率 HBT 的高频性能和热稳定的影响，优化材料结构和热设计，提出并分析了热分流结构和 Cascode 结构的功率 HBT，给出适合高频功率应用的 HBT 结构设计。

第四章 设计并制作了 MMIC 用无源元件，包括不同结构参数的矩形螺旋电感、方形 MIM 电容和 NiCr 薄膜电阻，给出 MMIC 中无源元件的简化模型，提取模型参数并建立多项式拟合公式，分析了结构参数对螺旋电感性能的影响。

第五章 开展了功率 HBT 的关键工艺研究，开发功率 HBT 的工艺流程，并设计 PCM 图形加强工艺过程监控，保证成品率和可靠性，完成 InGaP/GaAs HBT 功率器件和电路的流片。

第六章 对研制的功率 HBT 开展了在片测试、封装测试和载体测试工作，测试 HBT 功率管的直流性能和高频性能，并搭建 Load Pull 功率测试系统，对研制的 HBT 功率器件和电路进行功率测试。

第七章 介绍了内匹配功率合成技术，提出内匹配功率合成放大器电路的设计流程，并设计优化和电磁场（EM）仿真验证，研制出两路内匹配功率合成放大器，使用夹具测试分析放大器的性能。

第八章 结论。



## 第二章 功率 HBT 的器件原理及 VBIC 模型研究

本章介绍了 InGaP/GaAs HBT 的工作原理,重点研究了与高频功率应用相关的电流增益下降和电流增益崩塌的机理,开展电流增益崩塌抑制方法的研究;介绍了 HBT VBIC 模型,开展 HBT VBIC 建模研究,结合模型分析功率 HBT 的热特性和高频特性。

### 2.1 HBT 的工作原理

早在 1948 年肖克莱 (Shockley) 就提出了宽带隙发射极原理<sup>[107]</sup>, 1957 年又由克莱默 (Kroemer) 详细地介绍了宽带隙发射区的理论<sup>[108]</sup>, 这是异质结双极晶体管 (HBT) 的早期理论探讨。HBT 是采用宽禁带的半导体材料作为发射极<sup>[109,110]</sup>, 发射极-基极 (BE) 异质结的存在使得 HBT 克服了同质结双极晶体管 (BJT) 中基极电阻与发射极注入效率之间的矛盾, 可以提高 HBT 中基区掺杂浓度, 降低发射区掺杂浓度, 同时有效地抑制基区空穴的反向注入, 维持很高的发射极注入效率, 有利于降低基极电阻, 减小发射极-基极的结电容, 提高 HBT 的工作频率, 改善 HBT 的噪声系数等器件性能。

#### 2.1.1 HBT 的基本工作原理

图 2.1 是突变发射结 npn HBT 在热平衡和放大工作状态 (发射结加正偏压, 集电结加反偏压) 时的能带图<sup>[109]</sup>。从能带图中可以看到, HBT 在两种禁带宽度不同的半导体材料界面处存在能带不连续:  $\Delta E_C$ 、 $\Delta E_V$ , 当发射结加正偏压时, 由于由发射区向基区注入电子所要克服的势垒高度, 比由基区向发射区注入空穴所要克服的势垒高度要小得多, 因此有效地提高了发射极的注入效率, 这是 HBT 的最大特点。下面分别简要分析  $\Delta E_C$ ,  $\Delta E_V$  对电流运输的影响<sup>[111]</sup>:

##### 1) $\Delta E_V$ 对电流运输的影响

对于同质结双极晶体管和突变发射结 HBT, 发射结注入效率分别由式 (2-1)

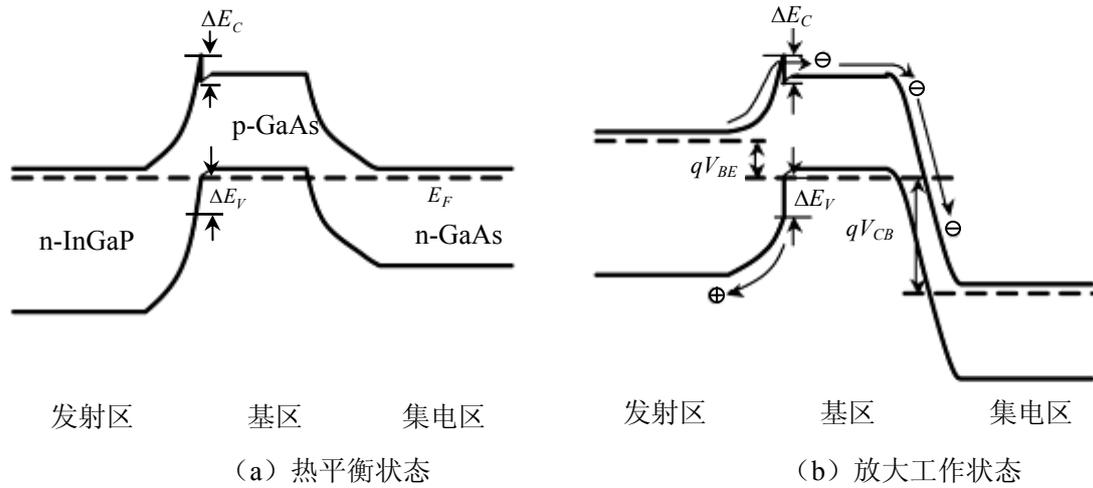


图 2.1 突变发射结 npn HBT 在热平衡状态和放大工作状态时的能带图

和式 (2-2) 给出：

$$\frac{I_C}{I_{Bp}} = \frac{D_{nB} X_E N_E}{D_{pB} X_B N_B} \quad (2-1)$$

$$\frac{I_C}{I_{Bp}} = \frac{D_{nB} X_E N_E}{D_{pB} X_B N_B} \exp\left(\frac{\Delta E_V}{kT}\right) \quad (2-2)$$

式中  $I_C$  为集电极电流； $I_{Bp}$  为基区空穴的反向注入电流； $D_{nB}$ 、 $D_{pE}$  分别为基区少子（电子）、发射区少子（空穴）的扩散系数； $X_{E(B)}$ 、 $N_{E(B)}$  分别为发射区（基区）宽度和掺杂浓度； $k$  为玻尔兹曼常数； $T$  为热力学温度； $\Delta E_V$  为突变发射结 HBT 的价带不连续的值。突变发射结异质结双极晶体管，由于价带不连续  $\Delta E_V$  的存在，阻碍了基区空穴向发射区的反向注入， $I_{Bp}$  减小； $\Delta E_V$  越大，对空穴阻碍作用越大， $I_{Bp}$  越小，使得器件在获得高注入效率的同时，可以发射区轻掺杂、基区重掺杂，器件频率特性改善，避免了 BJT 同时获得高电流增益和高频率特性的矛盾。此外，基区重掺杂还使得 HBT 中的基区宽变效应和发射极电流集边效应减弱、厄利（Early）电压增大。

## 2) $\Delta E_C$ 对电流运输的影响

对于突变发射结 HBT，由发射区注入基区的电子以热电子发射的方式通过发射结，然后以扩散的方式通过基区（因复合而损失一部分），最后被集电区的反向强电场所收集，如图 2.1 (b) 所示。Grinberg 和 Luryi 提出了热电子发射—扩散模型<sup>[93]</sup>，并给出了以下关系式：

$$\int_{c1}^{c2} \frac{J_n}{\mu_n n} dz = qV_a - \Delta E_c + kT \ln\left(\frac{n_+ N_c^E}{n_- N_c^B}\right) \quad (2-3)$$

其中,  $J_n$  为穿过 BE 结的电子电流密度,  $V_a$  为外加偏压,  $N_c^E$  和  $N_c^B$  分别为发射区和基区靠近能带不连续处的导带态密度。由式 (2-3) 可知, 导带尖峰  $\Delta E_c$  的存在使  $J_n$  减小, 对 HBT 的放大特性起了消极作用, 因此  $\Delta E_c$  越小越好。

表 2-1 给出了三种常用 GaAs HBT 的发射结能带偏移量<sup>[109,113,114]</sup>, 在这三种材料中, 有序的 InGaP/GaAs HBT 的  $\Delta E_V$  最大, 在相同条件下注入效率最大,  $\Delta E_c$  最小, 对电子的阻挡作用最小。

表 2-1 三种常用 GaAs HBT 异质结的能带偏移

能带偏移	Al <sub>0.3</sub> Ga <sub>0.7</sub> As/GaAs	In <sub>0.49</sub> Ga <sub>0.51</sub> P/GaAs (无序)	In <sub>0.49</sub> Ga <sub>0.51</sub> P/GaAs (有序)
$\Delta E_g$ (eV)	0.37	0.46	0.43
$\Delta E_V$ (eV)	0.13	0.24	0.40
$\Delta E_c$ (eV)	0.24	0.22	0.03

### 2.1.2 偏移电压和膝点电压

图 2.2 所示为共发射极 HBT 的典型 IV 测试曲线, 如图中标识, 偏移电压 ( $V_{offset}$ ) 定义为  $I_C=0$  时对应的  $V_{CE}$  电压; 膝点电压 ( $V_{knee}$ ) 定义为集电极电流达到最大值时对应的  $V_{CE}$  电压。降低这两个电压参数, 有利于减小器件的功耗, 提高效率。

#### 1. 偏移电压 $V_{offset}$

偏移电压与器件的结构和工艺有关。

从结构上讲, DHBT 由于发射结和集电结的开启电压相近, 可以降低偏移电压到几乎为零, 但即使发射区和集电区采用完全相同的材料, 对应的偏移电压也不等于零<sup>[115]</sup>。偏移电压的表达式如下<sup>[109]</sup>

$$V_{offset} = \frac{\eta_{BC} kT}{q} \ln\left(\frac{I_{CS}}{I_{ES}}\right) - \frac{\eta_{BC} kT}{q} \ln(\alpha_F) + \frac{\eta_{BC}}{\eta_{BE}} I_B R_E + \left(1 - \frac{\eta_{BC}}{\eta_{BE}}\right) (V_{BE} - I_B R_B) \quad (2-4)$$

式中,  $\alpha_F$  为正向电流转移率;  $\eta_{BE}$ 、 $\eta_{BC}$  分别为发射极、集电极电流的理想因子;  $I_{CS}$ 、

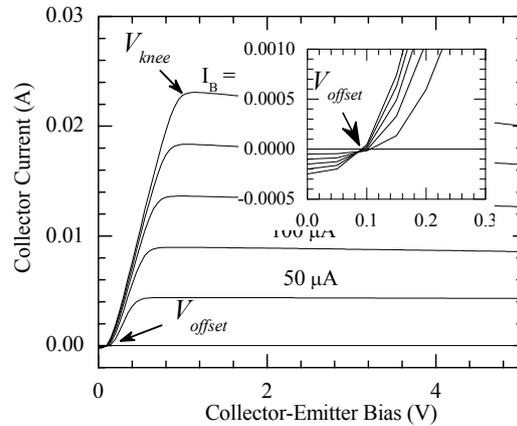


图 2.2 HBT 的典型 IV 曲线

$I_{ES}$  分别为集电极二极管反向饱和电流和发射极二极管反向饱和电流； $R_E$ 、 $R_B$  分别为发射极、基极电阻。可见，偏移电压与外延材料、器件结构以及制作工艺都有关系，是一个比较复杂的物理量。

## 2. 膝点电压 $V_{knee}$

膝点电压  $V_{knee}$  是指集电极电流达到饱和时的集电极-发射极电压，如图 2.2 中所示。膝点电压的表达式为

$$V_{knee} = \frac{\eta_{BE} kT}{q} \ln \left[ \frac{I_E - \alpha_R I_C}{I_{ES} (1 - \alpha_F \alpha_R)} \right] - \frac{\eta_{BC} kT}{q} \ln \left[ \frac{\alpha_F I_E - I_C}{I_{CS} (1 - \alpha_F \alpha_R)} \right] + I_E R_E + I_C R_C \quad (2-5)$$

式中， $\alpha_R$  为反向电流转移率。由式 (2-5) 可知，减小  $R_E$ 、 $R_C$  可以减小  $V_{knee}$ ，减小  $V_{offset}$  也可以减小  $V_{knee}$ 。在实际制作中，通过优化集电极金属和其合金条件减小  $R_C$  以减小  $V_{knee}$ 。

$V_{knee}$  是 HBT 器件中一个重要的器件参数，它与器件输出功率的关系式如公式 (2-6) 所示

$$P_{out} \Big|_{max} = \frac{(BV_{CEO} - V_{knee}) \times J_{max} \times S_E}{8} \quad (2-6)$$

式中， $P_{out} \Big|_{max}$  为器件的最大输出功率， $BV_{CEO}$  为基极开路时集电极与发射极间的击穿电压， $J_{max}$  一般对应发生 Kirk 效应时的电流密度  $J_{kirk}$ ， $S_E$  为发射极面积。由公式 (2-6) 可知，降低  $V_{knee}$  有利于提高器件的最大输出功率  $P_{out} \Big|_{max}$ ，提高效率。降低  $V_{knee}$  对低电压工作的移动设备中应用尤其重要，因此，在功率器件的设计和制作过程中，应该尽可能减小器件的膝点电压以提高器件的性能。

## 3. 合金对 $V_{offset}$ 和 $V_{knee}$ 的影响

HBT 的基区外延层很薄，掺杂浓度很高，且自对准 HBT 工艺中基极金属厚度通常比较薄，厚度为  $800 \sim 1600 \text{ \AA}$  之间，在集电极金属合金工艺过程中，如果合金温度过高，或者合金时间过长，不仅容易使得合金金属表面出现大的合金点颗粒，造成金属表面形貌变差，而且非常容易使得基极金属向基区扩散，甚至到达集电区表面，在基极和集电极之间形成一个肖特基二极管<sup>[109,116]</sup>，带来器

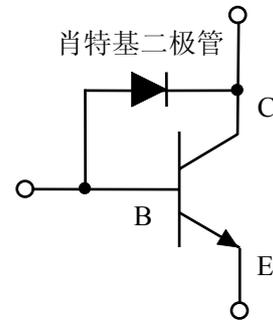


图 2.3 肖特基箝位 HBT 示意图

件性能的恶化, 同时带来长期可靠性的问题, 如图 2.3 所示, HBT 的 BC 结被肖特基箝位。由于 BC 结上并联了一个肖特基二极管, 肖特基二极管的开启电压要小于 BE 二极管的开启电压, 因此 HBT 的 BC 结开启电压由正常时的 0.9 V 下降为肖特基箝位时的 0.6 V, 使得  $I_{CS}$  电流增加, 带来  $V_{offset}$  和  $V_{knee}$  电压的增加, 功率器件的功率性能降低,  $V_{offset}$  由约 0.1 V (见图 2.2) 增加为约 0.45 V, 如图 2.4 所示。

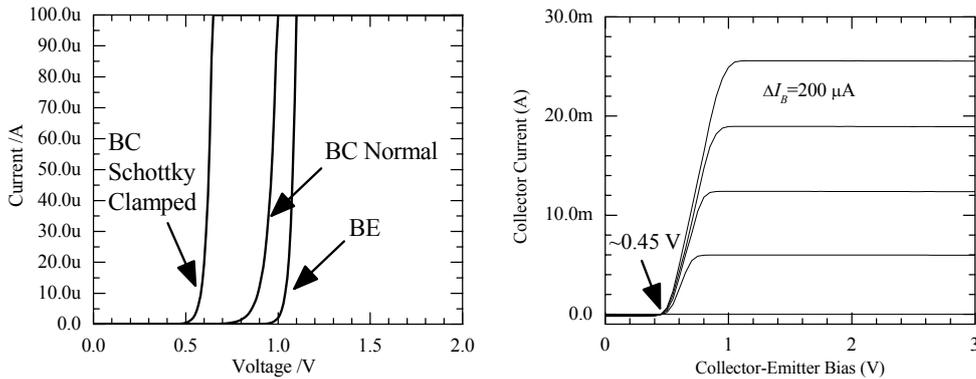


图 2.4 肖特基箝位 HBT 的 BE、BC 和 DC 的 I-V 曲线图

### 2.1.3 基极电流

直流电流增益 $\beta$ 是表征双极晶体管性能最重要的参数之一, 是指集电极电流  $I_C$  和基极电流  $I_B$  的比值。当 BE 结电压正偏时, 两侧费米能级的偏差使得在发射区和基区中产生电流, 基区的空穴反向注入到发射区, 即形成基区反向注入电流  $I_{Bp}$ , 为了使晶体管正常工作, 空穴的数量与正向注入到基区的电子相比要少很多。如果基区中没有电场, 这些电子以扩散的形式通过基区, 一小部分电子在基区被复合, 大部分的电子到达集电结, 被电压反偏的集电结强电场收集形成集电极电流。对于发射区注入的电子, 要么被集电结电场收集形成集电极电流, 要么在基区被

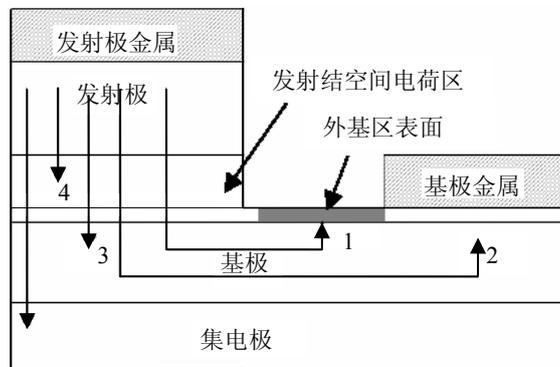


图 2.5 HBT 基区中四个主要复合电流的示意图

复合形成基极复合电流。根据电子复合的位置，基区复合电流被分为四类，如图 2.5 所示<sup>[109]</sup>，分别为：1) 外基区表面复合电流  $I_{B,surf}$ ；2) 基区接触界面复合电流  $I_{B,cont}$ ；3) 基区体复合电流  $I_{B,bulk}$ ；4) 发射结空间电荷复合电流  $I_{B,scr}$ 。基极电流  $I_B$  为这四种复合电流和基区反向注入电流  $I_{Bp}$  的总和

$$I_B = I_{Bp} + I_{B,surf} + I_{B,cont} + I_{B,bulk} + I_{B,scr} \quad (2-7)$$

表 2-2 总结了这五种基区电流成份的特性，根据基极电流的理想因子，分析各电流成份的比例，对功率器件的材料优化、结构设计和器件性能的改善有着重要的指导意义。

表 2-2 各基区电流成份的特性

电流成分	理想因子	正比于	在器件中的重要性
$I_{B,surf}$	1	周长	小尺寸
$I_{B,con}$	1	周长	自对准、已钝化的小尺寸器件
$I_{B,bulk}$	1	面积	重掺杂基区
$I_{B,scr}$	2	面积	小电流，缺陷多，缓变发射结
$I_{Bp}$	1	面积	高温，突变发射结

### 2.1.4 高频特性

#### 1. 截止频率 $f_T$

截止频率  $f_T$  和最高振荡频率  $f_{max}$  是衡量器件高频性能的两个重要参数。截止频率  $f_T$  是指器件的正向电流增益  $h_{21}$  为 1 时对应的频率。晶体管的截止频率  $f_T$  与电流通过晶体管的渡越时间有关，HBT 是垂直电流型器件，晶体管的截止频率主要由外延材料结构决定，图 2.6 所示为决定 HBT 高频性能的主要元件的示意图<sup>[109]</sup>，给出发射极—集电极渡越时间的表达式

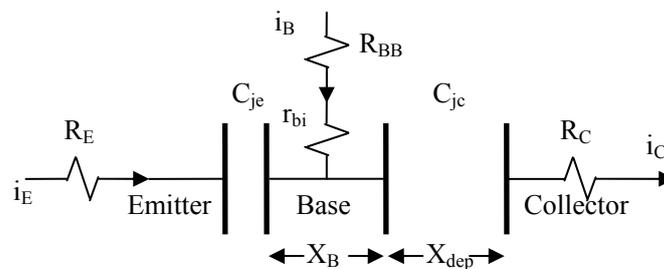


图 2.6 决定 HBT 高频性能的主要元件示意图

$$\begin{aligned}\tau_{ec} &= \frac{1}{2\pi f_T} = \tau_e + \tau_b + \tau_{sc} + \tau_c \\ &= \frac{\eta k T}{q I_C} \cdot (C_{je} + C_{jc}) + \frac{X_B^2}{v \cdot D_{nB}} + \frac{X_{dep}}{2v_{sat}} + (R_E + R_C) \cdot C_{jc}\end{aligned}\quad (2-8)$$

其中,  $\tau_e$ 、 $\tau_b$ 、 $\tau_{sc}$  和  $\tau_c$  分别为发射极-基极结电容充电时间, 基区渡越时间, 集电区耗尽层渡越时间和集电极电容充电时间,  $k$  为玻尔兹曼常数,  $T$  为热力学温度,  $C_{je}$  和  $C_{jc}$  分别指 BE 结和 BC 结的结电容,  $X_B$  为基区宽度,  $X_{dep}$  为集电极耗尽区厚度,  $R_E$ 、 $R_C$  分别为发射极、集电极电阻。在总的电子渡越时间中,  $\tau_{sc}$  所占的比例最大, 尤其在电流较小情况下。如高速电路应用中, 为了获得高的  $f_T$  往往采用较高掺杂且比较薄的集电极材料, 在同样的直流偏置 ( $V_{CE}$ ,  $J_C$ ) 下, 集电极耗尽层更薄, 电子渡越时间更短, 获得更高的  $f_T$ ; 而在功率应用中, 为了提高击穿电压, 通常集电区掺杂较低且较厚,  $f_T$  不是主要考虑参数, 功率 HBT 的高频参数主要是  $f_{max}$ 。

## 2. 最大振荡频率 $f_{max}$

最大振荡频率  $f_{max}$  是指器件的功率增益下降为 1 时对应的频率, 是衡量功率器件性能的重要参数之一。在较低频率下, HBT 的稳定系数  $k < 1$ , 此时 HBT 器件功率增益用 MSG (Maximum Stable Gain) 来表示

$$MSG = \left| \frac{S_{21}}{S_{11}} \right| \approx \frac{1}{R_E C_{jc} \omega} \quad (2-9)$$

随频率的升高, 器件的稳定因子增大, 当  $k > 1$  时, 器件功率增益表示为最大可用功率增益 MAG (Maximum Available Gain)

$$MAG = \left| \frac{S_{21}}{S_{12}} \right| \left( k - \sqrt{k^2 - 1} \right) \approx \frac{\omega_t}{4r_b C_{jc} \omega^2} \quad (2-10)$$

当  $MAG = 1$  时, 对应的频率为最大振荡频率  $f_{max}$

$$f_{max} = \sqrt{\frac{f_T}{8\pi r_b C_{jc}}} \quad (2-11)$$

可见,  $f_{max}$  不仅与  $f_T$  有关, 而且与晶体管的基极电阻  $r_b$  和集电结耗尽层电容  $C_{jc}$  有关, 因此, 提高 HBT 功率管的  $f_{max}$  就需要降低基极电阻和减小集电结电容。

## 2.2 InGaP/GaAs HBT 电流增益下降的机理

当 HBT 的集电极电流  $I_C$  较大时, 基极电流将不只是前面介绍的五个组成部分, 会有额外的电流途径, 且随  $I_C$  增大而快速增加, 导致电流增益下降, 甚至使得器件无法正常工作<sup>[109]</sup>。导致 HBT 电流增益下降的主要因素有: Kirk 效应、自热效应、发射极电流集边效应等。

### 2.2.1 Kirk 效应

Kirk 效应的发生是由于当集电极电流超过一定阈值时, 随电流而注入集电区的少数载流子浓度超过了集电区的掺杂浓度, 使得基区向集电区扩展, 基区厚度增加, 载流子渡越时间增加, 导致电流增益的下降<sup>[109]</sup>。图 2.7 所示为 Kirk 效应发生前后 BC 结空间电荷分布和电场分布变化图。

当集电极电流  $I_C$  很小时, 注入电子浓度  $n_C$  很小, 此时  $n_C \ll N_C$ ,  $N_C - n_C \approx N_C$ , 电场在  $x=0$  处达到最大, 在  $x=X_{depC}$  处最小, 空间电荷和电场分布如图 2.7 (a) 所示; 随着  $I_C$  增加,  $n_C$  增大,  $X_{depC}$  随着  $n_C$  的增大而增大, 当  $V_{CB}$  维持不变时, 空间电荷区电荷总量 ( $\epsilon(0)X_{depC}$ ) 不变,  $X_{depC}$  增大意味着  $\epsilon(0)$  减小, 空间电荷区向  $X_C$  方向移动; 当  $X_{depC}=X_C$  时, 由于亚集电区的掺杂浓度很高, 继续增大  $I_C$ ,  $X_{depC}$  向亚集电区展宽很小, 为了保持空间电荷区电荷总量不变,  $\epsilon(X_C)$  增大, 空间电荷和电场分布如图 2.7 (b) 所示; 继续增大  $I_C$  至  $n_C=N_C$  时, 集电区完全耗尽, 空间电荷区的净电荷为 0, 空间电荷区的场强各处均等于  $(V_{CB} + \phi_{CB}) / X_C$ , 如图 2.7 (c) 所示; 继续增加  $I_C$ , 使得  $n_C > N_C$ , 空间电荷区的净电荷为电子, 电场强度斜率变为负数, 基区一侧电场强度小于集电区一侧电场强度, 如图 2.7 (d) 所示; 当  $I_C$  继续增加, 基区一侧的电场强度减小至零, 此时基区空穴注入不再受电场的影响, 基区扩展进入集电区, 有效基区宽度增加, 发生 Kirk 效应, 空间电荷和电场分布如图 2.7 (e) 所示。Kirk 效应使得载流子在基区的渡越时间增加, 器件的高频性能变差; 同时, 基区变宽使得电子在基区与空穴复合的机会增加, 基区复合电流增大, 电流增益下降。

由以上分析可知, 集电区的掺杂浓度  $N_C$  越高, 发生 Kirk 效应的电流密度越大, 发生 Kirk 效应的电流密度为

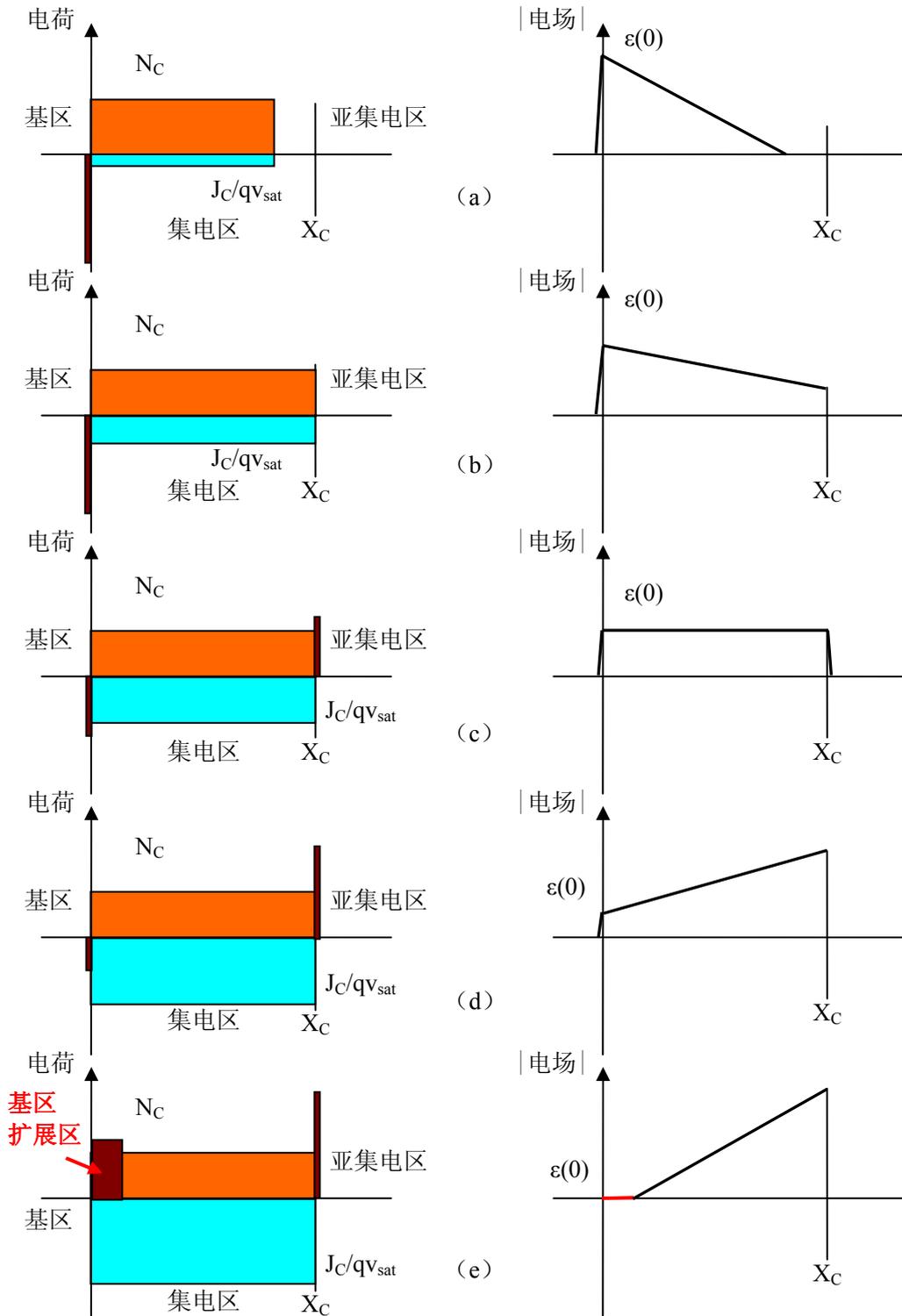


图 2.7 Kirk 效应发生前后 BC 结的空间电荷分布和电场分布示意图

$$J_{Kirk} = \left( 1 + \frac{V_{CB} + \phi_{CB}}{V_2 + \phi_{CB}} \right) qN_C v_{sat} \quad (2-12)$$

其中

$$V_2 = \frac{qN_C X_C^2}{2\varepsilon_s \varepsilon_0} - \phi_{CB} \quad (2-13)$$

为了避免 Kirk 效应带来的不良影响,通常将  $J_{Kirk}$  设定为允许的最大电流密度,设计功率 HBT 的外延材料结构时<sup>[118]</sup>,可以增加  $N_C$  以增大  $J_{Kirk}$ ,但是  $N_C$  的增大会使得击穿电压的降低,因此,集电区外延层的参数设计需要综合考虑 HBT 的性能,折中设计。

### 2.2.2 自热效应

自热效应是指由于晶体管自身功率耗散而使得温度升高,器件性能恶化,自热效应在 GaAs 功率 HBT 中十分显著。热导率是衡量材料散热能力的主要参数,它是温度的函数,Si、GaAs 的热导率  $\kappa$  分别为<sup>[118]</sup>

$$\text{Si} \quad \kappa(T)=320/(T-80) \quad (2-14)$$

$$\text{半绝缘 GaAs} \quad \kappa(T)=0.76-0.001T \quad (2-15)$$

$$\text{n 型 GaAs} \quad \kappa(T)=1/(9.1743T-0.44143) \quad (2-16)$$

可见, GaAs 的热导率远低于 Si 的热导率,而且 HBT 工作时电流密度通常大于  $10^4 \text{ A/cm}^2$ ,产生的热量无法及时散发出去,导致 HBT 结温升高,由式 (2-16) 可知,温度升高又使得热导率下降,结温进一步升高,因此,热问题成为限制 GaAs 功率应用和可靠性的最大问题。

温度升高对器件性能的影响主要有:一、电流增益下降,温度的升高使得反向注入电流  $I_{Bp}$  增大,并成为基极电流的主要部分,有序生长的 InGaP/GaAs 的  $\Delta E_V$  最大,而 AlGaAs/GaAs 最小,因此有序生长的 InGaP/GaAs 的直流增益温度稳定性最好,AlGaAs/GaAs 的最差,无序生长 InGaP/GaAs 的居于两者之间。二、结温的升高使得电子饱和速率下降,由公式 (2-12) 可知,  $J_{Kirk}$  与  $v_{sat}$  成正比,随着结温升高,发生 Kirk 效应的电流下降。

### 2.2.3 发射极电流集边效应

由于基区外延层电阻的存在,在基极电流横向流向发射区的路径上存在电势差,使得  $V_{BE}$  由发射极边缘向中间递减,造成了发射极电流分布不均匀,边缘的电流密度大于中间的电流密度,称为发射极电流集边效应。HBT 由于克服了注入效

率与材料掺杂之间的矛盾，允许基区重掺杂，基区薄层电阻很小，通常发射极电流集边效应并不显著；当基区掺杂浓度非常高（大于  $10^{20} \text{ cm}^{-3}$ ），由于基区体复合电流增大，基极电流增大，基区电阻上电压降增大时，发射极电流集边效应增强。发射极电流集边效应明显时，发射极边缘的载流子浓度增大， $I_{B,suf}$  增大，电流增益下降，给出发射极有效宽度  $W_{eff}$  的定义式

$$\frac{W_{eff}}{W_E} = \frac{2 \int_0^{W_E/2} J_E(x) dx}{W_E J_E(0)} = \frac{\sin c \cos c}{c} \quad (2-17)$$

$$c \tan c = \frac{q I_E}{k T X_B} \frac{\rho_B}{4(\beta+1)} \frac{W_E}{L_E} \quad (2-18)$$

可见，发射极的有效宽度与发射极宽长比、基区电阻率、基区厚度有关，减小发射极尺寸、采用适当的基区掺杂和厚度可以减弱发射极电流集边效应<sup>[119]</sup>。

自热效应和 Kirk 效应是造成电流增益下降的主要原因：通过改善器件的散热，如背面减薄、通孔接地、热分流等工艺和采用有序生长的 InGaP/GaAs 可以减小自热效应的影响；适当地增加集电区掺杂浓度可以增大  $J_{Kirk}$ 。另外，通过减小发射极宽度和合理设计外延材料结构参数可以减小发射极电流集边效应的影响。

### 2.3 InGaP/GaAs HBT 电流增益崩塌的机理及抑制方式

图 2.8 所示为我们研制的 10 指 InGaP/GaAs HBT 的直流 IV 测试曲线（没有采用任何镇流措施）。可见其直流 IV 特性分为两个区域，在  $V_{CE}$  电压较小时， $I_C$  随  $V_{CE}$  增加而逐渐降低，呈负微分电阻（NDR）现象（图 2.10 中区域 I）；继续增加  $V_{CE}$  至某一点时（图 2.10 中分界虚线）， $I_C$  突然急剧下降（图 2.10 中区域 II），这种现象称为电流增益崩塌（Collapse of current gain）。电流增益崩塌发生在高功率区，是限制功率 HBT 输出功率的关键因素<sup>[120-122]</sup>。

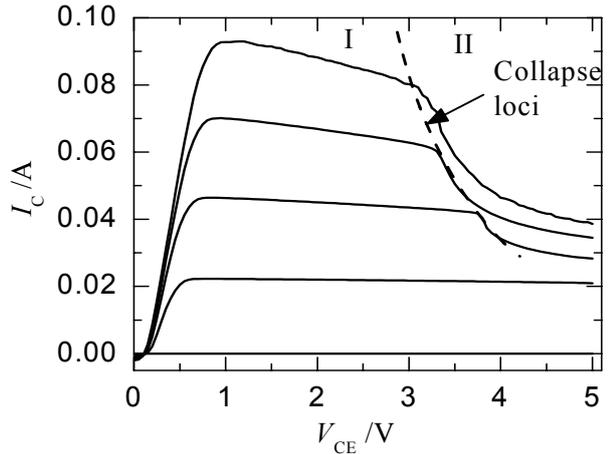


图 2.8 多指 HBT 的直流 IV 特性

### 2.3.1 电流增益崩塌的发生机理

为提高输出功率，功率管通常采取多指并联拓扑结构，由于 GaAs 的热阻较高，各指之间相互热耦合，使得中间指的温度高于边缘指的温度，如图 2.9 所示温度分布<sup>[123]</sup>，随着并联晶体管数目的增加，热互耦增强，中间指温度比边缘指温度更高。

发射极的开启电压与结温度成反比， $I_C$  与结温度和开启电压的关系由下面的热电反馈方程给出

$$I_C = I_{CO} \cdot \exp\left\{\frac{q}{\eta k T_A} \cdot [V_{BEj} - \Phi \cdot (T - T_A)]\right\} \quad (2-19)$$

其中， $I_{CO}$  为集电极饱和电流； $\eta$  为集电极电流的理想因子； $V_{BEj}$  为发射结偏置电压； $T_A$  为环境温度； $T$  为实际的结温度； $\Phi$  为热电反馈系数，反映开启电压随结温度变化的大小。从公式 (2-19) 可知，当结温度超过环境温度时，结温度高的单管对应的  $V_{BEj}$  较小；由于  $V_{BE}$  电压相同，结温高的单管的集电极电流更大，产生更多的热量，使得结温度进一步增加，形成一个热电正反馈，最终使得晶体管的电流集中在这个单管上，其他单管中几乎没有电流流过，电流增益急剧下降。对于多指晶体管，电流增益崩塌是自热效应和热互耦共同作用的结果。

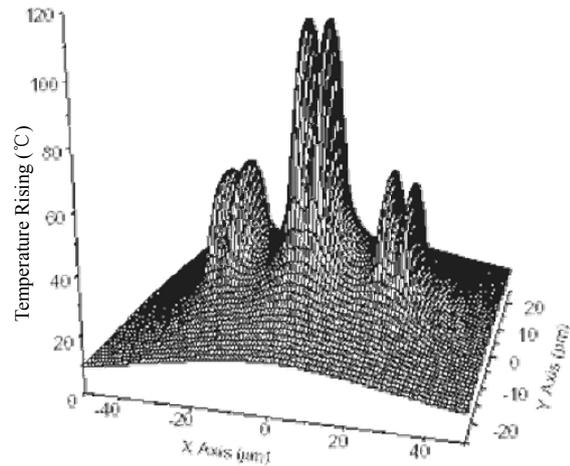


图 2.9 多指 HBT 的温度分布

### 2.3.2 抑制电流增益崩塌的方法

发射结开启电压随温度升高而减小是多管 HBT 发生电流增益崩塌的根本原因，自热和热互耦是发生电流增益崩塌的主要原因。因此，缓解电流增益崩塌可以从改善热阻和改善热互耦等方面入手<sup>[124-127,44-52]</sup>，主要方法有：倒扣焊封装、减薄衬底和背面通孔、热分流（thermal shunt）和热透镜（thermal lens）技术等。

倒扣焊封装技术将芯片正面倒扣在热沉上，使得发射极散热区直接与热沉连接，有效降低了器件的热阻和结温度，但是工艺过程复杂。减薄衬底可以降低器

件热阻<sup>[126]</sup>，在晶体管下方局部减薄至 5  $\mu\text{m}$  左右并结合背面热沉可以进一步降低器件热阻，但是带来工艺步骤的增加和控制困难；背面通孔为发射极热量提供到背面热沉的连接，但不能直接降低结温，需要结合其他工艺技术。

热分流技术是通过厚 Au 空气桥互连各个单管的发射极，改善热阻，尽管热量最终还是通过衬底散发出去，但各单管之间的热阻很小，能够维持均衡的温度分布，从而维持电流的均衡分布，通常要求电镀 Au 厚度大于 20  $\mu\text{m}$  以上才可以有效地抑制电流增益崩塌，对背面工艺增加了工艺难度，但热分流技术与发射极外延电阻层结合的镇流方式可以有效地抑制电流增益崩塌。热透镜技术与热分流技术没有本质区别<sup>[128]</sup>，也是互连各个单管，并形成一个大散热面，再通过背孔与衬底热沉连接。

热设计改进使得 HBT 的功率密度从 3 W/mm 提高到 10 W/mm<sup>[129]</sup>。

除了从热学角度抑制电流增益崩塌外，从电学的角度，添加镇流电阻的方法维持各单管电流的均衡分布，也可以有效地抑制电流增益崩塌的发生。

### 2.3.3 镇流电阻抑制电流增益崩塌

多管并联拓扑的器件，自热和热互耦的影响使得中间单管的开启电压下降，电流增大，镇流电阻可以有效地抑制电流增益崩塌，是常用的镇流方式。加入镇流电阻后，电流越大的单管在镇流电阻上产生的压降越大，发射结上的分压减小，电流减小，结温降低，镇流电阻对单管起到负反馈的作用，最终维持各单管的开启电压和电流基本相等，温度基本相等，抑制了电流增益崩塌的发生<sup>[36-43]</sup>。图 2.10

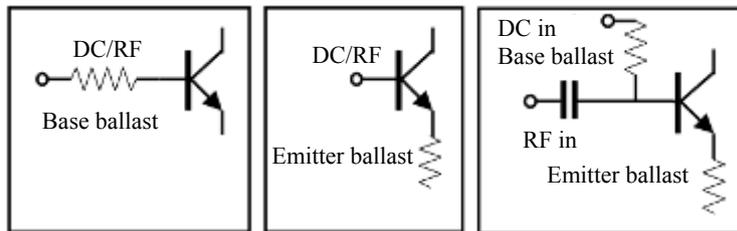


图 2.10 HBT 发射极电阻和基极电阻镇流方式示意图

所示为常用的电阻镇流方式示意图。

#### 1. 发射极镇流

电流增益崩塌发生的集电极电流  $I_{Collapse}$  与发射极镇流电阻  $R_E$  的关系为

$$I_{Collapse} = N \cdot \frac{\eta k T_A}{q} \cdot \frac{1}{\Phi \cdot V_{CE} \cdot R_{th} - R_E} \quad (2-20)$$

式中， $N$  为并联的单管数目， $R_{th}$  为器件的热阻， $R_E$  为发射极镇流电阻。 $R_E$  越大，发生电流增益崩塌时的  $I_{Collapse}$  越大，器件的热稳定性越好。

由于发射极镇流电阻处在集电极电流通路上，带来额外的功率耗散，通常电流较大，发射极镇流电阻上的功耗也很大，造成最大输出功率减小，效率降低，因此发射极镇流电阻  $R_E$  的阻值不能太大，为了使器件在正常工作区中不发生电流增益崩塌，所需的最优化发射极镇流电阻  $R_{E-opt}$  为<sup>[109,130]</sup>

$$R_{E-opt} = R_{th11} \cdot \Phi \cdot BV_{CEO} - 2 \left( \frac{\eta k T_A}{q} \cdot \frac{R_{th11} \cdot \Phi \cdot BV_{CEO}}{I_{max}} \right)^{1/2} \quad (2-21)$$

发射极镇流电阻可以采用发射极串联金属薄膜电阻形式，也可以是发射区外延层电阻的形式。

## 2. 基极镇流

基极镇流电阻不在集电极电流通路上，因此可以兼顾绝对热稳定和良好的大信号性能<sup>[131,42,43]</sup>。由于基极电流远小于集电极电流，基极镇流电阻  $R_B$  可以选择比较大的电阻值，而不会带来明显的功耗，通常  $R_B$  要大于  $\beta R_E$ 。但是，较大的  $R_B$  使得器件的高频性能恶化，通常在基极镇流电阻上并联一个旁路电容，改善高频性能，另外从避免相互干扰和稳定性考虑，将直流通路和高温通路分开偏置。

目前，商用的 HBT 功率管中广泛采用发射极镇流和基极镇流相结合，并添加基极电阻旁路电容，将直流通路和高温通路分开馈电的镇流形式，有效地抑制电流增益崩塌，如图 2.10 中所示。

## 3. 不同镇流方式对 HBT 器件性能的影响

为了比较不同镇流方式对 HBT 器件性能的影响，在没有任何镇流措施的 4 管并联的 HBT (Type A) 的基础上，研制发射极空气桥互连结构的 4 管 HBT (Type

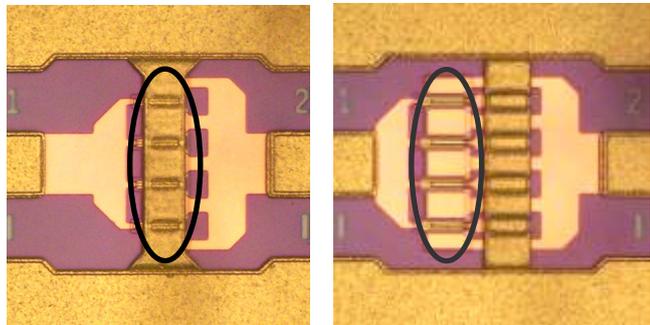


图 2.11 发射极空气桥互连结构 HBT 和发射极镇流电阻结构 HBT 的照片

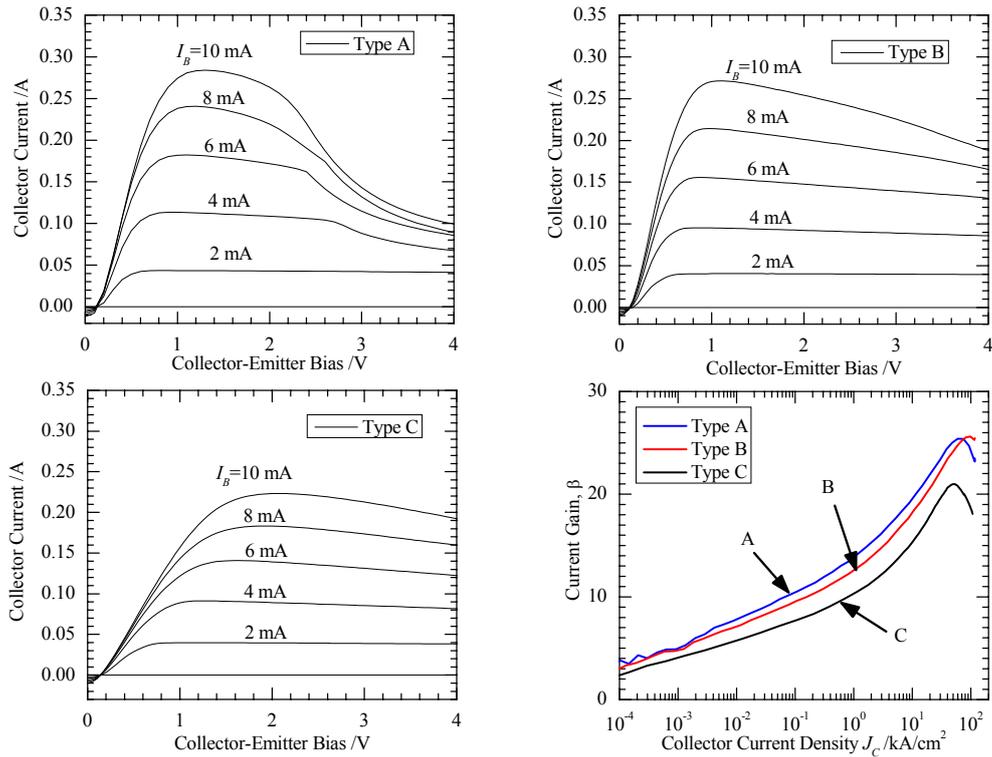


图 2.12 三种结构 HBT 的直流 IV 曲线和电流增益比较图

B) 和发射极电阻镇流结构的 4 管 HBT (Type C), 如图 2.11 所示为发射极空气桥互连结构和发射极镇流电阻结构 HBT 的照片; 发射极镇流电阻结构简单有效, 结合公式 (2-21) 选择发射极镇流电阻为 10 欧姆, 分别测试三种结构的直流和高频特性, 并比较分析。图 2.12 所示为三种结构 HBT 的直流 IV 特性和电流增益比较图, 可见没有任何抑制电流增益崩塌措施的 HBT 在  $V_{CE}$  约 2.2 V 时发生电流增益崩塌现象, 而采用发射极空气桥互连结构和镇流电阻结构的 HBT 均没有发生电流增益崩塌, 但是添加发射极镇流电阻的 HBT 的膝点电压增大到约 1.6 V, 而发射极空气桥互连结构 HBT 的膝点电压没有变化。从直流增益比较图中可见, 发射极空气桥结构 HBT 的直流增益与不加镇流措施 HBT 的增益相同, 但最大增益对应电流密度由  $60 \text{ kA/cm}^2$  增大到  $98 \text{ kA/cm}^2$ , 采用发射极镇流电阻的 HBT 的电流增益由 26 降低至 21, 对应电流密度降低为  $50 \text{ kA/cm}^2$ 。

图 2.13 为发射极空气桥互连和常用爬坡结构 HBT 单管的高频性能比较图,  $V_{CE} = 5 \text{ V}$ ,  $J_C = 22 \text{ kA/cm}^2$ , 可见两种结构 HBT 单管的  $f_T$  相同, 均为 34 GHz, 发射极空气桥互连结构 HBT 的 MSG/MAG 要高出约 1 dB,  $f_{max}$  分别为 60 GHz 和 54 GHz, 发射极空气桥互连结构具有更小的寄生。图 2.14 所示为发射极空气桥互连与镇流

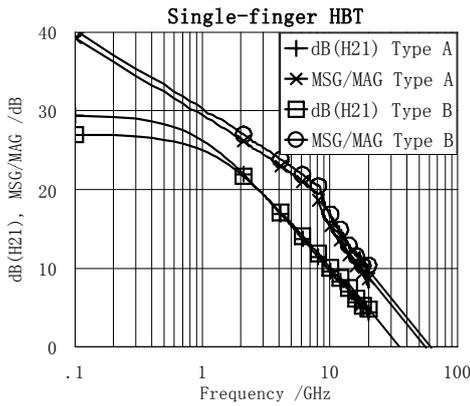


图 2.13 发射极空气桥互连与爬坡结构 HBT 单管的高频性能比较

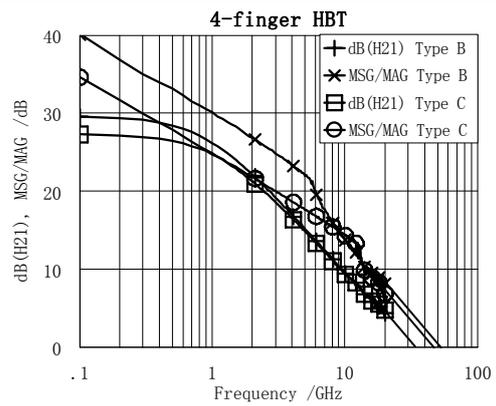


图 2.14 发射极空气桥互连与镇流电阻 4 管 HBT 的高频性能比较

电阻结构 4 管 HBT 的高频性能比较图, 其  $f_T$  与单管相同, 为 34 GHz, 这是因为器件的  $f_T$  主要由 HBT 的外延材料结构决定; 而发射极空气桥互连结构 HBT 的 MSG 要比发射极镇流 HBT 高约 5 dB,  $f_{max}$  分别为 51 GHz 和 45 GHz, 主要是由于空气桥互连结构减少了互连线的寄生, 并提高了稳定性的缘故。

由于发射极空气桥互连结构中的电镀 Au 层只有约 5  $\mu\text{m}$  厚, 还不能称为真正的热分流结构, 但是可以看到其在热稳定性和高频性能上的提高已经发挥明显的作用, 有利于降低器件热阻, 降低器件结温, 具有更大的电流工作密度, 而不影响直流增益, 热稳定良好; 有利于互连寄生减小, 提高高频性能。因此, 增加发射极互连空气桥电镀 Au 层的厚度, 扩大空气桥桥面散热面积, 有助于进一步降低器件热阻; 并结合发射区外延电阻, 将有利于提高热稳定性, 研制出热稳定高性能的 HBT 功率管。

## 2.4 HBT VBIC 模型研究

### 2.4.1 HBT VBIC 模型介绍和 ICCAP 建模方法改进

双极晶体管 SPICE (Simulation Program with Integrated Circuit Emphasis) 模型是基于同质结双极晶体管应用的, 最早使用 Ebers-Moll 模型描述 BJT, 对其工作原理提供直观的物理解释, Gummel-Pool 模型<sup>[132]</sup>进一步考虑了电流增益随集电极电流的变化关系等, 进一步修正了饱和传输电流, 在很长一段时间内成为 BJT 的工业标准模型。然而当初 GP 模型建模时的一些基本假设, 忽略了许多重要特性,

例如寄生晶体管、雪崩倍增效应、自热效应、准饱和效应、集电极电阻调制效应

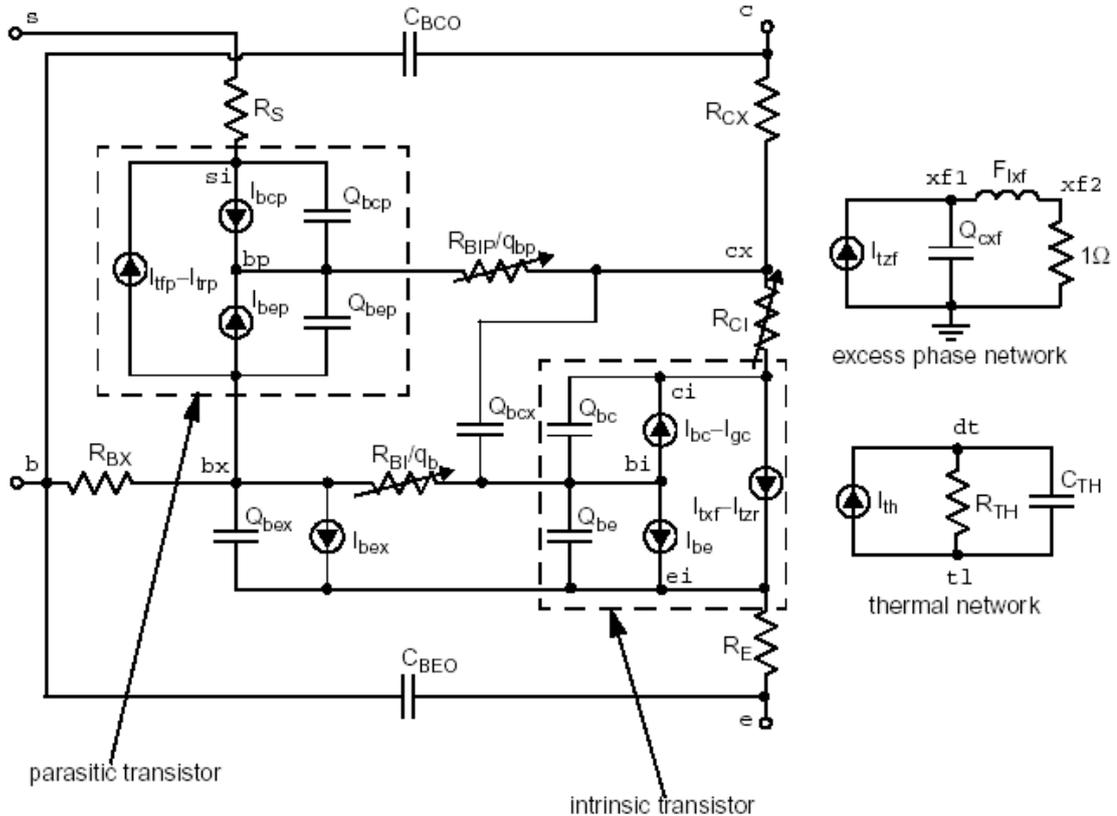


图 2.15 VBIC 模型的等效电路

等。在 1995 年，一个由电脑辅助设计及集成电路产业代表组成的小组合作开发了全新的 BJT 模型以解决这些问题，这个 BJT 模型称之为 Vertical Bipolar Inter-Company (VBIC) 模型<sup>[133]</sup>。图 2.15 所示为 VBIC 模型的等效电路。

一个完整 VBIC 模型十分复杂，共有 86 个参数。然而，对于 InGaP/GaAs HBT，VBIC 模型可以进一步简化<sup>[134]</sup>：

1、对于 InGaP/GaAs HBT 晶体管并不存在寄生 pnp 晶体管，所以与衬底有关的参数如 RBP、RS、IBCP、QBCP 都可以去除。

2、对于 InGaP/GaAs HBT 晶体管，不论直流、交流，BC 结电流都存在内部和外部两种成分。可以通过将 VBIC 模型的衬底端与集电极端相连，利用参数 IBEP、ICCP、QBEP 模拟 BC 结外部电流。

3、由于 RBI 上的直流压降一般很小，流过其上的内部和外部电流并无显著不同，可以将 BE 结外部电流分支去掉或认为它与内部电流并联。

简化后的 VBIC 模型的等效电路如图 2.16 所示。

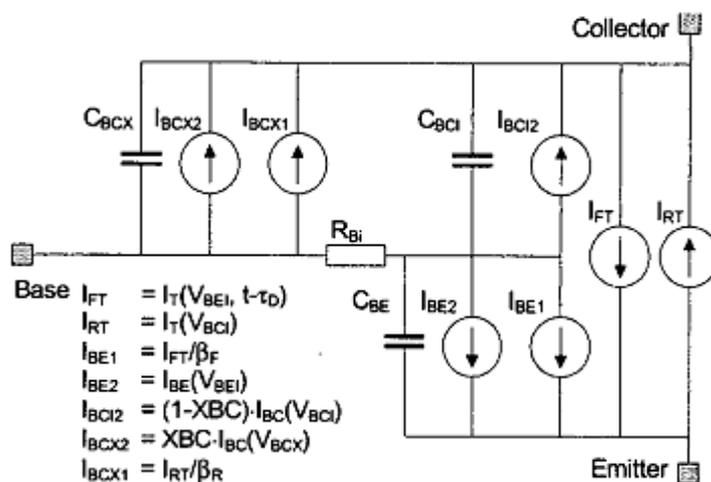


图 2.16 简化 VBIC 模型的等效电路

## 2.4.2 HBT VBIC 建模流程及 HBT 建模

采用 ICCAP 软件进行 HBT VBIC 模型的参数提取，ICCAP 软件中 VBIC 模型的提取流程是针对 Si BJT 开发的<sup>[135]</sup>，并不完全适用于 HBT 器件，ICCAP 软件测试方法都是针对 Si 器件的 B、E、C、S 四个端口加激励进行测量，而 GaAs HBT 中没有衬底漏电，HBT 器件只有 B、E、C 三个端口，且 Cascade 微波探针测试系统使用的是 GSG（地—信号—地）的探针，两侧 Pad，即发射极 E 端口始终是接

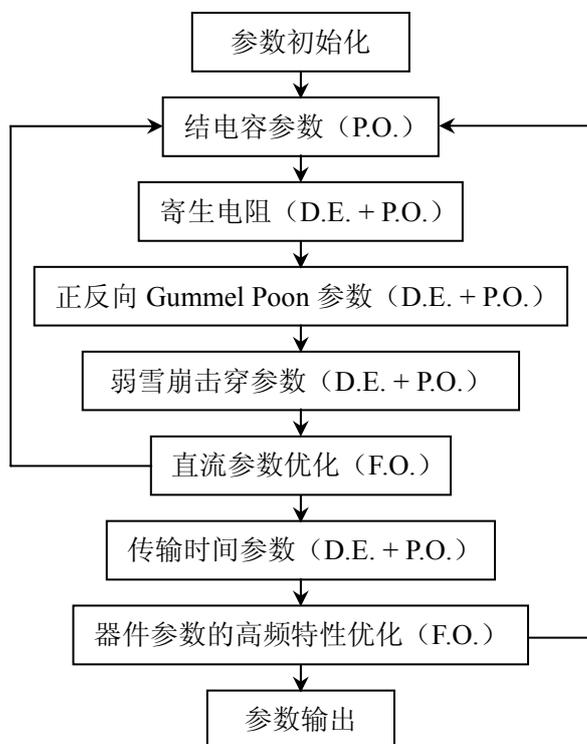


图 2.17 模型参数提取流程（D.E.—直接提取，P.O.—局部优化，F.O.—全局优化）

地的，只有 B、C 端口可以施加激励和测量信号，ICCAP 软件提供的测量方法不能直接应用于 HBT。

由于 HBT 可不考虑衬底的 S 端口，B、C、E 三个端口中始终有一个端口接地，并 HP4142 直流源具有提供两路信号同步的功能，因此将接地的端口设置为 E 端口，设置一个空端口为 S 端口，通过 B、C 两端口施加激励和测量信号完成 ICCAP 建模所需的测量数据。HBT VBIC 模型参数的提取流程如图 2.17 所示。

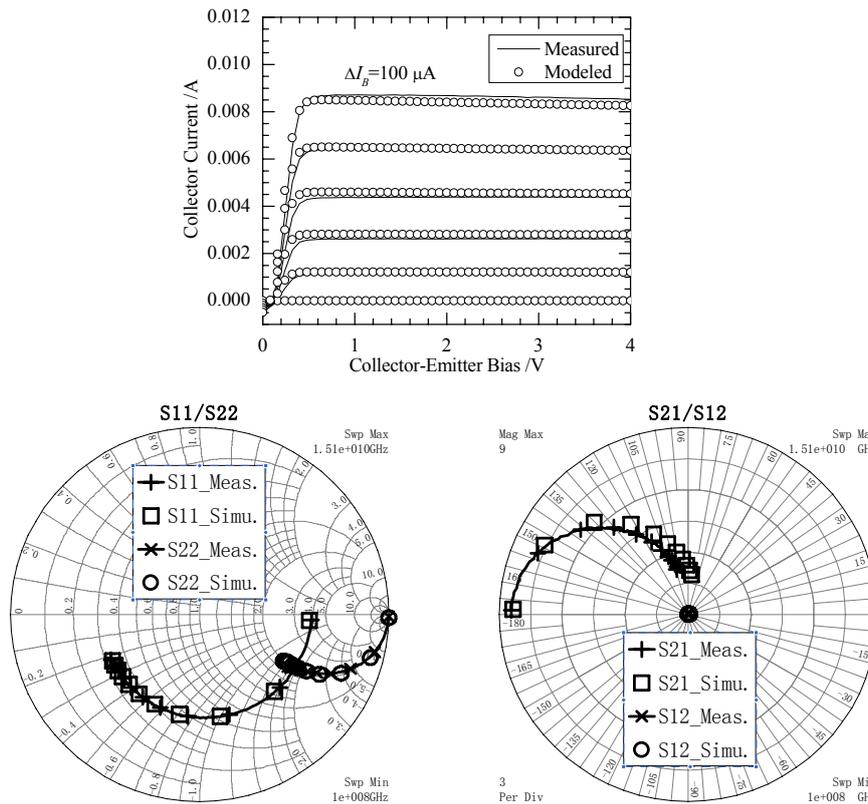


图 2.18 HBT 测试值与 VBIC 模型仿真值的直流和高频性能对比图

按照 HBT VBIC 的提参建模流程，提取 HBT 的 VBIC 模型参数，得到 HBT 的 VBIC 模型，如图 2.18 所示为 HBT 的测试和模型仿真结果的直流和高频特性的对比图，可见测试和模拟结果吻合良好。

### 2.4.3 器件参数对 HBT 性能的影响仿真

使用 ADS 软件，并结合 HBT 的 VBIC 模型，仿真器件中主要参数对 HBT 性能参数的影响。

1. 偏置电压  $V_{CE} = 5$  V，基极偏置电流  $I_B = 0.1 - 0.5$  mA，仿真结果如图 2.19 所示， $V_{offset}$  电压约 0.1 V， $V_{Knee}$  电压约 0.5 V， $f_T$  约 31 GHz， $f_{max}$  约 70 GHz。

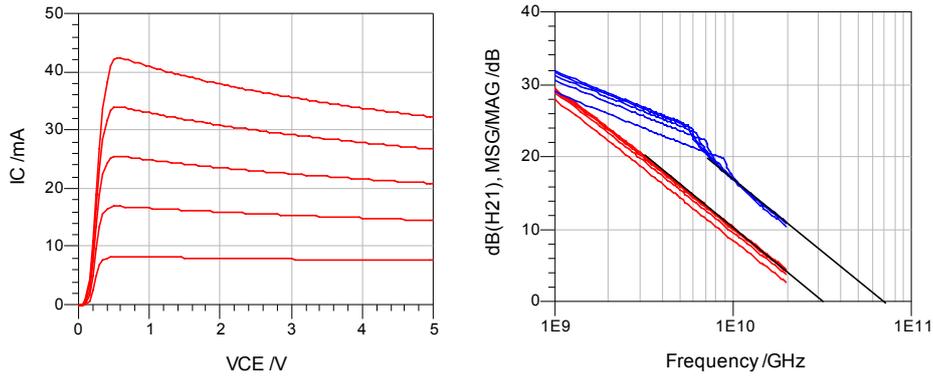


图 2.19 HBT VBIC 模型仿真直流和高频性能 ( $V_{CE}=5\text{ V}$ ,  $I_B=0.1-0.5\text{ mA}$ )

2. 图 2.20 所示为 RCX 增加  $10\ \Omega$  后的仿真性能,  $V_{Knee}$  电压增大到约  $0.9\text{ V}$ ,  $f_T$  和  $f_{max}$  均略有降低, 分别为  $30\text{ GHz}$  和  $65\text{ GHz}$ 。

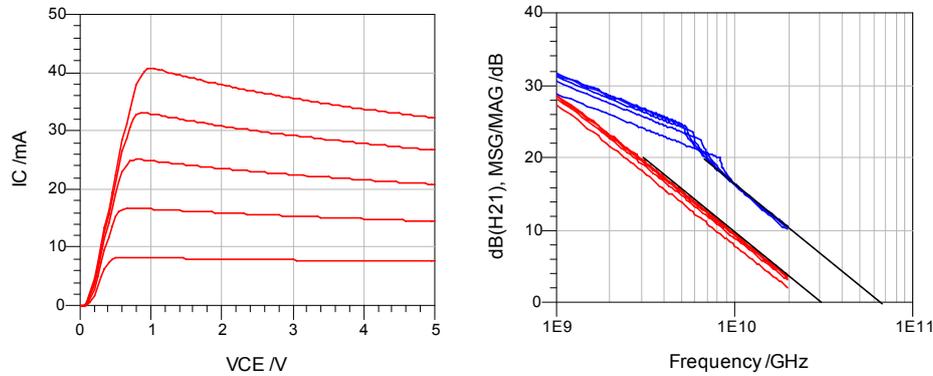


图 2.20 HBT VBIC 模型仿真直流和高频性能 (RCX 增加  $10\ \Omega$ )

3. 图 2.21 所示为 RE 增加  $10\ \Omega$  后的仿真性能,  $V_{Knee}$  电压增大到约  $0.9\text{ V}$ ,  $f_T$  为  $30\text{ GHz}$ , 与增加 RCX 的效果相同, 但  $f_{max}$  比最初值降低至约  $54\text{ GHz}$ , MSG 下降约  $4\text{ dB}$ , 且不稳定区扩大,  $k=1$  对应频率由  $5.6\text{ GHz}$  增大到  $15.5\text{ GHz}$ 。

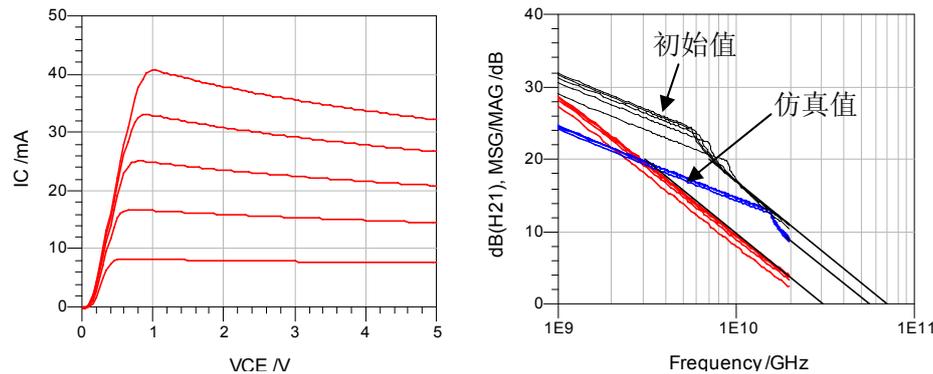


图 2.21 HBT VBIC 模型仿真直流和高频性能 (RE 增加  $10\ \Omega$ )

4. 图 2.22 所示为 RB 增加  $5\ \Omega$  后的仿真性能,  $V_{Knee}$  电压没有变化, 仍为约  $0.5\text{ V}$ ,  $f_T$  与初始值一致, 仍为约  $31\text{ GHz}$ , MSG 没有变化, 但  $f_{max}$  降低至约  $50\text{ GHz}$ , 稳定区增加,  $k=1$  对应频率为  $3.2\text{ GHz}$ 。

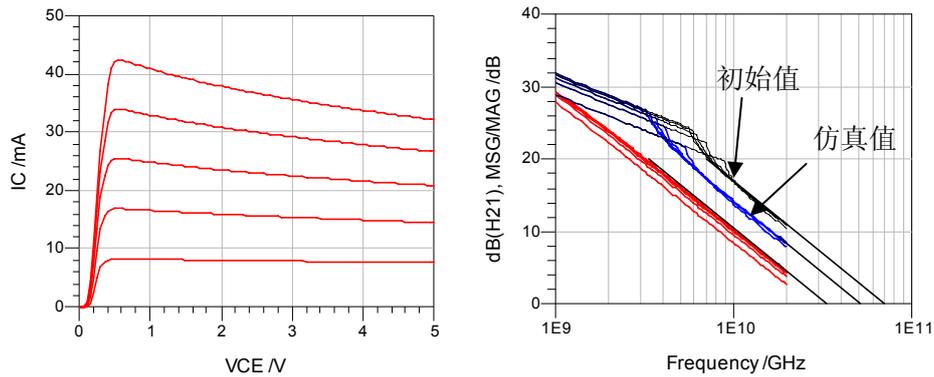


图 2.22 HBT VBIC 模型仿真直流和高频性能 (RB 增加 5 Ω)

5. 图 2.23 所示为 CJE 增加 300 fF 后的仿真性能，直流 IV 特性没有变化， $f_T$  降低为约 25 GHz， $f_{max}$  略有降低，为 63 GHz， $k=1$  对应频率略降低至 4.7 GHz。

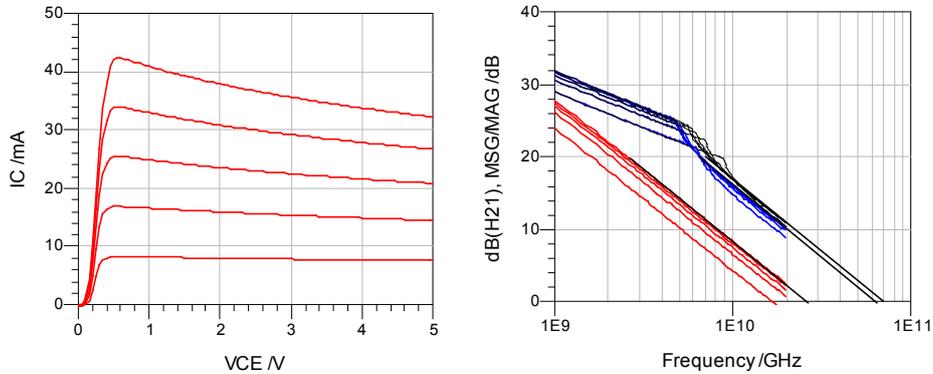


图 2.23 HBT VBIC 模型仿真直流和高频性能 (CJE 增加 300 fF)

6. 图 2.24 所示为 CJC 增加 100 fF 后的仿真性能，直流 IV 特性和  $f_T$  均没有变化，MSG 相对初始值降低约 2 dB， $k=1$  对应频率几乎没有变化，但  $f_{max}$  降低至约 47 GHz。

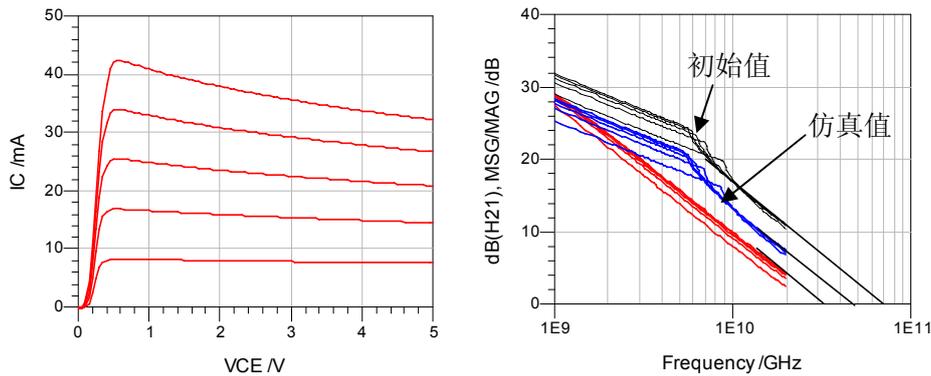
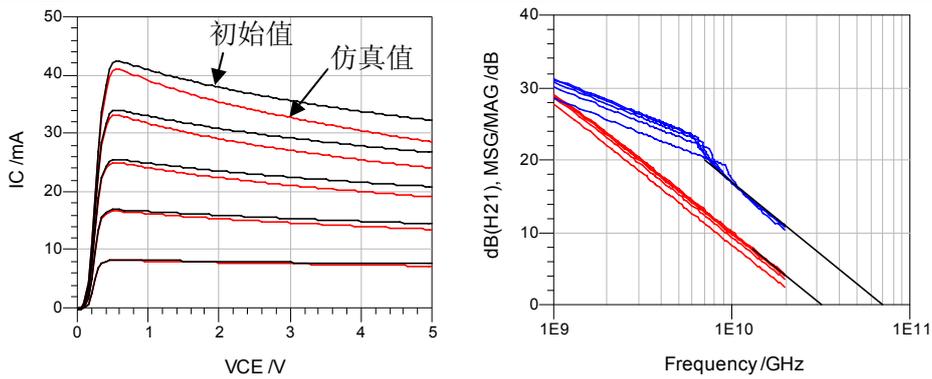


图 2.24 HBT VBIC 模型仿真直流和高频性能 (CJC 增加 100 fF)

7. 图 2.25 所示为热阻  $R_{th}$  增加 500 Ω 后的仿真特性，高频特性基本没有变化， $V_{Knee}$  电压没有变化，仍为约 0.5 V，但直流增益降低，HBT 的自热效应增大，负微分电阻效应明显。

图 2.25 HBT VBIC 模型仿真直流和高频性能 (RTH 增加 500  $\Omega$ )

## 2.5 小结

本章介绍了 InGaP/GaAs HBT 的基本工作原理，分析了偏移电压增大的原因，研究了与功率应用相关的电流增益下降和电流增益崩塌的产生机理，以及抑制电流增益崩塌的措施，比较了不同镇流方式对器件性能的影响，并简化 HBT 的 VBIC 模型，提参建立 HBT 的 VBIC 模型，结合模型分析器件参数对性能的影响。

1. 分析了工艺中造成 BC 结开启电压降下降，偏移电压和膝点电压增高的原因。由于合金温度过高或时间过长造成基极金属向基区扩散，在基极和集电极之间形成一个箝位肖特基二极管，使得肖特基二极管先于 BC 结而开启；同时肖特基二极管的引入使得集电极二极管反向饱和电流  $I_{CS}$  增加，带来  $V_{offset}$  和  $V_{Knee}$  的增加。通过优化合金温度和时间，可以避免  $V_{offset}$  和  $V_{Knee}$  的恶化。

2. 研究了 InGaP/GaAs HBT 器件的高频小信号特性，分析了 HBT 结构对高频性能和功率增益的影响。 $f_{max}$  不仅与  $f_T$  相关，而且与晶体管的基极电阻  $r_b$  和集电结耗尽层电容  $C_{jc}$  有很大关系，为后面器件高频性能的分析 and 器件设计提供了理论依据。

3. 分析了造成 InGaP/GaAs HBT 电流增益下降的机理。自热效应和 Kirk 效应是造成电流增益下降的主要原因，通过改善器件的散热，采用有序生长的 InGaP/GaAs 材料可以减小自热效应的影响；适当增加集电区掺杂浓度可以增大 Kirk 效应发生的电流密度，提高最大工作电流。

4. 重点分析了限制 InGaP/GaAs HBT 功率应用的电流增益崩塌现象，通过改善 HBT 器件的热阻、改善热互耦和添加镇流电阻可以抑制电流增益崩塌的发生。

倒扣焊、减薄衬底和背面通孔、热分流技术和热透镜技术是常用降低器件热阻的方法；镇流电阻可以采用发射极电阻镇流，基极电阻镇流，以及发射极和基极组合镇流的方式，基极镇流电阻上需要并联旁路电容，以改善高频性能，同时将高频通路和直流馈电通路分离可以避免互扰，提高稳定性。

5. 分析发射极空气桥结构和发射极镇流电阻结构对 HBT 直流和高温性能的影响。发射极空气桥互连结构 HBT 对器件的电流增益没有影响，并且能够改善热阻，提高最大工作电流密度；发射极镇流电阻使得膝点电压增加，直流增益降低，对器件热阻没有改善。发射极空气桥结构 HBT 的高温性能优异，MSG 要比发射极镇流结构 HBT 高约 5 dB，且稳定性更好。发射极空气桥结构 HBT 更适于高频功率应用，增加发射极空气桥电镀 Au 层厚度，扩大散热面，有助于进一步降低器件热阻；结合发射区外延电阻，有利于提高热稳定性，实现热稳定高性能 HBT 功率管的研制。

6. 研究了 HBT VBIC 模型的简化，以及建模流程，提取 HBT 的 VBIC 模型，结合模型仿真器件主要参数对器件性能的影响，为 HBT 器件设计和问题分析提供参考帮助。



### 第三章 InGaP/GaAs HBT 的材料结构和器件结构设计

InGaP/GaAs HBT 功率放大器是面向高频大功率应用,不仅需要具有良好的高频特性,较高的功率输出容量,还要具有良好的热稳定性。为了获得高频功率特性,需要合理优化的 HBT 外延材料设计,提高器件的击穿电压,并具有较高的工作电流密度,同时拓扑结构也是影响 HBT 频率特性的重要因素;良好的热稳定性是功率器件的必备条件。本章从 HBT 的外延材料设计和拓扑结构方面针对功率 HBT 应用进行材料结构和器件拓扑结构的优化设计。

#### 3.1 InGaP/GaAs HBT 的材料结构设计

在 2.1 节和 2.2 节中,分析了影响 HBT 直流特性和高频性能的因素,HBT 的直流特性、最大工作电流密度、 $f_T$  和热特性等与 HBT 的器件材料结构密切相关;HBT 器件的  $f_{max}$  不仅与  $f_T$  相关,还与 HBT 的基区电阻、集电结电容有关;合理的外延层材料结构设计是研制 HBT 器件的基础。

课题目标是:C/X 频段,输出功率大于 1 W,增益 10 dB。为了获得较好的高频特性,需要降低基极的电阻,减小集电结电容;为了输出较大的功率,需要提高工作电压和工作电流。基极电阻主要与基极外延材料相关,击穿电压和最大电流密度主要由集电极外延材料决定。下面就 InGaP/GaAs HBT 的各层外延材料与器件性能的关系展开论述。

HBT 的外延材料结构从上之下主要包括:盖帽层、发射区、基区、集电区、亚集电区和外延衬底,利用 William Liu 建立的 HBT 的物理模型<sup>[109]</sup>,分析各外延层参数对 HBT 特性的影响,优化外延材料结构,图 3.1 给出 HBT 的结构示意图。

##### 3.1.1 盖帽层和发射区

###### 1. 盖帽层

盖帽层通常由高掺杂的  $\text{In}_x\text{Ga}_{1-x}\text{As}$  层和 GaAs 层组成,In 组分  $x$  通常为 0.6,

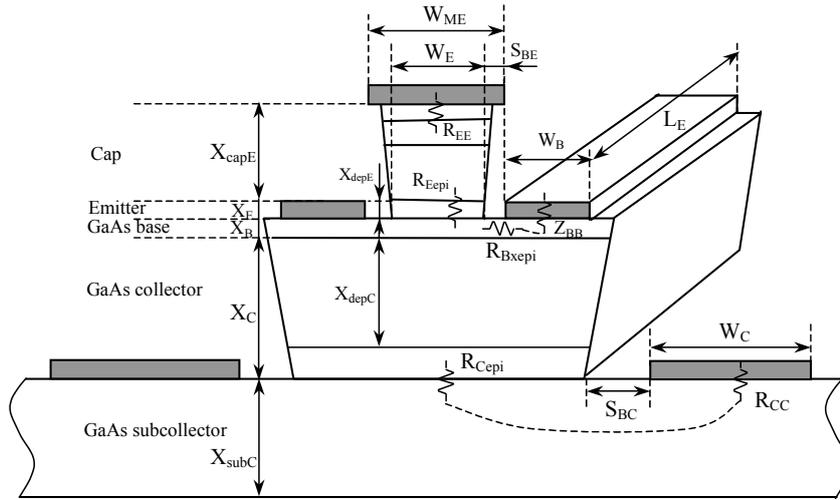


图 3.1 HBT 的结构示意图

GaAs 层包括一薄层  $\text{In}_x\text{Ga}_{1-x}\text{As}$  到 GaAs 层的组分渐变层和 n 型  $5 \times 10^{18} \text{ cm}^{-3}$  掺杂的 GaAs 层。高掺杂 ( $>10^{19} \text{ cm}^{-3}$ ) 的 InGaAs 薄层可以与发射极金属形成良好的非合金欧姆接触，同时下层的 GaAs 层考虑 BE 金属自对准工艺要求，为了避免 BE 短路，给出基极金属加厚的余量和留出足够的 Ledge 空间距离，下层的 GaAs 厚度选择 250 nm，组分渐变 GaAs 层厚度 50 nm。

## 2. 发射区

发射区外延层设计考虑包括发射区材料的选取、突变发射结或缓变发射结、发射区厚度  $X_E$  与掺杂浓度  $N_E$  的选择。通过第二章中 HBT 的特性分析可知，从抑制  $I_{Bp}$ ，提高热稳定性等方面考虑，选择有序生长的 InGaP/GaAs 材料的突变发射结异质结具有明显的优势。

发射区掺杂浓度  $N_E$  对  $r_b$  和  $C_{jc}$  没有影响。对于  $f_T$ ，由于功率 HBT 电流密度较高，尽管发射极电阻对  $\tau_c = (R_E + R_C)C_{jc}$  有影响，增大  $N_E$  和  $X_E$  可以降低  $R_E$ ，但  $\tau_c$  在  $\tau_{ec}$  中所占的比例很小，因此  $N_E$  的变化对  $f_T$  和  $f_{\max}$  的影响很小，但  $N_E$  的增大会使直流增益  $\beta$  增大。

发射区厚度  $X_E$  与基区空穴的反向注入电流  $I_{Bp}$  有关

$$I_{Bp} = \frac{qA_E D_{pE}}{X_E} \cdot \frac{n_{iE}^2}{N_E} \exp\left(\frac{qV_{BE}}{kT}\right) \quad (3-1)$$

可见， $X_E$  越大， $I_{Bp}$  越小， $X_E$  的选择应当使得  $I_{Bp}$  可以忽略；另外，从器件的长期可靠性考虑，功率器件采用 Ledge 工艺，因此  $X_E$  的选择必须保证器件正常工作时

发射区全耗尽。选择发射区厚度为 50 nm，掺杂浓度  $3 \times 10^{17} \text{ cm}^{-3}$ 。

### 3.1.2 基区

基区外延层的设计对器件性能影响很大，对高速数字应用，为提高频率响应，集电区通常很薄，此时基区渡越时间  $\tau_b$  成为主要的渡越时间，为减小  $\tau_b$ ，基区厚度应该较薄；而对于功率器件，集电区通常较厚， $\tau_b$  并不是渡越时间的主要部分，增大  $X_B$  对  $f_T$  的影响不大，增大  $X_B$  可以使  $r_b$  减小，有利于  $f_{\max}$  的提高；由于  $\tau_b \propto X_B^2$ ， $X_B$  过大会使  $f_T$  降低，影响  $f_{\max}$ 。

随着基区掺杂浓度  $N_B$  的增加，电子扩散系数  $D_{nB}$  下降，减小， $f_T$  增大；同时  $N_B$  的增加使得基区电阻率减小， $r_b$  减小， $f_{\max}$  增大。因此可将  $N_B$  增至掺杂浓度的极限值以提高器件的  $f_{\max}$ 。

基区的掺杂杂质通常有 C、Be 和 Zn 等，Be 掺杂和 Zn 掺杂都不稳定，高浓度掺杂时容易扩散进入发射区，尤其是在合金和较大工作电流时造成电流增益的退化，因此在 Be 掺杂 HBT 中，基区两侧通常添加未掺杂的 GaAs 阻挡层阻止 Be 的扩散。C 掺杂在 GaAs 中的扩散系数要小于 Be 掺杂和 Zn 掺杂，并可以实现高浓度掺杂，在现代外延材料生长中得到广泛采用。

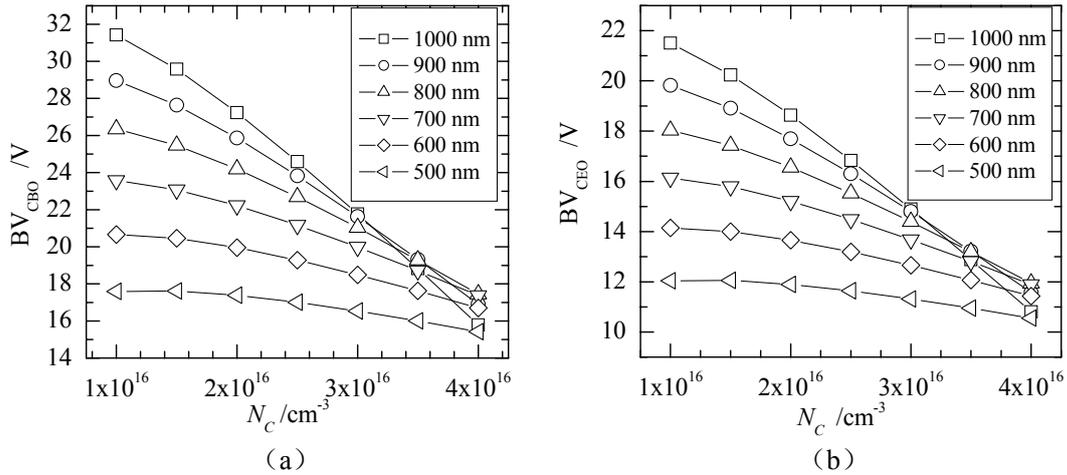
选择基区厚度 80 nm，掺杂浓度  $N_B > 4 \times 10^{19} \text{ cm}^{-3}$ 。

### 3.1.3 集电区和亚集电区

#### 1. 集电区

HBT 的高频特性和功率容量直接与集电区外延层结构相关<sup>[136]</sup>。

HBT 的最大振荡频率  $f_{\max}$  与  $f_T$ 、 $r_b$  和  $C_{jc}$  相关，其中  $f_T$  和  $C_{jc}$  直接受集电区结构参数的影响。在发射极—集电极渡越时间  $\tau_{ec}$  中，集电区耗尽层渡越时间  $\tau_{sc}$  是其主要组成成份， $\tau_{sc} \propto X_{dep}$ 。在高速电路应用中，为了获得高的  $f_T$ ，需要选择较高掺杂浓度的集电区外延层，以减小集电区耗尽层厚度  $X_{dep}$ ，减小  $\tau_{ec}$ ，增大  $f_T$ ；而功率应用 HBT 中，为了提高击穿电压考虑，通常集电区掺杂浓度不能太高， $X_{dep}$  会较大，而且如果  $X_{dep}$  较小，会使得  $C_{jc}$  较大，也会严重影响器件的  $f_{\max}$ ，因此集电极掺杂浓度需要折中设计，通常击穿电压和最大工作电流是集电区设计的主要决


 图 3.2 击穿电压与集电极掺杂浓度  $N_C$  及厚度  $X_C$  的关系: (a)  $BV_{CBO}$ ; (b)  $BV_{CEO}$ 

定因素。

共发射极工作时的最大输出功率为

$$P_{out}|_{\max} = \frac{(BV_{CEO} - V_{Knee}) \times J_{Kirk} \times S_E}{8} \quad (3-2)$$

其中,  $S_E$  为发射极面积,  $BV_{CEO}$  和  $J_{Kirk}$  都与集电区外延层参数相关。公式 (3-3) 和(3-4)给出  $BV_{CBO}$ 、 $BV_{CEO}$  与集电极掺杂浓度  $N_C$  以及集电极厚度  $X_C$  的关系<sup>[137-139]</sup>, 分别如图 3.2 (a)、(b) 所示。

$$BV_{CBO} = E_{\text{cri}} \cdot X_C - X_C^2 \frac{qN_C}{2\epsilon_s \epsilon_0} \quad (3-3)$$

$$BV_{CEO} = BV_{CBO} \left( \frac{1}{1 + \beta \delta} \right)^n \quad (3-4)$$

其中,  $BV_{CBO}$  为发射极开路时基极—集电极间的击穿电压,  $E_{\text{cri}}$  为临界击穿场强, 对 GaAs 材料,  $E_{\text{cri}} = 4.95 \times 10^3 \cdot N_C^{1/8}$ ,  $\delta$  为 BE 结面积与 BC 结面积的比值,  $n$  为经验参数。从图 3.2 (a) 中可见, 当  $N_C$  不变时,  $BV_{CBO}$  随  $X_C$  的增大而增大; 当  $X_C$  保持不变时,  $BV_{CBO}$  随  $N_C$  的增大而减小。 $BV_{CEO}$  不仅与  $BV_{CBO}$  有关, 还与器件的直流增益  $\beta$  有关,  $\beta$  越大,  $BV_{CEO}$  就越小。当  $\beta$  一定时,  $BV_{CEO} \propto BV_{CBO}$ ,  $N_C$  越低,  $X_C$  越大,  $BV_{CEO}$  越大, 器件的  $P_{out}|_{\max}$  越大。通常要求共发射极 HBT 功率管的  $BV_{CEO}$  大于工作电压的 2 倍, 设定器件的工作电压为 7—9 V, 因此要求  $BV_{CEO} > 15 \text{ V}$ 。

从 2.2 节中的可知, 发生 Kirk 效应的电流密度为

$$J_{Kirk} = \left( 1 + \frac{V_{CB} + \phi_{CB}}{V_2 + \phi_{CB}} \right) qN_C v_{sat} \quad (3-5)$$

$$V_2 = \frac{qN_C X_C^2}{2\epsilon_s \epsilon_0} - \phi_{CB} \quad (3-6)$$

可知，当  $N_C$  一定时， $J_{Kirk}$  随  $X_C$  的增大而减小，当  $X_C$  一定时， $J_{Kirk}$  随  $N_C$  的增大而增大，但随  $N_C$  增大会使得  $BV_{CEO}$  降低。选择集电区厚度为 1000 nm，掺杂浓度  $1 \times 10^{16} \text{ cm}^{-3}$ ，预期  $BV_{CBO}$  大于 30 V， $BV_{CEO}$  大于 20 V， $J_{Kirk}$  大于  $32 \text{ kA/cm}^{-3}$ 。

## 2. 亚集电区

亚集电区的主要作用是减小集电极串联电阻以提高输出功率和效率，一般采用高掺杂的  $n^+$ -GaAs 材料。从对  $f_T$  的影响考虑，亚集电区材料参数的设计目的是减小亚集电区外层电阻  $R_{SCepi}$ ， $R_{SCepi}$  与亚集电区的薄层电阻  $R_{SHSC}$  成正比， $R_{SHSC} = \rho_{SC}/X_{SC}$ 。提高亚集电区的掺杂浓度  $N_{SC}$ ，可以减小  $\rho_{SC}$ ， $R_{SHSC}$  减小，但是  $n^+$ -GaAs 的最高掺杂浓度只能到  $5 \times 10^{18} \text{ cm}^{-3}$ ；适当增大亚集电区的厚度  $X_{SC}$  也可以减小  $R_{SHSC}$ ，但  $X_C$  过大会增加工艺难度：采用湿法腐蚀隔离工艺时， $X_{SC}$  过大会使得互连金属布线爬坡困难；如果采用离子注入隔离工艺， $X_{SC}$  过大要求注入能量加大，注入损伤增加；选择  $X_{SC}$  为 500 nm。

GaAs 衬底为半绝缘衬底，衬底漏电小，可以在半绝缘衬底上制作单片微波电路，是相比于 Si 衬底的主要优势之一。GaAs 材料比较脆，通常 4 英寸圆片的衬底厚度为 650  $\mu\text{m}$  左右。

表 3-1 InGaP/GaAs 功率 HBT 的外延材料结构

Layer No.	Composition (x)	Thickness (nm)	Doping Conc. ( $\text{cm}^{-3}$ )	Dopant	Carrier Type	
9	$\text{In}_x\text{Ga}_{1-x}\text{As}$	0.6	50	$>1\text{E}19$	Si	N++
8	$\text{In}_x\text{Ga}_{1-x}\text{As}$ -GaAs	0.6-0	50	$>1\text{E}19$	Si	N++
7	GaAs		250	5E18	Si	N++
6	$\text{In}_x\text{Ga}_{1-x}\text{P}$	0.5	50	3E17	Si	N
5	GaAs		5	undoped		
4	GaAs		80	4E19	Be	P++
3	GaAs		5	undoped		
2	GaAs		1000	1E16	Si	N-
1	GaAs		500	5E18	Si	N++

S.I. GaAs Substrate

综合上述 HBT 外延材料结构的论述，设计外延材料结构如表 3-1 所示。HBT 外延材料由中国科学院上海微系统与信息技术研究所提供，采用 MBE 外延生长技术，基区 Be 掺杂，在基区上下两侧各插入 5 nm 厚未掺杂 GaAs 的扩散阻挡层。

如图 3.3 所示为使用上海提供材料研制的 HBT 功率管的击穿电压特性和电流增益图，可见  $BV_{CBO} > 31$  V， $BV_{CEO} > 21$  V， $J_{Kirk}$  大于  $33$  kA/cm<sup>3</sup>，符合集电区设计时预期的击穿电压值。

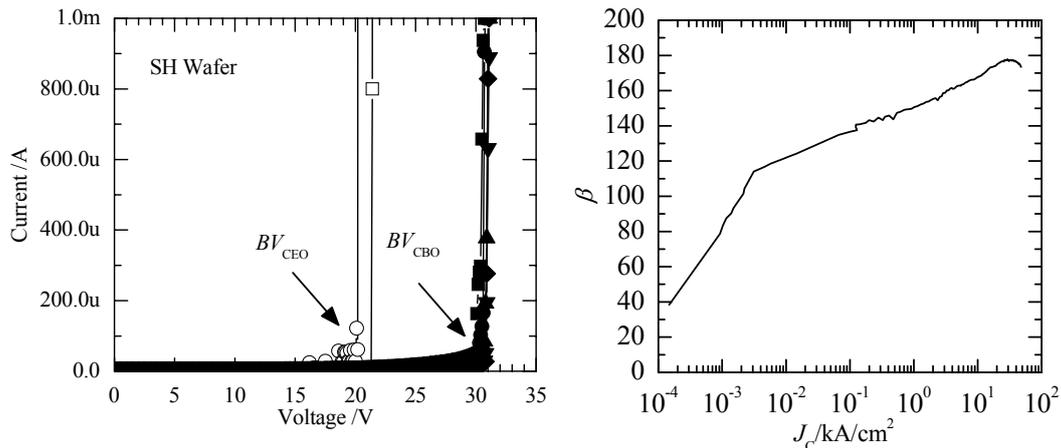


图 3.3 研制的 HBT 功率管的击穿特性和直流增益图（上海提供材料）

## 3.2 InGaP/GaAs HBT 的器件结构设计

InGaP/GaAs HBT 功率管是由多个单管并联组成，其性能除了与外延材料直接相关外，还与每个单管的几何尺寸，多个单管互连结构，拓扑结构，以及热设计等相关。

### 3.2.1 几何尺寸设计

HBT 的单管几何尺寸设计主要包括发射极金属宽度  $W_E$ ，发射极长度  $L_E$ ，基极金属宽度  $W_B$ ，集电极金属宽度  $W_C$ ，BE 间距  $S_{BE}$ ，以及 BC 间距  $S_{BC}$  等。

#### 1. 发射极金属宽度 $W_E$

功率 HBT 的输出功率与发射极面积相关，当  $L_E$  一定时， $W_E$  越大，输出功率越大。从 2.2 节的分析中知道，较大的  $W_E$  会发生发射极电流集边效应，器件性能下降；减小  $W_E$  有利于本征 BC 结电容和基区电阻的降低，提高  $f_{max}$ <sup>[140]</sup>，但也就意味着需要并联更多的单管实现较大的功率输出<sup>[141]</sup>，并联数目的增加又会引起寄生

参量的增大,使得器件整体性能降低;同时 $W_E$ 的减小需要提高光刻精度,并造成接触孔介质刻蚀工艺的难度加大,成品率降低。通常 C/X 波段采用  $2\ \mu\text{m}$  的发射极线条宽度,使用 Stepper 曝光机;考虑我们的实际工艺条件和工艺水平,选择发射极线条宽度为  $2.6\ \mu\text{m}$ ,考虑留出的发射极侧向腐蚀空间余量,实际有效发射极宽度约为  $2\ \mu\text{m}$ 。

### 2. 发射极金属长度 $L_E$

对条形发射极, $L_E$ 、 $L_B$ 和 $L_C$ 的差别不大,只讨论 $L_E$ 的影响。

$L_E$ 对 $f_T$ 和 $f_{\text{max}}$ 的影响不大,对功率应用 HBT, $L_E$ 的影响主要体现在基极金属电阻的限制和热的分布效应的限制。由于基极接触电阻和薄基极金属的存在,使得 BE 结电压在 $L_E$ 方向上分布不均匀,注入效率下降,电容性贡献加大,器件性能下降;另一方面,由于 $L_E$ 过大会使得结温的分布不均匀,不均匀结温分布又会导致电流分布不均匀。目前,到 Ku 波段的应用中发射极长度通常为  $20\sim 40\ \mu\text{m}$ ,C 波段的应用中发射极长度可以到  $70\ \mu\text{m}$ ,采用加厚基极金属和选择热特性良好的拓扑结构,在 X 波段发射极长度到  $100\ \mu\text{m}$ 也是可行的<sup>[129]</sup>。考虑我们采用的自对准工艺和基极金属厚度,选择发射极长度可以为  $30$ 和 $40\ \mu\text{m}$ 。

### 3. 基极金属宽度 $W_B$

基极金属宽度对 $f_T$ 的影响比较简单,在四个渡越时间中, $\tau_e$ 和 $\tau_c$ 与 $W_B$ 有关:随着 $W_B$ 增大, $C_{jc}$ 增大, $\tau_e$ 和 $\tau_c$ 增大, $f_T$ 下降,但 $\tau_e$ 和 $\tau_c$ 在 $\tau_{ec}$ 中占的比例较小,因此 $W_B$ 对 $f_T$ 影响不大。如图 3.4 所示为不同基极宽度 $W_B$ 的 HBT 的高频测试结果, $W_B$ 分别为  $0.5\ \mu\text{m}$ 、 $1.0\ \mu\text{m}$ 、 $1.5\ \mu\text{m}$ 、 $2.0\ \mu\text{m}$ 、 $2.5\ \mu\text{m}$ ,发射极长度  $40\ \mu\text{m}$ ,材料结

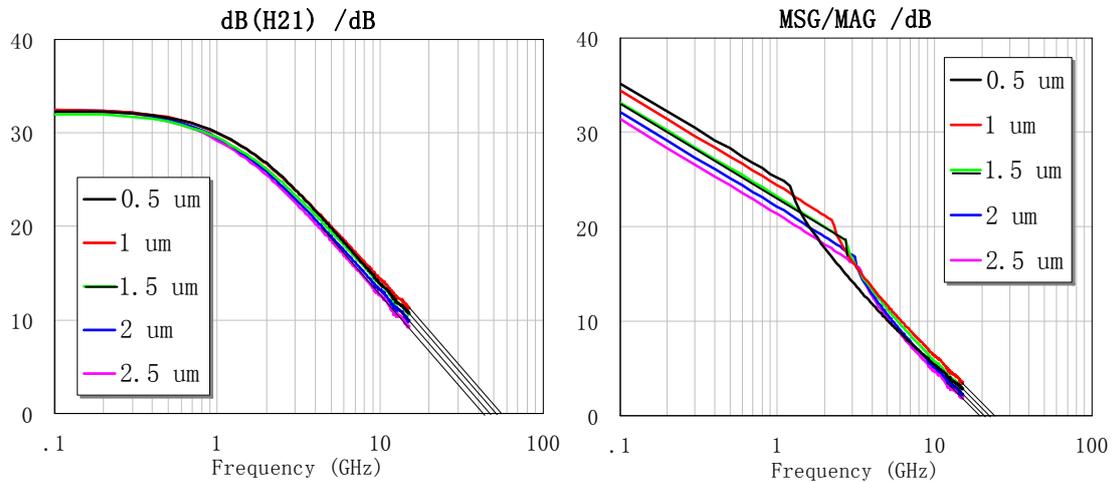


图 3.4 不同基极宽度  $W_B$  的 HBT 的高频特性

构为上海提供的 MBE 外延片，基区厚度 60 nm，掺杂浓度  $3 \times 10^{19} \text{ cm}^{-3}$ ，集电区厚度 700 nm，掺杂浓度  $3 \times 10^{16} \text{ cm}^{-3}$ ， $V_{CE}$  电压 1.5 V，测试电流密度为  $22 \text{ kA/cm}^{-3}$ 。测试  $f_T$ 、 $f_{max}$  随基极宽度  $W_B$  的变化曲线如图 3.5 所示。

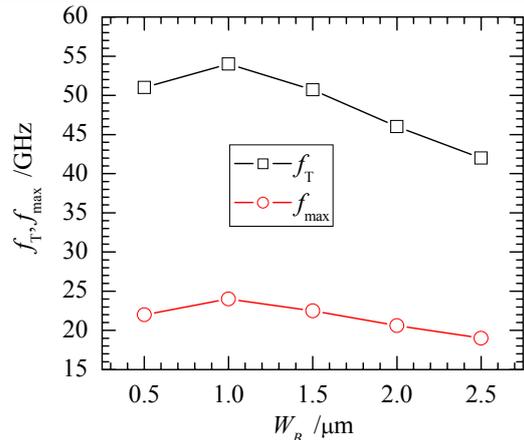


图 3.5  $f_T$ 、 $f_{max}$  随基极宽度  $W_B$  的变化图

$W_B$  对  $f_{max}$  的影响相对复杂，随  $W_B$  的减小， $f_T$  下降， $C_{jc}$  减小，但同时  $r_b$  增大， $f_{max}$  的变化取决与这三个参量随  $W_B$  的相对变化值，随  $W_B$  增大， $f_{max}$  先增大后减小， $W_B$  等于  $1 \mu\text{m}$  时， $f_{max}$  最大，考虑工艺精度和工艺水平，选择基极金属宽度为  $1.5 \mu\text{m}$ 。

#### 4. $BE$ 间距 $S_{BE}$ 、 $BC$ 间距 $S_{BC}$ 以及集电极金属宽度 $W_C$

随着  $S_{BE}$  增大， $C_{jc}$  增大， $r_b$  增大， $f_T$ 、 $f_{max}$  都减小，减小  $S_{BE}$  对提高 HBT 的高频性能极为关键，采用 BE 金属自对准工艺可以有效减小  $S_{BE}$ ，自对准工艺中， $S_{BE}$  等于发射极的侧向腐蚀量。

$S_{BC}$  的增大使得  $R_C$  增大， $\tau_c$  增大， $f_T$  下降，但  $\tau_c$  在  $\tau_{ec}$  中占的比例很小，因此  $S_{BC}$  对器件性能影响很小，只要考虑工艺可实现即可。

$W_C$  影响集电极接触电阻  $R_{CC}$ ， $W_C$  增大， $R_{CC}$  减小， $f_T$  和  $f_{max}$  略有改善。在功率器件中，可以将  $W_C$  设计较宽，对器件的高频性能没有负面影响，有利于减弱热互耦，改善器件热稳定性，同时有利于实现空气桥互连。选择  $W_C = 8 \sim 10 \mu\text{m}$ 。

### 3.2.2 不同并联指数的影响

为了获得较大的输出功率，功率管需要采用多个单管并联形式组成一个功率单胞 (Cell)，然而，输出功率并不随并联单管的数目线性增大，主要限制因素有：1) 并联数目的增加使得信号到各单管的分配和合成的路径的差异增大，各路信号相位差增大，输出功率和功率增益下降，同时由于分布效应，互连寄生影响增大，器件的高频性能下降；2) 功率管的输入和输出阻抗的实部随并联数目的增加而减小，造成匹配实现的难度加大；3) 并联单管的增多使得热互耦引起的热分布不均衡加剧。因此并联单管数目需要综合考虑，如图 3.6 所示为 4 管、8 管和 10 管并

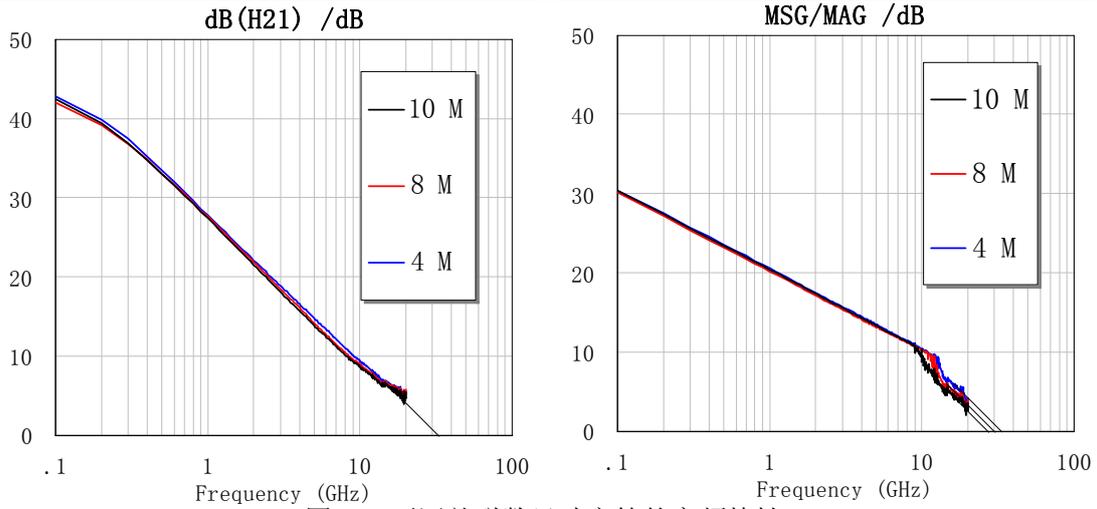


图 3.6 不同并联数目功率管的高频特性

联功率管的高频性能（材料结构为上海提供的 MBE 外延片，基区厚度 80 nm，掺杂浓度  $4 \times 10^{19} \text{ cm}^{-3}$ ，集电区厚度 1000 nm，掺杂浓度  $1 \times 10^{16} \text{ cm}^{-3}$ ），可见  $f_t$  差别不大，均为 33 GHz， $k=1$  点对应频率分别为 12.3 GHz、10.6 GHz、8.8 GHz， $f_{\max}$  分别为 33 GHz、29 GHz、26.5 GHz。我们功率管的设计频段为 C/X 频段，从管芯面积、输出功率和高频特性几个方面综合考虑，选择每个功率单胞由 10 个单管组合，为减弱热互耦，相邻单管间距 30—40  $\mu\text{m}$ 。

### 3.2.3 功率 HBT 的热设计

#### 1. 镇流电阻的选择

在 2.3 节中指出镇流电阻是抑制 HBT 电流增益崩塌的有效方法，但是对发射极镇流电阻，由于处在集电极电流通路上，带来额外的功率耗散，而通常集电极的电流较大，发射极镇流电阻上的功耗影响就显得十分重要，造成最大输出功率减小，效率降低，为了有效镇流，又不对输出功率造成过大的影响，公式 (2-40) 给出发射极镇流电阻  $R_E$  的最优化阻值  $R_{E-opt}$ <sup>[109]</sup>

$$R_{E-opt} = R_{th11} \cdot \Phi \cdot BV_{CEO} - 2 \left( \frac{\eta k T_A}{q} \cdot \frac{R_{th11} \cdot \Phi \cdot BV_{CEO}}{I_{\max}} \right)^{1/2}$$

式中， $R_{th11}$  为器件的热阻， $\Phi$  为热电反馈系数， $T_A$  为环境温度， $\eta$  为电流理想因子。衬底厚度 100  $\mu\text{m}$  的 GaAs HBT 晶体管中， $\Phi=1.2 \text{ mV}/^\circ\text{C}$ ， $R_{th11}=650 \text{ }^\circ\text{C}/\text{W}$ ， $\eta=1$ ，假定单管 HBT 的  $I_{\max}=20 \text{ mA}$ ， $BV_{CEO}=20 \text{ V}$ ， $T_A=300 \text{ K}$ ，则计算每个 HBT 所需的最小发射极镇流电阻为 7 欧姆；为了有效地镇流，设计每个 HBT 的  $R_E$  为 10 欧姆，

镇流电阻采用 NiCr 金属薄膜电阻，与每一个单管 HBT 的发射极串联。

从 2.3.3 节的分析中可知，如果采用基极镇流，则所需  $R_B$  的阻值为  $\beta R_E$ ，组合镇流方式的电阻值同样遵循此取值方法。

## 2. 热分流结构 HBT

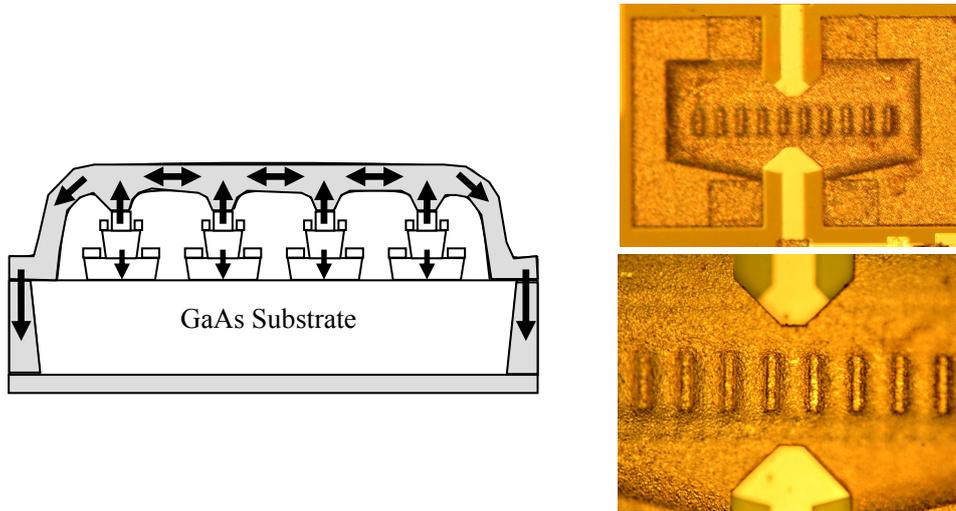


图 3.7 热分流 HBT 的结构示意图和芯片照片

热分流技术是通过厚 Au 空气桥互连各个单管的发射极，改善热阻，各单管之间的热阻很小，能够维持均衡的温度分布，从而维持电流的均衡分布，热量最终通过背面通孔和衬底传导到背面热沉，如图 3.7 所示为热分流 HBT 的结构示意图和芯片照片。通常要求电镀 Au 厚度大于  $20\ \mu\text{m}$  以上才可以有效地抑制电流增益崩塌，正面厚金属会对背面工艺增加了工艺难度，但热分流技术与发射极外延电阻层结合的镇流方式可以有效地抑制电流增益崩塌。热分流技术可以和热透镜技术结合，形成一个大的散热面，有效降低器件热阻，抑制电流增益崩塌，并可以降低 HBT 的工作结温，有利于功率密度和可靠性的提高。

### 3.2.4 Cascode 结构

Cascode 结构 HBT 是由 CE(共发射极) 和 CB(共基极) 两级级联而成<sup>[142-144]</sup>，如图 3.8 所示为 Cascode 结构 HBT 的原理示意图。CB 级提供输出功率，是“热”区；CE 区工作在低集电极电压下，不会

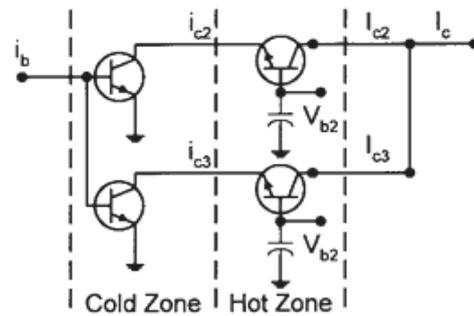


图 3.8 Cascode 结构原理图

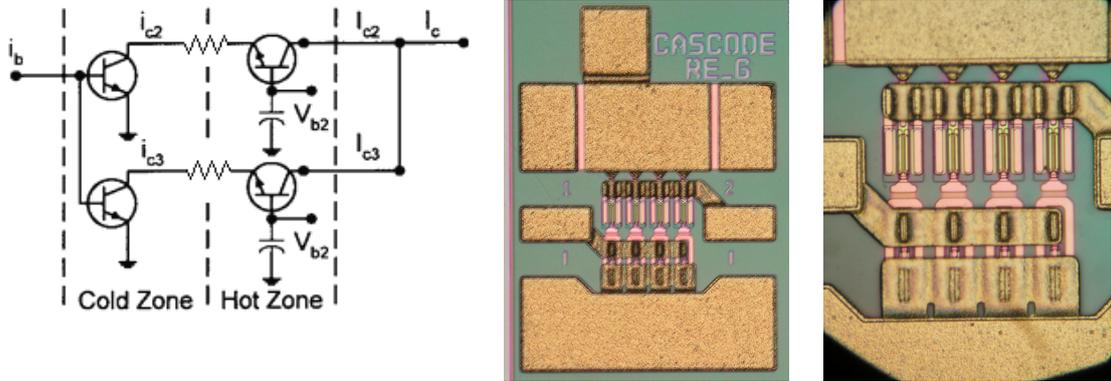


图 3.9 改进的 Cascode 结构原理图和芯片照片

发生电流增益崩塌现象，仅起到调制电流的作用，维持电流的均衡分布，是“冷”区，CB 和 CE 相隔离，有效地消除了热电反馈，CE 级为 CB 级各管提供均衡的电流，实现温度的均衡分布。Cascode 结构 HBT 不仅能够抑制电流增益的崩塌，而且由于  $BV_{CBO}$  大于  $BV_{CEO}$ ，提供功率的 CB 级可以承受更高的电压，可靠性提高。

Cascode 的关键在于每个单管均是 CE、CB 级联，且 CE 和 CB 之间热隔离，而不能是多管连接在一起后再 CE、CB 级联，这样将失去每个 CE 管调节对应 CB 管电流的作用；如果 CE 和 CB 之间

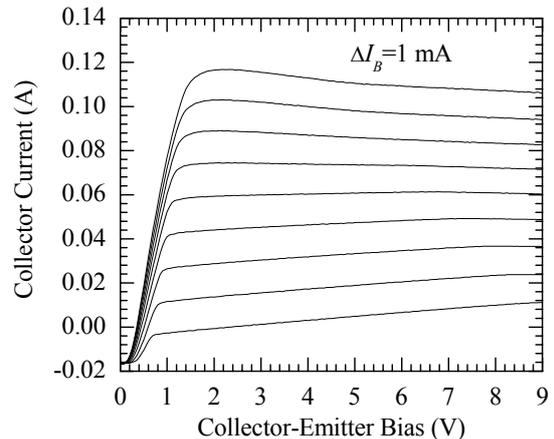


图 3.10 改进的 Cascode 结构 IV 特性曲线

热隔离不好，CB 产生的热量仍会影响到 CE 的电流分配。为了进一步稳定电流，改进 Cascode 结构，在每一个 CE、CB 之间添加一个小电阻，达到电流绝对热稳定，如图 3.9 所示为改进的 Cascode 结构的示意图和芯片照片，图 3.10 所示为其 IV 曲线，可见在 9 V 工作电压下没有任何电流增益崩塌现象发生。

### 3.3 HBT 功率管版图设计

#### 1. 功率放大器电路

从上述 HBT 的结构参数分析中，确定功率管的基本结构参数，发射极长度 30/40  $\mu\text{m}$ ，宽度 2.6  $\mu\text{m}$ ，基极宽度 1.5  $\mu\text{m}$ ，采用十个 HBT 单管组成功率单胞，每个单管的发射极串联 10  $\Omega$  的镇流电阻，相邻单管间距 40  $\mu\text{m}$ 。设计两功率单胞合

成功率放大器单片电路，输入电路和输出电路采用微带线匹配网络，输出采用 Bus-bar 的馈电匹配形式，并电镀加厚微带线。

## 2. 各种结构功率管

为了比较实验，设计了各种不同结构的功率管和单管。包括热分流结构、不同阻值的发射极镇流电阻的功率管，基极镇流结构，Cascode 结构、Fishbone 拓扑结构的晶体管，添加 RC 稳定网络的功率管；单管有直流监控用大管子，比较不同发射极长度和宽度，不同基区宽度等 HBT 几何尺寸的影响的系列 HBT，双发射极结构，和验证发射极空气桥互连的各种不同结构的单管；以及 pn 结二极管和肖特基二极管，无源元件，Pad 压点等。

## 3. 各种 PCM 图形

为了监测工艺过程的需要，设计了完备的各种功能不同的 PCM 图形。包括 BE 自对准，薄层电阻以及比接触电阻率，电容介质保护质量，空气桥互连，布线金属爬坡，背孔连接等，以及套准图形，用于 SEM 剖面观察的监测图形等。

绘制的最终版图如图 3.11 所示。结合工艺过程中光刻胶的类型和电路线条的尺寸参数，确定掩模版的版图信息，如表 3-2 所示，功率 HBT 工艺流程共需要 17 张掩模版。

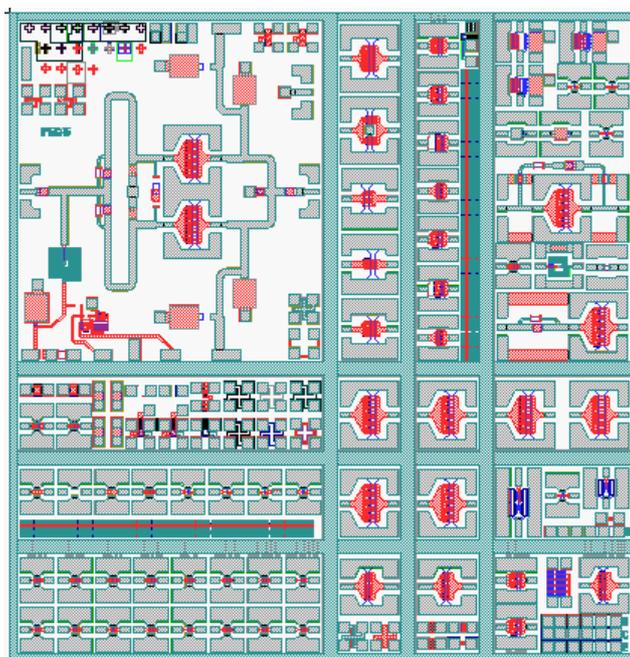


图 3.11 最终完成的电路设计版图

表 3-2 功率 HBT 的掩模版信息

层号	层名	图形 暗/亮	最小尺寸( $\mu\text{m}$ )	版上允许误差( $\mu\text{m}$ )	分割精度( $\mu\text{m}$ )	备注
1	Emetal	暗	2.6	$\pm 0.2$	0.2	发射极
2	Bmetal	暗	4.6	$\pm 0.2$	0.2	基极
3	Etch_c1	暗	5	$\pm 0.2$	0.2	一次台面
4	Etch_c2	亮	5	$\pm 0.5$	0.5	二次台面
5	Island	暗	6	$\pm 0.5$	0.5	隔离岛
6	Cmetal	暗	8	$\pm 0.2$	0.2	集电极
7	Contact	亮	2	$\pm 0.5$	0.2	一次孔
8	E_Via	亮	1.4	$\pm 0.2$	0.2	发射极孔
9	Resist	暗	5	$\pm 0.2$	0.2	电阻
10	Metal1	暗	2.6	$\pm 0.2$	0.2	一次布线
11	Via	亮	5	$\pm 0.2$	0.2	二次孔
12	Bridge	亮	2	$\pm 0.2$	0.2	一次桥墩
13	Metal2	亮	8	$\pm 0.2$	0.2	一次电镀
14	Post2	亮	10	$\pm 0.5$	0.5	二次桥墩
15	PlateAu2	亮	10	$\pm 0.5$	0.5	二次电镀
16	Viahole	亮	40	$\pm 0.5$	0.5	背孔
17	Scribe	亮	40	$\pm 0.5$	0.5	划片道

### 3.4 小结

本章分析了 HBT 材料结构参数对 HBT 性能的影响，重点分析了集电区的厚度和掺杂对击穿电压和 Kirk 电流的影响；结合 HBT 模型研究不同 HBT 的几何尺寸对 HBT 性能的影响，分析比较不同基极金属宽度和不同单管并联数目对器件性能的影响；介绍了 HBT 的热设计，提出热稳定的 Cascode 结构设计；考虑版图设计中的关键点，完成功率 HBT 的版图设计。

1. 集电区的厚度和掺杂直接影响 HBT 器件的击穿电压和 Kirk 电流密度。从提高击穿电压考虑，需要增加集电区的厚度，降低掺杂浓度；从提高最大工作电流密度考虑，需要提高集电区掺杂浓度。确定材料结构参数，折中设计集电区厚度为  $1000 \text{ nm}$ ， $1 \times 10^{16} \text{ cm}^{-3}$  的掺杂，由上海微系统所提供 MBE 外延片，器件测试结果表明， $BV_{CBO} > 31 \text{ V}$ ， $BV_{CEO} > 21 \text{ V}$ ， $J_{Kirk} > 33 \text{ kA/cm}^{-2}$ ，达到设计预期值。

2. 分析不同基极金属宽度和不同单管并联数目对 HBT 高频性能的影响。基

极金属宽度为  $1\ \mu\text{m}$  时高频性能最优，考虑实际工艺能力，选择基极金属宽度为  $1.5\ \mu\text{m}$ ；单管并联数目的增加，有利于提高功率管的输出功率能力，但是带来高频性能的降低，从管芯面积、输出功率和高频性能综合考虑，选择 10 个单管并联组成功率管，相邻单管间距  $30\text{--}40\ \mu\text{m}$ 。

3. HBT 功率管热设计，提出热稳定的 Cascode 结构 HBT 的设计。发射极镇流电阻会带来额外的功率消耗，阻值需要最优化设计，为了有效镇流，功率管中每个单管发射极镇流电阻为 10 欧姆。Cascode 结构将 CE 和 CB 两级分离，分别完成电流驱动和功率放大功能，实现“冷”区和“热”区的分离，消除了热电反馈，并有利于提高器件的耐压。提出改进 Cascode 结构 HBT，在 CE 和 CB 之间添加小镇流电阻，消除热隔离不良问题，增强 HBT 的热稳定性，9 V 电压下直流特性良好。

4. 在 HBT 器件结构分析的基础上，确定功率管的基本结构参数，完成 HBT 功率放大器电路的版图。版图内容包括两单胞合成电路，不同结构 HBT 功率管和单管，各种 PCM 监控图形等。根据工艺过程和光刻胶的要求，合理确定掩模版的指标参数，完成功放电路版图设计。

## 第四章 MMIC 中无源元件的建模研究

MMIC 中电路的组成和元件的互连都由无源元件实现，无源元件在 MMIC 中占据很大部分面积，其性能和面积直接影响着 MMIC 电路的性能和面积、成本，并且 MMIC 的准确设计有赖于无源元件的准确性。本章介绍了无源元件在 MMIC 中应用，设计无源元件版图，提参并建立 MMIC 用主要无源元件：螺旋电感、MIM 电容和薄膜电阻的模型，分别进行多项式公式拟合，并结合参数分析了结构参数对螺旋电感性能的影响。

### 4.1 MMIC 中无源元件简介

微波通常指从 300 MHz 至 300 GHz 之间的电磁波谱(即波长从 1 m 至 1 mm)，微波波谱如图 4.1 所示<sup>[145]</sup>。

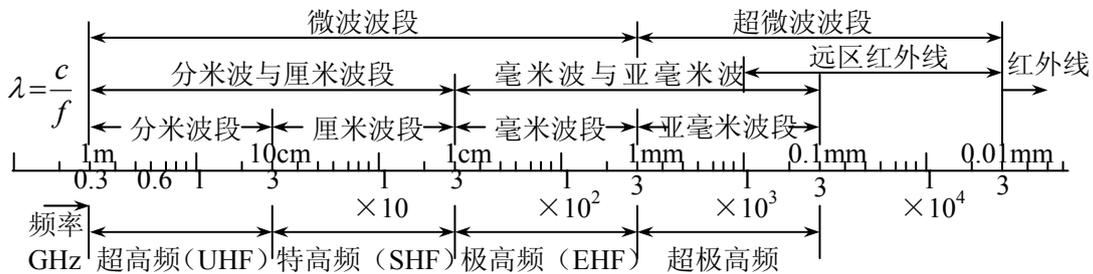


图 4.1 微波波谱

当微波的频率很高，电路中的元件尺寸与工作波长相比拟或为数个波长时，呈一个分布参数网络，电压和电流在其上的振幅和相位都与空间位置有关，必须考虑分布参数效应。当元件的尺寸  $L$  小于介质中电磁波长  $\lambda_G$  的 5% 时，分布效应可以忽略，认为元件为集总元件。介质中的电磁波长  $\lambda_G$  为

$$\lambda_G = \frac{\lambda_0}{\sqrt{\epsilon_e}} = \frac{c}{f\sqrt{\epsilon_e}} \quad (4-1)$$

式中， $\lambda_0$  为真空中波长， $\epsilon_e$  为介质中有效介电常数， $c$  为真空中光速， $f$  为微波的频率。根据无源元件的工作频率和物理尺寸，可以分为集总元件和分布元件两大

类。分布元件一般由传输线构成，如微带线、耦合线和共面波导等，集总元件通常指不考虑寄生和分布效应的螺旋电感、电容和薄膜电阻等，但是由于元件和衬底背面间的寄生电容效应，以及元件内部和各元件间的耦合，真正意义上的集总元件的实现是很困难的，需要考虑寄生随频率的变化关系。表 4-1 给出 MMIC 中电阻，电容和电感的特性和应用<sup>[146]</sup>。下面针对 MMIC 用螺旋电感、MMIC 电容和薄膜电阻的版图设计、提参建模，以及模型表征和性能分析进行研究。

表 4-1 MMIC 中电阻、电容和电感的特性和应用

名称	电阻		电容			电感	
种类	金属薄膜电阻	有源区电阻	传输线电容	交叉指电容	MIM 电容	高阻传输线	螺旋电感
取值范围	5 ~1 k $\Omega$	10 ~10 k $\Omega$	0.001 ~0.05 pF	0.01 ~0.5 pF	0.1 ~100 pF	0.01 ~0.5 nH	0.5 ~10 nH
Q 值@ 10 GHz	—	—	~50	~50	~25	30~60	20~40
材料	NiCr, TaN <sub>x</sub> 等	GaAs, InP 等	—	—	Si <sub>3</sub> N <sub>4</sub> , SiO <sub>x</sub> , Ta <sub>2</sub> O <sub>5</sub> 等	蒸发 或电镀金	蒸发 或电镀金
应用	直流偏置 反馈电阻 阻抗匹配		耦合 阻抗匹配		耦合 滤波 阻抗匹配	阻抗匹配	RF 扼流 阻抗匹配

## 4.2 无源元件制备及提参建模

### 4.2.1 版图设计

电感是 MMIC 中的关键无源元件<sup>[147-152]</sup>，其结构参数多，包括电感线圈宽度，线圈间距，线圈内径，线圈圈数等，对电感的性能影响各不相同，需要系列电感来进行性能参数的评估。考虑螺旋电感的面积，以及工艺水平，线圈宽度设计了 6  $\mu\text{m}$ ，10  $\mu\text{m}$  和 16  $\mu\text{m}$  三种，线圈圈数分别为 1-6、1-4 圈和 1-3 圈，线圈间距为 6  $\mu\text{m}$  和 8  $\mu\text{m}$  两种，固定内径为 30  $\mu\text{m}$ ，线圈线圈空气桥跨越底层布线，考虑工作电流，由于底层金属很薄，因此设计宽度为 22  $\mu\text{m}$ ，空气桥跨度为 32  $\mu\text{m}$ ，满足工艺条件要求。

MIM 电容和薄膜电阻的设计比较简单，MIM 电容的主要参数是单位面积电容值，主要由两层金属间的介质材料和介质厚度决定，设计正方形 MIM 电容，边长

从 40—200  $\mu\text{m}$  共九种。薄膜电阻为 NiCr 金属薄膜电阻，其主要参数是薄膜电阻的方块电阻，设计 0.5—2 个方块共 3 种电阻。

每一个元件都设计成两个 GSG 的端口，能够在片测试两端口的微波 S 参数，并根据元件的大小设计对应的 Open 测试 Pad 图形，用于测试参数中去嵌入压点的寄生电容效应；并设计工艺监控 PCM 图形，监控介质质量和空气桥的工艺质量。设计的版图图形如图 4.2 所示。

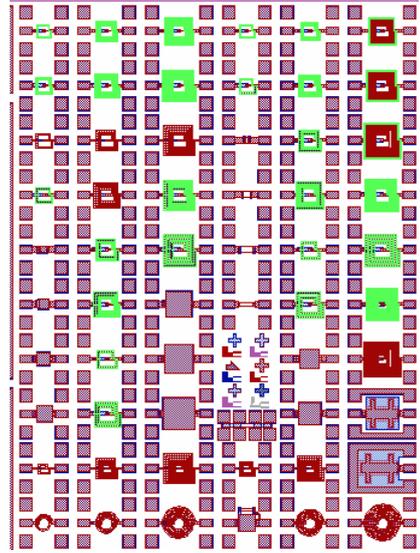


图 4.2 无源元件设计版图

#### 4.2.2 无源元件制作

采用标准 MMIC 工艺制作无源元件，工艺流程要符合 HBT 的工艺流程，主要包括：底层介质层生长，NiCr 薄膜电阻溅射，一次布线金属，PECVD 淀积 300 nm  $\text{Si}_3\text{N}_4$ ，接触孔介质刻蚀，电镀空气桥，背面减薄。

研制的无源元件照片以及空气桥示意图见图 4.3。

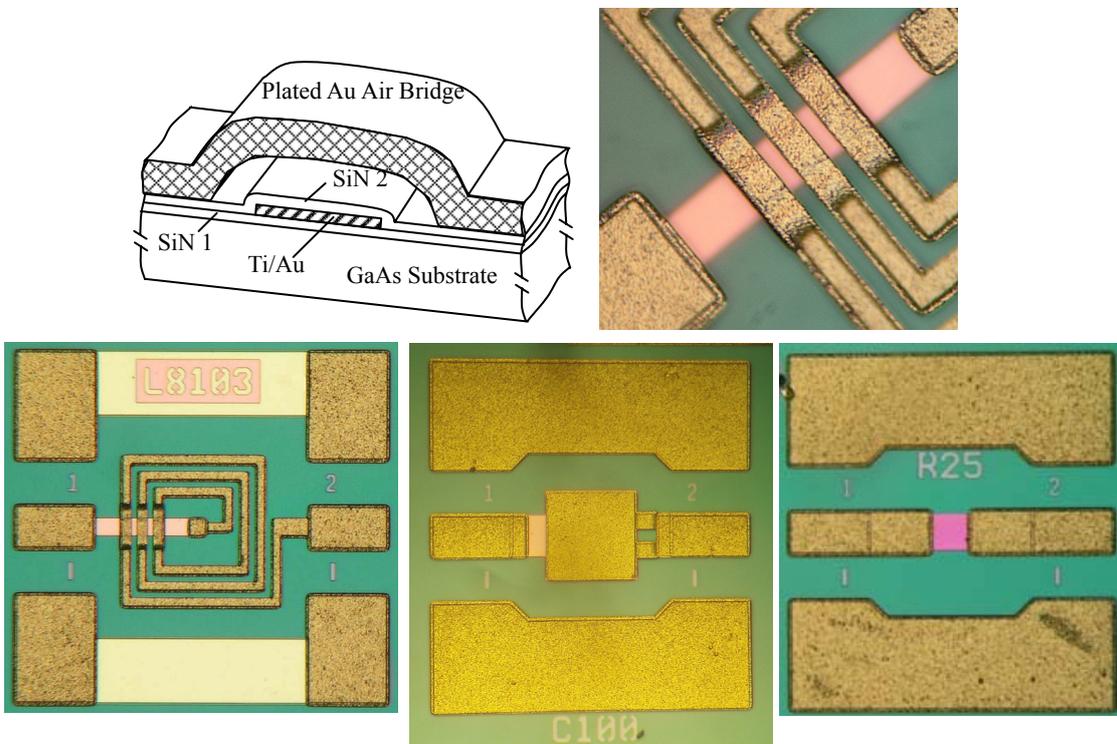


图 4.3 无源元件照片和空气桥示意图

### 4.2.3 测试提参和拟合建模

使用 HP 8510B 网络分析仪在 0.1 GHz 到 15.1 GHz 的频率上在片测试各种不同结构 MMIC 无源元件的  $S$  参数, 并采用去嵌入技术去除测试压点的寄生电容效应, 拟合去嵌入后的  $S$  参数得到各种 MMIC 无源元件的等效电路模型参数, 图 4.4 所示为典型 MMIC 无源元件 (矩形螺旋电感 L8103 线间距为  $8\ \mu\text{m}$ , 线宽  $10\ \mu\text{m}$ , 圈数 3; MIM 电容 C100 边长为  $100\ \mu\text{m}$ ; 薄膜电阻 R2 的长度和宽度比为 2) 的测试  $S$  参数和模型仿真  $S$  参数的 Smith 圆图和极坐标圆图, 可见电感、电容和电阻的  $S$  参数的幅度和相位的测试和拟合仿真结果均吻合良好。

## 4.3 螺旋电感建模及分析

### 4.3.1 螺旋电感的等效电路

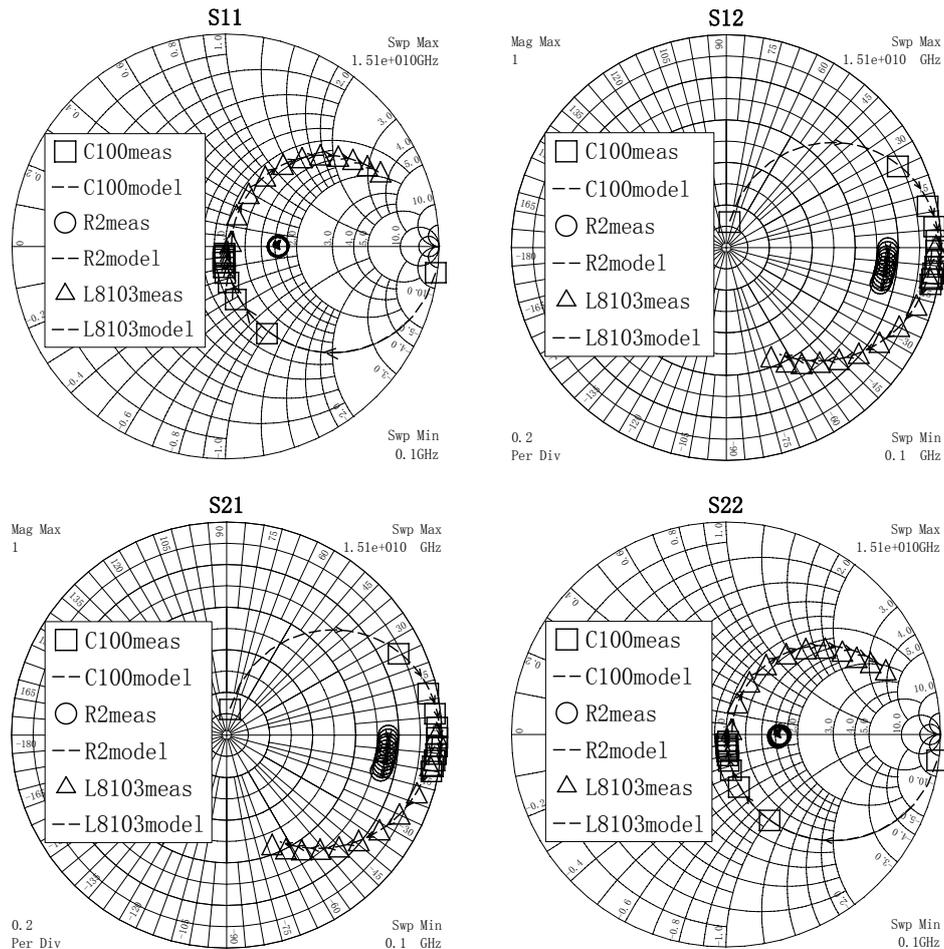


图 4.4 典型 MMIC 无源元件的测试  $S$  参数和模型仿真  $S$  参数的拟合图

图 4.5 所示为螺旋电感的简化等效电路模型，其中螺旋电感模型中的  $L_s$  和  $R_s$  分别表示电感线圈金属导线的等效电感值和串联电阻值， $C_f$  表示相邻线圈间边缘寄生电容和线圈跨越底层布线等效叠层电容的总和， $C_{m1}$  和  $C_{m2}$  表示金属线圈对衬底地平面的电容值， $R_{m1}$  和  $R_{m2}$  表示与衬底损耗相关的等效电阻值。

拟合提取各种结构的螺旋电感模型的等效电路参数，如表 4-2 中所示。

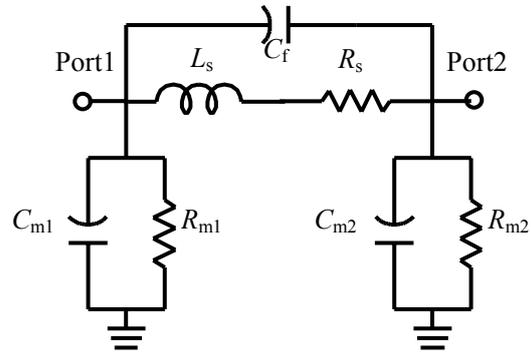


图 4.5 螺旋电感模型的等效电路

表 4-2 不同电感的结构参数和模型参数

编号	圈数	线宽 / $\mu\text{m}$	长度 / $\mu\text{m}$	面积 / $\text{mm}^2$	$L_s$ /nH	$R_s$ / $\Omega$	$C_f$ /fF	$C_{m1}$ /fF	$C_{m2}$ /fF	$R_{m1}$ /k $\Omega$	$R_{m2}$ /k $\Omega$
L61	1	6	322	0.0081	0.34	1.88	0.0031	9.45	9.41	12.94	8.26
L62	2	6	756	0.014	0.79	2.58	0.0072	11.87	12.01	10.79	7.61
L63	3	6	1302	0.021	1.49	3.52	0.0109	15.39	18.24	9.3	6.97
L64	4	6	1960	0.030	2.78	4.83	0.0216	24.92	27.15	7.8	6.74
L65	5	6	2730	0.041	4.37	6.25	0.0336	31.42	39.78	6.78	6.33
L66	6	6	3612	0.053	6.25	8.08	0.0416	40.96	59.78	6.14	6.13
L101	1	10	354	0.011	0.334	1.71	0.0377	10.25	8.55	9.29	7.72
L102	2	10	852	0.019	0.78	3.06	0.0408	12.44	10.99	7.39	7.24
L103	3	10	1494	0.031	1.58	3.77	0.0531	17.2	19.7	6.76	6.81
L104	4	10	2280	0.045	2.92	4.44	0.059	33.22	48.81	6.44	6.66
L161	1	16	400	0.015	0.36	2.05	0.029	11.22	16.26	6.66	6.93
L162	2	16	992	0.029	0.78	3.01	0.0367	15.09	23.11	6.43	6.77
L163	3	16	1772	0.047	1.7	3.44	0.0499	24.78	39.98	6.49	6.6

根据电感模型，利用 ADS 仿真确定各种不同结构电感的性能参数，包括  $Q$  值，谐振频率  $f_0$ ，自谐振频率  $f_{\text{res}}$  和电感品质因子  $FMI$ <sup>[148]</sup> 等，表 4-3 列出了各种结构电感的性能参数仿真结果。

表 4-3 不同电感的仿真性能参数

编号	$Q_{\text{max}}$	$f_0$ /GHz	$f_{\text{res}}$ /GHz	$FMI$ /GHz/ $\text{mm}^2$
L61	27.9	40.4	88.3	304483
L62	24.3	21.7	52	90808

L63	20.1	13.1	33.2	31319
L64	15.7	7.6	19.1	9907
L65	13.1	5.2	13.6	4367
L66	10.8	4	10	2042
L101	24.7	37.8	85.9	200295
L102	19	20.6	51.1	50293
L103	17.2	11.5	30.5	17139
L104	14	6.3	16.1	5065
L161	21.4	33	79	113648
L162	17.8	18.8	46.3	28553
L163	15.8	9.6	23.5	7819

### 4.3.2 螺旋电感的模型表征和性能分析

#### 1. 螺旋电感模型的多项式表征

图 4.6 所示为电感值随电感长度、圈数和面积的变化曲线。根据电感值的变化规律，采用多项式公式表征电感值  $L_s$  随电感圈数  $N$ ，长度  $L$  和面积  $A$  的变化关系，表 4-4 为电感参数的拟合多项式系数列表。

$$L_s \approx \sum_{n=0}^2 a_n N^n, \quad L_s \approx \sum_{n=0}^2 b_n L^n, \quad L_s \approx \sum_{n=0}^1 c_n A^n \quad (4-2)$$

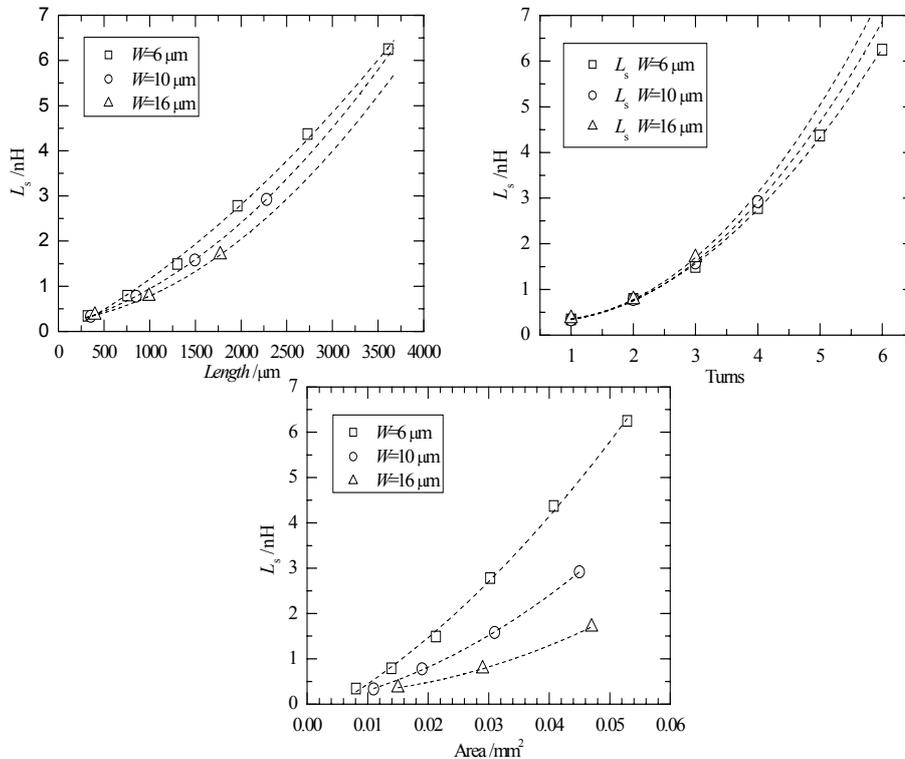


图 4.6  $L_s$  随电感不同参数的变化曲线 (a) 圈数; (b) 长度; (c) 面积

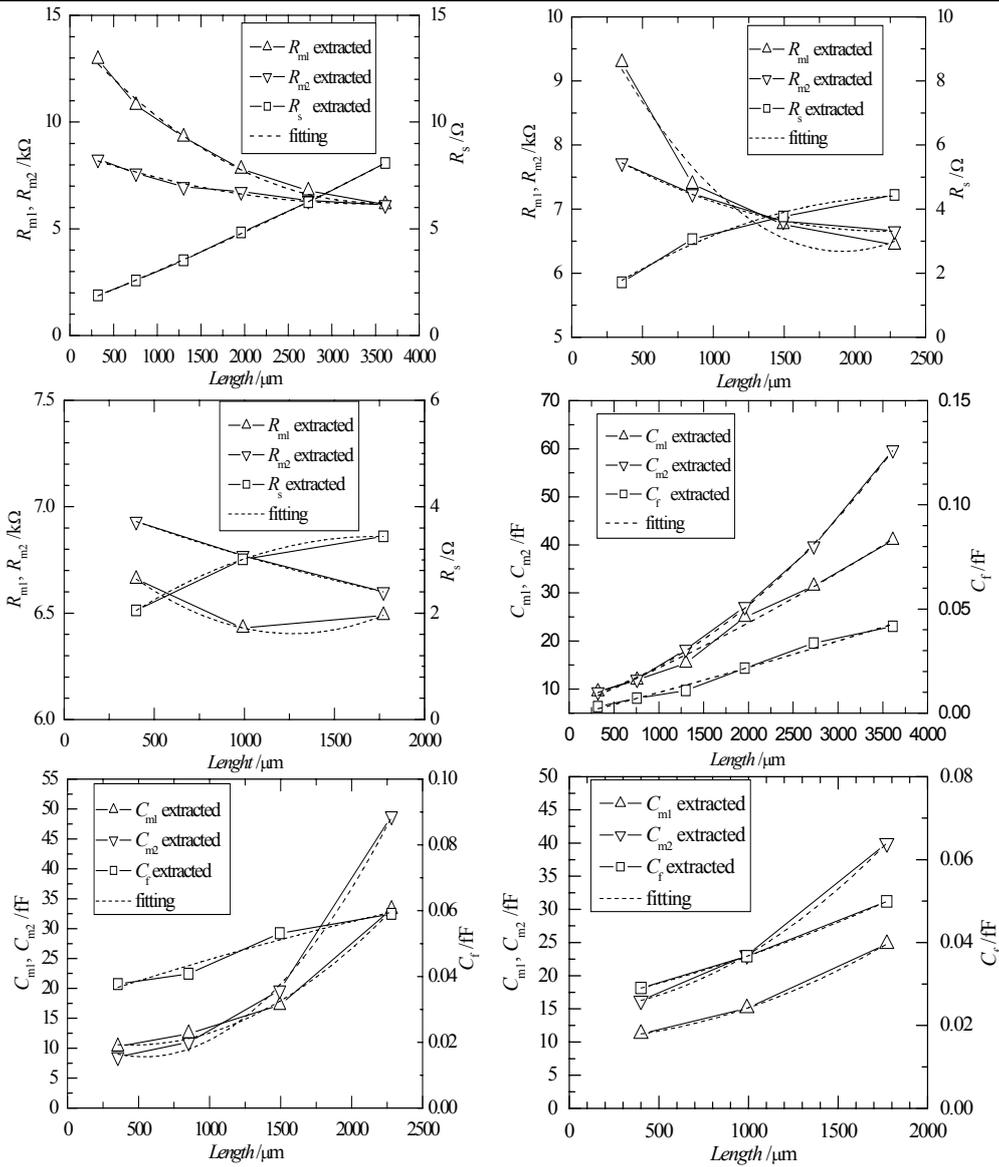


图 4.7 螺旋电感寄生参数随电感线圈长度的变化曲线

表 4-4 电感值  $L_s$  的多项式拟合系数列表

编号	$a_0$	$a_1$	$a_2$	$b_0$	$b_1$	$b_2$	$c_0$	$c_1$
L61..6	0.302	-0.153	0.192	-0.087	$1.05 \times 10^{-3}$	$1.98 \times 10^{-7}$	-1.07	134.4
L101..4	0.384	-0.265	0.224	0.115	$5.1 \times 10^{-4}$	$3.18 \times 10^{-7}$	-0.613	76.1
L161..3	0.44	-0.33	0.25	0.212	$2.3 \times 10^{-4}$	$3.43 \times 10^{-7}$	-0.337	42.3

(注: L61..6 表示线宽为 6  $\mu\text{m}$ 、1-6 圈电感; L101..4 表示线宽为 10  $\mu\text{m}$ 、1-4 圈电感; L161..3 表示线宽为 16  $\mu\text{m}$ 、1-3 圈电感)

根据表 4-2 中列出的不同线宽电感的模型参数, 多项式公式拟合曲线, 得到各种电感的串联电阻  $R_s$ 、衬底损耗等效电阻  $R_{m1}$ 、 $R_{m2}$ , 以及寄生电容  $C_f$ 、衬底损耗等效电容  $C_{m1}$  和  $C_{m2}$  随电感线圈长度的变化图, 如图 4.7 所示。

不同线圈宽度电感的寄生电阻和寄生电容的多项式表达式分别为：

$$R_s \approx \sum_{n=0}^2 d_n L^n, \quad R_{m1} \approx \sum_{n=0}^2 e_n L^n, \quad R_{m2} \approx \sum_{n=0}^2 f_n L^n \quad (4-3)$$

$$C_f \approx \sum_{n=0}^2 g_n L^n, \quad C_{m1} \approx \sum_{n=0}^2 h_n L^n, \quad C_{m2} \approx \sum_{n=0}^2 i_n L^n \quad (4-4)$$

与测试曲线拟合得到的多项式系数在表 4-5 中列出

表 4-5 电感寄生电阻和电容的多项式拟合系数列表

编号	$d_0$	$d_1$	$d_2$	$e_0$	$e_1$	$e_2$
L61..6	1.33	$1.62 \times 10^{-3}$	$6.8 \times 10^{-8}$	14.1	$-4.49 \times 10^{-3}$	$6.39 \times 10^{-7}$
L101..4	0.786	$3 \times 10^{-3}$	$-6.27 \times 10^{-7}$	10.6	$-4.46 \times 10^{-3}$	$1.16 \times 10^{-6}$
L161..3	1.09	$2.71 \times 10^{-3}$	$-7.8 \times 10^{-7}$	6.95	$-8.6 \times 10^{-4}$	$3.39 \times 10^{-7}$
编号	$f_0$	$f_1$	$f_2$	$g_0$	$g_1$	$g_2$
L61..6	8.61	$-1.41 \times 10^{-3}$	$2.03 \times 10^{-7}$	$-1.44 \times 10^{-3}$	$1 \times 10^{-5}$	$3.37 \times 10^{-10}$
L101..4	8.17	$-1.36 \times 10^{-3}$	$3.07 \times 10^{-7}$	$3.16 \times 10^{-2}$	$1 \times 10^{-5}$	$-1.03 \times 10^{-9}$
L161..3	7.05	$-3.2 \times 10^{-4}$	$3.81 \times 10^{-8}$	$2.49 \times 10^{-2}$	$9.03 \times 10^{-6}$	$2.85 \times 10^{-9}$
编号	$h_0$	$h_1$	$h_2$	$i_0$	$i_1$	$i_2$
L61..6	6.16	$7.68 \times 10^{-3}$	$5.63 \times 10^{-7}$	7.56	$4.38 \times 10^{-3}$	$2.78 \times 10^{-6}$
L101..4	11.9	$-6.06 \times 10^{-3}$	$6.73 \times 10^{-6}$	12.4	$-1.43 \times 10^{-2}$	$1 \times 10^{-5}$
L161..3	10.3	$5.7 \times 10^{-4}$	$4.29 \times 10^{-6}$	14.5	$1.37 \times 10^{-3}$	$7.33 \times 10^{-6}$

(注：L61..6 表示线宽为 6  $\mu\text{m}$ 、1-6 圈电感；L101..4 表示线宽为 10  $\mu\text{m}$ 、1-4 圈电感；L161..3 表示线宽为 16  $\mu\text{m}$ 、1-3 圈电感)

## 2. 螺旋电感的性能分析

采用拟合得出的多项式公式表征无源元件模型，可以获得电感模型随电感圈数、长度和面积连续变化的曲线，快速预测 MMIC 中螺旋值大小，便于 MMIC 电路中应用时的设计优化。

图 4.8 所示为线宽 6  $\mu\text{m}$ ，圈数分别为 2 圈、3 圈和 5 圈的电感，和圈数为 3 圈，线宽分别为 10  $\mu\text{m}$  和 16  $\mu\text{m}$  的电感的  $Q$  值的频率响应图。可见电感的  $Q$  值首先随频率增加而上升，到达最大值后逐渐降低，直至降为零，这是由于低频时电感金属电阻是能量损耗的主要因素，且随频率变化不大，因此  $Q$  值随频率增加而上升；但随频率增加、衬底损耗、涡流和趋肤效应等影响增加，成为能量损耗的主要因素，使得  $Q$  值降低，并随频率的进一步增大而最终降为零。随电感圈数增加，电感的寄生电容效应和串联电阻增大， $Q_{\max}$ 、 $f_0$  和  $f_{\text{res}}$  随电感圈数的增加而降

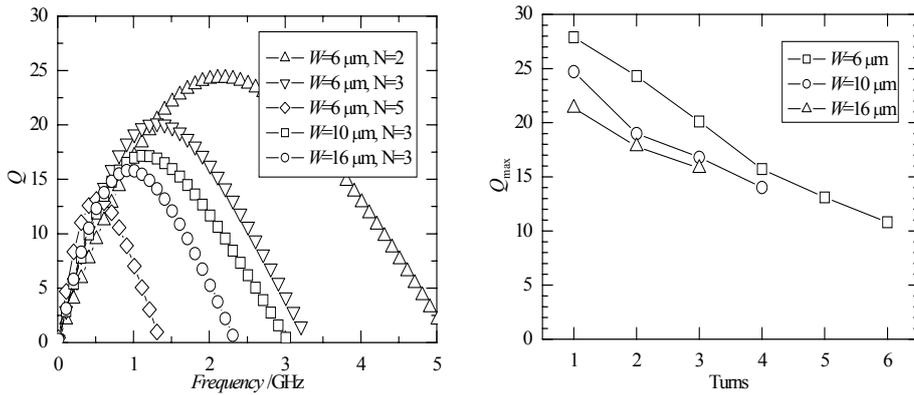


图 4.8 不同结构电感的频率相应

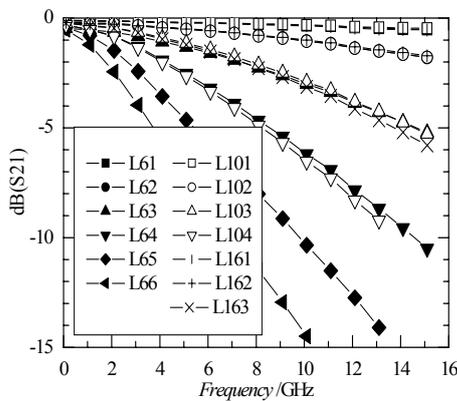


图 4.9 不同电感插入损耗的频率响应

低。从图 4.9 所示不同结构电感插入损耗的频率响应图中可以看出，随电感圈数的增多，插入损耗随频率迅速增大，并且由于宽线圈电感占用更大的面积，相关衬底损耗随频率增加而更加严重，使得  $Q_{max}$ 、 $f_0$  和  $f_{res}$  随电感线圈宽度的增加而降低。给出  $Q_{max}$  随电感圈数变化的拟合多项式

$$Q_{max}=27.2-3.39N \quad W=10 \mu\text{m}$$

$$Q_{max}=23.88-2.78N \quad W=16 \mu\text{m}$$

$$Q_{max}=31-3.53N \quad W=6 \mu\text{m}$$

根据此公式可以缩放得到不同宽度电感任意圈数时的  $Q_{max}$  预估值。

MMIC 应用中希望电感的  $Q$  值和  $f_{res}$  都尽可能高，占用面积尽量少，Bahl 提出电感的品质因子  $FMI$  来评估电感的综合性能<sup>[148]</sup>。

$$FMI = Q_{max} f_{res} / S$$

其中  $Q_{max}$  为  $Q$  值的最大值， $S$  为螺旋电感占用的面积。

图 4.10 给出电感的  $FMI$  随电感圈数的变化图。可见， $FMI$  随电感圈数的增大而降低，当圈数一定时由于随线宽增加电感的  $Q_{max}$  和  $f_{res}$  降低，占用面积增大的原因，宽线圈电感的  $FMI$  要低于窄线宽电感。根据表 2 中仿真

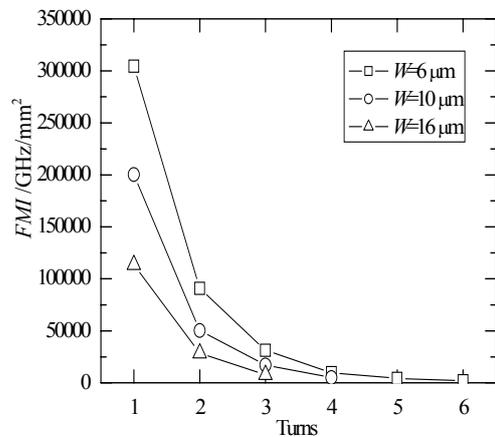


图 4.10 不同结构电感的  $FMI$

的  $FMI$  参数，以电感圈数和面积分别拟合多项式公式如下，表 4-5 列出拟合多项式的系数。

$$FMI \approx \sum_{n=0}^2 j_n N^n ; FMI \approx \sum_{n=0}^2 k_n S^n \quad (4-5)$$

表 4-5  $FMI$  的多项式拟合系数列表

编号	$j_0(\times 10^5)$	$j_1(\times 10^5)$	$j_2(\times 10^5)$	$k_0(\times 10^7)$	$k_1(\times 10^7)$	$k_2(\times 10^5)$
L61..6	4.65	-2.1	0.23	0.04	-2.34	30
L101..4	2.89	-1.65	0.24	0.03	-1.59	21.7
L161..3	2.16	-1.42	0.24	0.02	-1.01	11.7

结合多项式表征模型对电感圈数和线宽对电感值、 $Q$  值频率响应和  $FMI$  等性能参数的影响进行分析，在相同内径和间距时，减小线宽可以显著提高电感的  $Q_{\max}$  值，自谐振频率和  $FMI$  等，主要是得益于与电感面积相关的寄生参量损耗的降低，减小电感衬底相关损耗是获得高品质螺旋电感的关键；高隔离钝化介质的采用，以及线圈悬空电感将是 MMIC 工艺技术发展的重要方向。

#### 4.4 MIM 电容建模及模型表征

##### 1. 电容提参建模

图 4.11 所示为电感模型的等效电路图， $C$  表示 MIM 电容的等效电容值， $R_{cs}$  和  $L_{cs}$  分别表示电容的寄生电阻和电感， $C_{c1}$  和  $C_{c2}$  分别表示电容两端压点对地寄生电容值。

拟合提取不同边长方形 MIM 电容的模型参数，并 ADS 仿真性能参数，列表于 4-6。

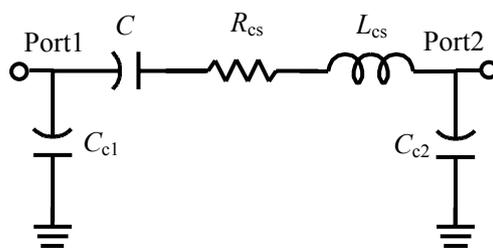


图 4.11 MIM 电容模型的等效电路

表 4-6 不同结构电容的模型参数和性能仿真参数列表

电容 边长	面积 /mm <sup>2</sup>	$C$ /pF	$R_{cs}$ /Ω	$L_{cs}$ /nH	$C_{c1}$ /fF	$C_{c2}$ /fF	$CPUA$ /pF/mm <sup>2</sup>	$f_{res}$ /GHz
C40	0.0016	0.327	2.57	0.162	12.5	8.2	204	20.5
C60	0.0036	0.722	1.69	0.149	11.9	8.0	201	13.6
C80	0.0064	1.283	1.50	0.153	13.1	9.6	200	9.5
C100	0.01	1.99	0.637	0.133	11.2	9.3	200	8
C120	0.0144	2.87	1	0.145	11.4	8.9	199	6.9

C140	0.0196	3.96	0.7	0.106	11.2	9.5	210	6.2
C160	0.0256	5.01	0.121	0.145	12.7	10.0	196	5.2
C180	0.0324	6.28	0.280	0.122	13.0	9.48	194	4.7
C200	0.04	7.87	0.176	0.0783	12.5	9.99	197	4.5

2. 电容模型的多项式表征

根据表 4-6 中的不同结构电容的模型参数, 多项式拟合得到各模型参数随结构参数的变化规律, 图 4.12 所示为等效电容值  $C$  和输入、输出端口等效电容值  $C_{c1}$ 、 $C_{c2}$  随电容面积  $A$  的拟合曲线, 图 4.13 所示为电容等效串联电阻  $R_{cs}$  和电感  $L_{cs}$  随正方形电容边长  $l$  的拟合曲线。给出电容模型参数的多项式表达式如下, 拟合的多项

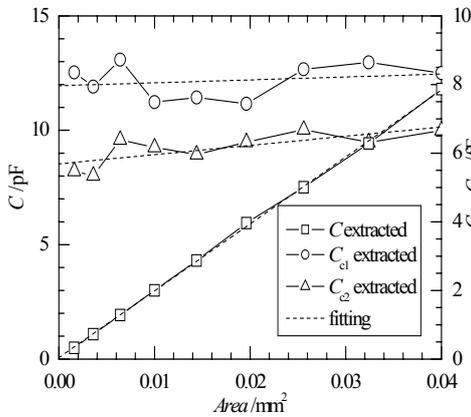


图 4.12 电容  $C$  和  $C_{c1}$ 、 $C_{c2}$  随电容面积函数

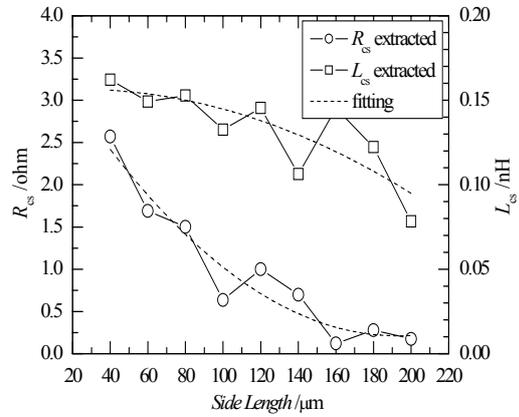


图 4.13  $R_{cs}$  和  $L_{cs}$  随电容边长  $l$  的变化图

式系数如表 4-7 所示。其中,  $m_1$  即为 MIM 电容的单位面积电容值 ( $CPUA$ ), 约  $195 \text{ pF/mm}^2$ 。

$$C \approx \sum_{n=0}^1 m_n A^n, \quad C_{c1} \approx \sum_{n=0}^1 n_n A^n, \quad C_{c2} \approx \sum_{n=0}^1 o_n A^n, \quad R_{cs} \approx \sum_{n=0}^2 p_n l^n, \quad L_{cs} \approx \sum_{n=0}^2 q_n l^n$$

表 4-7 电容模型多项式拟合系数列表

系数	$m_0$	$m_1$	$n_0$	$n_1$	$o_0$	$o_1$
值	0.0398	195	11.95	12.70	8.53	40.3
系数	$p_0$	$p_1$	$p_2$	$q_0$	$q_1$	$q_2$
值	3.72	-0.0365	$9 \times 10^{-5}$	0.156	$9 \times 10^{-5}$	$-1.96 \times 10^{-6}$

4.5 薄膜电阻建模及分析

图 4.14 所示为电感模型的等效电路图,  $R$  表示薄膜电阻的电阻值,  $L_{rs}$  表示寄

生电感值， $C_{r1}$  和  $C_{r2}$  分别表示输入、输出压点对地的寄生电容值，电阻为对称结构，因此设置  $C_{r1}$  和  $C_{r2}$  值相等。

拟合提取不同方块薄膜电阻的模型参数，列表于 4-8。

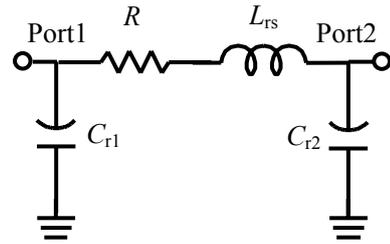


图 4.14 薄膜电阻模型等效电路

表 4-8 不同方块薄膜电阻的结构参数

编号	长宽比	$R/\Omega$	$L_{rs}/nH$	$C_{r1}/fF$	$C_{r2}/fF$
R1	0.4	7	0.177	20.4	20.4
R2	1	16.8	0.185	22.4	22.4
R3	2	32.9	0.201	24.4	24.4
R4	4	64.9	0.231	29.6	29.6

同样根据表 4-8 中电阻的模型参数，多项式拟合得到各模型参数  $R$ 、 $L_{rs}$ 、 $C_{r1}$  和  $C_{r2}$  随电阻方块数目  $N$ （长度与宽度比）的变化曲线，分别如图 4.15 和图 4.16 所示。给出电阻模型参数的拟合多项式和多项式系数列表，如表 4-9 所示。其中，系数  $o_1$  即为薄膜电阻的方块电阻值，约  $16.1 \Omega/\square$ 。

$$R \approx \sum_{n=0}^1 r_n N^n, \quad L_{cr} \approx \sum_{n=0}^1 s_n N^n, \quad C_{c1,c2} \approx \sum_{n=0}^1 t_n N^n$$

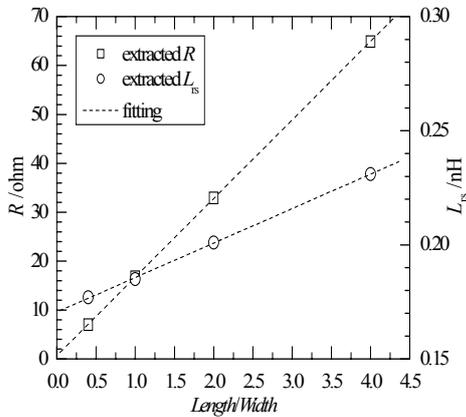


图 4.15 电阻  $R$  和寄生电感  $L_{rs}$  随薄膜电阻长宽比  $N$  的变化图

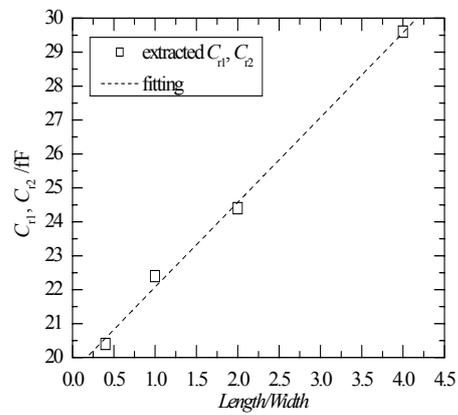


图 4.16  $C_{r1}$  和  $C_{r2}$  随薄膜电阻随长宽比  $N$  的变化图

表 4-9 电阻模型多项式拟合系数列表

系数	$r_0$	$r_1$	$s_0$	$s_1$	$t_0$	$t_1$
值	0.671	16.1	0.171	0.015	19.6	2.5

## 4.6 小结

本章介绍了 MMIC 主要无源元件的应用，设计了不同结构参数的螺旋电感、MIM 电容和薄膜电阻，分别提参建立等效电路模型，并采用多项式拟合表征模型参数，结合参数分析了结构参数对螺旋电感性能的影响。

1. 设计不同结构的螺旋电感、MIM 电容和薄膜电阻，测试并去除压点的寄生电容效应，拟合提取等效电路模型参数，根据结构参数变化规律，多项式公式表征模型参数，建立无源元件的数值模型，便于 MMIC 电路设计优化中的应用。

2. 结合模型参数和仿真性能参数分析不同结构参数对螺旋电感性能的影响。在相同内径和间距时，减小线宽可以显著提高电感的  $Q_{max}$  值、自谐振频率和  $FMI$  等，主要得益于电感面积相关的寄生参量损耗的降低，减小电感衬底相关损耗是获得高品质螺旋电感的关键；高隔离介质的采用，以及线圈悬空电感将是 MMIC 工艺技术发展的重要方向。



## 第五章 InGaP/GaAs HBT 功率放大器关键工艺研究

HBT 为垂直结构器件，制作工艺主要包括：台面腐蚀、金属化、介质刻孔、金属互连、电镀空气桥和背面工艺等，工艺复杂，尤其是功率 HBT 的集电极台面高度大，对器件的可靠性要求高，工艺过程的成熟和稳定是获得高性能、高可靠性和高成品率功率器件和电路的保证。本章针对功率 HBT 的特点开展了关键工艺技术和工艺监控技术研究，提高工艺可靠性和成品率，主要有：BE 金属自对准工艺和 Ledge 结构优化、基极金属欧姆接触、台面腐蚀和布线金属爬坡、发射极接触孔刻蚀、电镀空气桥和背面工艺等。

### 5.1 功率 HBT 关键工艺研究

#### 5.1.1 发射极—基极金属自对准工艺研究

发射极—基极金属自对准可以有效地减小发射极和基极之间的距离，减小外基区的面积，从而减小基极电阻和集电结电容，提高器件的高频特性。如式（2-11）所示，降低  $R_b$  和  $C_{bc}$  可以有效地提高  $f_{max}$ ，是微波 HBT 晶体管关键工艺之一。

钝化 Ledge 结构可以有效地减小外基区表面的漏电流，提高功率器件的稳定性和可靠性，是功率 HBT 中不可缺少的部分。钝化 Ledge 工艺融合在 BE 金属自对准工艺中，Ledge 结构优化的过程也就是 BE 金属自对准工艺中侧向腐蚀时间优化控制过程。

实现自对准发射极的制备方法主要有：选择性重新生长发射极<sup>[153,154]</sup>、发射极设计成双 InGaP 结构<sup>[155,156]</sup>、利用“侧墙工艺”<sup>[157,158]</sup>、利用基区金属桥<sup>[159]</sup>、T 型发射极金属<sup>[160,161]</sup>、以及 GaAs 的侧向腐蚀<sup>[103]</sup>等技术。

我们采用 GaAs 侧向腐蚀的工艺技术实现发射极自对准，同时实现钝化 Ledge，其工艺流程如下：

- 1) 晶圆表面清洗，匀胶、光刻发射极图形；

- 2) 电子束蒸发发射极金属：Ti/Pt/Au=800/500/2500 Å；
- 3) 以发射极金属作掩蔽，使用 Citric Acid: H<sub>2</sub>O<sub>2</sub>=1: 1 腐蚀液在 25℃ 水浴中湿法腐蚀 InGaAs 盖帽层、组分渐变层和 n<sup>-</sup>-GaAs 层，腐蚀到 InGaP 腐蚀截止层；
- 4) 使用 NH<sub>4</sub>OH: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O=3: 1: 50 腐蚀液在 25℃ 水浴中侧向腐蚀 GaAs，给出避免 BE 金属自对准短路的空间，同时也留出足够的 Ledge 距离，但是为避免发射极脱落和可靠性考虑，侧向腐蚀 GaAs 又不能过多，这一步腐蚀工艺的时间控制是关键；
- 5) PECVD 淀积 500 Å 厚度的 Si<sub>3</sub>N<sub>4</sub>，然后使用 RIE 刻蚀去除 Si<sub>3</sub>N<sub>4</sub>，由于 RIE 刻蚀的陡直性，发射极金属掩蔽下的 Si<sub>3</sub>N<sub>4</sub> 会保留下来，保护钝化 Ledge 层的 InGaP 不会被腐蚀掉；
- 6) 使用 HCl: H<sub>3</sub>PO<sub>4</sub>=1: 1 腐蚀液在 50℃ 水浴中选择腐蚀 InGaP 发射区，到基区 GaAs 层截止；
- 7) 表面清洗，匀胶、光刻基极图形；
- 8) 电子束蒸发基极欧姆接触金属：Pt/Ti/Au=200/200/1200 Å，形成 BE 金属自对准。

下面就 GaAs 的湿法腐蚀工艺中容易出现的问题以及解决方法和优化实验等做具体介绍。

### 1. GaAs 的湿法腐蚀晶向效应

GaAs 材料是闪锌矿结构晶体，GaAs 的腐蚀图形呈现各向异性。(100) 晶面是最常用的用来制作器件的晶面，它有两个互相垂直的属于 (110) 系的解理面。

GaAs 晶片的通用定位标准有两种：US (美国) 标准和 EJ (欧洲、日本) 标准，

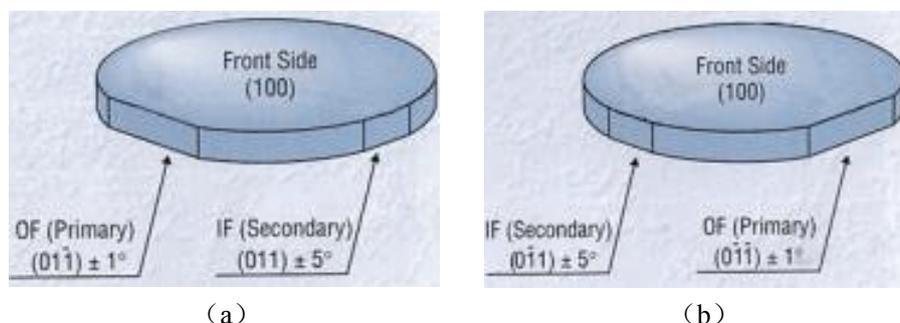


图 5.1 GaAs 晶片的通用定位标准：(a) US 定位标准，(b) EJ 定位标准

分别如图 5.1 中所示，主、次定位边的定义完全不同，在工艺中需要特别注意，本论文中没有特别指明均指 US 定位标准。图 5.2 中示出了 US 定位标准 GaAs 晶片

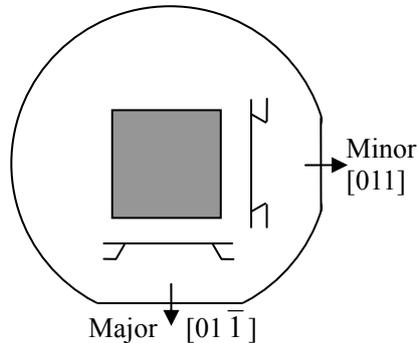
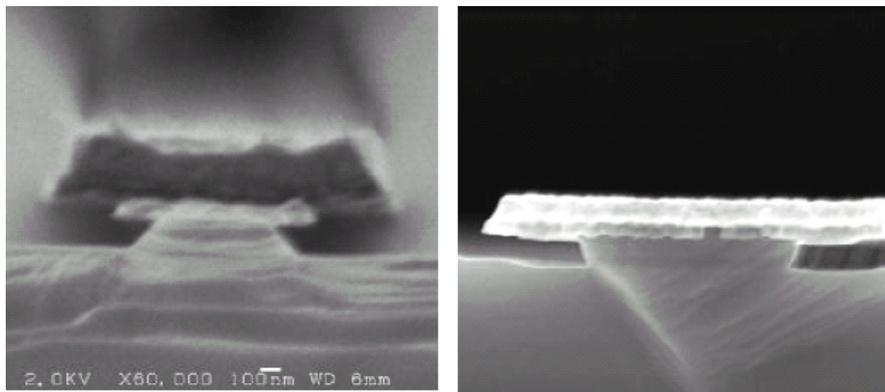


图 5.2 US 定位标准 GaAs 晶片不同晶向上的湿法腐蚀剖面示意图

不同晶向上的湿法腐蚀剖面示意图。可见， $[01\bar{1}]$ 晶向的腐蚀剖面为正梯形， $[011]$ 晶向的腐蚀剖面为倒梯形，在 BE 金属自对准工艺中应该将矩形发射极的长边方向与主对准边方向平行， $[011]$ 方向上发射极剖面为倒梯形结构，有利于避免 BE 金属自对准时 BE 短路，同时在发射极两端形成正梯形，有利于发射极金属的爬坡。不同晶向上腐蚀剖面的 SEM 照片如图 5.3 所示。



(a)  $[01\bar{1}]$ 方向上剖面

(b)  $[011]$ 方向上剖面

图 5.3 发射极不同方向上腐蚀剖面的 SEM 照片

## 2. 腐蚀“黑边”现象及消除

由于柠檬酸系腐蚀液的电化学效应，在靠近发射极金属周边腐蚀速率较慢<sup>[162,163]</sup>，使用探针测试表面击穿时，有可能表面大面积上腐蚀到达 InGaP 层而腐蚀截止，但靠近发射极周边却残留 GaAs，此时表面观察并不明显，很容易忽视；当下一步腐蚀 InGaP 层时，由于腐蚀溶液的选择腐蚀特性，并不能将残留的 GaAs 和其下面覆盖的 InGaP 腐蚀去除，此时发射极周边残留的 GaAs 可以在显微镜下被

观察到，如图 5.4 所示。

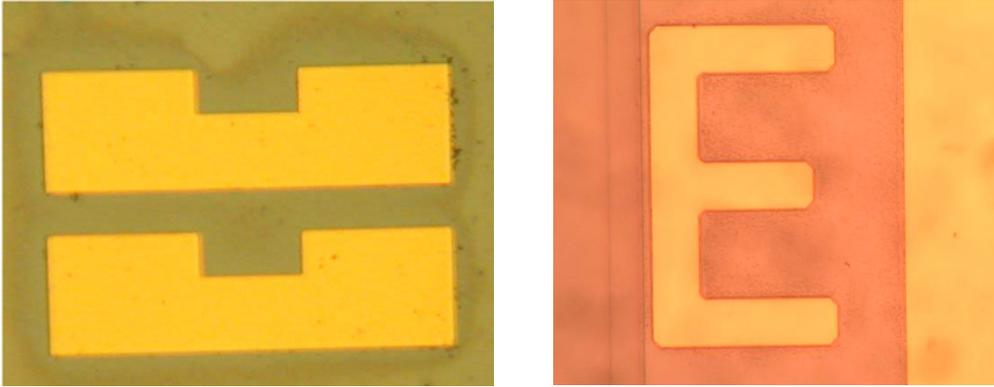


图 5.4 InGaP 层腐蚀后出现残留的“黑边”

在柠檬酸溶液腐蚀时，通过不断晃动腐蚀液，以及加兆声，分次腐蚀等，有利于腐蚀均匀性的提高，但是还不能彻底消除“黑边”现象，使用没有电化学效应的氨水、双氧水腐蚀液（ $\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}=3:1:50$ ）进一步腐蚀去除残留 GaAs，同时实现发射极金属下的侧向腐蚀（undercut），满足 BE 自对准所需空间距离和 Ledge 工艺的需要，图 5.5 所示为改进工艺加氨水腐蚀后“黑边”消除的照片。

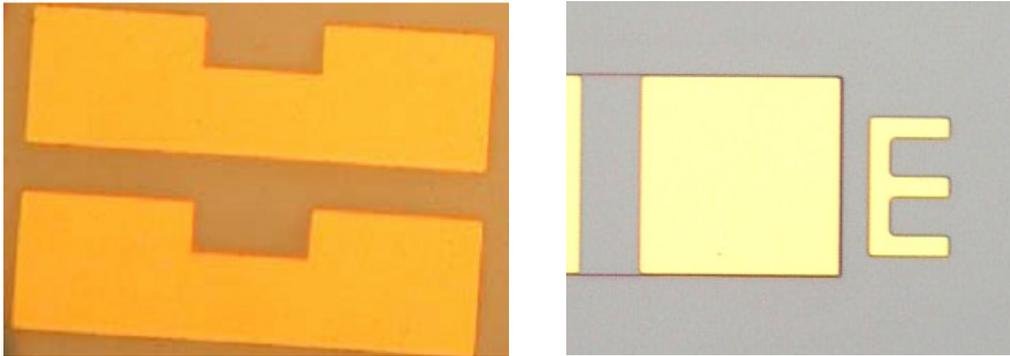


图 5.5 改进工艺后残留腐蚀“黑边”现象消除

### 3. BE 微短路及消除

“黑边”的残留可以通过进一步侧向腐蚀发射极消除，但是当侧向腐蚀不够时，即使不出现明显的“黑边”现象，也会造成器件性能的变差，出现厄利电压减小，击穿电压降低等现象，称为 BE 微短路<sup>[109,164]</sup>。这是由于微量 InGaP 的残留，

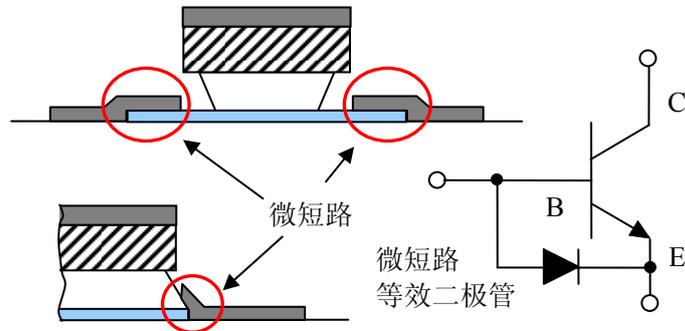


图 5.6 微短路的发生和等效电路示意图

这是由于微量 InGaP 的残留，

或发射极两端正梯形的腐蚀剖面侧向腐蚀不够,导致 BE 金属自对准工艺中基极金属与发射极出现微小的搭接,等效于在基极和发射极之间并联了一个很小的肖特基二极管,由于肖特基二极管的漏电和低的击穿电压,使得 HBT 的直流特性变差,击穿电压降低,如图 5.6 所示为微短路 HBT 的示意图,图 5.7 所示为微短路 HBT 的直流 IV 曲线,可见厄利电压降低,IV 曲线上扬。

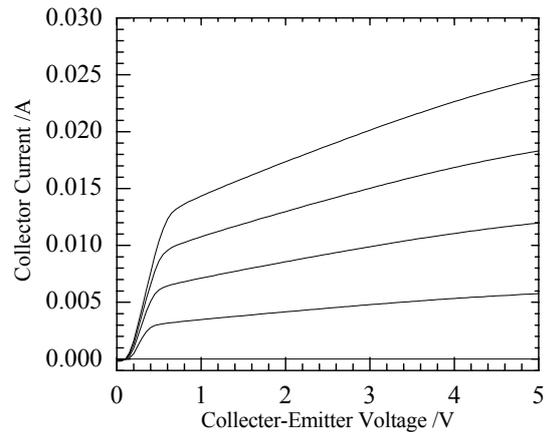


图 5.7 微短路 HBT 的 IV 曲线

#### 4. 侧向腐蚀时间的优化

侧向腐蚀是 BE 金属自对准工艺中的关键步骤,残留的“黑边”在后道基极金属自对准工艺中会造成 BE 之间的微短路,要留出 BE 自对准所需的空间和 Ledge 工艺的空间需要,同时侧向腐蚀时间又不能太长,避免出现发射极脱落造成成品率和可靠性的降低,因此,侧向腐蚀的时间需要优化控制。

设计不同腐蚀时间的优化实验,实验材料的盖帽层和发射极层的厚度分别为: InGaAs 层厚度 100 nm, GaAs 层厚度 250 nm, InGaP 层厚度 50 nm,主要实验过程同 5.1.1 节中所述,调整第 4) 步工艺中的不同侧向腐蚀时间,分别为 15 秒、25 秒、35 秒、45 秒。

表 5-1 列出不同腐蚀实验条件和腐蚀结果。

表 5-1 不同侧向腐蚀时间的腐蚀结果

侧向腐蚀时间	15 秒	25 秒	35 秒	45 秒
BE 结特性	短路	微短路, 正常	正常	正常
细发射极状况	完好	完好	2 $\mu\text{m}$ 线条完好 1 $\mu\text{m}$ 线条有脱落	2 $\mu\text{m}$ 线条有翘起 1 $\mu\text{m}$ 线条脱落
腐蚀效果	侧向腐蚀不足	良好	好	侧向过腐蚀

从不同侧向腐蚀时间的腐蚀效果可见,侧向腐蚀时间不足会导致 BE 结无法实现自对准,发生 BE 结短路;对 2  $\mu\text{m}$  发射极线条,选择约 30 秒的侧向腐蚀时间的腐蚀效果最好。

#### 5. Ledge 的制作

Ledge 工艺是在盖帽层腐蚀后，PECVD 淀积厚度适当的  $\text{Si}_3\text{N}_4$ ，利用  $\text{Si}_3\text{N}_4$  的良好覆盖特性，将侧向腐蚀后发射极金属下的区域也覆盖保护起来，然后利用 RIE 的刻蚀陡直性刻蚀去除  $\text{Si}_3\text{N}_4$ ，而发射极金属掩蔽区域下的  $\text{Si}_3\text{N}_4$  被保留下来，保护后面 InGaP 腐蚀工艺中靠近发射极外基区表面的 InGaP 不会被腐蚀掉，由于 InGaP 层很薄，被完全耗尽，形成钝化 Ledge 边，有效地减小外基区表面复合电流，并提高器件的可靠性。Ledge 工艺的关键在于选择适宜的  $\text{Si}_3\text{N}_4$  保护介质厚度和保证 RIE 刻蚀的陡直性。

如果淀积的  $\text{Si}_3\text{N}_4$  厚度太薄，介质中容易留有针孔，无法良好覆盖保护下面的 InGaP 材料而减弱 Ledge 钝化效果；淀积  $\text{Si}_3\text{N}_4$  太厚，又容易使得发射极侧面介质刻蚀不干净，造成 BE 结的短路。参照郑丽萍博士的实验结果<sup>[165]</sup>，选择淀积  $\text{Si}_3\text{N}_4$  厚度为 50 nm。采用  $\text{CF}_4$  和  $\text{O}_2$  的混和气体 RIE 刻蚀，选择低流量气体，维持反应腔内较高的真空度，保证刻蚀边缘良好的陡直性。

采用  $\text{HCl}:\text{H}_3\text{PO}_4=1:1$  的腐蚀液在  $50^\circ\text{C}$  水浴中腐蚀 InGaP，由于腐蚀液对 GaAs 和 InGaP 材料具有较高的选择腐蚀比，可以适当加长 InGaP 腐蚀时间，而不会对下层 GaAs 基区造成破坏，选择 InGaP 腐蚀时间为 50 秒钟。

## 6. BE 金属自对准

BE 金属自对准就是以发射极金属为掩蔽，直接蒸发基极金属，由于发射极的高度差和侧向腐蚀空间存在，实现发射极和基极金属的分离，从而最小化基极金属与发射极之间距离。因此增加发射区厚度，足够的侧向腐蚀空间，以及适宜的基极金属厚度是 BE 金属自对准的关键。

为了避免 BE 金属短路，在发射极的晶向选择上将发射极长边方向的腐蚀剖面定位为倒梯形，便于基极金属与发射极金属断裂开，采用三面自对准，如图 5.8 所示，将基极的一端比发射极内缩 1 微米，大大降低 BE 搭接在一起的概率；同时增加发射区 GaAs 层厚度，便于基极金属加厚，发射极电阻的增加也有利于电流的热稳定性提高。适宜的侧向腐蚀时间主要由上一步工艺决定，尽可能的增加侧向腐蚀时间，同时又要求线条完好不脱落。由于基极电阻的降低对于 HBT 的高频性能提高很重要，所以要尽可能的降低基极金属电阻，一是通过选择适宜的基极金属组分，有效降低基极金属接触电阻率，樊宇伟硕士通过实验确定选择 Pt/Ti/Au 的

基极金属组分<sup>[166]</sup>, 接触电阻率可达  $5 \times 10^{-5} \Omega \cdot \text{cm}^2$ ; 另一种方法就是增加基极金属中 Au 层的厚度, 通过实验确定基极金属组分为 Pt/Ti/Au=200/200/1200 Å, 可以形成良好的 BE 自对准而不会发生短路现象。

BE 金属自对准的 SEM 照片如图 5.9 所示。

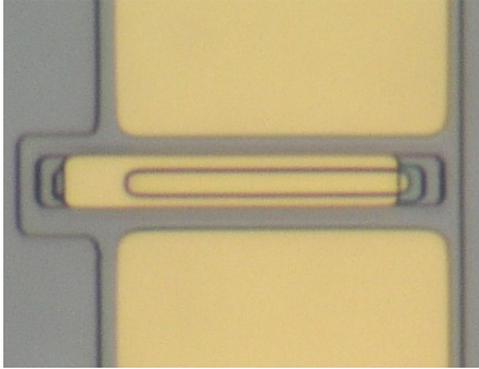


图 5.8 BE 三面自对准

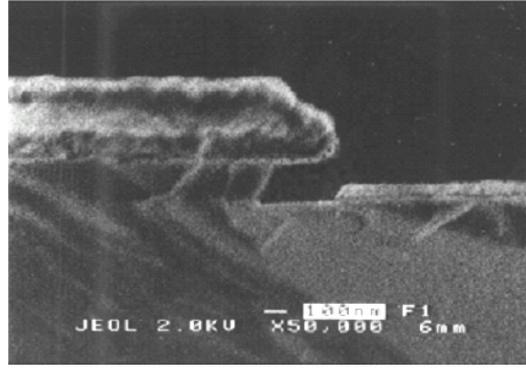


图 5.9 BE 金属自对准的 SEM 照片

### 5.1.2 集电极欧姆接触优化

集电极金属采用 AuGeNi 合金, 采用电子束蒸发集电极金属, 然后通过高温快速合金, 使集电极金属与  $n^+$ -GaAs 亚集电区合金形成良好的欧姆接触。由于集电极合金在基极金属工艺之后, 而基区厚度很薄, 掺杂浓度很高, 且基极金属很薄, 过高的合金温度导致基极金属出现大合金点颗粒, 甚至引起基极金属穿透基区而与集电区接触形成肖特基接触, 带来器件性能恶化和可靠性的降低<sup>[109]</sup>。因此, 需要优化集电极合金组分和合金温度, 避免对基极金属产生不利影响。

电子束蒸发集电极金属 Ni/Ge/Au/Ge/Ni/Au=20/40/660/80/30/2500 Å, 最底层金属 Ni 的作用是改善 GaAs 表面 AuGe 合金的浸润, 使接触更均匀, Ge 的作用是

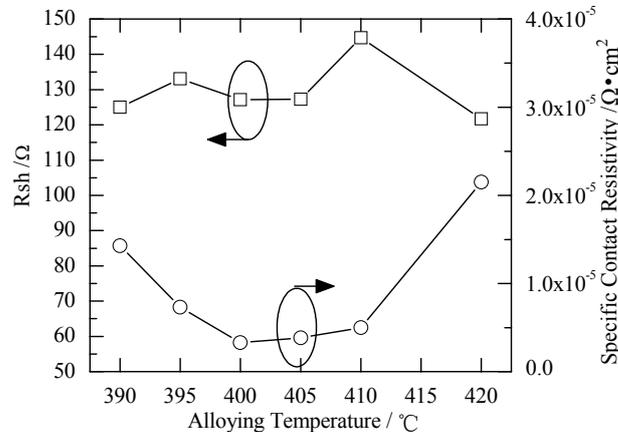
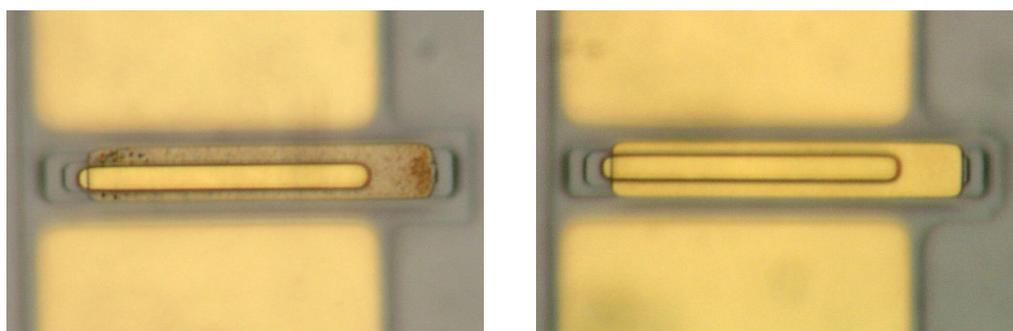


图 5.10 不同合金温度下集电极金属的外延层电阻和接触电阻率测试曲线



合金条件调整前

合金条件调整后

图 5.11 合金条件改善前后的基极金属形貌

进入 GaAs 形成高掺杂，并与 Au 形成合金，因此将原 40 Å 的最底层 Ni 减少为 20 Å 进行合金实验，合金温度从 390°C 到 420°C 变化。图 5.10 所示为不同合金温度下集电极金属的外延层电阻和接触电阻率测试曲线，图 5.11 所示为合金条件改善前后的基极金属形貌。

从图 5.10 中可见，集电极金属的比接触电阻率最低时的合金温度是 400°C，此时比接触电阻率为  $3.29 \times 10^{-6} \Omega \cdot \text{cm}^2$ ，相对原来 420°C 的合金温度，基极金属形貌得到很大改善，避免了  $V_{offset}$  增大现象，如节 2.1.2 中所述。

### 5.1.3 GaAs HBT 材料腐蚀控制

#### 1. GaAs 腐蚀液原理和特性<sup>[167,168]</sup>

1) 半导体湿法化学腐蚀的基本原理是表面氧化，形成氧化物，然后通过酸溶液或碱溶液溶解去除氧化物。湿法腐蚀化学反应都依次经过五个步骤：1) 反应物到达表面，2) 吸收反应物，3) 在表面发生反应，4) 解吸附反应物，5) 从表面去除反应产物。湿法腐蚀可以分为两类，如果腐蚀速率由反应物到达表面的速率或从表面去除反应物的速率决定，称为扩散控制型腐蚀；如果腐蚀速率只由在表面处的化学反应速率决定，称为反应速率控制型腐蚀。两种类型的腐蚀的特性差异在于：1) 对反应速率控制型腐蚀，反应过程中搅动腐蚀液不会明显改善表面的吸收速率，而对扩散控制型腐蚀过程，搅动腐蚀液可以增加腐蚀速率；2) 扩散控制型腐蚀液对小掩膜窗口的 GaAs 腐蚀速率大于无掩膜 GaAs 的腐蚀速率，而反应速率控制型腐蚀的腐蚀速率与掩膜腐蚀窗口的大小没有关系；3) 反应速率控制型腐蚀中 {111}As 面腐蚀速率最快，而扩散控制型腐蚀的腐蚀速率与晶向无关；4)

通常腐蚀速率随温度增加而加快，温度每增加  $10^{\circ}\text{C}$ ，腐蚀速率能增加两倍，反应速率控制型腐蚀比扩散控制型腐蚀受温度的影响更大；5) 反应速率控制型的腐蚀速率与腐蚀时间呈线性正比关系，而扩散控制型的腐蚀速率与腐蚀时间的平方根成正比；6) 反应速率控制型腐蚀由于获得电子和空穴的能力不同，腐蚀速率与掺杂浓度和类型关系很大；7) 腐蚀速率与浓度相关，当溶剂中氧化剂的浓度较小时，发生反应速率控制型腐蚀；氧化剂浓度增加，腐蚀速率和氧化剂的浓度成线性关系；最终，腐蚀速率与氧化剂浓度成亚线性，因此，需要增加络合剂浓度，以增加腐蚀速率，然而溶液变粘稠，腐蚀过程成为扩散控制型；腐蚀速率变平坦，并由于氧化剂 ( $\text{H}_2\text{O}_2$ ) 无法自由到达 GaAs 表面而腐蚀速率开始下降；8) 具有电负性的材料与 GaAs 的电子亲和性不同，当浸入腐蚀液中时将形成原电池，发生电化学效应，腐蚀速率加快；对扩散控制性腐蚀，只要保证 GaAs 和另一材料的分离距离远远大于扩散层，这种腐蚀速率的增加就会很小；9) 扩散控制型腐蚀将抛光表面变平整，而反应速率控制型腐蚀将维持原始表面形貌，腐蚀快腐蚀平面，在慢腐蚀平面停止，产生特征图案。要建立可控、可重复的腐蚀过程，必须考虑上述这些腐蚀特性因素。

由于 Ga 面和 As 面的表面活性相差很多，GaAs 的腐蚀剂很少是各向同性的。几乎任何氧化剂和氧化物溶解剂的组合都可以作为 GaAs 腐蚀液，常用氧化剂是  $\text{H}_2\text{O}_2$ ，所有的 As 氧化物都极易溶于水、乙醇和酸溶液中， $\text{As}_2\text{O}_3$  也溶解于碱溶液，相反， $\text{Ga}_2\text{O}_3$ ， $\text{Ga}_2\text{O}_3(\text{H}_2\text{O})$  和  $\text{Ga}_2\text{O}$ （低价氧化物）不溶于水，微溶于酸溶液，易溶于碱溶液。常用的酸溶液有  $\text{H}_3\text{PO}_4$ 、 $\text{HNO}_3$ 、 $\text{H}_2\text{SO}_4$ 、 $\text{HCl}$  或  $\text{C}_6\text{H}_8\text{O}_7$ ，氢氧化铵—过氧化氢溶液也是常用的腐蚀液。

## 2. 台面腐蚀控制

台面腐蚀中，InGaP 和 GaAs 可以实现选择腐蚀，腐蚀过程中可以采用测量表面击穿，腐蚀台阶变化等判断出腐蚀是否到达，且适度的过腐蚀不会造成很大影响。BC 台面腐蚀和器件隔离腐蚀中，没有腐蚀截止层，虽然扎针和厚度监测可以判断腐蚀情况，但有时容易造成误判，BC 台面腐蚀不够会造成低掺杂的 GaAs 层残留，造成集电极金属欧姆接触特性变差，BC 台面腐蚀过多又容易造成下层高掺杂的亚集电区厚度太薄，导致集电极电阻增大；器件隔离亚集电区台面腐蚀不够

会造成高掺杂的 GaAs 层残留，造成器件之间和电路布线间隔变差，而过腐蚀又造成功率 HBT 的台面高度增加，通常在腐蚀中均要过腐蚀，当腐蚀监控不良时极易造成腐蚀深度过大，造成 HBT 台面高度的进一步加大，布线爬坡难度增大，带来工艺可靠性问题，因此有必要对腐蚀过程进行严密的监控；另外，掺 Be 基区的 Spacer 隔离层在蒸发基极之前必须腐蚀去除，由于基区很薄，Spacer 层的腐蚀也需要很好的腐蚀控制。

腐蚀过程中，监测表面和腐蚀深度时，我们发现同样的腐蚀液对不同材料结构腐蚀速率不同，并且在过渡层界面存在更大的腐蚀速率差异，从图 5.12 给出的腐蚀速率随外延层结构的变化图中可知，在 25℃ 水浴中柠檬酸腐蚀液对低掺杂的 GaAs 集电区的腐蚀速率约 44 Å/sec，对高掺杂的 GaAs 亚集电区的腐蚀速率约为 36 Å/sec，经过两者的交界进入亚集电区的腐蚀速率约为 60 Å/sec，对半绝缘 GaAs 衬底的腐蚀速率大于 65 Å/sec，而在亚集电区和衬底过渡区之间的腐蚀速率为 50~65 Å/sec，可见腐蚀液在不同腐蚀深度上的腐蚀速率差异明显，将腐蚀速率监控和表面探针监测结合起来，实现了对 HBT 外延材料的良好监控，过腐蚀深度均能控制在 <1000 Å 内，同时各半导体结特性和隔离特性良好。

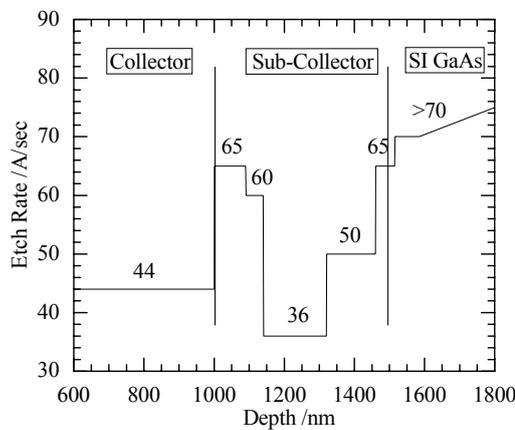


图 5.12 腐蚀速率随外延层深度的变化图

非掺杂 Spacer 的存在对基极接触电阻影响极大，必须腐蚀去除，但通常 Spacer 仅有 5 nm，而其下面的基区通常也比较薄，Spacer 层腐蚀不干净和过多腐蚀均会对基极接触造成不良影响。我们通过降低腐蚀液浓度，NH<sub>4</sub>OH: H<sub>2</sub>O<sub>2</sub>: H<sub>2</sub>O=3: 1: 200 的腐蚀速率约 60 Å/sec，选择 1~2 秒的腐蚀可以很好的将 Spacer 层的腐蚀深度控制在 10 nm 之内。

### 5.1.4 高台阶布线金属爬坡技术

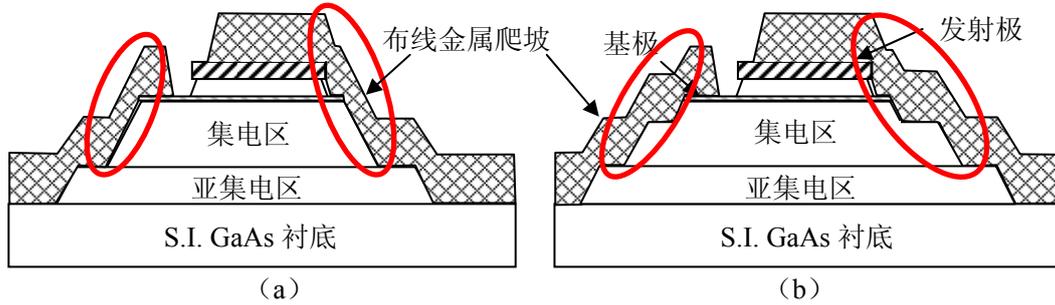


图 5.13 台面腐蚀和布线爬坡示意图：(a) 常规腐蚀台面；(b) 二次腐蚀台面

为了 BE 自对准和电极引线布线爬坡，考虑腐蚀晶向效应，细长发射极两侧是向内切的腐蚀平面，而发射极两端是形成一个梯形坡面，两端的坡面保证了发射极引线和基极引线爬坡时不会断裂，对于一般应用 HBT，集电区厚度不是很大，发射极引线通常不会发生断裂；但是对于功率 HBT，为提高击穿电压，集电区厚度通常为 1000 nm，再加上亚集电区厚度 500 nm，基区和发射区总厚度约 500 nm，发射极金属厚度约 350 nm，另外考虑器件隔离时向衬底的过腐蚀深度约 150 nm，因此基极引线的爬坡高度约 1750 nm，而发射极引线的爬坡高度更高达约 2500 nm，蒸发厚布线金属带来成本的急剧增加，即使 1500 nm 的布线金属仍不能可靠保证布线爬坡的可靠性，因此我们通过二次腐蚀的方法，增加一次腐蚀，将厚集电区分两次腐蚀，在两端的爬坡中增加一个台阶，平均各级台阶的高度，避免出现单级台阶过高问题，如图 5.13 所示，两次腐蚀台面有效缓解了金属布线爬坡的难度。

### 5.1.5 高台面差微细发射极接触孔的刻蚀

功率 HBT 的高台面还带来接触光刻的工艺难度，不同台面上的光刻胶厚度不一致，曝光量要求不一致，同时接触曝光也造成不同台面上光强的不一致，尤其是对细发射极接触孔的掩膜光刻，要求严格控制曝光条件，否则会造成接触孔刻蚀掩膜窗口过大，破坏保护介质。发射极金属台面最高，光刻胶最薄，接受光强又最强，其他接触孔台面低，光刻胶厚，接受到的光强又弱，因此，很难兼顾发射极接触孔和其他台面上的接触孔；另外，在光刻胶掩模版的加工工艺过程中，也很难兼顾发射极细长孔和其他较大接触孔的加工精度，在掩模版制作中就会使得发射极细长接触孔外扩，进一步增大光刻接触孔的难度。

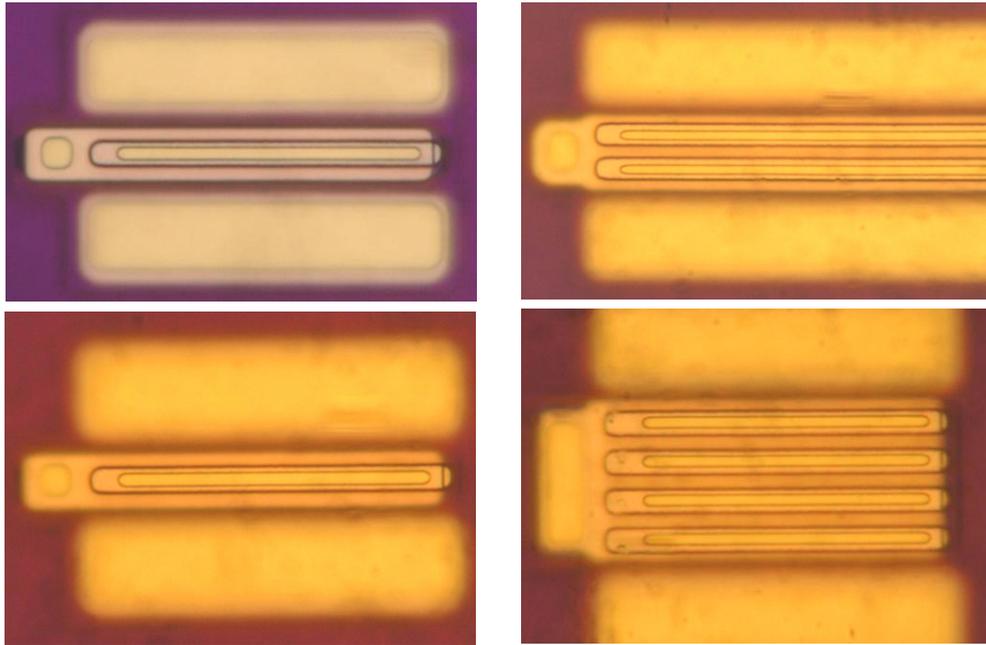


图 5.14 分版光刻后细长发射极接触孔刻蚀效果照片

我们通过分版光刻接触孔的方法有效地解决了这个问题，将要求最精细的发射极接触孔光刻单独由一张发射极孔版来完成，而其他较大的接触孔光刻由另一张光刻掩模版来完成，这样既降低了接触孔光刻的难度，又降低了光刻掩模版的加工难度。单独加工的发射极孔版精度达到 0.1 微米，最终光刻出的发射极介质刻蚀接触孔窗口宽度为 0.8~1.2 微米，完成接触孔介质刻蚀后的接触孔窗口宽度 1.2~1.4 微米，满足工艺要求，如图 5.14 所示为介质刻蚀后的发射极接触孔窗口照片。

### 5.1.6 电镀空气桥工艺优化

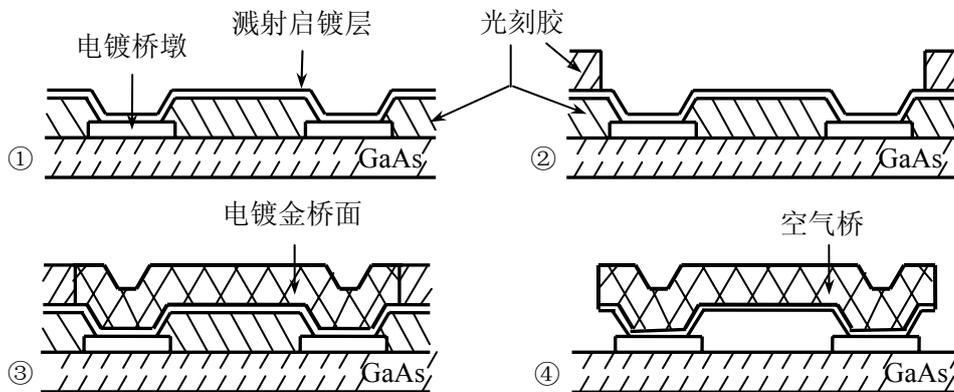


图 5.15 电镀空气桥工艺流程示意图

空气桥是 MMIC 中的通用工艺，实现布线的跨越连接，空气桥下是空气隙，空气桥互连具有低损耗，低电感和低寄生电容的优点。空气桥的制作工艺流程示意图如图 5.15 所示<sup>[169,170]</sup>，首先光刻胶曝光、显影露出金属桥墩窗口和加厚区，大面积溅射一薄层启镀层金属，第一层光刻胶的厚度决定了桥面与下面介质间的距离，通常 2~3 微米，同时第一层光刻胶是启镀层的载体，因此要避免过宽的空气桥，以方便下层光刻胶的去除；然后涂上层光刻胶，曝光、显影露出桥墩和电镀桥面窗口；电镀加厚 2~4 微米的 Au 层，这是光刻胶窗口内的启镀层被电镀加厚，启镀层充当导电层，连接各个电镀窗口；最后，使用曝光、显影去除上层光刻胶，腐蚀去除启镀层，去除底层光刻胶，从而完成空气桥制作，或者采用有机溶剂直接去胶剥离启镀层。

由于启镀层连接着各个电镀桥面窗口，其电阻率决定着电镀空气桥厚度的均匀性，启镀层中 Au 层要足够厚，但是厚的启镀层会造成剥离去除时难以剥离干净，对于四英寸工艺，启镀层选择为 Ti/Au/Ti=300/800/200 Å，如图 5.16 所示为电镀 Au 层厚度沿圆片直径的分布曲线，可以看出电镀 Au 的平均厚度为 2720.9 nm，厚度的均方根（RMS）误差为 107.2 nm。

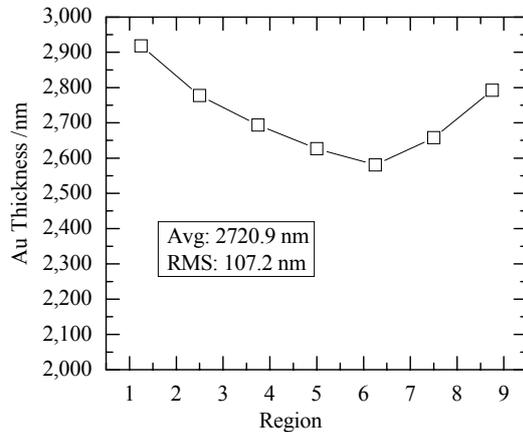


图 5.16 沿圆片径向的电镀 Au 厚度分布曲线

通常下层光刻胶为厚度 3 微米的 9918，在溅射启镀层前需要烘干光刻胶，当光刻胶烘干不够好，残留溶剂较多时，溅射启镀层后下层胶会起气泡，使得启镀

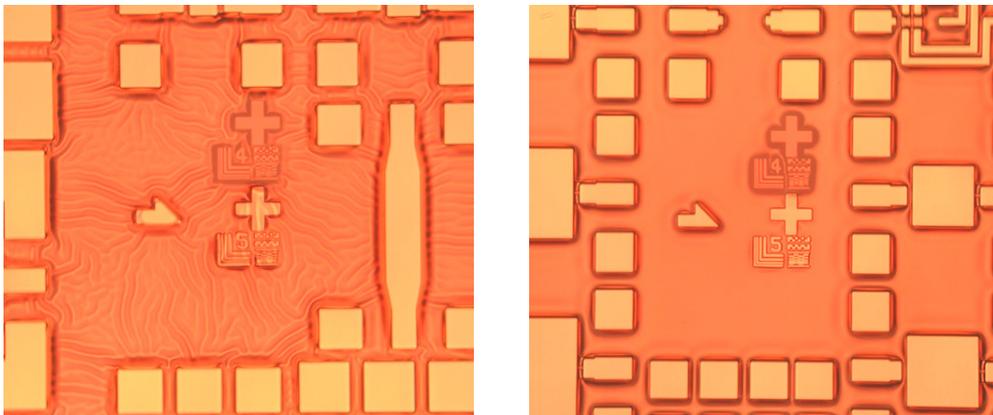


图 5.17 不同烘干效果比较图：(a) 烘箱烘干；(b) 热板烘干

层起皱，造成上层胶光刻胶 4400（厚度 4~5 微米）的不平整，严重时使得启镀层脱落。我们通过实验，采用热板代替烘箱，从内向外加热下层光刻胶，使得溶剂充分挥发，不仅消除了启镀层起皱现象，而且减少了烘干所需的时间，由原来的 120℃烘箱烘干 20 分钟减少为 115℃热板烘干 3 分钟。不同烘干方式对启动层影响的比较结果如图 5.17 所示。

### 5.1.7 热分流技术

热分流技术是一种更先进有效的热稳定技术<sup>[49-52]</sup>，通过电镀厚 Au（通常 15~30 微米）形成发射极空气桥，连接多指 HBT 的各发射指，为各发射指之间提供良好的导热通道，维持各发射极温度的均衡，从而维持各指电流的均衡，避免了由于某个发射指温度过高引起电流集中而发生电流增益崩塌，同时厚 Au 层与两侧大面积的 Pad 连接，提供更大的散热面，并且可以通过背面通孔直接向背面衬底、热沉散热，有利于结温的降低，提高了器件的可靠性；而通过添加镇流电阻的电学抑制电流增益崩塌的方法，并不能降低结温。

为热分流技术的实现，我们开展了电镀厚金属层的二次电镀实验：在第一次电镀空气桥时将各发射指连接，并作为二次电镀厚 Au 层时的桥墩底座。电镀空气桥的工艺步骤与前所述相同，差别主要在于二次电镀厚 Au 层时所需的空气桥高度增加。针对二次电镀厚 Au 开展工艺实验，确定选用 4~5 微米厚的 4400 光刻胶作

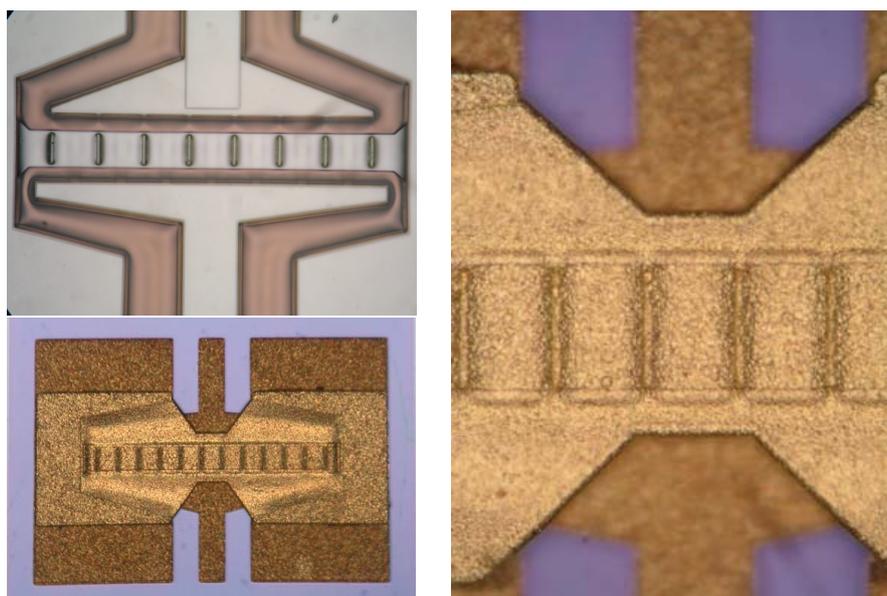


图 5.18 二次电镀厚 Au 空气桥工艺过程照片

为下层胶，上层胶为 4620，约 9~10 微米厚。由于 4620 十分粘稠，底部接受光线能力很差，单次曝光时间过长而且不容易显影干净，因此我们开发两次曝光、显影的光刻方法，首先曝光、显影去除一部分光刻胶，然后再套原版，在第一次光刻的基础上将剩余部分光刻胶曝光、显影去除，不仅提高了效率，而且显影图像良好。图 5.18 为二次电镀厚 Au 的工艺过程图片和最终完成的电镀厚 Au 的照片。

### 5.1.8 背面工艺

衬底减薄和背面通孔是功率器件的关键工艺<sup>[169-175]</sup>，可以有效地降低器件热阻，并通过背面热沉散热，降低结温，提高功率密度等。

背面工艺的主要流程及工艺注意事项如下：

- 1) 晶片清洗，正面匀 PMMA 胶保护，测量（圆片上五点）厚度  $T_1$ ；
- 2) 粘片，使用高温石蜡将圆片正面朝下粘在 3 或 5 毫米厚的蓝宝石衬托或玻璃衬托上，有时为了增加粘附的牢固性和便于蜡的去除，在衬托上均匀分布细小通孔，为了满足背面光刻对准的溅射工艺的需要，高温石蜡的熔点要高于溅射时的温度，且透明度要好，通常选择熔点 165℃ 的白色透明高温石蜡来粘片，粘片后测量（圆片上九点）总厚度  $T_0$ ；
- 3) 背面研磨，需要去除的厚度为  $(T_1 - 100)$  微米，通常先是机械研磨衬底至约 115 微米，然后采用化学腐蚀减薄、抛光衬底至约 100 微米，此时测量的厚度为  $(T_0 - T_1 + 100)$  微米；
- 4) 背面匀胶，背面套准正面对准图形进行光刻，ICP 刻蚀 GaAs 衬底，去除光刻胶，需要注意刻蚀窗口不能太小，通常直径为 30~40 微米，并要求大小一致，需要了解刻蚀速率，并选择合适的刻蚀气体，通孔的侧壁要求有一定的坡度，内口要小，不能超出正面金属 Pad 图形，外口要大，并没有残留的聚合物，以便于溅射启镀层的良好导通；
- 5) 溅射启镀层，要求有良好的附着能力，和侧壁覆盖能力；
- 6) 背面电镀 Au 约 5~10 微米；
- 7) 背面分片道光刻，腐蚀去除分片道内的背金；
- 8) 熔蜡，取片，溶解正面保护光刻胶，圆片清洗；

- 9) 粘蓝膜，或 UV 膜，划片时要良好的粘附，同时便于后道工艺取片；
- 10) 正面划片；
- 11) 掰片，分片。

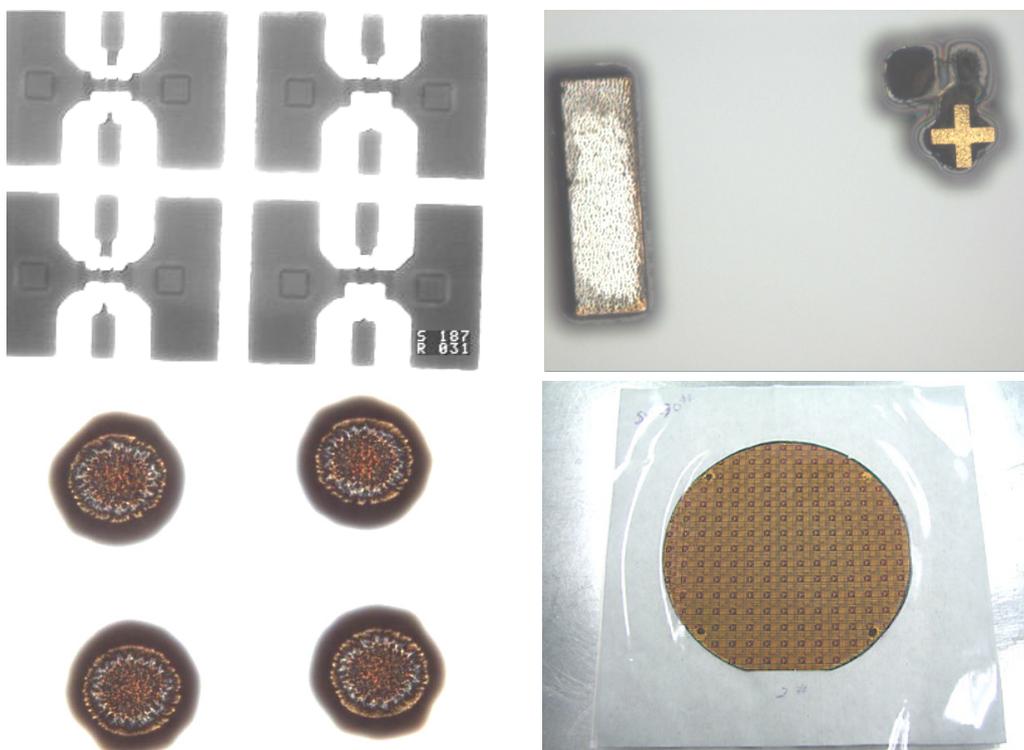


图 5.19 背面工艺过程、通孔和背面工艺最终照片

背面工艺是与中国电子科技集团第五十五所合作完成的，背面工艺过程、通孔和最终完成照片见图 5.19。

## 5.2 功率 HBT 工艺流程及监控

### 5.2.1 功率 HBT 工艺流程

在优化关键工艺的基础上，完善功率 HBT 的工艺流程，工艺流程为：

- 1) 晶圆表面清洗，匀涂 AZ5214 光刻胶、光刻发射极图形，；
- 2) 电子束蒸发发射极金属：Ti/Pt/Au=800/500/2500 Å，丙酮浸泡剥离，同时形成对准标记；
- 3) 以发射极金属作掩蔽，使用 Citric Acid: H<sub>2</sub>O<sub>2</sub>=1: 1 腐蚀液在 25℃ 水浴中湿法腐蚀 InGaAs 盖帽层、组分渐变层和 n<sup>-</sup>-GaAs 层，腐蚀到 InGaP 腐

- 蚀截止层；
- 4) 使用  $\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}=3:1:50$  腐蚀液在  $25^\circ\text{C}$  水浴中侧向腐蚀 GaAs, 侧向腐蚀约 0.4 微米；
  - 5) PECVD 淀积  $500 \text{ \AA}$  厚度的  $\text{Si}_3\text{N}_4$ , 然后使用 RIE 刻蚀去除  $\text{Si}_3\text{N}_4$ , 形成钝化 Ledge 的腐蚀保护；
  - 6) 使用  $\text{HCl}:\text{H}_3\text{PO}_4=1:1$  腐蚀液在  $50^\circ\text{C}$  水浴中选择腐蚀 InGaP 发射区, 到基区 GaAs 层截止；
  - 7) 使用  $\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}=3:1:200$  低浓度腐蚀液在  $25^\circ\text{C}$  水浴中腐蚀去除  $100 \text{ \AA}$  的未掺杂 GaAs 阻挡层；
  - 8) 匀胶 AZ5214, 基极光刻、显影；
  - 9) 电子束蒸发基极金属  $\text{Pt/Ti/Au}=200/200/1200 \text{ \AA}$ , 丙酮浸泡剥离；
  - 10) BC 台面一次腐蚀光刻、显影, 9912 光刻胶；
  - 11) Citric Acid:  $\text{H}_2\text{O}_2=1:1$  腐蚀液在  $25^\circ\text{C}$  水浴中湿法腐蚀基区, 并腐蚀集电区约  $3500 \text{ \AA}$ ；
  - 12) BC 台面二次腐蚀光刻、显影, 9912 光刻胶；
  - 13) Citric Acid:  $\text{H}_2\text{O}_2=1:1$  腐蚀液在  $25^\circ\text{C}$  水浴中湿法腐蚀集电区至亚集电区, 形成 BC 台面；
  - 14) 器件隔离台面腐蚀光刻、显影, 9918 光刻胶；
  - 15) Citric Acid:  $\text{H}_2\text{O}_2=1:1$  腐蚀液在  $25^\circ\text{C}$  水浴中湿法腐蚀亚集电区至半绝缘 GaAs 衬底, 实现器件隔离；
  - 16) 匀胶 AZ5214, 集电极光刻、显影；
  - 17) 电子束蒸发集电极金属  $\text{Ni/Ge/Au/Ge/Ni/Au}=20/40/660/80/30/2500 \text{ \AA}$ , 丙酮浸泡剥离；
  - 18) 集电极金属 RTA (Rapid Thermal Annealing) 合金, 约  $400^\circ\text{C}$ , 50 秒；
  - 19) PECVD 淀积钝化隔离介质  $\text{Si}_3\text{N}_4=2000 \text{ \AA}$
  - 20) 匀胶 AZ5214, 薄膜电阻光刻、显影；
  - 21) 直流磁控溅射 NiCr 电阻, 厚度  $800 \text{ \AA}$ , 丙酮浸泡, 超声剥离；
  - 22) 接触孔光刻、显影, 9918 光刻胶；

- 23) RIE 刻蚀  $\text{Si}_3\text{N}_4$ ;
- 24) 发射极接触孔光刻、显影, 9918 光刻胶;
- 25) RIE 刻蚀  $\text{Si}_3\text{N}_4$ , 露出发射极金属接触窗口;
- 26) 匀胶 AZ5214, 一次布线金属光刻、显影;
- 27) 电子束蒸发一次布线金属:  $\text{Ti}/\text{Au}=800/14000 \text{ \AA}$ , 丙酮浸泡剥离;
- 28) PECVD 电容介质  $\text{Si}_3\text{N}_4=3000 \text{ \AA}$ ;
- 29) 接触通孔光刻、显影, 9918 光刻胶;
- 30) RIE 刻蚀  $\text{Si}_3\text{N}_4$ ;
- 31) 发射极接触孔光刻、显影, 9918 光刻胶;
- 32) RIE 刻蚀  $\text{Si}_3\text{N}_4$ , 露出发射极金属接触窗口;
- 33) 第一次空气桥桥墩光刻、显影, 9918 光刻胶;
- 34) 直流磁控溅射启镀层  $\text{Ti}/\text{Au}/\text{Ti}=300/800/200 \text{ \AA}$ ;
- 35) 第一次空气桥桥面光刻、显影, 4400 光刻胶;
- 36) 空气桥桥面电镀金 2.5~3 微米;
- 37) 丙酮浸泡, 超声剥离启镀层;
- 38) \*第二次厚空气桥桥墩光刻、显影, 4400 光刻胶;
- 39) \*直流磁控溅射启镀层  $\text{Ti}/\text{Au}/\text{Ti}=300/800/200 \text{ \AA}$ ;
- 40) \*第二次厚空气桥桥面光刻、显影, 4620 光刻胶;
- 41) \*丙酮浸泡, 超声剥离启镀层;
- 42) 在片测试;
- 43) 晶片清洗, 正面匀胶保护, 粘片;
- 44) 背面减薄至 100 微米
- 45) 背面匀胶, 背孔光刻、显影;
- 46) 背面通孔刻蚀;
- 47) 溅射启镀层;
- 48) 背面电镀金约 5~10 微米;
- 49) 背面分片道光刻、显影, 腐蚀分片道内背金;
- 50) 熔蜡, 取片, 清洗;

- 51) 粘蓝膜;
- 52) 正面划片;
- 53) 绷片, 分片;
- 54) 挑管芯, 分盒放置;
- 55) 准备封装测试工作。

\* 热分流结构 HBT 所需厚金工艺, 常规结构 HBT 工艺可不采用。

## 5.2.2 功率 HBT 工艺监控

为了保证流片的成品率和维持稳定、重复的工艺流程, 工艺设备的稳定、合理的工艺条件和完善的工艺过程监控都是必须的。经过多次流片, 设计、完善一套功率 HBT 流片的在片工艺监控图形 (PCM), 主要包括:

### 1. 薄层电阻和欧姆接触电阻

监测薄层电阻和欧姆接触电阻, 可以用来评价、监测外延层材料质量, 优化金属体系结构来降低金属-半导体比接触电阻率, 提高欧姆接触质量等。传输线模型法 (Transmission-Line model, TLM) 是测量薄层电阻和欧姆接触电阻的一种常用方法<sup>[109,176]</sup>, 图 5.20 (a) 为 TLM 测量结构的示意图, 长度  $L$  为 100 微米, 宽度  $W$  为 100 微米, 间距  $d$  分别为 10, 15, 20, 25 和 30 微米, 此半导体长条形测

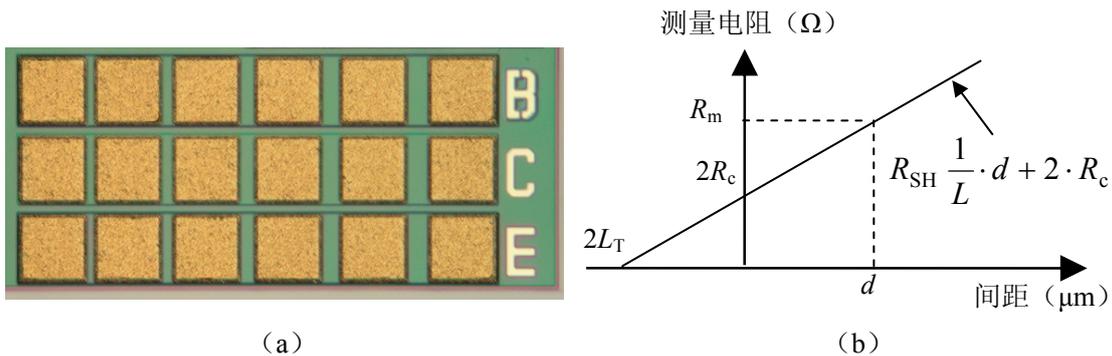


图 5.20 TLM 方法: (a) 测试图形; (b) 测试数据图解

试图形与周边隔离, 采用探针测试两相邻测试点, 得到的阻值  $R_m$  包括两接触 Pad 点之间半导体的薄层电阻  $R_{SH}$ , 半导体和金属的欧姆接触电阻  $R_c$  和两个探针接触电阻  $R_p$ , 即

$$\begin{aligned}
 R_m &= R_{SH} \frac{d}{L} + 2 \cdot R_c + 2 \cdot R_p \\
 &= R_{SH} \frac{d}{L} + 2 \frac{\sqrt{R_{SH} \cdot \rho_c}}{L} \coth \left( W \cdot \sqrt{\frac{R_{SH}}{\rho_c}} \right) + 2 \cdot R_p
 \end{aligned} \quad (5-1)$$

其中， $\rho_c$  为金属-半导体欧姆接触的比接触电阻率。 $R_p$  可以通过测量探针短路电阻得到，从而将其从测试数据中扣除，得到前两项测量数据随间距  $d$  的函数，如图 5.20 (b) 所示，由于  $W$  相对较大，整个函数趋近于 1，通过测试数据曲线可以得到薄层电阻  $R_{SH}$  和比接触电阻率  $\rho_c$

$$R_{SH} = \text{Slope} \cdot L \quad (5-2)$$

$$\rho_c = \frac{1}{R_{SH}} \left( \frac{\text{Intercept} \cdot L}{2} \right)^2 \quad (5-3)$$

分别测量发射极金属、基极金属和集电极金属的欧姆接触 TLM 监测图形，表 5-2 给出各层的薄层电阻和比接触电阻率的数据列表。

表 5-2 盖帽层、基区和亚集电区的  $R_{SH}$  和  $\rho_c$  值

	盖帽层	基区	亚集电区
$R_{SH} (\Omega/\square)$	19	580	21
$\rho_c (\Omega \cdot \text{cm}^2)$	$7.65 \times 10^{-5}$	$2.78 \times 10^{-6}$	$1.66 \times 10^{-5}$

## 2. 材料腐蚀监控

HBT 是垂直器件结构，InGaP/GaAs HBT 台面隔离工艺中湿法腐蚀工艺多，腐蚀的好坏直接影响着功率 HBT 器件的性能，需要对各步腐蚀工艺进行严格的监控。使用 HP4155 半导体参数分析仪监测半导体表面的击穿电压来确定腐蚀是否到位，同时结合 5.1.3 节中的腐蚀速率监测方法，可以很好的控制腐蚀深度。图 5.21 为 HBT 外延材料发射区、基区和集电区的典型表面击穿特性。从图中可知，盖帽层腐蚀到 InGaP 表面的击穿电压约 8~9 V，电流  $\mu\text{A}$  量级；InGaP 腐蚀到高掺杂 GaAs 基区表面的击穿电压约 2~4 V，电流 mA 量级；BC 台面腐蚀到亚集电区表面的击穿电压约 5~6 V，电流 mA 量级；亚集电区腐蚀到半绝缘衬底表面 40 V 电压下的漏电流在 nA 量级。

## 3. BE 结、BC 结、IV 特性和合金质量监控

在版图中设计大尺寸 HBT 用于判断材料特性，器件的 DC 特性和击穿特性测

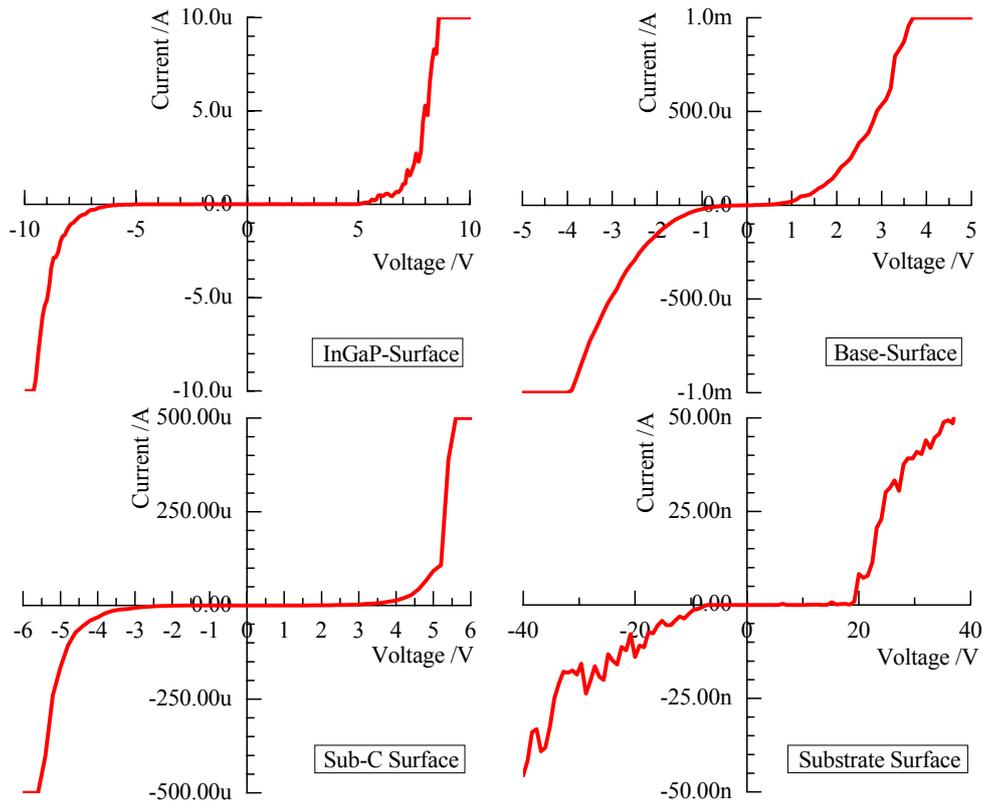


图 5.21 不同外延层表面的击穿特性

量, 通常发射极为边长 75 或 100 微米的正方形, 基极和集电极也为较大尺寸矩形, 便于探针测试。

图 5.22 为 HBT 的退火前后 BE、BE 结特性和 IV 特性图, 从图中可见, 退火前后对 BE 结特性影响不大, 开启电压约 1.04 V; BC 结开启电压由退火前的 0.94 V 下降退火后的 0.89 V; 退火前 IV 特性中饱和区段电流上升缓慢, 且呈指数函数变化, 这是由于集电极欧姆接触不良, 略呈整流特性的缘故, 膝点电压约为 1 V, 集电极退火合金后集电极欧姆接触良好, IV 图中饱和区段电流呈直线上升, 膝点电

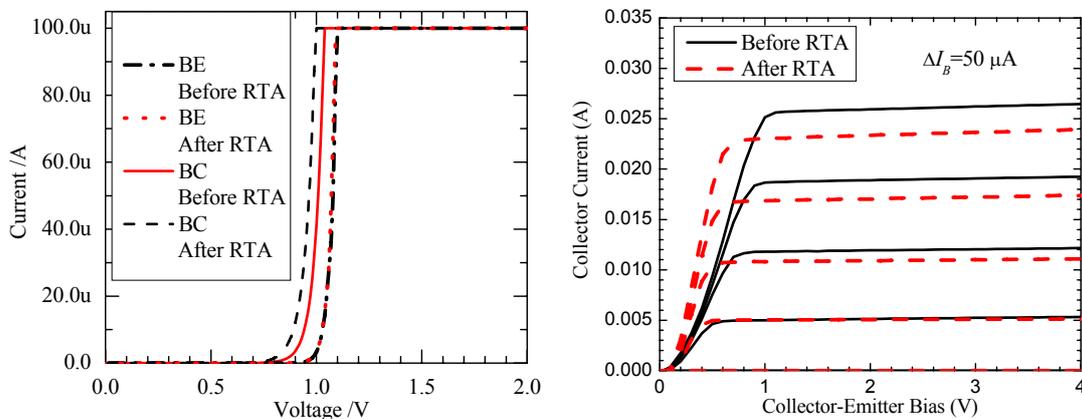


图 5.22 HBT 的结特性和 IV 特性

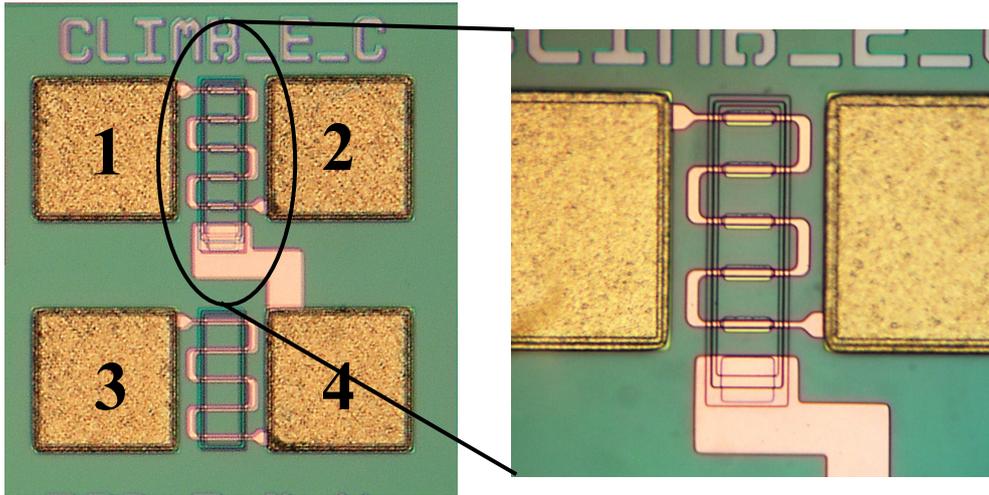


图 5.23 发射极和集电极金属互连爬坡图形

压降低为约 0.6 V，退火后由于合金造成基区复合电流成份的增加，而导致增益的略微降低。

#### 4. 布线爬坡、介质隔离、金属布线和互连质量监测

在 HBT 的器件工艺中，HBT 各电极主要通过布线爬坡实现连接，且发射极和基极的爬坡引线宽度较细，爬坡台阶高度又高，很容易发生引线工艺问题，有必要监测引线爬坡；布线过程中有很多交叉布线，中间采用淀积  $\text{Si}_3\text{N}_4$  介质保护，同时器件也使用  $\text{Si}_3\text{N}_4$  介质保护，因此设计介质隔离 PCM 图形，监测介质隔离和介

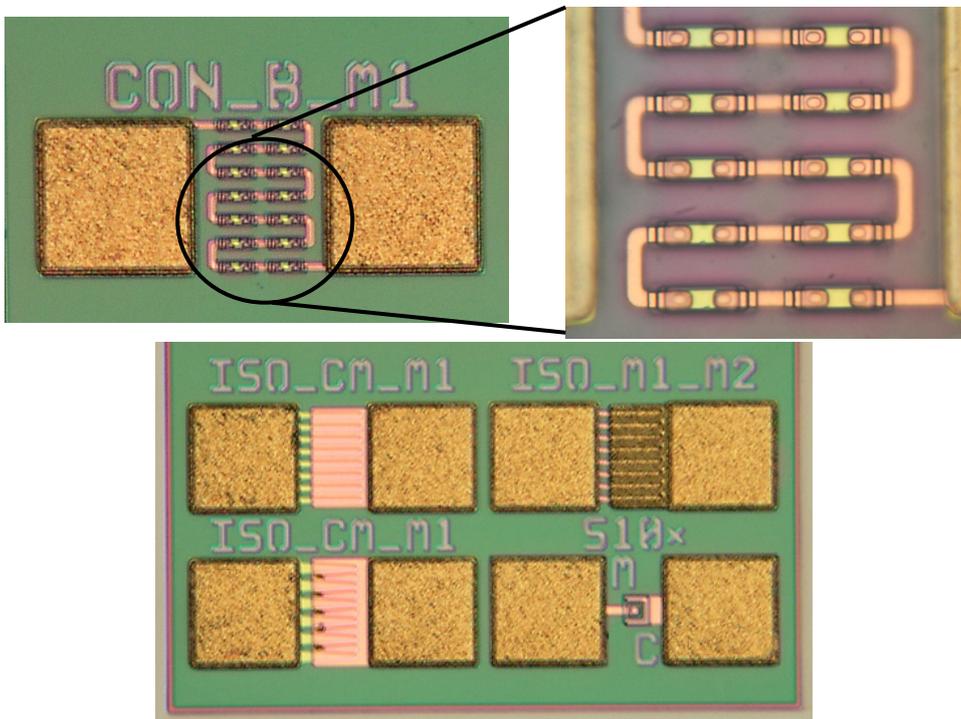


图 5.24 基极金属引线接触质量和  $\text{Si}_3\text{N}_4$  介质覆盖隔离监测 PCM

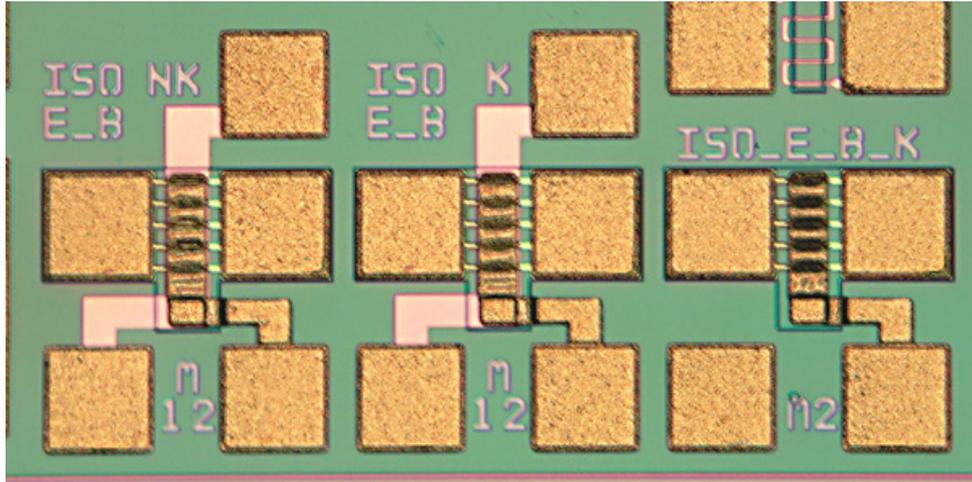


图 5.25 不同发射极空气桥互连结构质量 PCM

质覆盖质量；不同介质隔离层间布线连接通过介质刻蚀通孔实现，细发射极接触孔由于刻蚀速率与较大接触窗口的介质刻蚀相差较大，因此工艺实验中也需要监测布线连接质量。

图 5.23 所示为发射极和集电极爬坡监测 PCM, Pad1 和 Pad2 监测发射极爬坡, Pad3 和 Pad4 监测集电极爬坡, 同时 Pad4 与发射极爬坡下的基极和亚集电极接触, 可用来监测发射极引线 and 衬底间的漏电流。

图 5.24 所示为介质覆盖隔离和基极接触孔质量的 PCM 图形, 分别可以监测两次  $\text{Si}_3\text{N}_4$  的隔离质量以及小线条、细缝隙的介质保护质量, 基极接触孔 PCM 可以监测基极引线的互连质量。

图 5.25 所示为监测不同发射极空气桥互连结构的互连质量, 分别用于监测一次布线对发射极空气桥互连的影响, 为问题分析提供测试数据。

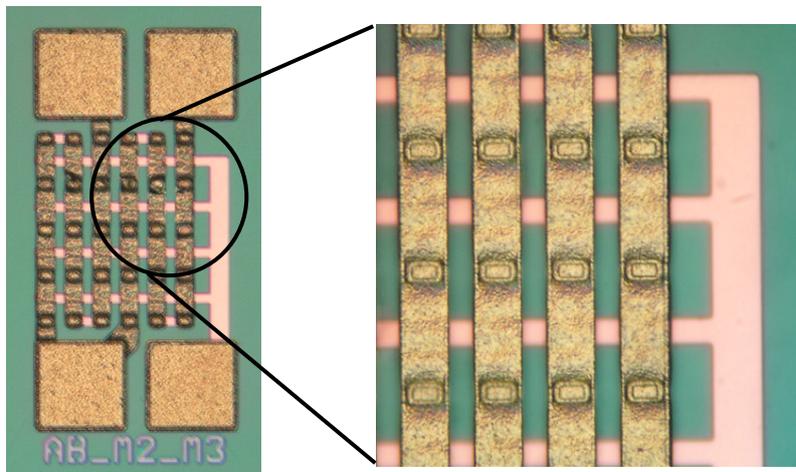


图 5.26 电镀空气桥互连质量监测 PCM

## 5. 电镀质量监测

MMIC 中广泛采用电镀空气桥互连，要避免跨度过大，和合理的宽长比，空气桥过于细长造成可靠性降低，过于宽大造成空气桥下的光刻胶不易于去除。采用图 5.26 监测两次电镀空气桥的互连质量。

### 5.2.3 工艺中常见问题汇总

功率 HBT 工艺过程的步骤繁多，且增加了一些特殊工艺过程，工艺过程中难免出现意外，通过多次流片实验，功率 HBT 工艺过程不断优化完善，下面总结列出功率 HBT 工艺过程中的问题和注意事项：

1) 在 GaAs 圆片清洗和工艺过程中，需特别注意不要对圆片造成损伤，损伤很容易导致裂片，为后步细线条光刻和加工带来困难；

2) 在金属剥离工艺中，丙酮浸泡要充分，适当加温有利于光刻胶的溶解，使用片托将圆片朝下浸泡丙酮，有利于避免表面粘污，剥离后要将边缘以及背面的残胶擦除，一定避免表面残留大的金属颗粒，电阻剥离中可轻微超声，避免细线条间薄层剥离不干净，启镀层剥离时可以较大功率超声，注意观察表面情况；

3) 在腐蚀工艺中，要注意控制水浴温度，开启兆声，每次腐蚀条件尽量重复一致；柠檬酸提前一天配制，要升温加搅拌，充分溶解柠檬酸颗粒，使用前十五分钟加双氧水放入水浴；各种腐蚀溶液不可放置时间过长，超过半天需要更换；多次腐蚀，监测腐蚀台阶和速率判断腐蚀位置；表面击穿监测时探针间距要合理，力度适中，根据综合监测数据判断正常测试和不良测试，避免误判；

4) 在介质淀积工艺中，圆片表面要清洗干净，充分烘干，在从反应腔体中取出时要将热圆片放置在垫覆隔热滤纸的平整剥离板上，避免表面不平快速冷却造成裂片；

5) 在光刻工艺中注意光刻胶厚度，光强，以及环境温度、湿度等一致重复，匀胶后圆片表面避免出现大的光刻胶颗粒，掩模版使用前后均要清洗，放置时间较长的掩模版使用前需要浸泡浓硫酸，避免表面出现残胶颗粒，使用前掩模版一定要甩干，不能残留有水迹，放置圆片的真空片托要平整，避免杂质颗粒，显影过程中注意各个方向的晃动，注意观察显影去除情况，吹干后在光刻间观察显影

情况，在未完成光刻前不可拿出光刻间；对厚胶光刻中，一定注意高台阶脚下的显影情况，可通过两次套准曝光显影的方法光刻厚光刻胶；

6) 在电子束蒸发和溅射工艺前，晶片表面一定要吹干，一定不能残留有水汽，金属组分要合理，否则无法返工；

7) 在介质刻蚀刻蚀中，注意气体流量和真空度，注意刻蚀窗口不同造成的刻蚀速率差异，并调整圆片放置角度改善刻蚀均匀性，在判断刻蚀完成的基础上过刻蚀，同时注意光刻胶变化，避免介质刻蚀窗口外扩；

8) 在快速热退火合金工艺中，注意使用实验陪片，观察升温曲线，合金条件要一致，注意监测合金表面和接触电阻变化，充分冷却后再拿出腔体；

9) 在电镀前测量启镀层电阻，注意一致性和重复性，注意观察表面电镀层质量，监测达到电镀厚度后再去胶，剥离启镀层，可加较大功率超声，注意观察表面，避免电镀层的剥落；

10) 粘片前要注意去除表面残留颗粒，避免裂片；

11) 在工艺过程中，注意实时监测各种 PCM，HBT 的结特性和 IV 特性等变化情况，及时分析解决问题；

12) 在版图设计中，注意在腐蚀工艺中保护对准标记，HBT 电极等，保护版图图形至少要比保护区域多出 0.5 微米。

### 5.3 InGaP/GaAs HBT 功率器件和电路的流片

在中国科学院微电子所化合物半导体工艺线上完成 4 英寸 InGaP/GaAs HBT 功率器件和电路的流片工作。图 5.27 为 4 英寸 GaAs 圆片的照片和自对准 HBT 的剖面示意图。

图 5.28 所示为研制的功率管，发射极面积为  $10 \times (2.5 \times 30) \mu\text{m}^2$ ，采用发射极电阻镇流，第二张为改进的功率管照片，增加发射极连线的宽度，有益于功率管的稳定性提高。在功率单管的基础上，分别设计了添加 RC 稳定电路的器件结构，如图 5.29 所示分别为 RC 并联功率管和 RC 串联功率管；并设计了两管合成的 PA 电路，如图 5.30 所示。在采用发射极镇流电阻的基础上，分别设计了发射极空气桥互连的热分流结构的 HBT 和热稳定的 Cascode 结构 HBT，如图 5.31 所示。

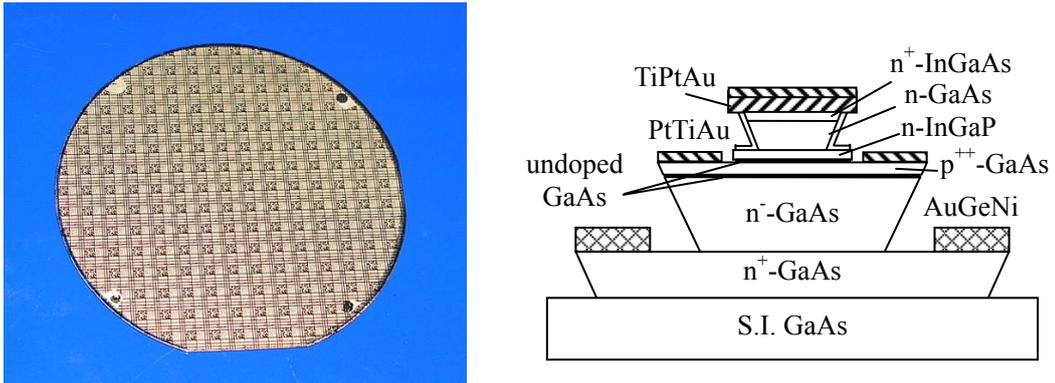


图 5.27 流片的 4 英寸 InGaP/GaAs HBT 照片和自对准 HBT 的剖面示意图

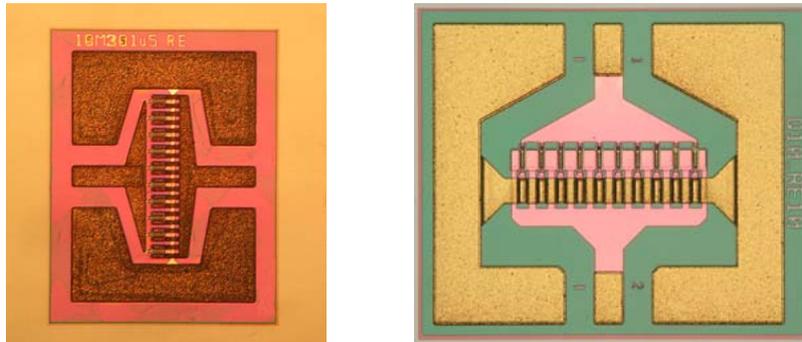


图 5.28 研制的两种功率单管，发射极面积  $10 \times (2.5 \times 30) \mu\text{m}^2$



图 5.29 添加 RC 稳定电路的功率管

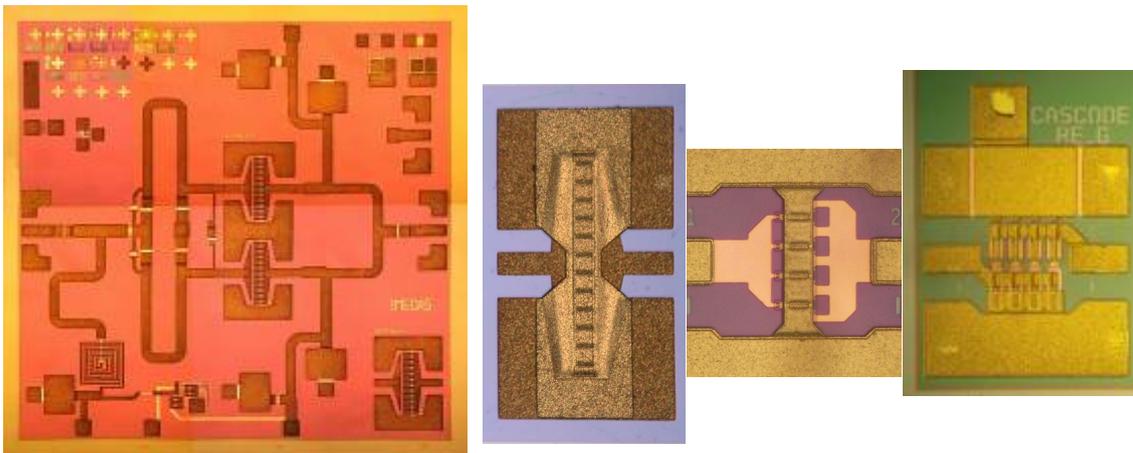


图 5.30 设计的两管合成 PA 电路

图 5.31 热分流结构 HBT 和 Cascode 结构 HBT

通过优化功率 HBT 的关键工艺，加强工艺过程监控，分析并逐步解决工艺中

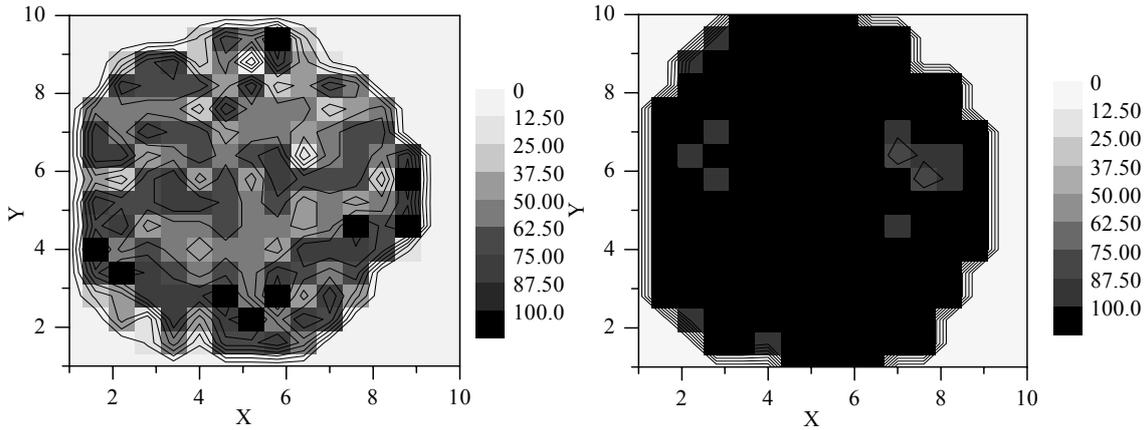


图 5.32 成品率统计数据图，分别为>70%和>90%

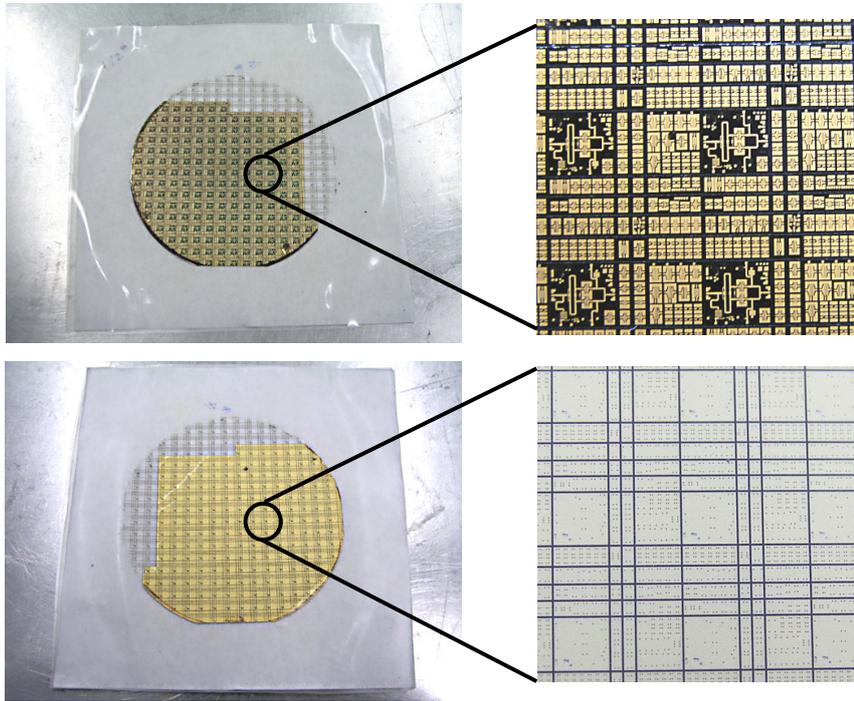


图 5.33 挑片后 Wafer 正反面照片，成品率良好，可以直接挑片使用

出现的问题，图 5.32 为功率 HBT 工艺改进前和改进后的成品率统计数据，统计方法为从圆片上均匀采样，测试一个单元内合格功率管所占的百分比，工艺优化、改进前成品率约为 70%，工艺优化和改进后，成品率大大提高，大于 90%，为 MMIC 的设计实现提供了良好的工艺基础。图 5.33 为挑片后的 Wafer 正反面照片，成品率良好，可以直接挑片使用。

#### 5.4 小结

本章针对功率 HBT 电路台面高度差比较大的工艺特点，开展了关键技术的研究

究，开发了热分流等新工艺技术，优化完善了 PCM 监控图形，开发了一套完整的功率 HBT 的工艺流程，工艺成品率良好。

1. 开展的关键工艺研究包括：BE 金属自对准工艺优化，集电极金属组分和集电极合金时间优化，材料腐蚀监控，电镀工艺优化，提出背面工艺流程，完善工艺过程监控等。

2. 开发了针对功率 HBT 的关键新工艺，包括：高台阶布线金属爬坡工艺，高台面差微细发射极接触孔介质刻蚀工艺，功率 HBT 热分流技术。

3. 开发了一套完整的 2—3 微米发射极功率 HBT 的工艺流程，建立完善的工艺过程监控，工艺成品率大大提高，成品率>90%。

4. 在中国科学院微电子所 4 英寸化合物工艺线上成功完成 C/X 波段功放电路的流片，研制出两胞功率合成单片，十指功率单胞，各种不同结构单管，以及各种拓扑结构的功率器件。

## 第六章 HBT 功率管的测试与分析

在优化功率 HBT 工艺流程的基础上, 成功研制出功率性能优良的 HBT 功率器件。本章针对 HBT 功率器件开展在片测试和封装测试工作, 包括直流性能测试, 微波高频测试和功率测试等; 设计测试夹具测试封装功率管, 功率测试分别采用 Load Pull 功率测试系统和自行搭建功率测试系统进行测试分析。

### 6.1 直流性能测试

利用 HP4155 半导体参数测试仪探针在片测试, 和使用 HP4142 用 Cascade 探针在片测试功率管的直流特性, 功率管的发射极面积  $S_E$  为  $10 \times (2.6 \times 40) \mu\text{m}^2$ , 相邻单管间距  $40 \mu\text{m}$ , 每个单管上添加  $10 \Omega$  发射极镇流电阻, 管芯照片如图 5.28 所示, HBT 外延片由中科院上海微系统与信息技术研究所 MBE 生长, HBT 设计材

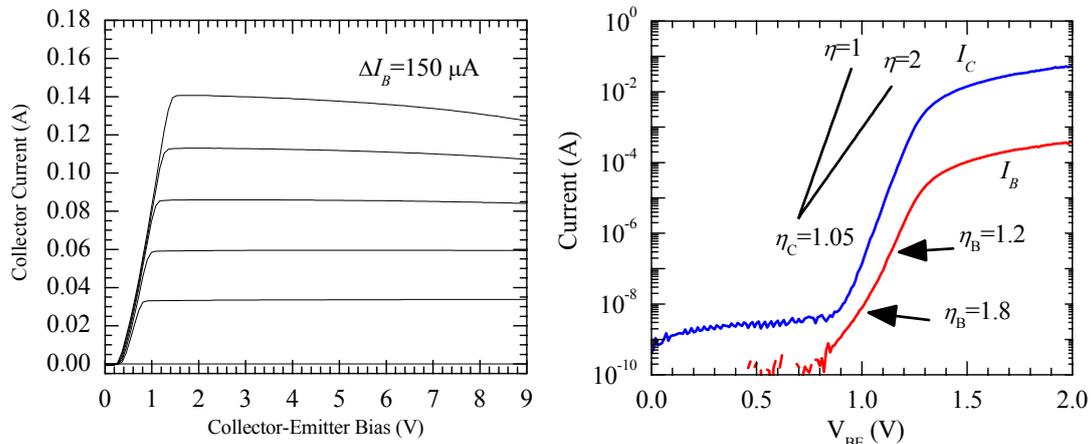


图 6.1 功率管的共发射极 IV 测试曲线和正向 Gummel-Plot 图

料结构由表 3-1 列出。图 6.1 所示为功率管的共发射极 IV 测试曲线和正向 Gummel-Plot 测试图,  $\Delta I_B = 150 \mu\text{A}$ , 可见功率管在 0—9 V 的工作电压下热稳定良好, 没有电流增益崩塌现象发生, 功率管的  $V_{offset}$  电压约 0.3 V,  $V_{Knee}$  电压在 140 mA 时约 1.4 V; 集电极电流的理想因子为 1.05, 基极电流的理想因子在较低电流时为 1.8, 在较高电流时为 1.2; 从 2.1.3 基极电流的分析中可知, 在较低电流时, 发射结空间电荷区复合电流  $I_{B,scr}$  占主要部分, 由于  $I_{B,scr}$  的电流理想因子为 2, 因此基

极电流理想因子接近于 2, 当集电极电流大于  $10^{-7}$  A 时, 基极理想因子接近于 1, 为 1.2, 说明此时基区体复合电流  $I_{B,bulk}$  成为基极电流中的主要部分。

图 6.2 所示为功率管的直流增益随集电极电流密度的测试曲线。可见最大电流增益大于 180, 此时集电极电流密度  $J_C > 32$  kA/cm<sup>2</sup>, 对应集电极工作电流大于

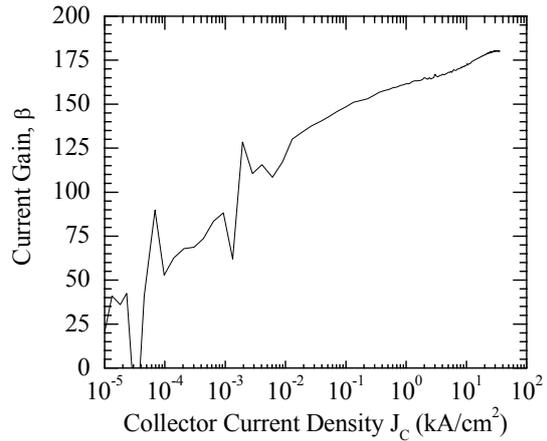


图 6.2 功率管的直流增益随  $J_C$  的变化曲线

300 mA。图 6.3 所示为 Kopin 材料和改进结构后上海提供的 HBT 材料制作的 HBT 的击穿电压特性。Kopin 材料的集电区厚度为 700 nm, 掺杂浓度为  $3 \times 10^{16}$  cm<sup>-3</sup>,

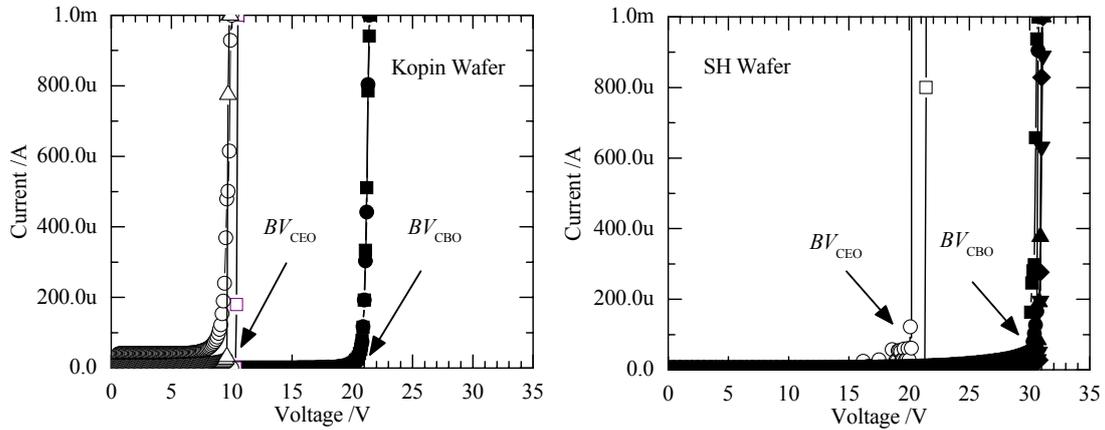


图 6.3 两种材料结构的 HBT 的击穿特性

其  $BV_{CBO}$  约 20 V,  $BV_{CEO}$  约 9.5 V; 改进后上海材料的集电区厚度为 1000 nm, 掺杂浓度为  $1 \times 10^{16}$  cm<sup>-3</sup>, 击穿电压提高到  $BV_{CBO}$  大于 30 V,  $BV_{CEO}$  大于 20 V, 满足 9 V 工作电压的需要。

## 6.2 高频小信号测试

使用 HP8510 矢量网络分析仪和 Cascade 探针在片测试 HBT 功率管, 发射极爬坡结构单管和发射极空气桥互连结构单管的高频测试图在 2.3.3 节中给出, 如图 2.14 所示, 两种结构的  $f_{max}$  分别为 60 GHz 和 54 GHz,  $f_T$  均为 34 GHz。

图 6.4 所示为发射极长度分别为 30  $\mu$ m 和 40  $\mu$ m 的十指功率管的高频测试曲线,  $V_{CE}$  电压为 5 V,  $J_C = 12$  kA/cm<sup>2</sup>, 两种功率管的高频特性差别不大, 30  $\mu$ m 发

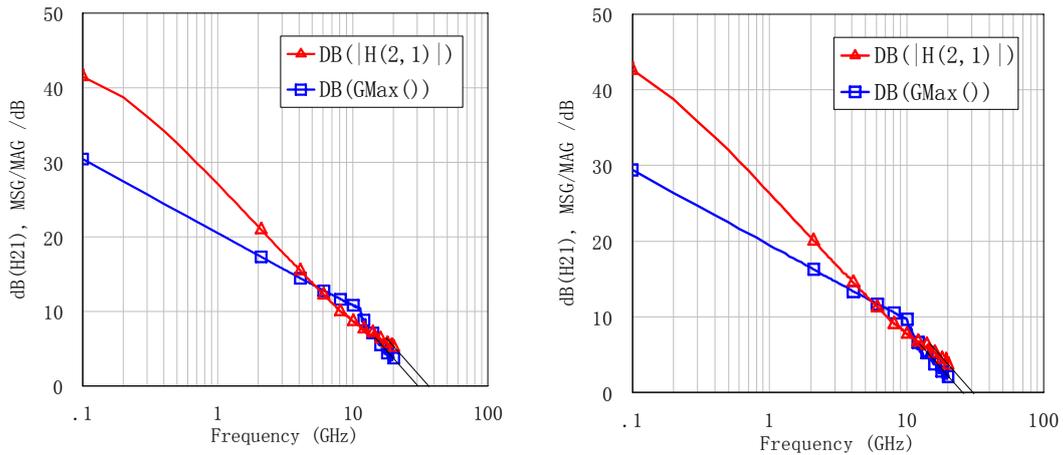


图 6.4 十指功率管的高频特性，发射极长度分别为：30  $\mu\text{m}$  和 40  $\mu\text{m}$

射极长度晶体管的  $f_T$  和  $f_{max}$  分别为 36.4 GHz 和 30 GHz， $k=1$  点对应频率为 11.1 GHz，5.4 GHz、8 GHz 和 10 GHz 时的 MSG/MAG 分别为 13.28 dB、11.72 dB 和 10.8 dB；40  $\mu\text{m}$  发射极长度功率管的  $f_T$  和  $f_{max}$  略低，分别为 30.3 GHz 和 25.5 GHz， $k=1$  点对应频率为 10.1 GHz，5.4 GHz、8 GHz 和 10 GHz 时的 MSG/MAG 分别为 12.2 dB、10.65 dB 和 9.7 dB。

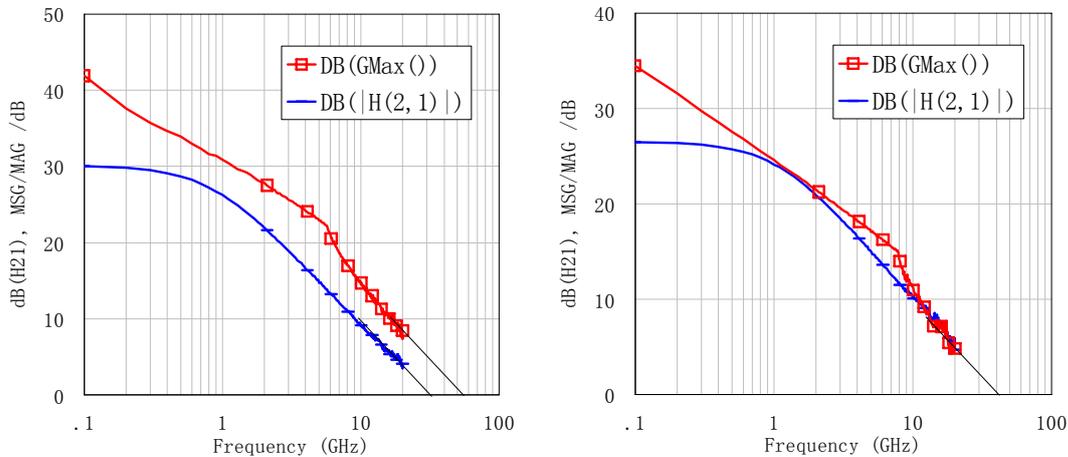


图 6.5 二次流片的单管和功率管的高频特性，发射极长度为 30  $\mu\text{m}$

图 6.5 为二次流片的单管和十指功率管的高频特性，发射极长度为 30  $\mu\text{m}$ ，测试偏置电流密度  $J_C$  分别为 22  $\text{kA}/\text{cm}^3$  和 20  $\text{kA}/\text{cm}^3$ ， $V_{CE}$  电压为 5 V，单管的  $f_T$  和  $f_{max}$  分别为 31 GHz 和 54 GHz， $k=1$  点频率为 5.7 GHz，5.4 GHz 时 MSG 为 22.56 dB；十指功率管的  $f_T$  和  $f_{max}$  均为 40 GHz， $k=1$  点频率为 7.8 GHz，5.4 GHz、8 GHz、10 GHz 时的 MSG/MAG 分别为 16.8 dB、14.2 dB 和 11.32 dB。

### 6.3 功率性能测试

#### 6.3.1 Load Pull 在片功率测试

采用 Load-Pull 测试系统测量功率器件是评价其高频功率性能和获得阻抗参数

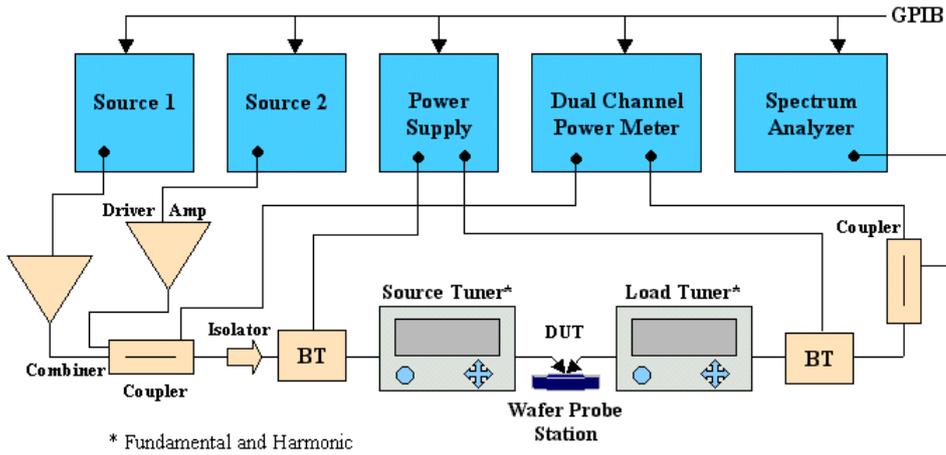


图 6.6 Load-Pull 测试系统示意图

的常用方法<sup>[110,177]</sup>，测试原理是在工作频率下，通过调节源调谐器和负载调谐器改变器件的源阻抗和负载阻抗，测量器件在不同匹配状态下的功率特性，在源阻抗平面和负载阻抗平面上绘出一组等输出功率或等增益的曲线，获得器件的最优化源阻抗和最优化负载阻抗。Load-Pull 测试系统通常由计算机控制，可以自动按照要求调整调谐器的阻抗，并自动记录测试数据，大大提高了测试速度、效率和测试精度。图 6.6 为 Load-Pull 测试系统示意图，测试系统使用 HP83752B 合成扫频源（Source）和 20 dB 增益的 HP8349B 微波信号功率放大器（Driver Amplifier）组成微波信号源，输出频率范围为 2-20 GHz，最大输出功率 26 dBm，可输出连续波和脉冲波；输入信号经过源调谐器（Source Tuner）送入待测器件的输入端，输出端经过负载调谐器（Load Tuner）连接 HP8563E 频谱仪（Spectrum Analyzer）监控输出频谱，在源和源调谐器之间接入定向耦合器（Coupler）对入射波采样送入微波功率计（Power Meter）测量，在负载调谐器和频谱仪之间接入另一个定向耦合器对输出波采用送入微波功率计，测试输出功率，微波功率计为 Agilent E4417A 数字式功率计，源调谐器和负载调谐器为 Focus Microwave 公司产品。通过偏置 T（Bias T）分别为器件提供输入/输出偏置，信号源、功率计通过 GPIB 线，源/负

载调谐器通过网线接入电脑，可以实现对源/负载调谐器阻抗值的自动控制，并记

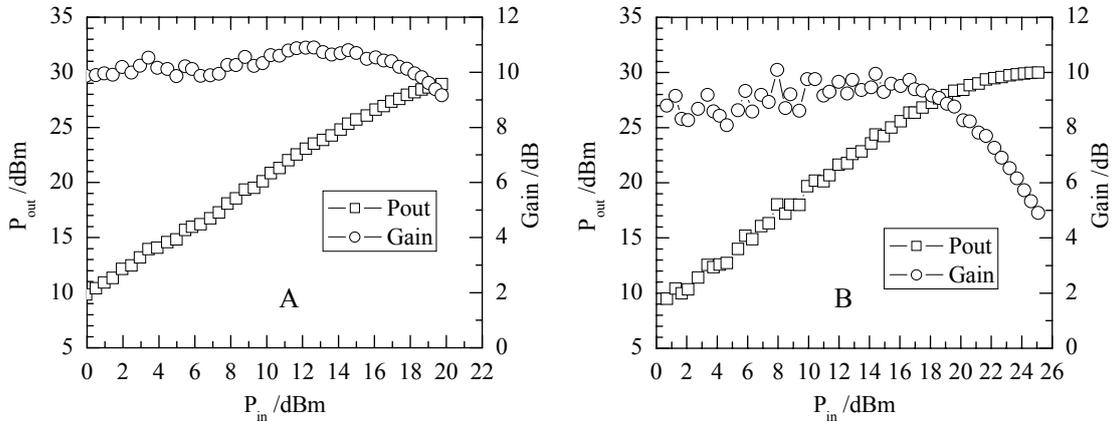


图 6.7 功率管的 Load-Pull 测试结果 (5.4 GHz)

录测试结果。

使用 Load-Pull 测试系统测试第二次流片的功率管。图 6.7 所示为发射极面积  $10 \times (30 \times 2.5) \mu\text{m}^2$  的十指功率管的 Load-Pull 在片测试结果，偏置电压  $V_{CE}$  为 7 V，电流  $I_C$  约 120 mA，测试频率 5.4 GHz。测试结果 A 的增益为 10.5 dB，1 dB 压缩点输出功率为 28.63 dBm (730 mW)，最大输出功率 28.92 dBm (780 mW)，对应源阻抗  $Z_S=12.57-j3.77$ ，负载阻抗  $Z_L=21.54+j16.85$ 。测试结果 B 的增益为 9.5 dB，1 dB 压缩点输出功率为 28.84 dBm (766 mW)，饱和输出功率 30.5 dBm (1.1 W)，

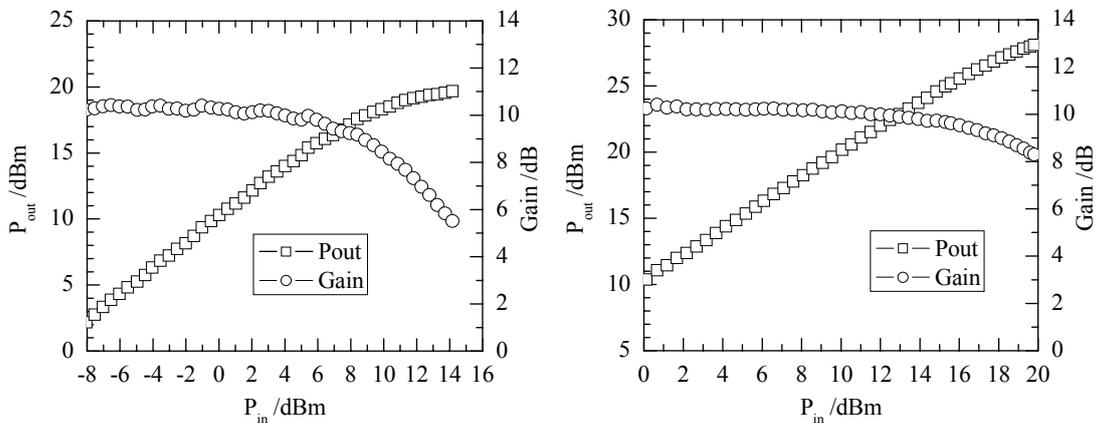


图 6.8 单管和功率管的 Load-Pull 测试结果 (8 GHz)

对应源阻抗  $Z_S=9.91-j0.72$ ，负载阻抗  $Z_L=15.34+j12.72$ 。A 功率管匹配是偏增益最优匹配，增益较高，但输出功率较低；B 功率管匹配是偏输出功率最优匹配，增益略低，但输出功率较高。

图 6.8 所示为单管和十指功率管的 Load-Pull 测试结果，测试频率 8 GHz。单管的偏压为 5 V，电流 10 mA，测试增益约 10.4 dB，1 dB 压缩点输出功率为 18.11

dBm (64.7 mW)，最大输出功率 19.68 dBm (93 mW)，对应源阻抗为  $Z_S=121.67+j141.45$ ，负载阻抗  $Z_L=230.50+j216.01$ 。十指功率管偏压 7 V，电流约 100 mA，8 GHz 功率增益约 10.2 dB，1 dB 压缩点输出功率为 26.53 dBm(450 mW)，最大输出功率为 28.1 dBm (646 mW)，对应源阻抗为  $Z_S=12.89+j5.58$ ，负载阻抗  $Z_L=5.12+j13.86$ 。

### 6.3.2 HBT 封装功率管的夹具测试

#### 1. 功率管封装

功率晶体管需要有良好的散热，将圆片减薄至 100  $\mu\text{m}$ ，背面通孔、粘接热沉等是功率管可靠工作的保障。管芯封装要求<sup>[110,169]</sup>芯片与管芯的热沉之间形成良好的热学和电学接触，减小热阻并减少寄生，芯片粘接的形式主要两种：一是导电胶粘接，另一种是 AuGe 或 AuSn 合金焊接。导电胶的烘焙温度约 150~190 $^{\circ}\text{C}$ ，烘焙两小时，其粘合浸润性好，工艺简便，但热阻相对较高；AuGe 合金比例一般为 88: 12，最低共熔点 356 $^{\circ}\text{C}$ ，烧结温度为 390 $^{\circ}\text{C}$ 左右，温度较高，烧结时间应控制在 20 秒之内；AuSn 合金比例为 80: 20，最低共熔点为 280 $^{\circ}\text{C}$ ，烧结温度约 290 $^{\circ}\text{C}$ ，烧结时间约 45 秒，烧结时需要通  $\text{N}_2$  保护；通常 AuGe 合金用于内匹配电路中的磁片电路的焊接，AuSn 合金用于芯片和单片电容等的焊接。

分别采用导电胶和 AuSn 合金两种方法粘接管芯，对不同功率管进行测试，两种不同烧结方法没有表现出明显的差异，但从实用化

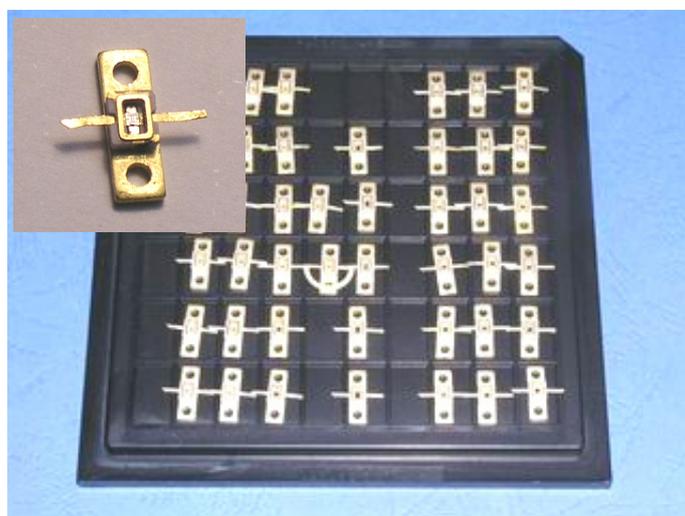


图 6.8 封装功率管的照片

的角度考虑，采用 AuSn 合金烧结有利于提高器件的长期可靠性。

引线键合采用 Au 丝超声压焊，由于 Au 丝电感的存在，其长度不可太长，通常控制在 300  $\mu\text{m}$  以内，为了较少 Au 丝寄生电感影响，可以采用多根并联或采用

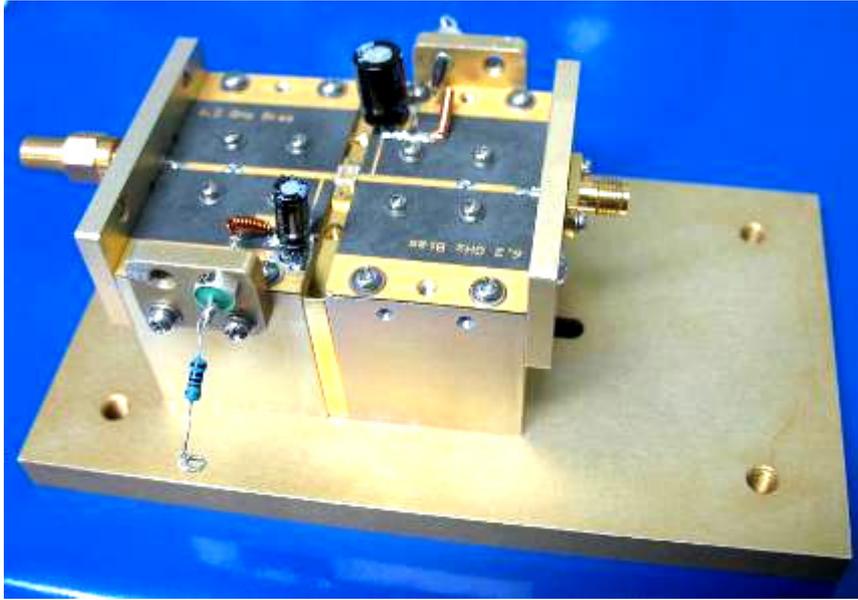


图 6.9 设计测试夹具的照片

Au 带键合实现芯片的封装。图 6.8 所示为封装的功率管照片。

## 2. 夹具设计及校准

如图 6.9 所示为设计的测试夹具照片，主要由底板、PCB 板底座、管壳支架、两端 SMA 接头挡板、两侧偏置挡板、以及微带线压块组成。PCB 板底座分为定块和动块两部分，可以实现对不同宽度管芯的测试，但需要加工相应宽度的管壳支架以及微带线压块；可以针对不同频率设计 PCB 板，以及多个偏置馈电，使用灵活方便。

测试夹具的损耗来源主要来自隔直电容、SMA 接头、PCB 板损耗等，隔直电容要选择高品质的电容，在工作频率上损耗要小；SMA 接头要选择高频接头，并焊接在 PCB 板上，减小接触损耗；PCB 板要选择适合高频应用的微波板材，且要与底座接触良好，最好使用导电胶粘接，考虑为了重复使用，使用螺钉将 PCB 板与下底座固定，形成良好的地接触。

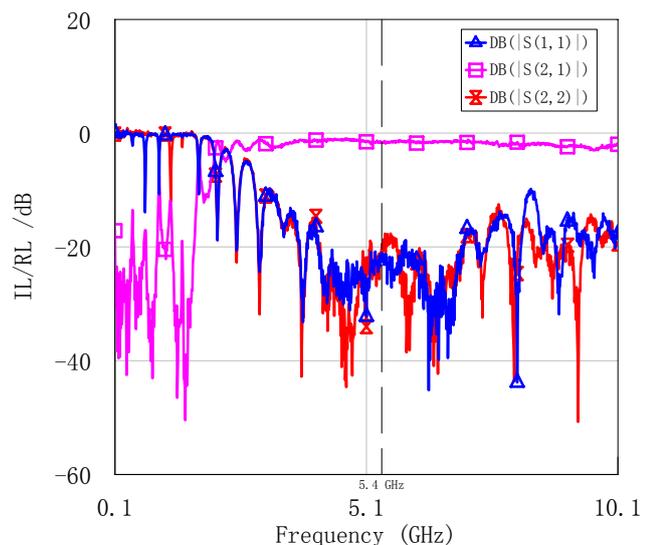


图 6.10 设计测试夹具的传输损耗

可以另外加工短路和直通的校准件，实现对测试夹具进行精确的TRL校准，用于管壳的微波小信号参数测试；对于功率应用，主要需要测量夹具的传输损耗即可。如图6.10为设计夹具的传输损耗，在5.4 GHz频率上，夹具的传输插入损耗约-1.7 dB，两个端口的反射损耗RL分别小于-22 dB和-20 dB。

### 3. 功率管测试偏置电路

功率管测试的偏置电路如图6.11所示。

偏置电压采用 $\lambda/4$ 高阻微带线添加到信号主线通道上，滤波电路采用 $\pi$ 型滤波

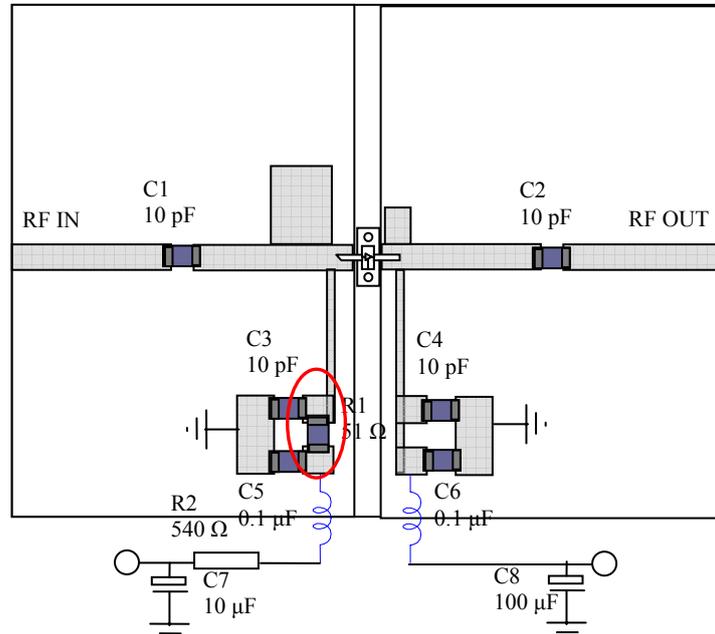


图 6.11 功率管测试偏置电路原理图

电路，外接绕线电感组成扼流圈，通过穿心电容与外部电源连接，输入偏置需要加约540 Ω的稳流电阻，电源的输入、输出引出端分别加10 μF和100 μF电解电容，消除电源和测试电路的相互影响，其中圆圈标识内的电阻R1对HBT功率管测试很重要，将在下节振荡抑制中详细介绍，管壳上端的宽微带支节线代表阻抗的调配块。

### 6.3.3 自激振荡及其消除

#### 1. 振荡的产生原理

微波功率晶体管在正常工作下，极限参数的富余量并不大，在使用过程中如果出现超过极限参数的情况，就有可能使放大器的性能大大降低，甚至烧坏晶体管。烧管的原因有以下几种：过激励、电源纹波、驻波过大、强干扰、过热等。过激励、电源纹波过大可能会引发微波功率管自激，驻波过大会导致微波功率管过压或自激，外界强干扰可能会引起微波功率管自激振荡以至过流，局部过热也会引起寄生振荡。轻微的振荡使放大器工作不稳定，严重时将导致晶体管的击穿

或过热，晶体管失效，寄生振荡是损坏微波功率管的最直接原因。

寄生振荡分为低频振荡、参数振荡、负阻振荡等。形成低频振荡的原因有 [110,170,178,179]：1) 电源去耦不良；2) 电源纹波过大；3) 晶体管  $C_{bc}$  电容的内反馈；4) 扼流圈与旁路电容等构成谐振回路。低频振荡是调试中烧毁晶体管的主要原因之一。常用消除措施有：1) 降低射频扼流圈的 Q 值；2) 减少射频扼流圈的电感量，使低频增益降低，稳定性提高；3) 偏置电源去耦，通过在直流供电接入处加装大电容和小电容并联组合，不仅对工作频率进行有效旁路，对低频也有效旁路；4) 屏蔽外空间射频信号干扰。

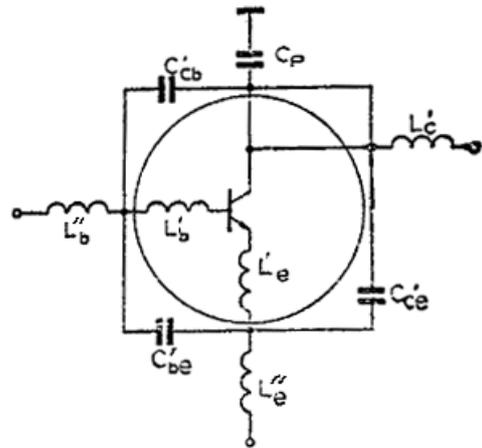


图 6.12 管壳寄生参量示意图

高频振荡一般与管壳引入的寄生参量有关，晶体管管壳封装引入寄生参量，如图 6.12 所示管壳寄生参量图所示，这些寄生参量不仅使得晶体管性能下降，而且与外围电路总是可以等效为 LCR 组成的谐振回路，受外界波动干扰而容易发生谐振。因此应尽量减小封装引入的寄生参量，提高封装质量。采用短而粗的引线，减小引线电感，放大器的基极、发射极或集电极上串接小电阻可以破坏起振条件，隔直或旁路的大电容上并接几百 pF 的小电容，可以更有效地旁路高频杂波。

此外，严重的阻抗失配产生的大的驻波也会使器件失效，因此采用限流措施避免功率管烧毁也是很必要的。

## 2. HBT 功率管的低频振荡及消除

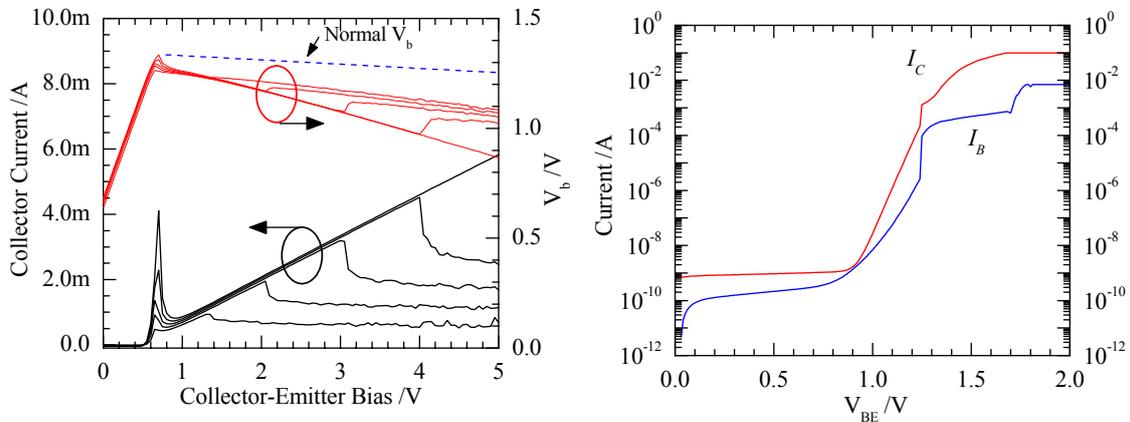


图 6.13 发生低频振荡时的 IV 曲线和正向 Gummel 图

由于 HBT 的电流增益，而且低频时的功率增益很高，且处于功率管的不稳定区域，受外界输入电流波动影响很大。在 HBT 的在片功率测试和夹具测试，以及屏蔽线不好的直流探针测试时，非常容易发生低频振荡，表现为直流增益的突然降低，电流迅速增大等，如图 6.13 所示为发生振荡时 HBT 的 IV 特性和 Gummel 图，此时，监测  $V_b$  输入电压发现， $V_b$  降低（图中虚线所示为正常的  $V_b$  电压趋势），甚至呈现负值，Gummel 图显示出现  $I_B$  电流的激增，说明在输入端出现低频振荡回路，低频振荡严重，甚至去除外接偏置后，有时寄生低频振荡仍然维持发生，观测输出端频谱发现，此时低频杂波十分严重。

根据上一节中关于低频振荡的原因，结合出现的问题，分析认为振荡的主要原因在于输入端出现低频谐振回路，必须抑制这个低频谐振的发生，并尽量消除外界的电扰动。通过逐步调试输入偏置电路发现，当将容性元件，包括穿心电容，全部去除时，不会发生低频振荡，任何电容性元件的引入都会产生振荡，而电容是偏置电路中的必需元件，因此需要从降低偏置电路的 Q 值入手。在  $\lambda/4$  偏置线接高频旁路电容后接入一个电阻 R1，如图 6.11 中所示，将大电容和小电容的直接并联形式调整为一个  $\pi$  型滤波电路，降低输入偏置电路的 Q 值。通过实验，依次添加 500  $\Omega$ 、200  $\Omega$ 、100  $\Omega$ 、51  $\Omega$ 、20  $\Omega$ 、10  $\Omega$  的贴片电阻，发现 20  $\Omega$ 、10  $\Omega$  的电阻能够有限抑制振荡发生，在较高  $V_{CE}$ （约 3-5 V）时 IV 特性正常，振荡集中在 0.5 V 和 5 V 之间，51  $\Omega$  的电阻能够有效抑制振荡发生，在工作电压范围内均没有

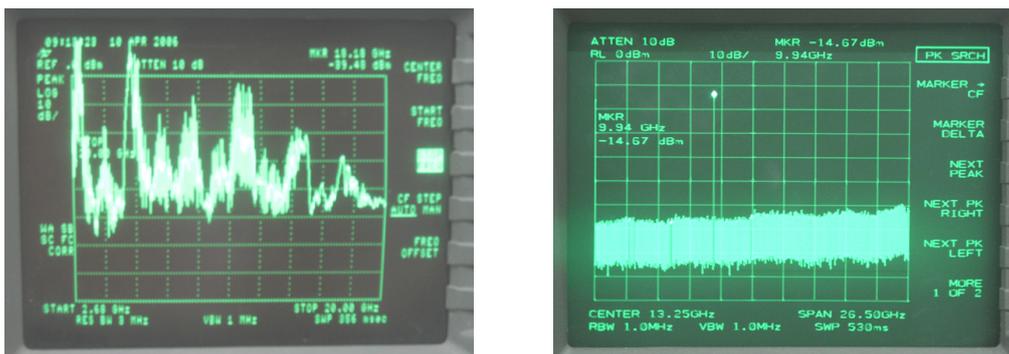


图 6.14 低频振荡消除前后的频谱图比较

振荡发生，而再高阻值的电阻也能够有效抑制振荡发生，但会增加  $V_b$  偏置电压的需要。因此，选择 51  $\Omega$  的电阻加入输入偏置网络，而输出偏置不会激发振荡。图 6.14 所示为抑制振荡前后的频谱，可见发生振荡时，低频杂波丰富且能量较大，采取振荡抑制措施后，频谱干净。

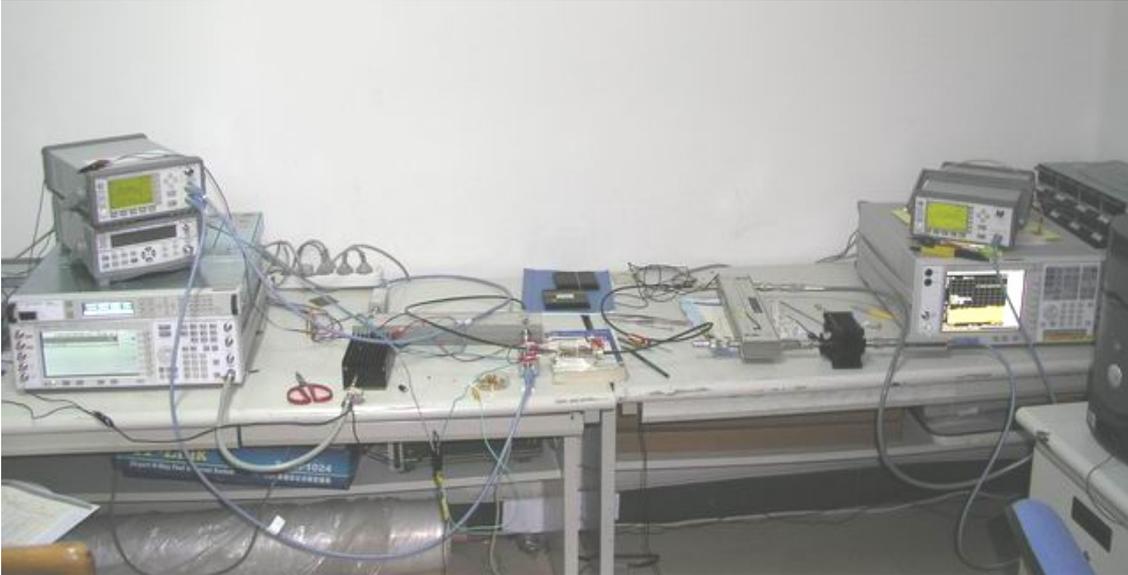
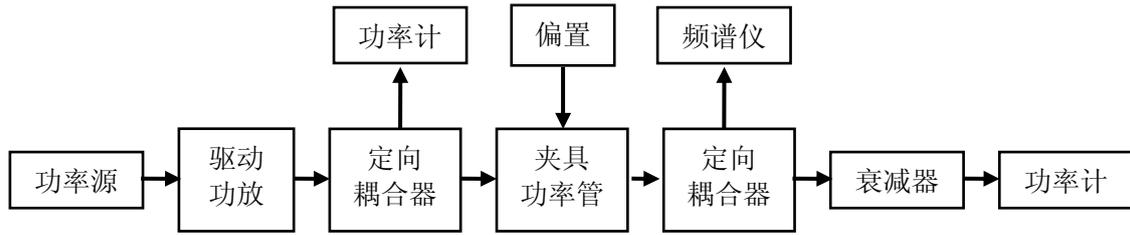


图 6.15 封装功率管功率测试系统示意图和实物照片

### 6.3.4 HBT 封装功率管的功率测试结果与分析

#### 1. 封装功率管的调配和测试

自行搭建的功率测试系统<sup>[110,177]</sup>，使用夹具测试封装功率管的微波功率性能，测试系统的示意图和测试系统的实物照片如图 6.15 所示。使用 Agilent E4438C 矢量信号发生器作为信号源产生射频连续波信号，经过驱动功放的放大后经过定向耦合器加到测试夹具的输入端，同时定向耦合器采样输入功率和隔离状态到功率计，功率计为 Agilent E4417A 双通道功率计，可实现对两路信号的监测；输入信号经功率放大器放大后接定向耦合器，一路经衰减器衰减后到功率计，测试输出功率，另一路采样后到频谱仪，监测信号；Agilent N6700B 四路直流电源为输入和输出端提供偏置，同时监测输入和输出电流。封装功率管的调配是使用小金属调整块直接在微带线上完成的，首先监测输入隔离情况，调整输入端匹配，隔离要好于-10 dB，然后调整输出端匹配，同时监测输出功率，反复微调匹配状态，直到功率增益较大、输出功率较高时的匹配状态，然后扫描输入功率，测试输出功

率，同时监测输入、输出电流以及频谱。

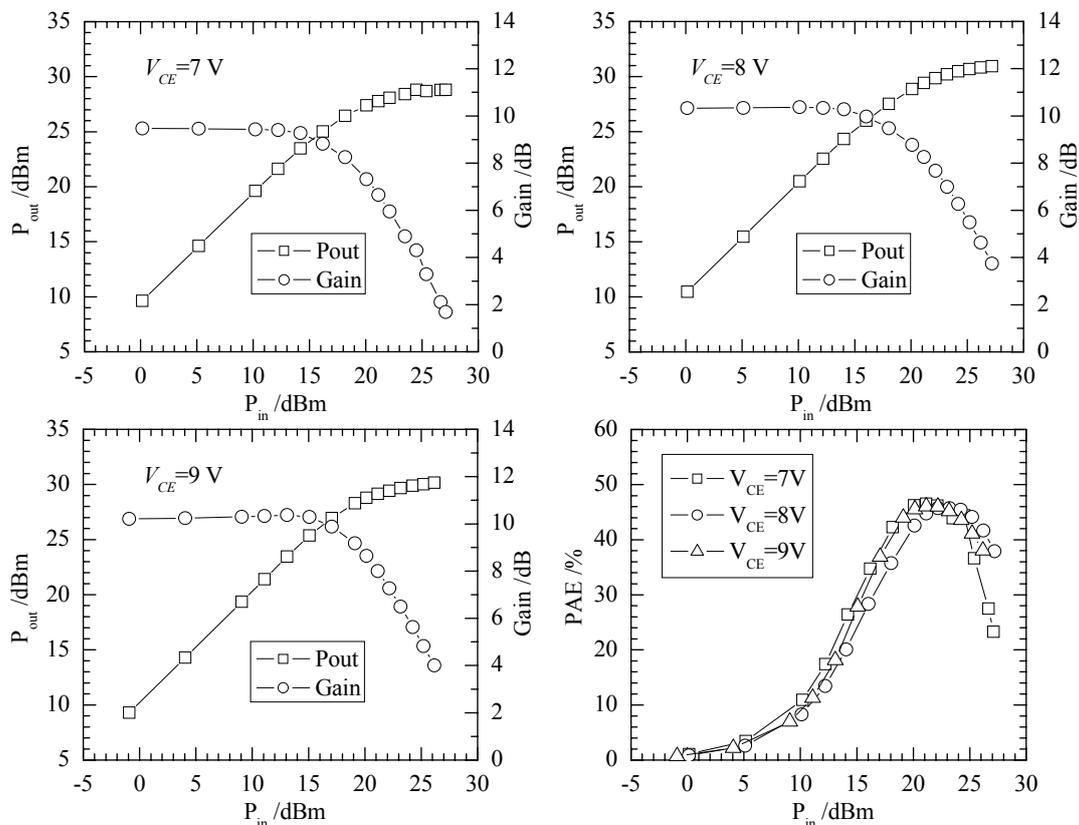


图 6.16 功率管的功率测试结果（发射极长度 30 μm）

## 2. 功率管测试结果

在自行搭建的功率测试系统上调配，并测试封装功率管的功率性能，由于功放驱动的限制，主要在 5.4 GHz 频率进行功率管的测试。图 6.16 所示为发射极长度为 30 μm 的十指功率管的功率测试结果，AB 类工作状态，偏置电压分别为 7 V、8 V 和 9 V，偏置电流约 110 mA ( $15\text{ kA/cm}^3$ )，并给出三种偏置电压的 PAE 比较图。可见三种电压偏置下的功率增益分别为 9.46 dB、10.34 dB、10.3 dB，1 dB 压缩点输出功率分别为 27 dBm (500 mW)、28 dBm (630 mW)、28.3 dBm (676 mW)，饱和输出功率分别为 28.8 dBm (759 mW)、30.94 dBm (1.24 W)、30.16 dBm (1.04 W)，对应功率密度分别为 2.53 W/mm、4.13 W/mm、3.47 W/mm，三种偏压下的最大 PAE 都大于 45%。可见，研制的功率管的功率性能良好，5.4 GHz 下功率增益大于 10 dB，输出功率大于 1 W，PAE 大于 45%，达到课题指标要求，功率密度指标是国内同类器件的最好报道结果。

图 6.17 给出发射极长度 40 μm 的十指功率管在 5.2 GHz、5.4 GHz 和 5.6 GHz

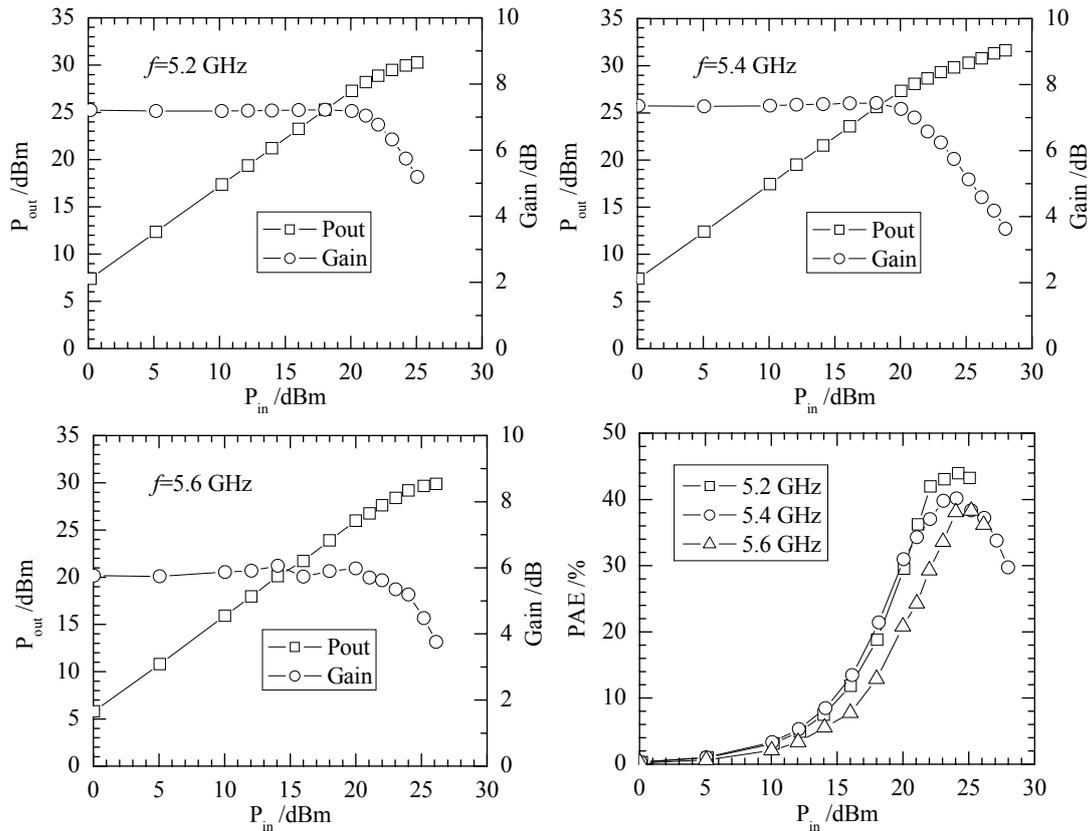


图 6.17 功率管的 Load-Pull 测试结果 (发射极长度 40 μm)

时的功率性能比较图, 偏置电压 9 V, 偏置电流 150 mA (15 kA/cm<sup>3</sup>), AB 类工作状态。三种频率下功率增益分别为 7.2 dB、7.4 dB、6 dB, 1 dB 压缩点输出功率分别为 29.5 dBm (891 mW)、29.1 dBm (813 mW)、29.3 dBm (851 mW), 饱和输出功率分别为 30.26 dBm (1.06 W)、31.6 dBm (1.45 W)、29.88 dBm (973 mW), 对应功率密度分别为 2.65 W/mm、3.5 W/mm、2.43 W/mm, 5.2 GHz 和 5.4 GHz 时最大 PAE 大于 40%, 5.6 GHz 时最大 PAE 大于 38%。

从上面的测试数据中可见偏置电压 8 V 和 9 V 时的功率性能较好, 由于匹配状态是针对 5.4 GHz 频率下最大增益匹配的, 在 5.2 GHz 频率上增益略低, 输出功率却相差不大, 5.6 GHz 的增益、最大输出功率相对降低。表 6-1 列出 5.4 GHz, 9 V 偏置下两种功率管功率测试结果的比较列表。

表 6-1 两种功率管的性能比较

	Gain /dB	P <sub>1dB</sub> /dBm	Psat /dBm	PAE /%	功率密度 /W/mm
$L_E=30 \mu\text{m}$	10.3	28.3	30.16	45	3.47
$L_E=40 \mu\text{m}$	7.4	29.1	31.6	44	3.5

可见，40  $\mu\text{m}$  发射极的功率管相比于 30  $\mu\text{m}$  发射极的功率管功率特性，增益要低，但线性输出功率要高，线性度好，饱和功率和功率密度略高。

#### 6.4 小结

本章对研制的功率 HBT 器件进行了在片直流测试、在片高频测试，以及 Load Pull 在片功率测试，封装功率管，设计测试夹具，优化功率管的偏置电路，消除振荡，并在自行搭建的功率测试系统中测试评价功率管的性能。

1. 功率管直流测试。研制的功率管击穿电压  $BV_{CBO}$  大于 30 V， $BV_{CEO}$  大于 20 V，满足 9 V 工作电压的需要；IV 特性良好，膝点电压为 1.4 V@140 mA，热稳定性良好；电流增益大于 180，对应集电极电流密度  $J_C > 32 \text{ kA/cm}^2$ ，对应集电极工作电流大于 300 mA。

2. 高频小信号测试。一次流片 HBT 单管的  $f_{\text{max}}$  达到 60 GHz， $f_T$  为 34 GHz；十指功率管的  $f_{\text{max}}$  达到 36.4 GHz， $f_T$  为 30 GHz；8 GHz 下 MSG 为 10.65 dB；二次流片单管的  $f_T$  和  $f_{\text{max}}$  分别为 31 GHz 和 54 GHz，十指功率管  $f_T$  和  $f_{\text{max}}$  均为 40 GHz，8 GHz、10 GHz 时的 MSG/MAG 分别为 14.2 dB 和 11.32 dB。

3. 在片功率测试。5.4 GHz 下功率增益大于 10 dB，输出饱和功率 30 dBm， $P_{-1\text{dB}}$  输出功率 28.84 dBm；8 GHz 下单管增益约 8.3 dB， $P_{-1\text{dB}}$  输出功率 15.83 dBm，最大输出功率 17.68 dBm；十指功率管增益约 8 dB， $P_{-1\text{dB}}$  输出功率 25.14 dBm，最大输出功率 26 dBm。

4. 功率管封装，设计测试夹具，在自行搭建功率测试系统上测试功率管的高频功率性能。功率管管壳封装，设计测试夹具，偏置 PCB 电路；通过在输入端口加入 51 欧姆电阻，降低输入偏置电路的 Q 值，有效抑制功率管的低频振荡；自行搭建功率测试系统，使用夹具测试评价功率管的高频功率性能；对两种不同发射极长度功率管在不同偏置和频率下测试功率性能，5.4 GHz 下功率增益大于 10 dB，输出功率大于 1 W，功率密度最高为 4.13 W/mm，PAE 大于 45%，达到课题指标要求，功率密度指标是国内同类器件的最好报道结果。

## 第七章 内匹配功率合成放大器的研制

本章介绍了内匹配功率合成技术和内匹配功率合成放大器的设计流程，采用自行研制的功率管，根据其小信号  $S$  参数设计功率合成放大器，优化仿真并 EM 仿真验证，在陶瓷衬底上制作输入、输出匹配电路，夹具测试内匹配功率放大器的高频性能，分析问题原因，并给出器件和电路设计的改进方向。

### 7.1 内匹配功率合成技术

固态功率放大器具有噪声低、线性好、体积小、重量轻及可靠性高等优点，尽管单个器件的输出功率有限，通过功率合成可以获得很大的功率输出，通常采用的技术有：管芯合成，电路合成和空间合成<sup>[110,169,180]</sup>。

#### 1. 管芯合成

管芯合成是把多个管芯聚集在长度比波长小的区域上，键合在同一热沉或载体上，然后连接上输入匹配电路和输出匹配电路，就可以获得较大的输出功率。图 7.1 所示为管芯功率合成示意图，实际上是一种全分布参数的内匹配电路。管芯合成优点是简单易行，适于批量生产，电路线性化，但由于输入电阻小，匹配困难，对各管芯的一致性要求高。

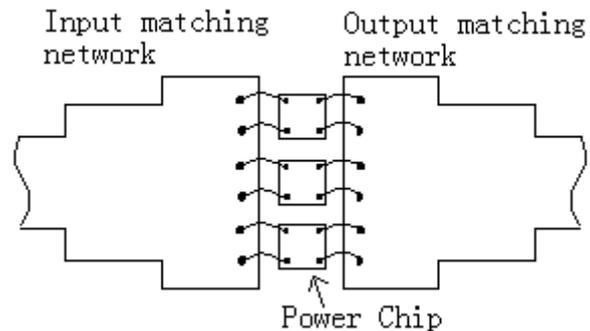


图 7.1 管芯功率合成示意图

#### 2. 电路合成

电路合成技术是通过功率合成器把两个或多个功率管组合在一起，给出较大的输出功率。它的优点是各功率单元间的相互影响较小，调整方便，匹配性能好；缺点是电路尺寸较大。

图 7.2 所示为  $n$  路功率合成器。输入信号通过  $n$  路功率分配器分成  $n$  路输出信号，经过  $n$  个互相无关的功率放大器分别合成，再经过  $n$  路功率合成器，把  $n$  路放大后的信号合成输出。各功率元件间相互影响小，调整方便，匹配性能好，但是电路尺寸较大。功率合成器和功率分配器是功率合成技术中的主要部件，设计时应考虑最小化损耗、带宽、幅度和相位平衡、端口隔离与匹配以及散热等。常用拓扑结构有  $n$  路功率合成和树型（或链型）合成结构。

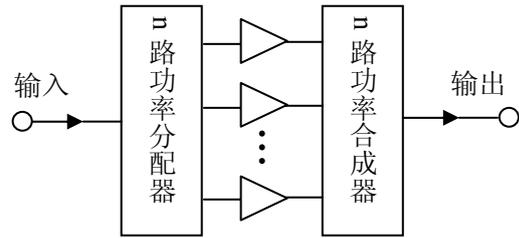


图 7.2  $n$  路功率合成放大器示意图

常用拓扑结构有  $n$  路功率合成和树型（或链型）合成结构。

### 3. 空间合成

空间合成又称波导空间合成功率放大器，实在波导内利用天线及相应的耦合传输网络将小功率放大器合成实现高功率的一种高效功率合成技术。其实质上是利用空间能量耦合合成在高频段（如 Ku 波段）实现常规合成技术无法得到的高效高功率合成技术。图 7.3 为波导空间合成功放示意图。

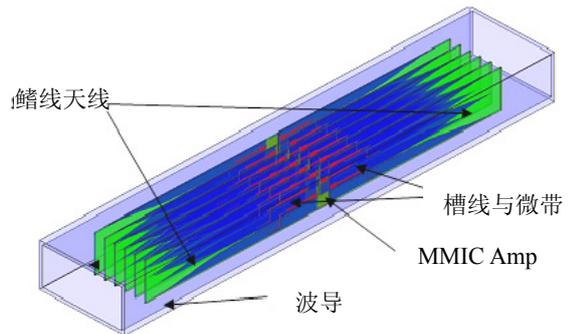


图 7.3 波导空间合成功率放大器

### 4. 内匹配技术

为提高晶体管的输出功率，需要加大晶体管的发射极和集电结面积，结电容的增加使功率晶体管的输入、输出阻抗降低，输入阻抗实部可降至零点几欧姆或更小，虚分量较大，一旦装入管芯，又叠加了管壳分布参数的影响，使得它与  $50 \Omega$  的微波系统匹配非常困难，大大限制了晶体管的工作带宽，因此在管壳内部采用微带电路、MOM 电容和

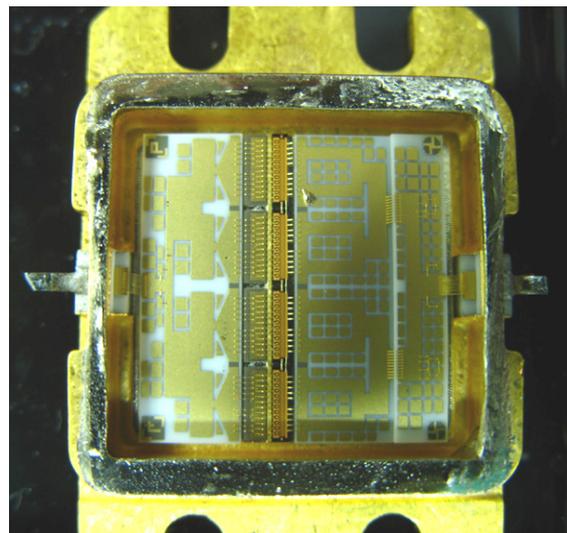


图 7.4 内匹配功率合成放大器

键合引线电感构成匹配电路，直接与晶体管芯片相连，如图 7.4 所示。内匹配电路的作用是将管壳引线根部看进去的输入、输出阻抗实部提高，虚部减小，便于外电路匹配，或直接与  $50\ \Omega$  系统阻抗匹配，增加了带宽。

内匹配技术的作用还在于使管芯之间、管芯各部分之间在信号幅度和相位上获得平衡，提升管芯输入和输出阻抗的实部，对参与内匹配的管芯进行功率分配和功率合成。

内匹配电路常用的元件包括键合引线、MOM/MIM 电容、阻抗变换线、 $\lambda/8$  波长线、功分器和合成器、 $\lambda/4$  波长线、不定长度微带线、阻抗渐变线等。内匹配电路设计的基本原理就是建立在滤波器的理论基础之上的；内匹配电路的拓扑、元件组合形式的数量庞大，无论采用什么样的电路，只要将管芯的阻抗弄清楚，均可达到内匹配的目的，一般来讲，只要能实现既定的电路性能，采用的匹配电路拓扑越简单越好。

## 7.2 内匹配功率合成放大器设计

在自行研制功率管的基础上，将功率管进行功率合成，针对 5.9—6.4 GHz 的卫星上行发射模块应用，设计内匹配功率合成放大器，为单片设计以及功率管的实用化开展前期研究工作。

### 7.2.1 功放电路设计流程

功率放大器的设计流程如下：

- 1) 确定目标。根据工作频率，带宽要求，确定设计目标，确定电路拓扑结构；
- 2) 根据工作类型，偏置要求等选择管芯，得到管芯的小信号 S 参数；
- 3) 仿真稳定性判别圆和增益圆图，确定管芯的源阻抗和负载阻抗；
- 4) 输入、输出匹配电路设计，同时完成功率分配、功率合成功能，输入匹配电路对最大增益匹配，输出电路对最大输出功率匹配；
- 5) 电路整体仿真优化，调整版图布局；
- 6) 绘制版图，EM 仿真验证。

### 7.2.2 管芯参数仿真

此功率放大器的设计目标是研制内匹配功率合成放大器，工作频率：5.9—6.4 GHz，面向卫星上行发射模块应用，为单片设计和功率管应用开展前期研究工作，积累设计经验。

从功率管的线性度和输出功率综合考虑，选择发射极长度 40 μm 的功率管进行电路设计；从实验性质出发，采用比较简单的拓扑结构，选择两路合成的微带电路进行输入、输出匹配电路设计。

功率管的偏置电压为 9 V，静态偏置电流 123 mA，在此偏置状态下，在片测试功率管的 S 参数，如图 7.5 给出功率管的高频测试特性，在 6.2 GHz 时 MSG 为 12.45 dB， $k < 1$ ；表 7-1 给出功率管的测试 S 参数列表。

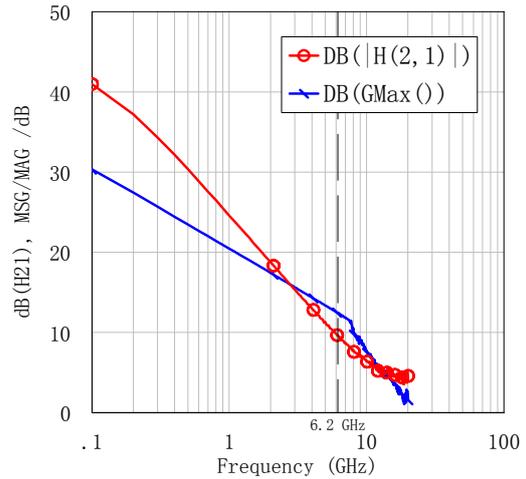


图 7.5 功率管的高频性能

表 7-1 功率管的 S 参数列表

$f$ /GHz	S11		S21		S12		S22	
	MAG	ANG	MAG	ANG	MAG	ANG	MAG	ANG
5.6	0.80841	-178.13	1.8577	74.205	0.0965	0.0965	0.42353	-153.62
5.7	0.80993	-178.52	1.8095	73.056	0.09531	0.09531	0.42475	-154.30
5.8	0.80789	-178.77	1.7981	73.004	0.09628	0.09628	0.42452	-154.01
5.9	0.80926	-179.01	1.7538	72.488	0.09593	0.09593	0.42770	-154.45
6.0	0.80853	-179.33	1.7428	71.820	0.09582	0.09582	0.42568	-154.56
6.1	0.80825	-179.60	1.6952	71.643	0.09611	0.09611	0.42960	-154.65
6.2	0.80850	-179.86	1.6853	70.678	0.09596	0.09596	0.42880	-154.89
6.3	0.80829	179.83	1.6569	71.301	0.09546	0.09546	0.43103	-154.90
6.4	0.80858	179.61	1.6113	69.574	0.09551	0.09551	0.43202	-155.36
6.5	0.80853	179.29	1.6198	69.965	0.09733	0.09733	0.43276	-155.29
6.6	0.80812	179.09	1.5569	69.819	0.09574	0.09574	0.43521	-155.35
6.7	0.80821	178.84	1.559	68.307	0.09656	0.09656	0.43497	-155.80

根据经验可以估计功率管的功率增益约为 7.5 dB，即 dB (MAG21) 加 3 dB 左右。

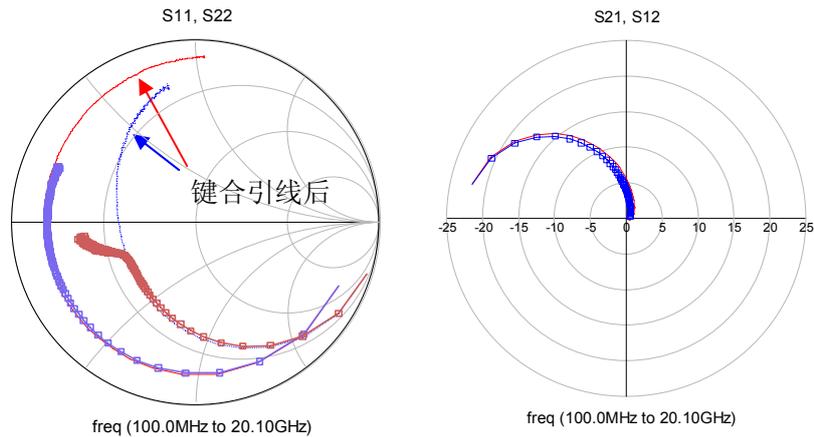


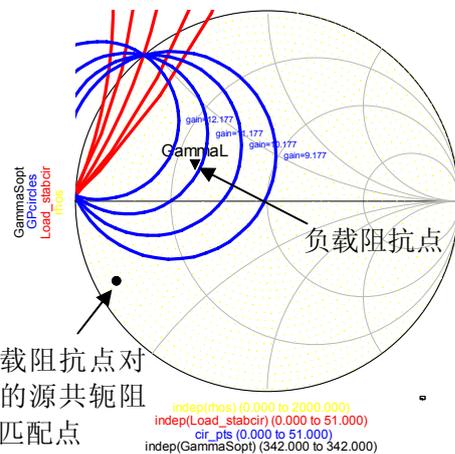
图 7.6 添加键合电感前后功率管的 S 参数变化

1. 键合引线的影响

在电路仿真中必须考虑键合引线的影响，键合金丝直径 25  $\mu\text{m}$ ，键合芯片到电路的键合跨度约 300  $\mu\text{m}$  左右，仿真 S 参数，比较添加键合线前后的 S 参数变化，如图 7.6 所示。可见键合金丝引线的引入对 S21 的影响较小，但主要影响功率管的端口阻抗匹配状态，因此电路设计中将添加键合引线影响的仿真 S 参数作为电路设计仿真的器件参数。以下的稳定性圆图、增益圆图，以及电路设计都是基于这个参数。

2. 稳定性圆图、增益圆图，负载和源阻抗点的选择

设计频率为 5.9—6.4 GHz，在 5.4—7.4 GHz 的频段上使用 ADS 仿真功率管的稳定性圆图、增益圆图、阻抗匹配点，如图 7.7 所示为  $\Gamma_L$  平面上的稳定性判别圆，可见功率管的不稳定性面积随频率降低而增大，在较低频率下，不稳定区容易



负载阻抗点对应的源共轭阻抗匹配点

图 7.7 功率管仿真稳定圆、增益圆、阻抗匹配点

扩展进入负载阻抗点，引起输入端口自激振荡（输入反射系数大于 1），因此，必须在器件仿真中考虑稳定性问题；通过  $\Gamma_L$  平面上的等增益圆图，可以得到不同负载阻抗点对应的功率增益的分布情况；同时 ADS 软件还可以同时得到选定负载阻抗点对应的源共轭阻抗匹配点。因此，根据图 7.6 的稳定性圆图、增益圆图，以及

对应源阻抗点，选定负载阻抗，需要综合考虑稳定性、增益，以及源阻抗匹配的难度，要尽量远离不稳定区，增益尽量高，同时源阻抗实部不能太低，虚部尽可能小，以免造成输入匹配电路的困难。选定负载阻抗为  $Z_L=21.507+j8.682$ ，对应的功率最大传输时最优化源阻抗为  $Z_S=3.053-j12.367$ ，对应的传输功率增益为 11.29 dB。

### 7.2.3 功率放大器设计优化

#### 1. 输入、输出匹配电路设计

在负载阻抗和源阻抗点确定后，电路设计的任务就是设计阻抗匹配电路，将给定的阻抗点变换到  $50\ \Omega$ ，微波功率放大器设计成功的关键就是阻抗匹配网络的

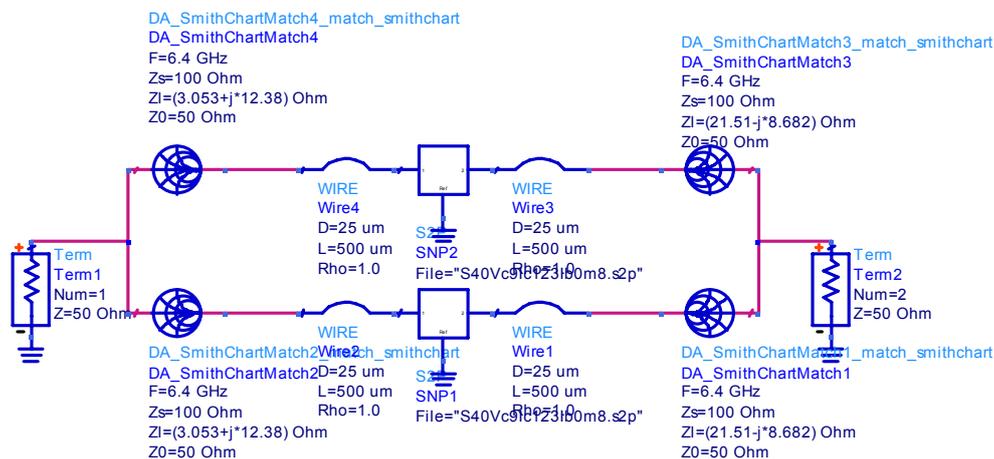


图 7.8 采用 Smith 工具设计功率合成放大器电路

设计，完成阻抗转换的同时，还要完成功率分配和功率合成。

根据设计目的，输入和输出匹配电路选用微带两路功分器和功率合成器完成阻抗变化，以及信号的分配合成。确定负载阻抗和源阻抗后，在匹配电路的设计中，可以将选定阻抗点表示为器件的端口，使用 Smith 阻抗匹配工具，快速确定匹配电路的形式。在匹配电路的设计中，要考虑电路的拓扑结构和可实现性，使用微带电路完成阻抗变换。

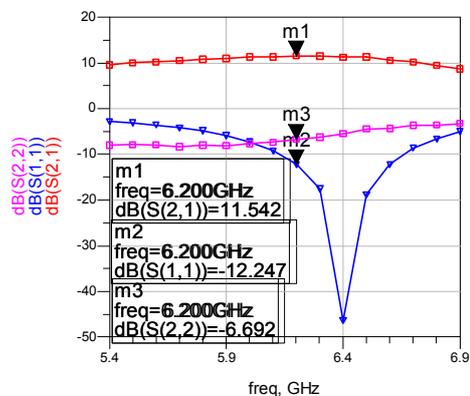


图 7.9 电路性能仿真

为简化电路设计，首先采用微带线将功率管的端口阻抗变换到  $100\ \Omega$ ，完成单

管的阻抗变换，然后将两路并联合成，完成到  $50\ \Omega$  的阻抗变换。图 7.8 所示为采用 Smith 阻抗匹配工具匹配的电路原理图，图 7.9 所示为电路的仿真性能。可见信号增益为 11.54 dB，S11 匹配较好，S22 匹配较差，与阻抗选取的参数仿真结果接近，由于阻抗选取点是最大功率传输，因此输出端口为功率匹配，与  $50\ \Omega$  偏差严重，而输入端口为最优化匹配，匹配较好。

### 2. 功率放大器设计优化

在理想匹配电路的基础上，转化为实际的微带线匹配，根据选用衬底材料定义微带线的衬底，采用陶瓷衬底，介电常数 9.6—9.8，厚度 10 mil (0.254 mm)，电镀 Au 层厚度  $17\ \mu\text{m}$ ，电导率  $4.1 \times 10^7\ \text{S/m}$ 。同时根据电路拓扑和布局要求布版

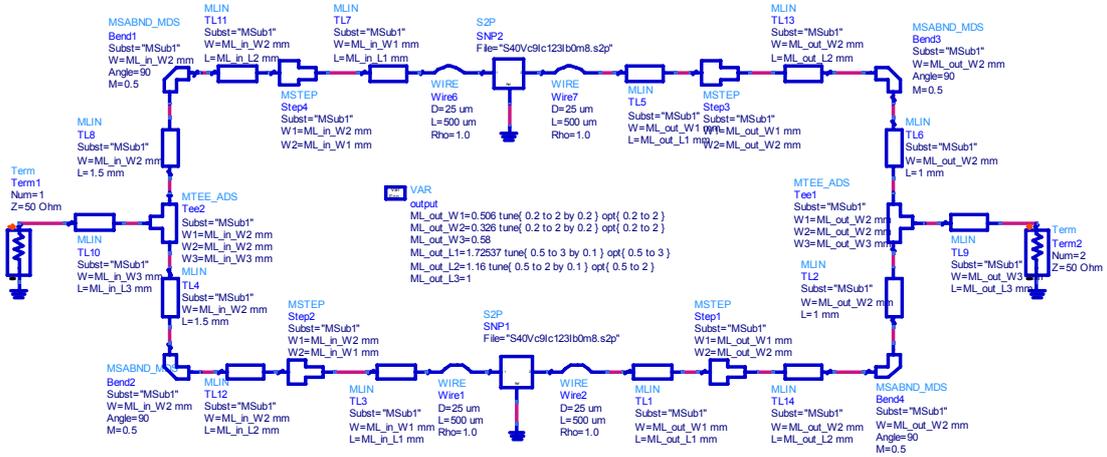


图 7.10 功率合成放大器电路拓扑图

图，相应调整电路，并添加 T 性接头，阶跃跳变接头等非理想元件，并优化仿真，最终电路要符合增益要求，输入端口反射要小于 -10 dB，输出端口匹配通常较差，但至少要小于 -6~-8 dB，避免过多的信号反射。如图 7.10 所示为最终设计功率合成放大器的电路拓扑图，图 7.11 为电路仿真性能。可见，信号传输增益大于 10 dB，S11 小于 -10 dB，S22 小于 -7 dB。

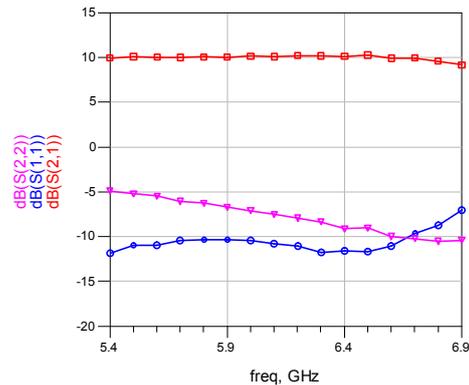


图 7.11 放大器性能仿真

### 7.2.4 版图布图并 EM 仿真验证

电路拓扑结构确定后，版图布图，利用软件自动生成版图，并在版图中的微

带线两侧添加电路调节块；EM（电磁场）仿真实际电路，验证电路设计。图 7.12 所示为电路版图布图，EM 仿真的电磁场分布，和 EM 仿真与电路设计仿真结果的

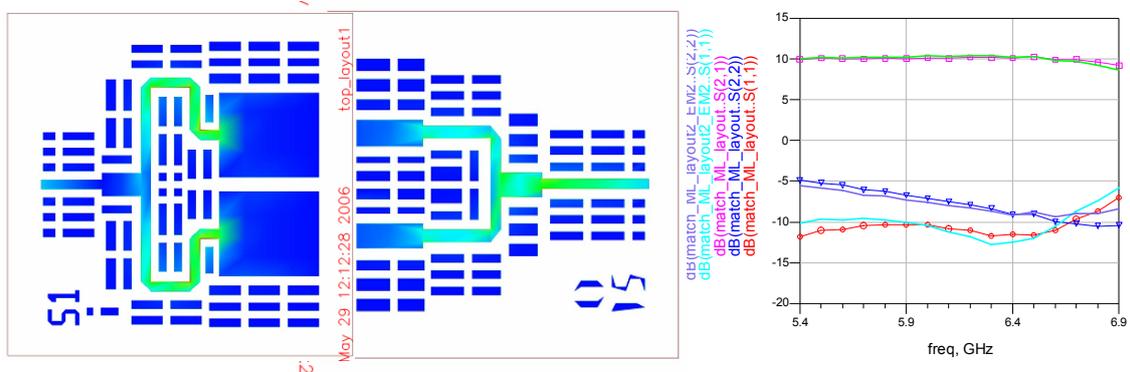


图 7.12 绘制版图和电磁场仿真验证

对比图。

可见，电磁场分布在微带线的转角处场强最集中，两路信号均衡。EM 仿真结果与电路仿真结果吻合较好，在端口反射上甚至优于设计仿真结果。

### 7.3 功放测试及分析

#### 7.3.1 内匹配功率合成放大器的封装

陶瓷片是使用 AuGe 合金烧结在载板上，起到封装管壳的承载作用，载板采用可伐合金 4J34 制作，保证表面光洁度，并镀 Au，保证和陶瓷片的热膨胀系数相同，避免烧结时损坏电路；然后再使用 AuSn 合金将管芯焊接到载板上，管芯通过键合金丝与瓷片电路键合；载板固定在如图 6.9 所示夹具的管壳支架上，输入、输出采用金带与 PCB 板上的信号微带线连接，金带宽度与陶瓷片上  $50 \Omega$  信号线的宽度一致，阻抗匹配。

#### 7.3.2 功放测试

内匹配功率合成放大器的测试偏置方法与功率管测试方法相同。通常将功率管分次焊接在载板上，先焊接一支，在工作正常的前提下，再焊接另一支功率管，保证两支功率管均正常工作。

如图 7.13 所示为烧结单支功率管时的小信号测试结果和电路仿真结果比较，各参数随频率变化的趋势基本吻合，偏差主要来自于使用的功率管的特性与设计

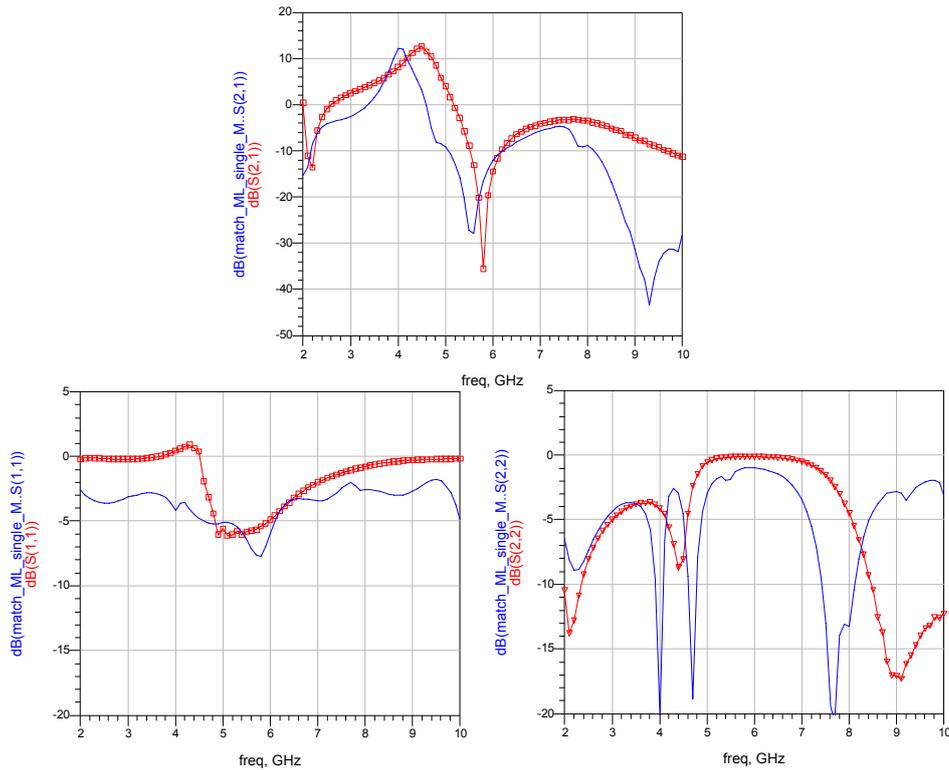


图 7.13 烧结单支功率管的功放测试曲线

时采用的功率管特性参数存在偏置，以及键合线和外电路的工艺偏差等。需要注意的是电路仿真结果的 dB(S11) 在 4.5 GHz 下出现了正值，即输入端口出现负阻特性，负阻特性是产生振荡的主要原因之一；尽管通过外电路调整，dB(S11) 的测试结果没有出现正值，但功放支路的不稳定性是电路不稳定的潜在隐患。

烧结两支功率管进行测试时，出现严重的低频振荡，通过调整外围偏置电路等措施，并不能消除，仍产生低频振荡，并被谐波放大，如图 7.14 所示为调整匹配电路后的振荡频谱，呈现严重的谐振特性，低频振荡频率为 327 MHz，奇次谐波很快消失，偶次谐波强度很强，使得功率放大器的高频性能无法进行测试。

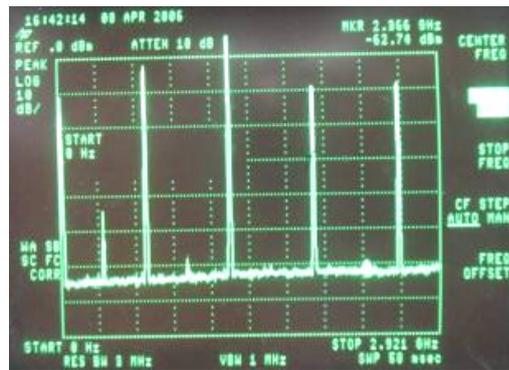


图 7.14 振荡波频谱

两管合成的功率放大器单片的测试工作也在进行当中。

### 7.3.3 存在问题及分析

设计制作的功率放大器主要问题就在于低频自激振荡严重，非常顽固，调整偏置电路均不能有效地予以消除。根据测试过程和测试参数，分析问题出现的可能原因，提出问题的解决建议。

1) 功率管的一致性不好，两支功率管之间隔离度也不够高，造成两支功率管之间的相互干扰，形成反馈放大回路，产生自激振荡。在选择功率管要选择特性一致的功率管，由于 HBT 功率管非常容易受输入偏压的影响，因此不仅高频特性要一致，直流增益等特性也要挑选一致的功率管。

2) 功率管的自身稳定性有待提高。从高频测试图 7.4 中可见，功率管在频率为 7.7 GHz 时才进入稳定区 ( $k \geq 1$ )，在设计频率 6.2 GHz 上是有条件稳定，虽然偏置电路中有抑制低频振荡的措施，但是杂散信号很容易进入功率管，经放大后进一步影响功率管，从而激发振荡。需要采用稳定措施提高功率管的稳定性，提高功率管的 MSG，扩大功率管的稳定区；或在功率管前加稳定性措施，使得功率管绝对稳定后再进行匹配电路设计。

3) 单个功率管匹配支路的稳定性不高，从图 7.12 单支功放的测试性能中，可见在功率管支路的输入端口出现负阻，是激发振荡的重要原因。因此，功率放大器在设计匹配网络时，每个放大支路也必须满足稳定条件。

4) 功率管的线性度不好，使得谐波振荡严重，产生的偶次谐波进一步干扰了偏置电路的稳定性。因此，在 HBT 功率管的设计，以及匹配电路设计中，需要尽可能提高功率管的线性度，或采用线性度较好的 A 类工作状态，在较小的功率状态下工作，避免进入功率管的非线性区。

## 7.4 小结

本章介绍了内匹配功率合成技术，给出内匹配功率合成放大器的设计流程，基于自行研制的功率管，设计制作了内匹配功率放大器电路，使用夹具测试，分析问题，并给出器件和电路的改进方向。

1. 内匹配功率合成放大器的设计流程和电路设计。根据 5.9—6.4 GHz 卫星上行发射模块应用，使用自行研制的功率管设计内匹配合成功率放大器，为单片设

计以及功率管的实用化开展前期研究工作；根据电路工作要求，选择管芯的工作状态，测试此工作状态下的 S 参数；考虑键合线的影响，仿真稳定性和增益圆图，确定管芯的源阻抗和负载阻抗；确定电路拓扑结构，设计输入、输出电路；电路整体性能优化，调整版图，布置调节块，完成版图，并 EM 仿真研制设计；在 10 mil 的陶瓷衬底上完成输入、输出匹配电路的设计；并焊接在载板上，使用测试夹具进行性能测试评估。

2. 测试电路。调整偏置电路，抑制低频振荡，单胞高频测试结果与设计结果基本吻合，但两支功率管组合时发生严重的谐波振荡，振荡频率 327 MHz，偶次谐波振荡幅度很强，无法使用外部匹配予以消除。

3. 分析问题，给出器件和电路改进的方向。振荡主要来源分析为：两个功率管一致性不好，隔离差；功率管自身稳定性不高；单胞匹配电路稳定性不足；功率管的线性度不好。器件和电路的改进方向：提高功率管直流和高频参数的一致性；功率管设计中进一步提高稳定区；提高两个功率管之间的隔离度；在功率单胞接入电路前，采取稳定措施，稳定功率管；保证单胞功放匹配电路的绝对稳定；在功率管的 A 类状态或低功率工作，避免进入功率管的非线性区。



## 第八章 结论

本论文针对 InGaP/GaAs HBT 的大功率应用,开展了材料结构和器件结构的优化设计,电流增益崩塌的抑制,功率 HBT 的关键工艺,内匹配功率合成放大器设计,功率管和电路测试等方面的研究工作,取得如下成果:

1. 研究了与 HBT 功率应用密切相关的电流增益下降和电流增益崩塌产生的机理,自热效应和 Kirk 效应是造成电流增益下降的主要原因,严重地限制了 GaAs HBT 的功率应用。通过添加镇流电阻,改善器件的热阻和热互耦能够有效地抑制电流增益崩塌。

(1) 优化发射极镇流电阻为  $10\ \Omega$ , 在  $10\ \text{V}$  电压下稳定工作。

(2) 研制的热分流 HBT, 与发射极镇流 HBT 相比, 热阻降低, 最大工作电流提高, 电流密度由  $50\ \text{kA/cm}^2$  增大到  $98\ \text{kA/cm}^2$ , 直流增益由 21 提高到 26, 最大稳定功率增益 MSG 提高 5 dB,  $f_{\text{max}}$  由 45 GHz 提高到 51 GHz。研制的热分流 HBT 更适合于高频大功率应用。

2. 分析了 HBT 的材料结构对器件性能的影响, 重点研究了与功率性能密切相关的集电极材料参数设计。针对击穿电压和工作电流密度, 优化 HBT 材料结构, 折中选择集电区厚度为  $1000\ \text{nm}$ , 掺杂浓度  $1 \times 10^{16}\ \text{cm}^{-3}$ 。采用国产材料研制的 HBT 的击穿电压  $BV_{\text{CBO}}$  大于  $31\ \text{V}$ ,  $BV_{\text{CEO}}$  大于  $21\ \text{V}$ , Kirk 电流密度大于  $33\ \text{kA/cm}^2$ , 单管的  $f_{\text{max}}$  为  $60\ \text{GHz}$ ,  $f_{\text{T}}$  为  $34\ \text{GHz}$ , 满足高频、功率应用需求。

3. 针对 HBT 的高频和功率应用, 优化 HBT 的几何尺寸和功率单胞的并联单管数目, 设计功放电路版图。结合实际工艺能力和面积、输出功率考虑, 确定基极金属宽度为  $1.5\ \mu\text{m}$ , 10 个单管并联组成功率管。根据选定的 HBT 几何尺寸设计版图, 包括两个单胞功率合成电路, 不同结构 HBT 功率管和单管, 各种 PCM 监控图形等, 完成版图设计。

4. 针对 MMIC 电路设计优化的应用, 设计不同结构参数的螺旋电感、MIM 电容和薄膜电阻, 开展模型的多项式表征和结构参数对无源元件性能影响的研究,

建立一套较完整的无源元件的模型库，公式化的模型参数便于 GaAs MMIC 电路的设计优化应用。

5. 针对 GaAs HBT 功放的研制，开展关键工艺技术的研究。关键工艺技术主要包括：BE 金属自对准工艺优化，集电极金属组分和集电极合金时间优化，材料腐蚀监控，电镀工艺优化，提出完整背面工艺流程，完善工艺过程监控等。

开发了针对功率 HBT 的关键新工艺。通过两次腐蚀集电区，将高台阶分成两个小台阶，降低布线金属爬坡难度，实现高台阶布线金属的可靠爬坡；采用分版光刻的技术，单独完成微细发射极接触孔的光刻和介质刻蚀，解决了高台面差接触孔光刻精度无法同时兼顾的问题，实现高台面差微细发射极接触孔介质刻蚀工艺，并缓解了制版的难度，保证微小细长的发射极接触孔的精度；在优化电镀工艺的技术上，开发厚金属电镀空气桥工艺，研制出热分流 HBT 功率管。

设计了系列监控工艺质量的 PCM 图形，开发了一套完整 4 英寸 GaAs 2-3 微米发射极功率 HBT 的工艺流程，建立完善的工艺过程监控，工艺成品率大大提高，成品率>90%。采用国产材料成功研制出性能良好的 HBT 功率器件。

6. 对研制的 GaAs HBT 的功率管进行直流测试，在片 Load-Pull 测试，封装功率管，自行搭建功率测试系统，测试封装功率管。

(1) 直流特性良好，在 0-9 V 的工作电压下热稳定性良好，没有电流增益崩塌现象发生， $V_{offset}$  电压约 0.3 V， $V_{Knee}$  电压在 140 mA 时约 1.4 V，最大电流增益约 180，对应集电极电流密度大于  $32 \text{ kA/cm}^2$ ，工作电流大于 300 mA，击穿电压  $BV_{CBO}$  大于 30 V， $BV_{CEO}$  大于 20 V，满足 9 V 工作电压的需要。

(2) 研制的 HBT 单管  $f_T$  约 34 GHz， $f_{max}$  约 60 GHz；十指功率管单胞的  $f_T$  和  $f_{max}$  大于 30 GHz，满足 C/X 频段应用要求。

(3) 在片 Load-Pull 测试功率管，5.4 GHz 时输出功率 30.5 dBm，对应增益 11.5 dB；8 GHz 时，输出功率 28.1 dBm，对应增益 10.2 dB。

(4) 封装功率管，设计测试夹具和偏置电路，在输入偏置电路中加入损耗电阻，降低偏置电路的 Q 值，成功消除低频振荡。

(5) 自行搭建功率测试系统，封装功率管在 AB 类工作状态下，5.4 GHz 频率时连续波 (CW) 测试的结果为：功率增益大于 10 dB，1 dB 增益压缩点输出功率

$P_{-1dB}$  约 29 dBm, 饱和输出功率  $P_{sat}$  达到 31.6 dBm (1.45 W), 功率密度达到 3.5 W/mm, 功率附加效率 (PAE) 大于 40%, 是国内同类器件的最好研制结果。

7. 开展内匹配功率合成放大器的设计, 为单片设计以及功率管实用化开展前期研究工作。提出功放的设计流程, 设计电路并 EM 仿真验证, 研制出内匹配电路, 焊接在载板上, 使用测试夹具进行性能测试评估。单胞的高频测试结果与设计吻合, 但两胞合成时发生严重的谐波振荡, 无法使用外部匹配予以消除。分析振荡来源为: 两支功率管一致性不好, 隔离差; 功率管自身稳定性不高; 单胞匹配电路稳定性不足; 功率管线性度不够好。提出器件和电路的改进方向: 提高功率管直流和高频参数的一致性; 功率管设计中进一步提高稳定区; 提高两个功率单胞之间的隔离度; 在功率单胞接入电路前, 采取稳定措施, 稳定功率管; 保证单胞功放匹配支路的绝对稳定; 在功率管的 A 类状态或低功率状态下工作, 避免进入线性区。通过功放振荡问题的分析, 为下阶段电路设计提供改进意见。

综上所述, 本论文针对 InGaP/GaAs HBT 的大功率应用, 就材料结构和器件结构的优化设计, 电流增益崩塌的抑制, 功率 HBT 的关键工艺, 内匹配功率合成放大器设计, 封装功率管和电路测试等方面进行了研究。进行了大量的工艺实验工作, 开发并完善了一套 2-3  $\mu\text{m}$  发射极 InGaP/GaAs HBT 功率电路的工艺流程, 解决了功率 HBT 特有的高台面带来的系列工艺问题, 设计系列 PCM 图形, 加强工艺过程监控, 成品率大大提高, 大于 90%, 为单片电路研制奠定工艺基础。开展功率 HBT 不同结构和电路的研究, 研制的热分流 HBT 更适于高频大功率应用; 研制的 HBT 功率器件的性能, 是国内同类最好的研究报道。并开展了内匹配功率合成工作, 为单片设计和器件设计提出改进建议。



## 参考文献

- [1] F. Ali, A. Gupta, A. Higgins, “Advances in GaAs HBT power amplifier for cellular phones and military applications”, IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium, 1996, IV-2:61-65
- [2] A. Higgins, “GaAs Heterojunction Bipolar Transistors: A second generation microwave power amplifier transistor”, Microwave Journal, 1991:176-194
- [3] P. Dimitris, “HBT vs. PHEMT vs. MESFET: What’s best and why”, 1999
- [4] M. F. Chang, “Current trends of Heterojunction Bipolar Transistors”, 1996
- [5] M. E. Kim, et. al. “GaAs heterojunction bipolar transistor device and IC technology for high-performance analog and microwave applications”, IEEE Transactions on Microwave Theory and Techniques, 1989, 37(9):1286-1290
- [6] Bert K. Oyama, Brian P. Wong, “GaAs HBT's for analog circuits”, Proceedings of the IEEE, 1993, 81(12):1744
- [7] 文剑, 曾键平, 晏敏. “微波功率器件及其材料的发展和应用前景”. 电子与封装, 2005, 5(11): 1-8
- [8] Otto Berger, “GaAs MESFET, HEMT and HBT competition with advanced Si RF technologies”, GaAs Mantech, 1999:
- [9] Delage S.L.; Floriot D.; Brylinski C. “Solid-state RF power amplifiers: status and perspective”, EDMO 2002, The 10th IEEE International Symposium on, 18-19 Nov. 2002:136-142
- [10] Cressler J. D., “SiGe HBT technology: a new contender for Si-based RF and microwave circuit applications”, IEEE Trans.MTT. 1998, 46(5):527-589
- [11] Washio K., “SiGe HBT and BiCMOS technologies for optical transmission and wireless communication systems”, IEEE Trans. on Electron Dev., 2003, 50(3):656-668
- [12] Burghartz J. N., Plouchart K. A., Jenkins K. A., et al., “SiGe power HBT's for low-voltage, high-performance RF applications”, IEEE Electron Device Letters,

- 1998, 19(4):103-105
- [13] www.compoundsemiconductor.net/articles: IEDM highlights include SiGe HBTs operating at 350 GHz
- [14] Cowles J., Tran L., Bolock T., et al., "A 140 GHz  $f_{\max}$  InAlAs/InGaAs pulse-doped InGaAlAs quaternarycollector HBT with a 20 V  $BV_{\text{CEO}}$ ", IEEE Device Res. Conf., 1995:84-85
- [15] Gang He, Howard J., Le M., et al., "Self-aligned InP DHBT with  $f_T$  and  $f_{\max}$  over 300 GHz in a new manufacturable technology", Electron Device Letters, IEEE, 2004, 25(8):530-522
- [16] Dvorak M. W., Bolognesi C. R., Pitts O. J., et al., "300 GHz InP/GaAsSb/InP DHBTs with high current capability and  $BV_{\text{CEO}} > 6$  V", Electron Device Letters, IEEE, 2001, 22(8):361-363
- [17] Hafez W., Jiewei Lai, Feng M., "InP/InGaAs SHBTs with 75nm collector and  $f_T > 500$  GHz", Electronics Letters, 2003, 39(20):1475-1476
- [18] Lee Q, Martin S. C., Mensa D., et al., "Submicron transferred-substrate heterojunction bipolar transistors with greater than 800 GHz  $f_{\max}$ ", 11<sup>th</sup> International Conference on Indium Phosphide and Related Materials, 1999, May 16-20:175-178
- [19] McCarthy L. S., Kozodoy P., Rodwell M. J. W. et al., "AlGaIn/GaN heterojunction bipolar transistor", Electron Device Letters, IEEE, 1999, 20(6):277-279
- [20] McCarthy L. S., Smorchkova I. P., et al., "GaN HBT: toward an RF device", IEEE Transactions on Electron Devices, 2001, 48(3):543-551
- [21] Chiu S. Y., Anwar A. F. M., Wu S., et al., "Base transit time in abrupt GaN/InGaIn/GaN HBT's", Electron Device Letters, IEEE, 2000, 47(4):662-666
- [22] Huang J. J., Hattendorf M., Feng M., et al., "Temperature dependent common emitter current gain and collector-emitter offset voltage study in AlGaIn/GaN heterojunction bipolar transistors", Electron Device Letters, IEEE, 2001, 22(4):157-159
- [23] McCarthy L. S., Smorchkova I. P., Fini P., et al., "Small signal RF performance of AlGaIn/GaN heterojunction bipolar transistors", Electron Device Letters, IEEE, 2002, 33(3):144-145

- [24] H. Kroemer, "Heterostructure bipolar transistors and integrated circuits", Proc. IEEE, 1982(70): 13-25
- [25] H. Kroemer, "Heterostructure bipolar transistors: What should we build?" J. Vac. Sci. Technol. B1, 1983: 126-130
- [26] Bayraktaroglu B., et.al., "AlGaAs/GaAs HBT reliability: dependence on material and correlation to baseband Noise", IEEE, 1997:157
- [27] Low T. S., et.al., "Migration from an AlGaAs to an InGaP emitter HBT IC process for improved reliability", IEEE GaAs IC symp.,1998:153
- [28] Gupta A., Young A., Bayraktaroglu B., "InGaP makes HBT reliability a Non-Issue", GaAs MANTECH, 2001
- [29] Maneux C., Labat N., Malbert-Saysset N., et al., "Reliability evaluation of GaAs HBT technologies", EDMO, 1999 Symposium on, 1999, Nov. 22-23
- [30] Henry L., "A survey of Heterojunction Bipolar Transistor (HBT) device reliability", BAE SYSTEMS Information and Electronic Warfare Systems, 2003:1-3
- [31] Yamada F. M., et al., "Reliability analysis of microwave GaAs/AlGaAs HBTs with Beryllium and Carbon doped base", IEEE MTT-S Digest, 1992:739-742
- [32] Pingxi M., Jun C., Chang M. F., "InGaP/GaAs HBT failure mechanism investigation and reliability enhancement", Second Report 1999-2000 for MICRO Project 99-015, UCLA, CA:1-5
- [33] [www.anadigics.com](http://www.anadigics.com)
- [34] [www.triquint.com](http://www.triquint.com)
- [35] [www.chipdocs.com/pndecoder/datasheets/ALPHA/AP134-501.html](http://www.chipdocs.com/pndecoder/datasheets/ALPHA/AP134-501.html)
- [36] Arnold R. P., Zoroglu S. S., "A quantitative study of emitter ballasting", IEEE Trans. Electron. Dev., 1974, 21:385-391
- [37] Adlerstein M. G., "Thermal stability of emitter ballasted HBT's", IEEE Tran. on Electron Device, 1998, 45(8):1653-1655
- [38] Gao G. B., Ünlü M. S., Morkoc H., et al, "Emitter ballasting resistor design for and current handling capability of AlGaAs/GaAs power heterojunction bipolar transistors", IEEE Trans. on Electron Device, 1991, 38(2):185-196
- [39] Dhondt F., Barrette J., Rolland P.A., "3D finite-difference electrothermal model for multifinger hbt's with thermal shunt and emitter ballast resistance",

- Solid-State Electron., 1998, 42(9):1723-1729
- [40] Charles Y. C., Jerry J. S., Li G. P., “Effects of ballast resistors on power and ESD performance in AlGaAs/GaAs heterojunction bipolar transistors”, GaAs Mantech, 1999
- [41] Stenzel R., Pigorsch C., Klix W., “Numerical simulation of ballast resistor behavior in HBTs”, 11<sup>th</sup> III-V Semiconductor Device Simulation Workshop, 1999, May 10-11
- [42] Liu W., Khatibzadeh A., Sweder J., et.al., “The use of base ballasting to prevent the collapse of current gain in AlGaAs/GaAs heterojunction bipolar transistors”, IEEE Trans.on Electron Devices, 1996, 43(2):245-251
- [43] Edwin J.J., Kan C., Dutton R.W., et al., “Improved performance and thermal stability of interdigitated power RF bipolar transistors with nonlinear base ballasting”, 1997, IEEE BCTM 9.1:143-146
- [44] Boustedt K., “GHz flip chip-An overview”, Ericsson Microwave System AB, Core Unit Research Center Microwave and High Speed Electronics
- [45] Jenkins T., Bozada C., Dettmer J., et al., “Comparison of thermal-shunt and flip-chip HBT thermal impedance: comment on ‘Novel HBT with Reduced Thermal Impedance’”, IEEE Microwave and Wireless Components Letters, 1996, 6(7):268-269
- [46] Hill D., Khatibzadeh A., Liu W., “Reply to ‘comparison of thermal-shunt and flip-chip HBT thermal impedances: comment on novel HBT with reduced thermal impedance’”, IEEE Microwave and Guided Wave Letters, 1996, 6(8):298
- [47] Bayraktaroglu B., Ali F., Mason J., et al., “Flip-chip X-band operation of thermally-shunted microwave HBT's with sub-micron emitters”, Microwave Symposium Digest, 1996., IEEE MTT-S International, vol. 2:685-688
- [48] Fraysse J.P., Vendier O., Soulard, et al., “2W Ku-band coplanar MMIC HPA using HBT for flip-chip assembly”, Microwave Symposium Digest, 2002 IEEE MTT-S International , 2002, Vol. 1:441-444
- [49] Liou L.L., Bayraktaroglu B., Huang, C.I., et al., “The effect of thermal shunt on the current instability of multiple-emitter-finger heterojunction bipolar transistors”, Bipolar/BiCOMS Circuits and Technology Meeting, Proceedings of

- the 1993:253-256
- [50] Bozada C. A., Barlage D. W., Barrette J., et al., "Microwave power heterojunction bipolar transistors fabricated with thermal shunt and bathtub", Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 1995. Technical Digest 1995, 17th Annual IEEE, 29 Oct. 1 Nov. 1995:155-158
- [51] Sewell J., Liou L. L., Barlage D., et al., "Thermal characterization of thermally-shunted heterojunction bipolar transistors", Electron Device Letters, IEEE, 1996, 17(1):19-21
- [52] Jenkins T., Bozada C., Cerny C., et al., "Power performance of thermally-shunted heterojunction bipolar transistors" Microwave Symposium Digest, 1997, IEEE MTT-S International, 1997, Vol. 2:949-952
- [53] Yang L. W., Fu S. T., Clark B. F., "High microwave power performance of self-aligned InGaP/GaAs heterojunction bipolar transistors", High Speed Semiconductor Devices and Circuits, 1993 Proceedings, IEEE/Cornell Conference on Advanced Concepts in 1993:43-51
- [54] Komiak J. J., Yang L. W., Brozovich R.S., et al., "Broadband high-efficiency HBT MMIC power amplifier fabricated with re-aligned process" Microwave Symposium Digest, 1993, IEEE MTT-S International, vol. 3:1473-1476
- [55] Takahashi T., Sasa S., Kawano A., et al., "High-reliability InGaP/GaAs HBTs fabricated by self-aligned process", Electron Devices Meeting, 1994. Technical Digest, International, Dec. 1994:191-194
- [56] Hong W., Geok-Ing Ng, "A novel technology to form self-aligned emitter ledge for heterojunction bipolar transistors", Electron Device Letters, IEEE, 2003, 24(10):628-630
- [57] Henderson T. S., Kim T. S., "Improved reliability self-aligned C/X-band monolithic power HBT amplifiers fabricated with a low-stress process", Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, Technical Digest 1996, 18th Annual, 1996:27-30
- [58] Fresina M. T., Hartmann Q. J., Thomas S., et al. "InGaP/GaAs HBT with novel layer structure for emitter ledge fabrication", Electron Devices Meeting, 1996, International, Dec. 1996:207-210
- [59] Fresina M. T., Hartmann Q. J., Stillman G. E., "Selective self-aligned emitter

- ledge formation for heterojunction bipolar transistors”, *Electron Device Letters*, IEEE, 1996, 17(12):555-556
- [60] Henderson T. S., Ikalainen P. K., “Reliability of self-aligned, ledge passivated 7.5 GHz GaAs/AlGaAs HBT power amplifiers under RF bias stress at elevated temperatures” *Gallium Arsenide Integrated Circuit (GaAs IC) Symposium*, 1995. Technical Digest 1995, 17th Annual IEEE, 1995:151-154
- [61] Chen W. L., Kim T. S., Chau H. F., “High performance InGaP/GaAs HBTs with AlGaAs/InGaP emitter passivated ledges for reliable power applications” *Indium Phosphide and Related Materials*, 1997, International Conference on, 11-15 May 1997:361-364
- [62] Yu E. F., Hill D. G., Weitzel C. E., “Reliability implication of InGaP HBT emitter ledge dimension”, *GaAs Reliability 2002 Workshop* 2002:167-174
- [63] Enquist P. M., Slater D. B., Hutchby Jr., et al., “Self-aligned AlGaAs/GaAs HBT with selectively regrown OMVPE emitter”, *Electron Device Letters*, IEEE, 1993, 14(6):295-297
- [64] Mourier Y., Pascal F., Jarrix S. G., “Influence of a base epitaxial regrowth on first order and low frequency noise measurements on GaInP/GaAs HBTs”, *Semicond. Sci. Technol.* 1998, Vol. 13:1180-1186
- [65] Lai W. M., Gu W. Y., Mow V. C., et al. “AlGaAs/GaAs HBTs with extrinsic base regrowth”, *Journal of Crystal Growth*, 1998, 188(1):355-358
- [66] Park S. H., Chin T. P., Liu Q. Z., et al., “Submicron self-aligned HBT's by selective emitter regrowth”, *Electron Device Letters*, IEEE, 1998, 19(4):118-120
- [67] Kadow C, Gossard A. C., Rodwell M. J. E., “Regrown-emitter InP heterojunction bisupolar transistors”, *Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures*, 2005, 23(3):1140-1143
- [68] Ho M. C., Johnson R. A., Chang C. E., “Base-collector capacitance reduction of AlGaAs/GaAs heterojunction bipolar transistors by deep ion implantation”, *Device Research Conference*, 1995 Digest, 1995 53rd Annual:86–87
- [69] Khalid A. H., Sotoodeh M., Rezazadeh A. A., “Planar self-aligned microwave InGaP/GaAs HBTs using He<sup>+</sup>/O<sup>+</sup> implant isolation”, *High Performance Electron Devices for Microwave and Optoelectronic Applications*, 1997. EDMO, 1997

- Workshop on Nov. 1997:279-284
- [70] Chen W. L., Chau H. F., Tutt M., et al. “High-speed InGaP/GaAs HBTs using a simple collector undercut technique to reduce base-collector capacitance”, *Electron Device Letters*, IEEE 1997, 18(7):355–357
- [71] Kyungho L., Daekyu Y., Minchul C., et al., “New collector undercut technique using a SiN sidewall for low base contact resistance in InP/InGaAs SHBTs”, *IEEE Trans. Electron Devices*, 2002, 49(6):1079-1082
- [72] Liu W., Hill D., Chau H. F., et al., “Laterally etched undercut (LEU) technique to reduce base-collector capacitances in heterojunction bipolar transistors”, *Gallium Arsenide Integrated Circuit (GaAs IC) Symposium*, 1995. Technical Digest 1995, 17th Annual IEEE:167-170
- [73] Sullivan G. J., Szwed M. K., Hardwick D. A., et al., “Improved thermal performance of AlGaAs/GaAs HBTs by transferring the epitaxial layers to high-thermal-conductivity substrates”, *Electronics Letters*, 1993, 29(21):1890–1891
- [74] Lee Q., Agarwal B., Pullala R., et al., “A >400 GHz  $f_{\max}$  transferred-substrate heterojunction bipolar transistor IC technology”, *IEEE Electron Device Lett.*, 1998, vol.19:77-79
- [75] Lee Q., Martin S. C., Mensa D., et al., “Submicron transferred-substrate heterojunction bipolar transistors”, *IEEE Electron Device Lett.*, 1999, 20(8):396-398
- [76] Lee S., Kim H. J., Urteaga M., et al., “Transferred-substrate InP/InGaAs/InP double heterojunction bipolar transistor with  $f_{\max}=425$  GHz”, 2001 GaAs IC symposium, Baltimore, Maryland, October 21-24
- [77] Rodwell M., Lee Q., Mensa D., et al., “Transferred-substrate HBT integrated circuits”, *Solid-State Electronics*, 1999, 43:1489-1495
- [78] Niwa T., Ishigaki T., Shimawaki H., et al., “A composite-collector InGaP/GaAs HBT with high ruggedness for GSM power amplifiers”, *Microwave Symposium Digest*, 2003 IEEE MTT-S International, Vol. 2, 8-13 June 2003:711-714
- [79] 石瑞英, 刘训春, 袁志鹏, 等. “新结构复合收集区 InGaP/GaAs 异质结双极晶体管结构设计及特性”. *半导体学报*, 2004, 25(3):316-320
- [80] Girardot A., Henkel A., Delage S. L., et al., “High-performance collector-up

- InGaP/GaAs heterojunction bipolar transistor with Schottky contact”, *Electronics Letters*, 1999, 35(8):670-672
- [81] Mochizuki K., Welty R. J., Asbeck P. M., et al., “GaInP/GaAs collector-up tunneling-collector heterojunction bipolar transistors (C-up TC-HBTs): optimization of fabrication process and epitaxial layer structure for high-efficiency high-power amplifiers”, *Electron Devices, IEEE Transactions on*, 2000, 47(12):2277-2283
- [82] Chirala M. K., “Design, simulation and modeling of collector-up GaInP/GaAs Heterojunction bipolar transistors”, Thesis of Master of Science, ECE & CS, Osmania University, Hyderabad, India, 2000
- [83] Kim B., Tseng H. O., Tiku S. K., et al., “AlGaAs/GaAs heterojunction bipolar power transistors”, *Electron. Lett.*, 1985, vol. 21:258-259
- [84] Mack M. P., Bayraktaroglu B., Kehias L., “Microwave operation of high power InGaP-GaAs HBT”, *Electronics Letters*, 1993, 29(12):1068-1069
- [85] Liu W., Khatibzadeh A., Henderson T., et al. “X-band GaInP/GaAs power heterojunction bipolar transistor”, *Microwave Symposium Digest, 1993, IEEE MTT-S International*, 14-18 June 1993, vol. 3:1477-1480
- [86] Liu W., Khatibzadeh A., Tae Kim, et al., “First demonstration of high-power GaInP/GaAs HBT MMIC power amplifier with 9.9 W output power at X-band”, *Microwave and Guided Wave Letters, IEEE*, 1994, 4(9):293–295
- [87] Riepe K., Leier H., Seiler U., et al, “High-efficiency GaInP/GaAs HBT MMIC power amplifier with up to 9 W output power at 10 GHz”, *Microwave and Guided Wave Letters, IEEE*, 1996, 6(1):22–24
- [88] Mallet A., Floriot D., Viaud J. P., et al., “A 90% power-added-efficiency GaInP/GaAs HBT for L-band radar and mobile communication systems”, *Microwave and Guided Wave Letters, IEEE*, 1996, 6(3):132–134
- [89] UMS, “X-band GaInP HBT 10 W high power amplifier including on-chip bias control circuit”, *Microwave Symposium Digest, 2003 IEEE MTT-S International*, Vol. 2, 8-13 June 2003:855-858
- [90] Iwai T., Ohara S., Miyashita T., et al., “63.2% high efficiency and high linearity two-stage InGaP/GaAs HBT power amplifier for personal digital cellular phone system”, *Microwave Symposium Digest, 1998 IEEE MTT-S International* , Vol.

- 2, 7-12 June 1998:435-438
- [91] Noh Y. S., Park C. S., “Linearised InGaP/GaAs HBT MMIC power amplifier with active bias circuit for W-CDMA application”, *Electronics Letters*, 2001, 37(25):1523-1524
- [92] Jager H., Grebennikov A., Heaney E., “Broadband high-efficiency monolithic InGaP/GaAs HBT power amplifiers for 3G handset applications”, *Microwave Symposium Digest, 2002 IEEE MTT-S International*, Vol. 2, 2-7 June 2002:1035-1038
- [93] Kurpas P., Maassdorf A., Doser W., “10 W GaInP/GaAs power HBTs for base station applications”, *Electron Devices Meeting, 2002. IEDM '02. Digest. International*, 8-11 Dec. 2002:681-684
- [94] Fujita K., Shirakawa K., Takahashi N., “A 5 GHz high efficiency and low distortion InGaP/GaAs HBT power amplifier MMIC”, *Microwave Symposium Digest, 2003 IEEE MTT-S International*, Vol. 2, 8-13 June 2003:871-874
- [95] Boglione L., “Power and linearity performance of a cascode InGaP/GaAs HBT distributed amplifier for instrument applications”, *Microwave Symposium Digest, 2003 IEEE MTT-S International*, Vol. 3, 8-13 June 2003:2217-2220
- [96] Ramachandran R., Nijjar M., Podell A., “A high-efficiency HBT MMIC power amplifier”, *GaAs IC Symposium, IEEE*, 1990:357-360
- [97] Salib M., Gupta A., Ali F., et al., “A 1.8-W, 6-18-GHz HBT MMIC power amplifier with 10-dB gain and 37% peak power-added efficiency”, *Microwave and Guided Wave Letters, IEEE*, Vol. 3, Issue: 9, Sept. 1993:325-326
- [98] Riepe K., Leier H., Seiler U., et al., “High-efficiency X-band GaInP/GaAs HBT MMIC power amplifier for stable long pulse and CW operation”, *Electron Devices Meeting, 1995, International*, 10-13 Dec. 1995:795-798
- [99] 焦智贤, 蔡克理, 曾庆明, 等. “8 毫米功率 HBT 研究”. *半导体学报*. 1996, 33(4):14-18
- [100] 焦智贤, 蔡克理. “高电流截止频率 GaInP/GaAs HBT”. *电子器件*. 1997, 20(1):20-23
- [101] 钱峰, 陈新宇, 周剑明. “移动通信用 GaAs HBT 功率放大器”. *固体电子学研究与进展*. 2001, 21(4):375-379

- [102] 钱峰, 陈效建. “X 波段功率异质结双极晶体管”. 固体电子学研究与进展. 2003, 23(1):45-50
- [103] 钱永学, 刘训春. “InGaP/GaAs HBT 微波功率放大器的设计”. 半导体学报. 2003, 24(7):753-757
- [104] 郑丽萍, 袁志鹏, 樊宇伟, 等. “高功率附加效率的 InGaP/GaAs 功率 HBT”. 半导体学报. 26(1):92-95
- [105] 樊宇伟, 申华军, 葛霁, 等. “4 GHz 300 mW InGaP/GaAs HBT 功率管研制”. 电子器件. 2006, 29(1):12-14
- [106] Robertson I. D., Lucyszyn S., “RFIC and MMIC design and technology”, The Institution of Electrical Engineers, London, United Kingdom, 2001
- [107] Shockley W., US. Patent No. 2569347(1951)
- [108] Kroemer H., “Quasi-Electric and Quasi-Magnetic Fields in Non-Uniform Semiconductors”, Symposium on the Role of Solid State Phenomena in Electric Circuits, Polytechnic Institute of Brooklyn, 1957, Polytechnic Institute of Brooklyn:143-153
- [109] William L., “Handbook of III-V Heterojunction Bipolar Transistors”, John Wiley & Sons. Inc. 1998
- [110] 中国集成电路大全编委会. “微波集成电路”. 国防工业出版社, 北京, 1995
- [111] Marty A., Rey G. E., Baile J.P., “Electrical behavior of an Npn GaAlAs/GaAs heterojunction bipolar transistors”, Solid-State Electron., 1979, vol. 22:549-557
- [112] Grinberg A. A., Luryi S., “On the thermionic-diffusion theory of minority transport in heterojunction bipolar transistors”, IEEE Trans. Electron Devices, 1992, vol. 40:859-866
- [113] Chen J., Sites J. R., Spain I. L., “Band offset of GaAs/InGaP measured under hydrostatic pressure”, Appl.Phys.Lett., 1991, vol. 51:744
- [114] Biswas D., Debbar N., Bhattacharya P., “Conduction- and Valence-band offset in GaAs/GaInP single quantum wells grown by metalorganic chemical vapor deposition”, Appl.Phys.Lett., 1990, vol. 56:833
- [115] Mazhari B., Gao G. B., Morkoc H., “Collector-emitter offset voltage in heterojunction bipolar transistors”, Solid-State Electron., 1991, 34(3):315-321
- [116] Wei Y., Xunchun L., Min Zh., et al., “Alloy temperature dependence of offset

- voltage and ohmic contact resistance in thin base InGaP/GaAs HBTs”, Chinese Journal of Semiconductors, 2006, 27(5):765-768
- [117] Zampardi P. J., Pan D. S., “Delay of Kirk effect due to collector current spreading interjunction bipolar transistors”, Electron Device Letters, IEEE, 1996, 17(10):470-472
- [118] Plavski L. G., Rubanovith M. G., Shauro G. S., “Improvement of properties of ballasti loadings of microwave”, 4<sup>th</sup> International Conference, Apeie, 1998:312-318
- [119] Wang Y., Gu W. D., Wang J., et al., “Novel heterojunction bipolar transistors (HBTs) with significantly reduced emitter current crowding effect”, IEEE, 1998:583-585
- [120] Liu W., Nelson S., Hill D., et al., “Current gain collapse in microwave multi-finger heterojunction bipolar transistors operated at very high power density”, IEEE Trans. on Electron.Dev. ,1993, 40(11):1917-1927
- [121] Seiler U., Koenig E., Narozny P., “Thermally triggered collapse of collector current in power heterojunction bipolar transistors”, Bipolar/BiCOMS Circuits and Technology Meeting, 1993, Proceedings of the 1993, 4-5 Oct. 1993:257-260
- [122] Garlapati A., Prasad S., “Modeling of current-gain collapse in multi-finger HBT’s”, Proceeding Gallium Arsenide Application Symposium, GaAs 2000, Paris
- [123] Toru S., Yorito K., Kouhei M., “Direct observation of gain collapse phenomena in multi-finger HBTs using digital cameras”, 2002 GaAs MANTECH Conference
- [124] Hill D., Khatibzadeh A., Liu W., et al., “Novel HBT with reduced thermal impedance”, Microwave and Guided Wave Letters, IEEE, 1995, 5(11):373-375
- [125] Hill D., et al., “28 V Low thermal impedance HBT with 20W CW Output Power”, IEEE MTT-S, 1997:137
- [126] Bozada C. A., Barlage D. W., Barrette J. P., “Microwave power heterojunction bipolar transistors fabricated with thermal shunt and bathtub”, Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, Technical Digest 1995., 17th Annual IEEE, 29 Oct.-1 Nov. 1995:155-158
- [127] Wel P. J., Bielen J. A., Henderson T., et al., “State of the art thermal analysis of

- GaAs/InGaP HBT”, IEEE CSIC Digest, 2004:79-82
- [128] Sewell J., Liou L. L., Barlage D., et al., “Thermal characterization of thermally-shunted heterojunction bipolar transistors”, Electron Device Letters, IEEE, 1996, 17(1):19-21
- [129] Florior D., Delage S., Piotrowicz S., et al., “High power HBT Technologies: present and trends”, Proceedings Gallium Arsenide applications symposium. Gaas 2001, London
- [130] Liu W., “Thermal management to avoid the collapse of current gain in power heterojunction bipolar transistors”, IEEE GaAs IC Symposium Digest, 1995:147-150
- [131] Chang Y., Luo H., Wang Y., “MBE grown vertical emitter ballasting resistors to reduce emitter current crowding effect in heterojunction bipolar transistors”, Journal of Crystal Growth, 2001, 227-228:228-232
- [132] Getreu I., “Modeling the bipolar transistor”, New York: ElSevier, 1978
- [133] McAndrew C. C., “VBIC95: AN Improved Vertical, IC bipolar transistor model”, IEEE Proc. BCTM, 1995:170-177
- [134] Xiaochong C., et al., “Comparison of the New VBIC and conventional Gummel-poon bipolar transistor models” IEEE Trans. on Electron Devices, 47(2), 2000
- [135] Cherepko S., Hwang J., “Model extraction procedure for InGaP/GaAs HBTs”, Lehigh University, Bethlehem, PA 18015 USA
- [136] Cheming W., KuangPo H., Yueming H, “Collector doping design for improving DC and RF performance in InGaP/GaAs HBTs before onset of Kirk effect”, IEICE Transactions on Electronics 2005 E88-C(8):1790-1792
- [137] Chen J.J., Gao G.B, Chyi J.I., “Breakdown behavior of GaAs/AlGaAs HBT’s”, IEEE Trans. On Electron Dev., 1989, 36(10):2165-2172
- [138] Gao G. B., Chang M. F., Morkoc H., “Heterojunction bipolar transistor design for power applications, IEEE Trans. On Electron Dev., 1992, 39(9):1987-1997
- [139] Lu L. H, “Development of SiGe HBT’s and micromachined passive components for monolithic microwave intergrated circuits”, PH.D degress dissertation, the University of Michigan, 2001
- [140] 石瑞英, 孙海峰, 刘训春, 等. “减小发射极宽度提高 InGaP/GaAs HBT 的性

- 能”. 半导体学报. 2004, 25(8):991-994
- [141] Wang G.M., Yang L.W., Laird R.W., et.al., “Design optimization of microwave power heterojunction bipolar transistor cells”, IEEE MTT-S Digest, 1989:1061-1064
- [142] Salib M., Bayraktaroglu B., “Robust cascode HBTs for efficient high power microwave applications”, Microwave Symposium Digest, 1997., IEEE MTT-S International , Volume: 2 , 8-13 June 1997:897-900
- [143] Bayraktaroglu B., Salib M., “Unconditionally thermally stable cascode GaAs HBTs for microwave applications”, Microwave and Guided Wave Letters, IEEE Volume: 7, Issue: 7, July 1997:187-189
- [144] Tanaka H., Suematsu E., Handa S., “60GHz-band high-gain MMIC cascode HBT amplifier”, Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 2001. 23rd Annual Technical Digest, 21-24 Oct. 2001:79-82
- [145] 廖承恩. “微波技术基础”. 西安电子科技大学出版社. 西安, 1994
- [146] Robertson D, “MMIC design”, The Institution of Electrical Engineers, United Kingdom, 1995
- [147] Bahl I., “Lumped elements for RF and microwave circuits”, Artech House, Boston·London, 2003
- [148] Bahl I. J., “High-performance inductors”, IEEE Transactions on Microwave Theory and Techniques, 2001, 49(4):654
- [149] Lee J. M., Choi I. H., “Frequency responses of circular spiral inductors for GaAs RF MMIC applications”, Journal of the Korean Physical Society, 2001, 38(2):123
- [150] Scherpinski K., Topper M., et al., “Integration of NiCr Resistors in a Multilayer Cu/BCB Wiring System”, International Symposium on Advanced Packaging Materials, 1999:178
- [151] Lee J. H., Kim D. H., et al., “DC and RF Characteristics of Advanced MIM Capacitors for MMIC’s Using Ultra-Thin Remote-PECVD Si<sub>3</sub>N<sub>4</sub> Dielectric Layers”, IEEE Microwave and Guided Wave Letters, 1999, 9(9):345
- [152] Yin W. Y., Pan S. J., Li L. W., et al., “Model description and parameter extraction of on-chip spiral inductors for MMICs”, Int. J. RF Microwave Computer-Aided Engineering, 2004, 14(2):111

- [153] Miyamoto Y., Dentai A. G., Rios J. M. M., et al, "GaInAs InP DHBT incorporating thick extrinsic base and selectively regrown emitter", *Electronics Letters*, 1995, 31(17):1510-1511
- [154] Masuda H., Tanoue T., Kashima H., "InP/InGaAs heterojunction bipolar transistors with regrown emitters", *International Conference on Indium Phosphide and Related Materials*, 1994, pp.559-562
- [155] Fresina M. T., Hartmann Q. J., Stillman G. E., "Selective Selfe-Aligned Emitter Ledge Formation for Heterojunction Bipolar Transistors" , *Electron Device Letters*, 1996, Vol.17(12):555-557
- [156] Fresina M. T., Hartmann Q. J., Thomas S., "InGaP/GaAs HBT with Novel layer Structure for Emitter Ledge Fabrication", *IEDM*, 1996, pp.207-210
- [157] Hafizi M., "Submicron, Fully Self-Aligned HBT with an Emitter Geometry of 0.3  $\mu\text{m}$  ", *IEEE Electron Device Letters*, Vol.18 (7): 358-360, 1997
- [158] Ren F., Abernathy C. R., Pearton S. J., "Self-aligned InGaP/GaAs heterojunction bipolar transistors for microwave power application", *IEEE Electron Device Letters*, 1993, 34(7):332-334
- [159] Nagata K., Nakajima O., Nittono T., et al, "A New Self-Alignment Technology Using Bridged Base Electrode for Small-Scaled AlGaAs/GaAs HBT's", *IEEE Transactions On Electron Devices*, 1992, Vol. 39 (8):1786-1791
- [160] Weiner J. S. et al, "Fabrication and Preormance of Sub-micron T-Gate High-Speed High-Electron Mobility Transistor", *Electrochemical Society Proceeding 98(12)*, pp.289-293
- [161] MASUD H., "High Performance InP/InGaAs HBTs for 40-Gb/s Optical Transmission ICs", *IEICE TRANS ELECTRON.*, MARCH 1999, VOL.E82-C, NO.3:526-530
- [162] 刘洪刚. "10Gb/s 光调制器 InGaP/GaAs HBT 驱动电路的研究--器件模型、电路设计与工艺研究". 中国科学院微电子所博士论文. 北京, 2003
- [163] 石瑞英. "新结构 HBT 器件研究及在驱动电路中的应用". 中国科学院微电子所博士论文. 北京, 2003
- [164] 于进勇, 苏树兵, 刘新宇, 等. "InP HBT 发射结微短路现象研究". 第十四届全国半导体集成电路与硅材料学术会议, 2005, 下卷:436-439

- [165] 郑丽萍. “InGaP/GaAs HBT 功率器件及电路研究”. 中国科学院微电子所博士论文. 北京, 2004
- [166] 樊宇伟. “C 波段 InGaP/GaAs HBT 功率器件研究”. 中国科学院微电子所硕士论文. 北京, 2005
- [167] David C. H., “Selective etching of compound semiconductors” The Thesis of Master of Science, University of Florida, 1999
- [168] Brcka J., Satka A., Skriniarova J., et al., “Dry and wet etching of A<sup>III</sup>B<sup>V</sup> materials for optoelectronics devices”, FIZIKA A 4, 1995, 2:205-215
- [169] 李效白. “砷化镓微波功率场效应晶体管及其集成电路”. 科学出版社. 1998
- [170] 言华. “微波固态电路”. 北京理工大学出版社. 1994
- [171] Torrance K. W., McAneny J., Robertson M., “Wax mounting, backlapping and chemo-mechanical polishing of 150 mm (6 Inch) GaAs wafers”, The International Conference on Compound Semiconductor Manufacturing Technology, 1999
- [172] Orlando C. P., Goodrich J. L., Gosselin E. L., “Backside mounting procedures for semiconductor wafer processing”, GaAs MANTECH, 2001
- [173] Westerman R., “Formation of Backside vias in GaAs for advanced MMIC devices”, Compound Semiconductor
- [174] 方宏声, 刘品均, 陈裕丰. “III-V 晶圆背面蚀刻技术简介”. 机械工业杂志, 246 期, 台湾:120-127
- [175] 吕文镛, 洪嘉宏. “晶圆固定和基材分离设备的技术与发展趋势”. 机械工业杂志, 246 期, 台湾:190-204
- [176] 吴鼎芬, 颜本达. “金属-半导体界面欧姆接触的原理、测试与工艺”. 上海交通大学出版社, 1989
- [177] [www.focus-microwaves.com](http://www.focus-microwaves.com)
- [178] 袁孝康. “微带功率晶体管放大器”
- [179] 毛钧业. “微波半导体器件”
- [180] Bahl I., Bhartia P., “Microwave solid state circuit design”, A JHON WILEY & SONS, INC., 2003



## 攻读博士学位期间发表的论文

- [1] 申华军, 陈延湖, 葛霁, 等. “C 波段 3.5 W/mm, PAE>40%的 InGaP/GaAs HBT 功率管”, 半导体学报, 已录用
- [2] 申华军, 葛霁, 杨威, 等. “发射极空气桥 InGaP/GaAs HBT 的 DC 和 RF 特性分析”, 电子器件, 已录用
- [3] 申华军, 陈延湖, 杨威, 等. “GaAs MMIC 用无源元件的模型研究”, 半导体学报, 已录用
- [4] 申华军, 陈延湖, 葛霁, 等. “5.4 GHz 1W InGaP/GaAs HBT 功率管”, 全国微波毫米波会议, 2005, Part C: 1506-1508
- [5] Shen Huajun, Chen Yanhu, Ge Ji, et al., “DC and High-frequency Characteristics of High Breakdown Voltage InGaP/GaAs HBTs for Power Applications”, The Proceedings of the 14<sup>th</sup> National Conference on Integrated Circuit and Silicon Material, Part A:550-553
- [6] 樊宇伟, 申华军, 葛霁, 等. “4 GHz 300 mW InGaP/GaAs HBT 功率管研制”, 电子器件, 2006, 第 29 卷, 第 1 期: 12-14
- [7] 葛霁, 刘新宇, 申华军, 等. “GaAs HBT VBIC 模型参数的提取”, 全国微波毫米波会议, 2005, Part C: 1521-1524
- [8] Yang Wei, Liu Xunchun, Zhu Min, Wang, Runmei, Shen Huajun, “Alloy Temperature Dependence of Offset Voltage and Ohmic Contact Resistance in Thin Base InGaP/GaAs HBTs”, Chinese Journal of Semiconductors, 27(5):765-768
- [9] 杨威, 刘训春, 朱旻, 王润梅, 申华军, 刘新宇, “新结构 InGaP/GaAs HBT 的研制”, 第十四届全国半导体集成电路、硅材料学术会议, 2005, 上集: 554-557
- [10] 于进勇, 苏树兵, 刘新宇, 夏洋, 申华军, 樊宇伟, “InP HBT 发射结微短路现象研究”, 第十四届全国半导体集成电路、硅材料学术会议, 2005, 下集: 436-439



## 致 谢

首先衷心感谢我的导师吴德馨院士，副导师刘新宇研究员，本论文是在吴老师和刘老师的悉心指导下完成的。吴老师深厚的学术造诣、敏锐的创新思维、严谨的治学精神和忘我的工作热情是我今后从事科研工作的榜样；刘老师丰富的理论知识和实践经验，无私的帮助和现场的指导使我受益匪浅。在此向吴老师和刘老师致以衷心的感谢和敬意！

感谢和致经研究员、刘训春研究员、阎跃鹏研究员和张海英研究员，几位老师丰富的理论知识和实践经验给予我很多很好的建议，使得论文工作得以顺利完成，在此表示最诚挚的感谢！

感谢王素琴、王润梅、王文泉、魏珂、郑英奎高级工程师，刘键研究员、汪宁工程师、端蓄、曹晓伟、赵福宝等在流片工作中给予的巨大帮助。感谢刘洪民高级工程师在版图和测试上给予的支持和帮助，感谢武锦、梁晓新和马晓琳助理研究员在测试方面给予的支持和帮助。感谢杨成樾工程师、张绪在封装方面给予的支持和帮助。感谢陈晓娟、李井龙、尹军舰助理研究员给予的有益讨论和帮助。感谢赵知夷师傅在学习、生活、工作中给予的各种帮助。感谢李友高工、张卫红高工在制版中给予的帮助。

感谢郑丽萍、陈延湖、葛霁、王显泰、罗卫军、樊宇伟等同学在实验和测试中给予的帮助。感谢杨威、苏树兵、袁志鹏、于进勇、李海鸥、姚小江、鄂辰熹等同学给予的有益探讨和帮助。感谢师弟、师妹们在论文校对中给予的帮助。

感谢中科院上海微系统与信息技术研究所齐鸣研究员和徐安怀博士提供的外延材料帮助。

感谢南京电子器件研究所一中心工艺组给予的背面工艺帮助。

感谢四川龙瑞微电子有限公司提供的电路设计和测试帮助。

感谢研究生部边林芬老师、崔京老师给予的学习和生活上的关心与帮助。

感谢所有在论文期间关心和帮助过我的老师和同学。

感谢我的父母对我的支持和鼓励，感谢所有关心我的家人和朋友。

最后，特别感谢我的女友在生活和学习上给予我的关心和鼓励。