

分类号_____

UDC _____

密级_____

编号_____

中国科学院研究生院 博士学位论文

InGaP/GaAs 微波 HBT 器件
及 VCO 电路的研究

林 玲

指导老师 齐 鸣 研究员 孙晓玮 研究员

中国科学院上海微系统与信息技术研究所

申请学位级别 博士 学科专业名称 微电子学与固体电子学

论文提交日期 2007 年 5 月 论文答辩日期 2007 年 6 月

培养单位 中国科学院上海微系统与信息技术研究所

学位授予单位 中国科学院研究生院

答辩委员会主席 胡晓宁 研究员

申请中国科学院上海微系统与信息技术研究所博士学位论文

InGaP/GaAs 微波 HBT 器件及 VCO 电路的研究

Study on InGaP/GaAs Microwave HBT and VCO

专 业：微电子学与固体电子学

Speciality: Microelectronics and Solid State Electronics

InGaP/GaAs 微波 HBT 器件及 VCO 电路的研究

林 玲 (微电子学与固体电子学)

指导老师: 齐 鸣, 孙晓玮

摘 要

InGaP/GaAs 异质结双极晶体管 (HBT) 具有优良的频率和功率特性, 并具有相对成熟的材料生长技术和器件制备工艺, 因此在无线通信、光纤通信和军用电子系统等领域获得了广泛应用。

本文在总结概括目前国内外关于 HBT 的研究成果的基础上, 结合实际的外延材料生长和器件制备工艺条件, 进行了 InGaP/GaAs HBT 的器件设计和制备工艺研究, 并开展了 HBT 压控振荡器 (VCO) 电路的设计仿真。本文的主要内容包括:

从 HBT 的基本工作原理出发, 分析了 HBT 器件纵向结构中各外延层的设计特点, 用二维器件模拟软件 MEDICI 仿真了不同结构参数 HBT 的性能, 模拟了发射结阻挡层厚度、基区厚度等参数对器件电流增益和频率特性的影响。为了验证仿真的准确性, 用三种不同结构的外延片制备了大尺寸 InGaP/GaAs HBT 器件, 并对其直流特性进行了测试分析。通过测试结果与仿真结果的比较, 证明仿真结果具有明确的指导意义, 可以避免盲目地进行结构设计以节省时间和实验成本。在此基础上设计了多种能满足 X 波段器件应用的 HBT 材料结构; 具有较高的直流增益和特征频率。设计了一种适于 GSMBE 生长技术的优化的 InGaP/GaAs HBT 材料结构, 具有复合集电区结构和腐蚀停止层, 可望获得工艺可控性好的高性能器件。

设计了一套包括叉指型、马蹄型、多指单胞等不同参数的 InGaP/GaAs HBT 器件和集成在 GaAs 衬底上的不同规格的电感、电容、电阻、变容二极管等无源器件, 研究了无源器件的等效电路和计算方法, 为微波单片集成电路 (MMIC) 的设计和制备打下了一定基础。

详细研究了 InGaP/GaAs HBT 制备中的主要工艺。针对柠檬酸系腐蚀液和 HCl 腐蚀液腐蚀 InGaP/GaAs 时表面腐蚀不均匀的问题, 改进了腐蚀方法。采用 InGaAs 作为盖帽层, 能改善 InGaP/GaAs HBT 器件的欧姆接触特性, 但这给器件隔离带来了困难。探讨了带 InGaAs 盖帽层的 HBT 器件的湿法腐蚀和离子注入隔离方法。此外还研究了欧姆接触、Ledge 结构、空气桥等工艺。结合本实验室的工艺条件, 建立了完整的 InGaP/GaAs HBT 工艺流程, 并研制出 InGaP/GaAs HBT 器件。对所得器件性能进行的测试分析结果, 为今后 HBT 器件的优化设计提供了指导, 积累了经验。

最后，讨论了用于微波电路设计的 HBT 等效电路模型，并利用 Agilent ADS 软件进行了 X 波段 HBT VCO 电路的仿真设计。

关键词：异质结双极晶体管（HBT），InGaP/GaAs，压控振荡器（VCO）

Study on InGaP/GaAs Microwave HBT and VCO

Lin Ling (Microelectronics and Solid-state-electronics)

Directed by: Prof. Qi Ming and Prof. Sun Xiaowei

Abstract

With good high frequency and power performance, as well as comparatively mature material preparation and process technologies, InGaP/GaAs HBT has become a promising device for wireless communication, fiber optic communication and other electronic systems. Summarizing the primary progress and research results on HBT and combined with the present experiment condition, this dissertation focused on design and fabrication of InGaP/GaAs HBT and VCO. The main research work done includes the followings:

The principal of HBT and design essentials of each epi-layer in HBT were analyzed. Then MEDICI, a two dimensional device simulator of Synopsys, was used to simulate a series of epilayer structures of InGaP/GaAs HBT. Some key factors such as the thickness of spacer and the thickness of base layer were changed to find their effect on the device characteristics. The current gain and frequency performance were simulated and optimized. The InGaP/GaAs HBTs with three different epilayer structures were fabricated and their DC characteristics were tested. The experimental results were in good agreement with the simulation.

The key design points of HBT layout were presented. A layout was designed to fabricate InGaP/GaAs HBTs with different scale and passive components including thin film resistors, overlay capacitors, spiral inductors and varactors. Their equivalent models were given and the process was discussed.

HBT process was introduced in great details. The uniformity of InGaP/GaAs heterointerface after wet etching by citric acid and HCl based etchant was studied experimentally and a simple improved method was found. InGaAs capping layer was used in InGaP/GaAs HBT to improve the Ohmic contact character, but in the mean while, it brought problems on device isolation. This work studied wet etching and proton implantation to achieve good device isolation. Other process including emitter ledge, ohmic contact and air bridge technologies were also presented. A full process flow was

established based on the practical conditions of our lab, and InGaP/GaAs HBT was developed. The characteristic of the fabricated HBT devices were measured and analyzed. It accumulated valuable experience for future's optimization of HBT.

Finally, the HBT equivalent circuit models were introduced, and an X-band HBT VCO was designed by using ADS.

Key words: Heterojunction bipolar transistor (HBT), InGaP/GaAs, Voltage controlled oscillator (VCO)

目 录

摘 要	I
Abstract.....	III
目 录	V
第一章 引 言	1
第二章 文献综述	3
2.1 微波器件概述	3
2.1.1 微波器件常用材料体系	3
2.1.2 各种类型的微波器件	5
2.2 HBT 的特点和研究概况	6
2.2.1 HBT 的特点	6
2.2.2 HBT 的研究概况	7
2.2.3 InGaP/GaAs HBT 的特点和研究概况	9
2.3 HBT 材料生长技术	12
2.3.1 MBE 简介	12
2.3.2 MBE 的基本原理	12
2.3.3 GSMBE 技术简介	13
2.4 HBT 的基本原理	14
2.5 HBT 的主要特性	15
2.5.1 频率和功率	15
2.5.2 电流增益	18
2.5.3 热可靠性	20
2.5.4 开启电压和膝点电压	20
2.6 小结	23
第三章 InGaP/GaAs HBT 仿真与设计	25
3.1 MEDICI 模拟外延结构设计	25
3.1.1 MEDICI 仿真方法及注意事项	25
3.1.2 阻挡层厚度对 β 的影响	27

3.1.3 基区厚度对 β 的影响	28
3.1.4 不同结构参数 HBT 的 β 和 f_T 模拟结果	29
3.1.5 不同结构参数的大尺寸 HBT 特性	31
3.1.6 HBT 材料结构设计	35
3.2 HBT 版图设计	37
3.3 无源器件设计	41
3.3.1 MIM 电容	41
3.3.2 螺旋电感	43
3.3.3 NiCr 电阻	46
3.3.4 变容二极管	47
3.4 总版图	48
3.5 小结	49
第四章 InGaP/GaAs HBT 工艺研究及测试	51
4.1 湿法腐蚀工艺研究	51
4.1.1 影响湿法腐蚀的因素	51
4.1.2 InGaP/GaAs 界面腐蚀问题与分析	51
4.1.3 湿法腐蚀实验及结果讨论	52
4.2 器件隔离工艺研究	56
4.2.1 腐蚀和注入隔离实验	57
4.2.2 隔离结果与分析	58
4.3 欧姆接触工艺与分析	59
4.4 Ledge 技术	62
4.5 空气桥工艺	64
4.6 InGaP/GaAs HBT 工艺流程	67
4.7 HBT 器件特性测试和分析	71
4.8 小结	73
第五章 X 波段 HBT VCO 设计	75
5.1 MMIC 简介	75

5.2 HBT 的等效电路模型	75
5.3 VCO 简介	78
5.4 VCO 设计方法	80
5.5 VCO 电路的 ADS 仿真设计	81
5.6 小结	85
第六章 总结与展望	87
6.1 总结	87
6.2 展望	88
参考文献	91
攻读博士学位期间发表论文目录	101
致 谢	102
作者简介	103

第一章 引言

微波器件在无线通信、光纤通信和国防领域中有着广泛的应用。现今微波技术的飞速发展对器件的性能提出了越来越高的要求,相应的研发技术和知识产权日益受到人们的关注和重视。

在无线应用技术方面,以个人移动通信系统(PCS, personal communication system)为例,自 2000 年以来,手机用户数量保持了每年 20~30% 的增长率。其它如无线局域网(WLAN, wireless local-area networks)、直播卫星系统(DBS, direct broad system)、全球定位系统(GPS, global positioning system)、本地多点分布服务系统(LMDS, local multipoint distribution service)和射频识别系统(RFID, RF identification)等也呈现出快速增长的势头^[1],为微波器件与电路的发展提供了难得的市场机遇。

光纤通信克服了无线通信带宽偏小的缺点,具有信息容量大、中继距离长、传输频带宽、串扰小、抗电磁干扰、保密性好、误码率低等一系列优点,是与无线通信互补的一种技术。在过去二十年中,商用光纤通信系统采用 ETDM 方式使系统速率由 45Mb/s 增加到 10Gb/s,现在 2.5Gb/s 高速光纤通信系统已经进入大规模建设阶段,10Gb/s 高速光纤通信系统也已经进入应用阶段。未来骨干网光纤传输系统正在向 40Gb/s 速率迈进^[2]。光纤两端的信号发射和接收电路是现今信息传输速度的瓶颈。10Gb/s 光调制器驱动电路要求集成电路所用的晶体管最高截止频率达到 50GHz 以上,且电路的耗散功率超过 1 瓦。具有超高频、大功率特性的化合物半导体器件成为这一频段的首选方案。

在军事应用方面,有源相控阵雷达、宽带电子对抗和毫米波精确制导等高精武器系统的研究不断向更高水平、更高性能的方向发展,始终是关系国家安全的关键技术。各类整机的发展水平归根到底受制于相关器件的性能。InGaP/GaAs HBT 在 X 波段有源相阵控雷达中已得到实际应用,后者是新一代具有超视距作战能力的军用飞机和舰艇发展的一个重要方向。

用于微波系统的化合物半导体器件互有长短,其中 InGaP/GaAs 有更成熟的材料生长技术和器件工艺支持可资利用,因此可以期望有更好的产业化前景;压控振荡器(VCO)是许多微波系统的关键模块,但由于具有非线性的传输特性,设计难度较大,因此,本文以 InGaP/GaAs HBT 及 VCO 电路作为研究对象,对 InGaP/GaAs HBT 的设计、HBT 及 GaAs 上无源器件的制备、以及 VCO 电路的设计进行了研究。

微波器件和电路的研究由于涉及半导体材料、器件、工艺、电路设计、测试技术等许多方面,需要相当大的资金和人力投入,研发难度很大。无线通信、光纤通信和军用电子系统的迅速发展,要求更高性能更低成本的微波器件作为支撑,人们

对 InGaP/GaAs HBT 寄予了厚望, 加快开展 InGaP/GaAs HBT 的应用研究有了强大的推动力。虽然国外已有包括 EiC Corporation, Fujitsu FCSI, Matsushita, Motorola, RF Micro Devices, Raytheon, Rockwell, Siemens, TRW, Thomson, Toshiba, TriQuint 等三十多家公司和研究机构在进行 GaAs HBT 的研究和生产, 但是依靠进口不切实际, 关键技术始终受制于人, 不能满足国内的应用需求。因此, 具有自主知识产权的 InGaP/GaAs HBT 的研制具有重大的现实意义。

本文希望解决 HBT 器件和 VCO 电路研制中的一些具体问题, 为 InGaP/GaAs HBT 的实用化和微波单片电路研制打下一定的基础, 以满足微波技术高速发展的需求。

全文的结构如下:

第一章简要介绍了 InGaP/GaAs HBT 及 VCO 电路的研究背景, 概述了本文主要研究内容和论文结构。

第二章比较了用于微波系统的各种材料体系的各类器件的特点, 从而引出 InGaP/GaAs HBT 的特点和优势。总结概况了 HBT 尤其是 InGaP/GaAs HBT 的研究历史和发展状况。介绍了 MBE 材料生长技术, HBT 的基本原理, 分析了 HBT 的一些主要特性及影响因素。

第三章从结构和版图设计两方面讨论了 HBT 微波器件设计, 使用 MEDICI 软件模拟分析了诸多参数对器件性能的影响, 模拟设计了一系列外延结构的器件性能, 并实际制备出器件, 将测试结果与仿真结果进行比较。设计了一套包括 HBT 和 GaAs 上的无源器件的版图。介绍了 GaAs 无源器件, 包括电感、电容、电阻、变容二极管的结构、等效电路及工艺问题。

第四章重点讨论了 InGaP/GaAs HBT 制备过程中的关键工艺, 研究了腐蚀、器件隔离、欧姆接触、ledge 钝化、空气桥等工艺, 结合实际工艺条件制定出切实可行的工艺流程。对实际制备的 HBT 器件进行了性能测试和结果分析。

第五章仿真设计了一个基于 HBT 的 X 波段 VCO 电路。

第六章对全文工作进行了总结, 指出有待进一步研究的问题。

第二章 文献综述

从民用产品到军用系统, 从 300MHz 到 3000GHz 的宽频段, 用于微波领域的材料和器件多种多样。当前微波晶体管市场上有传统的 Si 基器件和以 GaAs 为代表的 III-V 族异质结器件, 还有较新的 GaN、SiC、SiGe 等器件。就器件类型而言, 按出现的先后顺序有 MOSFET、MESFET、HBT、HEMT 等。各种材料和技术互有长短, 它们之间的竞争也日趋激烈。对一个特定的应用来说, 什么样的材料和器件是最好的选择? 除了技术的成熟度和成本方面的考虑, 更重要的选择的标准是不同材料和技术的性质和由此导致的器件性能的特点。这就需要了解微波器件常用的材料体系和各种类型的微波器件的主要特点。本章通过对比分析各种类型微波晶体管的基本特点, 阐述了 InGaP/GaAs HBT 相对于其它材料体系、其它微波器件的优势和不足, 简要回顾了 HBT 的发展过程和应用现状, 对气态源分子束外延 (GSMBE) 材料生长技术做了简要介绍, 并对 HBT 的基本原理和主要参数进行了总结和概括。

2.1 微波器件概述

2.1.1 微波器件常用材料体系

半导体的材料性质影响器件特性, 理想的材料性质包括大的禁带宽度、高的临界电场、低的介电常数和高的热导率^[3]。通常材料的禁带宽度大意味着器件具有高的击穿电压, 且抗辐射能力强。大的射频功率应用需要高的电击穿临界电场。介电常数表征器件的容性负载, 影响端口阻抗。一般需要较低的介电常数, 这样对一个给定的阻抗允许较大的半导体器件面积, 如此则能承受较大的射频电流和射频功率。材料的热导率决定器件工作产生的热是否容易耗散出去, 低的热导率导致器件高温工作时性能恶化。GaAs 和 InP 的热导率较差, 增加了高功率器件设计的复杂性。蓝宝石和 SiC 是良好的热导体, 常用作热沉。表 2.1 几种半导体材料的特性。

表 2.1 几种半导体材料的特性

材料	E_g (eV)	ϵ_r	κ (W/'K.cm)	E_c (V/cm)
Si	1.12	11.9	1.5	3×10^5
GaAs	1.43	12.5	0.54	4×10^5
InP	1.34	12.4	0.67	4.5×10^5
3C-SiC	2.3	9.7	4	1.8×10^6
4H-SiC	3.2	10.0	4	3.5×10^6
6H-SiC	2.86	10.0	4	3.8×10^6
GaN	3.4	9.5	1.3	2×10^6
蓝宝石	5.6	5.5	20~30	2×10^6

目前, 硅 (Si) 器件理论和技术都已相当成熟, 目前全球 12 英寸 Si 晶片生产线正稳步发展。随着硅片直径不断增大, 特征尺寸不断缩小, 性能已接近理论极限。

GaAs 材料于上世纪 70 年代在单晶及外延技术上获得突破, 并成功制备出 GaAs MESFET, 在 X 波段有良好的微波特性, 且形成了商品, 受到广泛关注, 并且成为目前化合物半导体的典型代表^[4]。与 Si 相比, GaAs 具有如下优点: (1) GaAs 饱和电子漂移速度是 Si 的两倍 (外加电场 10kV/cm 时), 低电场电子迁移率一般在 $4000\text{cm}^2/\text{V}\cdot\text{s}$ 以上, 大约比 Si 的迁移率高 6 倍 (杂质浓度 $1.0\text{E}17\text{cm}^{-3}$ 时), 因此可用于更高速的器件; (2) GaAs 是直接带隙材料, 禁带宽度 (1.43eV) 比 Si (1.12eV) 的大, 因而器件的抗电磁辐射能力强, 工作温度范围宽, 可在 Si 器件难以胜任的恶劣环境下工作; (3) GaAs 电路损耗小, 噪声低, 频带宽, 动态范围大, 功率大, 附加效率高; (4) GaAs 是直接跃迁型材料, 可以发光, 便于实现光电集成; (5) 通过添加 Cr 或 Fe 之类的杂质或利用构成元素的空位结晶缺陷在 GaAs 的禁带中形成深能级, 电阻率可达到 $1.0\text{E}7\sim 1.0\text{E}9\Omega\cdot\text{cm}$, 在这种半绝缘衬底上制作微波无源器件, 可以减少器件间的隔离电容和布线电容等寄生参数, 比如电感的 Q 值可以做到很高。有鉴于此, 早期微波器件和电路的发展主要以 GaAs 为主, GaAs 一度占领了微波应用的各个领域。即便现在, 几个 GHz 以上的微波单片集成电路也仍以 GaAs 为主。在过去十年里, GaAs HBT 是制造手机功率放大器的首选技术。到 2004 年, 市面上超过 75% (约 6.5 亿部) 的移动电话使用 GaAs HBT 技术进行功率放大。2006 年销售了约 1 亿部 3G 手机, 每个手机中有更多 GaAs 部件。

InP 的击穿电场、热导率、电子迁移率与 GaAs 相比均更高, 而且在 InAlAs/InGaAs 异质结界面处存在着较大的导带不连续性, 因此具有更高的二维电子气密度。窄带材料作为集电区同时, 随着近几年对 InP 器件的大力开发和研制, 使 InP 器件有望在低功耗、低电压应用等方面开拓市场^[5, 6]。比如, GigaBeam 就在 10Gb/s 无线通讯中使用了 InP 芯片。然而, 目前几乎所有的 InP 芯片制造商都有过剩的外延和后工艺加工产能, 都在为低使用率的半导体工厂所消耗的高额运营费用而挣扎。为了推广 InP 应用, 尚须在产量、良品率以及原材料成本等方面寻求改进。

以宽禁带的 Si 作为 HBT 的发射区、窄禁带的 SiGe 作为基区的 Si/SiGe HBT 可获得比传统的 Si BJT 更高的频率特性, 且 SiGe 技术与标准硅工艺技术相容, 使其在成本方面具有极大的优势。与 GaAs 基器件相比, 硅材料还具有导热性好、机械性能好等优点。

20 世纪九十年代中后期对 SiC 材料的研究表明, 它具有高的禁带宽度、饱和电子漂移速率、击穿场强、热导率和低的介电常数, 是高温、高频、高功率应用的理想材料。虽然 SiC 材料的迁移率不高, 但它在高场下的漂移速率高, 这对器件在高电流密度下工作很重要。SiC 的最大优点是具有高的热导率, 能有效散热, 提高了

器件的寿命和可靠性。用 SiC 材料制造的 MESFET 的功率密度达到 4.6W/mm, 功率效率 (PAE) 达到 65.7%, 击穿电压超过 100V。目前 4H-SiC 和 6H-SiC 已实现商品化, 尺寸增大到 50mm^[7]。

GaN 是目前半导体研究的另一热点, 并与 SiC、金刚石等半导体材料一起被誉为是继第一代 Ge、Si 半导体材料、第二代 GaAs、InP 化合物半导体材料之后的第三代半导体材料。它具有宽的直接带隙、强的原子键、高的热导率、化学稳定性好 (几乎不被任何酸腐蚀) 等性质和强的抗辐照能力, 它的电子迁移率可以和其它化合物半导体相比, 而且击穿电场比 GaAs 或 InP 的高得多, 在高温大功率器件和微波器件应用方面有着广阔的前景。

微波器件领域中各种材料和技术的竞争正日趋激烈。它们各具优势, 各自占据一部分市场, 决定其地位的将是性能价格比。GaAs 技术只有充分发挥其性能优势才能在与其它技术的竞争中生存下来。

2.1.2 各种类型的微波器件

微波领域常用器件有包括 MESFET 和 MOSFET 的场效应晶体管 (FET)、高电子迁移率晶体管 (HEMT) 和异质结双极晶体管 (HBT) 等。FET 具有成熟的工艺, 能实现亚微米量级的栅长, 成本较低, 在低噪声模拟电路和低功耗数字电路方面表现良好。FET 通常用于几十 GHz 的微波系统, 使用异质结构可实现 HFET, 将频率上限扩展到 300GHz 左右。1969 年 IBM 公司的 Esaki 和 Tsu 提出了“调制掺杂”的概念, 认为如果将载流子在空间上与其母体的电离杂质分开, 并使之局限在一极小的区域 (量子阱) 内形成二维系统, 由于量子阱中的载流子免受其母体杂质的散射, 如此就能获得很高的迁移率。1978 年, 实验证实了高密度、高迁移率的二维电子气 (2DEG) 的存在。1980 年日本富士通公司研制出世界上第一只 HEMT^[4]。HEMT 兼有优异的低噪声特性和出色的功率性能, 在高端市场具有很强的竞争力。国外已有高性能的 HEMT 器件产品走向市场, 其中比较成熟的是基于 AlGaAs/GaAs 材料体系的 HEMT 器件。利用 AlGaAs/InGaAs 异质结构及 InGaAs 沟道二维电子气 (2DEG) 特性研制的赝配高电子迁移率晶体管 (PHEMT) 也已被广泛用于微波毫米波接收系统, 并取得迄今为止最好的结果。InP 基 HEMT 在超过 300GHz 的频率都有增益, 且其短沟道效应很小, 制造步骤少, 性能均匀稳定, 器件的特征频率 f_T 和最高振荡频率 f_{max} 分别可达 340GHz 和 600GHz, 已成为毫米波高端应用的支柱产品^[3]。

HBT 则在高速、大动态范围、低谐波失真、低相位噪声并重的电路应用中占据独特而重要的地位。HBT 采用宽禁带发射区, 允许基区高掺杂, 可同时获得高截止频率、高增益、高效率, 且具有较高的击穿电压 (10~15V), 非常适合于功率放大电路应用。HBT 具有线性度高的优点, 又由于无需加漏极开关来使器件关断, 在低

静态电流状态下比较容易调整,所以特别有利于 CDMA 这类应用。目前 HBT 技术已被广泛应用于制作光纤通信系统中激光器或调制器的驱动电路^[8]。此外, HBT 还能被用来制作电的复用和解复用器、跨阻放大器以及限幅放大器等高速电路。

表 2.2 对用于 X 波段的三种不同技术 GaAs 功率器件的技术成熟度、可靠性、性能进行了对比^[9]。

表 2.2 用于 X 波段的三种不同技术 GaAs 功率器件的比较

器件种类	MESFET	PHEMT	HBT
制程复杂度(掩模版数目)	12	16	20
芯片面积(mm ²)	19	18	20
有源区面积(以 HBT 为单位 1)	2	1.2	1
光刻特征尺寸(μm)	0.5	0.2	2
可靠性(平均寿命, 小时)	$>8 \times 10^3$	2×10^6 (140℃)	$>10^4$ (200℃)
2dB 压缩点的最大输出功率(P _{out-2dB} , dBm)	37	39	38
PAE(10GHz)	40%	45%	30%

表 2.3 是 1999 年 IEEE GaAs IC 会议上英飞凌公司的研究者对用于移动通信的 Si、SiGe 和 GaAs RF 技术做的比较^[10],可以帮助我们对各种材料体系和各种技术的微波器件有个直观的认识。

表 2.3 用于移动通信的 Si、SiGe 和 GaAs RF 技术的优值比较

器件	HBT	HBT	BJT	CMOS	MESFET	HBT	HEMT
材料	SiGe	SiGe	Si	Si (.18μm)	GaAs	GaAs	GaAs
特征尺寸(μm)	0.25	0.5	0.4	0.18	0.5	3	0.5
F _t (GHz)	74	50	25	30	20	35	30
F _{max} (GHz)	75	65	40	35	40	60	60
NF _{min} (dB)(@2GHz)	0.9	1.1	1.1	1.5	0.5	1.0	0.3
Q-Ind.	8/15 (Cu)	15	8	2	25	25	25
V _{breakdown} (V)	2.5	3	3.5	1.8	20	20	12

2.2 HBT的特点和研究概况

2.2.1 HBT 的特点

与 FET 和 HEMT 等场效应晶体管相比, HBT 具有如下优点:

1) 单一正电源工作。不像耗尽型的 FET 和 HEMT 器件,要使其沟道夹断就必须加一个负电压。HBT 的开启电压都是正的,只需要一个正电源工作,由此可以简化电路设计。

2) 功率密度高,在频率不太高时,功率附加效率(PAE)也较大。

3) 击穿电压高。HBT 集电区材料的禁带宽度大,通过设计集电区的厚度和掺

杂浓度可以得到高的击穿电压,从而增大输出功率。并且决定 HBT 击穿电压的集电结(BC 结)反向击穿电压主要由外延材料参数决定,不易受工艺过程的影响。

4) Early 效应(基区宽变效应)和 Kirk 效应(有效基区扩展效应)小,因此有更好的线性度。

5) HBT 器件制作时对光刻的要求较低,一般特征尺寸为 1-2 μm 。由于 HBT 的关键尺寸基区厚度由外延层厚度决定,避免了 FET 和 HEMT 中亚微米光刻的困难,从而提高了器件的均匀性和成品率。

6) HBT 的漏电流小。

7) HBT 的开启电压由外延材料的本征能隙决定,与工艺过程无关,重复性好。

8) 1/f 噪声小。通常认为低频噪声是一种与器件的表面状况相关的噪声, HBT 是纵向器件,工作区域离表面比较远,不易受表面状况的影响,因而低频噪声较小。压控振荡器(VCO)和混频器要将较低的频率转化为较高的频率,对低频噪声的要求更高,因此这类电路使用 HBT 更合适。

当然, HBT 也存在一些缺点,比如:开启电压较高,导致功耗较大;不是平面结构,增加了工艺的复杂性;在大功率情况下热不稳定现象严重,并可能造成发射结陷落和雪崩击穿以及热匹配等问题。

2.2.2 HBT 的研究概况

HBT 的基本概念最早于 1948 年由 William Shockley 首先提出^[11]。1957 年, Kroemer 进一步系统阐述了 HBT 的原理,指出宽禁带发射区能提高注入效率,抑制基区载流子的反向注入,大大提高电流增益,同时可以通过高掺杂的基区和稍低掺杂的发射区来减小结电容和基区电阻,从而提高晶体管的频率特性^[12]。

由于材料生长技术的相对滞后,直到 1972 年才由 Dumke 等人利用液相外延技术制备出第一个 AlGaAs/GaAs HBT 器件。随着材料生长技术的不断进步,对 HBT 的研究得到了快速发展。各种材料体系纷纷涌现,性能不断提高。TI 和 Rockwell 公司分别实现了离子注入和分子束外延工艺的 HBT,并应用到了 GaAs 逻辑电路的设计中^[4]。到 1980 年, HBT 的特征频率达到了 1GHz。随后, AlGaAs/GaAs 或 InGaAs/InP 体系的 HBT 将频率上限提高到 100GHz 以上。上世纪 90 年代, GaAs HBT 的频率特性又有了极大的提高,特征频率达到 200GHz^[13],亚微米尺寸将特征频率 f_T 推进到 300GHz^[14]。由于成本的原因,早期的 HBT 仅应用于军事系统,随着成本的下降,从 1997 年开始逐步被应用于无线通讯和光纤通信领域。

目前,常用于微波和毫米波领域的 HBT 材料体系包括:1) SiGe 系:包括 Si/SiGe 等;2) GaAs 系:包括 AlGaAs/GaAs、InGaP/GaAs 和 InGaP/InGaAsN 等;3) InP 系:包括 InAlAs/InGaAs、InP/InGaAs 和 InP/GaAsSb 等;4) GaN 系:包括 AlGaN/GaN 等。表 2.4 为常用的 HBT 材料体系及其器件性能^[15-19]。

表 2.4 常用的 HBT 材料体系及其器件性能

衬底	发射区	基区	f_T (GHz)	f_{max} (GHz)
GaAs	AlGaAs	GaAs	171	350
	InGaP	GaAs	156	256
		AlGaAs	114	230
		InGaAsN	156	255
		InGaAs	140	250
InP	InP	InGaAs	175	180
			152	500
		GaAsSb	391	505
	InAlAs	InGaAs	162	820
Si	Si/Poly-Si	SiGe	116	120
			154	48
SiC	GaN	InGaN		
Sapphire	AlGaN	GaN		

早期的 HBT 器件及电路技术研究多基于 AlGaAs/GaAs 材料体系,这是因为在很大的 Al 组份变化范围内 AlGaAs 与 GaAs 晶格匹配。从二十世纪 90 年代起,研究重点转向了 InGaP/GaAs 材料体系^[20-22]。因为 InGaP/GaAs 具有较高的选择腐蚀比,不含 Al,不存在深能级复合中心,工艺宽容度大,材料成本较 InP 低,是产业化的理想材料体系。当 InGaP/GaAs HBT 的基区厚度降到 30nm、集电区减薄至 200nm,发射极面积为 $0.5 \times 4.5 \mu\text{m}^2$ 的器件在集电区电流为 3.5mA 的条件下,特征频率 f_T 的最大值可达 156GHz,最高振荡频率 f_{max} 的最高值为 256GHz。

要达到便携式电子设备功耗小的要求,就要降低器件的开启电压 V_{on} 。对于 HBT 而言,较小的基区带隙宽度 E_g 可以使 V_{on} 降低。在 GaAs 中掺入 N,可使 GaAs 材料的晶格常数降低,张应力增加,禁带宽度变小,同时导带和价带降低;在 GaAs 中掺入 In,可使其晶格常数增加,压应力增加,导带降低,价带升高,禁带宽度减小;同时掺入适量的 In 和 N,就可以得到与 GaAs 晶格匹配,而禁带宽度比 GaAs 小的材料 InGaAsN。在基区用禁带宽度较小的 InGaAsN 代替 GaAs,可以实现降低器件开启导通电压和膝点电压的目的,同时改善速度性能以及温度与偏压电路的稳定性,在低功耗及互补结构的电路中有应用潜力。但是 InGaAsN 的电子迁移率较小,仅为 $350\text{cm}^2/\text{V}\cdot\text{s}$,目前其单晶质量也还不够理想,这使得它的基区电阻较大,频率特性还有待提高。

InP/InGaAs HBT 结构适于更高频率的应用。InGaAs 是窄带材料, 作为基区材料比 GaAs 电子迁移率高、表面复合速率低, 因此具有相当优异的高频表现。InP 热传导性好, 且与 $1.3\mu\text{m}$ 和 $1.55\mu\text{m}$ 光纤通讯波长相容, 易于实现光电集成。InP 集电区在强电场时比 GaAs 集电区具有更高的电子饱和漂移速度、热导率和击穿电场, 因此 InP 器件具有更好的频率性能和更大的功率容量。但由于 InP 衬底的尺寸小、成本高、易碎性限制了它的大规模、低成本应用, 因此近年来还发展了变结构生长技术, 即在 GaAs 衬底上生长 InP 体系材料。先在 GaAs 衬底上外延一层 $1.5\mu\text{m}$ 厚的组份渐变的 $\text{In}_x\text{Ga}_{1-x}\text{P}$ 缓冲层, 然后再依次外延 InP/InGaAs HBT 的各层结构。目前, 在 GaAs 衬底上生长的 InP/InGaAs/InP DHBT 器件的特征频率和最高振荡频率已分别达到 268GHz 和 339GHz ^[23]。

由于 InGaAs/InP 结构导带的不连续性, 因此在 InP 基双异质结 HBT (DHBT) 的 BC 结处存在着电子阻挡效应, 克服的办法有两个: 一是采用复合结构或组份渐变的集电区, 但这给材料生长带来困难, 并对 f_T 超过 160GHz 的器件特性产生不利影响; 另一个方法是用与 InP 形成 II 型能带连接的 GaAsSb 代替 InGaAs 作为 InP DHBT 的基区。

在 Si 中掺入一定比例的 Ge 形成 $\text{Si}_{1-x}\text{Ge}_x$ 合金, 材料的带隙变窄。1987 年, Lye 和 Patton 等首次发表了用 MBE 技术研制的以 $\text{Si}_{0.88}\text{Ge}_{0.12}$ 作为基区的硅基 HBT^[24, 25]。1995 年研制出了第一只用于 C 波段的微波功率 SiGe HBT^[26]。由于材料质量与工艺的完善, 且由于 SiGe 材料的高迁移率, 帮助产生低的基区电阻, SiGe HBT 表现出优良的低噪声性能^[27], 可用于制作低噪声放大器、混频器、功率放大器等。目前, 其微波性能已经能与 AlGaAs/GaAs HBT 匹敌。发射区面积为 $0.35 \times 3.55\mu\text{m}^2$ 的 SiGe HBT 的 f_T 达到了 130GHz , 而相似的发射区面积为 $0.6 \times 4.6\mu\text{m}^2$ 的 GaAs HBT 的 f_T 为 140GHz 。已有报道 SiGe HBT 的最大截止频率超过 210GHz , 10GHz 时噪声系数小于 1dB ^[28-30]。2002 年, 由 DaimlerChrysler 研究中心设计的两种最新的 SiGe 功率 HBT 可分别在 X 及 Ku 波段工作, 输出功率达到 27.4dBm ^[31]。2003 年, IBM 研制出 f_T 高达 350GHz 的 SiGe HBT^[32]。

2.2.3 InGaP/GaAs HBT 的特点和研究概况

上世纪 90 年代以后, InGaP/GaAs 成为 GaAs 系 HBT 的主流。与传统的 AlGaAs/GaAs HBT 相比, InGaP/GaAs HBT 具有如下优势:

- 1) $\text{In}_{0.49}\text{Ga}_{0.51}\text{P}$ 与 GaAs 晶格匹配, 室温下禁带宽度达到 1.91eV , 击穿电压较大, 从而有利于微波功率应用。
- 2) InGaP 与 GaAs 具有更大的价带不连续性 ΔE_v 和更小的导带不连续性 ΔE_c , 有利于提高 HBT 的电流增益。
- 3) InGaP 不含 Al 及相关缺陷, 有较低的表面复合率、较少的深能级复合中心,

使器件的稳定性和可靠性更好。

4) InGaP/GaAs HBT 温度稳定性好, 可在 $25\sim 300^{\circ}\text{C}$ 下保持稳定的电流增益, 可靠性高。

5) InGaP 与 GaAs 之间更容易实现选择性腐蚀, 器件制备工艺更稳定和易控。

6) InGaP 发射极材料可以钝化外基区表面, 以减小表面复合电流, 从而使 InGaP/GaAs HBT 可以采用更小的发射区面积, 提高器件的高频性能。

1985 年 Mondry 和 Kroemer 报道了第一个 InGaP/GaAs HBT^[33], 材料采用 MBE 技术生长, 器件的电流增益为 30, 掺 Be 浓度约 $1\times 10^{19}\text{cm}^{-3}$, 基区厚度为 150nm。1991 年, 来自 Thompson-CSF 的 Delage 等首次制备出了微波 InGaP/GaAs HBT 器件, 材料采用 LP-MOCVD 技术生长, f_T 为 30GHz, $f_{\max}$ 为 45GHz^[34]。Ahamari 等人利用基区碳掺杂和自对准工艺制造出 f_T 和 $f_{\max}$ 分别为 83GHz 和 197GHz 的高速 InGaP/GaAs HBT^[35]。1997 年, Lour 报道了 δ 掺杂的单异质结 InGaP/GaAs HBT, 电流增益高达 410^[36]。

在对 InGaP/GaAs HBT 的不断研究中, 人们尝试采用各种新结构去提高器件的频率特性, 比如用组份渐变的 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 基区可以减少基区渡越时间, 提高频率特性; 为了使器件的制备工艺更容易控制和稳定, 利用 GaAs 与 InGaP 之间的选择腐蚀, 在器件的集电区和亚集电区之间生长一薄层 InGaP 腐蚀停止层等。

1998 年, 有文献报道用 GSMBE 生长的 InGaP/GaAs HBT (器件尺寸 $0.7\times 8.5\mu\text{m}^2$), 在基区电极下掩埋多晶 GaAs, 使 f_T 达到 120GHz, $f_{\max}$ 达到 230GHz, 增益 1.2dB^[37]。在微波功率器件方面, 1993 第一次报道了 X 波段输出功率为 1W 的 InGaP/GaAs HBT 微波功率器件; 1994 年报道了 9.5 GHz 下输出功率达到 2W 的微波功率功率器件。另外, 1994 年还报道了 X 波段下 (8.5GHz) 输出功率为 9.9W 的 HBT MMIC 微波功率放大器。1995 年, Riepe 等人报道了用于稳定长脉冲和连续波工作的 InGaP/GaAs HBT MMIC 功率放大器, 输出功率 9W, 在 10GHz 下功率附加效率为 42%。2003 年 11 月, Global Communication Semiconductors 报道了从 DC 到 12GHz 的 InGaP 放大器。2006 年报道了发射区面积为 $2\times 20\mu\text{m}^2$ 的单指 HBT 在小于 $1\mu\text{s}$ 脉冲和小于 1% 占空比的等温工作下, 6GHz 时输出功率密度达 $14\text{mW}/\mu\text{m}^2$, 与通常的 $1\text{mW}/\mu\text{m}^2$ 相比取得了重大突破^[38]。最近, 有报道十指 $2\times 20\mu\text{m}^2$ 的 InGaP/GaAs HBT 在 $V_{\text{CE}}=10\text{V}$, 工作于 X 波段 B 类模式时取得最大输出功率 1.08W, 功率密度为 $5.4\text{W}/\text{mm}$, PAE 为 44%^[39]。表 2.5 近年来 InGaP/GaAs HBT 的一些主要电路应用。

表 2.5 近年来 InGaP/GaAs HBT 的一些主要电路应用

电路	性能	文献	时间
----	----	----	----

振荡器	$f_T=60\text{GHz}$, $f_{\max}=110\text{GHz}$, 振荡频率60GHz时相位噪声-93dBc/Hz@1MHz; 振荡频率30GHz时相位噪声-102dBc/Hz@1MHz	[40]	2003
	振荡频率133GHz, 相位噪声-87dBc/Hz@100KHz	[41]	2004
	振荡频率22.767-22.837GHz, 最大输出功率0dBm, 调谐带宽70MHz, 相位噪声-98.33dBc/Hz@1MHz, 直流功耗330mW	[42]	2004
	振荡频率28.7GHz, 输出功率5.1dBm, 频偏1MHz时相位噪声-118dBc/Hz@1MHz, 直流功耗20mA	[43]	2005
	相位噪声-87.8dBc/Hz@100KHz, -111.4dBc/Hz@1MHz	[44]	2005
	振荡频率1GHz, 相位噪声分别为-116dBc/Hz@100KHz、-136 dBc/Hz@1MHz、-145dBc/Hz@3MHz, VCO的功耗为3mW	[45]	2005
	38-39GHz, 调谐带宽大于1.1GHz, 相位噪声-111 - -114dBc/Hz@1MHz	[46]	2005
	$f_T=53.2\text{GHz}$, 输出功率4.33dBm, 振荡频率10.38GHz, 相位噪声-121.17dBc/Hz@100 KHz	[47]	2005
功率放大器	增益16dB, 带宽80GHz, 增益带宽积504GHz	[48]	2003
	5GHz, 工组在103mA的低静态电流下, AB类型, 3.3V下电流损耗196mA, 输出功率18dBm, PAE=9.7%, 功率增益19.6dB, $P_{1\text{dB}}=26\text{dBm}$	[49]	2003
	5GHz, 3V下电流损耗9.2mA, $P_{1\text{dB}}=13.5\text{dBm}$	[50]	2004
	2.9GHz, 输出功率31W, PAE=49.5%, 功率密度9.4W/mm ²	[51]	2004
	1.95GHz, PAE=40%, 静态电流20mA	[52]	2005
	0.85~0.95GHz, 1.71~1.95GHz, 功率增益27dB, 输出功率30dBm, PAE>40%	[53]	2005
	2.4/5.2/5.7GHz, 7.7mW	[54]	2004
	6mW直流功耗, 5GHz, $S_{11}<-12\text{ dB}$, 功率转换增益35.4dB, $P_{1\text{dB}}$ 为-24dBm, IIP3为 -3dBm	[55]	2004
	1.95GHz, $P_{\text{out}}=29.4\text{dBm}$, PAE=48%, ACLR=-33dBc	[56]	2005
	在900MHz, $V_{\text{cc}}=3.5\text{V}$, $V_{\text{ref}}=2.4\text{V}$ 下, 在-10~90℃的范围内, 静态电流保持在65mA以下, 对J-CDMA调制, PA的输出功率 $P_{\text{out}}=27.5\text{dBm}$, PAE=40%, ACPR=-50dBc; 对W-CDMA调制, $P_{\text{out}}=28\text{dBm}$, PAE=42%, ACLR=-42dBc	[57]	2006
	F类放大器, 1.9GHz, PAE=74.2%, 集电极效率 $\eta_c=76.6\%$	[58]	2006
低噪声放大器	5GHz, $P_{1\text{dB}}=23.2\text{dBm}$, PAE=30%, 功率增益=23.2dB	[50]	2004
	5.3GHz, 增益为13dB, 噪声系数2.1dB, IIP3=5.5dBm, FOM	[59]	2005

	=20.1dB		
混频器	1-17GHz, 灵敏度>1100 V/W, 转换增益>9dB	[60]	2002
	0-8GHz, 增益11 dB	[61]	2003
下变频器	在11.7~12.75GHz的频段内, 增益平坦度在±1dB以内, 转换增益31dB, $P_{1dB, out}=2.5dBm$, 供电电压3V, 耗散功率99mW, 芯片尺寸 $2.6 \times 1.1mm^2$	[62]	2005

2.3 HBT 材料生长技术

HBT 具有复杂的多层外延结构, HBT 器件的实现离不开先进的材料生长技术。由于缺少理想的掩蔽材料, 限制了扩散工艺在 HBT 中的应用。目前 HBT 材料的生长技术主要有分子束外延 (MBE) 和金属有机物化学气相淀积 (MOCVD) 两种。这里对 MBE 材料生长技术作一简单介绍。

2.3.1 MBE 简介

MBE (分子束外延, Molecular Beam Epitaxy) 技术 1970 年诞生于美国 Bell 实验室。本质上是一种真空蒸发法。1971 年, 贝尔实验室的卓以和博士首次使用 MBE 技术生长出 GaAs/AlGaAs 超晶格材料。三十多年来, MBE 技术不断完善, 先后发展了固态源 MBE (SSMBE)、气态源 MBE (GSMBE)、化学束外延 (CBE) 和射频等离子体辅助 MBE (RF Plasma-MBE) 等技术。

与其它材料生长手段如液相外延 (LPE)、化学气相沉积 (CVD) 等相比, MBE 的主要优点有: 超高真空系统及高纯度的分子束流, 可获得高纯单晶; 生长温度相对较低, 体扩散对组份和掺杂浓度分布的干扰被降到最低; 可通过控制束源炉快门挡板的开启或关闭达到突然喷射或终止分子束流的目的, 因而可得到突变的组份界面和陡峭的掺杂浓度分布; 组份和厚度均匀性好。MBE 在生长机理上属于非平衡态反应动力学过程, 因此可生长受热力学机理限制的处于不互溶隙范围内的多元系材料。

2.3.2 MBE 的基本原理

MBE 技术的基本原理如图 2.1 所示。在超高真空系统中, 将一种或多种组元的原子束或分子束以一定的热运动速度和一定比例的束流强度喷射到加热的衬底表面, 与表面产生相互作用 (包括吸附、表面迁移、分解、成核生长和脱附等作用), 从而沉积薄膜单晶。根据设定的程序, 开关快门, 改变炉温, 控制生长时间, 可生长出不同厚度的化合物或不同组份比例的三元、四元固溶体及异质结, 制备各种超薄层微结构材料。在生长过程中可用四极质谱仪 (Quadrupole Mass Spectrometer, QMS) 原位监测残余气体, 用高能电子衍射 (Reflective High Energy Electron Diffraction, RHEED) 实时监控生长表面的清洁度、平整度以及样品表

面晶体结构,使外延层厚度和表面平整度能在原子级得到精确控制。

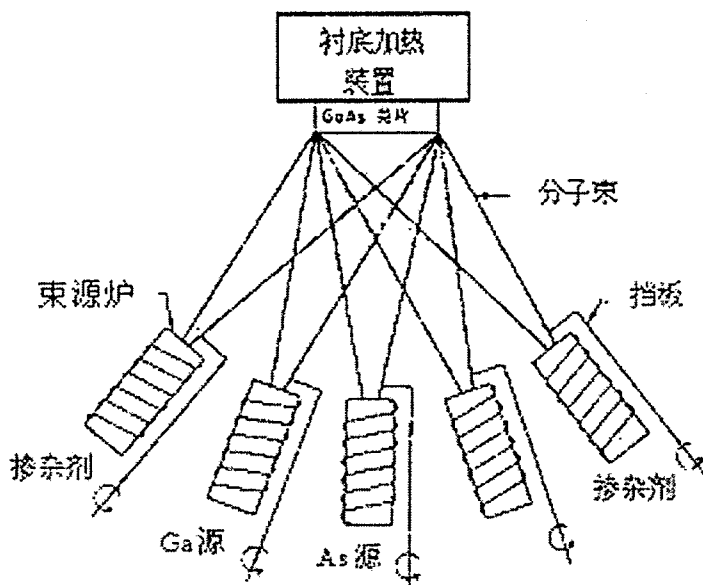


图 2.1 MBE 原理图

2.3.3 GSMBE 技术简介

本文中材料生长所用设备为英国 VG Semicon 公司的 V90 型 GSMBE 系统。该设备主要由真空系统、束源系统、气路系统、尾气处理系统和安全联锁电气控制系统等组成。生长室中包括固态源束源炉、气态源裂解炉和衬底加热架,生长室外罩有液氮冷阱。生长室内配备了高能电子衍射仪、四极质谱仪和束源规等作为材料生长过程中的在线监测手段。固态源束源炉、气态源裂解炉和衬底样品架的升降温由配有计算机接口的 PC3000 集中控制。系统经 200℃ 烘烤后,生长室内的本底真空度可达到 $4 \times 10^{-9} \text{Pa}$ 。

外延衬底采用半绝缘 (001) GaAs 单晶片。III 族固态源采用 7N 的高纯 Ga 和 In, n 型和 p 型掺杂剂分别为 Si 和 Be。V 族束源采用气态的砷烷 (AsH_3) 和磷烷 (PH_3), 用高温裂解炉将其完全分解, 形成 P_2 和 As_2 分子束流。生长前, 先将 GaAs 衬底在砷束流的保护下加热解析去掉表面的氧化物, 用 RHEED 在线监控表面氧化物脱附和表面再构。当脱附后再将衬底温度降至生长温度进行外延生长。生长时生长室的真空度约为 $4 \times 10^{-3} \text{Pa}$ 。

生长好的外延片采用范德堡法 Hall 测量和电化学 C-V 测量获得载流子类型和浓度分布，用 XRD 测量来表征材料的组份。

2.4 HBT 的基本原理

HBT 的理论建立在双极型晶体管 (BJT) 和异质结的理论基础之上。在普通 BJT 中, 电流增益和频率特性的设计是一个严重矛盾。HBT 利用宽禁带发射区的价带偏移 ΔE_v 来阻挡基区空穴向发射区的反向注入, 使注入比得到大幅度提高, 提供了重新调整发射区和基区掺杂 N_D 、 N_A 的条件。

图 2.2 是 InGaP/GaAs HBT 的结构示意图, 图 2.3 是典型的 Npn 型 HBT 的能带结构示意图。

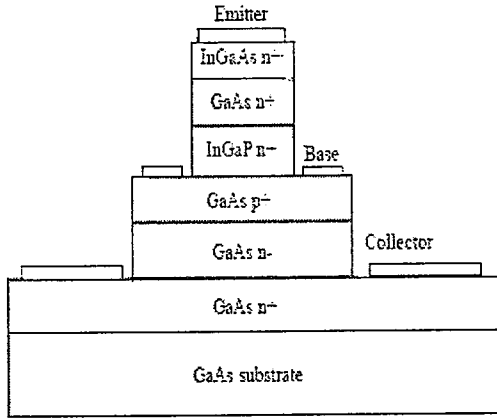


图 2.2 InGaP/GaAs HBT 结构示意图

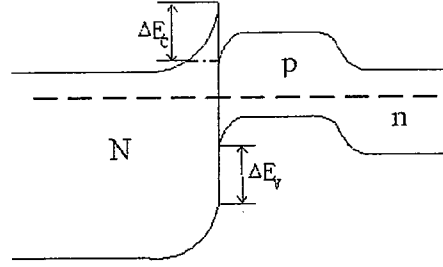


图 2.3 Npn 型 HBT 能带结构示意图

HBT 异质发射结的注入效率 γ 可以表示为:

$$\gamma = \frac{J_n}{J_p + J_n} \approx \left[1 + \frac{N_A D_p L_n \tanh(W_p / L_n)}{N_D D_n L_p \tanh(W_n / L_p)} \exp\left(-\frac{\Delta E_v + qV_p}{kT}\right) \right]^{-1} \quad (2.1)$$

式中 D_n 和 D_p 分别是电子和空穴的扩散系数, L_n 和 L_p 分别是电子及空穴的扩散长度, N_D 和 N_A 分别是异质界面两侧的施主和受主杂质浓度, W_p 和 W_n 分别是异质界面两侧少子的耗尽层厚度。如果取 ΔE_c 和 ΔE_v 为 0, 上面的公式就回归为同质结注入效率的表达式。

HBT 的电流增益可以表示为:

$$\beta = \frac{(D_n / D_p) N_E W_e \exp(\Delta E_v / kT)}{N_B W_b} \quad (2.2)$$

其中, N_E 是发射区掺杂浓度, N_B 为基区掺杂浓度, W_e 为发射区宽度, W_b 是有效基区宽度。由上式可见, β 与价带不连续 ΔE_v 呈指数关系, 为调整发射区和基区的掺杂浓度创造了条件, 即使发射区的掺杂浓度很低, 而基区的掺杂浓度很高, HBT 仍然可以保持很高的电流增益。发射区低掺杂可以降低发射结电容, 从而也提高了

HBT 的 f_T , 也能减小发射区重掺杂所导致的禁带变窄效应和俄歇复合的影响。基区高掺杂一方面降低了基区电阻 R_b , 一方面基区可以做得很薄而不需担心穿通效应。穿通效应是指由于集电结的耗尽层往基区延伸, 最后与发射结的耗尽层接触的现象。窄基区宽度可以降低基区渡越时间, 提高特征频率。

ΔE_c 对 HBT 中电流输运会造成不利影响。根据 Grinberg 和 Luryi 的热电子发射-扩散模型, 对突变结 HBT 有如下关系式:

$$\int_{-1}^2 \frac{J_n}{\mu_n n} dz = qV_a - \Delta E_c + kT \ln\left(\frac{n_+ N_c^E}{n_- N_c^B}\right) \quad (2.3)$$

其中, V_a 为外加偏压, J_n 是穿过 BE 结的电子电流密度, N_c^E 和 N_c^B 分别是发射区和基区靠近能带不连续处的导带态密度。可见, 穿过 BE 结的电子电流密度被导带尖峰 ΔE_c 所减小, 此不连续迫使异质结中的载流子必须以热电子发射或隧穿的方法才能越过势垒, 因而降低了发射效率和集电极电流, 所以希望 ΔE_c 越小越好。

一般认为 InGaP/GaAs 的 ΔE_c 在 0.03~0.2eV 范围内, 依赖于材料生长技术、界面区的组份变化和 InGaP 层的有序度。InGaP 层的有序度与生长温度、V/III 束流比、晶片定向误差等有关, 同时能带和极化效应也会给 ΔE_c 带来影响。In_{0.49}Ga_{0.51}P 的 ΔE_v 与 ΔE_c 的分配与 In_{0.49}Ga_{0.51}P 的结晶状态密切相关, 当 In_{0.49}Ga_{0.51}P 为有序结构时, $\Delta E_v = 0.40\text{eV}$, $\Delta E_c = 0.03\text{eV}$; 当 In_{0.49}Ga_{0.51}P 为无序结构时, $\Delta E_v = 0.24\text{eV}$, $\Delta E_c = 0.22\text{eV}$ 。对于结晶质量良好的 In_{0.49}Ga_{0.51}P, 能带偏移主要分布在价带, $\Delta E_c = 0.03\text{eV}$, 此时 ΔE_c 对电子的阻挡作用基本可以忽略, 从而减小能带尖峰对电流输运造成的不利影响。在 MBE 生长过程中, As 进入外延层比 P 进入外延层效率高得多, 因此对于 InGaP/GaAs/InGaP DHBT 来说, BC 结是在 InGaP 上生长 GaAs, P 的低效切换影响小; 相反, BE 结是在 GaAs 上生长 InGaP, 因此 P 的转化效率低有较大影响, 结果是在 GaAs 上生长 InGaP 的 ΔE_c 比在 InGaP 上长 GaAs 的 ΔE_c 小。

2.5 HBT 的主要特性

HBT 的主要性能参数有特征频率、最高振荡频率、输出功率、电流增益、开启电压、膝点电压等, 其中有些性能指标在设计上是互相矛盾和制约的, 比如功率特性和频率特性是 HBT 器件设计中的一对主要矛盾, 而高效率一般会使电路的线性度下降, 因此必须根据需求在版图设计、外延结构等方面折衷考虑^[63, 64]。此外, 热可靠性也是 HBT 设计上的一个主要考虑对象。

2.5.1 频率和功率

HBT 特征频率 f_T 和最高振荡频率 $f_{\max}$ 的表达式为:

$$f_T = \frac{1}{2\pi\tau_{ec}} \quad (2.4)$$

$$f_{\max} = \sqrt{\frac{f_T}{8\pi_b C_{jc}}} \quad (2.5)$$

影响 f_T 的 τ_{ec} 是四个时间常数之和，即发射极充电延迟 τ_e 、基区渡越时间 τ_b 、集电极耗尽层渡越时间 τ_{sc} 和集电极充电延迟 τ_c [65, 66]，即：

$$\tau_{ec} = \tau_e + \tau_b + \tau_{sc} + \tau_c \quad (2.6)$$

各时间常数的表达式如下：

$$\tau_e = \frac{kT}{qJ_c W_E L_E} (C_{je} + C_{jc}) \quad (2.7)$$

$$\tau_b = \frac{W_b^2}{\eta kT / q\mu_{nB}} \quad (2.8)$$

$$\tau_{sc} = \frac{W_{dep}}{2v_{sat}} \quad (2.9)$$

$$\tau_c = (R_e + R_c)C_{jc} \quad (2.10)$$

总的时间常数 τ_{ec} 表达式如下：

$$\tau_{ec} = \frac{kT}{qJ_c} (C_{je} + C_{jc}) + \frac{X_b^2}{2D_{nb}} + \frac{W_{dep}}{2v_{sat}} + (R_e + R_c)C_{jc} \quad (2.11)$$

其中 k 为玻耳兹曼常数， T 为温度， q 为电子电荷， W_E 、 L_E 分别为发射极宽度、长度， C_{je} 、 C_{jc} 分别为发射极、集电极电容， W_b 为基区宽度， η 为基区电场因子，基区为均匀掺杂时， $\eta=2$ ， μ_{nB} 为电子在基区的迁移率， W_{dep} 为集电极耗尽层宽度， v_{sat} 为电子的饱和速度， R_e 、 R_c 分别为发射极、集电极电阻。

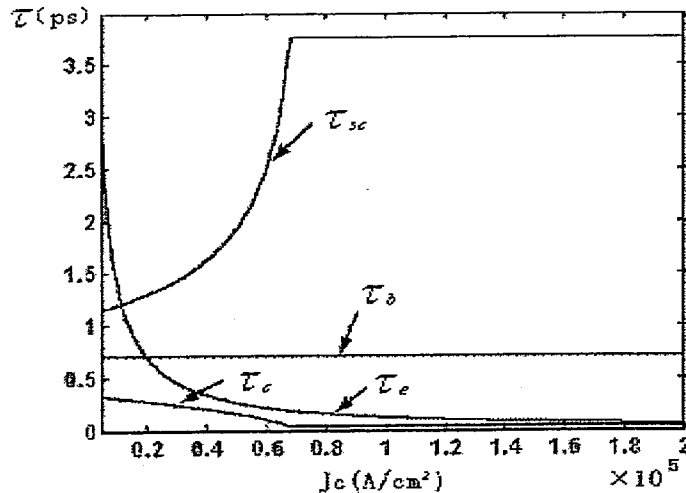


图 2.4 各时间常数随电流密度变化的关系曲线

图 2.4 为各时间常数与输入电流之间的关系曲线。由图可以看出, 集电结耗尽层渡越时间 τ_{sc} 最大, 是影响 f_T 的最主要因素。增大集电区掺杂浓度、减小工作电流、减小集电极反向偏压、选用具有高电子饱和速度的材料作为集电区材料均可以减小 τ_{sc} 。基区渡越时间 τ_b 也是一个重要的影响因素。减小基区宽度、采用高电子迁移率的基区材料均可减小 τ_b 。发射极充电延迟 τ_e 在小电流下对 f_T 的影响也很大, 因而小电流下可以通过减小 C_{je} 来减小 τ_e 。

最高振荡频率 f_{max} 决定了晶体管输出功率的有效频率范围。式 (2.5) 显示了在 HBT 微波放大器应用中减小基极串联电阻 r_b 和基极-集电极电容 C_{jc} 的重要性。提高基区掺杂浓度可以大大减小基区电阻, 从而提高 HBT 的开关速度和最高振荡频率 f_{max} 。而且基区高掺杂可以减弱基区宽度调制效应, 降低谐波失真。集电区渡越时间 τ_c 对 f_T 的影响相对较小, 其与 C_{jc} 有关。 C_{jc} 对 f_{max} 的影响却很大, 可以通过减小集电极电容来提高 f_{max} 。另外, 在功放电路的设计中, C_{jc} 相当于一个密勒电容, 对功率管的线性度有较大影响, 通常须设法将其减小。

在频率特性方面, 从结构上减少基区和集电区的厚度是提高 HBT 器件频率特性的有效方法, 但是由于击穿电压和工艺水平的限制, 不可能无限制地减少基区和集电区的厚度。在材料和结构选定后, 从工艺上可以采取以下措施减少寄生电容以提高频率特性:

(1) 采用自对准工艺。套刻实现的 HBT 工艺简单, 但器件的基区台面尺寸较大, 从而 BC 结电容 C_{BC} 大, f_{max} 不能做到很高。一个有效的办法是采用最小器件尺寸比套刻工艺小得多的自对准工艺, 使结电容和基区串联电阻大幅降低, 从而极大地提高器件的高频性能。自对准发射极-基极 HBT 是研究最多的器件结构, 实现发射极-基极自对准的方法有很多种, 包括侧墙分离发射极和基极金属、介质材料作为赝发射极、T 型发射极金属和晶向腐蚀等技术。其中晶向腐蚀技术由于不需要特殊的工艺步骤并且不引入离子损伤, 是一种非常有吸引力的自对准方法。

(2) 离子注入外基区下的集电区。

(3) 把 SiO_2 和多晶 GaAs 埋入外基区下的集电区^[67]。

(4) 采用空气桥连接。

(5) 用氮化硅平面化或聚酰亚胺平坦化过程来减少寄生电容 C_{BC} 。

(6) 采用集电区侧向腐蚀 (laterally etched undercut, LEU) 除去外集电区, 以减小 BC 结电容。外集电区电容不仅与 HBT 的最高振荡频率密切相关, 并且在电路中能形成密勒反馈效应, 导致电路带宽和增益的下降。

(7) 转置衬底技术, 即用腐蚀的方法将外延衬底移去, 将 HBT 转移到聚合物上。主要优点是减小了 C_{BC} , 提高了 f_{max} 。

(8) 采用背面沉金工艺。金的导热性好, 提高了器件的可靠性。发射极可以方

便地从背面引线，减小了发射极引线电感，布线困难也可减轻^[68]。

(9) 采用集电区向上 (C-up) 结构的 HBT。一般的 HBT 是发射区在上 (E-up)，由于基极电极下面的外集电区的存在，有一个大的 BC 结寄生电容，限制了 HBT 高频性能的提高。而 C-up 结构的 HBT 没有外集电区，寄生电容只有 E-up HBT 的 1/3，所以能显著提高器件的高频特性^[69-71]。

在功率特性方面，影响 HBT 功率管输出功率 P_{out} 的主要因素包括：(1) 击穿电压 BV_{CEO} ；(2) 膝点电压 V_{knee} ；(3) Kirk 电流密度 J_{kirk} ；(4) 发射极面积 A_E 。它们之间的关系如下：

$$P_{out} = \frac{(BV_{CEO} - V_{knee}) \times J_{kirk} \times A_E}{8} \quad (2.12)$$

击穿电压 BV_{CEO} 限制了器件的最大工作电压。击穿电压受 GaAs 的表面状况影响很大，如亚表面损伤层、自体氧化层的组份、厚度、杂质、沾污以及 Ga/As 化学计量比的偏离在表面形成的微结构点缺陷等都会影响肖特基势垒的性能。Kirk 效应为工作电流制定了上限，此外最大可允许的结温、热阻限制了器件的耗散功率。提高电流容量需增加发射极总周长，并防止大电流下的发射结注入效率下降、有效基区扩展效应、发射极电流集边效应等。

2.5.2 电流增益

一般来说，电流增益越大，电路中不必要的功耗就越小。随着发射极尺寸的减小，单位发射极面积对应的周长增加，会导致电流增益下降，因此电流增益是小尺寸 HBT 器件的关键问题之一。

虽然从下式

$$\beta = \frac{(D_n / D_p) N_E W_e \exp(\Delta E_v / kT)}{N_B W_b} \quad (2.13)$$

可知，HBT 主要利用价带不连续性 ΔE_v 来产生增益，但是基极电流的组成除了基区反向注入发射极电流 I_{Bp} 之外，基区复合电流也会对 HBT 的增益构成影响。HBT 的基区复合电流主要由四部分构成，如图 2.5 HBT 基区复合电流示意图所示，其中 1 为外基区复合电流 ($I_{B,surf}$)，2 为基区欧姆接触表面复合电流 ($I_{B,cont}$)，3 为基区体复合电流 ($I_{B,bulk}$)，4 为发射结空间电荷复合电流 ($I_{B,scr}$)。

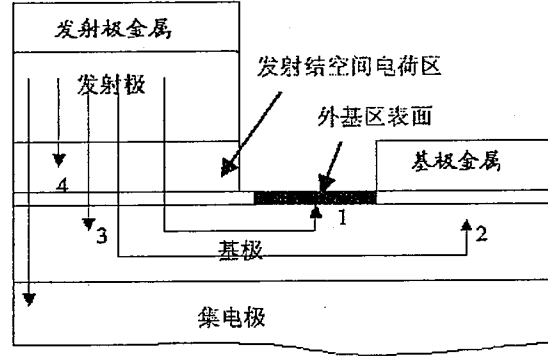


图 2.5 HBT 基区复合电流示意图

由此，HBT 的电流增益 β 可表示为：

$$\beta = \frac{I_C}{I_B} = \frac{I_C}{I_{Bp} + I_{B,surf} + I_{B,cont} + I_{B,bulk} + I_{B,scr}} \quad (2.14)$$

可见，基极电流的各电流分量越小，HBT 的电流增益就越高。通过改善表面状况，减小表面缺陷及杂质沾污，提高工艺水平，保证超净的工艺环境，选取合适的材料结构参数，可以有效减小基区复合电流并提高电流增益。例如，减小基区厚度可以降低基区体复合电流。

由于 GaAs 的表面复合速度很高 ($1 \times 10^6 \text{ cm/s}$)，通过在发射极周围形成 Ledge，使 Ledge 的尺寸大于电子在基区中的扩散长度，将 Ledge 耗尽，可很明显地减小外基区表面复合，降低 $I_{B,surf}$ 的值。Ledge 结构在第四章中还有介绍。

基区欧姆接触表面复合也属于表面复合。对于面积较小的器件，这种复合电流不能忽略，因为金属-半导体界面的复合速率 ($2 \times 10^7 \text{ cm/s}$) 比外基区表面复合速率还高，如果接触处与发射结的距离很短，这种复合电流有可能成为基区复合电流的主导部分。

增大电流增益 β 的一个自然的考虑是采用缓变发射结。但是，突变发射结也有其优点：电子从发射区越过 ΔE_c 时其能量会不断增加，一旦进入基区会变成热电子，产生速度过冲，在经过几次碰撞后会以准弹道的形式通过基区，比以扩散或漂移的形式通过基区的时间要短得多，使基区渡越时间减小， f_T 增大。

值得注意的是， β 并非越大越好。共基及共射运用时的 HBT 击穿电压 BV_{CBO} 与 BV_{CEO} 分别可表示为：

$$BV_{CBO} = E_{\max} \cdot W_C / 2 \quad (2.15)$$

$$BV_{CEO} = BV_{CBO} / (1 + \beta)^{1/m} \quad (2.16)$$

其中， $E_{\max}$ 为集电区耗尽层（厚度 W_C ）内的最大电场强度，其与掺杂浓度有关； m 是表征与 BV_{CBO} 有关的雪崩倍增系数，也是掺杂浓度的函数。从式 (2.16) 可看出，HBT 的输出功率与器件工作时可承受的最大电流和最大电压直接相关，作

功率应用时,器件的电流增益 β 不宜过高,以防止因 BV_{CEO} 的下降影响大功率应用。

2.5.3 热可靠性

HBT 也有自热效应,由于电流增益与 $\exp(\Delta E_v/kT)$ 成正比,随着器件温度升高,电流增益下降,导致 HBT 的输出电流降低,高频性能恶化,甚至造成热击穿。在微波应用中,发射极与基极的线条更细,发射极间距更小,热耦合更加显著,加之 HBT 的功率密度比较高,而 GaAs 衬底的导热性能较差 (GaAs 热导率 $0.46\text{W/cm} \cdot \text{K}$, 只有 Si 的 $1/3$ 左右),采用多指型结构时可能引起电流和温度分布的局域化,产生热失稳现象。因此,热可靠性是影响微波 HBT 应用的突出问题。

提高微波 HBT 的热稳定性常采用热分流技术 (发射极采用厚金空气桥作为 thermal-shunt)、衬底减薄、背孔与背面技术、倒扣技术、合理的发射极间距与尺寸设计等^[72]。采用不等间距和不等发射极条长设计或发射条的间断设计 (即在器件的中心区边缘发射条断开,并空出此区域,在此区域没有功耗) 可获得结温一致的晶体管。采用集电区向上的 HBT 结构可降低 C_{bc} , 提高频率特性,便于散热。有报导 4 指的 InGaP/GaAs 集电极向上的隧道集电极 HBT (C-up TC-HBT) 功率密度可达 $0.9\text{mW}/\mu\text{m}^2$, 32 指的 C-up TC-HBT 在 24.4dBm 下 PAE 达 52% ^[71]。

另外,采用发射极镇流电阻 R_E 可以抑制电流坍塌, R_E 分担了加在基极上的电压降,起到了负反馈的作用,从而提高电路的热稳定性。但由于额外功耗的存在,也会使功率增益、 1dB 压缩点功率 ($P_{1\text{dB}}$)、功率附加效率 (PAE) 恶化。为均衡镇流电阻对电路热稳定性和速度的影响,需要对电阻值进行优化。单指 HBT 所需的最小镇流电阻 $R_{E\text{-opt}}$ 为:

$$R_{E\text{-opt}} = R_{th} \cdot \Phi \cdot BV_{CEO} - 2 \left(\frac{\eta k T_A}{q} \cdot \frac{R_{th} \cdot \Phi \cdot BV_{CEO}}{I_{Kirk}} \right)^{1/2} \quad (2.17)$$

式中, R_{th} 为器件的热阻, Φ 为热电反馈系数, T_A 为环境温度, η 为电流理想因子, I_{Kirk} 为 Kirk 电流。在衬底厚度 $100\mu\text{m}$ 的 GaAs HBT 晶体管中, $\Phi=1.2\text{mV}/^\circ\text{C}$, $R_{th}=650^\circ\text{C}/\text{W}$, $\eta=1$ 。假定 $I_{Kirk}=20\text{mA}$, $BV_{CEO}=20\text{V}$, $T_A=300\text{K}$, 则可算得每个 HBT 所需的最小发射极镇流电阻为 7欧姆 。为了有效地镇流,可适当增大其阻值,比如设计每个 HBT 的 R_E 为 10欧姆 ^[73]。

2.5.4 开启电压和膝点电压

开启电压 V_{on} 和膝点电压 V_{knee} 较大是 HBT 的一大缺点。这将增加器件功耗,降低电路的集成度和功率附加效率 (PAE)。开启电压 V_{on} 是共发射极直流输出特性曲线中 $I_c=0$ 时 C-E 间的电压。Ebers-Moll 模型认为:

$$V_{on} = R_E I_B + \frac{kT}{q} \ln \frac{A_C}{A_E} + \frac{kT}{q} \ln \frac{J_{CS}}{\alpha_F J_{ES}} \quad (2.18)$$

其中 R_E 为发射极串联电阻, A_E 、 A_C 为发射极和集电极面积, J_{ES} 、 J_{CS} 为发射结

和集电结饱和电流, α_F 为正向晶体管共基极电流增益。影响开启电压大小的因素主要有发射极串联电阻 R_E 、反映器件集电结和发射结几何不对称性的面积比 A_C/A_E 、以及反映器件集电结和发射结电学性质不对称性的饱和电流比 J_{CS}/J_{ES} ^[74]。减小集电极面积 A_C 与发射极面积 A_E 的比值 A_C/A_E 可以降低开启电压, 当面积比值为 1 时, 开启电压降至最低。但是由 HBT 的器件结构决定, A_C 与 A_E 不可能做到完全相等, 所以面积不相等对开启电压的影响不可能被完全消除。

研究发现, V_{on} 主要是由 InGaP 发射区和 GaAs 基区突变异质结导带的势垒尖峰 ΔE_c 引起^[75]。 V_{on} 可表示为:

$$V_{on} = \frac{nkT}{q} \ln\left(\frac{J_c p w_B}{D_n n_i^2}\right) \quad (2.19)$$

其中, w_B 是基区宽度, p 为基区的自由载流子浓度, D_n 为少子扩散常数, n_i 为本征载流子浓度, n 为理想因子。对于能带平滑的 BE 异质结, $n=1.0$; 若有大的势垒, 则 I_c 含有热电子发射成分, $n=1.1 \sim 1.2$, 即势垒将增大开启电压。因此, 降低开启电压的重要方面是消除 BC 的导带不连续 ΔE_c 。单异质结 HBT(SHBT)和 DHBT 的开启电压可分别表示为:

$$V_{on} = \frac{kT}{q} \ln \frac{A_C}{A_E} + \frac{kT}{q} \ln \frac{1}{\gamma_{bc}} + I_B r_E + \frac{kT}{q} \ln \frac{D_n f}{W v_e} + \Delta E_c \quad (2.20)$$

$$V_{on} = \frac{kT}{q} \ln \frac{A_C}{A_E} + I_B r_E + \frac{kT}{q} \ln \frac{D_n f}{W v_e} + \Delta E_c \quad (2.21)$$

式中, A_C 和 A_E 分别是集电极与发射极的面积, ΔE_c 是发射极有效导带尖峰的高度。由上面的公式可知, 发射极有效导带尖峰的高度 ΔE_c 越小, 开启电压值越低。通过采用合适的发射极结构, 如缓变发射极结构、HEBT 结构和 δ 掺杂层结构等, 可以降低或完全消除发射极的导带尖峰。在 EB 间采用组分渐变层, 如 InGaP/GaAs HBT 在 InGaP 发射区和 GaAs 基区间采用渐变的 $Al_xGa_{1-x}As$, 理论上可获得连续导带, 消除势垒尖峰, 获得较低的偏置电压 ($\leq 20\text{mV}$) 和饱和电压 ($\leq 0.3\text{V}$), 但这一方法给材料生长带来困难^[76]。

另外, 不论是在 InGaP/InGaAsN/GaAs DHBT 的 BC 间插入 δ 掺杂的渐变 InGaAs 层^[77], 还是在 EB 间有 δ 掺杂层^[78, 79], 均可减小 ΔE_c 对开启电压的影响, 从而得到较低的开启电压和较高的电流增益。表 2.6 列出了无渐变基区与渐变基区 InGaP/GaAs HBT 的性能对比^[80]。

表 2.6 无渐变基区与渐变基区 InGaP/GaAs HBT 性能对比

HBT	电流增益	基区薄层电阻 (Ω/sq)	$f_T(\text{GHz})$
无渐变基区	68	294	18
渐变基区	77	251	22

降低开启电压的另一个方法是降低基区的禁带宽度,也可以使 V_{on} 减少。如果把基区换成禁带宽度 E_g 为 1.2eV 的 InGaAsN 材料, V_{on} 的值可以降低到 0.81V 。

膝点电压 V_{knee} 表示 I_c 趋于饱和时的电压,低的 V_{knee} 是获得低功耗和高功率附加效率的保证。 V_{knee} 的值主要由 V_{on} 及发射区和集电区电阻及电流密度所决定。减小集电极电阻可以减小 V_{knee} ,这可通过选择合适的集电极合金条件形成良好的欧姆接触实现。一般合金以后, I - V 曲线的上升沿会变陡, V_{knee} 也会随之减小。

降低体和表面陷阱密度或减少体和表面耗尽区的本征载流子浓度 n_i 可以使 V_{on} 减小。但是降低 GaAs 中的陷阱密度是很困难的,而在集电区用宽带半导体材料则很容易减少 n_i ,使 V_{on} 降低,但也会在 BC 结产生一个阻挡电子运动的势垒尖峰,使得 InGaP/GaAs DHBT 发射区的电阻增加, V_{knee} 加大。

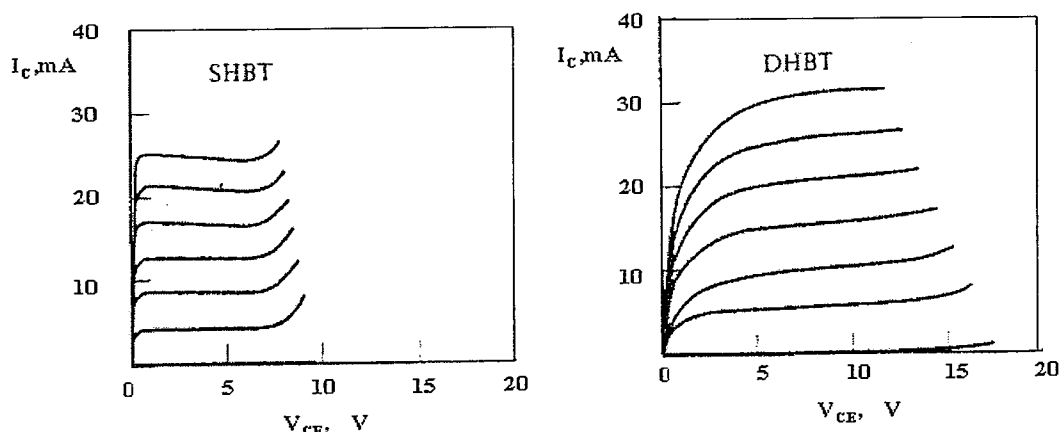


图 2.6 SHBT 和 DHBT 的 I - V 特性曲线

图 2.6 给出了单异质结 HBT (SHBT) 和双异质结 HBT (DHBT) 的 I - V 输出特性曲线。单异质结 HBT 的集电区材料和基区材料相同,集电结不存在导带尖峰,所以 I - V 输出特性良好。DHBT 比起 SHBT 可以提高器件的击穿电压,降低器件的开启电压和漏电流,有利于功率器件的制作。但在低电压应用场合,其膝点电压往往较差^[81]。DHBT 中 BC 结的导带势垒尖峰阻挡了载流子到达集电区,使得峰值 I_c 和增益下降, I - V 输出特性变差, f_T 也下降^[82]。 I - V 输出特性变差会减小 DHBT 的电压输出范围(饱和电压与反向击穿电压之间的范围),并降低最大输出功率。为改善 I - V 输出特性, DHBT 常采用复合集电结结构,即在集电结处加入 N^+ 层,以降低集电结的导带尖峰,并改善 DHBT 的 I - V 输出特性。但是采用复合集电结结构时, DHBT 的寄生电阻和电容增大,频率性能降低。

有没有什么两全之计能够结合 SHBT 和 DHBT 的优点于一体呢? 隧穿集电区 HBT (TC-HBT) 提供了一种解决方案,它是在 HBT 集电区引入隧道二极管。TC-HBT 是基于“质量过滤”的概念,通过减小集电区宽带材料的厚度,使电子能够隧穿通过

BC 结导带势垒，但同时又保持足够大以阻挡 BC 正偏时基区空穴向集电区的扩散。有报导在 TC-HBT 的 BC 间引入 10nm 厚的隧道层后， $V_{CE,sat}$ 减小为 30mV， V_{knee} 为 0.3V，与常规 InGaP/GaAs HBT 相比饱和电荷存储减小了五倍^[82]。TC-HBT 在集电区靠近 BC 结处外延一薄层 InGaP 势垒以抑制空穴进入集电区，如果此层 InGaP 势垒的厚度足以阻挡空穴注入 GaAs 收集区的话，在体耗尽区和 n 型 GaAs 表面载流子的复合将减小， V_{on} 会降低。同时，如果这层 InGaP 势垒的厚度可以使电子穿过或产生热发射，将使 V_{knee} 减小。有文献报导集电区向上的 TC-HBT 的 V_{offset} 几乎为零 ($<10\text{mV}$)，在集电极电流密度为 4kA/cm^2 时 V_{knee} 的值仅为 0.29V，比典型的 InGaP/GaAs HBT 的值低很多。它的缺点是电流增益仅为常规 HBT 的 1/5，但对于微波功率应用来说，只要电流增益大于 40 就足够了^[83]。

2.6 小结

本章对各种材料体系和各类型的微波器件作了概述。目前，几个 GHz 以上的微波单片集成电路以 GaAs 为主；InP 器件在低功耗、低电压应用方面有优势；SiGe 技术与硅超大规模集成电路制造工艺兼容，成本上具有极大的优势；SiC、GaN 是高温、高频率、高功率应用场合的理想材料。GaAs 技术只有发挥其性能价格比的优势，才能在和其它技术的竞争中生存。就器件种类来说，MESFET、MOSFET 工艺成熟，成本较低；HEMT 是目前毫米波高端应用的支柱产品；HBT 则在高速、大动态范围、低谐波失真、低相位噪声并重的电路应用中占据独特而重要的地位。

简要介绍了用 GSMBE 生长 InGaP/GaAs HBT 外延结构的技术。回顾了 HBT 的研究历史和应用状况。通过对各种材料体系的 HBT 的性能和特点进行比较分析，引出 InGaP/GaAs HBT 的优势。综述了 InGaP/GaAs HBT 的研究概况。详细叙述了 HBT 的基本原理和特点，分析总结了其主要特性包括频率和功率、电流增益、热可靠性、开启电压和膝点电压等的各种影响因素和改善这些特性的研究成果，为后续章节 HBT 的具体设计和制备提供了理论基础。

第三章 InGaP/GaAs HBT 仿真与设计

本章进行了 HBT 器件的仿真与设计。对 MEDICI 辅助设计 HBT 外延结构的基本方法和主要特点进行了归纳概括,介绍了 MEDICI 使用中的技巧和适用范围。实际制备并测试了不同结构的大尺寸 HBT 器件,测试结果表明仿真结果具有较高的可信度。重点对 HBT 版图设计中需要注意的几个问题进行了分析,对包括 MIM 电容、螺旋电感、NiCr 电阻、变容二极管等 GaAs 上无源器件的设计进行了简要综述,最后设计了一套包括各种 HBT 和无源器件的版图。

3.1 MEDICI 模拟外延结构设计

从上一章的介绍可以看到, HBT 有着复杂的外延结构,需要在各种矛盾的因素间获得平衡和折衷。用器件仿真软件来帮助进行材料结构的模拟可以减少实验次数,降低器件研制成本,缩短研制周期,还可获得器件内电场分布和载流子分布等无法测量的参数,帮助了解器件工作的物理过程。

3.1.1 MEDICI 仿真方法及注意事项

MEDICI 是一种可用于化合物半导体器件特性的仿真软件,通过定义器件结构、创建网格、解泊松方程、电流连续性方程和热平衡方程等,研究器件的直流特性、交流特性和瞬态特性。

仿真的步骤是创建并优化网格,定义电极,根据器件类型选择合适的模型。网格创建是仿真的关键,需要在准确性和速度之间取得均衡,造成不收敛的 70% 以上的可能是网格划分不合理。一般而言,关键部位或者变化较大的部位如边界、界面处的网格划分要密集,而重要性不大或均匀性较好的部分网格可划分得适当稀疏些。电极里的网格则可以去掉,网格的纵横比可以改变。接下来要确定尽量准确的材料参数和适合的模型,包括载流子复合/产生、载流子迁移率和载流子分布。该软件默认的材料为 Si 材料参数,用于 InGaP/GaAs 材料体系仿真时要特别注意仿真所用的材料参数通常与实际情况不甚吻合,如果想获取准确的仿真结果,必须对参数按实际情况加以修改。本文在模拟中采用了 SRH 复合模型、Auger 复合模型、平行电场迁移率模型,并考虑了禁带宽度变窄效应、迁移率受杂质浓度影响等效应。

以表 3.1 所示结构为例在 MEDICI 中做仿真。MEDICI 中默认发射区顶部和集电区底部即为欧姆接触,基极电极在侧面,实际的 HBT 是把集电极欧姆接触做在亚集电区上的。为简单起见,仿真时略去了盖帽层(即 7、8、9 层)。

表 3.1 仿真的 InGaP/GaAs HBT 外延结构(一)

层	组分(x)	厚度(nm)	掺杂浓度	掺杂剂
---	-------	--------	------	-----

9	In _{0.6} Ga _{0.4} As	50	>1E19	Si
8	In _x Ga _{1-x} As-GaAs (x=0.6-0)	50	>1E19	Si
7	GaAs	100	5E18	Si
6	In _{0.5} Ga _{0.5} P	50	3E17	Si
5	GaAs	5	undoped	
4	GaAs	45	4E19	Be
3	GaAs	2	undoped	
2	GaAs	350	3E16	Si
1	GaAs	500	5E18	Si
S. 1. GaAs 衬底				

仿真得到的上述材料结构的电流增益与 I_c 关系、Gummel 图和 f_T 如图 3.1~3.3 所示。

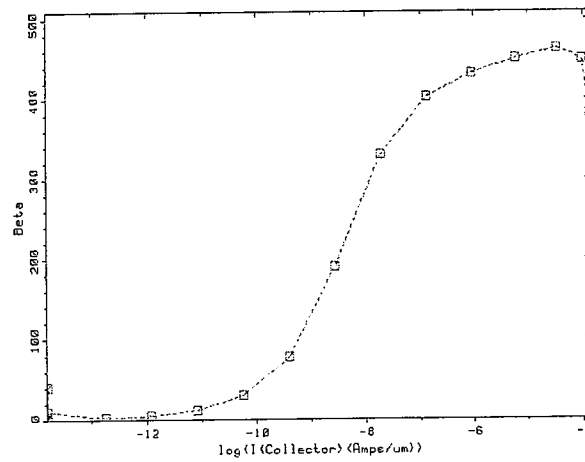


图 3.1 模拟得到的 InGaP/GaAs HBT 直流增益 β 与 I_c 的关系

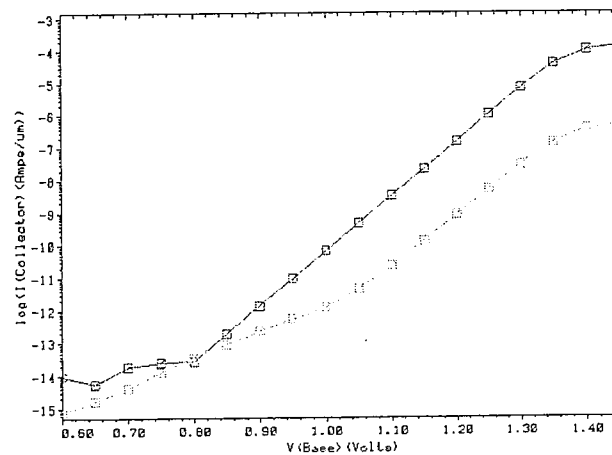
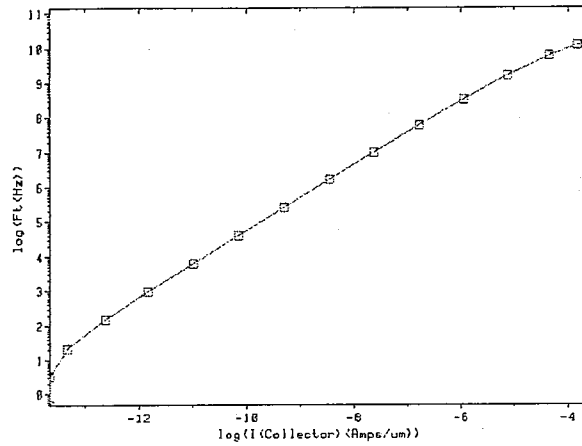


图 3.2 模拟得到的 InGaP/GaAs HBT 的 Gummel 图

图 3.3 模拟得到的 InGaP/GaAs HBT 的 f_T 与 I_c 的关系

3.1.2 阻挡层厚度对 β 的影响

GSMBE 生长的 InGaP/GaAs HBT 外延材料以 Be 作为基区 p 型掺杂剂,能达到的最高掺杂浓度为 $5 \times 10^{19} \text{cm}^{-3}$ 。由于 Be 的热扩散系数较高,常导致异质结与 pn 结的偏位,引起导带势垒的增加,使得发射区渡越时间 τ_e 增大,从而导致 f_T 降低。为了抑制 Be 的扩散,常在基区两边生长薄的不掺杂阻挡层,并适当降低材料生长时的衬底温度。阻挡层厚度不够时起不到阻挡的作用,过厚的阻挡层则会影响异质结能带偏移,还会恶化基区接触,所以要仔细选择阻挡层厚度。为了考察阻挡层厚度对器件增益的影响,我们进行了一些仿真。

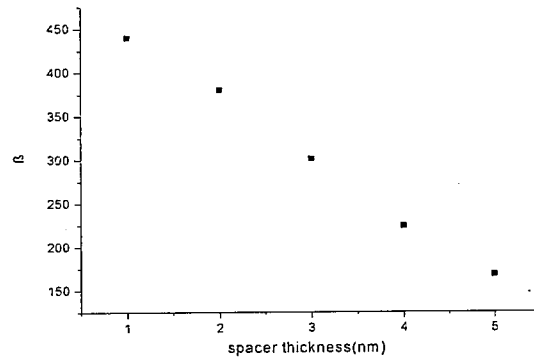
表 3.2 仿真的 InGaP/GaAs HBT 外延结构 (二)

层	组分(x)	厚度(nm)	掺杂浓度	掺杂剂
9	$\text{In}_{0.6}\text{Ga}_{0.4}\text{As}$	50	$>1\text{E}19$	Si
8	$\text{In}_x\text{Ga}_{1-x}\text{As-GaAs}$ ($x=0.6-0$)	50	$>1\text{E}19$	Si
7	GaAs	250	$5\text{E}18$	Si
6	$\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$	50	$3\text{E}17$	Si
5	GaAs	3	undoped	
4	GaAs	80	$4.5\text{E}19$	Be
3	GaAs	2	undoped	
2	GaAs	1000	$1\text{E}16$	Si
1	GaAs	500	$5\text{E}18$	Si

表 3.2 为模拟的基本结构,改变第 5 层发射结处非故意掺杂阻挡层厚度 T (基本结构中取 $T=3\text{nm}$) 分别为 $T=1、2、3、4、5\text{nm}$,仿真得到的不同非故意掺杂阻挡层厚度时的 β 值如表 3.3 和图 3.4 所示:

表 3.3 模拟得到的非故意掺杂阻挡层厚度对 β 的影响

阻挡层厚度 (nm)	1	2	3	4	5
β	440	380	301	224	168

图 3.4 模拟得到的非故意掺杂阻挡层厚度对 β 的影响

可见非故意掺杂阻挡层厚度每增加 1nm, 电流增益就下降 14~27%。虽然从仿真结果看, 非故意掺杂阻挡层厚度越薄, 器件的直流增益越大, 但考虑到阻挡层太薄时不足以抑制 Be 的扩散, 实验中取阻挡层厚度 2~3nm 为宜。

3.1.3 基区厚度对 β 的影响

基区的设计对 HBT 的 f_T 和 f_{max} 都有很大影响。从减小本征基区电阻和基极接触电阻两方面来考虑, 基区的掺杂浓度应尽量大, 实际的掺杂浓度受 GSMBE 生长技术所能达到的最大掺杂浓度限制。降低基区电阻要求基区厚度尽量厚, 但如此一来, 将增大基区渡越时间 τ_b , 因此基区厚度的设计需要兼顾较低的基区电阻和较小的基区渡越时间。为此, 对除基区厚度不一样外其它各层结构均相同的一组材料进行了模拟仿真, 得到它们的最大电流增益随基区厚度的变化如表 3.4 和图 3.5 所示。

表 3.4 模拟得到的不同基区厚度对 β 的影响

基区厚度 (nm)	30	40	50	60	70	80	90	100
β_{max}	420	360	320	280	250	220	198	178

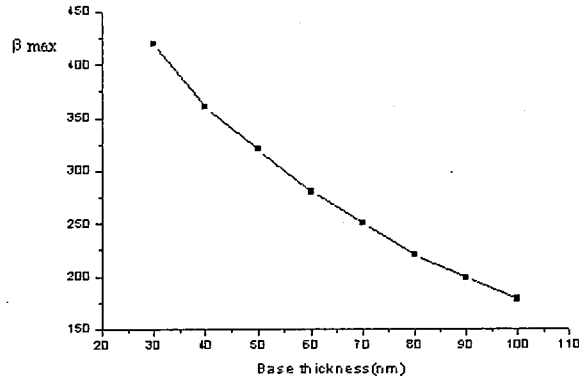


图 3.5 模拟得到的不同基区厚度对 β 的影响

可见随着基区厚度的增大, 电流增益急剧下降。基区厚 80nm 器件的 β_{max} 降为基区厚 30nm 的 β_{max} 值的一半。因此, 为了获得较大的电流增益, 基区厚度不能太厚, 在实际应用中取 30~60nm 为宜。

3.1.4 不同结构参数 HBT 的 β 和 f_T 模拟结果

影响 HBT 器件性能的因素众多, 同样的性能也可能由不同的结构获得, 表 3.5 列出了对几种不同外延结构参数 InGaP/GaAs HBT 电流增益的模拟结果, 这些结构参数基本上都是有实际参考意义的。这些结构参数的范围为: 发射区厚度 30~80nm, 掺杂浓度 $3E17 \sim 5E17 cm^{-3}$; 基区厚度 30~80nm, 掺杂浓度 $3E19 \sim 1E20 cm^{-3}$; 集电区厚度 200~1000nm, 掺杂浓度 $1E16 \sim 3E16 cm^{-3}$; 亚集电区厚度 500~800nm, 掺杂浓度 $3E18 \sim 5E18 cm^{-3}$ 。

从表 3.5 中 1 与 1* 的模拟结果来看, 完全没有阻挡层的 InGaP/GaAs HBT 的直流增益和频率均比有阻挡层的大得多。从 4 与 4*、10 与 10* 的模拟结果也可看出, 具有较薄阻挡层的 4* 和 10* 结构比相应的具有较厚阻挡层的 4 和 10 分别具有更高的增益。因此, 在后面的仿真中, 本文将基区两边阻挡层厚度分别统一取为 5nm 和 2nm, 以便于比较各种结构 HBT 的仿真结果。结构 15 虽然具有最高的增益和频率, 主要原因是基区很薄且高掺杂, 但目前对 GSMBE 来说, 基区 $1E20 cm^{-3}$ 的掺杂浓度是难以实现的。在其余的结构中, 除 7 和 12 外, 就频率特性而言, 都能满足 X 波段的器件应用, 其中 1、11、13、14 具有较高的直流增益和特征频率。

表 3.5 几种不同结构参数 HBT 的 β 和 f_T 模拟结果

	E (nm)		Spacer	B	Spacer	C	Sub-C	β max	f_T (GHz)
	InGaP		GaAs	GaAs	GaAs	GaAs	GaAs		
1	80		5	60	2	700	500	305	9.5
	3e17			3e19		3e16	5e18		
1*	80		0	60	0	700	500	610	14
	3e17			3e19		3e16	5e18		
2	60		5	80	2	700	600	215	8.3
	4e17			4e19		1e16	5e18		
3	100		5	100	2	500	700	180	8.1
	3e17			4e19		1e16	3e18		
4	50		5	90	2	1000	500	191	7.5
	3e17			4e19		1e16	5e18		
4*	50		4	80	3	1000	500	250	7.5
	3e17			4.5e19		1e16	5e18		
5	50		5	80	2	1000	500	208	7.5
	3e17			4.5e19		1e16	5e18		
6	70		5	70	2	500	500	260	8
	5e17			5e19		3e18	6e18		
7	80		5	60	2	700	500	280	5.5
	3e17			4e19		3e16	5e18		
8	50		5	60	2	500	500	280	9
	3e17			4e19		3e16	5e18		
9	50		5	60	2	700	500	295	8.3
	3e17			4e19		3e18	5e18		
10	50		5	80	2	1000	500	205	7.3
	3e17			4.5e19		1e16	5e18		
10*	50		3	80	2	1000	500	301	7.5
	3e17			4.5e19		1e16	5e18		
11	30		5	50	2	400	700	320	9.5
	3e17			4e19		1e16	5e18		
12	40		5	60	2	700	70	60	2
	5e16			4e19		2e16	1e19		
13	50		5	45	2	350	500	340	10.1
	3e17			4e19		3e16	5e18		
14	50		5	45	2	350	500	341	10
	3e17			4e19		2e16	5e18		
15	50	100	5	30	2	200	800	540	30
	8e18	5e17		1e20		2e16	8e18		

3.1.5 不同结构参数的大尺寸 HBT 特性

为了验证 MEDICI 模拟的准确性, 本文用一套大尺寸 HBT 器件版图对以下三种材料结构进行了流片实验。所用的材料结构和工艺流程见表 3.6 和 3.7。

表 3.6 器件实验用 InGaP/GaAs HBT 材料结构 (一)

外延层	组分	厚度(nm)	掺杂浓度 (cm^{-3})	掺杂剂
9	$\text{In}_x\text{Ga}_{1-x}\text{As}$ ($x=0.6$)	50	$>1\text{E}19$	Si
8	$\text{In}_x\text{Ga}_{1-x}\text{As-GaAs}$ ($x=0.6-0$)	50	$>1\text{E}19$	Si
7	GaAs	100	$5\text{E}18$	Si
6	$\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$	50	$3\text{E}17$	Si
5	GaAs	5	undoped	
4	GaAs	45	$4\text{E}19$	Be
3	GaAs	2	undoped	
2	GaAs	350	$3\text{E}16$	Si
1	GaAs	500	$5\text{E}18$	Si
S.I. GaAs Substrate				

表 3.7 InGaP/GaAs HBT 器件工艺流程

溅射发射极电极 (1#版)		
序号	工艺步骤	工艺要求
1	清洗	CCl_4 、丙酮、乙醇各超声三次, 每次 5 分钟, 去离子水冲洗, N_2 吹干
2	去氧化层	$\text{HCl}:\text{H}_2\text{O}=1:10$, 时间: 20 秒
3	匀胶	AZ6809, 4500rpm, 30 秒
4	前烘	烘箱: 80°C , 时间: 30 分
5	曝光	时间: 12 秒
6	浸泡氯苯	时间: 5 分
7	显影	MF 320, 时间: 8 秒
8	等离子体打底膜	抽真空 5 分, 打底膜 10s
9	表面处理	$\text{HCl}:\text{H}_2\text{O}=1:10$, 时间: 20 秒
10	溅射	$\text{Ti}/\text{Au}=100/1000 \text{ \AA}$
11	剥离	用丙酮浸泡, 超声, 剥离干净后乙醇 $\rightarrow$ 去离子水清洗, N_2 吹干
发射极台面腐蚀 (发射极金属作掩膜)		
12	腐蚀盖帽层 InGaAs/GaAs	柠檬酸溶液: $\text{H}_2\text{O}_2=5:1$, 时间: 80-90 秒, 水浴: 30°C
13	腐蚀发射区 InGaP	$\text{HCl}:\text{H}_3\text{PO}_4=1:1$, 时间: 1 分钟, 水浴: 50°C
14	测量	晶体管参数特性测试仪测量 BE 结 I-V 特性

溅射基极电极 (2#版)		
15	匀胶	AZ6809, 4500rpm, 30 秒
16	前烘 I	烘箱: 80℃, 时间: 30 分
17	曝光	时间: 12 秒
18	浸泡氯苯	时间: 5 分
19	显影	MF 320, 时间: 8 秒
20	等离子体打底膜	抽真空 5 分, 打底膜 10s
21	表面处理	HCl: H ₂ O = 1 : 10, 时间: 20 秒
22	溅射	Ti//Au=100/1000 Å
23	剥离	用丙酮浸泡, 超声, 剥离干净后乙醇→去离子水清洗, N ₂ 吹干
基极台面腐蚀 (3#版)		
24	匀胶	AZ6809, 4500rpm, 30 秒
25	前烘 I	烘箱: 80℃, 时间: 30 分
26	曝光 (基极)	时间: 12 秒
27	显影	MF 320, 时间: 8 秒
28	坚膜	烘箱: 120℃, 时间: 20 分钟
29	等离子体打底膜	抽真空 5 分, 打底膜 10s
30	腐蚀到集电区	柠檬酸溶液: H ₂ O ₂ =5:1, 时间: 2 分钟, 水浴: 30℃ 用探针测击穿电压和台阶仪测腐蚀深度监控是否腐蚀到位
31	去胶	丙酮充分浸泡, 乙醇→去离子水浸洗, N ₂ 吹干
蒸发集电极电极 (4#版)		
32	匀胶	AZ6809, 4500rpm, 30 秒
33	前烘	烘箱: 80℃, 时间: 30 分
34	曝光	时间: 12 秒
35	浸泡氯苯	时间: 5 分
36	显影	MF 320, 时间: 8 秒
37	等离子体打底膜	抽真空 5 分, 打底膜 10s
38	表面处理	HCl : H ₂ O = 1 : 10, 时间: 20 秒
39	真空蒸发	AuGeNi =2200 Å
40	剥离	用丙酮浸泡, 剥离干净后乙醇→去离子水清洗, N ₂ 吹干
41	合金	RTA: 380℃, 60 秒
湿法腐蚀隔离 (5#版)		
42	匀胶	AZ6809, 4500rpm, 30 秒
43	前烘	烘箱: 80℃, 时间: 30 分
44	曝光	时间: 12 秒
45	显影	MF 320, 时间: 8 秒
46	坚膜	烘箱: 120℃, 时间: 20 分钟

47	等离子体打底层	抽真空 5 分, 打底层 10s
48	隔离区腐蚀	柠檬酸溶液: $H_2O_2=5:1$, 腐蚀时间: 2 分 30 秒, 水浴: $25^{\circ}C$
49	去胶	丙酮充分浸泡, 乙醇 $\rightarrow$ 去离子水清洗, N_2 吹干

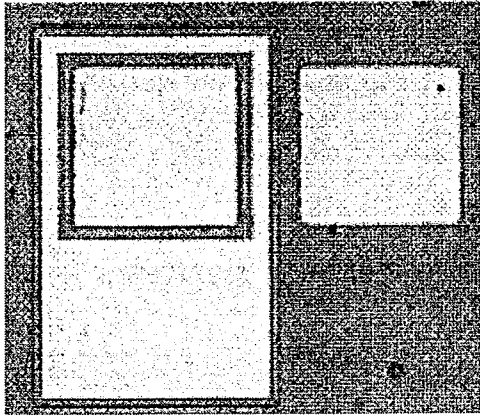


图 3.6 大尺寸 HBT (一) (发射极面积 $100 \times 100 \mu m^2$) 显微照片

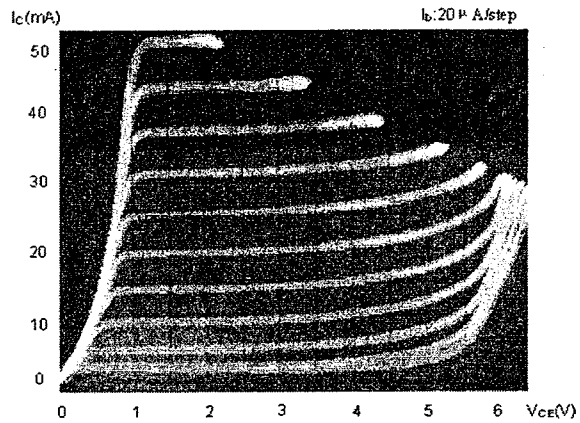


图 3.7 大尺寸 HBT (一) 输出特性曲线

从测得的 I-V 特性曲线 (图 3.7) 上看, 该器件的开启电压为 0.2V, 膝点电压约为 1V, 直流增益 β 约为 170~250, 击穿电压约 7V, 具有较好的直流特性。

第二组器件的外延材料结构和相应的流片结果如下:

表 3.8 器件实验用 InGaP/GaAs HBT 材料结构 (二)

外延层	组分	厚度(nm)	掺杂浓度 (cm^{-3})	掺杂剂
9	$In_xGa_{1-x}As$ ($x = 0.6$)	50	$>1E19$	Si
8	$In_xGa_{1-x}As-GaAs$ ($x=0.6-0$)	50	$>1E19$	Si
7	GaAs	250	$5E18$	Si
6	$In_{0.5}Ga_{0.5}P$	50	$3E17$	Si
5	GaAs	3	undoped	
4	GaAs	80	$4.5E19$	Be
3	GaAs	2	undoped	
2	GaAs	1000	$1E16$	Si
1	GaAs	500	$5E18$	Si
S.I. GaAs Substrate				

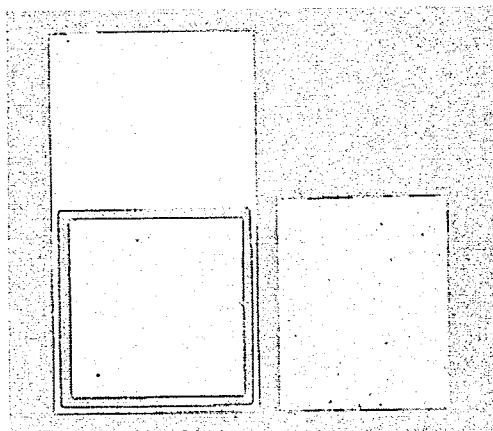


图 3.8 大尺寸 HBT (二) 显微照片

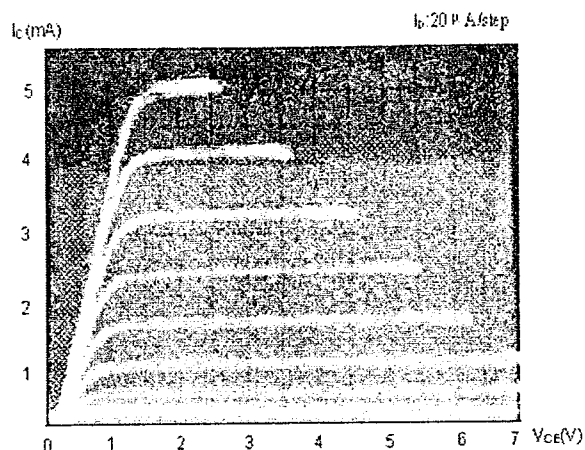


图 3.9 大尺寸 HBT (二) 输出特性曲线

从测得的 I-V 特性曲线 (图 3.9) 上看, 该器件开启电压 $V_{on}=0.3V$, 膝点电压 V_{knee} 约为 $1.5V$, 电流增益 $\beta=20 \sim 50$, 击穿电压大于 $8V$, 也具有较好的直流特性。

第三组材料结构和器件性能测试结果分别见表 3.9 和图 3.10。从测得的 I-V 特性曲线上看, 该 HBT 器件开启电压 $V_{on}=0.5V$, 膝点电压 $V_{on}=2.5V$, 电流增益约 $\beta=16 \sim 24$, 击穿电压大于 $9V$, 直流特性也比较好的。

表 3.9 器件实验用 InGaP/GaAs HBT 材料结构 (三)

外延层	组分	厚度 (nm)	掺杂浓度 (cm ⁻³)	掺杂剂
9	In _x Ga _{1-x} As (x=0.6)	50	>1E19	Si
8	In _x Ga _{1-x} As- GaAs (x=0.6-0)	50	>1E19	Si
7	GaAs	250	5E18	Si
6	In _{0.5} Ga _{0.5} P	50	3E17	Si
5	GaAs	5	undoped	
4	GaAs	90	4E19	Be
3	GaAs	5	undoped	
2	GaAs	1000	1E16	Si
1	GaAs	500	5E18	Si
S.I. GaAs Substrate				

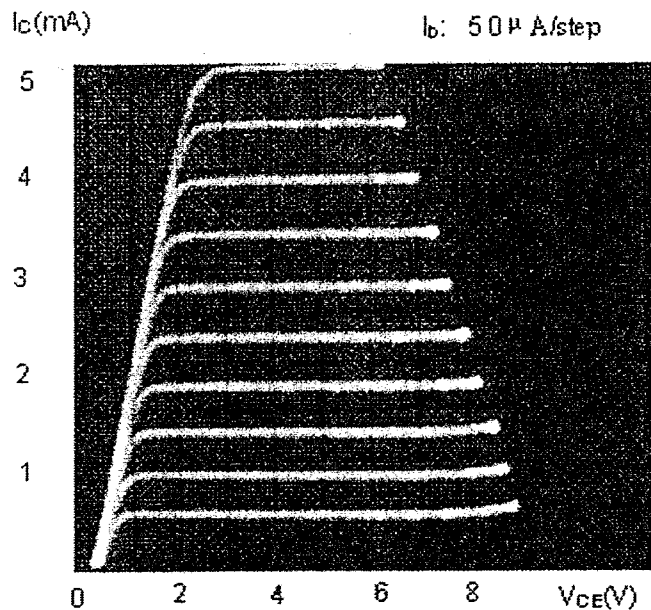


图 3.10 大尺寸 HBT (三) 的 I-V 特性曲线

对以上三种大尺寸 HBT 器件直流增益的模拟结果和实测结果归纳在表 3.10 中。在实际测量时, 为了避免器件损伤, 电流不能加得太大。如果提高注入电流, 实测的 β 值还可以进一步提高。从表 3.10 不同结构 HBT 的 MEDICI 仿真结果与实测结果比较可以看出, MEDICI 仿真对器件直流增益 β 的模拟还是相当准确的。由于材料结构 (二) 和 (三) 具有比 (一) 更厚的集电区, 掺杂更轻, 因此它们的击穿电压更大, 也与模拟的预期结果相符。

表 3.10 三种大尺寸 HBT 直流增益的模拟结果和实测结果比较

	模拟值		实测值			
	$\beta_{\max}$	f_T (GHz)	β	V_{on} (V)	V_{knee} (V)	击穿电压 (V)
结构 (一)	340	10.1	170~250	0.2	1	7
结构 (二)	205	7.3	20, 36, 50	0.3	1.5	>8
结构 (三)	191	7.5	16~24	0.5	2.5	>9

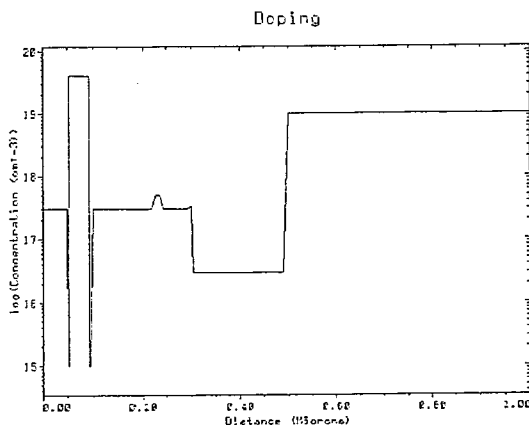
3.1.6 HBT 材料结构设计

有文献报道, 采用 InGaP 加 GaAs 的复合集电区, 可以在降低集电区厚度的同时保持足够的击穿电压^[84]。同时, HBT 器件制备的关键之一是准确控制腐蚀终点。通常发射区 InGaP 和基区 GaAs 采用柠檬酸系腐蚀液时腐蚀选择性较好, 腐蚀深度较易控制, 可以适当延长腐蚀时间以确保腐蚀到位。但是由于湿法腐蚀一般为各向同性, 掩蔽层下面存在横向钻蚀现象, 所以为了避免过度侧向腐蚀, 腐蚀时间也不

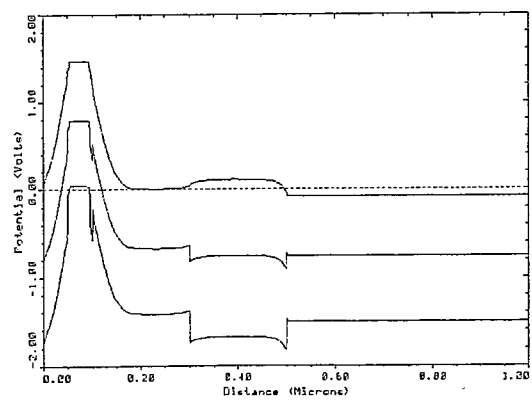
宜过长。而基区、集电区和亚集电区都是 GaAs 材料，只是掺杂类型不同，无法做到腐蚀自停止。理想的集电区电极应做在掺杂浓度较高的亚集电区外延层中，这样才能保证较好的欧姆接触。腐蚀不到位会造成集电区电极做到基区或集电区上，而腐蚀过多以至剩余的亚集电区厚度太薄，在后续的金属化过程中会有可能与衬底连通，造成器件失效。因此，在材料生长时可以考虑在 GaAs 集电区和 GaAs 亚集电区之间加入腐蚀停止层，有利于腐蚀的控制^[85]。考虑到上述有利于器件性能和制作工艺的因素，本文设计了如表 3.11 所示的具有复合集电区和腐蚀停止层的 InGaP/GaAs HBT 外延材料结构，并对其特性进行了模拟仿真。仿真得到的 InGaP/GaAs 材料结构的掺杂浓度分布和能带图分别如图 3.11。

表 3.11 设计的 InGaP/GaAs HBT 外延材料结构

	材料及组分	厚度(nm)	掺杂 (cm^{-3})
Cap	$\text{In}_{0.6}\text{Ga}_{0.4}\text{As}$	50	$>1\text{E}19$: Si
	$\text{In}_{0.6}\text{Ga}_{0.4}\text{As-GaAs}$	50	$>1\text{E}19$: Si
	GaAs	250	$5\text{E}18$: Si
E	$\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$	50	$3\text{E}17$: Si
	GaAs	3	undoped
B	GaAs	40	$4\text{E}19$: Be
	GaAs	2	undoped
C	InGaP	5	$3\text{E}16$
	GaAs	120	$3\text{E}17$: Si
	GaAs	20	$5\text{E}17$: Si
	GaAs	60	$3\text{E}17$: Si
	InGaP	200	$3\text{E}16$
Sub C	GaAs	500	$5\text{E}18$: Si
GaAs (100) Si 衬底			



(a)



(b)

图 3.11 设计的 InGaP/GaAs HBT 掺杂浓度分布 (a) 和能带图 (b)

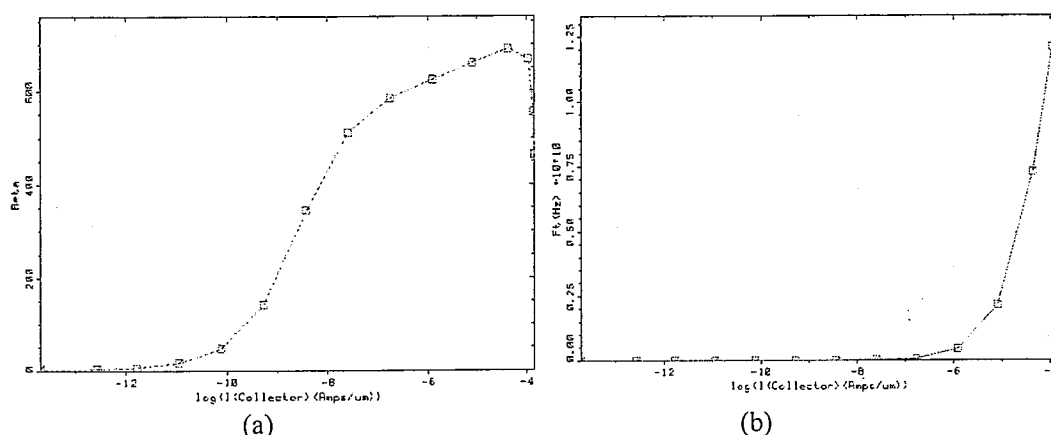


图 3.12 仿真得到的 InGaP/GaAs HBT 的电流增益 (a) 和 f_T (b)

该 HBT 结构基区采用 Be 掺杂 $4 \times 10^{19} \text{cm}^{-3}$ 的高掺杂外延层，以降低基区电阻，提高器件频率特性。在基区上下分别加入 3nm 和 2nm 的未掺杂 GaAs 层，以阻止基区掺杂 Be 的扩散。发射极盖帽层采用由 $5 \times 10^{18} \text{cm}^{-3}$ 的 GaAs 外延层过渡到高掺杂的 InGaAs 外延层，它们的作用是使发射极金属与外延层获得良好的欧姆接触，同时缓解盖帽层与发射区之间由于晶格不匹配带来的应力。亚集电区采用 $5 \times 10^{18} \text{cm}^{-3}$ 的 GaAs 外延层，掺杂浓度高于集电区，用于引出集电区的欧姆接触，降低因此而产生的串联电阻，以提高器件性能。集电区和亚集电区之间插入 200nm 的 InGaP，一方面与 GaAs 构成复合集电区，以保持击穿电压，同时降低集电区厚度；一方面作为腐蚀停止层，增加工艺的可控性。由 InGaP 该器件结构的模拟结果为 $\beta_{\text{max}}=700$ ， $f_T=12\text{GHz}$ 。

在上述结构 HBT 集电区掺杂浓度为 $3 \times 10^{17} \text{cm}^{-3}$ 的 GaAs 中，还夹了一薄层 20nm 厚的掺杂浓度为 $5 \times 10^{17} \text{cm}^{-3}$ 的 GaAs，这是为了提高器件的线性度。因为有研究表明，为获得良好线性的 InGaP/GaAs HBT 功率放大器，在集电区引入一个薄的高掺杂层，可在 1.8GHz 输入功率-10dBm 下 IM3 减小 9dBc，IIP3 增大 5dB^[86]。为了研究薄的集电区高掺杂层对器件特性的影响，我们还仿真了去掉表 3.11 集电区中高掺杂层的结构，模拟结果得到 $\beta_{\text{max}}=700$ ， $f_T=12\text{GHz}$ ，说明集电区高掺杂层的存在对器件的直流和频率特性基本上没有影响。另外，我们对改变腐蚀停止层的厚度为 40nm、60nm、80nm，同时相应减小亚集电区的厚度的结构也进行了模拟，所得到的器件特性如 β 和 f_T 亦无明显差别，说明这些参数对器件性能的影响不大。

3.2 HBT 版图设计

虽然纵向的外延材料结构对 HBT 器件性能起着决定性的影响，但要充分发挥器件潜能，合理的版图设计也至关重要。HBT 微波功率器件的版图设计最主要的是考虑发射指和基极指的尺寸和空间距离。

发射极条宽 (W_E) 是 HBT 版图设计中最关键的参数, 其对 HBT 基区电阻、发射区-集电区电容、工作频率和功率增益都有很大影响^[87], 对 $f_{\max}$ 的影响也远大于对 f_T 的影响。发射区宽度应该减小到从发射极条边到中央的电压降低于 kT/q 。国外 InGaP/GaAs HBT 功率管普遍采用 $2\mu\text{m}$ 的发射极条宽来满足 X 波段的频率要求。鉴于本实验室的光刻极限和工艺稳定性, 这里的发射极宽选择为 $2\mu\text{m}$ 、 $2.5\mu\text{m}$ 和 $3\mu\text{m}$ 三种尺寸。

发射极指长与器件功率密度和效率均有关系, 过长的发射极指长将因信号相位延迟效应而使器件功率密度和效率下降, 并使发射极金属电阻和沿发射极指结温分布不均匀。设计发射极指长时, 应考虑发射区接触金属有限的传导率引起的发射指纵向的电势差。对于给定的发射极电流密度 J_E 和发射极金属方块电阻 $R_\square$, 纵向的电势差可由下式估算:

$$\Delta \approx \frac{1}{3} J_E L_E^2 R_\square \quad (3.1)$$

为此, 发射极长度 L_E 设计为不大于 $30\mu\text{m}$, 指的长宽比一般不大于 20: 1。本文设计的 HBT 发射指长宽比为 10: 1。

发射极总周长与发射极面积之比 δ 是 HBT 版图设计的一个重要参数, δ 表示为:

$$\delta = L_E / A_E \quad (3.2)$$

电流增益与发射极维度的关系为:

$$\frac{1}{\beta} = \frac{I_B}{I_C} = \frac{J_{\text{bulk}}}{J_C} + \frac{J_{\text{SCR}}}{J_C} + \frac{K_{\text{SUR}}}{J_C} \cdot \delta = \frac{1}{\beta_0} + \frac{K_{\text{SUR}}}{J_C} \cdot \delta \quad (3.3)$$

其中 J_{bulk} (A/cm^2) 是体复合电流密度, J_{SCR} (A/cm^2) 是空间电荷区复合电流密度, K_{SUR} (A/cm^1) 是表面复合电流乘发射极周长。发射极总周长长则输出功率大。 δ 越大, $\tau = R_e C_e$ 越小, f_T 增大。增加发射极宽长比可减小电流集边效应对器件性能的影响, 提高发射极电流密度。

至于基区宽度, 有研究表明, 在 $1.2 \sim 2\mu\text{m}$ 的范围内, 不同基区宽度对 HBT 的直流增益 β 、共射 I-V 特性和 f_T 无显著影响, 但 $1.2\mu\text{m}$ 基区宽度的 HBT 具有最低的 $f_{\max}$, 这是因为基区宽度对基区电流的限制, $f_{\max}$ 由 R_B 而不是 C_{BC} 主导^[84]。

自对准台面型 HBT 被用来减小基区附加电阻。通过增大指间距, 基区附加电阻会减小, 但代价是 BC 结电容 C_{BC} 增大, 将降低器件的高频特性。指间距也不宜小于 2 倍基区转换长度 l_t , 指间距小于 $2l_t$ 将使器件性能恶化。 l_t 的定义为:

$$l_t = \sqrt{\frac{\rho_c}{\rho_{sh}}} \quad (3.4)$$

其中, ρ_c 是基极接触电阻, ρ_{sh} 是基区方块电阻。转换长度是基区电流密度下降

到基区金属边上值的 $1/e$ 的距离。

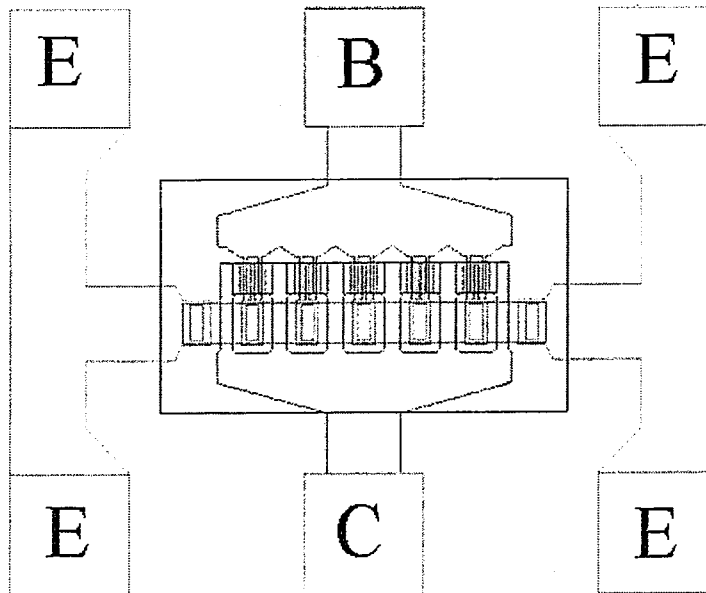
另外, E-B 间距变大 f_T 基本不变, 而 f_{max} 几乎线性下降^[73]。InGaP/GaAs HBT 的 E-B 接触空间距离最佳为 $0.6\sim 0.8\mu\text{m}$, 约为 AlGaAs/GaAs HBT 的一半。本文采用非自对准工艺, 所以 E-B 指间距设计为 $2\sim 3\mu\text{m}$ 。

由于压控振荡器 (VCO) 要驱动其它电路, 因此必须能提供一定的功率输出。一般 HBT 管采用多指并联来满足输出功率的要求, 它的设计就是要在提高器件输出功率的同时, 不显著降低器件的高频性能和稳定性^[87], 通常采用马蹄型和交叉指型两种布局方式。

与单指器件的频率特性相比, 多指功率器件的 f_T 变化不大, 但是 f_{max} 下降很快, 这主要是由于并联后寄生参量增大的缘故, 而这也恰恰是压控振荡器十分关注的性能。采用叉指结构可理解为在确保注入电流的同时减小发射结电容, 从而使器件的频率特性得以维持, 但是过多的发射极指会造成器件阻抗过低而使 HBT 难以实际运用。同时, 随着指数的增多, RF 功率增益会有所下降。通常将指数限制在 10 指以内较为合适。

散热是微波功率 HBT 版图设计考虑的另一个要素。工作时产生的热对器件中心结温的影响要大于对边缘的影响, 这种温度的不均匀分布将导致各发射指特性的不均匀性。指间距的非线性分布有助于消除热分布的不均匀性。

根据以上分析, 本文设计了叉指型和马蹄型两种类型的 HBT 管, 一种是两个发射极指三个基极指, 另一种是三个发射极指四个基极指。前者发射指长 $20\mu\text{m}$ 宽 $2\mu\text{m}$, $\delta=1.1$; 后者发射指长 $30\mu\text{m}$ 宽 $3\mu\text{m}$, $\delta=0.733$ 。



(a)

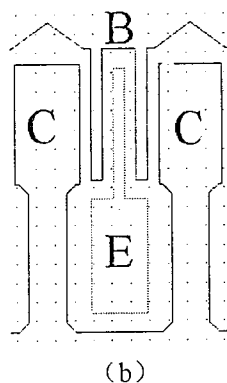
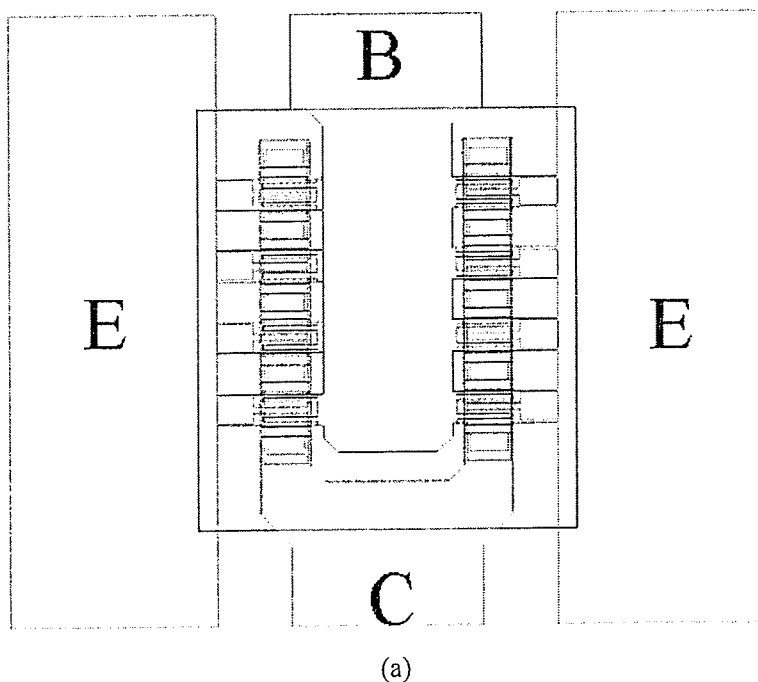


图 3.13 叉指型 HBT 管版图 (a): 一个单胞的放大图

叉指型 HBT 管版图如图 3.13 所示, 其由 5 个单胞并联, 每个单胞含一个发射极指和两个基极指 (1E2B), 共射组态。发射极以空气桥互连, 发射指长宽比=10:1。发射极指和基极指宽有 2、2.5、3 μm 三种规格。BC 指间距 3 μm , 有源区保护伸出指上下 1 μm 。压点面积为 80 $\mu\text{m} \times 80\mu\text{m}$, 空气桥桥墩大小为 9.5 $\mu\text{m} \times 24\mu\text{m}$, 桥梁伸出桥墩左右 2.5 μm , 上下 3 μm 。有源区外延长的指长 4 μm , C 的“引线”共 6 条, 左右 8 $\mu\text{m} \times 39\mu\text{m}$, 中间 10 $\mu\text{m} \times 39\mu\text{m}$ 。分别设计了有 SiN 边墙钝化、InGaP 鸟嘴 (Ledge) 及两者均无的三种形式。

马蹄型 HBT 管版图如图 3.14 所示, 其由 8 个单胞并联而成, 单胞分别与叉指型 HBT 同, 集电极通过空气桥互连。



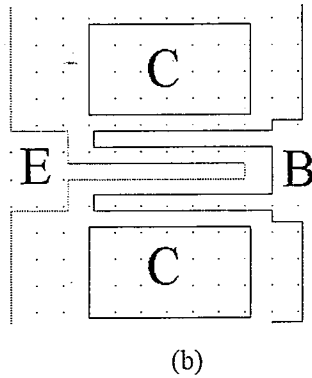


图 3.14 马蹄型 HBT 管版图(a); 一个单胞的放大图 (b)

叉指型和马蹄型两种 HBT 各有特点。叉指型 HBT 有更好的基极馈电, 各个指的相位几乎相等。马蹄型 HBT 有两排指, 结构更紧凑, 有利于节省面积, 更利于散热, 潜在的缺点是输入信号不能同时分配到每个指, 不同指之间存在相差。

为了测量器件的直流特性, 版图上单独放了小尺寸 HBT 单胞, 但要注意其不能用于测量高频参数。HBT 单胞有两个发射极指三个基极指 (2E3B)、三个发射极指四个基极指 (3E4B) 等形式, 版图如图 3.15 所示。另外, 为了验证材料特性, 还设计了大尺寸 HBT 版图 (图 3.16), 发射极尺寸为 $100\mu\text{m} \times 100\mu\text{m}$, 基极 $110\mu\text{m} \times 100\mu\text{m} + 5\mu\text{m} \times 115\mu\text{m} \times 3$, 集电极 $100\mu\text{m} \times 120\mu\text{m}$ 。

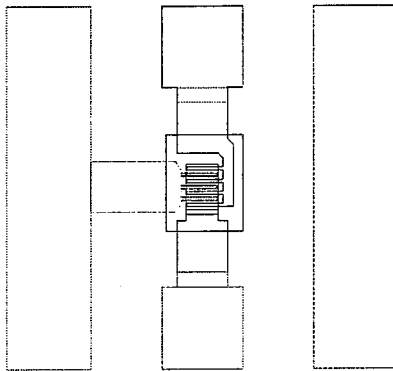


图 3.15 单胞 HBT 版图

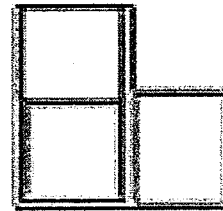


图 3.16 大尺寸 HBT 版图

3.3 无源器件设计

GaAs 微波单片集成电路 (MMIC) 中的无源元件包括电阻、螺旋电感、层迭电容、微带线等, 用于实现阻抗匹配、直流偏置及其它许多功能。无源器件对工艺参数的依赖很强, 其质量与可靠性将直接影响 GaAs MMIC 的成品率和可靠性。

3.3.1 MIM 电容

MMIC 中的电容主要包括叉指电容和迭层电容。叉指电容最大值约 1pF , 1pF 以上时尺寸和由此带来的分布效应阻止了它们的应用。MIM (metal-insulator-metal, 金属-电介质-金属) 电容在微波集成电路中应用最为普遍, 用于匹配、滤波、隔直

流等，容值可到十几 pF。MIM 电容是在两层金属中间夹一层介质层，它的剖面结构如图 3.17 所示。常用的介质材料有 Si_3N_4 、 SiO_2 和聚合物如聚纤亚胺等，GaAs 工艺中以 Si_3N_4 最为常用。因为 Si_3N_4 具有较高的介电常数（7~8），化学稳定性好，除 HF 和热 H_3PO_4 能缓慢腐蚀外，其它酸与它基本不起作用，所以也可以作为 GaAs 的钝化保护层，其容值可以达到 10pF。

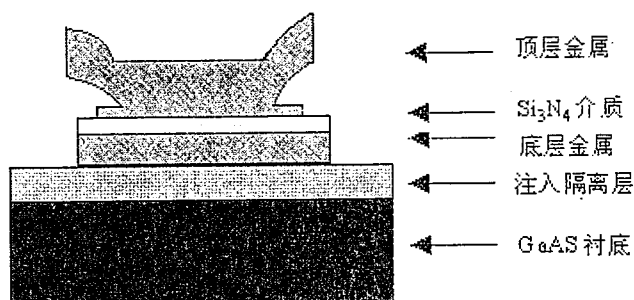


图 3.17 MIM 电容截面图

图 3.18 是 MIM 电容的一种等效电路，其中考虑了介质损耗和对地寄生等效效应。微波电路中电容的面积不宜太大，否则在工作频率较高时分布效应就会非常明显，甚至呈现感性。

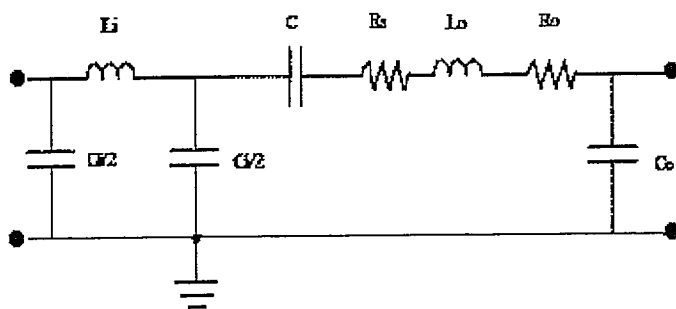


图 3.18 MIM 电容的等效电路

MIM 电容容值由上下层金属的重叠面积、介质的等效介电常数和厚度决定，计算公式如下：

$$C = \frac{A\epsilon_0\epsilon_r}{t} \quad (3.5)$$

其中 A 是金属电极的面积， t 是介质厚度， ϵ_0 是空气的介电常数， ϵ_r 是介质的相对介电常数。另外电容的电场分布还存在边缘效应，在电容面积较大时边缘效应可以忽略，当电容面积较小且工作频率很高时就需要考虑它的存在了。

影响 MIM 电容质量与可靠性的因素主要是 Si_3N_4 膜淀积工艺决定的薄膜质量, 包括针孔和电极板边缘的毛刺。由于介质膜的缺陷, 在使用过程中可能因吸附电子等而导致电容器容量退化, 甚至击穿失效^[88]。MIM 电容的趋肤损耗与电极长度的平方成反比, 缩小电容的尺寸可减小损耗, 提高 Q 值。采用高 k 介质材料和高致密度的淀积工艺, 是 MIM 电容发展的主流方向。PECVD 方法淀积的 Si_3N_4 和 SiON 薄膜, 存在淀积温度较高、膜层间界面过渡区大、界面态密度较高以及高温淀积带来的高 H 掺杂而引起的器件性能不稳定等缺陷, 采用低温淀积的 ECRCVD (电子回旋共振化学气相淀积) 会有所改善。

在本实验室工艺线上采用 PD-I 型等离子体增强气相淀积 (PECVD) 系统淀积 Si_3N_4 , 淀积温度为 $250\sim 450^\circ\text{C}$, 用 SiH_4 (30%): NH_3 (100%) = 3: 5 作为源。组份为 SiN_xH_y , 其中 H 含量 (原子数%) 为 20~25%, Si/N 比 0.8~1.2, 为无定形结构。介电常数 6~9, 电阻率 $10^6\sim 10^{15}\Omega\cdot\text{cm}$, 应力约 2×10^3 (压应力) 至 $5\times 10^3\text{Pa}/\text{cm}^2$ (张应力), 密度为 $(2.4\sim 2.8)\times 10^{-3}\text{kg}/\text{cm}^2$ 。 Si_3N_4 电阻率高, 介电常数比 SiO_2 高一个数量级, 击穿强度高, 100nm 的 Si_3N_4 薄膜可耐电压 110V, 化学惰性大, 掩蔽性能好。但由于 SiN 和 GaAs 表面间应力大, 所以厚度超过 500nm 时容易出现龟裂。为了探索合适的器件参数, 本文设计了四种规格的 MIM 电容, 分别是 $100\times 100\mu\text{m}^2$ 、 $150\times 150\mu\text{m}^2$ 、 $100\times 200\mu\text{m}^2$ 、 $200\times 200\mu\text{m}^2$ 。为了在测量 S 参数时去掉寄生参量, 分别做了开路、短路、直通三种测试结构。迭层电容版图和显微镜照片如图 3.19 和 3.20 所示。

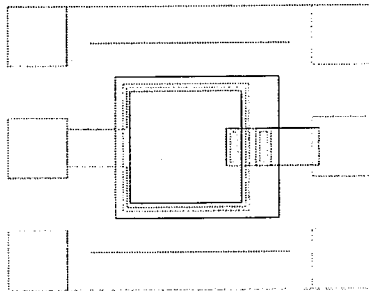


图 3.19 MIM 电容版图

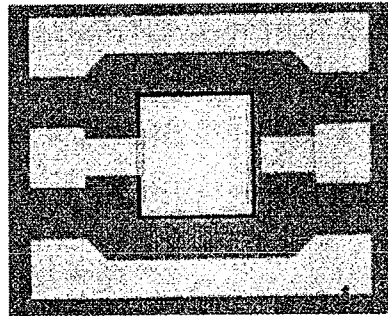


图 3.20 MIM 电容的显微镜照片 (未做空气桥)

本文实现 MIM 电容的工艺步骤为: 在 HBT 器件隔离的同时, 将制作无源器件的晶片区域通过湿法腐蚀再离子注入, 成为高阻区。HBT 的发射极电极金属作为 MIM 电容的底层金属, 作 HBT 发射极边墙保护中 PECVD 淀积的 Si_3N_4 用作电容的介质, HBT 的基极电极金属作为电容的顶层金属, 并在空气桥电镀加厚时将顶层金属电镀加厚。

3.3.2 螺旋电感

微波单片电路中的电感分带状电感、环形电感、螺旋电感等。带状电感的值通

常小于 1nH，用在需要很大带宽的分布式放大器中。环形电感占的面积大，不能有效利用芯片面积，现在用得很少了。目前 1nH 以上的电感通常使用螺旋电感。

螺旋线的形状一般为矩形，一般来说导线越细，圈数越多，电感值越大。电感的线宽受电流容量和工艺的限制，一般最小宽度为 5 μ m。同时随着圈数的增加，寄生电阻、电容也随之增加，电感的 Q 值和谐振频率都会下降。螺旋线也可作成六边形、八边形或圆形。方形螺旋电感的拐角等效电路的电感是负值，从而使得方形螺旋电感的总电感值下降，降低了 Q 值。圆形螺旋电感在给定的金属线宽和电感值下电阻损耗最小，因而 Q 值也最高。一般圆形螺旋电感的 Q 值和谐振频率比方形要高 10~20%^[89, 90]，但实现起来比较困难。Q 值被定义为：

$$Q = \frac{L}{\omega R} \quad (3.6)$$

其中 L、 ω 和 R 分别是电感、频率和电阻值。Q 值越高，来自电阻的损失就越小，因此电路的特性就越好。

集成螺旋电感的损耗来源于三方面：1) 金属线的电阻。线本身很细，再加上高频时产生的集肤效应，加大了电阻值；2) 电感面和衬底间的寄生电容将电感中的一部分能量耦合到衬底消耗了；3) 电感中的电流所产生的磁场将一部分能量耦合到衬底中形成电流消耗了。由于损耗太大，因此集成电感的 Q 值一般都很低。可以采用一些方法来改善 Q 值，比如去掉螺旋电感线圈最里面的几圈可以增加 Q 值，因为最里面的几圈对电感量的增大贡献不多，而引起损耗的诸因素（如电阻、电容、磁耦合）都占有。另外，在电感面与衬底间插入一导电层作为地屏蔽，可减弱电容将能量耦合到衬底的影响。同时这块屏蔽板应沿径向切割分块，使磁感应电流无法流通，以减小磁感应的损耗^[91]。

图 3.21 给出了电感的等效电路，模型中考虑了带线的阻性损耗、线圈间隙的容性寄生以及衬底损耗等因素。

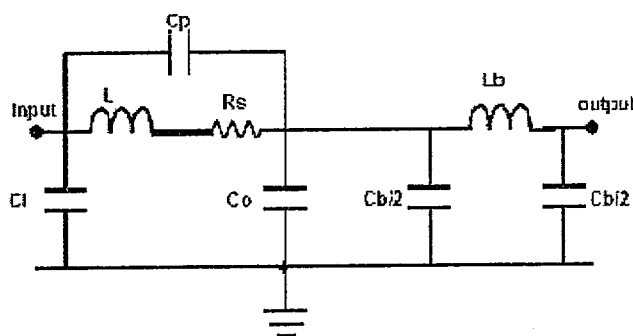


图 3.21 电感的等效电路

集成电感的可用频率范围受限于它的自谐振频率。因为平面电感与集成芯片的衬底间形成一平板电容, 该电容与集成螺旋电感组成并联谐振回路, 此并联谐振回路的谐振频率称为集成电感的自谐振频率。只有当工作频率小于此自谐振频率时, 并联回路才呈感性。

严格地计算集成电感的值很困难, 要用电磁场理论来计算。有很多计算电感的近似公式可用, 如:

$$L \approx \frac{45\mu_0 n^2 a^2}{22r - 14a} \quad (3.7)$$

其中 a 为线圈的平均半径, n 是匝数, $\mu_0 \approx 4\pi \times 10^{-7}$ 。式中的长度单位是英寸, 电感的单位是 μH 。集成电感一般在几十 nH 以下。用基于参数测试来拟合经验公式的方法虽然效率大大提高, 但是只能使用测试过的电感结构, 电感值往往是离散值, 不利于电路设计。近年来随着计算技术的迅速发展, 全波电磁场仿真的方法被成功应用于分析螺旋电感的高频特性。基于各种不同的电磁场分析方法, 可以得到精确的计算结果。目前全波的电磁场仿真仍需要占用相当的计算时间, 但是随着计算速度的提升, 此方法应会逐渐替代传统的电感设计方法。

在相同内径和间距条件下, 减小线宽可以显著提高电感的 $Q_{\max}$ 值、自谐振频率和 FMI 等参数, 这主要是得益于与电感面积相关的寄生参量损耗的降低^[92]。在 CMOS 射频集成电路中, 由于铝金属系统的损耗特别是 Si 衬底的高频损耗, 使得螺旋电感 Q 值很低, 限制了工作频率的提高和电路性能的改善。由于 GaAs 衬底具有高电阻率, 电感对地的寄生损耗可忽略不计, 因此 GaAs 的衬底损耗同 Si 相比要小得多。而且 GaAs 微波单片集成电路中的带线采用金系统, 也有利于电感 Q 值的提高。Au 金属带线本身电阻率很小, 经过电镀加厚进一步减小了阻性损耗。Au 带线的电感线圈还可以采用空气桥结构, 使大部分金属以桥面的形式悬浮于空气中, 减小衬底损耗以及容性寄生。通常 GaAs 电路中的电感元件可以用到 Ku 波段。

螺旋电感的缺点是要将中间一圈连回到外圈电路, 这就需要空气桥或介质桥。空气桥的高度受到光刻胶厚度的限制, 虽然较高的空气桥可以减小寄生参量, 但支撑力可能不够, 容易坍塌。空气桥可以采用两种连接方式: 一是单个空气桥从电感中央跳线到外部接头, 其主要缺点是当螺旋电感圈数较多时, 空气桥的跨度较大, 工艺上较难实现; 二是电感线圈采用多根平行的空气桥连接, 这种形式更普遍, 空气桥跨度减小, 增加了强度和可靠性, 线圈和地间的寄生电容减小。

图 3.22 和 3.23 是本文设计的螺旋电感的版图和显微镜照片, 电感线宽 $20\mu\text{m}$, 间距 $5\mu\text{m}$, 三圈, 下图是三个 $20\mu\text{m} \times 30\mu\text{m}$ 短空气桥相连的电感的版图。另外还设计了一个 $30\mu\text{m} \times 80\mu\text{m}$ 长空气桥连接的螺旋电感版图。

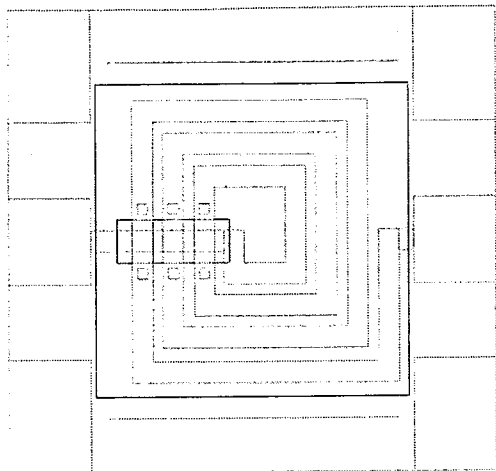


图 3.22 螺旋电感的版图

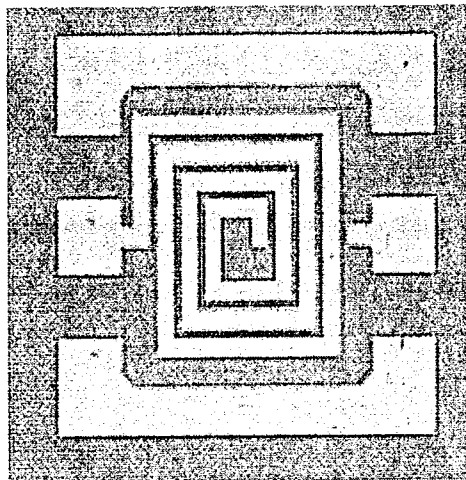


图 3.23 螺旋电感的显微镜照片（未做空气桥）

本文实现螺旋电感的工艺步骤为：在隔离后的高阻区上，以 HBT 的发射极电极金属作为螺旋电感的金属，并在空气桥电镀加厚时将电感线圈金属电镀加厚。Au 本身电阻率就很小，经过电镀加厚将进一步减小阻性损耗。

3.3.3 NiCr 电阻

MMIC 上的电阻可以采用掺杂半导体（台面电阻或注入的平面电阻）和淀积的薄膜电阻。对于薄膜电阻而言，电阻层采用高电阻率的金属薄膜制作形成，具有较好的线性度和温度系数。NiCr 电阻因为与 GaAs 衬底有着很好的粘附性和温度特性，使用较为普遍。NiCr 方块电阻阻值一般为 $40 \sim 100 \Omega/\square$ ，另一种常用的薄膜 TaN 方块电阻阻值约 $300 \Omega/\square$ 。

电阻的加工精度一向是个难点，因为受工艺偏差的影响很大。一般溅射薄膜电阻的阻值比目标阻值要小，这样可在制作后期用阳极氧化的方法来调整加大。

在高频下薄膜电阻并非只具有简单的阻性，也存在高频的寄生效应，尤其是阻值较大、工作频率较高时，高频效应更加显著。高频效应主要有频率色散、电介质损耗、趋肤效应等。图 3.24 是薄膜电阻的一种等效电路。

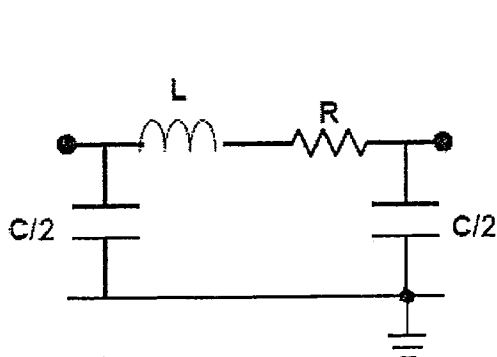


图 3.24 薄膜电阻的等效电路

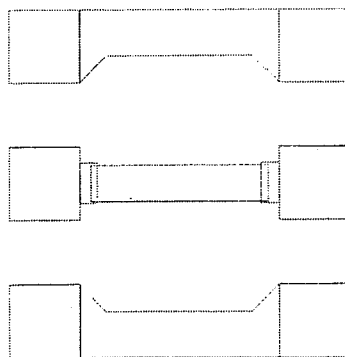


图 3.25 薄膜电阻版图

薄膜电阻的计算公式为：

$$R = \frac{\rho l}{dW} + \frac{2\rho_c}{W} \quad (3.8)$$

其中， d 为金属薄膜厚度， W 为金属薄膜宽度， l 为金属薄膜长度， ρ 为金属薄膜电阻率， ρ_c 欧姆接触电阻率。

图 3.25 是本文设计的金属薄膜电阻的版图，有四种规格，压点面积 $80\mu\text{m} \times 80\mu\text{m}$ ，小接头 $30\mu\text{m} \times 20\mu\text{m}$ ，电阻金属条两头与接头各重合 $10\mu\text{m}$ ，接头都是 E 电极。金属条分别为 E、B、C，采用 NiCr 或 TiN。

本文实现 NiCr 薄膜电阻的工艺步骤为：在隔离后的高阻区上，以 HBT 的发射极电极金属定义电阻的接头，光刻后，溅射 NiCr，经剥离工艺得到 NiCr 薄膜电阻。

3.3.4 变容二极管

变容二极管是一种通过改变外加反向电压可以调制空间电荷层的宽度，从而改变势垒电容大小的特殊的 PN 结二极管^[93]。变容管的变容比取决于集电区的掺杂浓度和厚度，并采用叉指结构以减小串联电阻^[94]。通过调整变容二极管的偏置电压改变其电容值，来实现对振荡频率的调谐。变容二极管的等效电路如图 3.26 所示。

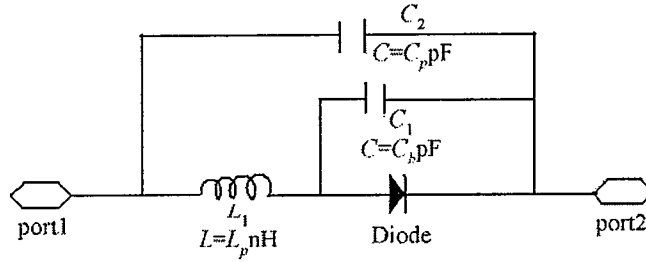


图 3.26 变容二极管的等效电路

变容二极管结电容 C_j 与外加反向电压 V 的关系为：

$$C_j = \frac{C_{j0}}{\left(1 - \frac{V}{\Phi}\right)^\gamma} \quad (3.9)$$

其中， C_j 是外加电压 $V=0$ 时的结电容， Φ 是 p 型和 n 型半导体的接触电势，对 GaAs 变容管约为 0.7V ， γ 是结电容非线性系数，它的大小取决于 pn 结的结构和杂质浓度分布状况。对于缓变结 $\gamma=1/3$ ；对于突变结 $\gamma=1/2$ ；超突变结 $\gamma>1/2$ 。经验发现，要实现 VCO 的宽带和线性调谐，要求最佳 γ 值介于 1.2 和 1.4 之间。串联电阻 R_s 会影响二极管的 Q 值，因此 R_s 越小越好。另外，漏电流必须小。 R_s 和漏电流对 VCO 相位噪声的好坏有很大的影响。

为了与 HBT 工艺兼容, 本文采用 InGaP/GaAs HBT 的 BC 结加反向偏置作为变容二极管, 设计了三种规格, 指长均为 $80\mu\text{m}$, 叉指间距都是 $5\mu\text{m}$, 指数为 15、11、7, 相应的指宽分别为 5、10、 $20\mu\text{m}$ 。实现的工艺步骤为: 在隔离后的高阻区上, 分别以 HBT 的基极和集电极金属作为变容二极管的金属层。图 3.27 是变容二极管的显微镜照片。

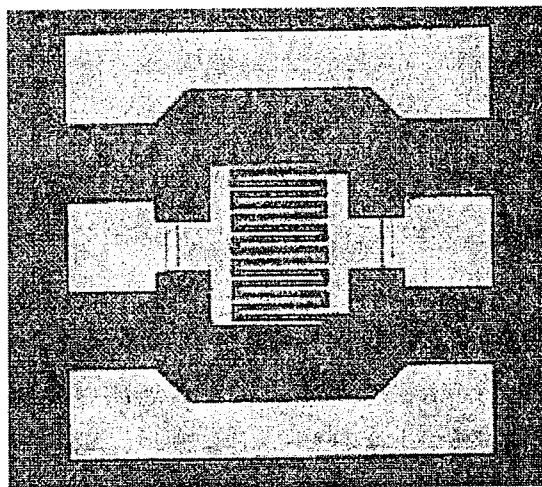


图 3.27 变容二极管的显微照片

3.4 总版图

本文设计的 HBT 版图一套共 13 块, 用 Cadence Virtuoso 绘制, 规格为四寸版三寸版芯, 最小精度 $1\mu\text{m}$ 。一个完整单元的大小约为 $5\text{mm} \times 3.3\text{mm}$ 。使用了两套对准标记: 一组是方块型的, 加箭头型的方向标记, 小方块 12 个, $50\mu\text{m} \times 50\mu\text{m}$, 间距 $20\mu\text{m}$, 套刻精度 $1\mu\text{m}$; 另一组是倒 T 型, 加数字标记, 套刻精度 $1\mu\text{m}$ 。输出电极布局时统一按 $150\mu\text{m}$ 探针间距设计, 在同一块版上预置了大尺寸器件和显影、对准、I-V 特性等测试结构, 排布尽量紧凑, 并预留划槽线。设计出的总版图如下:

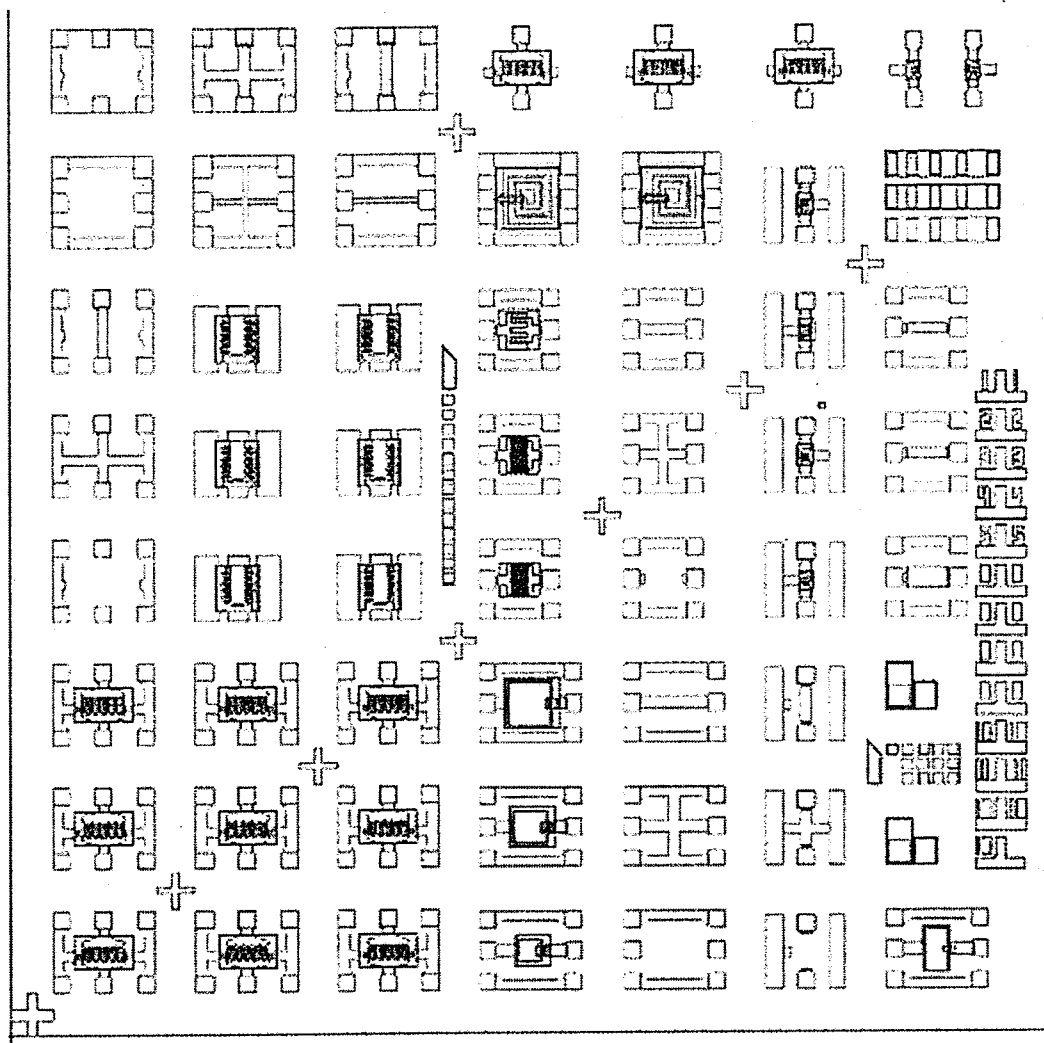


图 3.28 InGaP/GaAs HBT 及无源器件总版图

3.5 小结

本章从 HBT 的基本原理出发, 讨论了 HBT 器件的纵向材料结构设计和横向的版图设计。因为 HBT 的外延结构较为复杂, 因此用仿真软件可以帮助减少试探性实验次数。文中给出了 MEDICI 软件使用中的一些技巧和体会, 同样适用于其它半导体材料和器件的模拟仿真。

从对材料结构的仿真结果来看, 非故意掺杂阻挡层厚度和基区厚度对 HBT 的电流增益有很大影响。要想获得较大的电流增益, 非故意掺杂阻挡层厚度和基区厚度分别取 2~3nm 和 30~60nm 较为合适。用 MEDICI 软件模拟了一系列 X 波段 HBT 外延结构的直流特性和频率特性, 可供实验参考。设计了一种复合集电区 InGaP/GaAs HBT 外延材料结构, 在集电区和亚集电区之间插入 200nm 的 InGaP 腐蚀停止层, 以增加工艺的可控性。同时, 可在保持击穿电压的同时降低集电区厚度, 仿真得到器件特性良好, 电流增益达 700, f_T 为 12GHz。

为了检验 MEDICI 模拟的准确性,对三种不同材料结构的 HBT 进行了流片实验和测试。从 MEDICI 仿真结果与实测结果的比较可以看出, MEDICI 软件对器件直流增益 β 的模拟是相当准确的。

在版图设计中,主要考虑了发射极指和基极指的尺寸和空间距离。发射极条宽是 HBT 版图设计最关键的参数,对基区电阻、发射区-集电区电容、工作频率和功率增益都有影响,本文选为 $2\sim 3\mu\text{m}$ 。发射极长度 L_E 设计为不大于 $30\mu\text{m}$,指的长宽比取为 10:1。增大指间距将降低器件的高频特性,但指间距也不应小于 2 倍基区转换长度,指间距的非线性分布有助于消除热分布的不均匀性。在采用非自对准工艺的情况下, E-B 指间距设计为 $2\sim 3\mu\text{m}$ 。较大的发射极总周长与发射极面积之比 δ 可带来较高的频率和功率增益。本文设计了 δ 为 1.1 和 0.733 两种 HBT 多指单胞。HBT 多指并联布局通常有马蹄型和交叉指型两种布局方式,指数取在 $5\sim 8$ 。

最后讨论了 MMIC 用的无源器件,包括 MIM 电容、螺旋电感、NiCr 电阻和变容二极管的版图设计、等效电路、计算和工艺实现。

第四章 InGaP/GaAs HBT 工艺研究及测试

本章讨论 HBT 制备中的主要工艺, 包括湿法腐蚀、器件隔离、欧姆接触、发射极 Ledge 等, 研究各项工艺对器件性能的影响, 最后从实际工艺条件出发制定出完整的工艺流程。对流片结果进行了测试和分析。

4.1 湿法腐蚀工艺研究

4.1.1 影响湿法腐蚀的因素

湿法腐蚀由于不产生表面损伤层、设备简便、操作起来省时省力, 所以被广泛应用于器件制备之中^[95, 96]。影响湿法腐蚀的因素很多, 包括材料的表面质量、材料缺陷、掺杂浓度和腐蚀面晶向等, 腐蚀液的配制和腐蚀操作过程也会影响腐蚀速率。久置的 GaAs 表面容易形成很薄的氧化层, 在腐蚀前最好用 HCl: H₂O=1: 10 或稀磷酸将样品漂洗 20 秒, 去除表面氧化层, 这样可以避免由于表面氧化层腐蚀较快而导致很大的侧向腐蚀。用光刻胶做腐蚀掩膜时, 腐蚀之前要烘烤足够的时间, 否则光刻胶与晶片表面不服帖, 可能出现钻蚀且边沿不齐。如果一次腐蚀后发现腐蚀未干净, 需要多次腐蚀或腐蚀时间较长, 这时必须把样片清洗干净, 用 N₂ 吹干, 待水分挥发干后再进行第二次腐蚀, 否则会由于第一次腐蚀后的孔内留有水泡, 而严重影响腐蚀质量。在进行下一次腐蚀前, 有时需要先将片子烘干, 以防止光刻胶在溶液中浸泡过久而软化。值得注意的是, 由于液体的毛细作用和表面张力, 腐蚀的次数越多, 腐蚀均匀性越差, 实验时应尽量控制好腐蚀时间。在本文工艺中用到的一些材料的腐蚀液及其腐蚀特性归纳在表 4.1 中。

表 4.1 一些材料的腐蚀液及其腐蚀特性

材料	腐蚀液配比	腐蚀速率 (室温, $\mu\text{m}/\text{min}$)
Au	KI:I ₂ :H ₂ O=200g:60g:1000ml	1
Ti	HF:HNO ₃ :H ₂ O=1:1:5	1
Ti	HF: H ₂ O=1: 10	
Pt, Au	HCl: HNO ₃ =3: 1	0.3
Si ₃ N ₄	HF: NH ₄ F: H ₂ O=3ml: 6g: 10ml	

4.1.2 InGaP/GaAs 界面腐蚀问题与分析

InGaP/GaAs 的选择性腐蚀溶液早期以 H₃PO₄ 系腐蚀液为多用, 但 H₃PO₄ 系腐蚀液的侧向腐蚀比较严重, 当器件尺寸减小时, 容易造成器件失效。柠檬酸系腐蚀液则不仅侧向腐蚀较小, 而且选择性更高。据文献报道, 柠檬酸: H₂O₂=10: 1 腐蚀

液对 GaAs/InGaP 的选择比是 70:1, 而 $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}=10:1:70$ 腐蚀液对 GaAs/InGaP 的选择比则只有 35:1^[97]。因此, 柠檬酸系腐蚀液目前得到了更多的应用^[98]。但在采用柠檬酸系腐蚀液时, 有时会存在下述的腐蚀表面的质量问题。

在 InGaP/GaAs HBT 器件制备过程中, 用柠檬酸系腐蚀液去掉 InGaAs-GaAs 盖帽层之后, 使用 HCl 和 H_3PO_4 的混合溶液腐蚀 InGaP 层时, 往往表面腐蚀不均匀, 表面的 Ti/Au 对准标记周围会有云状突出区域出现, 如

图 4.1 的显微照片所示。台阶仪测量也显示腐蚀表面不平整, 对准标记周围的云状突出的显微照片 图 4.2 所示。然而, 采用 H_3PO_4 系腐蚀液则不会出现这种现象。文献[69]也报道了这种现象, 并认为这些腐蚀后形成的“岛”的存在将增加 HBT 基区的串联电阻, 甚至造成器件 EB 结的短路, 致使器件损坏^[99]。

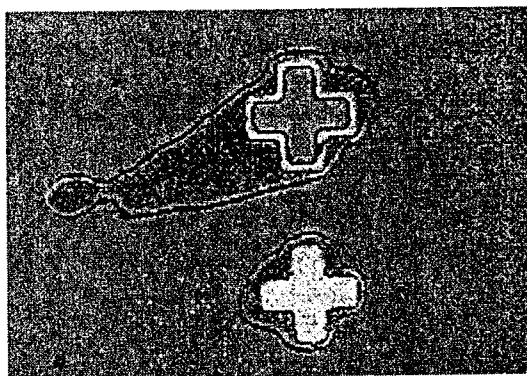


图 4.1 对准标记周围的云状突出的显微照片

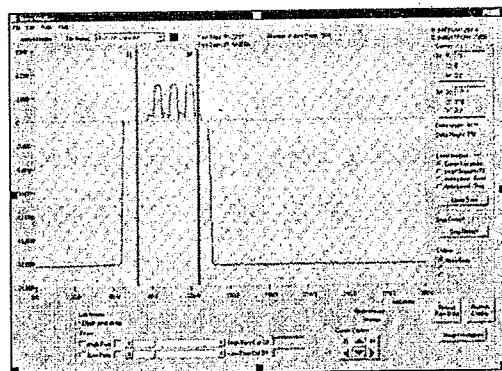


图 4.2 台阶仪测得的腐蚀表面不平整

由于表面金属 (对准标记 Ti/Au 或发射极电极 Ti/Pt/Au) 的存在, 腐蚀时产生电化学效应, 改变了金属附近区域的 GaAs 腐蚀速率。湿法腐蚀实际上是氧化溶解的过程: H_2O_2 氧化 GaAs 生成 Ga_2O_3 和 As_2O_3 , H^+ 再将 Ga-O 和 As-O 键断裂, 使氧化物溶解, 溶解的快慢和 H^+ 的浓度有关^[100]。对于 H_3PO_4 系腐蚀液, H_3PO_4 是中强酸, 氧化反应 GaAs 生成的 Ga_2O_3 和 As_2O_3 在 H_3PO_4 中溶解得快; 而柠檬酸属于有机酸, 反应生成的氧化物在柠檬酸溶液中溶解的速率较慢, 表面金属的存在加剧了这一趋势。残存的 GaAs 在腐蚀 InGaP 时将起到腐蚀掩膜的作用, 从而导致 InGaP 的腐蚀出现不均匀。为了解决这一问题, 本文对用柠檬酸系和盐酸系腐蚀液在不同条件下腐蚀 GaAs/InGaP 异质界面的腐蚀形貌和均匀性进行了实验研究。

4.1.3 湿法腐蚀实验及结果讨论

为了研究不同腐蚀溶液和工艺过程对腐蚀表面质量的影响, 本文采用气态源分子束外延 (GSMBE) 生长的 GaAs/InGaP 异质结构外延片进行了系列腐蚀实验, 并对实验结果进行了分析。实验所用的外延材料结构如表 4.2 所示。

表 4.2 湿法腐蚀实验用 GaAs/InGaP 外延材料结构

组份	厚度 (nm)
$\text{In}_{0.6}\text{Ga}_{0.4}\text{As}$	50
$\text{In}_x\text{Ga}_{1-x}\text{As-GaAs}$ ($x=0.6-0$)	50
GaAs	120
$\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$	50
GaAs	

我们将同一样品解理为六片, 编号为 1-6, 分别按表 4.3 所示的腐蚀条件对各样品进行腐蚀。其中腐蚀液的配制如下: 柠檬酸水溶液由一水柠檬酸晶体 ($\text{C}_6\text{H}_8\text{O}_7 \cdot \text{H}_2\text{O}$) 与去离子水按质量比 1: 1 混合, 置于 40°C 水浴搅拌充分溶解, 放置一天以上。然后与 30% 双氧水溶液按 5: 1 的体积比配制, 15 分钟后可以使用^[101]。HCl: H_3PO_4 溶液按 3: 2 配比配制。之所以选择这个配比, 是因为以往的实验表明, 采用浓 HCl 腐蚀 InGaP, 以光刻胶做掩膜的情况下, 钻蚀现象会比较严重。

腐蚀试验均在 30°C 水浴进行, 用 AZ6809 光刻胶作为腐蚀掩膜。腐蚀到预定时间后取出样品, 并迅速用去离子水冲洗以使腐蚀停止。样品腐蚀后的表面形貌用原子力显微镜 (AFM) 在轻敲模式下观测, 测试结果示于图 4.3 ~ 4.8。各样品的表面粗糙度用均方根粗糙度 (rms) 表征, 结果也归纳于表 4.3 和图 4.9。

表 4.3 各样品的腐蚀条件及表面粗糙度测量结果

样品编号	腐蚀条件	表面粗糙度 rms (nm)
1	仅在柠檬酸系腐蚀液中腐蚀 20 秒 (柠檬酸系腐蚀液腐蚀 InGaAs-GaAs)	1.287
2	在柠檬酸系腐蚀液中腐蚀 20 秒, 然后在 HCl: $\text{H}_3\text{PO}_4=3: 2$ 溶液中腐蚀 20 秒 (柠檬酸系腐蚀液腐蚀 InGaAs-GaAs 后直接腐蚀 InGaP)	1.855
3	在柠檬酸系腐蚀液中腐蚀 20 秒, 再在 $\text{H}_3\text{PO}_4: \text{H}_2\text{O}_2: \text{H}_2\text{O}=3: 1: 50$ 腐蚀液中漂 5 秒, 最后在 HCl: $\text{H}_3\text{PO}_4=3: 2$ 溶液中腐蚀 20 秒 (柠檬酸系腐蚀液腐蚀 InGaAs-GaAs 后, 再用 H_3PO_4 系腐蚀液腐蚀残存的 InGaAs-GaAs, 然后腐蚀 InGaP)	0.653
4	仅在 $\text{H}_3\text{PO}_4: \text{H}_2\text{O}_2: \text{H}_2\text{O}=3: 1: 50$ 腐蚀液中腐蚀 20 秒 (H_3PO_4 系腐蚀液腐蚀 InGaAs-GaAs)	1.206
5	在 $\text{H}_3\text{PO}_4: \text{H}_2\text{O}_2: \text{H}_2\text{O}=3: 1: 50$ 腐蚀液中腐蚀 20 秒, 再在 HCl: $\text{H}_3\text{PO}_4=3: 2$ 溶液中腐蚀 20 秒 (H_3PO_4 系腐蚀液腐蚀 InGaAs-GaAs 后直接腐蚀 InGaP)	0.883
6	在柠檬酸系腐蚀液中腐蚀 10 秒, 在 H_3PO_4 系腐蚀液中漂 5 秒, 在柠檬酸系腐蚀液中腐蚀 10 秒, 在 H_3PO_4 系腐蚀液中漂 5 秒, 最后在	1.643

HCl: $\text{H}_3\text{PO}_4=3:2$ 腐蚀液中腐蚀 20 秒 (柠檬酸系和 H_3PO_4 腐蚀液交替腐蚀 InGaAs-GaAs, 然后腐蚀 InGaP)
--

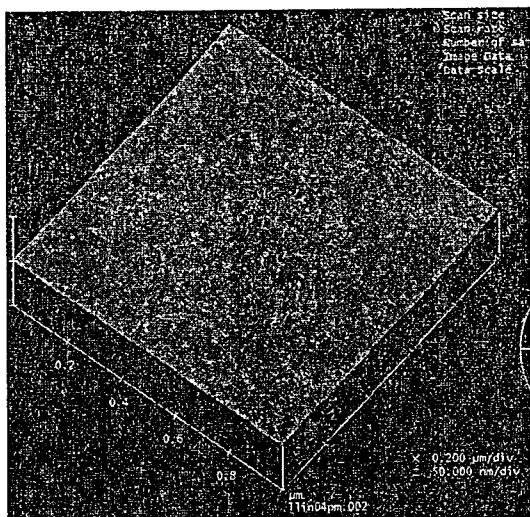


图 4.3 样品 1 腐蚀后的表面 AFM 形貌

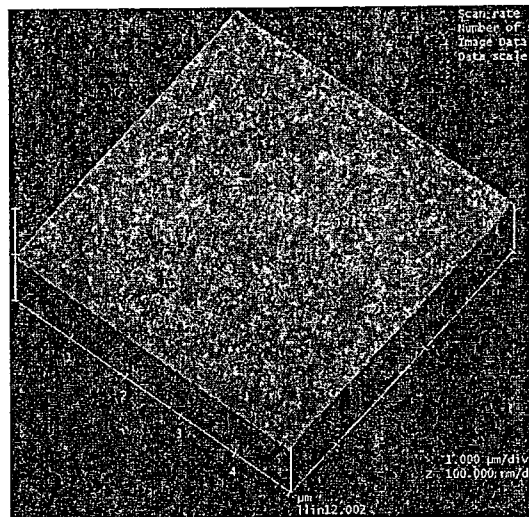


图 4.4 样品 2 腐蚀后的表面 AFM 形貌

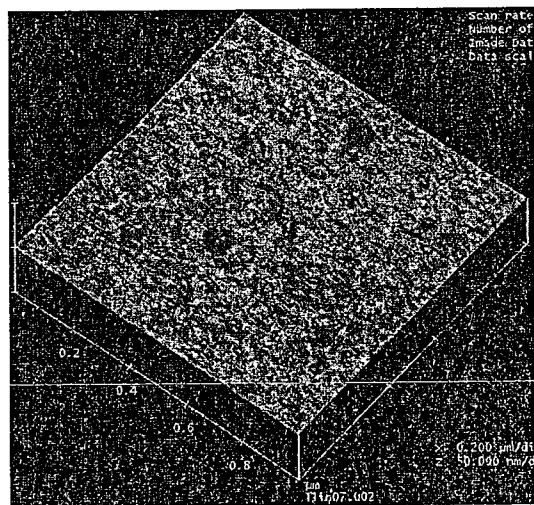


图 4.5 样品 3 腐蚀后的表面 AFM 形貌

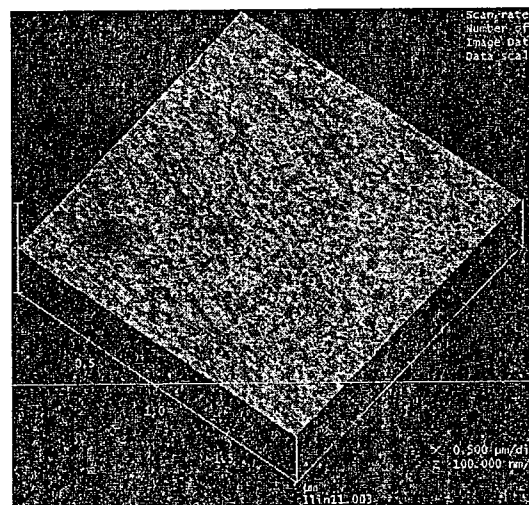


图 4.6 样品 4 腐蚀后的表面 AFM 形貌

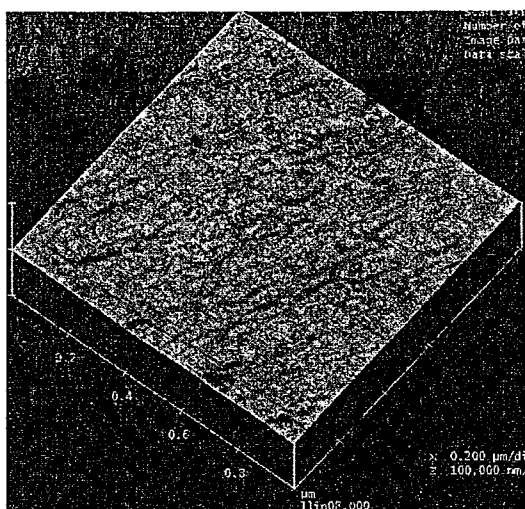


图 4.7 样品 5 腐蚀后的表面 AFM 形貌

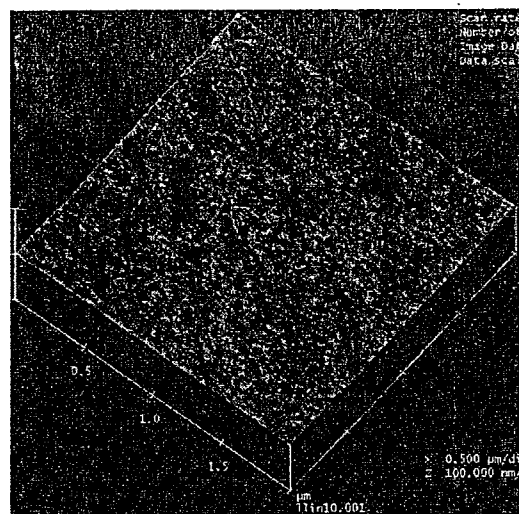


图 4.8 样品 6 腐蚀后的表面 AFM 形貌

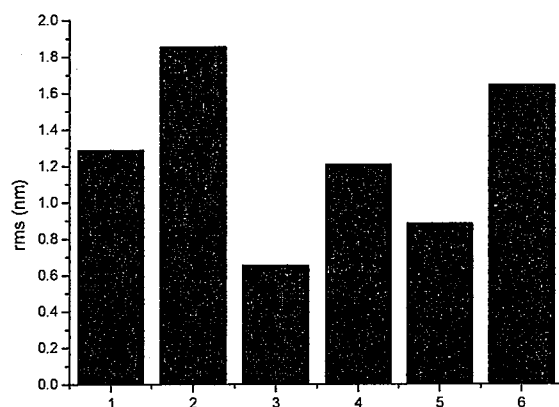


图 4.9 不同腐蚀条件下表面粗糙度 (rms) 的比较

从实验结果可以看出, 单纯用柠檬酸系腐蚀液或 $\text{HCl}:\text{H}_3\text{PO}_4=3:2$ 溶液腐蚀的样品 1 和样品 4 腐蚀后的表面粗糙度几乎相当。样品 2 (在柠檬酸系腐蚀液中腐蚀 20 秒, 然后再在 $\text{HCl}:\text{H}_3\text{PO}_4=3:2$ 溶液中腐蚀 20 秒) 的表面粗糙度则比样品 1 (仅在柠檬酸系腐蚀液中腐蚀 20 秒) 的大, 即后续的在 $\text{HCl}:\text{H}_3\text{PO}_4$ 溶液中的腐蚀会造成表面粗糙度变大; 而样品 5 (在 $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}=3:1:50$ 腐蚀液中腐蚀 20 秒, 再在 $\text{HCl}:\text{H}_3\text{PO}_4=3:2$ 溶液中腐蚀 20 秒) 的表面粗糙度小于样品 4 (仅在 $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}=3:1:50$ 腐蚀液中腐蚀 20 秒)。说明确实如上述分析所言, 是柠檬酸系腐蚀液腐蚀残留的 GaAs 造成了后来用 $\text{HCl}:\text{H}_3\text{PO}_4$ 溶液腐蚀 InGaP 时表面粗糙的问题。样品 3 采用柠檬酸系腐蚀液腐蚀 InGaAs/GaAs, 然后用酸性较强的 $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}=3:1:50$ 溶液腐蚀残留的 GaAs, 获得了最小的表面粗糙度。对于采用柠檬酸系腐蚀液和 $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}=3:1:50$ 溶液交替腐蚀

InGaAs/GaAs, 再用 HCl: H₃PO₄ 溶液腐蚀 InGaP 的样品 6, 理论上说应该获得至少与样品 3 相当的粗糙度, 但实际结果却不然, 其表面粗糙度反而较大, 这可能是由于多次腐蚀造成的。因此, 一次腐蚀后样品表面必须清洗干净并用氮气吹干, 待水分挥发干后再进行第二次腐蚀。否则会由于第一次腐蚀后的孔内留有水泡, 降低此区域的腐蚀速率, 从而影响后续的腐蚀质量。

异质结构界面处可能存在的晶格位错和组份互溶也会导致 InGaP 腐蚀的困难, 由于材料生长中磷元素向上层外延层的拖尾形成的非均一厚度和组份的界面层也会造成 InGaP 难以刻蚀, 从而导致腐蚀表面质量的降低。

4.2 器件隔离工艺研究

近年来, 为了改善 InGaP/GaAs HBT 器件的欧姆接触特性, 常采用重掺杂的 InGaAs 作为盖帽层, 很多金属体系如 W/WSi、Ti/W、Pt/Ti/Pt/Au、Ti/Pt/Au、Au/Ge/Ni/Ag/Au 等都无须合金化就能与之形成良好的欧姆接触, 从而降低接触电阻和发射区串联电阻, 但这同时也给器件隔离带来了困难。

常用的器件隔离方法有离子注入隔离和台面腐蚀隔离。其中, 离子注入隔离是通过注入产生的晶格缺陷在禁带中形成缺陷能级和深能级, 把载流子俘获, 使有源区变成半绝缘状态从而达到隔离的目的。离子注入由于注入剂量和注入深度都精确可控, 可减小器件寄生效应和表面复合电流, 并能保持表面平坦, 避免金属爬坡, 提高成品率, 因而被广泛应用于 III-V 族化合物半导体微波和光电器件的制备^[102]。但是, 由于 InGaAs 是窄带隙材料 (300K 时 $E_g=0.75\text{eV}$), 并且有很高的本征载流子浓度 (300K 时 $n_i=5\times 10^{11}\text{cm}^{-3}$), 因此仅采用离子注入方法不易实现好的器件隔离^[103]。虽然在这方面已经进行了很多探索, 但结果仍不甚理想。其中以 p 型 InGaAs 的隔离较为成功, 采用 H⁺、O⁺ 注入可获得薄层电阻 $R_{\square}$ 约为 $10^6\sim 10^7\Omega/\square$ 的薄层电阻。而对于 n 型 InGaAs 材料, 用 H⁺、He⁺、B⁺、Be⁺ 离子注入得到的 $R_{\square}$ 仅为 $10^2\sim 10^5\Omega/\square$, 比 n-GaAs 和 p-GaAs ($2\times 10^8\Omega/\square$) 低至少 3 个数量级^[104]。并且通常需要很高的退火温度, 对器件制备不利。有文献报道, 采用重离子如 Fe⁺ 在 77K 对 n 型和 p 型 InGaAs 注入, 退火温度为 200℃ 和 250℃ 可分别得到 $5\times 10^6\Omega/\square$ 和 $4\times 10^6\Omega/\square$ 的薄层电阻, 但需要高达 2MeV 的注入能量^[105]。

对于通常的 InGaP/GaAs HBT 外延材料, 外延层总厚度将近 2μm, 若完全使用湿法腐蚀台面隔离, 则金属电极爬坡太高, 器件可靠性和成品率将大大降低, 而单纯的离子注入对 InGaAs 又难以实现高阻。为此, 本文探索采用湿法腐蚀结合质子注入的方法, 先将非有源区 InGaAs 盖帽层和发射区 InGaP 外延层用湿法腐蚀去除, 再采用离子注入隔离, 不仅减小了爬坡高度, 而且避免了 InGaAs 和 InGaP 难以通过注入隔离的问题, 在普通的 200KeV 离子注入机上实现了较好的器件隔离。

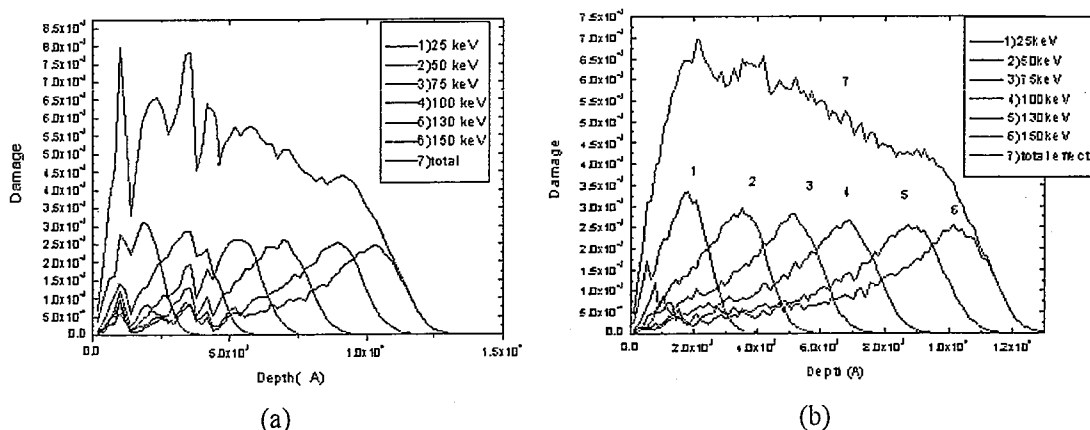
4.2.1 腐蚀和注入隔离实验

实验中所用的 InGaP/GaAs HBT 结构材料采用气态源分子束外延 (GSMBE) 技术生长, 在 (100) 晶向的半绝缘 GaAs 衬底上从下到上依次生长如表 4.4 实验所用的 InGaP/GaAs HBT 材料结构。

表 4.4 实验所用的 InGaP/GaAs HBT 材料结构

外延层	组分	厚度 (nm)	掺杂 (cm^{-3})	掺杂剂
9	$\text{In}_x\text{Ga}_{1-x}\text{As}$ ($x=0.6$)	50	$>1\text{E}19$	Si
8	$\text{In}_x\text{Ga}_{1-x}\text{As}$ - GaAs ($x=0.6-0$)	50	$>1\text{E}19$	Si
7	GaAs	250	$5\text{E}18$	Si
6	$\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$	50	$3\text{E}17$	Si
5	GaAs	3	undoped	
4	GaAs	80	$4.5\text{E}19$	Be
3	GaAs	2	undoped	
2	GaAs	1000	$1\text{E}16$	Si
1	GaAs	500	$5\text{E}18$	Si
S.I. GaAs Substrate				

采用蒙特卡洛 (Monte Carlo) 模拟软件 TRIM 可以模拟得出由六次不同能量和不同剂量的质子注入形成损伤的纵向分布, 如图 4.10 所示。注入剂量为 $1 \times 10^{15} \text{cm}^{-3}$, 各次注入能量分别为 25KeV、50KeV、75KeV、100KeV、130KeV 和 150KeV。由图 4.10 (b) 可见, 迭加后不同深度的 GaAs 层得到较为均匀的损伤分布。

图 4.10 TRIM 模拟 H^+ 多次注入样品的损伤分布

(a) 去除 InGaAs 盖帽层前; (b) 去除 InGaAs 盖帽层和发射区 InGaP 后

在试验中, 先将样片清洗、烘干后, 在 $\text{H}_3\text{PO}_4 : \text{H}_2\text{O} = 1 : 10$ 溶液中漂洗 20 秒

以去除表面氧化层, 光刻, 溅射对准标记 Ti/Au $\sim$ 2000Å, 然后用等离子化学气相淀积 (PECVD) 生长 600nm 的 Si₃N₄; 涂 AZ4210 光刻胶 (4000 转/分时厚度约 2.5μm); RIE 反刻 Si₃N₄; 采用 Si₃N₄ 加 AZ4210 光刻胶作为离子注入的双层掩蔽膜, 在 200KeV 离子注入机中进行 H⁺ 离子注入。注入剂量为 $1\times 10^{15}\text{cm}^{-3}$, 各次注入能量分别为 25KeV、50KeV、75KeV、100KeV、130KeV 和 150KeV。注入完成后, 用等离子体通氧去除光刻胶, 在反应离子刻蚀 (RIE) 机中通入 CF₄ 气体去除 Si₃N₄。用柠檬酸: 双氧水系列溶液 (柠檬酸水溶液: H₂O₂=5: 1, 30℃) 腐蚀盖帽层, 用 HCl 系腐蚀液 (HCl:H₃PO₄=1:1, 50℃) 腐蚀发射区 InGaP 外延层, 用电子束蒸发发射极金属 Ti/Pt/Au=30/20/150nm。以发射极金属作掩膜进行刻蚀, 注意这时非有源区的 GaAs 也随之腐蚀, 因此需要控制好腐蚀时间, 使得非有源区不要牺牲太多。发射极、基极、集电极欧姆接触金属分别采用 Ti/Pt/Au=30/20/150nm、Ti/Pt/Au=20/20/40nm、Ge/Au/Ni/Au=13/33/10/150nm。

4.2.2 隔离结果与分析

质子注入后, 可用半导体参数特性测试仪加电压到 15V, 如无击穿电流, 则说明隔离较好。由于用离子注入实现 InGaAs 材料的高阻化尚不是很好的解决办法, 所以本文采用湿法腐蚀掉 InGaAs 层和发射极材料 InGaP 外延层, 结合 25~150KeV 的 H⁺ 注入, 以 Si₃N₄ 加 AZ4210 光刻胶作掩蔽膜, 注入后用等离子体通氧去胶, RIE 刻蚀 Si₃N₄, 工艺简单, 取得了可接受的隔离效果。制备出的小尺寸 InGaP/GaAs HBT 器件 (见图 4.11), 发射极面积为 $3\times (3\times 50)\mu\text{m}^2$, 用 QT2 晶体管特性图示仪测得的输出特性曲线如图 4.12 所示, HBT 器件的直流增益为 10 左右。

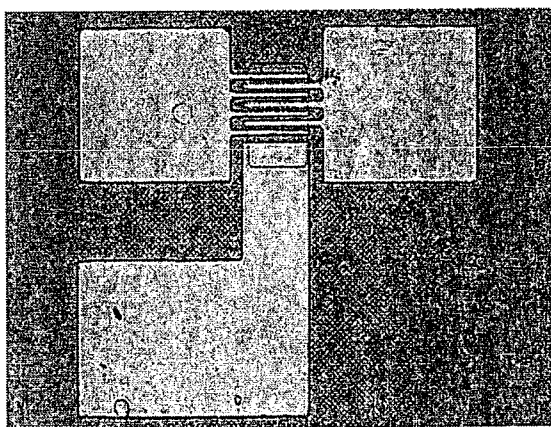


图 4.11 InGaP/GaAs HBT 管芯照片

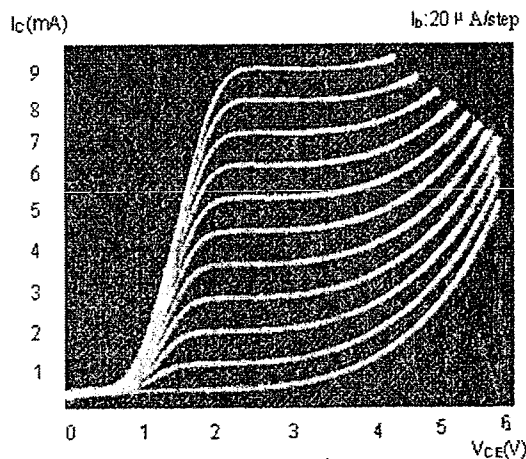


图 4.12 InGaP/GaAs HBT 的 I-V 特性曲线

由测试结果可见, 所制作的小尺寸 HBT 器件的增益比较小, 原因是暴露在外的 GaAs 基区面积很大, 因此基区复合电流较大, 导致增益降低, 这也说明降低基区

复合电流对小尺寸器件很重要。另外，器件的开启电压和膝点电压也比较大，主要有两方面的原因。一是我们的工艺采用套刻工艺，器件的集电极面积和发射极面积之比不为 1，根据 Ebers-Moll 模型，这种几何不对称性会增大 HBT 的开启电压。二是基区电阻较高和基区接触的非欧姆特性。

另一个问题是由于进行了多次离子注入，剂量较高，注入时产生的热量使光刻胶变性而难以去除。虽然在使用耐高温的负胶做离子注入时不存在这个问题，但在器件尺寸减小以后，必须使用正胶才能满足高分辨率的要求。而正性光刻胶是一种不良热导体，在离子注入作用下会发生交联反应，降低了这些分子在常用溶剂中的溶解能力，难以在其后用丙酮浸泡去除。实验发现用等离子体通氧或在反应离子刻蚀机中通氧，可将其去除。等离子体通氧去胶速度较快，但有时对发射极金属会有影响，而 RIE 中通氧气对表面影响则较小。

此外，大剂量注入还会使光刻胶开裂而丧失掩蔽作用。同时，在注入过程中能量集中在表面 1000Å 左右，光刻胶受热流动，可能放气，造成注入剂量监控的误差。有时等离子体轰击的光刻胶也会存在这个问题，使光刻胶表面形成一层硬壳。改善的办法之一是样片在注入前要充分烘烤，以免光刻胶和样片间的水汽受热膨胀使该部分的胶裂开，继而炭化。另外就是要尽量降低注入能量，也可以在需要进行多次注入时，有意间歇一段时间再进行下一次注入。

4.3 欧姆接触工艺与分析

微波 HBT 器件的面积比较小，因而各种串联电阻也比较小，而欧姆接触的接触电阻是随接触面积的减少而增大的，因而接触电阻往往就成为器件主要的寄生电阻。由公式

$$f_{\max} \cong \sqrt{\frac{f_T}{8\pi R_b C_{bc}}} \quad (4.1)$$

可知基极电阻对器件的频率特性有很大的影响。如图 4.13 所示，基极电阻 R_b 主要由三部分组成：本征部分的电阻 R_1 ，电极和基区的接触电阻 R_c ，电极与本征基区之间的串联电阻（包括金属条下面的部分） R_2 ^[106]。

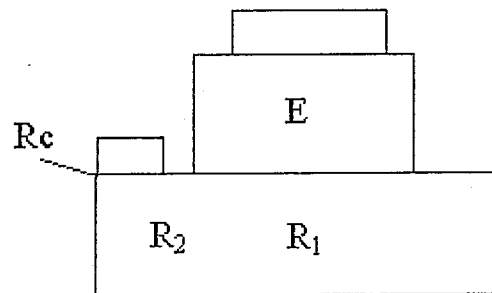


图 4.13 基极电阻的构成

欧姆接触引入的寄生电阻直接影响器件的直流特性和微波特性，接触结构的非均匀性也会导致电流密度的非均匀性，从而影响器件的可靠性。对微波器件欧姆接触的要求主要有以下几点：1) 低的接触电阻率。随着半导体器件尺寸的逐渐缩小，对接触电阻率的要求也越来越高；2) 接触的稳定性；3) 表面光亮，边缘整齐，以避免电极之间的短路；4) 耐腐蚀性；5) 辐射损伤电阻小；6) 应力小，尽量减小金属化的厚度；7) 良好的热导率和电导率^[106]。

要制备良好的欧姆接触，除了选取合适的金属化材料外，制备欧姆接触前 GaAs 表面的清洗也是十分重要的一环，因为在 GaAs 表面常常留有残胶、沾污离子、表面氧化物等。通常在蒸发金属电极前将样品在 $\text{HCl}:\text{H}_2\text{O}=1:10$ 或 $\text{H}_3\text{PO}_4:\text{H}_2\text{O}=1:10$ 溶液中浸泡 20 秒以除去样片的表面氧化层。有报道通过实验证实了用氧等离子体和 NH_4OH 溶液对 GaAs 表面进行处理，所制备的欧姆接触的特性优于用 HCl 溶液清洗的结果。

欧姆接触有合金化和非合金化两种。GaAs 工艺中常用的 n 型欧姆接触合金系统是 AuGeNi 系统，一般采用 AuGeNi/Ag/Au 三层结构，其中 AuGeNi 作为合金层，Ag 为阻挡层，Au 为导电层。常用的 p 型合金系统是 Au-Zn 和 Au-Mg。合金化需要经过快速热退火 (RTA) 过程，RTA 可能会使半导体材料的成份偏离化学计量成分，因为 GaAs 在 350°C 左右分解， 600°C 时 As 的损失就很严重。因此退火时应加覆盖层，以防止 As 的逸损和改善欧姆接触的电阻和形貌。在合金化过程中金属穿透的深度是难以预料的，典型情况下为上百纳米。由于基区很薄，合金时很容易被穿透，因此尽量不采用合金法。

InGaAs 电子迁移率非常高，带隙很窄，与金属间的接触势垒非常低，因此它可与很多金属形成良好的欧姆接触，如 W/WSi、Ti/W、Pt/Ti/Pt/Au、Ti/Pt/Au、Au/Ge/Ni/Ag/Au。采用 InGaAs 作为发射极的欧姆接触层，可实现非合金欧姆接触，简化制造工艺。非合金接触在淀积金属后不用经历热处理，但这种接触的接触阻抗比合金接触要高。也有研究者在发射极采用难熔金属 Mo/W/Ti/Au 代替常规的 AuGeNi 合金系作接触金属取得了更好的结果。比如，Motorola 使用热稳定、低电阻、低应力、非合金化的溅射 TiWN 作为 InGaP/GaAs HBT 的发射极接触。由于欧姆接触在理论上尚不完善，所以很大程度上还要依靠实验的摸索^[107]。

本文采用 Ti/Pt/Au=300/200/1500Å 作为带 InGaAs 盖帽层的发射极欧姆接触，用 Ti/Pt/Au = 200/200/400=800Å 作为 p 型 GaAs 基极的欧姆接触，用 Ge/Au/Ni/Au=130/330/100/1500Å 作为集电极欧姆接触。前两者无需合金化，而集电极欧姆接触需要快速热退火。通过改变合金温度和时间，发现 375°C 下合金 60 秒的集电极金属轻微缩球，I-V 特性较好。其中 Ge/Au/Ni/Au 还未见于用作 HBT 的 n 型

GaAs 欧姆接触, 因此本文的探索也扩展了 n 型 GaAs 欧姆接触金属的范围。

表征金属-半导体接触特性的是比接触电阻 (ρ_c), 即单位面积金属-半导体接触的微分电阻:

$$\rho_c = \left(\frac{\partial J}{\partial V} \right)_{V=0}^{-1} (\Omega \cdot \text{cm}^2) \quad (4.2)$$

ρ_c 取决于势垒高度 Φ_b 和掺杂浓度, 无法直接测定, 目前已有许多基于不同模型的测试方法可供选择^[108-110]。对薄层材料欧姆接触电阻的测量, 目前应用最广泛的方法之一就是传输线模型 (TLM)。这种方法是 Schockley 首先提出的, 后来 Berger 等做了进一步改进。该方法如

图 4.14 所示, 在样品上制备三个长为 W' 、宽为 b 的金属电极, 它们之间的距离为 l_{12} 和 l_{23} , 则有:

$$R_{12} = \frac{V_{12}}{i_{12}} = \rho_s \frac{l_{12}}{W} + 2(R_c + R_W) \quad (4.3)$$

$$R_{12} = \frac{V_{23}}{i_{23}} = \rho_s \frac{l_{23}}{W} + 2(R_c + R_W) \quad (4.4)$$

从上两式得到接触电阻为:

$$R_c = \frac{R_{12}l_{23} - R_{23}l_{12}}{2(l_{23} - l_{12})} - R_W \quad (4.5)$$

$$R_W = \frac{\rho_s}{2\pi} \left(\frac{1}{k} \ln \frac{k+1}{k-1} + \ln \frac{k^2-1}{k^2-2} \right) \quad (4.6)$$

$$k = \frac{W}{W - W'} \quad (4.7)$$

其中, ρ_s 为薄层电阻, R_W 为金属电极长 W' 小于薄层台面宽度 W 所引起的电流边缘效应修正。

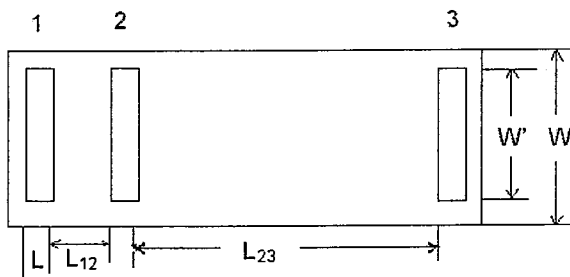


图 4.14 测量薄层样品接触电阻率的台面结构

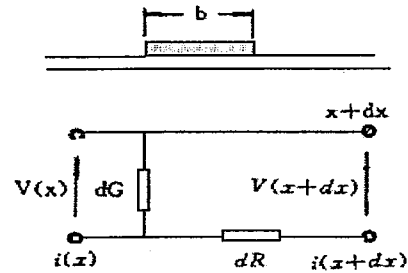


图 4.15 线性传输模型等效电路

由于金属电极底下电流不仅有纵向还有横向的流动, 应用传输线模型 (其等效

电路见图 4.15), 有如下关系:

$$dV(x)=i(x)\frac{\rho_s}{W}dx \quad (4.8)$$

$$di(x)=V(x)\frac{W}{\rho_c}dx \quad (4.9)$$

故:

$$\frac{d^2V(x)}{dx^2}-\alpha^2V(x)=0 \quad (4.10)$$

其中:

$$\alpha^2=\rho_s/\rho \quad (4.11)$$

利用边界条件: $x=0$ 时, $i=0$; $x=b$ 时, $i=i_0$; 解得:

$$V(x)=\frac{i_0\rho_s}{W\alpha}-\frac{\cosh(\alpha x)}{\sinh(\alpha b)} \quad (4.12)$$

$$I(x)=i_0\frac{\sinh(\alpha x)}{\sinh(\alpha b)} \quad (4.13)$$

于是接触电阻:

$$R_c=\frac{V(x)}{i(x)}\bigg|_{x=b}=Z\coth(\alpha b) \quad (4.14)$$

其中:

$$Z=\frac{1}{W}\sqrt{\rho_s\rho_c} \quad (4.15)$$

测得 R_{12} 和 R_{23} 后, 由式 (4.11) 求出 α 从而得到接触电阻率 ρ_c 。这种方法十分适合有台面的 GaAs 器件中欧姆接触电阻率的测量。

要说明的是, TLM 方法在实际测量中尚有许多困难, 如在样品制作中需要做台面腐蚀工艺, 还需要考虑接触金属薄层电阻的影响、衬底中变化了的薄层电阻的影响 (尤其是经反应形成的接触中)、探针位置的影响、电流集边效应的影响等。其中台面刻蚀是为了避免接触间的二维电流, 避免使用台面刻蚀的有效方法是在 TLM 基础上发展起来的圆形传输线模型 (CTLM)。

4.4 Ledge 技术

由于 GaAs 的表面复合速率较大, 且缺乏稳定的 GaAs 的氧化物, 因此表面钝化始终是 GaAs 器件制作工艺中的重点和难点, 人们先后提出了氢钝化或氮钝化、硫化和 Si_3N_4 边墙和发射极 ledge 等方法。

氮钝化主要是在 GaAs 表面形成宽带隙的 GaN, 从而达到钝化的目的。但氢钝化的缺点是 H 易与 GaAs 反应, 不能形成良好的介质膜来保护表面。硫化法是用

Na_2S 、 $(\text{NH}_4)_2\text{S}_x$ 、 P_2S_5 、 As_2S_3 等在 GaAs 表面形成硫化物薄膜而达到钝化效果，但该方法钝化后形成的硫化物薄膜稳定性不好，器件在钝化一段时间以后性能又会变差。边墙方法是在发射区周围淀积厚度适当的 Si_3N_4 ，但 Si_3N_4 对于半导体表面来说接触不很理想，而且它的介电常数较大 (7.5)，容易增大寄生电容。

在 2.5.2 节中已经提到，采用耗尽的发射极边 (Ledge 结构，也称为鸟嘴，如图 4.16 所示) 来钝化 HBT 的外基区表面，可以减小外基区表面的复合电流，从而提高器件的小电流增益和噪声特性。Ledge 结构对发射区的厚度有一定要求，首先它必须大于电子的平均自由程，其次它应使发射区处于全耗尽态。理论计算和实验表明，发射区材料厚度为 50nm 可以满足要求。由于钉扎在顶的表面费米能级和在底的 BE 结耗尽层的复合，使形成的 Ledge 结构是耗尽的^[111]。全耗尽的 Ledge 减小了复合电流，由此提高了电流增益，减小了噪声，提高了器件的可靠性^[112]。有文献报道有 Ledge 的 HBT 比没有 Ledge 的相应器件的直流增益 β 高出约 10%。

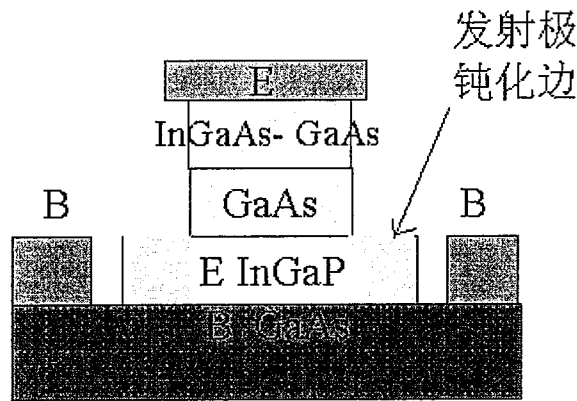


图 4.16 Ledge 结构示意图

薄的耗尽的发射区 Ledge 对减少 HBT 表面复合是一种行之有效的方法。然而，附加的发射区 Ledge 也提高了基区-集电区结面积，因而增大了基区-集电区结面积电容和基极电阻，这都将降低器件性能。所以必须要优化发射区 Ledge 的长度：一方面，Ledge 要足够长以减小表面复合；另一方面，又不能太长以致降低器件的速度。应综合考虑器件的直流特性、高频特性和低频噪声性能作为优化的标准。

套刻和自对准的方法都用于制作 ledge。比起自对准，套刻对对准要求高，需要额外的光刻版，并且占据发射区和基极电极之间较大空间，会降低器件的高频性能。而自对准方法通常要求复杂的步骤，比如额外的介质层 (SiO_2 或 Si_3N_4) 和刻蚀步骤，形成介质边墙。形成 ledge 的其它方法还有调节 HBT 的外延层结构在基区实现双腐蚀停止层并湿法腐蚀，和直接在 InGaP 发射区层上合金化基极电极。但前者使得材料生长和器件制程都很复杂，而后者对基极电极退火的控制有严格要求，必须保证基极电极渗透薄的发射极 ledge 层但不穿通基区层。

本文采用了一种更简单的方法形成 HBT 发射极钝化 Ledge，如图 4.17。具体步骤为：以 HBT 发射极电极为掩膜，腐蚀盖帽层 InGaAs 和 GaAs；光刻定义出 Ledge 的维度，将 Ledge 部分用光刻胶保护，光刻胶覆盖住发射极电极并稍伸出发射指边缘；然后以光刻胶为掩膜，腐蚀 InGaP 发射区，形成发射极台面，这样光刻胶保护的外基区上的 InGaP 部分得以保留下来，形成 Ledge。

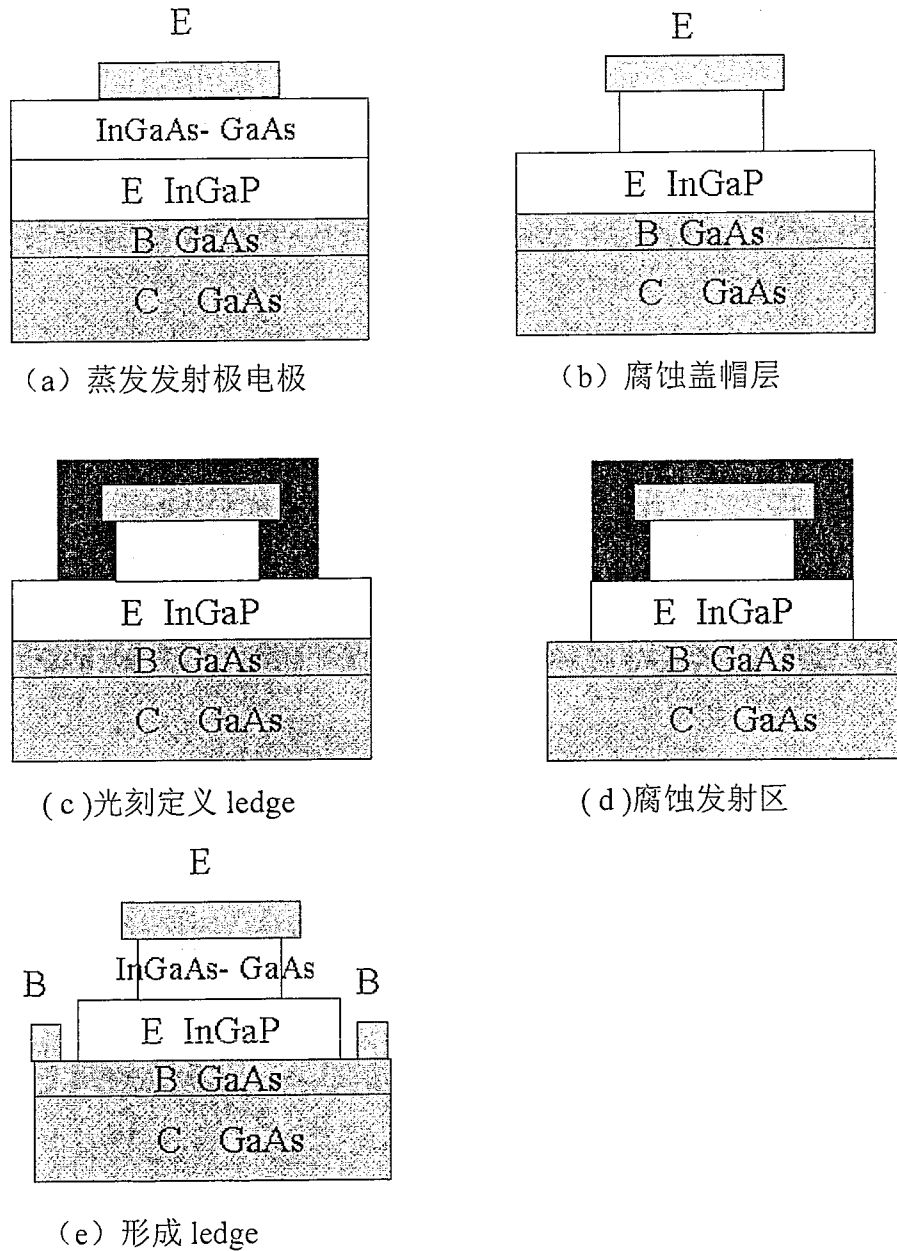


图 4.17 ledge 的工艺流程

4.5 空气桥工艺

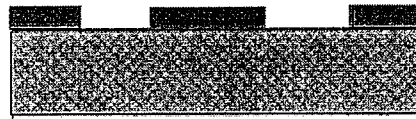
本文多处用到空气桥工艺，比如叉指型和马蹄形 HBT 的多胞并联，通过空气桥来降低寄生参数的影响，提高器件的高频特性；螺旋电感内圈的引出；MIM 电容的上下金属层位于不同平面，为了和外电路连接，需要将电容的输入输出端引到同一层，也需要空气桥连接。如果仅仅依靠中间介质层隔离，在陡直的边缘处互连，容

易引起上下极板短路，同时击穿电压降低。事实上，在 MMIC 中空气桥是解决金属连线交叉问题的重要方式。

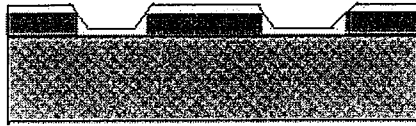
本文所采用的空气桥工艺用到三次光刻，一次电子束蒸发，一次电镀，一次剥离及两次腐蚀。具体步骤如下：首先旋涂 AZ6809 光刻胶，光刻开出桥墩；带胶电子束蒸发薄的电镀导电层 Ti/Au 层，不剥离；直接旋涂 AZ4210 厚胶，再光刻开出桥梁，覆盖住桥墩；坚膜后，电镀加厚桥梁和桥墩到 2~3 μm ；旋涂 AZ6809 光刻胶，光刻，此步骤显影后在空气桥上留下光刻胶作腐蚀保护层；坚膜后用 KI 溶液腐蚀空气桥以外的 Au；腐蚀多余的电镀导电层中的 Ti；丙酮去胶。本文所采用的空气桥制备工艺流程如图 4.18 所示。



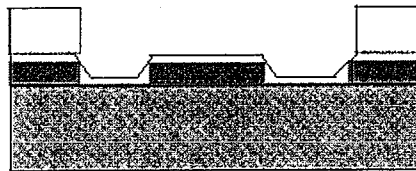
(a) 起始状态的外延片



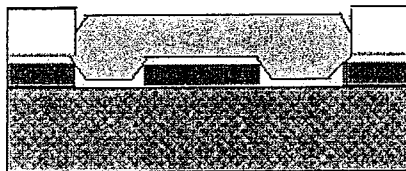
(b) 第一次光刻，定义桥墩图形



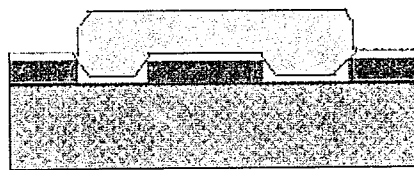
(c) 带胶蒸发电镀导电层 Ti/Au



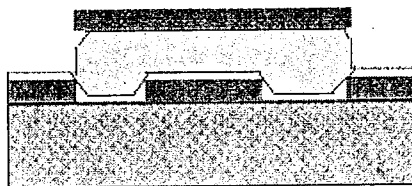
(d) 旋涂厚胶 AZ4210，第二次光刻，定义桥梁图形



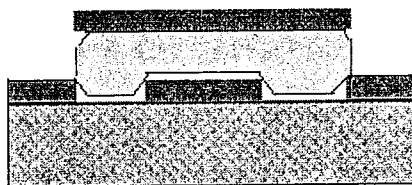
(e) 电镀，加厚桥梁



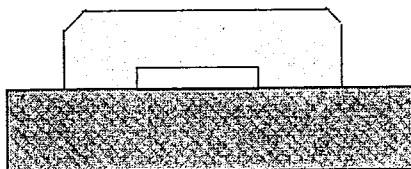
(f) 丙酮去除厚光刻胶



(g) 第三次光刻, 光刻胶保护桥



(h) 腐蚀多余的电镀导电层 Ti/Au



(i) 去胶, 形成空气桥

图 4.18 空气桥制备工艺流程图

下面对空气桥工艺中的剥离和电镀工艺略作讨论。实验发现, 电子束蒸发比真空蒸发或溅射的金属更好剥离, 这是因为金属淀积的工艺温度不同, 对光刻胶的影响不同。温度高时, 光刻胶会软化, 图形边缘不够陡直, 造成外延片上的金属膜与光刻胶上的金属粘连, 丙酮不易渗透进去使光刻胶溶胀。电子束蒸发的靶源距离样品远, 辐射热量少; 而真空蒸发金的熔点约 1000°C , 距离样品近, 辐射热量大, 因此不易剥离; 溅射工艺剥离的难易程度介于真空蒸发和电子束蒸发两者之间。显影前泡氯苯 5 分钟, 氯苯的作用是使光刻胶的表面变得较为坚硬, 使正常光刻胶光刻后能形成正角, 可使剥离更容易。由于 S1813 胶一般不泡氯苯, 所以可用甲苯代替。

做金属剥离工艺时, 为加快光刻胶上金属剥离的速度, 常辅以超声, 但是做过空气桥工艺的晶片使用超声要非常慎重。因为超声波搅动溶液, 产生气泡, 气泡沿着最大声压带不均匀的产生。因此器件上有超细结构时, 可能会造成器件结构损伤。因此可以适当减少超声强度和时间, 或者改用针筒抽取洗液来进行冲洗。

电镀不仅是空气桥制备中的重要工艺, 同样适合于 GaAs 上的 Au 互连。GaAs 基 MMIC 电路工作频率高, 要求互连金属电阻率低, 趋肤深度小。一般采用 Ti/Au 作互连金属, 其中 Ti 用于增强与 GaAs 层的黏附性。互连线 Au 一般电镀加厚到趋肤深度的 3 倍以上, 可以减小寄生电阻带来的损耗。当然, 导电层也不能太厚, 否则会增加金属导体间的耦合电容, 一般为 $2\sim 3\mu\text{m}$ 。GaAs 上的 Au 互连可由两种工艺方法获得, 一种是选择性电镀, 另一种是腐蚀 Au。选择性电镀的主要工艺步骤为: 溅射一薄层 Ti/Au 作为电镀导电层; 光刻厚胶定义出互连线图形; 电镀 Au, 注意 Au 不要溢出; 去胶; 湿法腐蚀溅射的薄层 Au 和 Ti, 选择光刻胶保护连线图形或牺牲部分电镀的 Au 都可以。另一种方法是溅射 Ti/Au 电镀导电层后, 直接电镀加厚 Au, 光刻, 以光刻胶作掩膜, 腐蚀形成互连线。腐蚀厚的 Au 会比腐蚀薄的 Au 麻烦, 比如腐蚀时间延长, 可能导致侧向腐蚀等, 因此还是以选择性电镀为好。

因为空气桥工艺难度较高, 所以作为一种减小表面复合的不是最好但还可以接受的替代方法, 也可以选用聚纤亚胺 (PI 胶) 介质桥。PI 的电绝缘性好, 耐酸碱, 介电常数为 2.9。使用 PI 介质桥还可以减少漏电流。

4.6 InGaP/GaAs HBT 工艺流程

在上述对 InGaP/GaAs HBT 器件制备工艺进行的实验研究和分析讨论的基础上, 结合本实验室的实际工艺条件, 本文建立了完整的 InGaP/GaAs HBT 工艺流程, 如表 4.5 所示。采用本文设计的版图和工艺流程, 进行了 HBT 器件研制和测试。

表 4.5 InGaP/GaAs HBT 工艺流程

序号	工艺	要求
1#版光刻, 蒸发对准标记		
1	清洗外延片	$\text{CCl}_4 \rightarrow$ 丙酮 $\rightarrow$ 乙醇 (各超声三次, 每次 3 分) $\rightarrow$ 去离子水清洗, N_2 吹干
2	去氧化层	$\text{HCl} : \text{H}_2\text{O} = 1 : 10$, 时间: 20 秒
3	预烘	100°C 热板, 时间: 3 分
4	涂胶	4500rpm 旋涂 6809 胶, 时间: 30 秒
5	前烘	100°C 热板, 时间: 4 分
6	曝光	用 1#版进行光刻, 曝光 12 秒
7	泡氯苯	时间: 5 分
8	显影	MF320, 显影 5 秒, 去离子水清洗, N_2 吹干
9	等离子体打底膜	抽真空 5 分, 打底膜 10 秒
11	表面处理	$\text{HCl} : \text{H}_2\text{O} = 1 : 10$, 漂洗 20 秒
12	清洗	去离子水冲洗, N_2 吹干
13	电子束蒸发	$\text{Ti/Au} = 100/1000\text{\AA}$

14	剥离	丙酮浸泡, 用针筒抽取丙酮冲洗剥离, 去离子水冲洗, 烘干
2# 版光刻, 保护有源区, 注入隔离		
15	生长 Si_3N_4	PECVD 淀积 SiN 层 $\sim 5000\text{\AA}$
16	涂胶	以 4000rpm 旋涂 AZ4210, 30 秒 (胶厚: $2.3\mu\text{m}$)
17	前烘	100°C 热板前烘, 时间: 3 分
18	曝光	2# 版光刻, 曝光 16 秒
19	显影	AZ400: $\text{H}_2\text{O}=1:3$, 显影 10 秒, 直到可见光亮的 Si_3N_4 本色, 无彩色花纹
20	坚膜	120°C 热板, 时间: 3 分
21	RIE	刻蚀 Si_3N_4 , 把没有胶覆盖的 Si_3N_4 部分完全刻掉
22	隔离	H^+ 注入隔离
23	去胶	等离子体通氧或 RIE
24	去 Si_3N_4	$\text{HF}:\text{NH}_3\text{F}:\text{H}_2\text{O}=3:6:9$ 溶液浸泡数秒, 去离子水冲洗, 烘干或 RIE
25	退火	
3# 版光刻, 蒸发发射极		
26	预烘	100°C 热板, 时间: 3 分
27	涂胶	4500rpm, AZ6809 胶, 30 秒
28	前烘	100°C 热板前烘 3 分
29	曝光	3# 版光刻, 曝光 12 秒
30	泡氯苯	时间: 5 分
31	显影	MF320, 显影 5 秒, 去离子水清洗, N_2 吹干
32	等离子体打底膜	抽真空 5 分, 打底膜 10 秒
33	表面处理	$\text{HCl}:\text{H}_2\text{O}=1:10$ 漂洗, 时间: 20 秒
34	电子束蒸发	E 电极, $\text{Ti}/\text{Pt}/\text{Au}=300/200/1500\text{\AA}$
35	剥离	丙酮浸泡, 用针筒抽取丙酮冲洗剥离, 去离子水冲洗, 烘干
4# 版光刻, 淀积 MIM 电容介质, Si_3N_4 边墙		
36	Si_3N_4	PECVD 长 $\text{Si}_3\text{N}_4\sim 2000\text{\AA}$
37	预烘	100°C 热板, 时间: 3 分
38	涂胶	4500rpm, AZ6809 胶, 30 秒
39	前烘	100°C 热板前烘 3 分
40	曝光	4# 版光刻, 曝光 12 秒
41	显影	MF320, 显影 5 秒, 去离子水清洗, N_2 吹干
42	等离子体打底膜	抽真空 5 分, 打底膜 10 秒
43	RIE	RIE 刻蚀 Si_3N_4 (2 分 20 秒), 形成 Ledge
5# 版光刻, 保护发射极, Ledge, 腐蚀发射极台面		
44	腐蚀盖帽层	柠檬酸溶液: $\text{H}_2\text{O}_2=5:1$ 溶液腐蚀盖帽层 InGaAs/GaAs (30°C 水浴, 约 $6000\text{\AA}/\text{分}$),

45	腐蚀发射区台面	HCl:H ₃ PO ₄ =1:1 腐蚀 InGaP, 直至基极 GaAs 层
46	清洗	去离子水冲洗, N ₂ 吹干, 去离子水冲洗, 烘干
6# 版光刻, 蒸发基极		
47	预烘	100℃ 热板, 时间: 3 分
48	涂胶	4500rpm, AZ6809 胶, 30 秒
49	前烘	100℃ 热板前烘 3 分
50	曝光	6# 版光刻, 曝光 12 秒
51	泡氯苯	时间: 5 分
52	显影	MF320, 显影 5 秒, 去离子水清洗, N ₂ 吹干
53	等离子体打底膜	抽真空 5 分, 打底膜 10 秒
54	表面处理	HCl:H ₂ O=1:10 漂洗, 时间: 20 秒
55	电子束蒸发	基极欧姆电极: Ti/Pt/Au=200/200/400=800Å
56	剥离	丙酮浸泡, 用针筒抽取丙酮冲洗剥离, 去离子水冲洗, 烘干
7# 版光刻, 保护 E、B, 腐蚀基区台面		
57	预烘	100℃ 热板, 时间: 3 分
58	涂胶	4500rpm, AZ6809 胶, 30 秒
59	前烘	100℃ 热板, 时间: 3 分
60	曝光	7# 版光刻, 曝光 12 秒
61	显影	MF320, 显影 5 秒, 去离子水清洗, N ₂ 吹干
62	等离子体打底膜	抽真空 5 分, 打底膜 10 秒
63	腐蚀 B、C 区	用柠檬酸: H ₂ O ₂ 溶液腐蚀掉基极层和集电极层, 直至亚集电区 (腐蚀台面开启电压约为 5V)
8# 版光刻, 蒸发集电极电极		
64	预烘	100℃ 热板, 时间: 3 分
65	涂胶	4500rpm, AZ6809 胶, 30 秒
66	前烘	100℃ 热板, 时间: 3 分
67	曝光	8# 版光刻, 曝光 12 秒
68	泡氯苯	时间: 5 分
69	显影	MF320, 显影 7 秒, 去离子水清洗, N ₂ 吹干
70	等离子体打底膜	抽真空 5 分, 打底膜 10 秒
71	表面处理	用 HCl:H ₂ O=1:10 溶液漂洗 30 秒
72	电子束蒸发	集电极电极: Ge/Au/Ni/Au=130/330/100/1500 Å
73	剥离	丙酮浸泡, 用针筒抽取丙酮冲洗剥离, 去离子水冲洗, 烘干
74	合金化	375℃ 下合金 60 秒
空气桥, 互连		
空气桥之一: 光刻桥墩		
75	预烘	100℃ 热板, 时间: 3 分

76	涂 PI 胶	3000rpm, PI, 30 秒
77	前烘	150℃烘箱, 时间: 1 小时
78	涂胶	4500rpm, AZ6809, 30 秒
79	前烘	热板 100℃, 时间: 3 分
80	曝光	9# 版光刻, 开出桥墩, 曝光 10 秒
81	显影	MF320, 显影 7 秒
82	等离子体打底膜	抽真空 5 分, 打底膜 10 秒
83	溅射电镀导电层	不去胶, 直接溅射 Ti/Au, 不剥离
空气桥之二: 光刻桥梁		
84	预烘	100℃热板, 时间: 3 分
85	涂胶	4500rpm, AZ4210, 30 秒
86	前烘	热板 100℃, 时间: 3 分
87	曝光	10# 版光刻, 开出桥梁, 曝光 16 秒
88	显影	MF400K: H ₂ O=1: 3, 显影 10 秒
89	等离子体打底膜	抽真空 5 分, 打底膜 10 秒
空气桥之三: 电镀		
90	电镀	电镀加厚桥梁至 2~3μm
空气桥之四: 保护桥		
91	预烘	100℃热板, 时间: 3 分
92	涂胶	4500rpm, AZ6809, 30 秒
93	前烘	热板 100℃, 时间: 3 分
94	曝光	11# 版光刻, 曝光 10 秒
95	显影	MF400K: H ₂ O=1: 3, 显影 7 秒
96	等离子体打底膜	抽真空 5 分, 打底膜 10 秒
97	坚膜	热板 120℃, 时间: 4 分
空气桥之五: 腐蚀		
98	腐蚀 Au	KI 溶液腐蚀 Au
99	腐蚀 Ti	腐蚀 Ti
100	去胶	丙酮去胶
101	清洗	酒精, 去离子水冲洗, N ₂ 吹干
102	去 PI	显影液去 PI, 显影时间比常规稍长, 以便把桥梁下的聚酰亚胺显影掉 (先测特性, 去不掉则成介质桥)
103	测试	HP4156B 测 I-V 特性, S 参数测试, TLM 法测算 R _c
电阻		
104	预烘	热板 100℃, 时间: 3 分
105	涂胶	4500rpm, AZ4210, 30 秒
106	前烘	热板 100℃, 时间: 3 分

107	曝光	12 # 版进行光刻, 曝光 16 秒,
108	显影	AZ400K: H ₂ O=1: 3, 显影 10 秒
109	等离子体打底膜	抽真空 5 分, 打底膜 10s
110	溅射	溅射 NiCr
13 # 版光刻, 钝化		
111	预烘	热板 100℃, 时间: 3 分
112	涂 PI 胶	3000rpm, PI, 30 秒
113	前烘	150℃烘箱, 时间: 1 小时 (或 SiN)
114	曝光	13 # 版进行光刻
115	显影	MF400K: H ₂ O=1: 3, 显影 7 秒
116	坚膜	200℃烘箱, 时间: 2 小时, 固化聚酰亚胺
减薄		
117	衬底减薄	减薄至约 100μm

4.7 HBT 器件特性测试和分析

按照上述的工艺流程, 本文研制出小尺寸的 InGaP/GaAs HBT 器件, 并对所得器件性能进行了测试分析。该 HBT 器件有两个发射极指, 三个基极指, 发射极和基极指宽均为 2μm, 指长 20μm, 发射极指和基极指间距 3μm。器件研制所用的 HBT 材料结构如表 4.6 所示, 所研制的 HBT 器件管芯照片和 I-V 特性测试结果分别见图 4.19~4.21。

表 4.6 器件研制用 InGaP/GaAs HBT 材料结构

外延层	组分	厚度 (nm)	掺杂浓度 (cm ⁻³)	掺杂剂
9	In _x Ga _{1-x} As (x=0.6)	50	>1E19	Si
8	In _x Ga _{1-x} As- GaAs (x=0.6-0)	50	>1E19	Si
7	GaAs	250	5E18	Si
6	In _{0.5} Ga _{0.5} P	50	3E17	Si
5	GaAs	5	undoped	
4	GaAs	90	4E19	Be
3	GaAs	5	undoped	
2	GaAs	1000	1E16	Si
1	GaAs	500	5E18	Si
S.I. GaAs Substrate				

由测试结果可见, 器件的电流增益 β 约 25~40, 开启电压约 1V, 膝点电压约

2.5V, 击穿电压大于 6V。而同样材料结构的大尺寸 HBT 器件 β 为 16~24, 开启电压约 0.5V, 膝点电压约 2.5V, 击穿电压大于 9V。小尺寸器件取得了与大尺寸器件相当甚至更大的电流增益 β , 可见 Ledge 结构起到了很好的钝化作用。

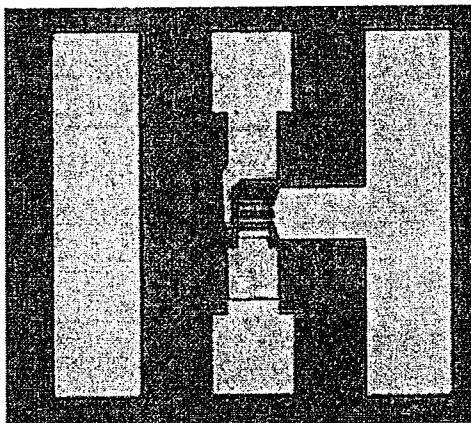


图 4.19 两个发射极指三个基极指单管。
发射极和基极指宽均为 $2\mu\text{m}$, 指长 $20\mu\text{m}$,
发射极指和基极指间距 $3\mu\text{m}$

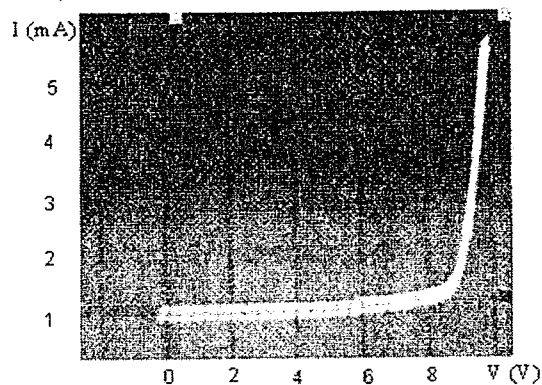


图 4.20 HBT 器件 BC 结的 I-V 特性

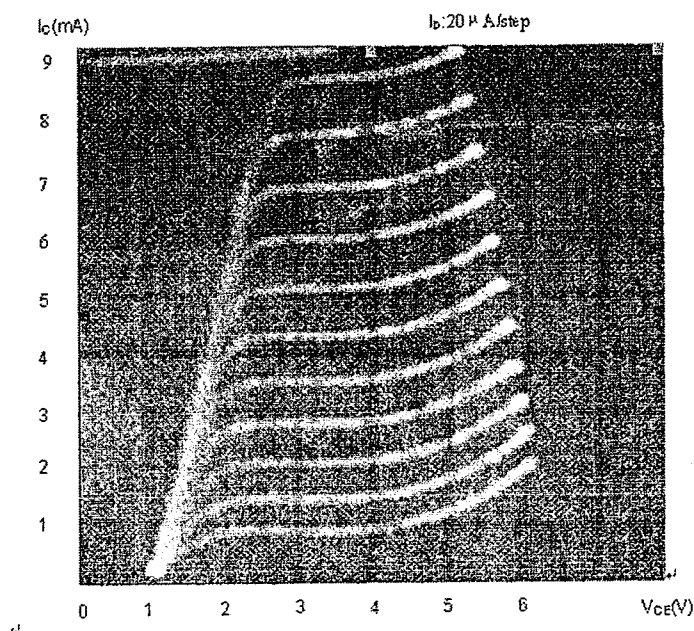


图 4.21 HBT 器件的共射极 I-V 特性

从测得的 I-V 特性曲线上看, 所得小尺寸 InGaP/GaAs HBT 的增益特性和击穿电压都可以接受, 器件存在的最大问题是开启电压和膝点电压较大, 原因之一是我们采用的是套刻工艺, 基区面积与发射区面积之比 A_C/A_E 较大, 如果采用自对准工艺, 使 A_C/A_E 值减小, 将可能降低开启电压和膝点电压。另一个可能的原因是腐蚀

不到位。由于所用的 HBT 材料结构在 EB 界面处生长了一层非故意掺杂阻挡层,在器件制备过程中,用 HCl 系腐蚀液腐蚀掉发射区 InGaP 后,即蒸发基极电极金属 Ti/Pt/Au,这样基极电极实际上是做在了非故意掺杂阻挡层上,而不是在重掺杂的基区材料上。由于 Ti/Pt/Au 是非合金化的欧姆接触金属,即使在整个流程中集电极欧姆接触有合金化过程,但所用的 375℃ 的温度也不足以对高熔点的 Ti/Pt/Au 造成影响,使得 Ti/Pt/Au 与非故意掺杂阻挡层不易形成良好的欧姆接触,同时也使基区的横向电阻增加,导致了开启电压的增大。

4.8 小结

HBT 工艺是一项细致复杂的工作,需要注意的问题很多。本章重点研究了 HBT 器件制备过程中的湿法腐蚀、器件隔离、欧姆接触、Ledge 技术和空气桥工艺。

在 InGaP/GaAs HBT 器件制备过程中,采用柠檬酸系腐蚀液去掉 InGaAs-GaAs 盖帽层之后,使用 HCl: H₃PO₄ 腐蚀 InGaP 层时,往往出现表面腐蚀不均匀的现象。本文分析了造成腐蚀不均匀的原因,采用 AFM 和台阶仪研究了柠檬酸系和磷酸系腐蚀液在不同腐蚀条件下对 GaAs/InGaP 异质界面的腐蚀形貌,发现是柠檬酸系腐蚀液腐蚀残留的 GaAs,造成了后续用 HCl: H₃PO₄ 溶液腐蚀 InGaP 时表面粗糙的问题。本文采用柠檬酸系腐蚀液腐蚀 InGaAs/GaAs,然后再用酸性较强的 H₃PO₄: H₂O₂: H₂O=3: 1: 50 溶液腐蚀残留的 GaAs 方法,获得了最小的表面粗糙度。

采用重掺杂的 InGaAs 作为盖帽层,能与很多金属体系形成良好的欧姆接触,但同时也给器件隔离带来了困难。本文采用湿法腐蚀结合质子注入,先将非有源区 InGaAs 盖帽层和发射区 InGaP 外延层用湿法腐蚀去除,再采用离子注入隔离,不仅减小了爬坡高度,而且避免了 InGaAs 难以通过注入隔离的问题,在普通的 200KeV 离子注入机上实现了较好的器件隔离。

本章还分析了欧姆接触的种类、工艺影响和测试方法,其中探索采用 Ge/Au/Ni/Au 作为 HBT 的 n 型 GaAs 的欧姆接触,扩展了 n 型 GaAs 的欧姆接触金属范围。讨论了钝化 HBT 的外基区表面的耗尽的发射极边(Ledge)技术和空气桥的实现工艺,对空气桥工艺涉及的剥离和电镀工艺做了分析。结合本实验室的工艺条件,建立了完整的 InGaP/GaAs HBT 工艺流程,并研制出发射区面积为 (2μm×20μm)×2 的 InGaP/GaAs HBT 器件,结果表明两个发射极指三个基极指的单管结特性很好,BE 开启电压 1V,BC 开启 8V,击穿电压大于 6V,β 约 25~40。存在的主要问题是开启电压较大,对可能的原因进行了分析。

第五章 X 波段 HBT VCO 设计

压控振荡器 (VCO) 是最重要的微波单片集成电路 (MMIC) 之一, 由于 HBT 器件所具有的噪声特性好、线性度高等特点, 尤其适合作为 VCO 电路的有源器件, 因此 HBT VCO 电路是目前 GaAs MMIC 研究的重要课题。本章在对 HBT 等效电路模型分析的基础上, 利用 ADS 设计软件进行了 X 波段 HBT VCO 的设计研究。

5.1 MMIC 简介

GaAs 微波单片集成电路 (MMIC) 是将有源和无源元件都制作在同一块 GaAs 衬底上的微波电路。目前 GaAs MMIC 工作频率可覆盖 1GHz 到上百 GHz 的频段, 功能越来越丰富, 涉及到民用和军事应用的各个方面。与传统的微波混合集成电路 (MIC) ——即把无源元件采用分布参数的平面传输线 (主要是微带线) 制作在陶瓷、蓝宝石或铁氧体等介质衬底上, 而把分立的有源器件单独封装之后用焊料或导电环氧树脂集成到共同的衬底上——相比, MMIC 加工过程重复性好, 成品率高, 更小更轻, 同时减小了寄生参量, 芯片的带宽和工作频率都有大幅提高^[113]。

但是, GaAs MMIC 的设计技术也存在着较大的特殊性。由于制造商的工艺各不相同, 因此用来进行电路设计的器件模型只唯一地适用于特定的工艺线。由于 MMIC 电路在微波波段工作, 存在着复杂的分布效应和寄生效应, 而一旦 MMIC 制造完成, 电路特性参数就难以再调整。因此, 考虑到 GaAs MMIC 高昂的制造成本, 设计时必须全面考虑各种因素, 力争设计一次成功^[114]。

5.2 HBT 的等效电路模型

精确的器件模型是保证电路设计成功的关键。理想的器件模型应: (1) 能准确描述器件复杂的非线性特性; (2) 包含尽可能完备的信息, 如噪声特性、击穿特性、温度特性等; (3) 具有开放性, 使用户能够根据需求自建模型和对模型进行处理和完善。但遗憾的是, 由于微波器件复杂的分布参数特性, HBT 器件模型尚很不成熟, 未能形成业界广泛认可的统一模型和相应的参数提取方法。

目前大量采用的是与器件实际测试相结合的半经验型模型, 其精度取决于测量精度和等效电路的形式及其数学描述。这类模型种类繁多, 建立的每一种模型往往对某类电路设计有较高的精度, 但并不适用于其它电路。设计者需根据电路性能指标和性价比选择特定工艺, 如功率、低噪声、开关工艺等。不同工艺有不同的侧重点, 工艺线提供的模型也不相同, 很难以通用的模型表征不同工艺的特性。

实际应用的 GaAs 基 HBT 器件都采用基于 Si 或 SiGe 工艺开发的模型来提取参数, 主要的模型有 EM (Ebers-Moll) 模型和 GP (Gummel-Poon) 模型^[115]。由 GP 模型不断发展和完善而来的 SPICE GP 已成为 BJT 模型的工业标准, 但用于 III-V 族

化合物 HBT 时 GP 模型存在很多缺陷,如未能充分考虑小尺寸的寄生电容、集电极电阻的调制效应、衬底的寄生晶体管效应、高频效应、温度效应、雪崩效应^[116]、自热效应等。此外,随着基区宽度的减小,输出电导的模型也有明显偏差。

近年来,研究者不断对传统的 EM 和 GP 模型进行改进,对 HBT 器件如高电流效应、异质结势垒阻挡效应、双异质结器件缓变结 Early 效应、B-C 结间的附加 Kirk 效应等不同于传统 BJT 器件的物理效应进行表征,发展尽可能正确表征相关工艺 HBT 特性的新模型,或者直接开发新模型(如 Agilent HBT)。如 Philips 开发的 MEXTRAM (1985 年)、HICUM (High Current Bipolar Compact Transistor Model, 1987 年)。1995 年开发出的 VBIC (Vertical Bipolar Inter-Company, VBIC) 模型有所不同^[116],但其模型拓扑极为复杂。以上模型用于 III-V 族 HBT 时,缺乏针对性,且多存在模型参数值难以提取或参数值物理意义不明确等缺陷。

本文仿真使用的 HBT 模型是 Agilent HBT 模型。该模型主要针对 III-V 族 HBT (GaAs 和 InP),基于化合物半导体物理模型 UCSD HBT 模型和 Gummel-Poon BJT 模型,电荷方程借用了 HICUM 电荷表征方式。该模型考虑了 GaAs 中电子漂移速率对电场的依赖关系,电荷模型包含了可变的集电区渡越时间公式,使得在更宽的偏置点范围内, f_T 与偏置的关系更准确,从而提高了线性度预期的准确性。该模型的大信号等效电路如图 5.1 所示,虚线框内的本征模型的两端口网络由图 5.2 和 5.3 更清楚地显示。

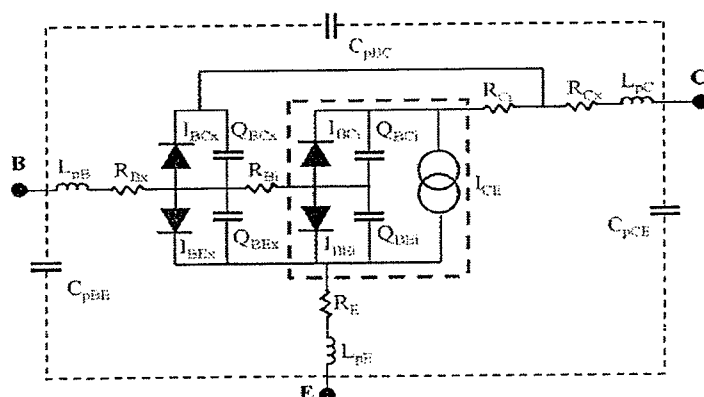


图 5.1 Agilent HBT 大信号等效电路 (虚线框内是本征模型)

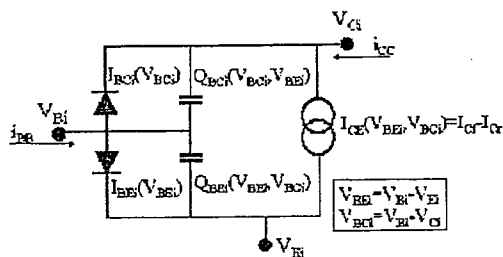


图 5.2 Agilent HBT 大信号的本征模型

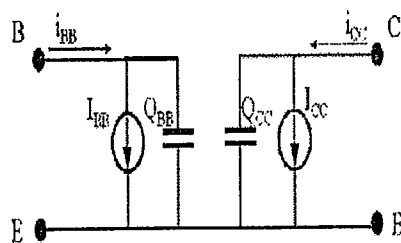


图 5.3 大信号等效电路本征部分的两端口网络

在本征模型的两端口网络图中，各参数可表示如下：

$$I_{BB}=I_{BEi}+I_{BCi} \quad (5.1)$$

$$Q_{BB}=Q_{BEi}+Q_{BCi} \quad (5.2)$$

$$i_{BB}=I_{BB}+\frac{dQ_{BB}}{dt} \quad (5.3)$$

$$I_{CC}=I_{CE}-I_{BCi} \quad (5.4)$$

$$Q_{CC}=-Q_{BCi} \quad (5.5)$$

$$i_{CC}=I_{CC}+\frac{dQ_{CC}}{dt} \quad (5.6)$$

本征器件的两端口电路表示使得小信号模型的本征元件的计算变得容易，这是因为本征 Y 参数可以用两端口电路元件表达如下：

$$[Y_{int}] = \begin{bmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{bmatrix} = \begin{bmatrix} \left(\frac{\partial I_{BB}}{\partial V_{BEi}} \right)_{V_{CEi}} + j\omega \left(\frac{\partial Q_{BB}}{\partial V_{BEi}} \right)_{V_{CEi}} & \left(\frac{\partial I_{BB}}{\partial V_{CEi}} \right)_{V_{BEi}} + j\omega \left(\frac{\partial Q_{BB}}{\partial V_{CEi}} \right)_{V_{BEi}} \\ \left(\frac{\partial I_{CC}}{\partial V_{BEi}} \right)_{V_{CEi}} + j\omega \left(\frac{\partial Q_{CC}}{\partial V_{BEi}} \right)_{V_{CEi}} & \left(\frac{\partial I_{CC}}{\partial V_{CEi}} \right)_{V_{BEi}} + j\omega \left(\frac{\partial Q_{CC}}{\partial V_{CEi}} \right)_{V_{BEi}} \end{bmatrix} \quad (5.7)$$

小信号参数如总的本征 B-E 和 B-C 电容可以从本征 Y 参数直接提取。小信号等效电路修正跨导 gm 来近似得到时间延迟。小信号等效电路如图 5.4 所示。

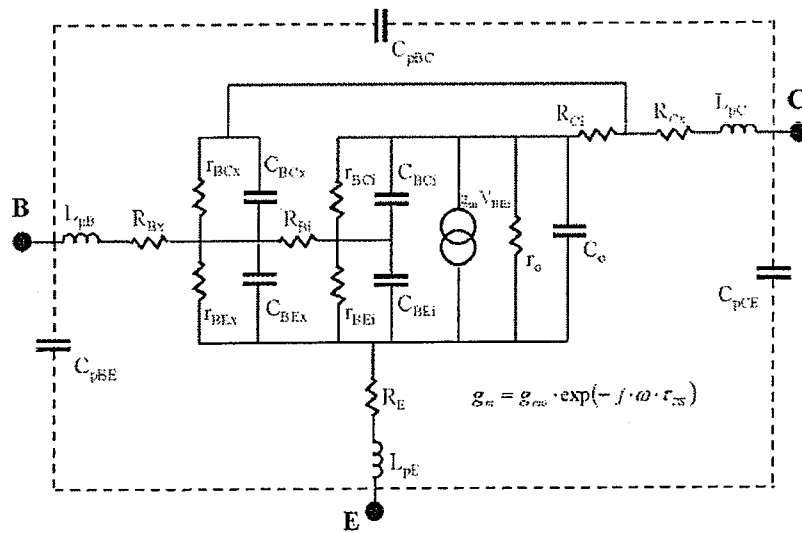


图 5.4 Agilent HBT 小信号等效电路

其中 C_{pBC} 、 C_{pBE} 、 C_{pCE} 、 L_{pB} 、 L_{pE} 、 L_{pC} 是寄生电容和寄生电感。 R_{Bx} 外基区电阻， R_{Cx} 外集电区电阻， R_E 发射区电阻； R_{bi} 、 R_{ci} 为本征电阻， r_{BCx} 、 r_{BEx} 分别为：

$$r_{BCx} = \left(\frac{dI_{BCx}}{dV_{BCx}} \right)^{-1} \quad (5.8)$$

$$r_{BEx} = \left(\frac{dI_{BEx}}{dV_{BEx}} \right)^{-1} \quad (5.9)$$

$$C_{BCx} = \frac{dQ_{BCx}}{dV_{BCx}} \quad (5.10)$$

$$C_{BEx} = \frac{dQ_{BEx}}{dV_{BEx}} \quad (5.11)$$

$$r_{BCi} = \left(\frac{dI_{BCi}}{dV_{BCi}} \right)^{-1} \quad (5.12)$$

$$r_{BEi} = \left(\frac{dI_{BEi}}{dV_{BEi}} \right)^{-1} \quad (5.13)$$

$$C_{BCi} = \left. \frac{\partial Q_{BB}}{\partial V_{CEi}} \right|_{V_{BEi}} \quad (5.14)$$

$$C_{BEi} = \left. \frac{\partial Q_{BB}}{\partial V_{BEi}} \right|_{V_{CEi}} + \left. \frac{\partial Q_{BB}}{\partial V_{CEi}} \right|_{V_{BEi}} \quad (5.15)$$

$$r_0 = \left(\left. \frac{\partial I_{CE}}{\partial V_{CEi}} \right|_{V_{BEi}} \right)^{-1} \quad (5.16)$$

$$C_0 = \left. \frac{\partial Q_{CC}}{\partial V_{CEi}} \right|_{V_{BEi}} + \left. \frac{\partial Q_{BB}}{\partial V_{CEi}} \right|_{V_{BEi}} \quad (5.17)$$

5.3 VCO简介

压控振荡器（VCO）是一种振荡频率随外加控制电压变化的振荡器，在锁相环（PLL）中作为频率合成的一个关键模块，还可用作扫频振荡器和高线性度频率调制器。VCO 已被广泛用于手机、卫星通信终端、基站、雷达、导弹制导系统、军事通信系统、数字无线通信、光学多工器、光发射机和其他电子系统，并对这些电子

系统的性能、尺寸、重量和成本都有着决定性的影响。

由于 HBT 是垂直结构器件，消除了表面态问题，具有更低的相位噪声特性，尤其适合于制作 VCO^[17]。与传统的由二端器件如体效应二极管和雪崩二极管实现的固体振荡器相比，用 HBT 器件制作的振荡器还具有更大的动态范围、更好的集成度，可以工作在更高的频段。

振荡器设计的难点在于，描述有源器件的非线性等效电路随着工作频率的提高变得愈加复杂。此外，由于振荡器必须驱动其它电路，因此它必须提供一定的功率输出，而这种输出负载效应将反过来影响振荡器的频率稳定性和频谱纯度。

VCO 最重要的性能指标要求是低相位噪声、低功耗、宽调谐范围，但相位噪声和调谐宽度是一对矛盾。下面是有关 VCO 的一些重要性能参数：

(1) 相位噪声：是表示振荡器频谱纯度的性能参数。理想情况下振荡器的输出是单一频率的，可以用一条单根的直线表示。实际的振荡器因为存在噪声从而使输出频谱并非是单根的直线，而是以调制边带的形式连续分布在载波的两边，造成频谱的扩展（如图 5.5 所示）。这些噪声称为相位噪声。振荡器的幅度噪声功率远远大于相位噪声功率，通常可以忽略。相位噪声定义为偏离 $\Delta\omega$ 载波频率处，在 1Hz 带宽内单边带噪声谱密度与载波功率的比值。通常以对数形式表示，单位是 dBc/Hz。

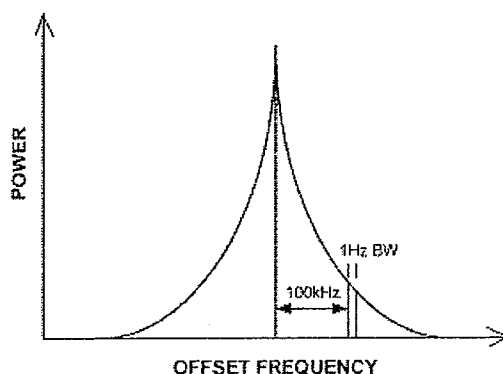


图 5.5 振荡器的实际输出频谱

(2) 调谐范围：是指满足各项指标要求的频率范围，用 VCO 受控可变的起止频率表示，即： $\omega_{\max} - \omega_{\min}$ 或 $2(\omega_{\max} - \omega_{\min}) / (\omega_{\max} + \omega_{\min}) \times 100\%$ 。通常需要宽的调谐范围以覆盖在规定的供电电压和温度范围的工作频率。

(3) 调谐增益 (VCO 增益)：是当调谐输入电压改变时 VCO 敏感程度的度量。例如，调谐增益为 50MHz/V 的意思是当调谐电压改变 1V 时将有 50MHz 的频率变化。通常需要低的调谐增益，因为此时被耦合到振荡器槽路的变容二极管将使振荡器具有更低的相位噪声。

$$\omega(t) = \omega_0 + K_v U_d(t) \quad (5.18)$$

其中 ω_0 是 VCO 的中心频率, K_v 为调谐增益。

(4) 调谐线性度: 指偏离理想的线性调谐直线的最大调谐频偏与总的调谐宽度之比, 用百分比表示。影响 VCO 线性度的最关键因素是变容管 C-V 特性的好坏。

(5) 输出信号频谱纯度: 表示输出中对谐波和杂波的抑制能力。随着压控电压的改变, 振荡波形不是一个理想的正弦波。为了使得能量都集中在振荡器的基频上, 要尽量抑制高次谐波的存在。

(6) 输出电压幅值: 从降低相位噪声方面来看, 应该尽量使得输出的电压幅度大些, 这样可以降低压控增益 K_v 。

(7) 调谐时间: 表示振荡频率随调谐电压变化快慢的能力。

(8) 频率牵引: 表示负载的变化对振荡频率的影响。

其它指标还有频率牵引系数、杂散电平、谐波电平、调谐时间、调厚漂移等。这些因素往往是相互制约的, 如输出功率大, 直流到交流的转换效率高, 其噪声性能就比较差; 而噪声性能好, 往往输出功率就不大; 调谐带宽与输出功率之间也存在相互制约的关系。因此, 在进行 VCO 电路设计时, 各项指标依据具体应用背景不同而有所侧重。

5.4 VCO 设计方法

对于微波振荡器设计, 通常将晶体管等效为一个二端口网络, 采用反射系数和传输系数以及相应的 S 参数来描述电路的特性。

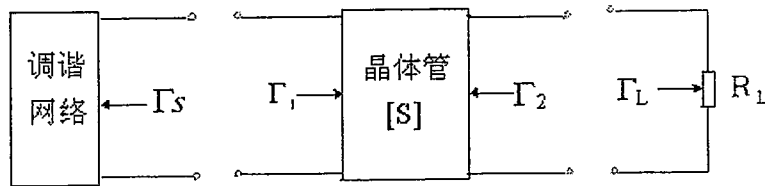


图 5.6 振荡器分析模型

图中 Γ_s 和 Γ_L 分别是源反射系数和负载反射系数, Γ_1 和 Γ_2 分别是晶体管的输入和输出反射系数。对于图 5.6 所示的振荡器分析模型, 可由 S 参数计算出稳定系数 K, 由此来判断电路的稳定性。稳定系数 K 可以表示为:

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}S_{21}|} \quad (5.19)$$

式中:

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (5.20)$$

振荡器应满足以下条件:

$$K < 1 \quad (5.21)$$

$$\Gamma_1 \Gamma_S = 1 \quad (5.22)$$

$$\Gamma_2 \Gamma_L = 1 \quad (5.23)$$

VCO 电路的设计可按下述步骤进行：1) 选择具有足够最高振荡频率和最大可用功率增益的晶体管；2) 选择合适的电路布局，使其满足 $K < 1$ ；如果晶体管的 S 参数在需要的频率上不能满足 $K < 1$ ，可改变电路组态，或者增加正反馈以便增加电路的不稳定性；3) 设计谐振网络，使输入端口满足 $\Gamma_1 \Gamma_S = 1$ ；4) 设计负载匹配电路，使其在整个工作频带内满足 $|\Gamma_1| > 1$ 。

5.5 VCO 电路的 ADS 仿真设计

Agilent 公司的 ADS (Advanced Design System) 是基于矩量法仿真的 EDA 软件，它功能强大，涵盖了小至元器件、大到系统级的设计和分析。尤其是其强大的仿真设计手段，可在时域或频域内实现对数字或模拟、线性或非线性电路的综合仿真分析和优化，并可对设计进行成品率分析和优化，从而大大提高了复杂电路的设计效率^[118]。本文用它来进行 VCO 的初步设计，包括原理图绘制、电路参数的调整、仿真等。利用 ADS 里面的 HB simulation 可以仿真振荡器的相位噪音，如图 5.7 设置好 HB 仿真器，选择计算非线性噪音和调频噪音。根据振荡频率选择合适的晶体管，本文选用 Agilent HBT-NPN 晶体管，由图 5.7 Agilent HBT-NPN 晶体管频率特性仿真原理图可得到其频率特性（示于图 5.8）。

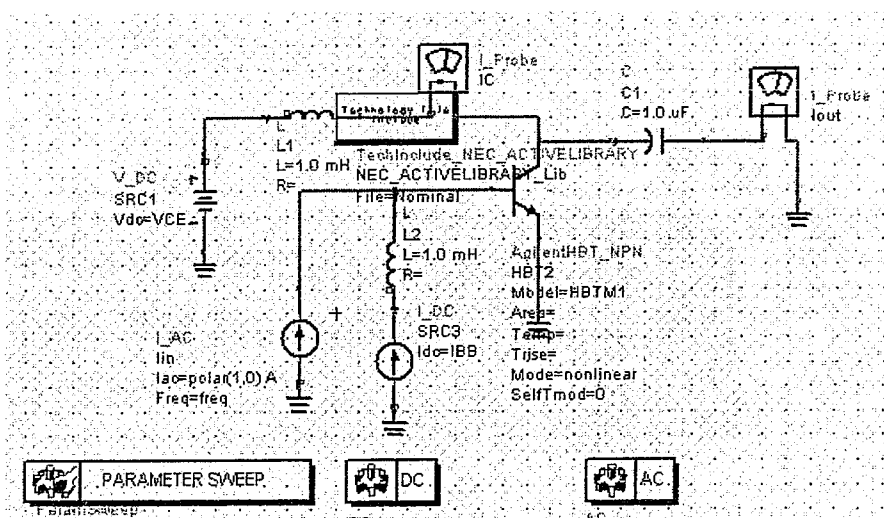


图 5.7 Agilent HBT-NPN 晶体管频率特性仿真原理图

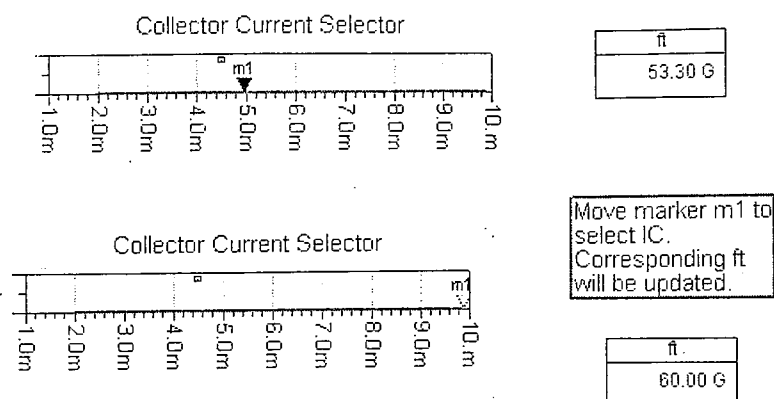


图 5.8 Agilent HBT-NPN 晶体管频率特性

从图 5.8 可知晶体管在 $I_c=5\text{mA}$ 时, f_T 为 53.3GHz; $I_c=10\text{mA}$ 时, f_T 为 60GHz, 可以保证足够的带宽。图 5.9 为图 5.9 Agilent HBT-NPN 晶体管电流增益与频率的关系。

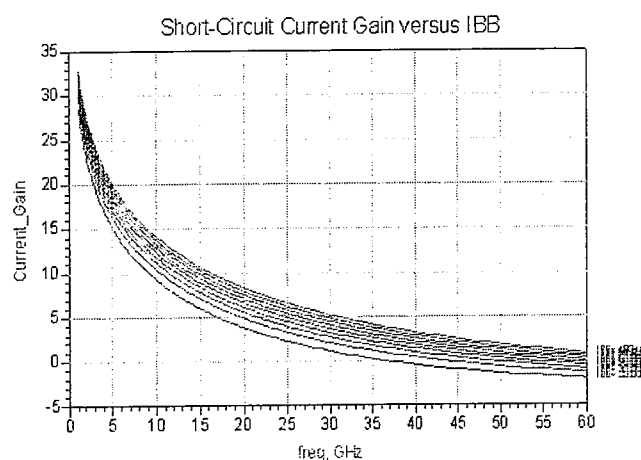
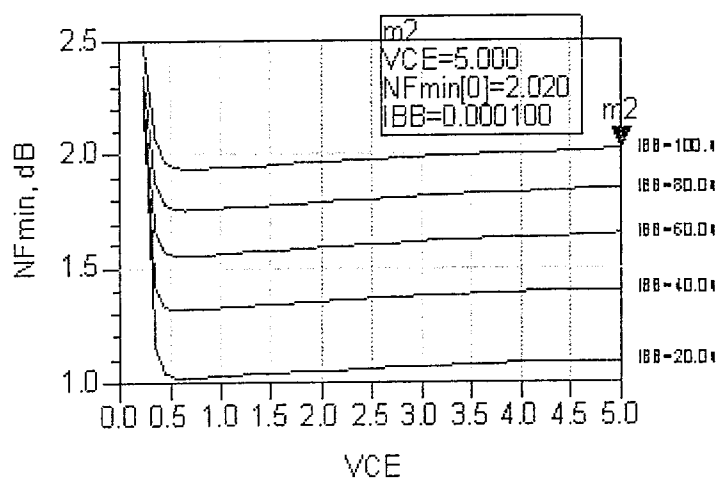


图 5.9 Agilent HBT-NPN 晶体管电流增益与频率的关系

图 5.10 Agilent HBT-NPN 晶体管最小噪声系数与 I_{BB} 和 V_{CE} 的关系

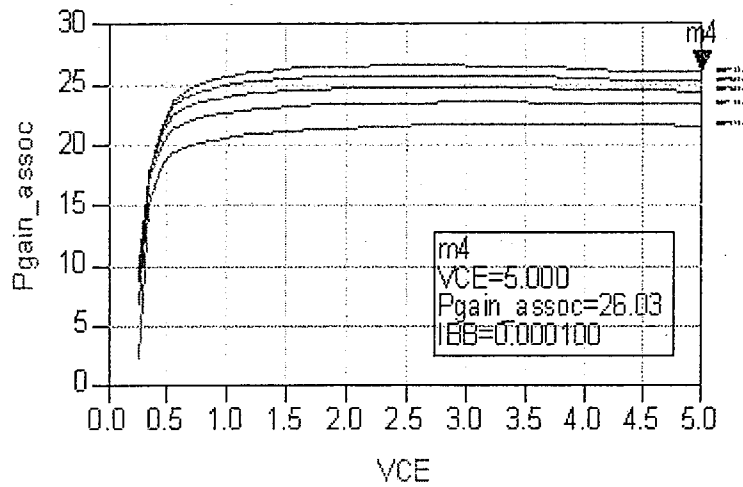


图 5.11 Agilent HBT-NPN 晶体管附加功率增益与 I_{BB} 和 V_{CE} 的关系

从图 5.10 的噪声特性看, $V_{CE}=5V$ 、 $I_{BB}=100\mu A$ 时, NF_{min} 为 2.02dB; 从图 5.11 的增益看, $V_{CE}=5V$ 、 $I_{BB}=0.1mA$ 时, 附加功率增益为 26.3dB。

在 ADS 中绘制的 VCO 仿真原理图及仿真结果见图 5.12 至 5.16, 其中 $V_1=2.0V$, $V_2=10V$, C_5 、 C_6 是隔直电容, C_4 是射频旁路电容, R_3 、 R_4 、 R_5 用于设定晶体管的工作点。各元件的取值分别为 $L_1=1mH$, $L_2=1.8nH$, $R_1=20\Omega$, $R_2=0.05\Omega$, $R_3=4k\Omega$, $R_4=2k\Omega$, $R_5=300\Omega$, $C_1=1mF$, $C_2=0.2pF$, $C_3=1pF$, $C_4=0.3pF$ 。

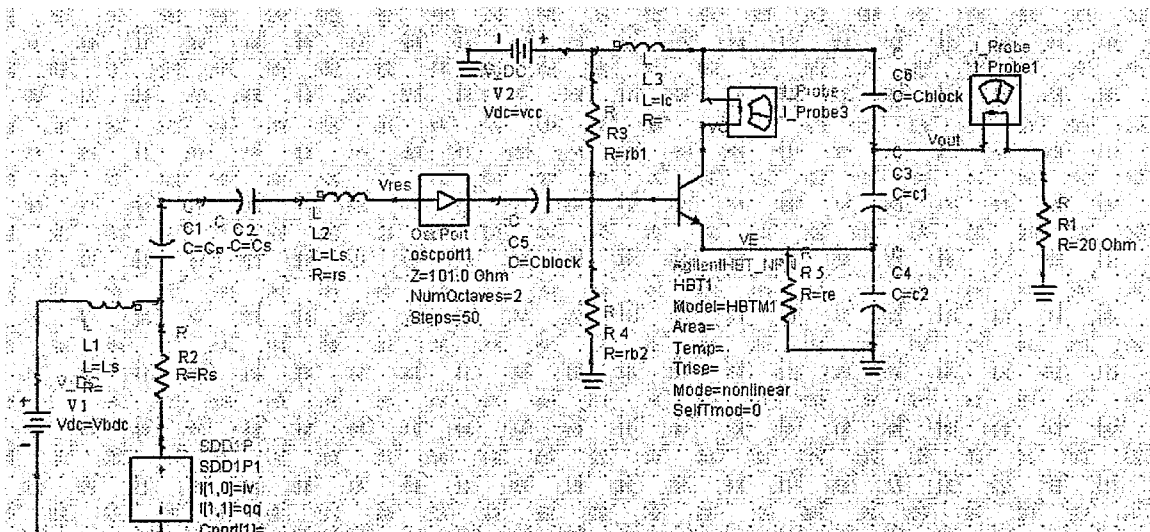
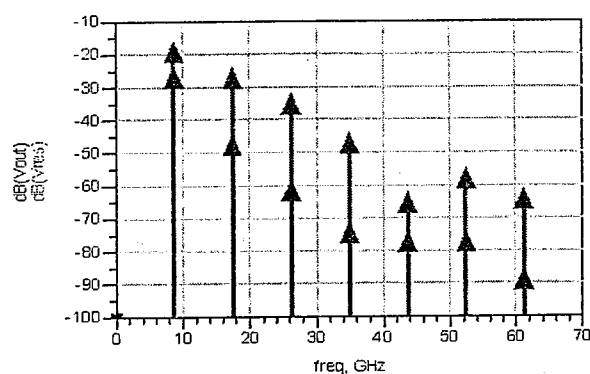
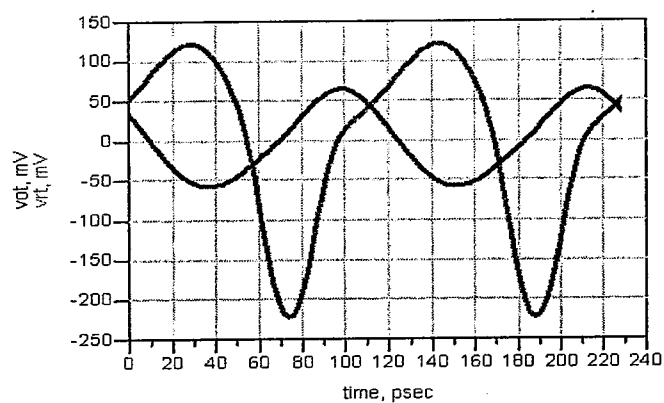


图 5.12 设计的 VCO 电路仿真图

Spectra and waveforms at oscillation frequency = 8.735 GHz

图 5.13 设计的 VCO 电路的输出信号 V_{out} 的频谱图 5.14 设计的 VCO 电路的输出信号 V_{out} 的时域波形

Pdc	Pout	PoutdBm
0.081	8.911E-5	-10.501

Pdc: DC power consumption in Watts.
Pout: Fundamental Output Power in Watts.
PoutdBm: Fundamental Output Power in dBm.

图 5.15 设计的 VCO 电路的功率特性

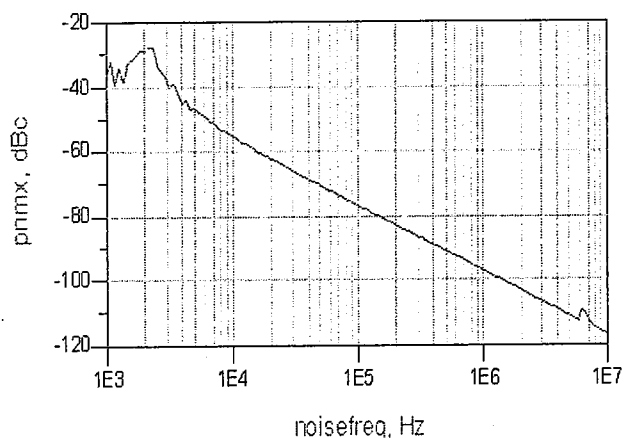


图 5.16 设计的 VCO 电路的噪声特性

($p_{nmX} = -55.37 \text{ dBc/Hz}@10 \text{ KHz}$, $p_{nmX} = -76.93 \text{ dBc/Hz}@100 \text{ KHz}$)

由图 5.13 可见, 所设计的 VCO 电路振荡的中心频率在 8.735GHz, 基波与二次谐波的电压幅度相差 10dB, 谐波抑制较好。图 5.14 时域中, 输出电压振幅在 100mV 以上。图 5.15 给出直流功耗 0.081W, 射频输出功率为 -10.501dBm。利用 ADS 里面的谐波平衡仿真器 (HB simulation) 仿真振荡器的相位噪声得到图 5.16 所示的噪声性能, 可见 10KHz 时最小噪声系数为 -55.37dBc/Hz, 100KHz 时最小噪声系数为 -76.93dBc/Hz。上述模拟仿真结果说明, 本文设计的 HBT VCO 电路具有较好的性能。

5.6 小结

本章简要介绍了 MMIC 的基本特点, 即重复性好、体积小、质量轻、可靠性高、更宽的带宽、更高的频率等。VCO 是频率产生源的关键部件。HBT 因是垂直结构, 消除了表面态问题, 具有更低的相位噪声特性, 尤其适于制作 VCO。精确的器件模型是保证电路设计成功的关键。微波器件模型从应用的角度上分为小信号模型和大信号模型, 从建立方式上分有物理模型、半经验模型、表格模型等。介绍了用于电路设计的 HBT 等效电路和 VCO 的设计方法。用 ADS 初步设计了一个振荡中心频率在 8.735GHz 的 VCO, 输出电压振幅在 100mV 以上, 波形接近正弦波。射频输出功率为 -10.501dBm。最小噪声系数为 -55.37dBc/Hz@10KHz, -76.93dBc/Hz@100KHz。模拟仿真结果说明, 本文设计的 HBT VCO 电路具有良好的性能。

第六章 总结与展望

6.1 总结

InGaP/GaAs HBT 在无线通信、光纤通信和军用电子系统等领域具有重要的应用需求, 因此在国内工艺条件下, 进一步推进 InGaP/GaAs HBT 的实用化具有很大的实际意义。本文结合本实验室的外延材料生长和器件工艺条件, 探讨了 InGaP/GaAs HBT 外延结构设计、器件制备工艺及 VCO 电路设计的一些具体问题, 取得的研究结果如下:

1. 在 HBT 外延材料结构设计方面:

1) 从 HBT 的基本原理出发, 讨论了纵向的材料结构设计和横向的版图设计。HBT 的外延结构较为复杂, 用仿真软件可以帮助减少试探性实验次数。仿真的关键是网格的创建, 网格的创建要兼顾准确性和速度, 同时要确定尽量准确的材料参数和适合的模型。本文给出了仿真软件使用中的一些技巧和体会, 也同样适用于其它半导体材料和器件的仿真。

2) 利用 MEDICI 软件仿真了 HBT 材料结构参数变化对器件性能的影响, 结果表明发射结处非故意掺杂阻挡层厚度和基区厚度对 HBT 的电流增益有很大影响, 为获得较大的电流增益, 两者分别取 $2\sim 3\text{nm}$ 和 $30\sim 60\text{nm}$ 为合适。设计了一种复合集电区 InGaP/GaAs HBT 外延材料结构, 在集电区和亚集电区之间插入 200nm 的 InGaP 腐蚀停止层, 以增加器件工艺的可控性, 同时提高器件的击穿电压。

3) 为了检验 MEDICI 模拟的准确性, 对三种不同的 HBT 材料结构进行了流片实验和测试分析。从 MEDICI 仿真结果与实测结果的比较可以看出, MEDICI 对 HBT 器件直流增益 β 的模拟是相当准确的。

4) 进行了 HBT 的版图设计, 主要考虑了发射极指和基极指的尺寸和空间距离。发射极条宽 (W_E) 是 HBT 版图设计最关键的参数, 对基区电阻、发射区-集电区电容、工作频率和功率增益都有影响, 本文选为 $2\sim 3\mu\text{m}$ 。发射极长度 L_E 设计为不大于 $30\mu\text{m}$, 指的长宽比取为 10: 1。增大指间距将降低器件的高频特性, 但指间距也不应小于 2 倍基区转换长度, 指间距的非线性分布有助于消除热分布的不均匀性。在采用非自对准工艺的情况下, E-B 指间距设计为 $2\sim 3\mu\text{m}$ 。考虑到较大的发射极总周长与发射极面积之比 δ 可带来较高的频率和功率增益, 本文设计了 δ 为 1.1 和 0.733 两种 HBT 多指单胞。

2. 在 HBT 器件制备工艺方面:

1) 在借鉴前人研究成果的基础上, 结合本实验室工艺线的实际情况, 设计了一套包含叉指型、马蹄型和单胞 HBT, 以及无源器件的版图。

2) 分析了在 InGaP/GaAs HBT 器件制备过程中造成表面腐蚀不均匀的原因, 采

用 AFM 和台阶仪研究了柠檬酸系和磷酸系腐蚀液在不同腐蚀条件下对 GaAs/InGaP 异质界面的腐蚀形貌,发现是柠檬酸系腐蚀液腐蚀残留的 GaAs 造成了后来用 HCl:H₃PO₄ 溶液腐蚀 InGaP 时表面粗糙的问题。通过采用柠檬酸系腐蚀液腐蚀 InGaAs/GaAs,然后用酸性较强的 H₃PO₄:H₂O₂:H₂O=3:1:50 溶液腐蚀残留的 GaAs,获得了最小的表面粗糙度。

3) 提出了采用湿法腐蚀结合质子注入的方法实现器件隔离,先将非有源区 InGaAs 盖帽层和发射区 InGaP 外延层用湿法腐蚀去除,再采用离子注入隔离,不仅减小了爬坡高度,而且避免了 InGaAs 和 InGaP 难以通过注入隔离的问题,在普通的 200KeV 离子注入机上实现了较好的器件隔离。

3) 讨论了 GaAs MMIC 中常用无源器件的设计,包括迭层电容、螺旋电感、薄膜电阻和 HBT BC 结反偏的变容二极管,对制备工艺中的一些问题进行了探讨。

4) 分析了欧姆接触的机理和工艺影响,讨论了钝化 HBT 外基区表面的耗尽发射极边(Ledge)技术和空气桥工艺,对空气桥工艺涉及的剥离和电镀工艺做了分析。建立了实际可行的 InGaP/GaAs HBT 工艺流程。

5) 研制出小尺寸 InGaP/GaAs HBT 器件,并对其直流特性进行了测试和分析。结果表明两个发射极指三个基极指的单管结特性很好,BE 开启电压 1V,BC 开启 8V,击穿电压大于 6V, β 约 25~40。对存在的开启电压较大的问题,分析了可能的原因,为今后对器件性能的进一步改进打下了基础。

3. 在 VCO 电路设计方面:

用 ADS 初步设计了一个振荡中心频率在 8.735GHz 的 VCO 电路,模拟仿真结果表明,输出电压振幅在 100mV 以上,射频输出功率为-10.501dBm,最小噪声系数为-55.37dBc/Hz@10KHz, -76.93dBc/Hz@100KHz,具有较好的电路性能。

6.2 展望

本文对 InGaP/GaAs HBT 设计和制备中的一些迫切需要解决的问题进行了研究,取得了一些实际经验,但是从测试结果看,仍然没有达到理想的水平。要进一步提高 InGaP/HBT 的性能指标,以满足 VCO 电路应用的要求,最终形成系列化和规模化的产品,仍然有大量的相关工作需要开展。

1) 进一步细化工艺研究。HBT 的制备是一个比较细致困难的问题。为达到实用化要求,须进一步提高欧姆接触性能,改善欧姆接触测试方法,提高欧姆接触电阻率测试的准确度。深入研究 HBT 器件开启电压和膝点电压的机理,寻求半导体材料和工艺方面的改进。引入自对准和热分流等技术,减小特征尺寸,进一步提高器件的性能。

2) MEDICI 在仿真器件的直流增益和频率特性方面有不错的效果,将仿真扩展

到更多不同结构和更多器件特性，将对实验有更大的指导意义。

3) 器件建模工作。本文 VCO 设计使用的是 Agilent 的 HBT 模型，实际上器件模型与工艺密切相关，要将自己制备的器件用于微波电路的设计，还需要建立与本工程条件相适应的 HBT 和无源器件模型。