

分类号_____

密级_____

UDC _____

编号_____

中国科学院研究生院

博士学位论文

C/X 波段 InGaP/GaAs HBT 内匹配功率管及 MMIC 功
率放大器的研制

陈 延 湖

指导教师 吴德馨（院士） 刘新宇（研究员）

中国科学院微电子研究所

申请学位级别 工学博士 学科专业名称 微电子学与固体电子学

论文提交日期 2007.6 论文答辩日期 2007.6

培养单位 中国科学院微电子研究所

学位授予单位 中国科学院研究生院

答辩委员会主席 周均铭（研究员）

摘要

C/X 波段混合微波集成 (HMIC) 内匹配功率管和单片微波集成 (MMIC) 功率放大器是现代通讯和雷达系统的关键元件, 特别是 X 波段 MMIC 功率放大器芯片对发展新型军用相控阵雷达系统具有重要意义。本文基于自对准 (Self- Aligned) InGaP/GaAs 异质结双极晶体管 (HBT) 技术, 开展了 C/X 波段 HMIC 内匹配功率管和 X 波段 MMIC 功率放大器的研制工作, 取的以下有新意的成果:

针对 HBT 功率管在 C/X 波段功率放大器中的应用, 研究了 HBT 的自热效应、电流增益塌陷原理、稳定性 K 因子理论, 分析了功率管的结构对功率管性能的影响。对 HBT 功率管进行了优化设计: 通过使用多发射极指 HBT 单管设计 HBT 功率管减小了功率管的基极和集电极走线, 从而减小了功率管的功率增益损耗和版图面积; 通过改进功率管的器件结构提高了 HBT 功率管的散热特性, 有效抑制了 HBT 的电流增益塌陷现象, 器件的热稳定区域扩大了 50%; 通过采用在片 RC 并联稳定网络提高了功率管的稳定性, 功率管潜在不稳定区域得到有效减小。

针对 HBT 微波功率放大器的技术特点, 研究了电路拓扑与效率模式、大信号优化设计、电路稳定性等关键设计技术, 建立了较为完整的电路设计流程。重点研究了功率放大器有源电流镜偏置电路的设计技术, 分析了 HBT 自热效应对偏置电路的影响, 利用 HBT 器件集电极电流热电反馈理论, 提出优化基极偏置电阻的新方法, 对自热效应进行了有效补偿, 偏置电路的电流镜像精度得到有效提高, 偏置电流温度漂移由 9.5%减小到 0.5%。

基于所建立的电路设计流程和自行开发的自对准 HBT 功率技术开展了电路设计和管芯的制作, 研制了 C/X 波段内匹配功率管和 X 波段 MMIC 功率放大器, 完成了电路的封装和测试, 结果如下:

成功研制了三种 C/X 波段内匹配功率管。C 波段两管芯功率合成内匹配功率管: 在 5.9-6.4GHz 的卫星通讯标准频段, 线性增益为 7-8dB 左右, 在 6.4GHz, 连续波饱和输出功率 P_{sat} 达 32.7dBm(1.8W)。X 波段单管芯内匹配功率管: 在

7.7-8.5GHz 的军用雷达频段, 线性增益在 4.5-7dB 左右, 8.1GHz 连续波饱和输出功率 P_{sat} 达 26.5dBm。X 波段两管芯功率合成内匹配功率管: 在 7.7-8.5GHz 频段, 线性增益在 4-5dB 左右, 8.1GHz 连续波饱和输出功率 P_{sat} 达 29dBm。

国内首次成功研制了基于 InGaP/GaAs HBT 技术的 X 波段 MMIC 功率放大器电路: 小信号 S 参数测试在 8~8.5GHz 范围内, 线性增益为 8~9dB, 输入驻波比小于 2, 输出驻波比小于 3, 优化集电极偏置后, 线性增益为 9~10dB。在 8.5GHz, 连续波功率测试, 在优化的负载阻抗条件下, $P_{1\text{dB}}$ 输出功率为 29.4dBm, 相应增益 7.2dB, 相应 PAE>40%, 电路的饱和输出功率 P_{sat} 为 30dBm (1W)。

关键词: InGaP/GaAs HBT, 功率放大器, 内匹配功率管, MMIC, 自热效应, 偏置电路, 稳定性, 功率合成/分配

The Study of C/X Band InGaP/GaAs HBT Internal Matching Power Transistor and MMIC Power Amplifier

Written by Chen Yanhu (Microelectronics and Solid-State Electronics)

Directed by Academician Wu Dexin and Professor Liu Xinyu

Abstract

The C/X band HBT internal matching power transistor and MMIC power amplifier is the key component of the modern communication and radar system. Especially, the X band MMIC power amplifier is very important for the development of the military phase array radar system. In this dissertation the studies were focused on the development of C/X band HBT and MMIC power amplifiers based on the Self-Aligned InGaP/GaAs heterojunction bipolar transistor technology. Several research results are introduced in the following:

The HBT self-heating effect, the current gain collapse mechanism and the stability K factor theory were studied for the application of the HBT power transistor in the C/X band power amplifier. The effect of the power transistor's structure on the power transistor's performance was also analyzed. Based on the study and analysis, the optimization design of the HBT power transistor was carried out in three areas. First, the multi-finger cell transistor was used to design the HBT power transistor and the feed line of the base and collector of the power transistor was shorted, so the loss of the power gain and the layout size of the HBT power transistor were all minished. Second, the thermal property of HBT power transistor was improved by modified the device structure, the current gain collapse of the device was suppressed and the thermal stability area of the device was enlarged 50%. Third, the stability of HBT power transistor was improved by using an on-chip parallel RC stabilization network, the potential unstable area of the power transistor was minished efficiently.

The key design technologies were researched about the HBT power amplifier, such as circuit topology, efficiency mode, large signal optimization design, and circuit

stability. A circuit design flow was set up. In addition, the current mirror bias circuit of the power amplifier was researched mainly. The effect of GaAs HBT Self-Heating effect on current mirror bias circuit for power amplifier was analyzed. According to the novel electrical-thermal feedback of HBT, a simple method of optimizing a base bias resistor was used to compensate the self-heating in this bias circuit. The results showed that the mirror accuracy was improved and the variation of the bias current as temperature was reduced from 9.5% to 0.5%.

Based on the circuit design flow above mentioned and the Self-Aligned InGaP/GaAs HBT technology, the circuit design and the chip fabrication were carried out for the development of C/X band internal matching power transistor and X band MMIC power amplifier were fabricated. And the package and test of the circuits were finished. The results were introduced as following:

Three types of C/X band internal-matching power transistors were developed successfully. The C band internal-matching power transistors with two power transistor chips combination can operate at the standard satellite communication band 5.9-6.4GHz. Its small signal linear gain is about 7-8dB within the band, at 6.4GHz the saturated output power P_{sat} of the circuit is 1.8W. The X band internal-matching power transistors with one power transistor chip can operate at 7.7-8.5GHz which is a frequency band for military application. The small signal linear gain of this circuit is about 5-7dB, the cw P_{sat} is 26.5dBm at 8.1GHz. The X band internal-matching power transistor with two power transistor chips was also developed. At 7.7-8.5GHz, the small signal linear gain of this circuit is about 4-5dB, the cw P_{sat} is 29dBm.

An X band InGaP/GaAs HBT MMIC power amplifier was developed successfully for the first time in china. The Small signal S parameter test shows that from 8GHz~8.5GHz, the linear power gain is 8~9dB, $\text{VSWR}_{\text{in}} < 2$, $\text{VSWR}_{\text{out}} < 3$, after optimizing the collector bias, the linear gain was improved to 9~10dB. At 8.5GHz, cw signal power test, at the optimized loading conditions, the $P_{1\text{dB}}$ of the circuit is 29.4dBm, relevant power gain is 7.2dB, relevant PAE is 42%. P_{sat} of the circuit is 30dBm.

Key words: InGaP/GaAs HBT, Power Amplifier, Internal Matching Power Transistor, MMIC, Self-Heating effect, Bias Circuit, Stability, Power Combining/Splitting

目录

摘要.....	I
Abstract.....	III
目录.....	V
第一章 绪论.....	1
1.1 前言	1
1.2 功率半导体技术的发展	1
1.3 GaAs HBT 器件与功率放大器的发展	2
1.3.1 GaAs HBT 器件的发展.....	2
1.3.2 GaAs HBT 功率放大器的发展.....	5
1.4 本论文主要研究意义与研究目标	5
1.5 本论文主要研究内容	6
第二章 功率 InGaP/GaAs HBT 器件与工艺技术	9
2.1 引言	9
2.2 InGaP/GaAs HBT 的器件原理与特性	9
2.2.1 器件特点与能带结构.....	9
2.2.2 HBT 的直流电流增益.....	10
2.2.3 HBT 的自热效应.....	12
2.2.4 小信号高频特性.....	15
2.2.5 大信号射频功率特性.....	17
2.3 多指 HBT 功率管优化设计	19
2.3.1 单管的设计和选择.....	19
2.3.2 单管并联数量与版图拓扑选择.....	21
2.3.3 功率管的热稳定性设计.....	22

2.3.4 功率管的电稳定性设计	24
2.4 功率 HBT MMIC 制造技术	29
2.4.1 主要工艺特征	29
2.4.2 提高器件成品率和一致性的主要措施	32
2.5 小结	33
第三章 功率放大器电路设计技术与模型技术	35
3.1 引言	35
3.2 功率放大器的主要性能指标及折中、拓扑与效率模式	35
3.2.1 主要性能指标及折中	35
3.2.2 电路拓扑	38
3.2.3 效率工作模式	40
3.3 功率放大器的设计方法	43
3.3.1 小信号 S 参数设计方法	43
3.3.2 大信号优化设计法	44
3.4 功率放大器设计中的几个重要问题与讨论	47
3.4.1 偏置电路设计	47
3.4.2 匹配网络	50
3.4.3 功率合成与分配结构	54
3.4.4 功率放大器稳定性	55
3.5 用于电路设计的器件模型技术	57
3.6 小结	60
第四章 C/X 波段内匹配功率管设计	63
4.1 引言	63
4.2 内匹配功率管技术特点	63
4.3 内匹配功率管设计	64
4.3.1 内匹配功率管指标	64
4.3.2 功率管管芯性能	65

4.3.3 内匹配功率管电路图与版图设计	69
4.4 内匹配管设计结果	73
4.5 内匹配管的偏置网络	77
4.6 小结	79
第五章 X 波段 MMIC 功率放大器设计	81
5.1 引言	81
5.2 微波单片集成电路技术特点及设计难点	81
5.3 X 波段 MMIC 功率放大器设计	82
5.3.1 电路指标和功率管性能	82
5.3.2 MMIC 电路图与版图设计	83
5.4 X 波段 MMIC 功率放大器设计结果	88
5.5 测试 PCB 板设计	89
5.6 小结	90
第六章 内匹配功率管及 MMIC 功率放大器的测试与结果分析	91
6.1 引言	91
6.2 功率放大器测试系统	91
6.2.1 Loadpull 测试系统	91
6.2.1 自行搭建的功率测试系统	93
6.3 管芯封装与测试夹具	93
6.3.1 管芯封装	93
6.3.2 测试夹具	94
6.4 功率放大器测试与结果分析	96
6.4.1 内匹配功率管测试与结果分析	96
6.4.2 单片功率放大器测试与结果分析	101
6.5 小结	104
第七章 结论	107
参考文献	111

攻读博士学位期间发表的论文.....	119
致 谢	121

第一章 绪论

1.1 前言

固态功率放大器是现代无线电系统收发器模块的核心器件之一，也是制约系统性能和技术水平的关键部件，新型无线电系统的蓬勃发展对功率放大器电路提出了更高的要求，采用数字调制方式的通信系统，如 WCDMA 等系统要求电路具有高的线性度[1.1]；个人移动通信系统，如 2G、3G、PHS 手机终端要求电路具有高的效率，以延长系统的通话时间[1.1]；基站系统要求功率放大器的输出功率要高，以提供高覆盖率和灵敏度的通信信号[1.2]；军用的雷达系统，电子战系统则要求大量具有高输出功率和宽带宽的单片微波集成(MMIC)功率放大器，以降低系统的体积和成本，例如美国公司 MA/COM 的 X 波段雷达 MMIC 功率放大器产品单芯片输出功率达到 10W，带宽大于 20%[1.3]。因此在无线系统功率放大器领域，研发的热点是高频率、高功率、高效率、高线性度、高增益和高可靠性、宽带宽、低成本的功率放大器。在高精尖的军用微电子领域，新型相控阵雷达、精确制导武器、空间卫星通讯、电子对抗等系统对高功率、高效率、宽带宽、低成本的 C/X 波段功率放大器模块和芯片需求巨大，而新型的民用无线通信系统如无线局域网(WLAN)、微波接入全球互通系统(WiMAX)等也已经开始涉足 C/X 波段，开发 C/X 波段功率放大器模块和芯片具有显著的经济效益和社会效益，因而成为各国企业和政府研发的重点领域。

1.2 功率半导体技术的发展

高性能的固态功率放大器的研制依赖于高性能的固态半导体技术，目前用于固态功率放大器研制的主要半导体材料技术有 Si、SiGe、III-V 族化合物 GaAs 和 InP、宽带隙 GaN 和 SiC 等；半导体器件技术有 BJT、MESFET、MOS、HEMT、HBT 等，这些半导体材料和器件各有优势，在功率放大器市场上满足不同领域的要求。国际上的著名公司如 RFMD 等还采用了优化技术匹配(OTM)，以便为不同

的功率放大器产品选择最优化的半导体技术[1.4]。

从目前的发展看, 在 2GHz 以下的工作频率, 基于 Si 的半导体技术占有较大的市场份额。在大于 2GHz 以上的微波毫米波功率放大器领域, 最为成熟的技术是基于 GaAs 材料体系的 MESFET 技术、HEMT 技术和 HBT 技术。其中 MESFET 和 pHEMT 属于场效应器件, HBT 属于双极器件。它们均能制作出符合指标要求的民用和军用高频功率放大器。在应用频段上, 1GHz 以下主要用 MESFET; 1~18GHz 主要的器件是 MESFET、HBT、pHEMT; 18~100GHz 频段范围则主要被 pHEMT 所占领。GaAs HBT 器件的优势是高频特性好、功率密度大、工作效率高、线性度好、特征尺寸宽光刻宽容度大、易于匹配、单电源供电等, 是开发 C/X 波段微波大功率放大器的主要技术之一[1.5] [1.6]。

1.3 GaAs HBT 器件与功率放大器的发展

1.3.1 GaAs HBT 器件的发展

HBT 的概念是由肖克莱 (Shockley) 于 1948 年提出的[1.7], 它的主要特点是采用宽禁带的材料作为双极晶体管的发射极。宽禁带的发射区可有效的阻挡基区空穴的反向注入, 因此可采用高掺杂的基区以提高器件的频率特性, 这是 HBT 优于 BJT 最主要的原因。HBT 的制作需要先进的外延技术在衬底上生长出异质结构, 由于受到材料生长的限制, 直到 1972 年才由 IBM 的研究者利用液相外延技术(LPE) 开发出第一个高性能的 AlGaAs/GaAs HBT[1.8]。后来 MOCVD 和 MBE 等材料生长技术的成功开发促进了 HBT 的发展和商用。

在 HBT 发展的早期, 由于 AlGaAs/GaAs 材料体系的晶格匹配非常好, 被广泛用来制作 HBT。但 AlGaAs/GaAs HBT 存在着如材料的化学稳定性不好 (材料含 Al), 增益受温度影响大等问题; 而且就其异质结本身, AlGaAs/GaAs 也不是一种理想的材料, 因为其能带不连续的大部分落在导带上, 这意味着 AlGaAs/GaAs HBT 有很大的导带尖峰, 这个尖峰的存在对通过 BE 结的电流输运产生不利影响, 使开启电压与饱和压降增加。因此在 1983 年, H.Kroemer 提出了采用(In,Ga)P 发射区, 由于 P 的电负性比 As 大, 因而能获得更大的价带不连续。InGaP/GaAs HBT 较 AlGaAs/GaAs HBT 的优越之处在于[1.9-1.11]:

(1) 能带结构先进: 相对于 AlGaAs/GaAs ($\Delta E_g=0.37$ eV, $\Delta E_c=0.24$ eV, $\Delta E_v=0.13$ eV), InGaP/GaAs 之间的价带不连续较大, 导带不连续较小 ($\Delta E_g=0.43$ eV, $\Delta E_c=0.03$ eV, $\Delta E_v=0.40$ eV)。大的价带不连续能够有效的阻止基区空穴注入到发射区, 这一点使的 InGaP/GaAs HBT 的电流增益在很宽的温度范围内保持恒定, 而 AlGaAs/GaAs HBT 的增益则对温度十分敏感; 小的导带不连续能够减小导带尖峰对电流输运造成的不利影响, 使得器件的偏移电压更小, 用作功率放大时, 能获得较高的功率附加效率。

(2) 稳定性好: 由于 AlGaAs 中的 Al 非常活泼, 在生长时很容易与杂质结合, 形成深能级陷阱。而 In 的活性较低, 不易形成深能级陷阱, 所以 InGaP 中的缺陷中心少得多, 从而使器件的增益与 $1/f$ 噪声特性得到显著改善。

(3) 可靠性高: 掺 C 基区的 InGaP/GaAs HBT 的失效活化能 $E_a=2.0\pm0.2$ eV, 而 AlGaAs/GaAs HBT 的失效活化能 $E_a=0.6\pm0.1$ eV; 而且, 掺杂剂 C 在 InGaP 中是非电活性的或自补偿的, 不表现出受主行为。图 1.1 比较了两种 HBT 的平均失效时间 MTTF。可以看到, 在 200°C 的结温下, 电流密度为 $6\times10^4\text{ A/cm}^2$ 时, InGaP/GaAs HBT 的 MTTF 为 10^6 小时, 远高于 AlGaAs/GaAs HBT 10^3 小时的平均失效时间。

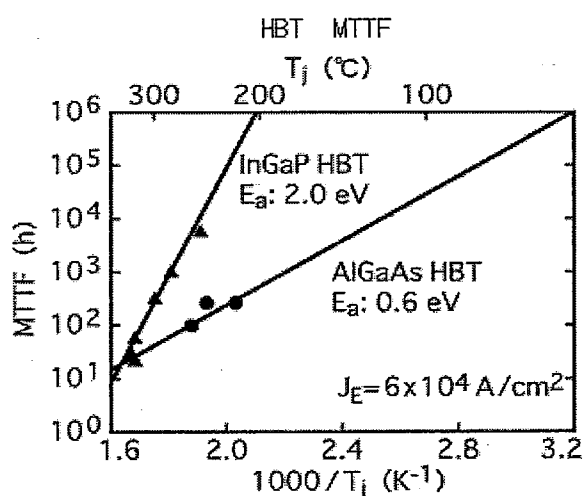


图 1.1 HBT 的 MTTF 对比

另外 InGaP 与 GaAs 之间更容易实现选择性腐蚀, 因此 InGaP/GaAs HBT 的工艺重复性好、一致性和成品率高, 这对于开发微波单片集成电路 (MMIC) 特别重要。

由于以上优势目前 InGaP/GaAs 已经取代 AlGaAs/GaAs 成为功率 GaAs HBT 领域的主流材料体系。

国际上从事 GaAs HBT 技术研发的著名公司如 UMS、Triquint、RFMD、SKYWORK 等均已采用 InGaP/GaAs HBT 技术开发各种功率放大器产品,而且还出现了台湾 WIN, 韩国 Knowledge-On 等专业的代理加工厂 (Foundry), 为电路设计者提供专业的工艺流片服务。在商业功率应用领域 InGaP/GaAs HBT 可提供的特性已达到: 最高振荡频率 $f_{\max}$ 为 139GHz, 截止频率 f_T 为 39GHz, 集电极-发射极击穿电压 BV_{CEO} 为 16V[1.12]。UMS 公司已研制出 X 波段 10W 的 InGaP/GaAs HBT 功率放大器, 其 HBT 器件指标为: 最大射频功率密度 1.7kW/mm², 功率压缩模式下的最大工作电流 I_{CE} 为 333A/mm², 最大工作电压 V_{CE} 大概 17V[1.13]。为了增加 HBT 器件的高频特性, 目前的趋势依然是减小器件的垂直尺寸 (集电极和基极厚度) 和横向尺寸 (发射极和基极宽度), 而功率耗散密度随着尺寸的减小而增加, 有效的散热技术变的更加重要[1.14]。另外具有超高击穿电压的 InGaP/GaAs HBT 技术也得到了较快的发展, 2006 年 11 月, 美国 WJ 通讯公司发布了业界第一个 InGaP/GaAs HBT 28V 工艺技术, 该工艺适用于 1W 级和 10W 级的基站用驱动微波大功率放大器芯片的生产, 集电极-发射极击穿电压 BV_{CEO} 达到 35V, 基极-集电极击穿电压 BV_{CBO} 达到 70V[1.15]。

国内在 GaAs HBT 的功率器件方面的研究还处于实验室的研究阶段, 1996 年中国电子科技集团第 13 研究所的焦志贤等报道了 AlGaAs/GaAs 功率 HBT, $f_{\max}$ 为 32GHz, f_T 为 40GHz, 信号为 8 GHz 时, 输出功率 P_o 为 20dBm, Gain 9.4 dB, PAE 为 31.3%, 12 GHz 时, P_o 为 13.6dBm, Gain 为 6.1 dB, PAE 为 23.4% [1.16]。在 InGaP/GaAs HBT 功率器件方面, 1997 年, 焦智贤等报道了 InGaP/GaAs HBT, $f_{\max}$ 为 50GHz, f_T 为 32GHz[1.17]。2003 年中科院微电子所白大夫等研制的自对准 U 型发射极 InGaP/GaAs HBT, f_T 达 108GHz, $f_{\max}$ 达 140GHz[1.18]。2004 年中科院微电子所郑丽萍等报道了尺寸为 $16 \times (3 \mu\text{m} \times 15 \mu\text{m})$ 的 InGaP/GaAs HBT 功率管, 工作频率 1 GHz 下 AB 类工作 CW 波 P_{1dB} 为 21 dBm, 增益 16 dB, P_{sat} 为 23.5 dBm[1.19]。2005 年中科院微电子所樊宇伟等报道的 InGaP/GaAs HBT 功率管, 工作频率 4GHz 下 P_{1dB} 为 22.9 dBm, 增益 8.1dB, P_{sat} 为 24.9dBm[1.20]。2006 年 3

月中科院微电子所的中华军等报道的 InGaP/GaAs HBT 功率管在 5.4 GHz 频率下 P_{1dB} 为 29dBm, 增益大于 10dB, P_{sat} 为 31.4dBm, PAE 大于 40%, 器件功率密度达到 3.5W/mm, 为国内 InGaP/GaAs HBT 功率器件的最好水平[1.21]。

1.3.2 GaAs HBT 功率放大器的发展

目前 GaAs HBT 功率放大器在手机用功率放大器市场和宽带驱动增益模块 (Gain Block) 等微波中低功率放大器领域得到广泛的商用。其中在手机功率放大器市场可以达到 50% 以上的市场份额[1.22]。在军用微波大功率放大器方面, GaAs HBT 基的 MMIC 大功率放大器是三种主流电路技术之一, 可以满足先进的相控阵雷达系统的要求。1994 年 TI 公司的 William.Liu 首次报道了 X 波段的 InGaP/GaAs HBT MMIC 功放, 输出功率达到 9.9 W, PAE 大于 30% [1.23]。2003 年, UMS 公司报道了商用的 X 波段 InGaP/GaAs HBT MMIC 功率放大器, 小信号增益 16dB, 输出功率达到 10 W, PAE 大于 35%, 该电路包括在片偏置电路, 提高了电路的性能[1.24]。在民用微波大功率放大器方面, 2006 年 11 月, 美国 WJ 公司开发了 1-10W 级 InGaP/GaAs HBT HMIC 内匹配功率管并投入手机基站的商用[1.25]。国内基于 GaAs HBT 的功率放大器 HMIC 内匹配功率管模块和 MMIC 功率放大器研制方面比较薄弱。2001 年南京电子器件研究所的钱峰报道了 AlGaAs/GaAs HBT 两级功放, 工作频率 1.8 GHz, P_{1dB} 为 28.8 dBm, P_{sat} 为 30 dBm, PAE 为 37%, 增益为 30 dB[1.26]。2003 年钱峰等人报导了 X 波段 AlGaAs/GaAs HBT 内匹配功率管, 在 8GHz 输出功率达到 5W[1.27]。2006 年中科院微电子所阎跃鹏等报道了 InGaP/GaAs HBT, 1.9GHz, WCDMA 两级功率放大器 P_{1dB} 为 27.43dBm, 增益为 25.6dB, P_{sat} 为 29.5dBm[1.28]。

1.4 本论文主要研究意义与研究目标

综上所述, 目前国际上在 GaAs HBT 功率技术特别是 InGaP/GaAs HBT 功率器件及电路领域的研究和开发已比较成熟, InGaP/GaAs HBT 的输出功率在 C/X 波段已经达到 10W 的量级, 电路形式包括 HMIC 和 MMIC 两种, 并且其工作电压可以达到 10V 以上的量级, 提升了 GaAs HBT 技术在大功率应用方面的潜力。同时 GaAs HBT 在手机功率放大器市场上的优异表现, 也为微波大功率方面的应用提供了较

好的技术资源方面的积累和保证。而国内在相关领域的研究成果主要集中于功率器件的工艺开发和分立功率管的性能评价,在 MMIC 和 HMIC 电路的开发方面还比较薄弱,与国外的研究水平相比还有很大差距,尚未达到商用的要求。另外由于微波功率放大器的研制难度大,国内的研发机构虽然自主开发了大量基于 GaAs MESFET 和 HEMT 的微波功率器件,但是在性能和品种上仍无法满足大规模的商业应用和军用系统的开发。国内手机,无线移动网络等商用系统,产值巨大,而功率放大器芯片市场几乎完全被 RFMD, SKYWORK 等欧美厂商所占领;在军事雷达和专用卫星通讯发射模块的开发中,整机厂家仍大量采用了国外进口的功率放大器芯片,这不仅提高了整机开发的成本,而且某些敏感的芯片受到国外的限制,不利于国防建设的安全和现代化。因此研制具有自主知识产权的 InGaP/GaAs HBT 功率放大器电路不仅能够有效推动国产 InGaP/GaAs HBT 功率技术的发展,而且具有潜在的经济效益和社会效益。

本论文的研究目标是采用中科院微电子研究所自行开发的自对准 InGaP/GaAs HBT 技术,在国产外延材料上开发面向军事雷达和卫星通讯应用的 C/X 波段功率放大器,包括 HMIC 内匹配功率管模块和 MMIC 功率放大器芯片的研制,以推动国产 InGaP/GaAs HBT 技术的实用化进程,缩小与国外研究水平的差距。

1.5 本论文主要研究内容

作者自 2004 年 9 月以来,在导师吴德馨院士的关怀下,刘新宇研究员的亲切指导下,在 HBT 组成员和实验室全体人员的大力协助下,开展了 InGaP/GaAs HBT 功率器件和功率放大器的研制工作。本文主要在 HBT 功率管的优化设计、功率放大器的稳定性、有源偏置电路、大信号优化设计等功率放大器关键器件和关键设计技术方面进行了研究。在此基础上采用不同的设计方法和流程完成了 HBT C/X 波段内匹配功率管和微波单片集成功率放大器的设计工作。并且对设计的电路开展了工艺流片和封装测试工作,电路性能达到国内先进水平,推动了国产 InGaP/GaAs HBT 功率技术的实用化发展。本论文的主要内容包括:

第一章 介绍了 GaAs HBT 功率放大器的研制背景,国内外 GaAs HBT 器件和功率放大器的发展状况,本论文的主要研究意义和研究目标。

第二章 研究了 GaAs HBT 的基本工作原理与特性,研究和开展了多指功率

管的设计和优化, 阐述了自行开发的 GaAs HBT 功率 MMIC 工艺技术及其优化。

第三章 介绍了 C/X 波段微波功率放大器的关键设计技术。研究了 HBT 功率放大器大信号优化设计, 功率放大器的稳定性设计, 功率放大器偏置电路优化设计等内容, 建立了较为完整的电路设计流程。

第四章 开展了三种 C/X 波段内匹配功率管的设计工作。在设计中使用了片外和在片的 RC 稳定网络提高电路的稳定性, 使用电磁场仿真工具辅助完成紧凑型电路版图的设计。三种内匹配功率管的电路仿真结果达到指标要求。另外还研究了内匹配功率管外部偏置网络的设计要点, 给出了内匹配功率管的偏置 PCB 板。

第五章 开展了 X 波段 MMIC 功率放大器的设计工作。研究了在片 RC 稳定网络在 MMIC 电路中的应用, 功率放大器在片偏置网络的设计, 使用电磁场仿真工具辅助完成紧凑型电路版图的设计。电路仿真结果满足 X 波段的工作频率要求。另外还给出了用于单片电路测试的 PCB 板。

第六章 介绍了功率放大器的功率测试系统。给出了 C/X 波段内匹配功率管和 X 波段 MMIC 功率放大器的调试过程, 测试结果及结果分析。

第七章 结论。总结了本文的主要研究成果, 并提出了改进的方向

第二章 功率 InGaP/GaAs HBT 器件与工艺技术

2.1 引言

由于在微波频段半导体器件的寄生参数对电路的性能影响不能忽略，微波功率放大器的性能与器件的材料特性、物理参数、版图和工艺技术都有密切的关系，所以功率放大器是一种基于器件物理层的设计。2.2 节介绍了 InGaP/GaAs HBT 功率器件的基本工作原理，特性参数等方面的内容，分析 HBT 的特征参数与功率放大器性能的关系。多指 HBT 功率管将直接应用于 C/X 波段功率放大器的设计，2.3 节重点开展多指功率管的结构设计和性能优化。由于我们是基于自行开发的自对准 InGaP/GaAs 功率 HBT 技术进行电路的研制，2.4 节对相关的工艺技术进行必要的介绍和讨论。

2.2 InGaP/GaAs HBT 的器件原理与特性

2.2.1 器件特点与能带结构

一般硅同质结双极晶体管由于受到自身材料和能带结构的影响，存在基极电阻与发射极注入效率之间的矛盾，无法同时满足高电流增益和高工作频率的要求[2.1]，不适合研制于高频微波功率放大器。我们选择了自行开发的 InGaP/GaAs HBT 技术用于研制 C/X 波段功率放大器电路，器件几何结构和器件正向偏置能带结构如图所示 2.1 和 2.2 所示，这种器件的发射结采用了异质结结构，发射极区采用宽禁带的 InGaP 材料，基区采用窄禁带的 GaAs 材料，依据肖克莱、克来默等人的异质结晶体管理论[1.7]，对于突变同质结和异质结的双极晶体管的电流放大系数如下

$$\frac{I_C}{I_{Bp}} = \frac{D_{nB} X_E N_E}{D_{pB} X_B N_B} \quad (2-1)$$

$$\frac{I_C}{I_{Bp}} = \frac{D_{nB} X_E N_E}{D_{pB} X_B N_B} \exp\left(\frac{\Delta E_V}{kT}\right) \quad (2-2)$$

式中 I_C 为集电极电流； I_{Bp} 为基区空穴的反向注入电流； D_{nB} 、 D_{pE} 分别为基

区少子（电子）、发射区少子（空穴）的扩散系数； $X_{E(B)}$ 、 $N_{E(B)}$ 分别为发射区（基区）宽度和掺杂浓度； k 为玻尔兹曼常数； T 为热力学温度； ΔE_V 为突变发射结 HBT 的价带不连续的值。由于在 HBT 两种禁带宽度不同的半导体材料界面处引入了能带不连续： ΔE_C 、 ΔE_V ，当发射结加正偏压时，由发射区向基区注入电子所要克服的势垒高度，比由基区向发射区注入空穴所要克服的势垒高度要小得多，因此有效地提高了发射极的注入效率。较高的发射极注入效率允许发射区轻掺杂，基区的重掺杂，减小了基区电阻 R_b 等寄生参数，解决了基极电阻与发射极注入效率之间的矛盾，同时获得了高电流增益和高工作频率的器件特性。

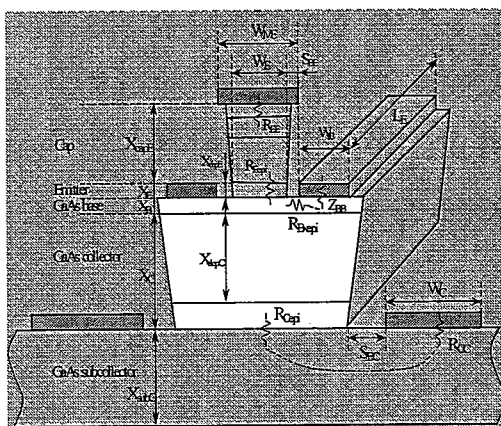


图 2.1 HBT 器件结构

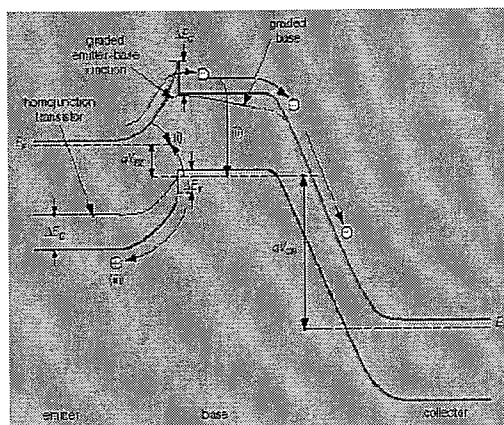


图 2.2 HBT 器件正向偏置能带图

2.2.2 HBT 的直流电流增益

直流电流增益 β 是 HBT 器件的重要特性参数之一，它是 HBT 器件集电极电流 I_c 与基极电流 I_b 的比值，一般基极电流由五部分组成分别为：反向注入电流 (I_{bp})、外基区表面复合电流 (I_{bsurf})、基极接触界面复合电流 (I_{bcont})、基区体复合电流 (I_{bbulk})、空间电荷复合电流 (I_{bscr})，这些基极电流成分与器件的材料结构和制作工艺具有密切的关系[2.2]，因此 HBT 的直流增益常用来评价外延材料的生长质量，监控制造工艺，成为评价器件和电路的长期可靠性的重要指标[2.3]。

在设计 HBT 偏置电路时，要求晶体管具有尽可能大的直流增益，这样使用较小的基极偏置就可以获得所需要的直流偏置点[2.4]，而且高直流电流增益有利于设计温度稳定性高的有源电流镜偏置电路[2.5]。但是过高的直流电流增益使得器件的低频增益偏高，给器件的稳定性带来负面影响。图 2.3 和 2.4 对比了我们研制的不同直流增益的 HBT 功率管的短路电流增益 H_{21} 及最大资用功率增益 MAG 随频率

变化的特性曲线及在 Smith 圆图中的稳定区域。

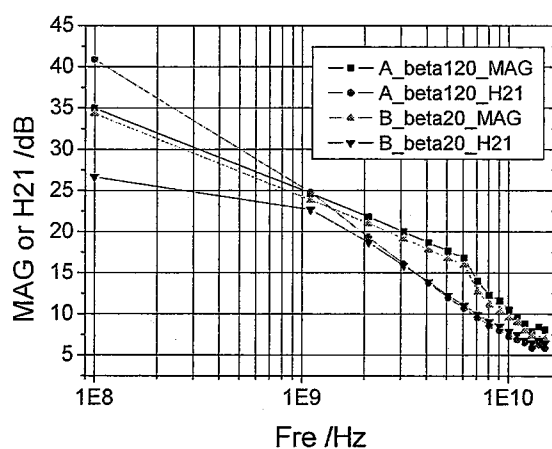


图 2.3 不同直流增益 HBT 的高频特性对比

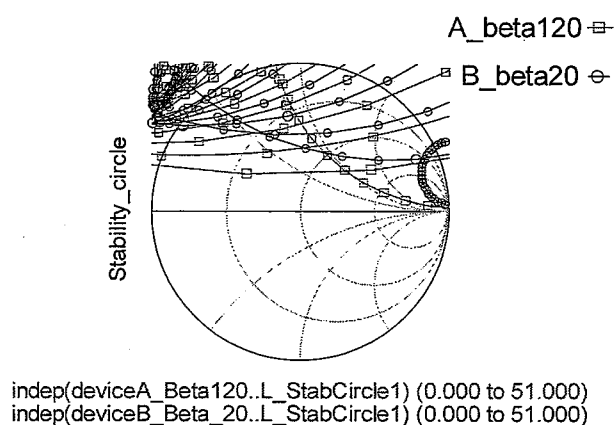


图 2.4 不同直流增益 HBT 的稳定区域对比

两类 HBT 器件结构完全一致，其中器件 A 的直流电流增益为 120，B 为 20。器件 A 的低频增益高于 B 器件，但是 A 的不稳定性区域（曲线与 Smith 圆图重叠区域）大于 B 器件，这说明 A 器件容易发生低频自激振荡。所以 HBT 器件的直流电流增益需要进行折中选择，早期开发的 GaAs HBT 功率技术，其直流电流增益一般在 10 到 20，目前商业代工公司提供的 GaAs HBT 的直流电流增益在 60—80。本文电路设计所用的 HBT 的直流电流增益主要集中在 20 左右和 80 左右两种。

在 GaAs HBT 工作时，直流电流增益并不是恒定不变的，影响电流增益变化的主要因素包括自热效应、Kirk 效应、发射极电流的集聚效应等[2.6]。由于我们设计的 C/X 波段功率放大器以高输出功率为目标，工作电压和电流都非常高，因此器件的自热效应和 Kirk 效应都非常明显。首先当器件处于大电流工作状态时，

Kirk 效应会导致直流增益的下降, 其典型的增益变化曲线如图 2.5 所示:

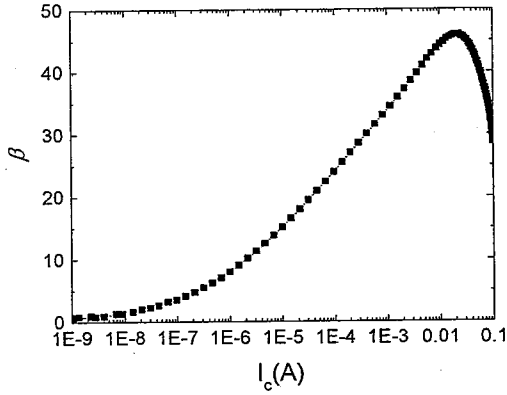


图 2.5 直流增益随集电极电流的变化

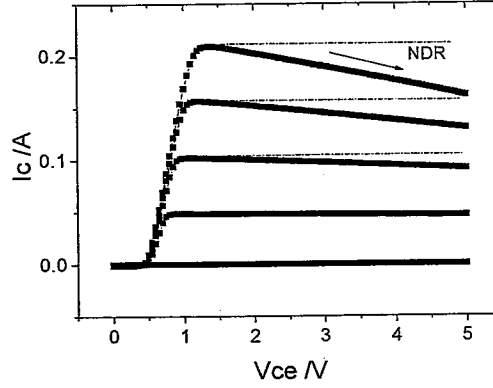


图 2.6 IV 曲线的 NDR 效应

其次在器件处于大电流偏置状态时, 自热效应将导致直流增益的下降, 使器件的 IV 曲线出现负微分电阻 (NDR) 效应如上右图。以上影响使 HBT 的最大工作电流 I_{max} 受到限制, 不利于功率放大器输出功率的提高。Kirk 效应主要与器件的材料结构有关[2.6], 从电路设计的角度, 需要对自热效应给予足够的重视。

2.2.3 HBT 的自热效应

GaAs 的热导率远低于 Si 的热导率, 因此自热效应成为限制 GaAs HBT 功率应用和可靠性的最大问题。我们开发的功率 HBT 工作时电流密度一般大于 10^4 A/cm^2 , 电压 7V 以上, 如此高的功率下, 由于 GaAs 材料本身的热导率很低, 产生的热量很难及时散发出去, HBT 的结温升高, 导致 HBT 电学性能变差, 关于 GaAs HBT 的自热效应及其对器件电热特性的影响可以用公式 2-3 到 2-5 表述[2.5]:

$$T = T_a + R_{th} I_C V_C \quad (2-3)$$

$$I_C = I_S \exp \left\{ \frac{q}{\eta K T_a} [V_{be} + \Phi(T - T_a)] \right\} \quad (2-4)$$

$$\frac{I_C}{I_{Bp}} = \frac{D_{nB} X_E N_E}{D_{pE} X_B N_B} \exp \left(\frac{\Delta E_V}{K T} \right) \quad (2-5)$$

其中 T 为结温度; T_a 为环境温度; R_{th} 为 HBT 晶体管热阻; I_C , V_C 为集电极偏置电流和电压; I_S 为集电极饱和电流; η 为理想因子; V_{be} 为发射结偏置电压; Φ 为热电反馈系数; I_{Bp} 为基区空穴的反向注入电流; D_{nB} 、 D_{pE} 分别为基区少子(电子)、

发射区少子(空穴)的扩散系数; $X_{E(B)}$ 、 $N_{E(B)}$ 分别为发射区(基区)宽度和掺杂浓度; k 为玻尔兹曼常数; ΔE_v 为突变发射结 HBT 的价带不连续值。

公式 (2-3) 说明, 功率放大器中的 GaAs HBT 由于具有较高的 I_C , V_C , 器件的自热效应导致器件结温度的上升; 公式 (2-4) 说明器件结温度的升高导致双极晶体管的开启电压下降, 在基极偏置电压 V_{be} 偏置下, 产生集电极电流的热电正反馈, 器件的 IV 曲线出现上翘如图 2.7:

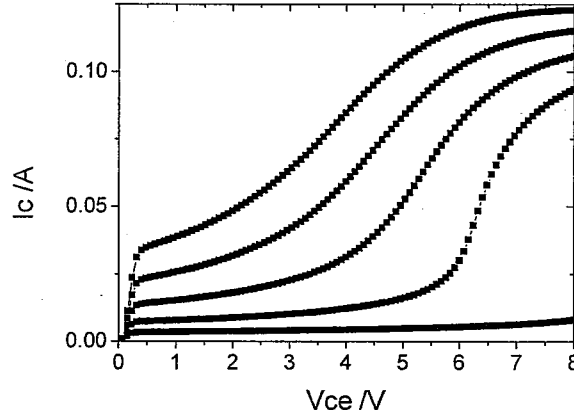


图 2.7 HBT 热电正反馈导致 IV 曲线上翘

公式 (2-5) 说明结温度的上升增加了器件的反向注入电流, 降低了器件的电流增益, 导致了器件集电极电流的热电负反馈特性, 器件的 IV 曲线出现负微分电阻特征, 这种热电负反馈特性是 HBT 器件与同质结双极晶体管温度特性的不同之处。HBT 自热效应引发的热电反馈将导致多指 HBT 功率的电流增益坍塌[2.5], 这是 HBT 功率器件最重要的热不稳定 (Thermal Runaway) 问题。

为了达到输出功率的设计指标, HBT 功率器件通常由多个发射极指并联组成, 电流增益塌陷现象主要发生于多指 HBT 功率管。由于自热效应, 多指 HBT 的每个发射极都是一个小的热源, 各个热源之间的热互耦导致中间部分的晶体管温度高于其他位置的晶体管, 其开启电压降低, 因此流过了更多的电流, 温度分布的不均匀导致了晶体管电流分布的不均匀。而电流分布的不均匀又导致了中间部分晶体管温度的进一步升高, 最终大部分电流都流向中间部位的晶体管, 其余晶体管基本失效, 此时中间的晶体管温度升幅可以达到 300 度以上, 一个 8 指功率管, 各发射指温度分布随时间的变化如图 2.8 所示[2.7], 反应了电流增益坍塌发生时各发射指温度变化的过程。由于中间部位晶体管结温过高, 自热效应导致的电流增

益下降十分明显, 整个多指 HBT 的集电极电流陡峭下降, 发生电流增益坍塌, 此时器件典型的 IV 曲线如图 2.9 所示。

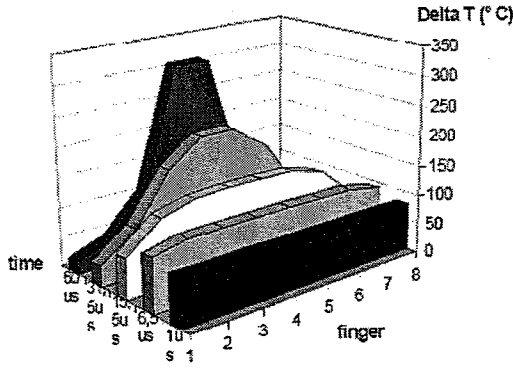


图 2.8 多指 HBT 各指温度随时间的变化

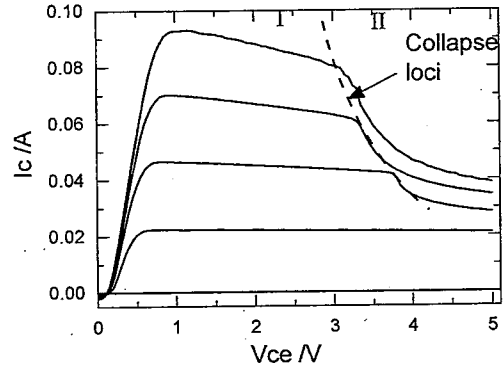


图 2.9 HBT 电流增益坍塌 IV 曲线

为了抑制功率 HBT 的电流增益塌陷, 在工艺和版图设计上采取的措施主要是衬底减薄、背孔、器件空气桥热分流、扩大发射极间距等, 在封装方面可以采用倒扣封装, 这些措施目的是增强器件的散热, 降低器件的热阻。在电路设计方面, 添加基极和发射极镇流电阻可以有效调节 HBT 热电反馈特性, 是抑制自热效应, 延缓增益坍塌现象的重要方法, 下面进行详细的分析。

对 HBT 的热电反馈特性, 常常用环路增益 f 进行分析[2.8][2.9], 其表达式如下:

$$f = \frac{\partial I_C}{\partial T} \frac{\partial T}{\partial P} \frac{\partial P}{\partial I_C} = \frac{\partial I_C}{\partial T} R_{th} V_C \quad (2-6)$$

公式中, P 为器件的功率消耗, R_{th} 为器件的热阻, T 为器件的结温, V_C 为工作电压, I_C 为器件的工作电流。环路增益 $f > 0$ ($f < 0$) 代表正 (负) 热电反馈。当 $f = 0$ 时说明自热效应得到完全补偿, $f < 1$ 说明器件处于热稳定状态。当器件添加了基极和发射极镇流电阻, 依据文献[2.8]的方法可以推导出集电极电流与温度的依赖关系, 结果如下:

$$\frac{\partial I_C}{\partial T} = \frac{\alpha - \frac{\Delta E}{KT^2} (R_b + R_e) I_P}{\frac{KT_0}{q} + I_b R_b + I_e R_e} I_C \quad (2-7)$$

$$I_p = CI_C \exp\left(-\frac{\Delta E}{KT}\right) \quad (2-8)$$

其中, α 是热电反馈系数[2.10], ΔE 为异质结不连续势垒, C 为 ΔE 为 0 时的发射极注入效率, R_b 为基极镇流电阻, R_e 为发射极镇流电阻, 则:

$$f = \frac{\alpha - \frac{\Delta E}{KT^2}(R_b + R_e)I_p}{\frac{KT_0}{q} + I_b R_b + I_e R_e} R_{th} I_C V_C \quad (2-9)$$

可见选取合适的基极和发射极镇流电阻可以控制 HBT 的环路电流增益 f , 对设计温度稳定性高的偏置电路(将在 3.4.1 节讨论)和抑制多指功率管的电流增益坍塌(将在 2.3.3 节讨论)具有重要意义。

2.2.4 小信号高频特性

对于微波 HBT 器件而言, 器件的高频特性决定了器件可以适用的工作频率范围。一般高频特性用截止频率 f_T 和最高振荡频率 f_{max} 来表征, 虽然这两个参数是在高频小信号的条件测试得到, 但是反映了器件的输入输出寄生参量, 器件反向隔离, 正向增益, 带宽等特性, 这些特性的好坏也决定了功率 HBT 在大信号工作时的性能。

截止频率 f_T 是指器件的正向短路电流增益 h_{21} 为 1 时对应的频率。晶体管的截止频率 f_T 与电流通过晶体管的渡越时间有关, 图 2.10 所示为决定 HBT 高频性能的

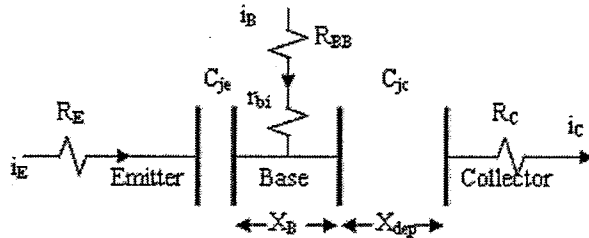


图 2.10 决定 HBT 高频性能的等效电路元件

主要元件的示意图[2.5], 给出发射极-集电极渡越时间的表达式

$$\begin{aligned} \tau_{ec} &= \frac{1}{2\pi f_T} = \tau_e + \tau_b + \tau_{sc} + \tau_c \\ &= \frac{\eta kT}{qI_C} \cdot (C_{je} + C_{jc}) + \frac{X_B^2}{v \cdot D_{nB}} + \frac{X_{dep}}{2v_{sat}} + (R_E + R_C) \cdot C_{jc} \end{aligned} \quad (2-10)$$

其中, τ_e 、 τ_b 、 τ_{sc} 和 τ_c 分别为发射极-基极结电容充电时间, 基区渡越时间, 集电区耗尽层渡越时间和集电极电容充电时间, k 为玻尔兹曼常数, T 为热力学温度, C_{je} 和 C_{jc} 分别指 BE 结和 BC 结的结电容, X_B 为基区宽度, X_{dep} 为集电极耗尽区厚度, R_E 、 R_C 分别为发射极、集电极电阻。由公式 2-10, C_{je} 、 C_j 、 R_E 、 R_C 等参数值变大, 均会导致 f_T 的降低。

在设计功率放大器时, 电路的功率增益是考虑的主要指标, 因此器件的最大振荡频率 f_{max} 对功率放大器更为重要, 它是指器件的功率增益下降为 1 时对应的频率。在较低频率下, HBT 的稳定系数 $k < 1$, 此时 HBT 器件功率增益用 MSG (Maximum Stable Gain) 来表示

$$MSG = \left| \frac{S_{21}}{S_{12}} \right| \approx \frac{1}{R_E C_{jc} \omega} \quad (2-11)$$

随频率的升高, 器件的稳定因子增大, 当 $k > 1$ 时, 器件功率增益表示为最大可用功率增益 MAG (Maximum Available Gain)

$$MAG = \left| \frac{S_{21}}{S_{12}} \right| \left(k - \sqrt{k^2 - 1} \right) \approx \frac{\omega_t}{4r_b C_{jc} \omega^2} \quad (2-12)$$

当 $MAG=1$ 时, 对应的频率为最大振荡频率 f_{max}

$$f_{max} = \sqrt{\frac{f_T}{8\pi r_b C_{jc}}} \quad (2-13)$$

可见, f_{max} 不仅与 f_T 有关, 而且与晶体管的基极电阻 r_b 和集电结耗尽层电容 C_{jc} 有关, 对于功率 HBT, 为了提高 HBT 的击穿电压, 一般采用较厚的集电区, 一定程度上降低了 f_T , 因此, 提高 HBT 功率管的 f_{max} 主要通过降低基极电阻和减小集电结电容。

在电路设计中, 为了提高 HBT 的热稳定性和电学稳定性, 提高电路的工作带宽, 常常加入有损的镇流和稳定元件, 以及反馈元件, 从而影响 HBT 的基极电阻, 发射极电阻和 BC 结电容, 退化 HBT 功率器件的高频功率增益, 因此在设计这些网络时应尽可能减小对器件高频特性的影响。

2.2.5 大信号射频功率特性

HBT 的大信号射频功率特性主要受到器件的膝点电压 (V_{knee}) [2.11]、击穿电压 (BV_{ceo}) [2.11]、最大集电极电流 (I_{max})、二次击穿[2.2]等极限参数的影响, 另外还受到 HBT 负微分电阻、电流增益坍塌等非理想特性的限制。由这些极限参数和非理想特性定义了 HBT 的安全工作区 (SOA), 如图 2.11 是 HBT 的典型 SOA 图。一般为了提高功率器件的输出功率特性就要扩大器件的 SOA, 使 HBT 可以工作在高电压和大电流状态, 下面根据定义 SOA 的相关参数和特性, 分析一下 HBT 的输出功率特性。

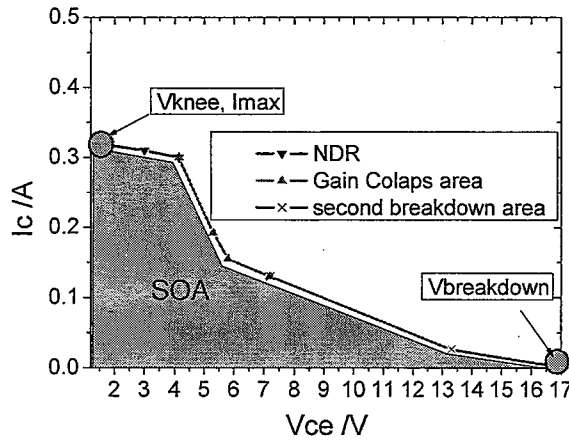


图 2.11 HBT 的安全工作区

在偏置为 A 类效率模式下, 功率 HBT 器件的理想最优化负载阻抗为:

$$R_{opt} = \frac{2(V_C - V_{knee})}{I_{max}} \quad (2-14)$$

此时对应的最大线性射频输出功率为:

$$P_{out}|_{opt} = \frac{I_{max}(V_C - V_{knee})}{4} \quad (2-15)$$

其中 V_C 为器件的集电极偏置电压, 为了提高输出功率, 需要提高器件的最大电流 I_{max} , 工作电压 V_C , 降低器件的 V_{knee} 。 V_C 的提高直接受到器件击穿电压的影响, 一般为了保证器件的可靠工作, 击穿电压应至少大于两倍的 V_C , 对于特殊的工作模式如 F 类和 E 类工作, 击穿电压应至少大于 3 倍的 V_C [2.12]。上述的优化输出功率 P_{out} 的公式常用来手工计算功率 HBT 的最大线性输出功率, 成为设计功率放

大器的重要依据。

一般实际测试得到的功率 HBT 的输出功率要小于公式计算的结果, 对于一个 V_C 为 9V, I_{max} 为 400mA, V_{knee} 为 1V 的功率管, 计算得到的优化输出功率为 29dBm, 而实际测试得到的最大线性输出功率为 27.6dBm 左右。偏小的原因除了网络的损耗以外, 主要原因: 一是功率管端口阻抗可能没有处于优化的负载阻抗, 关于优化负载阻抗的选取将在第三章进行讨论; 二是计算公式是假定 HBT 的输出端口的负载是优化的纯电阻, 实际上 HBT 的大信号功率特性还受到输出端寄生电容和电感的影响, 端口负载阻抗含有电抗, 此时在大的射频输出功率下, HBT 的动态负载线会摆入器件 IV 曲线的高电压和大电流区域, 其典型的负载线特征如图 2.12。器件长时间工作在高电压大电流区域, 容易诱发 HBT 集电极电流的负微分电阻效应和电流增益坍塌, 如图 2.13 是我们测得的 HBT 功率放大器的大信号电流增益坍塌和输出功率的饱和曲线, 由图示可知随着输入功率增加, 电流增益出现快速压缩, 集电极直流电流下降到静态偏置点以下, 此时 HBT 的输出功率很快达到饱和。另外器件的动态负载线如果长时间进入器件的二次击穿区, 还会导致器件和电路的永久失效。在电路设计和测试时要合理选择器件的偏置点和负载阻抗, 使动态负载线处于器件的 SOA 区域以内, 保证器件在大信号条件下的正常工作和可靠性。

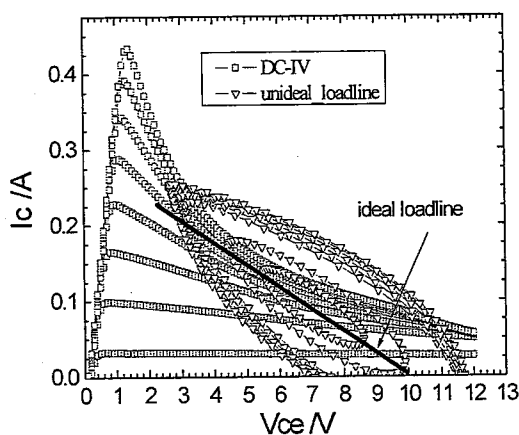


图 2.12 HBT 负载线特征

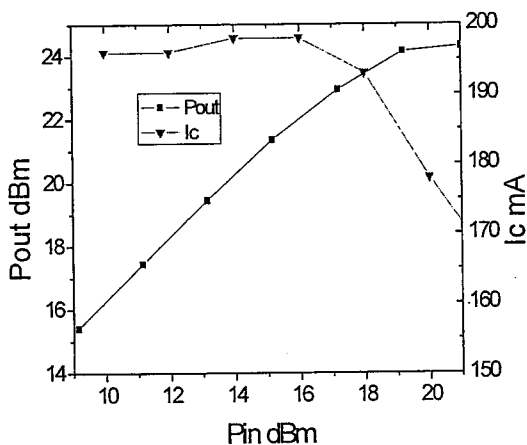


图 2.13 HBT 大信号增益坍塌

在定义 SOA 区域的参数和特性中, 提高击穿电压, 降低膝点电压, 改善二次

击穿特性主要通过优化材料结构和工艺来实现 [2.11]。在电路设计中扩大 SOA 的有效方法是：一通过提高器件的热稳定性改善的电流增益塌陷特性，负微分电阻特性；二通过设计大尺寸的多指功率管提高器件的最大集电极电流。

2.3 多指 HBT 功率管优化设计

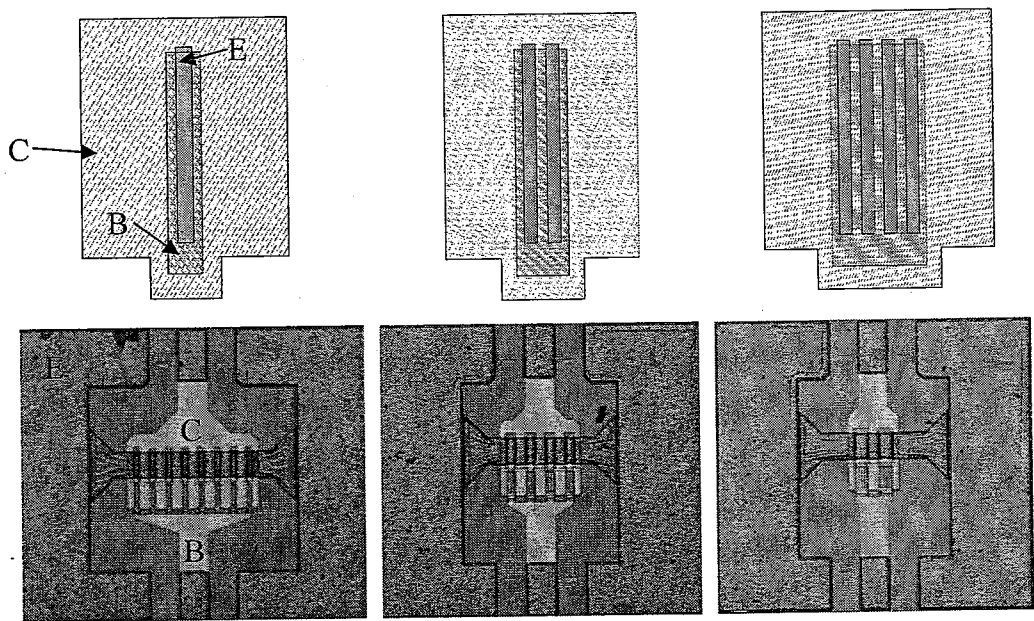
一般由 HBT 工艺和器件开发者提供的单管具有很高的功率增益，但是可承受的最大集电极电流较小，输出功率有限，无法满足实际中高功率放大器的要求，在实际使用时需要根据电路指标由多个单管并联组成多发射极功率管完成电路的设计。在微波频段，多发射极功率管由于尺寸大，版图结构复杂会引入更多的器件寄生，导致以下问题：1) 高频信号相位的不一致[2.13]；2) 器件反向隔离度的降低，输入输出阻抗降低；3) 自热效应及热互耦更加严重。以上问题会降低功率管的功率增益，带来多指器件的热不稳定性和电不稳定性问题，因此需要优化设计多发射极 HBT 功率管。

2.3.1 单管的设计和选择

单管的设计和选择要折中考虑功率管高频增益、输出功率、版图面积等参数，主要涉及 HBT 发射极指的长度和数量等方面。

单管的发射极越长输出功率越大，但是由于发射指过长导致器件基极的分布电阻电容效应明显，结温分布不均匀加重，导致器件高频增益的下降，目前在 Ku 波段的应用中发射极长度为 20—40 μm ，C 波段的应用发射极长度可以达到 70 μm [2.14]。我们设计的功率管工作在 C/X 波段，选用的单管发射极长度为 30 μm 和 40 μm 两种，以保证器件具有足够大的增益。

根据 HBT 单管发射极指数不同可以分为 1E2B, 2E3B, 4E5B 等不同拓扑，如图 2.14 所示，本文重点探索和研究了不同发射极指数的单管拓扑对功率管高频特性和版图面积的影响。分别使用这几种拓扑设计了具有相同总发射极面积的多指功率管，功率管管芯照片如图 2.14。



(a) 1E2B 单管和功率管 (b) 2E3B 单管和功率管 (c) 4E5B 单管和功率管

图 2.14 不同拓扑的 HBT 单管和功率管

表 2.1 为以上几种功率管的高频特性和有效版图面积的对比：

表 2.1 几种功率管的特性对比

功率管 参数	单管	面积 (mm ²)	$f_{\max}$ (GHz)		$f_{\max}$ 的损耗
			单管	功率管	
8Q1E2B	单发射极双基极	0.037	54	29.5	45%
4Q2E3B	双发射极三基极	0.022	45	32	29%
2Q4E5B	四发射极五基极	0.011	35	30.5	18%

根据上表数据，2E3B 和 4E5B 的功率管的 $f_{\max}$ 均高于 1E2B 的功率管，而且版图面积均比 1E2B 功率管的面积小，这主要是因为对于相同的发射极面积，用多指单管设计功率管，减小了集电极电极和基极电极的数量，功率管的基极和集电极走线变短，微波信号相位差减小，单管的 $f_{\max}$ 的损耗变小，由表可知 4 指单管的 $f_{\max}$ 损耗了 18%，而 1 指单管的 $f_{\max}$ 损耗达 45%，虽然 1 指单管比 4 指单管 $f_{\max}$ 高，但是相应的功率管的 $f_{\max}$ 却低于 4 指单管的功率管。可见采用多发射极单管设计功率管有利于提高功率管的功率增益，降低其版图面积，适合应用于大尺寸 HBT 功率管的设计。

2.3.2 单管并联数量与版图拓扑选择

单管的并联数目需要折中考虑输出功率、增益、输入输出阻抗、热稳定性、电稳定性等。晶体管并联数量增多，功率管的输出功率变大，但同时信号到达各个晶体管的路径损耗变大，相位不一致性增强，HBT 各个电极的寄生增多，热互耦增强，热不稳定性加剧，功率管的高频增益随之下降。并联晶体管太多，功率管的输入输出阻抗实部变小，匹配网络设计困难加大，匹配网络带宽降低。另外反馈寄生增多，器件的反向隔离变差，电稳定性区域变小，容易导致自激振荡，给电路设计和测试带来困难。以上的性能退化因素又与工作频率有关，在不同的工作频段表现有所不同[2.15]，在小于 1GHz 的频段，主要考虑热稳定性问题，可以使用较多的器件并联；在微波频段（1GHz—30GHz），以上的各个退化因素都要考虑；在毫米波频段（>30GHz），热稳定性成为次要问题。一般多指功率管在工作频率上应至少具有 10dB 以上的功率增益，能够保证这一增益要求的最大并联数量就是最优的并联子晶体管个数。此时如果仍不能满足输出功率的要求，就需要对多个多指功率管进行功率合成，关于多功率管功率合成在第三章进行介绍。本文电路设计所用功率管由 8-10 个 HBT 单管并联组成。

单管并联数量确定以后，其组合的版图拓扑主要有两种分别是并联叉指结构（Parallel Interdigitated）和鱼排结构（Fishbone）[2.16]，如图 2.15 所示。叉指结构的输入输出信号线分布宽而短，高频段时功率增益比相应的鱼排结构高 1 到 2dB，这种结构一般用于 X 和 Ku 波段的 HBT 功率放大器中。鱼排结构的版图一般成方形，芯片面积的利用率高，由于大尺寸的功率管在高频时功率增益较低，通常用在 C 波段以下的电路设计。我们设计中使用的 HBT 功率管工作在 X 波段，主要采用叉指结构。

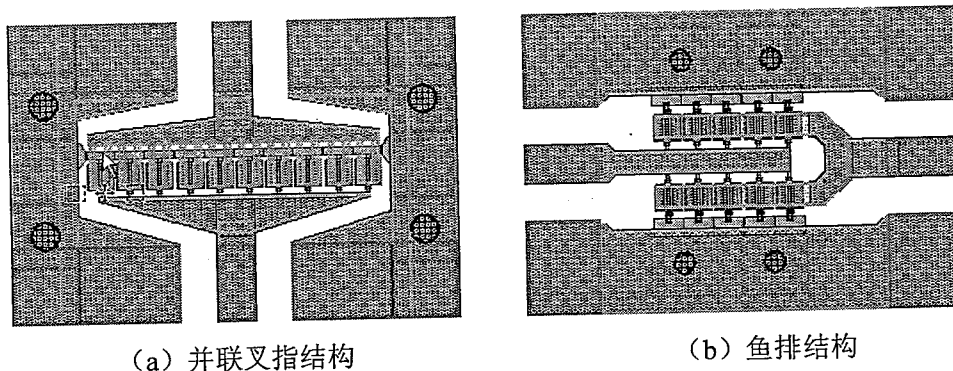


图 2.15 HBT 功率管版图结构

2.3.3 功率管的热稳定性设计

随着并联指数的增加，由于自热效应，HBT 功率管的热稳定性显著降低。研究表明目前 HBT 功率器件的性能主要受限于自热效应的危害，其次才是器件的非理想电特性。当功率密度超过 $10\text{mW}/\mu\text{m}^2$ 时才会出现雪崩击穿和 Kirk 效应，而功率密度超过 $2\text{--}4\text{mW}/\mu\text{m}^2$ ，有害的热耦合就会出现[2.17]，可见功率管的热稳定性设计非常重要。在 2.2.3 节的讨论中，提到了多种提高 HBT 热稳定性的方法和措施，对电路设计者主要通过添加镇流电阻，优化功率管的器件结构，使用共射共基电路拓扑[2.18]等完成功率管的热稳定性设计。在此主要讨论前两种方法。

从 HBT 集电极环路增益 f (公式(2-9)) 可知基极镇流电阻和发射极镇流电阻可以增强 HBT 器件的热电负反馈特性，使 HBT 器件工作在 $f < 1$ 的热稳定区域。因此在多指功率管设计中，需要在每个单管的基极或发射极添加镇流电阻，以抑制功率管的电流增益塌陷。从功率管的热分布看，边缘的晶体管温度低，热电反馈较弱，可以使用较小的镇流电阻，但是为了保证器件版图和高频特性的一致性，一般各个晶体管均采用相同的镇流电阻。利用公式 (2-9) 可以对镇流电阻进行半定量的估算，其取值与具体的器件参数有关，另外还与器件工作点电压和电流有关，要保证高电压和电流下器件的热稳定性，镇流电阻就要增大。同时，加入镇流电阻会影响功率管的相关性能，基极镇流电阻和发射极镇流电阻的特性如下表所示。

表 2.2 基极镇流与发射极镇流性能对比

特性 类型	提高热稳定性	抑制增益塌陷	高频稳定性	功率性能	经验取值	适用频段
发射极镇流电阻	有效	有效	降低	降低效率	<10 欧	多个
基极镇流电阻	有效	有效	增强	降低增益	约 10^2 欧	<C 波段

为了减小基极镇流电阻对器件功率增益的影响，可以添加射频耦合电容与镇流电阻一起使用[2.19]。由于在 C 波段以上，器件本征功率增益较低，为了减小增益的额外损耗，C 波段以上一般只采用发射极镇流。本文使用的 C/X 波段功率管一般采用了 8-10 欧姆的发射极镇流电阻，没有采用基极镇流电阻[1.22]。

镇流电阻虽然可以抑制增益坍塌，提高热稳定性，但是镇流电阻不可能取的很大，否则严重退化器件的高频功率特性。为了进一步提高功率管的热稳定性，需要在功率管器件结构上加以改进，提高器件的散热，降低器件的热阻。为此我们设计了一种新的结构来提高功率管的热稳定性，如图 2.16。

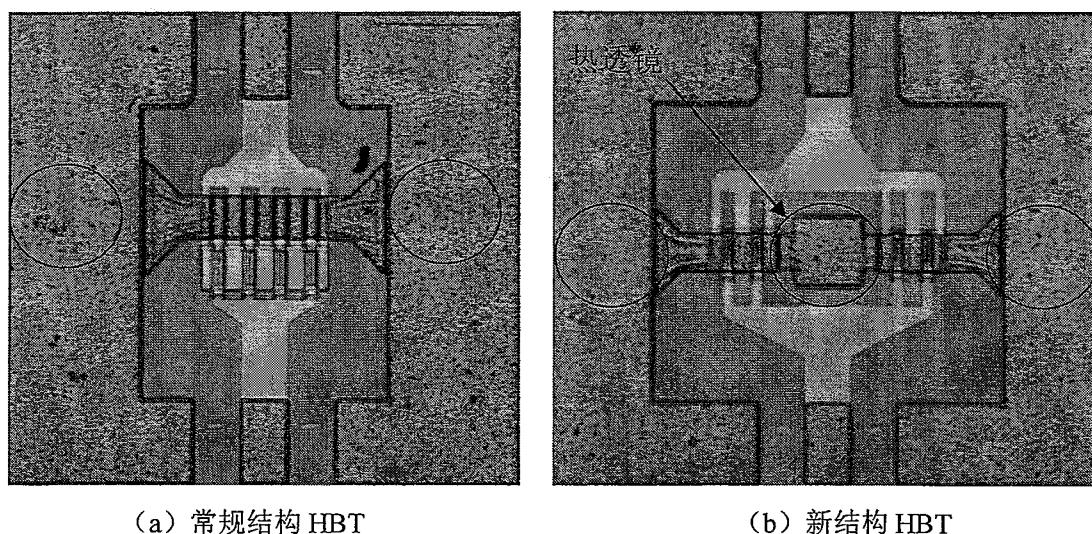


图 2.16 不同散热结构的 HBT 功率管

由于功率管温度增高的区域位于功率管的中心位置，与常规功率管相比，新结构功率管在功率管的中心位置放置了接地背孔，将耦合到功率管中部的热量由背孔迅速传到芯片下的低温热沉，同时各单管通过发射极空气桥与附近的散热背孔相联，一般这种散热背孔被称为热透镜（Thermal Lens）[2.20]，通过在功率管

高温区放置热透镜，功率管产生的热量以较短的路径被热透镜所吸收，有效增强了器件的散热，降低了器件的热阻，功率管中心位置的晶体管的结温降低，从而提高了功率管的稳定性。如图 2.17 是新结构功率管(A)和常规功率管(B)的 IV 曲线对比，新结构功率管(A)的热稳定区域明显变大，发生电流塌陷的功率密度由常规结构的 $0.76\text{kW}/\text{mm}^2$ 上升到 $1.14\text{kW}/\text{mm}^2$ ，热稳定区域上升了 50%，可见在高温区放置热透镜是一种提高功率管热稳定性的有效器件结构。

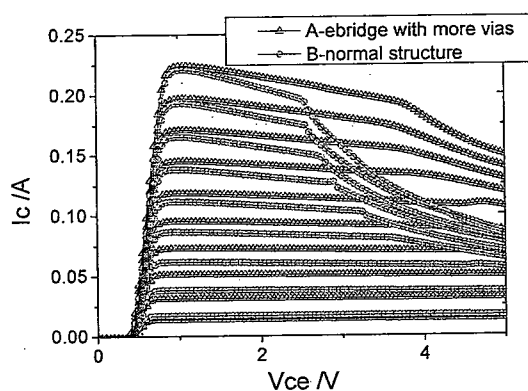


图 2.17 不同散热结构功率管 IV 特性对比

2.3.4 功率管的电稳定性设计

在微波功率放大器的研制中，功率器件的自激振荡现象是困扰器件建模、测试和应用的重要问题[2.21][2.22]。例如，在 Loadpull 测试建模系统中，由于器件在特定的端口阻抗区域存在自激振荡，导致 Loadpull 测试系统无法在这些振荡区确定功率管的最优化负载阻抗值；在多器件功率合成中，器件的低稳定性容易导致功率合成中引入复杂的自激振荡现象[2.11]。单个功率管的稳定是多器件功率合成电路稳定的基础，在此我们首先讨论单个功率管的稳定性，多器件功率合成电路的稳定性在第三章讨论。

Rollet[2.23]推导了器件因素与功率管稳定性的定量关系，定义了 K 稳定性因子 (K-factor) 如 2-16 式所示：

$$K = \frac{2 \cdot \text{Re}(\gamma_{11}) \cdot \text{Re}(\gamma_{22}) - \text{Re}(\gamma_{12} \cdot \gamma_{21})}{|\gamma_{12} \cdot \gamma_{21}|} \quad (2-16)$$

其中 γ 为功率管的 Z、Y、H 参数矩阵。对于微波电路，采用小信号 S 参数表示的

K 因子使用起来更为方便如 2-17 式所示:

$$K = \frac{1 + |S_{11} \cdot S_{22} - S_{12} \cdot S_{21}|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12} \cdot S_{21}|} \quad (2-17)$$

$$B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |S_{11} \cdot S_{22} - S_{12} \cdot S_{21}|^2 \quad (2-18)$$

其中 B1 是一个附加因子。器件无条件稳定是指在选定的工作频率和偏置条件下，在整个 Smith 圆图都是稳定区，与此相对应的是器件的负载或源阻抗稳定性判决圆与 Smith 圆图不相交[2.24]。器件满足无条件稳定的判据是 K 因子大于 1 同时附加因子 B1 大于 0。当 K 因子小于 1 时，器件处于潜在不稳定状态或有条件稳定状态，此时器件的稳定性判决圆会部分或全部进入 Smith 圆图区域，当器件的源阻抗或负载阻抗进入了器件稳定性判决圆与 Smith 圆图的重叠区域(如图 2.18)，就可能诱发器件的振荡。无条件稳定性判据中的附加因子 B1 是一个较为容易满足的条件，所以一般仅考虑 K 因子判据。

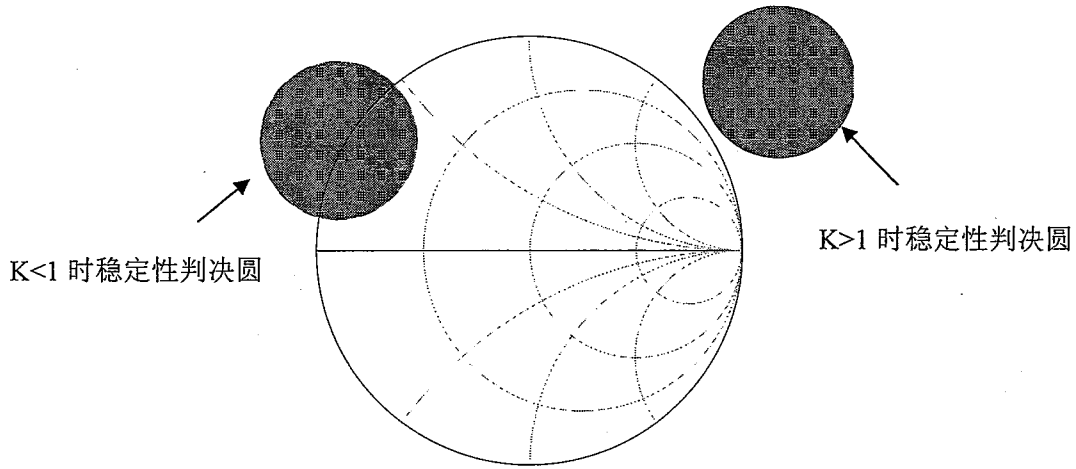


图 2.18 稳定性判决圆与 Smith 圆图

从 K 因子的定义式 2-16 可知：一、增加功率管输出功率与功率管的稳定性是相矛盾的，为了提高输出功率，功率管尺寸较大，其输入输出阻抗实部变低、寄生反馈增强，导致 K 因子的下降，功率管稳定性降低，在电路设计中必须重视功率管的稳定性设计；二、由于 S 参数随频率变化，功率管在不同频率的稳定性有所不同，一般高频率段表现为无条件稳定 ($K > 1$)，而在中低频率段表现为潜在不稳定 ($K < 1$)。由于在实际的电路设计和应用中，器件在不同频率点上的负载阻抗或源阻抗非常复杂，而且可能随着制作工艺，使用环境的变化而变化，那么在潜在

不稳定频段上器件的端口阻抗就非常容易进入不稳定区域触发器件的自激振荡, 导致电路设计失败, 特别对于单片集成电路, 电路版图非常紧凑如果发生振荡难以进行在片的调试。通常较为可靠的方法是通过外加的稳定性网络提高器件的 K 因子, 使功率管在整个微波波段保持无条件的稳定。由于单纯的电抗网络并不能提升 K 因子[2.25], 这些稳定性网络一般都是电阻性的阻抗元件如图 2.19 所示

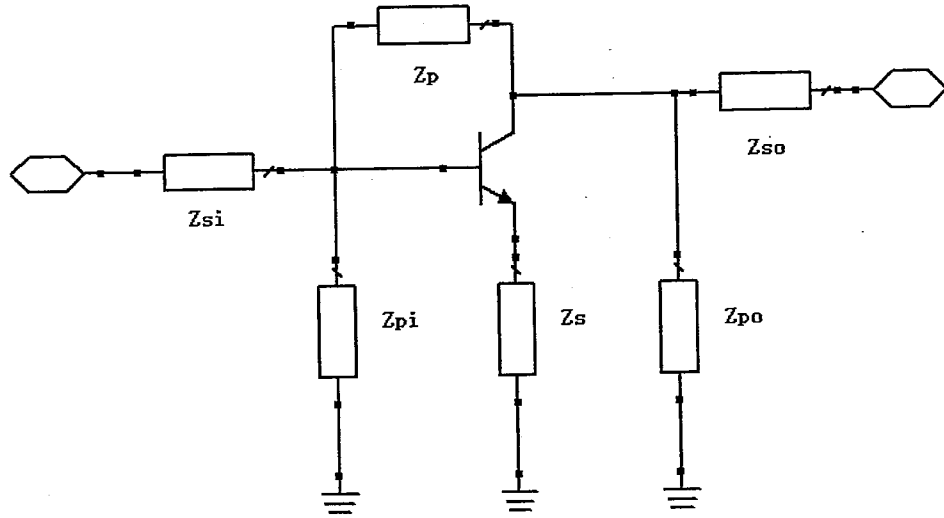


图 2.19 功率管稳定性网络

包括反馈阻抗网络 Z_p , Z_s ; 并联阻抗网络 Z_{pi} , Z_{po} ; 串联阻抗网络 Z_{si} , Z_{so} 。由公式 2-15 通过添加以上网络, 能够提升器件输入输出阻抗的实部, 降低器件的正向增益, 改善器件的反向隔离, 从而提高器件的 K 稳定因子。添加稳定网络带来的负面影响是降低了器件的增益, Z_p , Z_s , Z_{so} , Z_{po} 等还会降低器件的输出功率。在设计稳定网络时主要考虑的就是器件稳定性, 增益, 输出功率的折中。 K 因子与器件最大资用功率增益 (MAG) 的关系如下式 2-19:

$$MAG = \frac{|S_{21}|}{|S_{12}|} \cdot (K - \sqrt{K^2 - 1}) \quad (2-19)$$

可见过高的 K 因子会导致, MAG 偏低, 在工作频段上, 器件的 K 因子不应取的太高。其中反馈网络 Z_p , Z_s 对增益和输出功率均有较大损失, 而输出端的串联网路 Z_{so} 对输出功率具有较大损耗, 这些网络在高功率放大器的设计中很少采用。为了减小稳定网络对工作信号的衰减, 输出并联网络 Z_{po} 可以放到器件偏置网络的末端, 其缺点是 Z_{po} 对器件的稳定作用有可能由于过长的偏置网络而失效[2.26]。

为了不损耗器件的输出功率，最有效的稳定网络是在器件输入端的附近添加串联和并联阻抗网络 Z_{si} 或 Z_{pi} 。这些串并联阻抗网络由 R , L , C 组合而成，组合形式和元件的取值需要结合具体的器件特性通过折中稳定性，工作频段增益确定，一般这些网络应该至少保证器件在 1GHz 以上的频率范围内处于无条件稳定，1GHz 以下的低频区域可以通过改变器件的直流偏置网络保证器件的稳定性。

在在片的功率测试中，我们研制的 GaAs HBT 功率管管芯存在严重的自激振荡问题，导致无法提取功率管的功率参数，除了对材料结构和管芯结构进行必要的修改，本文在常规功率管的输入端添加了串联的在片 RC 并联阻抗网络，以提高功率管的稳定性。其结构如图 2.20 所示：

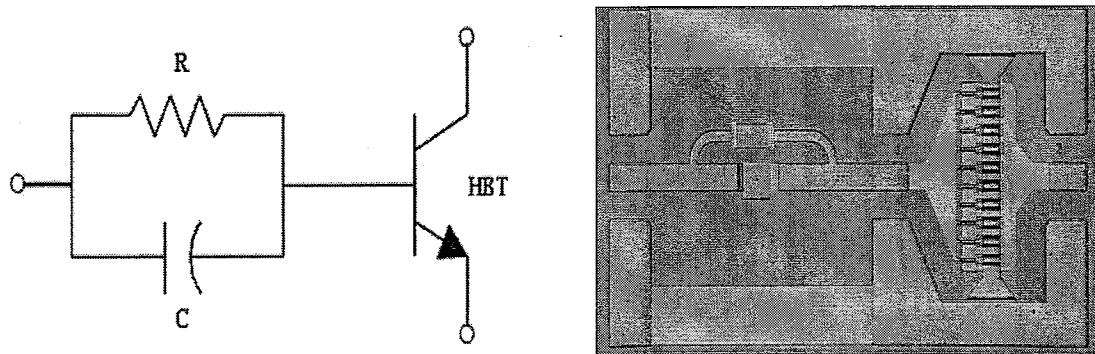


图 2.20 具有 RC 稳定网络的 HBT 功率管的电路图和管芯照片

电阻 R 应尽可能小，以减小版图面积和增益损失，电容 C 主要是用于耦合工作信号，减小电阻带来的增益损失，其取值与功率管的工作频段有关，一般电容的容抗在工作频段的低端应等于电阻 R ，我们选择电阻为 50 欧姆，电容为 0.8pf，RC 网络的有效版图面积较小易于在片集成。我们分别测试了常规功率管和稳定功率管的小信号 S 参数，计算了器件 K 因子，并绘制了器件的负载稳定性圆，如图 2.21 和图 2.22 所示：稳定功率管的 K 因子在整个测试频率范围内（0.1GHz—15GHz） K 因子均大于 1，其负载稳定性圆与 Smith 圆图没有重叠。常规功率管的 K 因子仅在大于 6GHz 的频段大于 1，而在小于 6GHz 频段功率管为有条件稳定，其负载稳定性圆与 Smith 圆图具有较大的重叠区域。可见 RC 对功率管稳定性的改善非常明显。

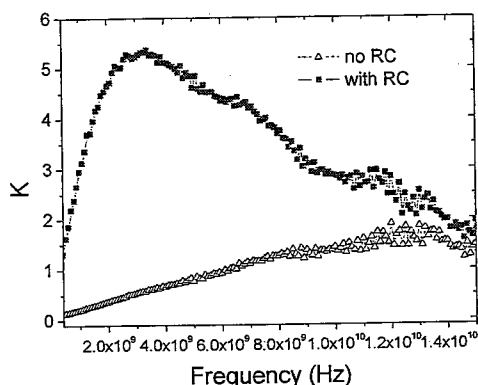


图 2.21 K 因子对比

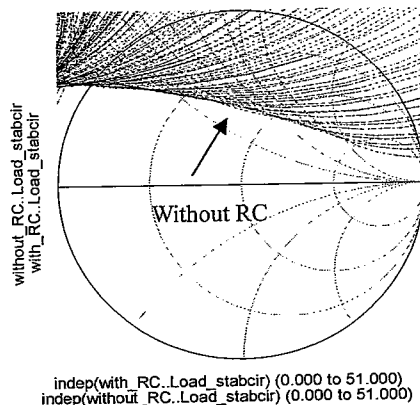


图 2.22 负载稳定性圆对比

两种功率管在 C 波段 (5.4GHz) 和 X 波段(11GHz)的功率增益和输出功率特性如图 2.23 和 2.24 所示:

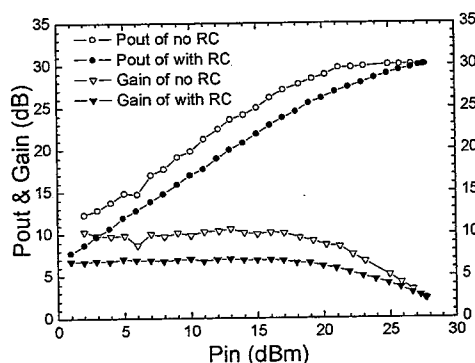


图 2.23 C 波段功率特性

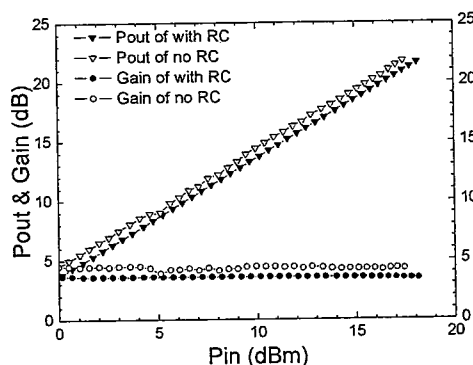


图 2.24 X 波段功率特性

在 C 波段两者功率管的小信号功率增益相差 3.5dB, 在 X 波段两种功率管的小信号功率增益相差 0.6dB, 在大信号状态两种功率管的饱和输出功率则非常接近。可见 RC 网络对功率管的饱和输出功率几乎没有影响, 而且由于耦合电容的作用, 当工作频率较高时它对功率增益的影响也较小, 我们设计的稳定功率管适合于 X 波段的应用。

我们用一个两管芯合成的内匹配功率管电路对添加 RC 稳定网络的功率管的稳定性进行了验证。内匹配功率管设计工作在 C 波段 5.9GHz-6.4GHz, 采用常规功率管测试发现电路在未加射频信号的情况下, 在小于 5GHz 的频率范围出现多个频点的自激振荡现象如图 2.25 所示, 这些振荡点处于功率管有条件稳定区域, 测试功率管的 IV 曲线, 由于振荡时出现负阻, IV 曲线表现异常如图 2.26, 通过各种

措施调整电路的直流偏置网络，振荡没有消除。为此，将常规功率管更换为具有 RC 稳定网络的功率管进行了测试，在高阻抗失配和简单的直流去耦网络条件下，电路在所有的直流偏置点均未发生振荡现象，其 IV 曲线表现正常，在片的 RC 网络有效抑制了自激振荡的发生。

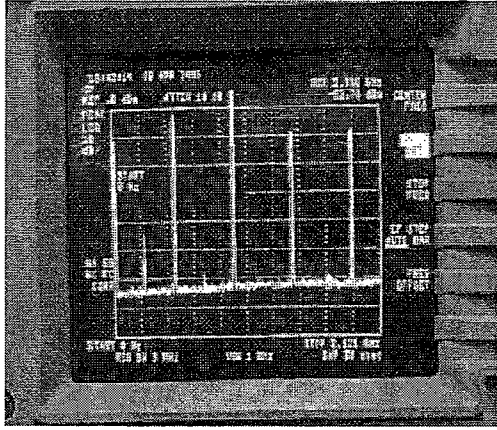


图 2.25 自激振荡图谱

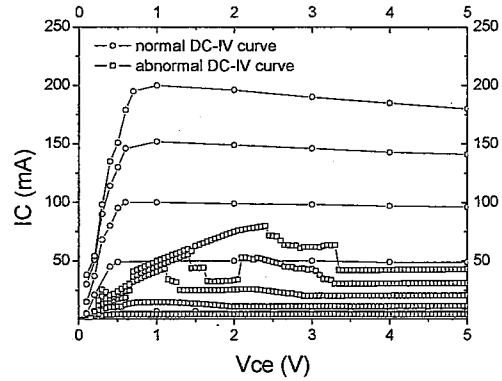


图 2.26 电路异常与正常 IV 曲线

综上所述，大尺寸功率管的电稳定性设计对于大功率放大器安全稳定的工作具有重要意义，有利于提高功率放大器设计的成功率。我们采用输入端添加 RC 并联稳定网络的方法有效提高了 GaAs HBT 功率管的 K 稳定因子，增强了功率管的稳定性。RC 网络结构紧凑易于在片集成，对输出功率的影响较小，对增益的影响具有频率依赖性，通过优化 RC 取值可以减小工作频率上的增益损耗。此外 RC 网络还可以有效抑制与输入射频信号相关的参量振荡（Parameter Oscillation）的发生 [2.27]。可见在器件的输入端添加 RC 稳定网络是提高 HBT 功率管和功率放大器稳定性的有效方法。

2.4 功率 HBT MMIC 制造技术

2.4.1 主要工艺特征

本文 C/X 波段功率放大器的研制主要基于自行开发的自对准（Self-Aligned）InGaP/GaAs 功率 HBT 技术完成。通过优化 InGaP/GaAs HBT 外延材料结构，改进有源器件和无源器件制作工艺，我们开发了一套适合高频大功率放大器应用的 InGaP/GaAs HBT，MMIC 电路制造技术。

1、HBT 外延材料

外延材料结构对 HBT 的器件直流、高频和功率性能具有重要影响，主要通过合理选择 HBT 的发射区、基区和集电区的厚度、掺杂浓度以满足 C/X 波段功率放大器的要求[2.11]，首先选择了高可靠的 InGaP 材料做发射区，厚度为 50nm，掺杂浓度 $3 \times 10^{17} \text{cm}^{-3}$ ；其次基区的掺杂浓度做到尽可能的高，以降低基区电阻提高器件的 $f_{\max}$ ，选择基区厚度 80nm，掺杂浓度 $N_B > 4 \times 10^{19} \text{cm}^{-3}$ ；由于 HBT 的高频特性和功率容量直接与集电区外延层结构相关[2.28]，集电区的设计成为功率 HBT 外延层优化的重点，通过折中器件的击穿电压、最大工作电流、 $f_{\max}$ 高频特性，选择集电区厚度为 1000nm，掺杂浓度 $1 \times 10^{16} \text{cm}^{-3}$ 。外延材料结构如表 2.3 所示。HBT 外延材料由中国科学院上海微系统与信息技术研究所提供，采用 MBE 外延生长技术，基区 Be 掺杂，在基区上下两侧各插入 5nm 厚未掺杂 GaAs 的扩散阻挡层。

表 2.3 InGaP/GaAs 功率 HBT 的外延材料结构

Layer No.	Composition (x)		Thickness (nm)	Doping Conc. (cm ⁻³)	Dopant	Carrier Type
9	In _x Ga _{1-x} As	0.6	50	>1E19	Si	N++
8	In _x Ga _{1-x} As -GaAs	0.6-0	50	>1E19	Si	N++
7	GaAs		250	5E18	Si	N++
6	In _x Ga _{1-x} P	0.5	50	3E17	Si	N
5	GaAs		5	undoped		
4	GaAs		80	4E19	Be	P++
3	GaAs		5	undoped		
2	GaAs		1000	1E16	Si	N-
1	GaAs		500	5E18	Si	N++
S.I. GaAs Substrate						

2、HBT 单片电路制造工艺

HBT 单片集成电路制造工艺主要包括台面腐蚀、金属淀积与剥离、介质淀积与刻蚀、欧姆接触金属合金、衬底减薄、背孔制造等，最终完成 HBT 晶体管、电阻、电容、电感等元件的制作与互连。HBT 单片集成工艺技术的截面示意图如图

2.27。

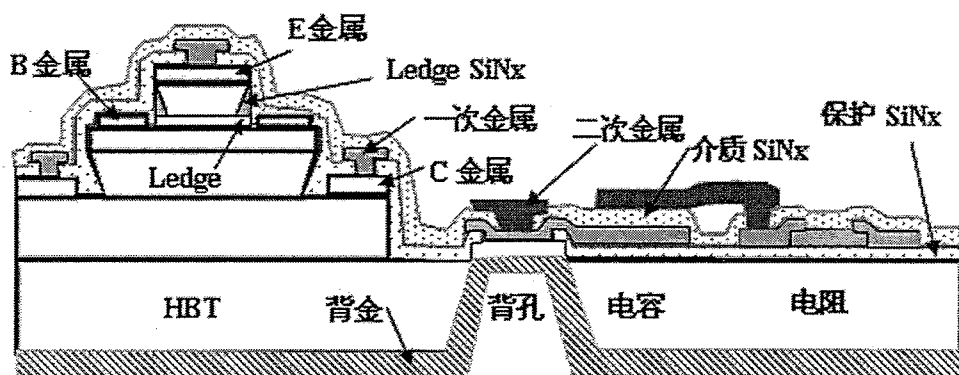


图 2.27 InGaP/GaAs HBT MMIC 工艺技术剖面图

台面腐蚀中采用了湿法工艺，通过台面腐蚀，制作出 HBT 的发射极 E、基极 B、集电极 C 三台面垂直器件结构，同时利用台面腐蚀完成 HBT 器件的相互隔离。利用电子束蒸发和剥离（lift-off）技术在各个台面上形成 E、B、C 金属电极，其中 E 金属为 Ti/Pt/Au(800/500/2500Å)，B 金属为 Pt/Ti/Au (200/200/1200Å)，C 金属为 Ni/Ge/Au/Ge/Ni/Au (20/40/660/80/30/2500 Å)，为了形成良好的欧姆接触，C 金属还要进行高温合金化处理，而 B 和 E 金属由于与高掺杂材料相接触，无需高温合金即可形成良好的欧姆接触。在形成 EB 台面和 B 金属电极时我们采用了 BE 自对准工艺（Self-Aligned），这种工艺以发射极金属为掩模完成 E 台面的腐蚀和 B 金属的制作，以减小基极电阻和集电结电容，提高器件的高频特性[2.29]。在完成 BE 自对准工艺的同时，制作外基区的钝化沿（Ledge），以减小外基区表面的漏电流，提高功率器件的稳定性和可靠性[2.30]。完成有源 HBT 制作以后，利用 PECVD 生长保护介质 2000 Å SiN。电子束蒸发 1.5μm 的一次布线金属完成器件的电极引出、形成器件的互连、电容的下极板以及电感。电镀 3μm 厚金形成金属空气桥结构以减少耦合电容、增强器件散热等，同时电镀厚金完成对一次布线的加厚，形成电容的上极板。电容为 MIM 电容，密度为 200p/mm²。磁控溅射生长 800 Å NiCr 薄膜制作薄膜电阻，电阻的方阻为 25-30 欧姆/方。我们开发的 InGaP/GaAs HBT 单片集成功率技术的 HBT、无源器件和 PCM 的主要技术指标如下表 2.4:

表 2.4 InGaP/GaAs HBT MMIC 工艺技术主要指标

参数	单位	材料 1	材料 2
PCM			
基极电阻	ohm/sq	427	693
B 接触电阻率	ohm.cm ²	7.39e-6	3.4E-6
亚集电极电阻	ohm/sq	26	28
Sub-C 接触电阻率	ohm.cm ²	3e-5	3E-5
BE 结开启电压(0.2A/cm ²)	V	1.03	1.03
BE 结击穿电压(0.2A/cm ²)	V	6.46	6.02
BVceo(2A/cm ²)	V	17.2	21.55
BVcbo(2A/cm ²)	V	29	29.6
HBT (10x2.6x30μm, 发射极镇流电阻 8-10 欧姆)			
Ft	GHz	28	21
Fmax	GHz	31	28
电流增益(@Jkirk)	---	176	36
无源器件			
电阻	ohm/sq	25-30	25-30
电容	pf/mm ²	200	200
电感	nH	0.3-7	0.3-7

2.4.2 提高器件成品率和一致性的主要措施

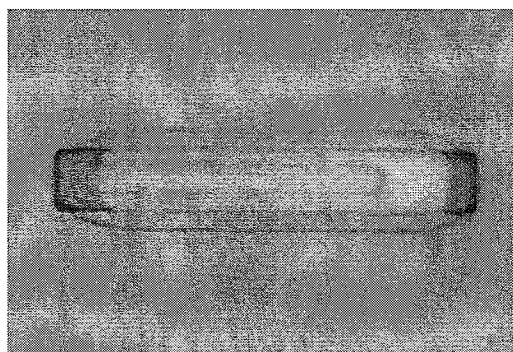
微波单片集成电路对器件的一致性要求较高，而从实用化的角度必须提高器件的成品率和可靠性，以降低成本，在我们的工艺技术中主要采取以下措施优化器件的成品率，一致性和可靠性[2.11]：

- 1) 自对准界面的过腐蚀控制以避免 B 金属与发射区外延层的微短路。
- 2) 在外基区上制作钝化 Ledge，降低外基区的表面复合，提高器件的电流增益和长期可靠性。
- 3) 集电极金属欧姆接触合金温度的合理控制，避免过高的合金温度损害 BC 结界面，降低器件的击穿电压。

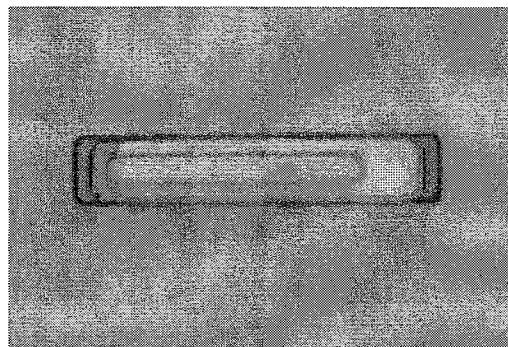
4) 发射极孔分版光刻, 保证发射极引出孔的良好接触。

5) 高台面两次腐蚀, 降低布线金属的爬坡高度、避免金属断线。

6) 对 LEU 结构的版图进行了改进。LEU 是指较多的侧向腐蚀基极外延层, 以减小 BC 结电容, 提高器件的 $f_{\max}$ 。在以往的版图结构中, 以基极 B 金属做掩模腐蚀 BC 台面容易导致腐蚀液与 B 金属产生电化学反应, 在 B 金属边缘产生残余的 GaAs, 这些残余具有不均匀性从而影响器件的一致性和可靠性。为此我们改用光刻胶做掩模完成 BC 台面的腐蚀, 避免了腐蚀残余的出现同时达到较好的 LEU 效果。版图修改前后情况的对比如图 2.28:



(a) 金属做掩模腐蚀



(b) 胶做掩模腐蚀

图 2.28 BC 台面腐蚀效果对比

通过以上措施的应用, HBT 的成品率可达 70%-90%, 单片电路成品率可达 50% 左右。

2.5 小结

本章主要介绍了 InGaP/GaAs HBT 的基本工作原理、直流特性、自热特性、小信号高频特性、大信号功率特性等, 讨论了这些特性与功率放大器性能的关系。然后重点介绍了多指功率管的优化设计, 最后介绍了自行开发的 InGaP/GaAs HBT 的单片集成电路制造技术的主要技术特点, 以及提高器件成品率、一致性和可靠性的多个措施。

1、在器件直流电流增益特性方面, 研究了 HBT 直流增益 β 对器件稳定性的影响, 过高的 β 容易导致器件低频稳定性的降低, 器件的不稳定区域扩大。而过低的 β 不利于设计高性能的偏置电路, 因此在进行 HBT 功率放大器设计时应该考虑对 HBT 直流增益的优化选择。

2、在器件自热特性方面,研究了 HBT 器件自热效应的两个方面,热电正反馈和热电负反馈特性,通过器件集电极电流的环路增益方程,分析了基极镇流电阻和发射极镇流电阻对器件热电反馈特性的控制,为合理选择镇流电阻抑制电流增益坍塌,改进偏置电路的设计提供了理论依据。

3、在器件大信号功率特性方面,分析了器件的安全工作区 SOA,器件极限参数,器件输出功率之间的关系,并且利用器件的非理想动态负载线特征及 SOA 限制,解释了 HBT 器件的大信号电流增益塌陷和输出功率较低的现象。

4、在多指功率管的设计方面完成了三个方面的优化:

1) 选择三种不同拓扑的单管进行多指功率管的设计,通过测试功率管的高频特性,发现采用多发射极指的单管能有效减小版图面积,有效减小单管的 $f_{\max}$ 损耗,适合应用于大功率 HBT 功率管的设计。

2) 设计了一种新的器件结构,增强功率管的散热,通过在高温区放置热透镜有效降低了器件的热阻,抑制了多指器件的增益坍塌,提高了功率管的热稳定性,热稳定性区域扩大 50%。

3) 研究了多指功率管的电稳定性问题,分析了各种稳定性网络的稳定性原理,对比了各种网络在功率器件稳定性设计中的应用,设计了一种具有在片 RC 稳定网络的 GaAs HBT 微波功率管,测试表明 RC 网络有效提高了器件稳定性,功率管的潜在不稳定区域由 0-6GHz 减小为 0-0.1GHz。RC 网络结构紧凑易于在片集成,RC 网络位于器件的输入端,对器件的输出功率特性影响不大,同时 RC 的功率增益损耗特性具有频率依赖性,通过优化 RC 取值可以减小工作频率上的增益损耗,因此具有 RC 稳定网络的功率管非常适合设计高稳定性的功率合成内匹配功率管和 MMIC 功率放大器。

第三章 功率放大器电路设计技术与模型技术

3.1 引言

本章主要介绍和讨论微波功率放大器的相关设计技术。随着无线系统的发展，对微波功率放大器的各项指标提出了更高的要求，指标的折中设计成为设计的难点，而电路拓扑和效率工作模式的选择与电路的指标具有直接的关系，关于电路指标、拓扑、效率模式的内容在 3.2 节进行介绍和讨论。为了实现功率放大器的电路指标需要选择合适的小信号和大信号设计方法，在 3.3 节主要介绍微波功率放大器的小信号 S 参数设计方法和优化负载阻抗的大信号设计方法，并重点介绍大信号设计方法。我们设计的 C/X 波段功率放大器属于末级高功率放大器（HPA），匹配网络的设计、功率合成和分配网络的选择、电路的稳定性分析与设计、直流偏置电路的优化设计是 HPA 设计的重点和难点，这些内容将在 3.4 节介绍。高性能微波功率放大器的设计需要依赖精确的模型技术以提高电路设计的一次成功率，在 3.4 节介绍用于电路设计的器件模型技术。

3.2 功率放大器的主要性能指标及折中、拓扑与效率模式

3.2.1 主要性能指标及折中

1、增益与增益平坦度

微波放大器的增益有三种定义[3.1]，分别为实际的功率增益 G_P ，转换功率增益 G_T 和资用功率增益 G_A 。其中在实际设计中较为常用的是 G_P ，它是在信号源和负载均为 50 欧姆条件下，负载所吸收的功率与功率放大器输入功率之比，而且通常选择功率放大器工作于线性区的功率增益为功率放大器的增益即线性功率增益。增益平坦度是指在工作频带内增益的起伏，常用最大增益与最小增益之差，即 $\Delta G(dB)$ 来表示。

2、输出功率

根据功率放大器输入输出功率曲线的增益压缩特性（如图 3.1），常用的输出

功率指标为：

1) 饱和输出功率 P_{sac} 。当功率放大器的输入功率加大到某一值后，增益开始迅速压缩，输出功率几乎不在发生变化，该输出功率称为功率放大器的饱和输出功率。 P_{sac} 反映了功率放大器连续波使用时的最大可输出功率。

2) 1dB 压缩点输出功率 $P_{1\text{dB}}$ 。功率放大器增益压缩 1dB 所对应的输出功率称为 1dB 压缩点输出功率，有时也简称为线性输出功率。 $P_{1\text{dB}}$ 是表示功率放大器线性和功率输出能力的重要指标。

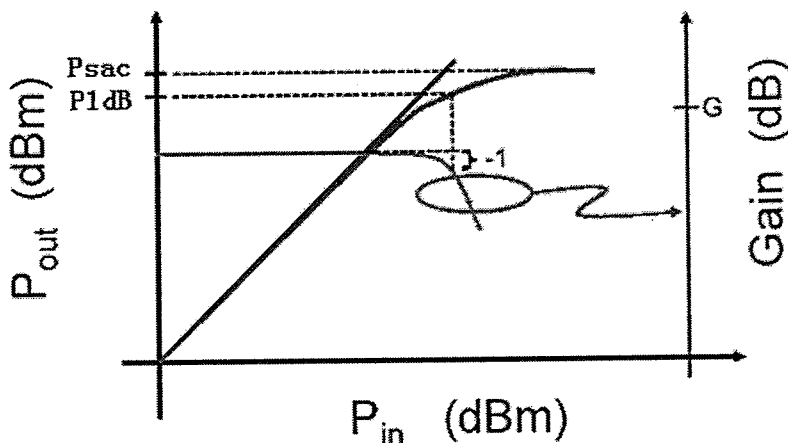


图 3.1 放大器输入输出功率曲线关系

3、效率

一般功率放大器的效率指标包括了两种定义[3.2]，分别为：

1) 集电极效率 η 。定义为功率放大器的射频输出功率 P_{out} 与供给晶体管的直流功率 P_{DC} 之比。它表示功率放大器把直流功率转换为射频功率的能力。

$$\eta = \frac{P_{\text{out}}}{P_{\text{DC}}} = \frac{P_{\text{out}}}{P_{\text{out}} + P_c} \quad (3-1)$$

2) 功率附加效率 PAE。集电极效率 η 并没有考虑晶体管的放大能力。而功率附加效率既反映了将直流功率转化成射频功率的能力，又反映了功率放大器增益 G_p 的大小。PAE 比 η 更为常用。

$$PAE = \frac{P_{\text{out}} - P_{\text{in}}}{P_{\text{DC}}} = \frac{P_{\text{out}}}{I_{\text{DC}} \cdot V_{\text{CC}}} \left(1 - \frac{1}{G_p}\right) \quad (3-2)$$

4、输入输出驻波比

输入、输出驻波比是功率放大器设计的重要指标。输入输出驻波比定义如下：

$$VSWR_{in} = \frac{1 + |S_{11}|}{1 - |S_{11}|} \quad (3-3)$$

$$VSWR_{out} = \frac{1 + |S_{22}|}{1 - |S_{22}|} \quad (3-4)$$

在完全匹配的情况下， $VSWR$ 值为 1；反之，当放大器输入输出端口开路或者短路的情况下， $VSWR \rightarrow \infty$ 。对于功率放大器，其输入驻波比要求较高，一般在 2:1 以下，以保证信号能够顺利进入电路并被放大；而对于输出驻波比要求相对较低，原因是为了获得更大的输出功率，输出端口一般处于共轭失配状态。

5、带宽

带宽即电路的工作频率范围，是电路满足全部性能指标的连续频率范围，通常采用百分比带宽 BW：

$$BW = \frac{(f_h - f_l)}{(f_h + f_l)/2} \cdot 100\% \quad (3-5)$$

f_h ， f_l 分别代表频带的上限频率和下限频率。

除了以上 5 个重要指标外，功率放大器的指标还包括电源电压、静态电流、线性度、寄生杂波、微波辐射等[3.3][2.1]。一般在设计功率放大器时，至少需要兼顾四到五个指标的优化设计，而不同指标之间存在相互矛盾的现象，因而各个指标之间的相互折中成为功率放大器设计的难点之一。图 3.2 给出了五个重要指标的相互制约关系。根据具体的功率放大器，可以从三个方面完成指标性能的折中设计：

- 1) 合理的选择功率半导体技术。不同技术的功率管在相应的指标上具有本征的优势。
- 2) 合理选择功率放大器的拓扑结构和效率模式，不同的拓扑和工作模式在相应的指标上具有本征的优势。
- 3) 使用微波 CAD 软件进行优化设计。在优化设计时，根据指标间的制约关系，合理的设置优化目标，提高优化效率。

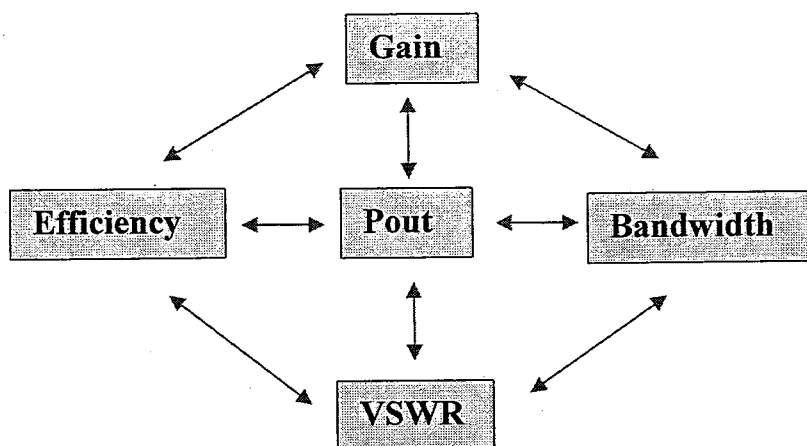


图 3.2 功率放大器指标的折中关系

一般在功率放大器设计的开始阶段就要根据电路指标完成电路拓扑结构和效率模式的选择。

3.2.2 电路拓扑

在实际应用中，存在多种不同类型的功率放大器[3.4]，例如高增益模块（Gain Block），驱动功率放大器（Driver PA），末级高功率放大器（HPA），宽带功率放大器（Broadband Microwave PA）等，不同类型的功率放大器在指标上各有侧重产生了多种电路拓扑，如单级拓扑、多级拓扑、宽带拓扑等[2.1][2.21] [3.5]。在此主要介绍单级和多级拓扑。

1、单级拓扑

末级 HPA 直接推动无线系统的天线等负载，其输出功率一般在瓦级以上，甚至达到百瓦级，千瓦级，为了避免与前级器件的相互干扰，提高输出功率能力，HPA 常常采用单级拓扑。单级拓扑如图 3.3 所示，它通过并联多个功率管，牺牲增益和输出驻波特性，达到高输出功率的设计目的。功率管的并联通过功率合成和分配网络实现，这方面的内容将在 3.4.2 节介绍。并联的数量由功率放大器输出功率指标和功率管的功率容量决定，同时还要考虑到功率放大器输出匹配网络的功率损耗等。一般并联的数目最好为 2^n ($n=1, 2, 3, \dots$) 个，这有助于避免多器件并联时发生奇模振荡现象[3.6]，电路的对称性易于版图的实现。本文设计的内匹配功率管和 x 波段 MMIC 功率放大器采用了单级拓扑。

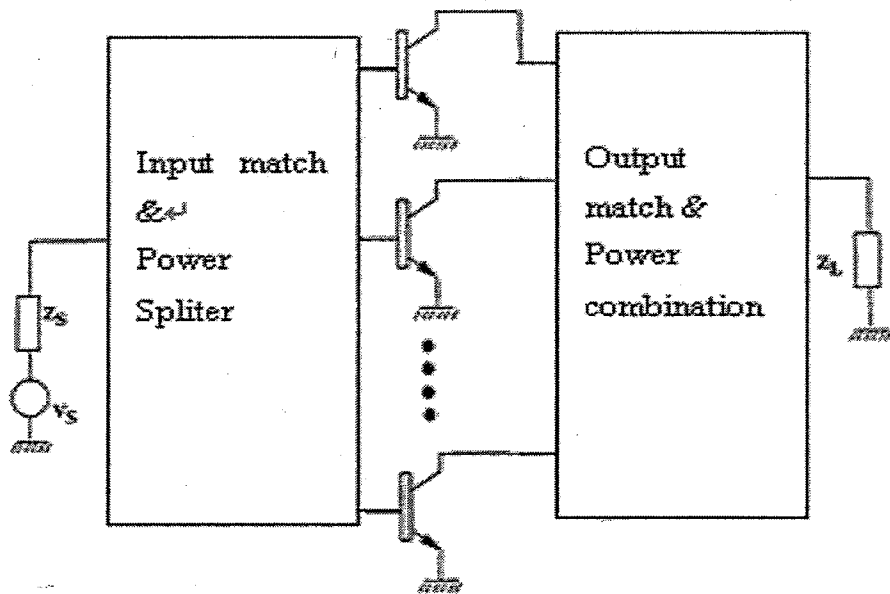


图 3.3 功率放大器单级拓扑

2、多级拓扑

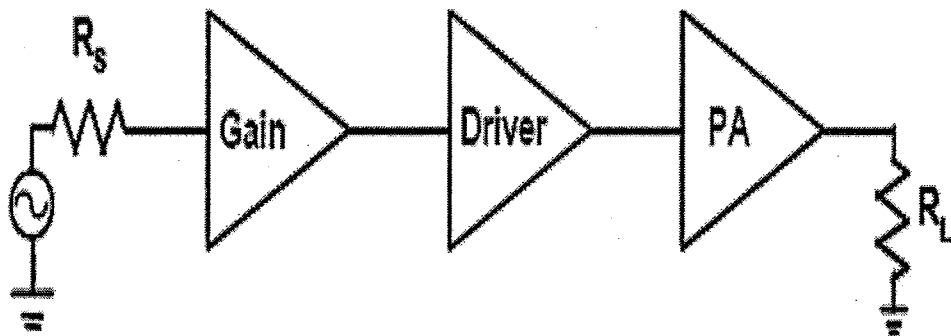


图 3.4 功率放大器多级拓扑

以驱动为目的功率放大器，主要用来实现信号的放大和对末级 HPA 的驱动，它们主要采用多级拓扑如图 3.4 所示。多级拓扑通常级联两级以上的晶体管，分别为增益级，驱动级和功率级等，以有效提高电路的增益。在多级拓扑中，末级主要考虑最大输出功率的设计，前级以最大增益设计为主，但是要防止前级早于末级出现增益压缩[3.7]，如图 3.5 所示

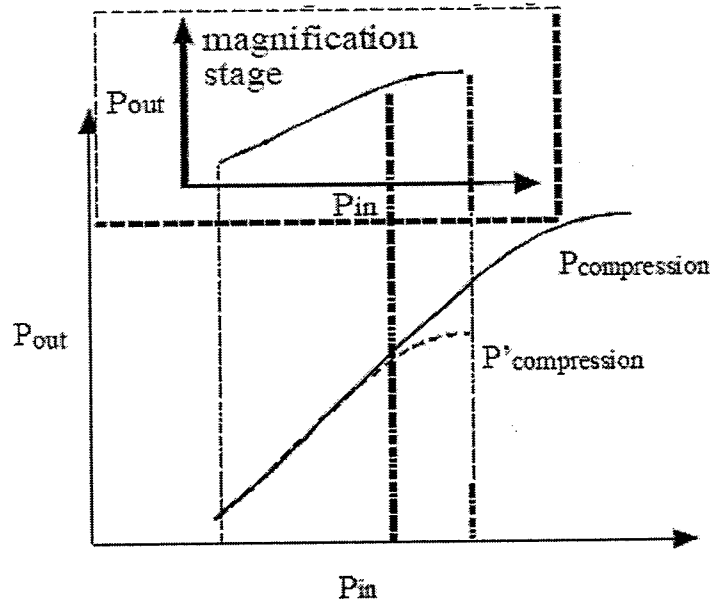


图 3.5 两级功率放大器的增益压缩示意[3.7]

因此对前级的线性输出功率 P_{Dl} 要求：

$$P_{Dl} \geq P_{P_1dB} - G_P + P_L \quad (3-6)$$

其中 P_{P_1dB} 为末级的 1dB 压缩输出功率， G_P 为末级增益， P_L 为各种非理想情况带来的功率损失。如果考虑从 P_{1dB} 回退 3dB，来保证线性输出功率，那么前级的 P_{1dB} 要满足：

$$P_{1dB} \geq P_{Dl} + 3dB \geq P_{P_1dB} - G_P + P_L + 3dB \quad (3-7)$$

为了保证足够的 P_{1dB} ，一方面要合理选择前级的功率管尺寸，另一方面需要优化设计级间匹配网络，为前级提供合理的负载阻抗，同时达到增益和线性输出功率的要求。另外级间匹配网络还要提供末级优化的源阻抗、增益的频率补偿、前级和末级的直流偏置等[3.8]，在多级拓扑中级间匹配网络成为设计的重点。

3.2.3 效率工作模式

由功率放大器的效率公式 3-1，提高功率放大器效率的直接方法是降低电路的直流偏置点，减小直流功耗，根据不同的直流偏置点和晶体管的导通特性，功率放大器可以分为几类不同的效率工作模式。如下表 3.1 所示

表 3.1 功率放大器效率模式对比

类型	导通角 α ($^\circ$)	工作点电流	η (%)	线性度
A	360	$0.5I_{\max}$	50	最好
AB	180~360	$(0.05\sim0.5)I_{\max}$	50~78.5	好
B	180	$0.05I_{\max}$	78.5	较好
C	<180	0	>90	差

表中 $I_{\max}$ 为功率器件的最大可承受电流, 导通角 α 是一个信号周期内晶体管导通的时间。除了表中所列的 A 到 C 类效率模式, 还存在 D, E, F 类功率放大器, 它们具有很高的效率, 但是由于受到晶体管开关速度和复杂的谐波终端的限制, 并不适合于微波宽带功率放大器电路的设计[3.9][2.21]。由上表, A 类效率最低, 线性度最好, 适合于线性功率放大器的设计。A.P. de Hek[2.26]利用理想的晶体管模型推导了 AB、B、C 类模式下的输出功率和效率特性如图 3.6 所示

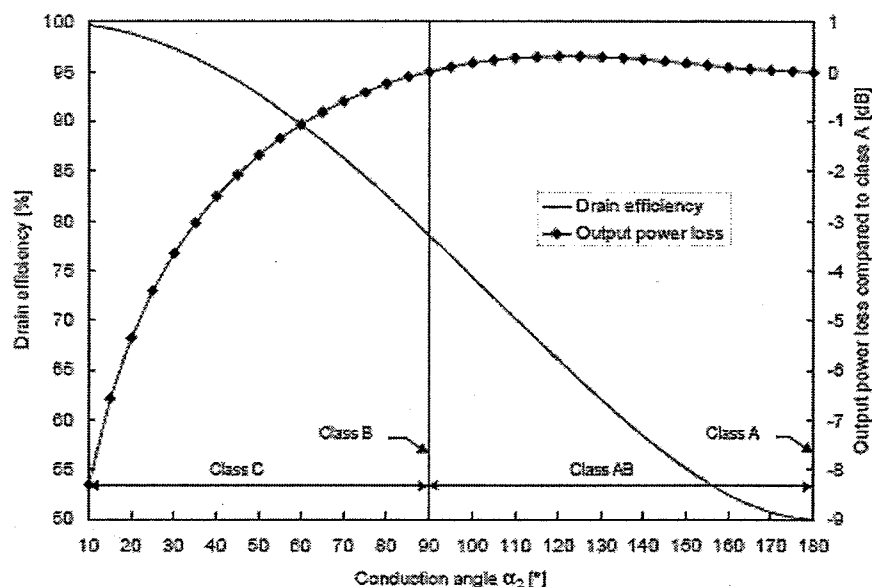


图 3.6 效率、输出功率与导通角的关系[2.26]

可见随着导通角减小, 放大器由 A 类过度到 C 类, 效率依次增高, 在 A 类到 B 类之间输出功率基本不变, C 类放大器虽然具有较高效率, 但是输出功率下降非常明显, 因此 C 类工作模式不适合高输出功率放大器的设计。由公式 3-2 放大器的 PAE 不仅与效率 η 有关, 还与放大器的功率增益有关, Y. Takayama 等[3.10]给出了不同

工作模式下的 PAE 计算公式:

$$PAE = \frac{G_A \cdot (1 - \cos \alpha) \cdot (\alpha - \sin \alpha \cdot \cos \alpha) - 2 \cdot \pi}{2 \cdot G_A \cdot (1 - \cos \alpha) \cdot (\sin \alpha - \alpha \cdot \cos \alpha)} \quad (3-8)$$

其中 G_A 为 A 类工作的功率增益。A.P. de Hek 给出了工作点电流占最大电流 I_{max} 的百分数 X 与导通角的关系[2.26]:

$$X = \frac{-\cos \alpha}{1 - \cos \alpha} \quad (3-9)$$

并得到 PAE 与 X 的关系曲线如图 3.7:

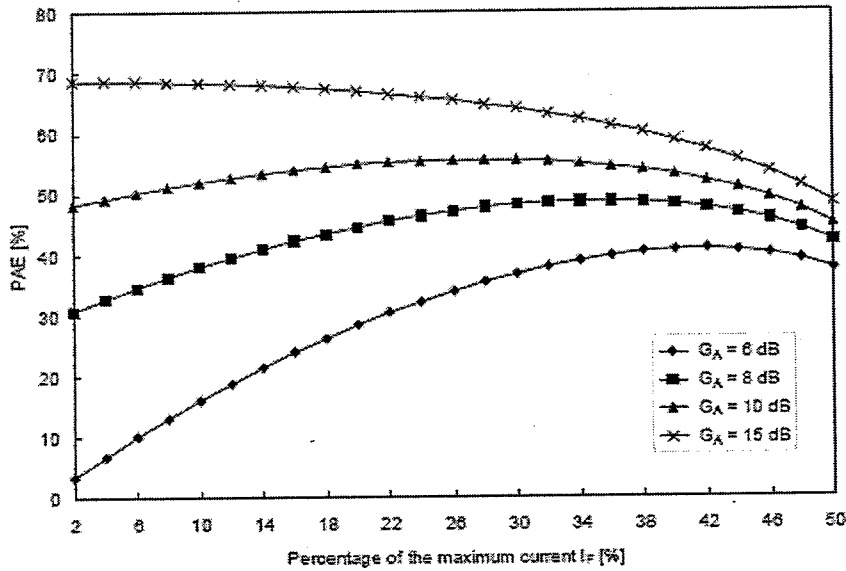


图 3.7 效率 PAE 与偏置电流的关系[2.26]

由上图, 功率放大器的峰值 PAE 出现在 AB 类工作模式, 而且峰值的具体位置与电路 A 类工作时的功率增益有关。

通过以上分析, AB 类效率工作模式的输出功率与 A 类工作时相当, 而高于 B 类和 C 类, 功率附加效率 PAE 明显高于 A 类和 B 类, 同时合理选择 AB 类的偏置位置不仅可以获得峰值的 PAE, 而且对于某些器件其线性的功率输入输出特性甚至优于 A 类模式[2.21], 因而 AB 类效率模式适合设计高效率, 高输出功率及较高线性度的功率放大器。我们设计的功率放大器电路均选择在 AB 类工作模式, 我们的功率管 C/X 波段增益为 8-10dB, 由上图其优化的 AB 类工作偏置电流 I_c 大概在 25-30% 的 I_{max} 。

3.3 功率放大器的设计方法

3.3.1 小信号 S 参数设计方法

小信号 S 参数设计法是将晶体管看作两端口的黑盒子，从系统和网络的角度出发设计放大器[3.11]，是微波放大器最基本的设计方法。小信号 S 参数相关设计参数示意图如图 3.8:

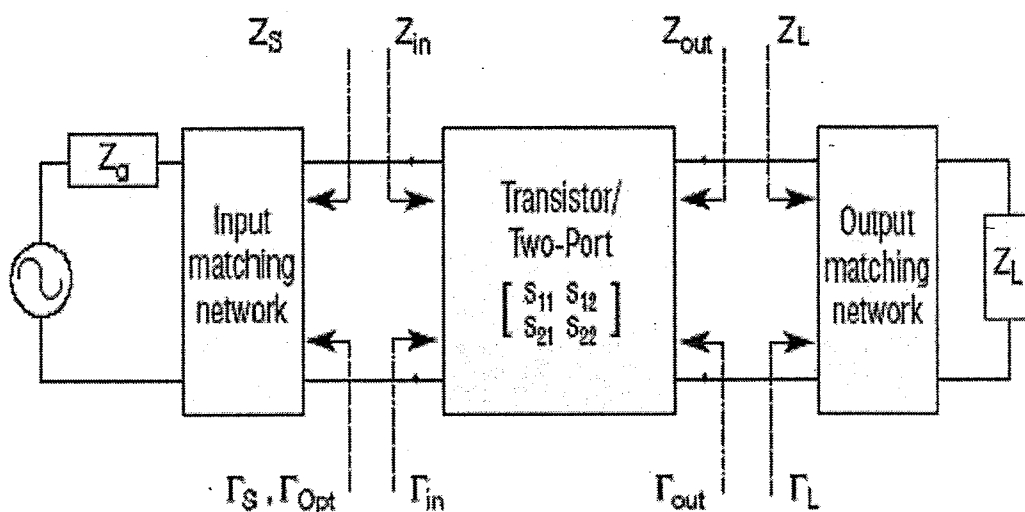


图 3.8 小信号 S 参数设计法设计参数示意图

通过 S 参数法可以完成以下设计目标:

1) 设计具有最大增益要求的放大器。当器件的 K 稳定因子大于 1，器件处于绝对稳定状态时，通过输入输出同时双共轭匹配可以设计具有最大增益的放大器，此时器件的端口源反射系数 Γ_S 和负载反射系数 Γ_L 与 S 参数的关系如下:

$$\begin{cases} \Gamma_S^* = S_{11} + \frac{S_{21}S_{12}\Gamma_L}{1-S_{22}\Gamma_L} \\ \Gamma_L^* = S_{22} + \frac{S_{21}S_{12}\Gamma_S}{1-S_{11}\Gamma_S} \end{cases} \quad (3-10)$$

2) 设计具有特定增益要求的放大器。利用小信号 S 参数无论器件是否绝对稳定均可以在 Smith 圆图上绘制出等工作功率增益圆或等资用功率圆[3.12]，其中等工作功率增益圆绘制在负载反射系数 Γ_L 平面上，适合于完成功率放大器的设计，另外等驻波比圆，稳定性判决圆，等品质因子圆等可以同时绘制在 Smith 圆图上从而完成对带宽、驻波比、稳定性等指标的折中设计。一个典型的等工作功率增益圆圆

图如图 3.9 所示：

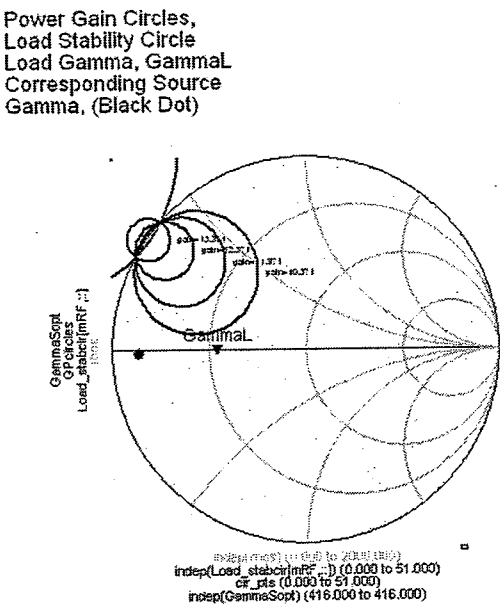


图 3.9 等功率增益圆

3.3.2 大信号优化设计法

在使用微波 cad 软件进行设计时小信号 S 参数法快速、方便而准确，但是 S 参数是在小信号下测量，无法反映晶体管在大信号下特别是接近晶体管极限参数状态下的增益压缩和输出功率特性，大信号优化法成为功率放大器电路设计的重点和难点。

在小信号 S 参数设计中，根据共轭匹配的概念，当放大器的负载阻抗与源阻抗相共轭时，负载可以从源获得最大的功率和能量，但是这一结论只对理想的功率源和小信号工作条件下是适用的，对于实际的 HBT 等功率器件，其最大输出电流和可承受的最大电压受到功率管极限参数的限制不可能无限的增大，在大信号条件下，共轭匹配将导致器件的电压或电流首先达到极限值，从而降低器件的输出功率和效率等指标。因此对于功率放大器而言，在大信号条件下，共轭匹配的概念基本适用于输入匹配的优化，在输出采用的是负载线匹配的概念，其优化的负载阻抗由器件的极限参数决定。下面以 A 类功率放大器为例介绍负载线匹配理论。

在 2.2.5 节，已经给出了理想负载线条件下器件的优化负载阻抗和输出功率，

在优化的负载阻抗 $R_{L,OPT}$ 下,器件电压摆幅和电流摆幅都可以达到器件的极限参数所限定的范围,如图 3.10 所示,因而具有最优化的输出功率 P_{opt} 。

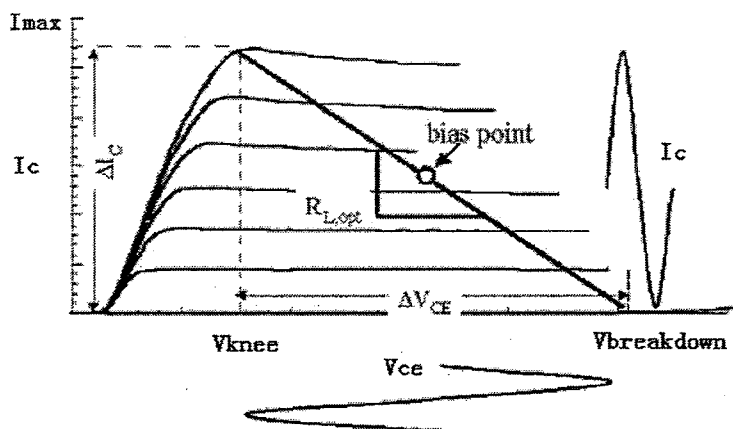


图 3.10 理想负载线下功率器件的电压电流波形

当器件的负载阻抗偏离 $R_{L,opt}$ 时,器件的输出功率将低于 P_{opt} ,此时可以存在两种负载线特征,如图 3.11 所示,第一种为较大的负载电阻定义为 $R_{LH}=PR_{L,opt}$ ($P>1$),此时,器件仍然具有最大的电压摆幅,但是电流摆幅则小于 I_{max} ;第二种为较小的负载电阻定义为 $R_{LL}=R_{L,opt}/P$,此时器件仍然具有最大的电流摆幅,而电压摆幅小于 $(V_{breakdown}-V_{knee})$ 。以上两种负载线匹配情况下,输出功率均小于 P_{opt} 为 $P_{out}=P_{opt}/P$ 。

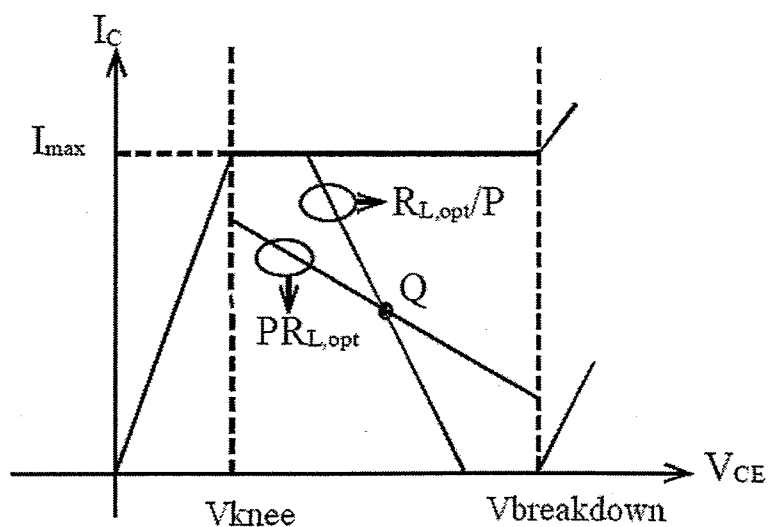


图 3.11 功率器件非理想负载线

实际的功率器件的输出端存在器件寄生参数和封装寄生参数,负载阻抗中必然存在电抗的成分,此时对于给定的输出功率 $P_{out}=P_{out}/P$,可以在 Smith 圆图上

得到等电阻曲线 $R_{LH} + jX$ 和等电导曲线 $G_{LL} + jB$ ($R_{LL} = 1/G_{LL}$), 两个曲线的交点为:

$$R_{LH}^2 + X_M^2 = \frac{1}{G_{LL}^2 + B_M^2} = R_{L,opt}^2 \quad (3-11)$$

当存在电抗成分时, 输出功率仍由电阻部分决定, 由于电感和电容的续流和倍压特性, 电抗使输出电压和电流摆幅变大, 但是要限制在器件安全工作区 (SOA) 以内, 因此等电阻曲线和等电导曲线将分别受到限制即:

$$\begin{aligned} R_{LH}^2 + X^2 &\leq R_{L,opt}^2 \\ \frac{1}{G_{LL}^2 + B_M^2} &\leq R_{opt}^2 \end{aligned} \quad (3-12)$$

因而在 Smith 圆图上两个半弧线形成了器件输出功率的等功率曲线如图 3.13 中实线所示, 而且在实际中我们只能在器件的寄生参数和封装参数的后侧 B 界面处完成测试和设计工作 (如图 3.12), 因此在 Smith 圆图中看到的优化负载阻抗点和等功率曲线与频率和寄生参数有关, 形成如图 3.13 中虚线所示的系列曲线[2.21], 器件的优化负载阻抗不再是纯电阻。

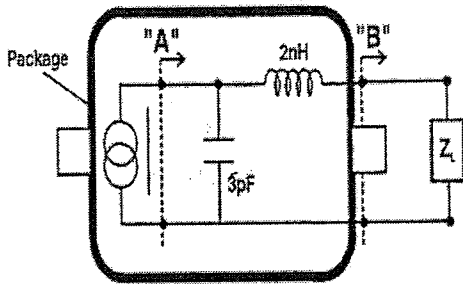


图 3.12 功率器件封装寄生示意图

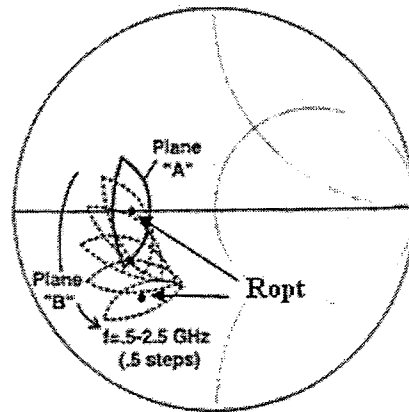


图 3.13 功率器件等输出功率曲线

在实际的功率放大器设计中, 大信号优化法就是通过分析或测试器件大信号下的负载线特征, 获得如图 3.13 所示的 R_{opt} 及等输出功率曲线。大信号优化法的难点是如何准确的获得优化负载阻抗数据。目前主要有以下几种方法:

- 1) Cripps 方法[3.13][3.14]。用小信号 S 参数和器件的 DC-IV 曲线获的优化的负载阻抗。这种方法用一个输出并联电容等效晶体管输出端寄生参数, 对尺寸较大

的功率管这种等效显得过于简单。器件的 DC-IV 曲线与 RF 情况下的 IV 曲线也有所不同, 特别对于 HBT 器件, 大信号下严重的自热效应会影响到优化阻抗的选取。当缺乏器件的大信号模型和负载牵引测试系统时, 可以使用这种方法。

- 2) 非线性大信号模型法。利用大信号模型, 通过 CAD 软件对器件进行负载牵引实验的仿真, 得到优化的负载阻抗和等功率曲线。这种方法比方法 1 准确, 但是其准确性依赖于非线性大信号模型的精度。
- 3) 负载牵引 (Loadpull) 测试法。通过功率管在片的 Loadpull 测试得到优化的负载阻抗和等功率曲线, 这是最准确的大信号优化设计方法, 其主要缺点是负载牵引测试系统比较复杂, 系统有可能带来额外的测试误差。另外对稳定性差的功率管, 在片测试会出现自激振荡, 无法找到优化的负载阻抗点。

一般小信号共轭匹配与大信号负载线匹配在最大线性输出功率和最大输出功率上相差 0.3dB-4dB 左右, 采用负载线匹配常导致输出驻波比变差, 对于增益和驱动功率放大器主要采用小信号设计法进行共轭匹配, 以获得较高的增益和较好的输出驻波比, 对于 HPA 主要采用大信号优化法进行负载线匹配, 以获得高输出功率, 而且使用时可以在 HPA 的输出端加装隔离器, 防止驻波比过高造成器件的损伤。

3.4 功率放大器设计中的几个重要问题与讨论

3.4.1 偏置电路设计

由于静态偏置点直接影响功率放大器的功率增益、效率和线性度[3.15], 为放大器提供直流偏置点的偏置电路设计也是功率放大器设计的一个重要方面[3.16]。GaAs HBT 功率放大器越来越多的采用集成的有源偏置电路, 以提高静态偏置电流的稳定性和可控性[3.17-3.18], 降低器件参数和工作温度对器件静态偏置点的影响。有源电流镜偏置电路是一种常用的有源偏置电路形式, 具有较高的温度稳定性, 通过加入驱动晶体管可以有效的减小晶体管放大倍数对电流镜镜像比例精度的影响, 同时有效提高偏置电路的电流驱动能力[3.19], 适合 GaAs HBT 功率放大器的应用要求, 因此在我们设计的单片功率放大器电路中, 采用了有源电流镜偏

置电路为功率放大器提供直流偏置。但是由于 GaAs HBT 具有非常严重的自热效应，这降低了有源电流镜偏置电路的温度稳定性和电流控制精度，下面通过一个具体的偏置电路分析自热效应对这种偏置电路的影响，并且基于 HBT 的热电反馈特性，提出一种改进电路偏置特性的新方法。

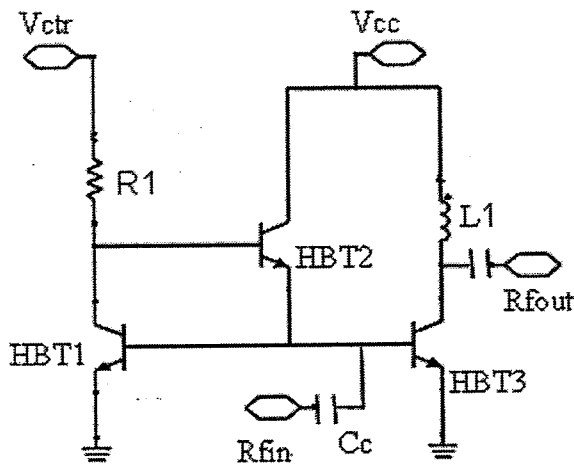


图 3.14 有源电流镜偏置电路

有源电流镜偏置电路如图 3.14 所示 HBT2 是驱动晶体管，为功率管 HBT3 提供基极偏置电流，HBT1 是偏置晶体管，为功率管 HBT3 提供偏置电压。R1 是偏置电阻，以控制流过 HBT1 的集电极电流，进而通过 HBT1 和 HBT3 集电极电流的镜像关系，控制功率管的集电极偏置电流。HBT3 由 32 个尺寸相同的 HBT1 并联组成。Vctr 端是控制电压，用以调节功率管的集电极偏置电流，改变功率放大器的静态偏置点。L1 为射频扼流圈。使用 HBT 的 VBIC 大信号模型对偏置电路进行了镜像比例和偏置温度稳定性的直流仿真，仿真结果如图 3.15 和 3.16 所示

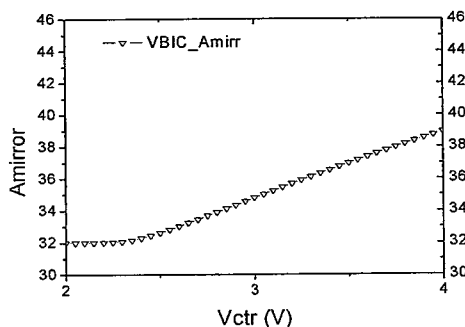


图 3.15 镜像比例变化曲线

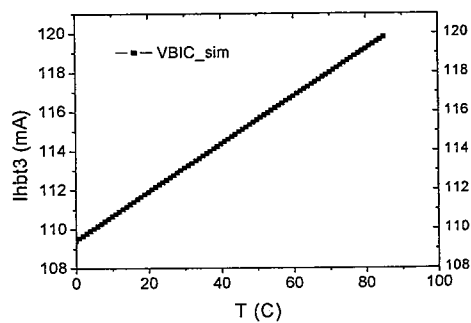


图 3.16 偏置电流温度变化曲线

按照有源电流镜电路的原理，功率管 HBT3 和偏置管 HBT1 的集电极偏置电

流镜像比应接近其尺寸比 32。但是从 VBIC 模型仿真结果看在小控制电压时，得到的镜像比接近 32，在大控制电压时镜像比大于 32，而且控制电压越高偏离越多。由 2.2.3 节描述 HBT 自热效应的公式可知，由于在功率放大器工作时，功率管 HBT3 具有更高的集电极偏置电压和偏置电流，它的自热效应较 HBT1 更强，结温更高，热电正反馈更强，因而导致 HBT3 与 HBT1 的集电极电流镜像比大于 32。同样由于 HBT 的热电正反馈特性，随着温度的升高，功率管的集电极偏置电流变化为 10.4mA（最小 109.4mA，最大 119.8mA），变化了 9.5%，具有正的温度系数。

通过以上分析可以看到图 3.14 的偏置电路中 HBT 的自热效应导致结温度上升以后，电流的热电正反馈特性使得偏置电路的温度稳定性和电流控制精度变差。通过 2.2.3 节的讨论可知，HBT 的自热效应包括热电正反馈和负反馈两种相反的机理，由其集电极电流环增益方程如公式 3-13，如果在偏置电路中加入一个基极偏置电阻并优化其阻值，对于 HBT 而言理论上可以找到一个最优值，使 HBT 在偏置点附近的自热效应被完全补偿。

$$f = \frac{\Phi - \frac{\Delta E_v}{KT^2}(R_{opt})I_{Bp}}{\frac{KT_a}{q} + I_b R_{opt}} R_{th} I_C V_C \quad (3-13)$$

因此本文在有源电流镜电路中引入并优化基极偏置电阻 R_{opt} 来补偿自热效应的影响，如图 3.16 所示。为了保证功率管 HBT3 和 HBT1 的镜像关系，在 HBT1 的基极也加入了偏置电阻为 $32R_{opt}$ 。

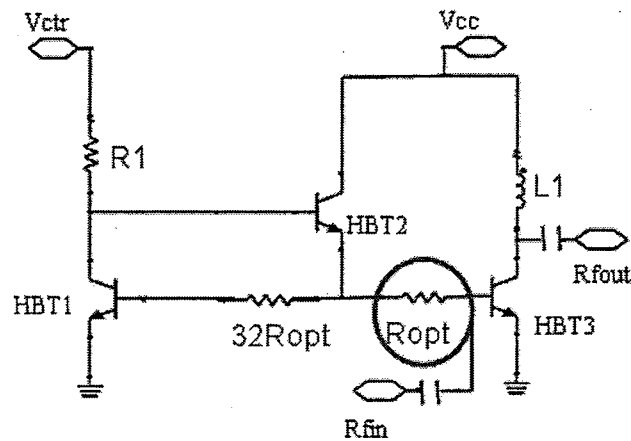


图 3.16 优化基级偏置电阻的有源电流镜偏置电路

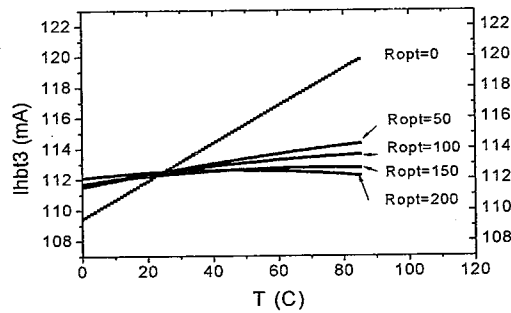


图 3.17 不同优化电阻的偏置电流温度曲线

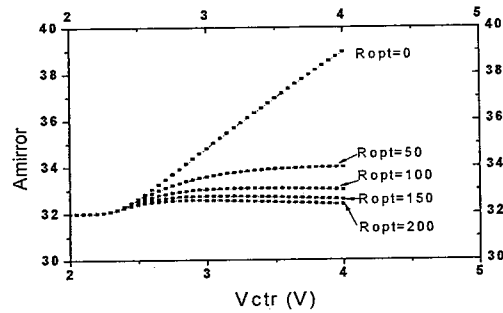


图 3.18 不同优化电阻的镜像比例曲线

VBIC 模型仿真结果如图 3.17 和 3.18 所示, 可以看到加入偏置电阻 R_{opt} 后, 有源电流镜偏置电路的温度稳定性得到了明显的提高, 在所考虑的温度范围内, 随着偏置电阻的增大, 功率管偏置电流变化由 $R_{opt} = 0$ 时的 9.5%, 逐渐减小为 $R_{opt} = 200$ 时的 0.5%; 在大的控制电压下, 电流镜像比由严重偏离其尺寸比 32 变为逐渐接近 32。仿真结果验证了理论的分析, 优化的 R_{opt} 对自热效应进行了有效补偿。需要指出的是偏置电阻 R_{opt} 不同于抑制电流增益坍塌的镇流电阻, 它并不处于功率管的射频通路, 限制其取值的不是其对功率管高频和功率特性的退化, 而是偏置电阻的版图面积大小。

3.4.2 匹配网络

在确定了功率放大器电路的拓扑结构、效率模式和直流偏置电路以后, 利用小信号 S 参数法和大信号优化法, 可以确定满足功率增益、输出功率、效率、工作频率等指标的晶体管的源阻抗和负载阻抗, 匹配网络的主要任务是将源阻抗和负载阻抗匹配到一个目标阻抗。这个阻抗一般是标准的特征阻抗 50 欧姆, 也可以是满足特定要求的其它阻抗。匹配网络的带宽、匹配度、匹配元件的选择等因素主要受到晶体管理论带宽、匹配电路拓扑结构的影响。

1、晶体管匹配带宽限制

理论上, 匹配网络仅能在一个频率点上实现最佳的完全阻抗匹配, 此时可以在这个频点上达到最佳的功率增益或输出功率的指标, 但实际中要求放大器能够在一个特定的频带上工作, 此时频带内的各个频率点的阻抗匹配只能达到一定的匹配度。对于一定匹配度下的匹配网络的带宽一方面受到匹配网络拓扑的影响,

另一方面受到晶体管理论上的匹配带宽的限制。对于晶体管，其待匹配的阻抗为输入阻抗和输出阻抗，它们分别是优化源阻抗和负载阻抗的共轭，等效电路如图 3.19 所示：

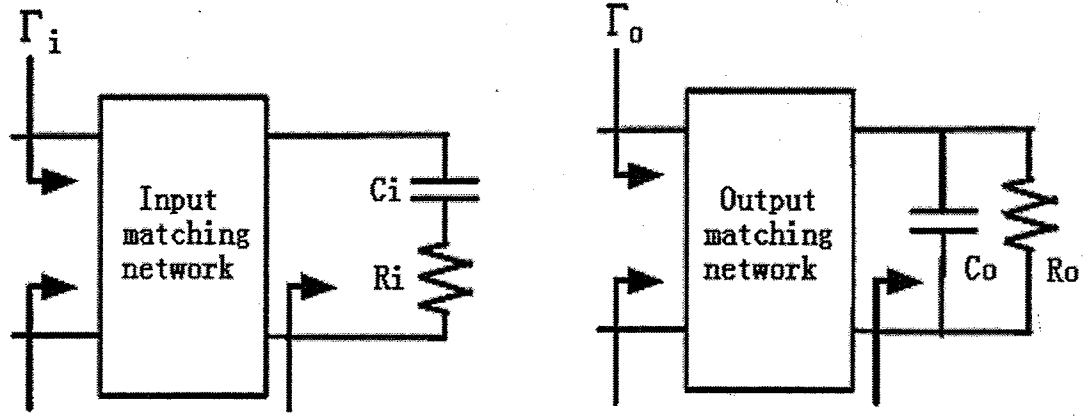


图 3.19 晶体管输入阻抗和输出阻抗等效电路图

Bode-FANO 等[3.20]给出了带宽、匹配度，及晶体管待匹配阻抗的关系方程：

$$\begin{cases} \int_0^{\infty} \frac{1}{\omega^2} \ln\left(\frac{1}{|\Gamma_{in}(\omega)|}\right) \cdot d\omega \leq \pi \cdot R_i \cdot C_i \\ \int_0^{\infty} \ln\left(\frac{1}{|\Gamma_{out}(\omega)|}\right) \cdot d\omega \leq \frac{\pi}{R_o \cdot C_o} \end{cases} \quad (3-14)$$

如果假设在工作频带内匹配度为 $\Gamma_{\min}$ ，带外为 1，那么由公式 3-14 可得：

$$\begin{cases} \ln\left(\frac{1}{|\Gamma_{\min}^i|}\right) = \frac{\pi \cdot R_i \cdot C_i \cdot \omega_1 \cdot \omega_2}{\omega_2 - \omega_1} \\ \ln\left(\frac{1}{|\Gamma_{\min}^o|}\right) = \frac{\pi}{R_o \cdot C_o \cdot (\omega_2 - \omega_1)} \end{cases} \quad (3-15)$$

由公式 3-15 可知对于特定的晶体管，其工作带宽越宽，则可以达到的匹配度 $\Gamma_{\min}$ 就越差。而对于特定的匹配度，输入端较大的 $R_i \cdot C_i$ 和输出端较小的 $R_o \cdot C_o$ 有利于获得更大的带宽。

2、匹配网络拓扑

基本的匹配网络的拓扑类型为集总两元件 L 型低通和高通网络，集总三元件 T 型网络和 Pi 型网络，以及分布传输线匹配网络等。以上匹配网络的典型电路原理图如图 3.20 所示：

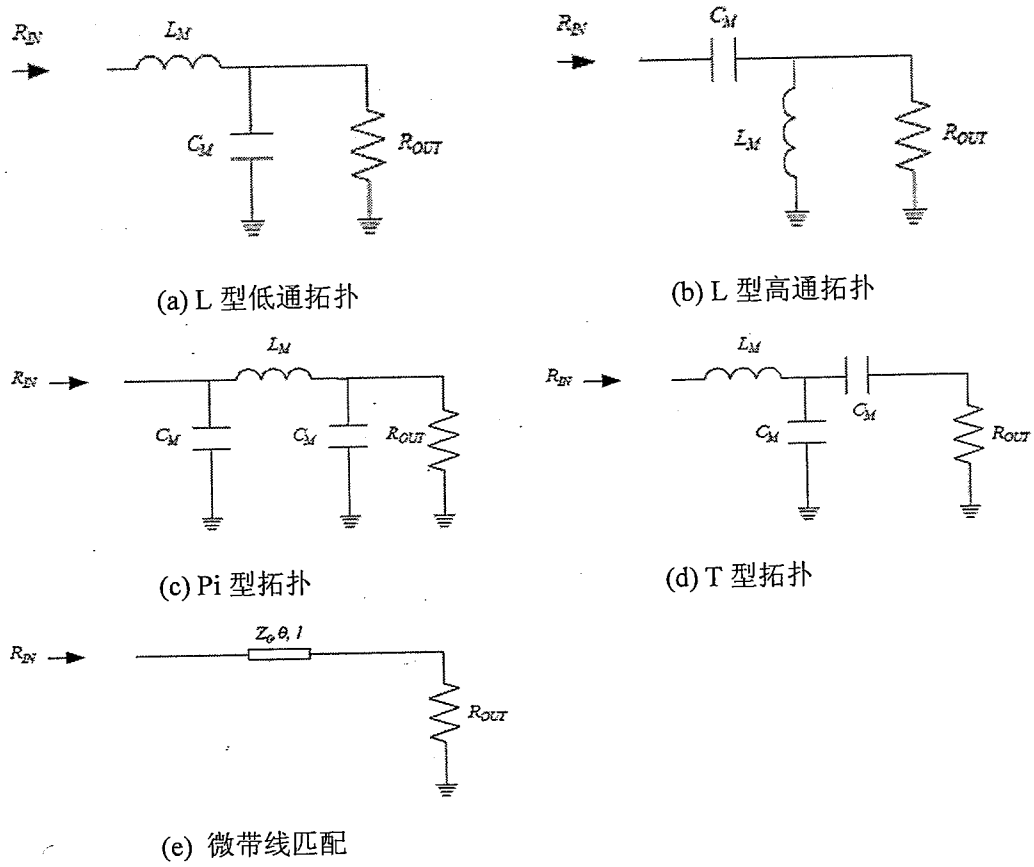


图 3.20 匹配网络拓扑

在集总元件拓扑中，L 型 LC 低通网络在使用中有以下优势[2.26][3.8]：1) 方便给晶体管提供直流通路。2) 完成相同的阻抗变换，低通网络结构简单，所要求的电容值和电感值最小。3) 低通网络对元件离散变化的敏感度最小。由于目前 GaAs 基单片集成电路的单位面积成本较高，同时电容和电感由于工艺的原因，一般均有 10%-20% 的离散变化，因此 L 型低通网络是适合于微波单片电路的拓扑结构。

与集总元件拓扑相比，传输线匹配的优势是微带传输线元件应用频段较宽，工艺敏感度小，使用微带传输线作匹配元件，通过改变微带线的宽度和长度即可完成阻抗匹配，自由度比集总电容和电感要大，另外微带线可以取得较宽，以承受比集总电感更大的馈电电流，适合大功率放大器的设计。传输线匹配的缺点是，匹配用的微带线可能过宽过长，例如在 10GHz，1/4 波长微带线达到 2-3mm，这是单片集成电路无法接受的。因此传输线匹配适合于大于 20GHz 的毫米波集成集成电路。在 C/X 波段，常常用微带线代替低通网络中的集总电感，采用电容和微带

线相结合的方式实现匹配电路。而在内匹配功率管的设计中,由于衬底成本较低可以使用传输线匹配网络。

单元匹配网络拓扑的带宽一般较小(<30%),特别对于高阻抗转换比的阻抗匹配,相对带宽甚至小于 10%。采用单个匹配拓扑网络,无法完成宽带功率放大器的设计。对于低通 LC 匹配网络,网络的带宽与品质因子 Q 值成反比, Q 值则与阻抗转换比相关,假设 $R_{out} < R_{in}$:

$$Q = \sqrt{\frac{R_{in}}{R_{out}} - 1} \quad BW \propto \frac{1}{Q} \quad (3-16)$$

为了提高带宽必须降低网络的 Q 值,这可以通过多个 LC 网络级联实现。

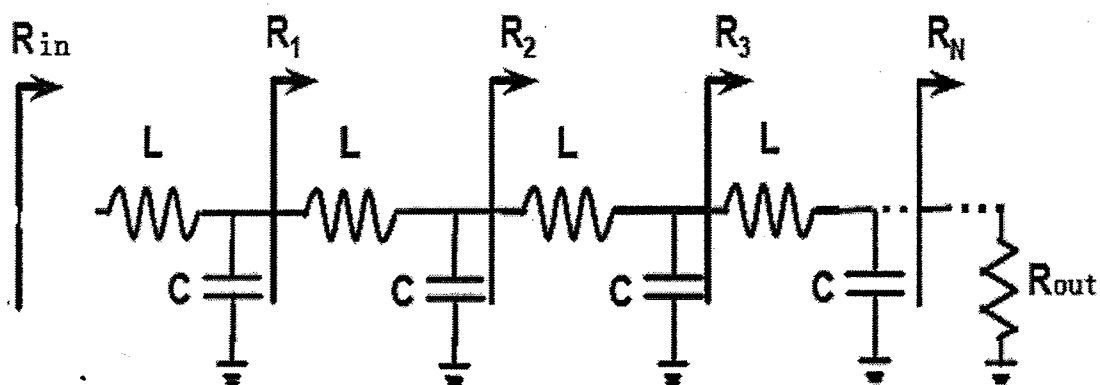


图 3.21 多级 LC 低通匹配网络

对于图 3.21 的 N 个 LC 网络,其各级的阻抗转换比如下:

$$\frac{R_{in}}{R_1} = \frac{R_1}{R_2} = \frac{R_2}{R_3} \dots = \left(\frac{R_{in}}{R_{out}} \right)^{\frac{1}{N}} \quad (3-17)$$

因此整个匹配网络的 Q 值降为:

$$Q = \sqrt{\left(\frac{R_{in}}{R_{out}} \right)^{\frac{1}{N}} - 1} \quad (3-18)$$

在实际设计中匹配网络的元件值可以通过网络综合的方法,通过解析公式计算得到[3.21][3.22],随着微波 CAD 工具的发展,在设计匹配网络时,可以首先确定匹配网络的基本拓扑,然后采用自动化的综合工具或 Smith 圆图工具在计算机上直接读出元件的取值,如果元件取值不太合理或带宽无法达到要求,可以利用 CAD 软件的优化工具进行优化,大大简化了匹配网络设计的步骤。

3.4.3 功率合成与分配结构

如本文 2.3 节所述，大尺寸功率管在增益，稳定性和热效应等性能上均有不同程度的退化，功率管的尺寸不能取的太大。当单个功率管无法满足输出功率要求时必须使用功率合成和分配网络。功率合成和分配网络的基本要求是具有较小的插入损耗，信号的相位在各个分配端口保持一致，以提高合成和分配的效率。功率合成/分配网络性能指标还包括物理尺寸、带宽、直流偏置兼容性、稳定性、端口隔离度。

表 3.2 功率合成/分配网络对比

功率合成/分配网络	主要优点	主要缺点
综合转换网络	带宽宽，频率响应平坦度好	需要使用滤波器综合程序，设计方法复杂
并联匹配网络	布局紧凑，匹配，直流偏置，合成由同一个网络实现，损耗低	带宽较窄
分布传输网络	使用传输线完成匹配和合成，元件易得，合成和匹配同时完成	带宽较窄，需要额外的直流偏置，物理尺寸较大，奇模稳定性差
分布 Wilksons 网络	隔离度好，损耗低，工艺容差大	尺寸大，多路合成隔离度下降
集总 Wilksons 网络	紧凑，隔离度好，工艺容差大	损耗大，多路合成隔离度下降
总线网络	易于加入直流偏置，奇模稳定性好，结构紧凑	需要电磁场仿真验证，总线末端的匹配对合成效果影响较大
Lange 耦合器	带宽宽，隔离度好	物理尺寸大，只提供两路合成
行波合成器	带宽宽，隔离度好，损耗低	需要对器件预匹配，工艺要求高
抽头传输线	带宽宽，多路合成隔离度好	物理尺寸大，设计技术不成熟

功率合成/分配网络包括平面结构和空间结构两种。目前在平面电路中常用的功率合成/分配网络包括：综合转换网络、并联匹配网络、分布传输线网络、Wilksong 功分器、总线功分器、兰格耦合器、行波耦合器及 Dolph-Chebyshev 抽头传输线

耦合器等[3.23]。表 3.2 给出了各种网络的性能指标对比。其中在单片微波电路设计中最常用的功率合成网络是 Wilkinson 网络，总线网络和并联匹配网络。兰格耦合器，分布传输线网络，行波合成器件在微波频段常用于混合集成电路中，在毫米波频段可用于单片集成。本文设计的内匹配功率管电路采用了分布传输线网络，在单片电路设计中采用了并联匹配网络。

3.4.4 功率放大器稳定性

由于功率放大器特别是 HPA，常工作于大信号状态且包括多个有源功率管的并联合成或级联，此时 2.3.4 节对单个功率管的 K 因子稳定性讨论及抑制措施还不能完全保障整个功率放大器的稳定性。因为 K 稳定因子讨论适合的外部终端条件是 $0 < |\Gamma_{s,L}| < 1$ ，对于单级单功率管满足上述条件，而对多个功率管的功率放大器，其每个功率管的终端条件则不一定满足该条件。多个功率管的并联合成或级联会引入环路振荡、奇模振荡等新的振荡形式。功率放大器的大信号工作则会引入参量振荡。本节主要介绍环路振荡、奇模振荡和参量振荡及其抑制方法。

1、环路振荡

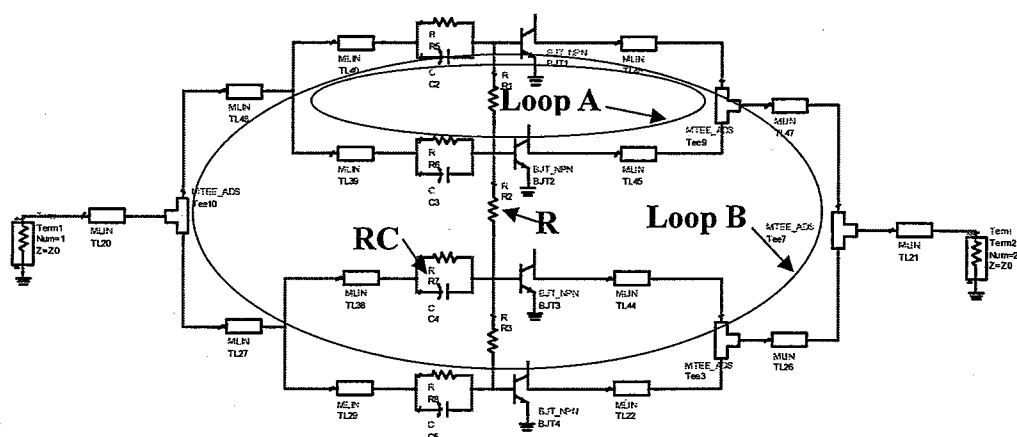


图 3.22 环路振荡及抑制措施

当 N 多个器件并联合成时，并联器件之间同时形成了多个封闭的反馈环路(如图 3.22)，Freitag [3.24]等将信号分解为 1 个偶模和 $N-1$ 个奇模，指出 K 因子只能用于偶模信号的稳定性分析。而信号中的奇模式信号有可能由于反馈环路的存在而激发环路振荡，特别当反馈环路的物理尺寸与微波波长相比拟时由于分布效应，奇模信号激发的环路振荡将更容易发生。目前抑制环路振荡的方法主要有两个(如

图 3.22)，一是在反馈环路上添加电阻性元件，如前面提到的 RC 稳定网络；二是在相邻合成器件的输入或输出端并接隔离的小电阻，甚至直接将相邻器件的输入端或输出端短路[3.24][3.25]。

2、奇模振荡

奇模振荡的原理与环路振荡基本相同，不同点是引起振荡的奇模信号是由于晶体管的不一致性和合成分配网络的不对称性等非理想因素造成的。这种振荡与工艺的不一致性相关，因而比较难以预测，而且比环路振荡更加容易出现。与环路振荡相比，这种振荡有可能发生在工作频带以内，又较难预测，因此抑制的方法主要是在相邻并联器件的输入或输出端并联小电阻或者直接的短接，以保证对正常工作的偶模信号不会产生较大的影响[3.25]。

3、参量振荡

参量振荡是由晶体管参数的非线性变化引起的，这些参数包括直流增益 β 、结电容 C_{be} 、结电容 C_{bc} 等。参量振荡与输入信号的驱动级和电路的工作偏置点相关，当功率放大器工作在大信号强非线性状态或者偏置在某些临界偏置点时，容易激发参量振荡[2.27][3.26]。参量振荡包括伪振荡和子谐波振荡。其中 C_{bc} 和 C_{be} 的非线性与子谐波振荡的产生密切相关，此时可以将晶体管的输入看作参量放大器的泵浦变容二极管， C_{bc} 和 C_{be} 随输入信号的变化可以表示为下式[2.26]：

$$C(t) = C_0 \cdot (1 + 2 \cdot \sum_{N=1}^{\infty} \gamma_N \cdot \cos(N \cdot \omega_0 \cdot t)) \quad (3-19)$$

其中 γ 为电容随驱动电压变化的系数， C 代表 C_{bc} 和 C_{be} 。而振荡的子谐波频率满足如下关系为：

$$f_{SH} = f_0 \cdot \frac{n}{m} \quad (3-20)$$

那么以 $f_0/2$ 子谐波为例，其振荡的条件为[2.26]：

$$\left| Z_L(\omega_{SH}) + R_s + \frac{1}{j \cdot \omega_{SH} \cdot C_0 \cdot (1 - \gamma_1^2)} \right| < \frac{\gamma_1}{\omega_{SH} \cdot C_0 \cdot (1 - \gamma_1^2)} \quad (3-21)$$

其中 Z_L 为子谐波的源负载阻抗， R_s 是串联电阻。由式 3-21 为了破坏发生子谐波振荡的条件。采用的方法主要包括：1) 在子谐波频率上增大 R_s ，2.2.4 节提到的 RC 并联稳定网络可以有效提升 R_s ，因而可以同时抑制子谐波振荡。2) 在输入或

输出端处, 加 LC 网络将子谐波短路, 同时保持基频阻抗不变[3.27]; 3) 在晶体管输入或输出端并联电阻, 以提高电阻性元件值[3.28]。参量振荡中的伪振荡比较难以预测, 它并不像子谐波振荡与信号频率具有一定的关系, 主要是大信号工作时晶体管的偏置点发生漂移导致器件参数发生变化引起的, 对于参量伪振荡的分析可以参见文献[3.29]。上文提到的 RC 并联网络和晶体管输入输出端的并接电阻可以抑制伪振荡的发生。

综上所述, 功率放大器在大信号和多器件并联情况的振荡问题较为复杂, 虽然很多研究者给出了一些分析和解释上述振荡的理论和方法, 然而在设计阶段完全解决上述的振荡问题仍十分困难, 需要复杂的网络分析和精确的大信号模型。在抑制振荡的措施方面, RC 并联网络和功率管间并接电阻对于抑制上述的振荡均有较好的效果, 在本文设计的内匹配功率管和单片电路中主要采用上述两种方法抑制环路振荡、奇模振荡和参量振荡。

3.5 用于电路设计的器件模型技术

基于自行开发的 InGaP/GaAs HBT 单片制造工艺, 在功率放大器的设计中使用的器件模型数据主要包括小信号 S 参数, 非线性大信号模型, Loadpull 大信号端口阻抗, 无源器件模型等。

小信号 S 参数用于电路的小信号 S 参数设计 (见 3.3.1), 非线性大信号模型和 Loadpull 大信号端口阻抗用于大信号优化设计 (见 3.3.2)。本文的小信号 S 参数主要通过网络分析仪对功率晶体管进行在片测试获得, 大信号端口阻抗由在片 Loadpull 测试系统获得。

在无源器件方面, 微带线和 MIM 电容用于设计功率放大器匹配电路, 螺旋电感用于偏置网络的射频扼流, 电阻用于偏置电路和稳定性网络。其中微带线模型和电感模型使用了 Agilent 公司的微波设计软件 ADS 的内置模型[3.30]。电容模型和电阻模型主要基于自行开发的无源元件库[2.11]。对具有电磁耦合效应无源版图结构使用 ADS 的 2.5 维电磁场工具 Momentum 进行建模。

在设计本文的功率放大器时, 还无法获得准确的大尺寸 HBT 功率管的非线性大信号模型, 因此设计主要依赖小信号 S 参数和 Loadpull 大信号阻抗数据, 这给电路的设计带来较大的困难。前期的大信号建模主要集中在高速器件和单发射极

指的单管，而在功率放大器的设计中，使用的是 10 发射指的功率管，图 3.23 是功率管和单管的建模图形：

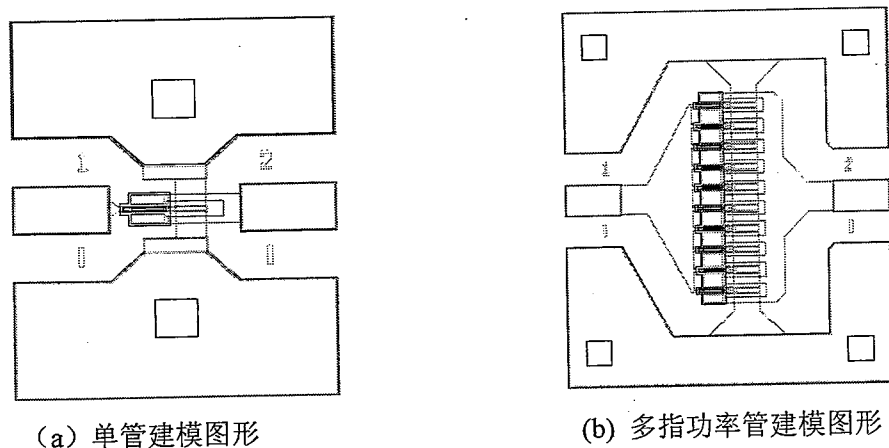


图 3.23 单管和多指功率管建模图形

由于 10 指功率管的输入输出馈线效应和集电区拓扑无法通过单指大信号模型的简单并联得到反映，单指模型并联所得到的模型与功率管的实际特性具有很大的偏差。通过非线性大信号模型能够对功率放大器进行谐波和功率特性的仿真，并完成电路直流特性的模拟，因而有必要对功率管进行大信号建模，以提高功率放大器电路设计的成功率，为后续电路的开发奠定基础。

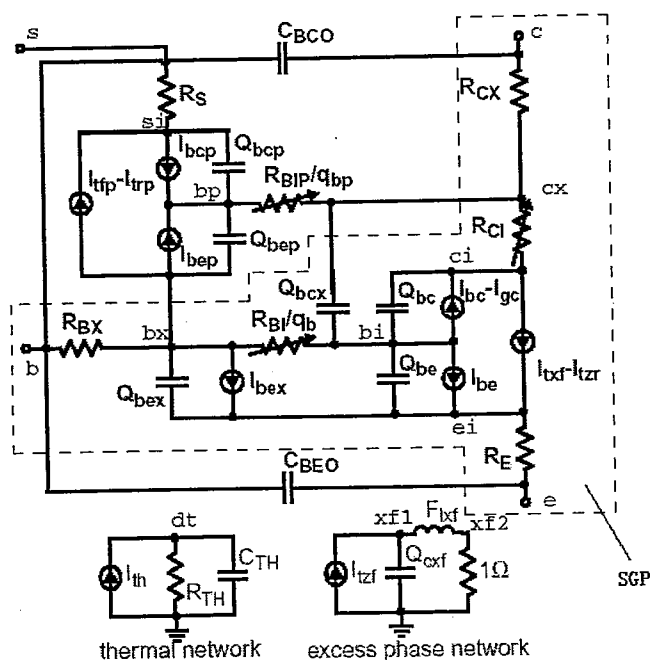


图 3.24 VBIC 模型等效电路图

目前 HBT 大信号建模主要采用 VBIC 模型，它是 1995 年出现的一种新的工业

标准模型[3.31][3.32], 这种模型改进了 SGP 模型[3.33][3.34], 很好的模拟了 HBT 的雪崩效应, 自热效应等特性。如图 3.24 给出了一个 VBIC 的等效电路模型。这个等效电路模型包括一个以 SGP 模型为基础的本征 NPN BJT 模型和一个以简化 SGP 模型为基础的寄生 PNP BJT 模型, 虚线框中基本就是一个 SGP 模型。图中其他重要参数意义如下: 当器件工作在准饱和区时, 用以下 8 个参数表征: RCI , RBI , Q_{bc} , Q_{bcx} , Q_{be} , Q_{bex} , I_{be} , I_{bex} 。基区的分布效应采用一阶近似。弱雪崩效应采用 $AVC1$ 、 $AVC2$ 两个参数模拟。两个固定电容 $CBCO$ 、 $CBE0$ 用来表征外部 BC、BE 端寄生电容。本征基区电阻 RBI , $RBIP$ 分别被基区电荷 q_b 、 q_{bp} 调制。本征集电极电阻 RCI 被电压 V_{bci} 调制。通过一个热网络来模拟器件局部温度的上升。

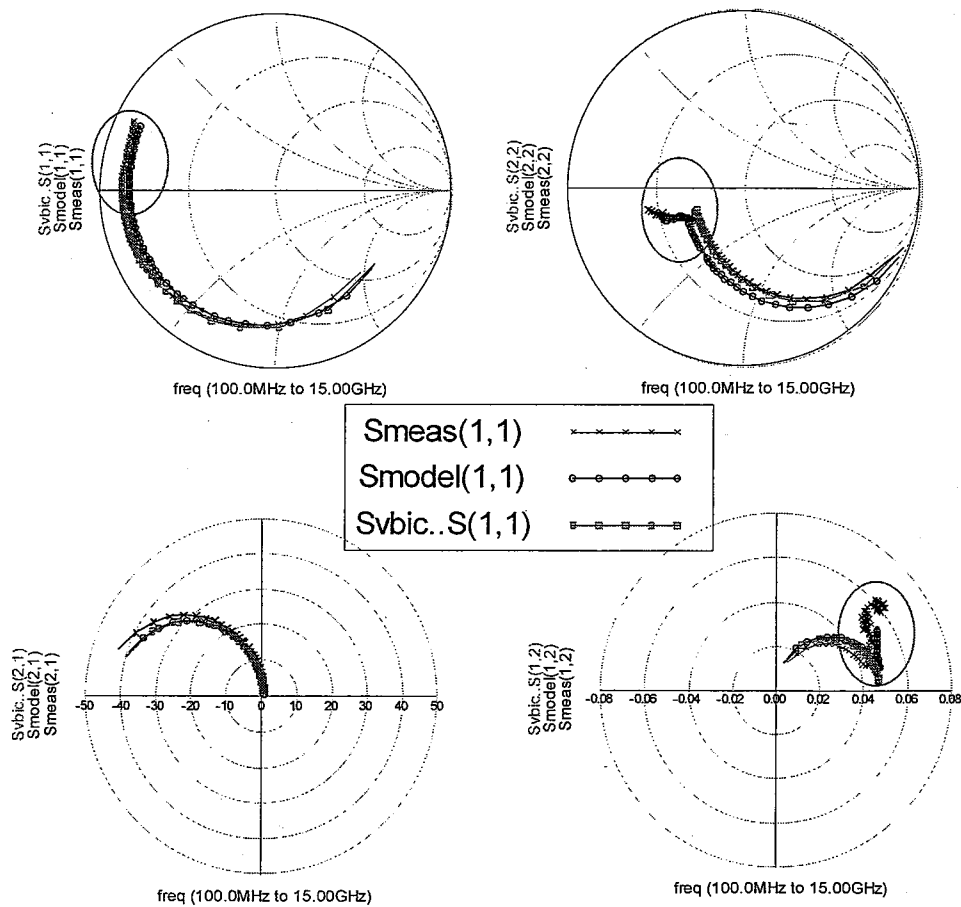


图 3.25 多指 HBT S 参数拟和结果

采用文献[3.35]的步骤和方法, 利用 Agilent ICCAP 工具优化后提取了如图 3.23 所

示的 10 指功率管的 VBIC 模型, 在指定的工作点上, $V_c=7V$, $I_c=130mA$, S 参数拟合特性如图 3.25。由拟合结果看在高频段 (C/X 波段) S_{11} , S_{22} , S_{12} 的测试结果(S_{meas})与 VBIC 模型拟合曲线(S_{vbic})有较大的不同。主要原因是在高频段功率管引线的寄生及耦合影响已经不能忽略, 而在 VBIC 的模型中并没有设置相应引线模型参数, 因而拟合曲线无法与测试曲线相吻合, 为此, 在原有 VBIC 模型的基础上, 添加了寄生的引线电感和耦合电容元件如图 3.26 所示。

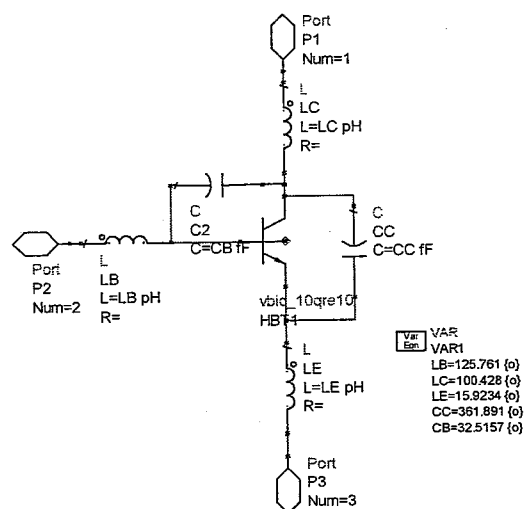


图 3.26 带寄生参数的多指 HBT

然后在 Agilent 公司的微波仿真软件 ADS 中, 通过优化算法对测试曲线进行了重新拟合, 并提取了相应的引线寄生参数。拟合曲线如图 3.24 (S_{model}), 改进后的 VBIC 模型, 其拟合精度得到较大提高, 使该模型可以应用于 C/X 波段功率放大器的电路仿真中。

3.6 小结

本章主要讨论了功率放大器的电路指标、电路拓扑、效率模式、小信号及大信号设计方法、直流偏置电路、匹配电路、功率合成与分配、电路稳定性等关键设计技术, 以及电路设计所用的有源及无源器件模型技术。

1、介绍了功率放大器的几个重要的指标参数, 并讨论指标间的折中关系, 给出了折中设计的方法。依据电路的指标, 必须首先确定电路的拓扑结构和效率工作模式, 单级电路拓扑较多的用于 HPA 的设计, 而 AB 类工作模式是设计高输出功率, 高效率和线性度功率放大器电路的首选效率模式。本文功率放大器的

设计选择了单级拓扑和 AB 类工作模式。

2、确定电路拓扑以后，必须获得满足电路指标的功率管的源阻抗和负载阻抗，这两个阻抗通过小信号 S 参数设计法和大信号优化法确定。小信号 S 参数设计法用于最佳增益设计，基于共轭匹配的概念。而大信号优化法基于负载线理论，适合于最佳输出功率设计。最精确的大信号优化设计法是通过 Loadpull 测试系统获得器件的优化负载阻抗和源阻抗。

3、稳定和可控的偏置电路能有效提高功率放大器的性能，避免由于直流偏置点的漂移而影响电路的增益效率等指标。本章重点研究了 HBT 的自热效应对有源电流镜偏置电路的温度稳定性和镜像精度的影响，并且利用 HBT 的热电正负反馈相互补偿的原理，提出优化 HBT 基极电阻的新方法，提高了偏置电路的温度稳定性和镜像精度。

4、介绍了功率放大器的环路振荡、奇模振荡、参量振荡的原理，并给出了相应的抑制措施。RC 并联网络在提高单个功率管稳定性的同时可以有效地抑制上述振荡问题，在本文的功率放大器的设计中得到较多的应用。

5、最后本章给出了本文设计功率放大器所用的有源和无源模型库，并且通过添加功率管的引线寄生模型元件，改进了 HBT 大信号 VBIC 模型的拟合精度，该模型为后续电路的开发奠定了基础。

基于本章设计技术讨论给出功率放大器的设计流程（如下图 3.27），本文功率放大器的设计主要基于该流程完成。

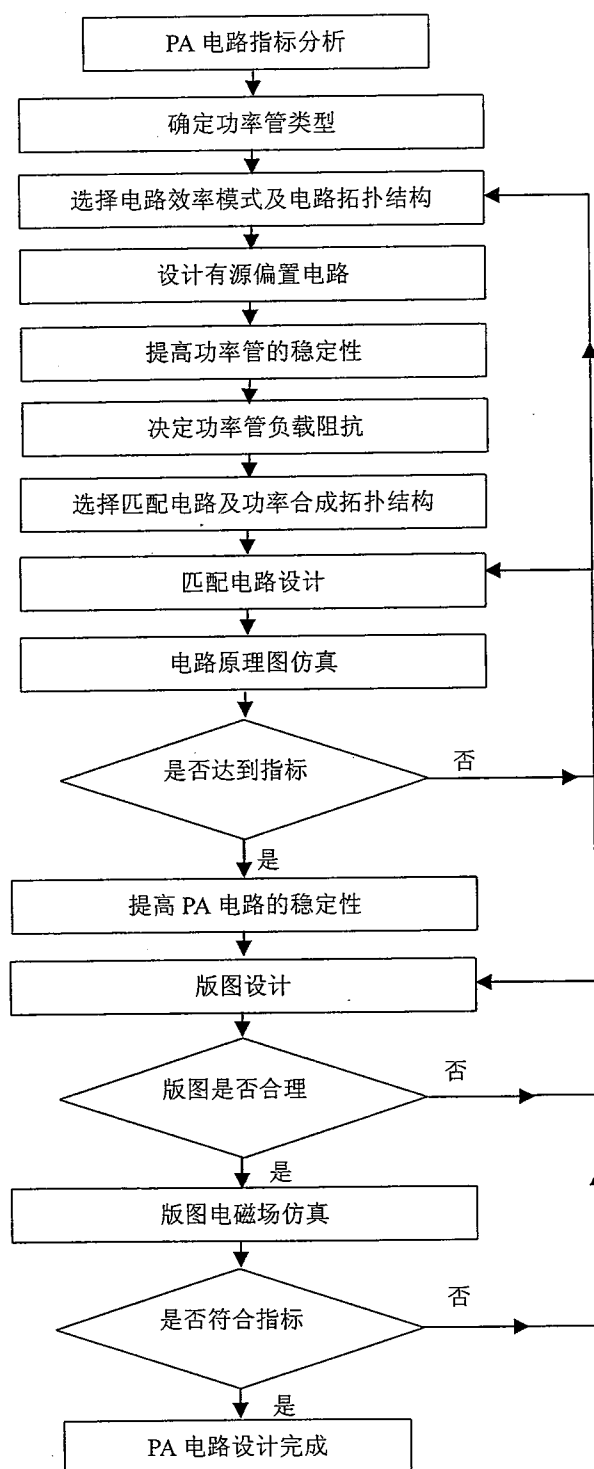


图 3.27 功率放大器设计流程

第四章 C/X 波段内匹配功率管设计

4.1 引言

内匹配功率管（Internal Matching Transistor）以其输出功率大、成本低、易调试的优点，被广泛应用在无线系统的收发模块中，开发 InGaP/GaAs HBT 内匹配功率管具有重要的实用价值。本章的主要内容是采用第三章讨论的功率放大器设计技术，基于自行开发的 GaAs HBT 功率管，完成三种 C/X 波段 InGaP/GaAs HBT 内匹配功率管的设计：一是面向卫星通讯应用的 C 波段两管芯合成内匹配功率管；二是面向军事雷达应用的 X 波段单管芯内匹配功率管；三是面向军事雷达应用的 X 波段两管芯合成内匹配功率管。4.2 节介绍内匹配功率管的技术特点；4.3 节给出内匹配功率管的指标及详细的电路设计和版图设计过程；4.4 节给出内匹配功率管的设计结果；4.5 节介绍内匹配功率放大器的偏置网络设计。

4.2 内匹配功率管技术特点

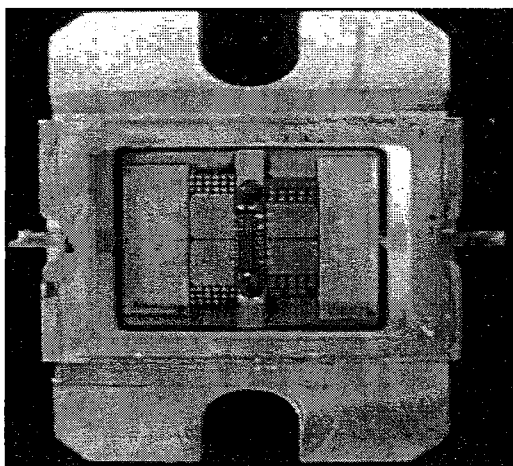


图 4.1 内匹配功率管

内匹配功率管属于混合微波集成电路（HMIC），匹配电路采用薄膜工艺制作在陶瓷基板上，然后再将匹配电路、未封装功率管芯采用焊料焊接到金属载体上，最后通过键合线（Bondwire）进行电气互联。对于成熟的内匹配功率管产品，金属载体一般是封闭的小型金属管壳（如图 4.1）。

与 GaAs 基单片电路相比,内匹配功率管可以选用低成本低损耗陶瓷衬底制作匹配电路,降低了匹配电路的损耗同时降低了生产和开发成本,特别是在品种,性能,规格繁多的小批量生产情况下,其开发成本低于单片电路(MMIC)。内匹配功率管的匹配电路在制作完成后可以通过键合线(Bondwire)对性能进行优化调整,而单片电路在制作完成后,几乎没有再调整地余地。另外内匹配管的匹配电路可以做的比较大,载体具有良好的散热性能,这些都易于大功率管芯的功率合成,满足大功率高效率的电路指标要求。因此内匹配功率管通常用于功率放大器模块的末级。基于以上技术特点在 GaAs 微波功率器件领域,内匹配功率管一直是众多微波专业公司不断发展的目标[4.1], Triquint, Eudyna, Macom 等微波公司均提供品种丰富的内匹配功率管产品[4.2][4.3][4.4],内匹配功率管被广泛应用到无线系统的收发模块中,开发 InGaP/GaAs HBT 内匹配功率管具有重要的实用价值。

4.3 内匹配功率管设计

4.3.1 内匹配功率管指标

我们设计的 C/X 波段内匹配功率管工作频段分别为 C 波段 5.9-6.4GHz 以及 X 波段 7.7-8.5GHz。这两个频段均有较好的应用,其中 5.9-6.4GHz 是卫星通信的标准频段,该频段的功率放大器主要完成卫星通信信号的上行发射任务,而 7.7-8.5GHz 也是军用的标准频段[4.5],应用于军事雷达防御系统。我们设计的三种内匹配功率管的具体电路指标如表 4.1 和表 4.2。

表 4.1 C 波段内匹配功率管

参数	内匹配功率管指标
工作频率范围	5.9GHz—6.4GHz
带宽	>500MHz
线性增益	7dB
增益平坦度	±0.6dB
输出功率(P_{1dB})	31dBm 左右
峰值效率 PAE	N/A

续表 4.1

参数	内匹配功率管指标
VSWR	输入 <2 ($S_{11}<-9.5\text{dB}$) 输出 <3 ($S_{22}<-6\text{dB}$)
版图尺寸	8mmx30mm
工作类别	AB 类

表 4.2 X 波段内匹配功率管

参数	单管芯内匹配功率管指标	两管芯合成内匹配功率管指标
工作频率范围	7.7GHz—8.5GHz	7.7GHz—8.5GHz
带宽	$>800\text{MHz}$	$>800\text{MHz}$
线性增益	7db	5dB
增益平坦度	$\pm 0.6\text{dB}$	$\pm 0.6\text{dB}$
输出功率($P_{1\text{dB}}$)	26dBm	28dBm
效率	N/A	N/A
VSWR	输入 <2 ($S_{11}<-9.5\text{dB}$) 输出 <3 ($S_{22}<-6\text{dB}$)	输入 <2 ($S_{11}<-9.5\text{dB}$) 输出 <3 ($S_{22}<-6\text{dB}$)
版图尺寸	8mmx30mm	8mmx30mm
工作类别	AB	AB 类

4.3.2 功率管管芯性能

功率管管芯是内匹配功率管的核心部分, 在进行电路设计时首先对所使用的功率管管芯的直流偏置、小信号高频特性、稳定性和大信号功率特性进行全面的评估。基于前期的工艺和器件开发基础, 主要选用了三种功率管管芯。如图 4.1 所示:

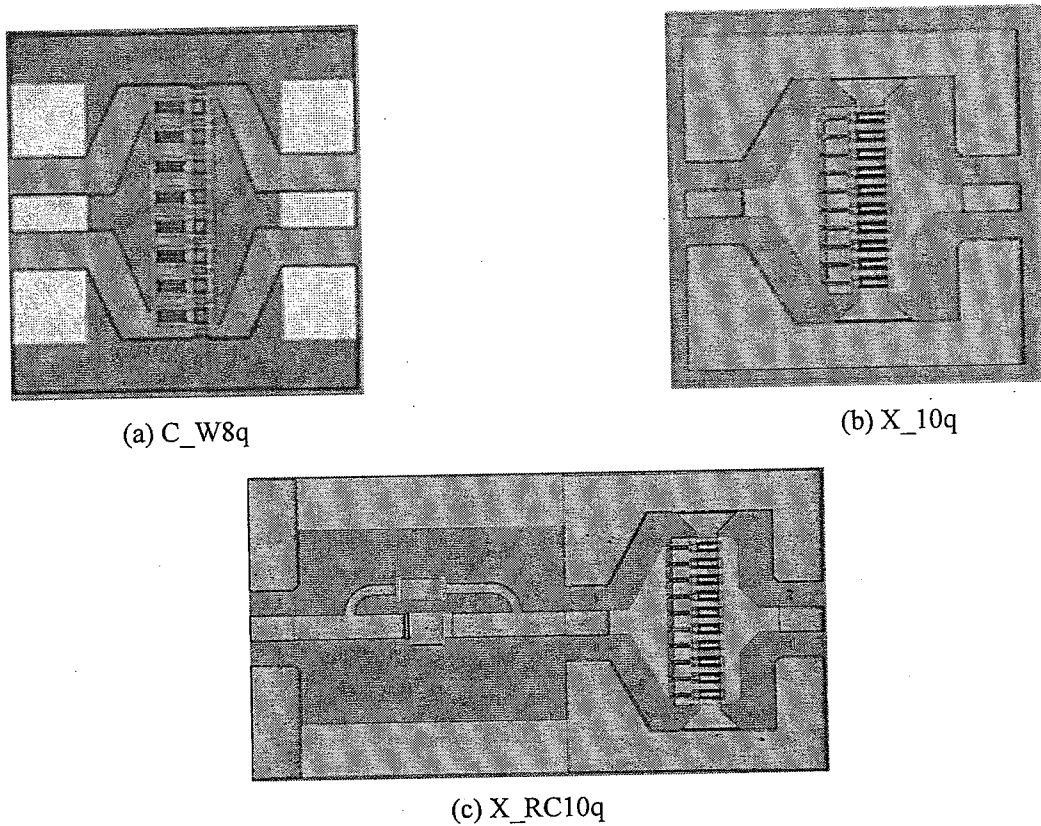


图 4.2 HBT 功率管管芯照片

C_W8q 是由 8 个发射极面积为 $2 \times 2 \times 30 \mu\text{m}$ 的单管并联组成, 发射极镇流电阻 10 欧姆, 集电极最大工作电流密度为 40 kA/cm^2 , 集电极击穿电压 BV_{ceo} 为 18V[4.6]。根据其最大工作电流和击穿电压, 选取 AB 类偏置点测试管芯的小信号 S 参数, 偏置条件为 $V_c=8\text{V}$, $I_c=110\text{mA}$, 管芯的 MAG/MSG 如图 4.3 所示

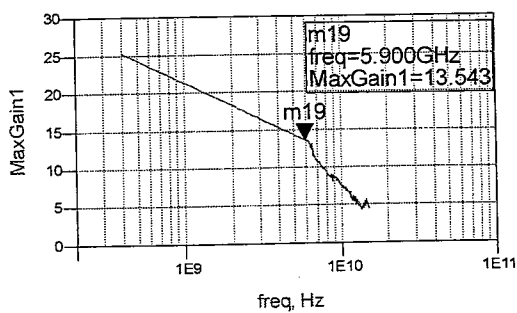


图 4.3 C_W8q MAG/MSG

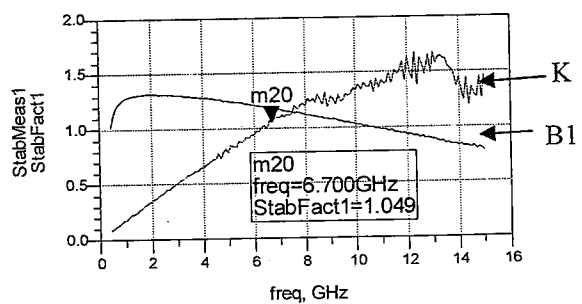


图 4.4 C_W8q 的 K 稳定因子和 B1

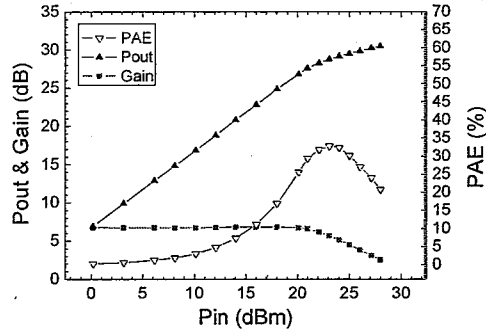


图 4.5 C_W8q 在 C 波段的功率特性

在 C 波段内匹配功率管指标要求的频带低端 5.9GHz, C_W8q 的最大稳定增益 (即 MSG) 为 13.5dB。由图 4.4, 当频率小于 6.7GHz 时管芯 K 因子小于 1, 存在潜在不稳定性。由图 4.5, 管芯进行封装后在 C 波段 5.4GHz 的大信号功率特性连续波信号下, $P_{1dB}=28\text{dBm}$, 功率增益 6dB, 功率密度在 1.3W/mm 。根据指标要求本文使用 C_W8q 设计 C 波段两管芯合成内匹配功率管。由于该管芯在片 Loadpull 测试中存在严重的低频振荡, 因此没有获得该管芯的优化大信号负载阻抗。为了进行大信号优化设计, 根据第三章 3.3.2 节的讨论, 在电路设计时采用简化的 Crippen 方法获得管芯的优化负载阻抗, 假设在偏置点上功率管以 A 类模式工作, 根据其偏置条件 $V_c=8\text{V}$, $I_c=110\text{mA}$, 器件膝点电压 V_{knee} 约为 1V, 由公式 $R_{opt} = \frac{2(V_c - V_{knee})}{I_{max}}$, 优化的负载阻抗为 63 欧姆, 根据其小信号 S 参数, 在 6.2GHz

时器件的输出阻抗为 $13.961-j*5.88$, 可得如图 4.6 所示的输出等效电路模型:

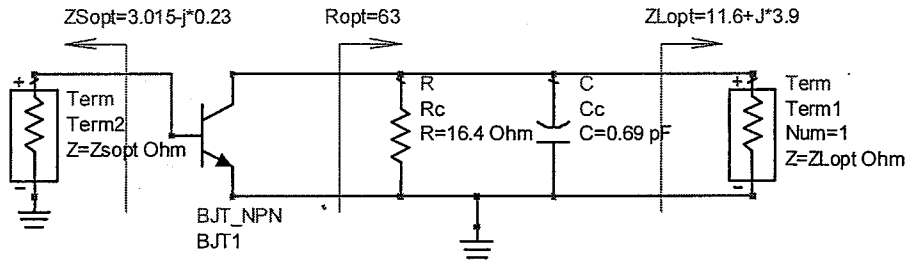


图 4.6 C_W8q 的输出等效电路模型

输出的等效电阻 R_c 为 16.4, 电容为 C_c 为 668fF。考虑 R_c 和 C_c , 以及 63 欧, 可以得到优化负载阻抗为 $11.6+j*3.9$, 对应于负载阻抗的源阻抗为 $3.015-j*0.23$ 。

X_10q 是由 10 个发射极面积为 $2 \times 30\mu\text{m}$ 的单管并联组成, 发射极镇流电阻 10 欧姆, 集电极最大工作电流密度约为 50kA/cm^2 , 集电极击穿电压 BV_{ceo} 约为

20V[2.11]。选取 AB 类偏置点测试管芯的小信号 S 参数，偏置条件为 $V_c=7V$ ， $I_c=130mA$ ，管芯 MAG/MSG 如图 4.7 所示

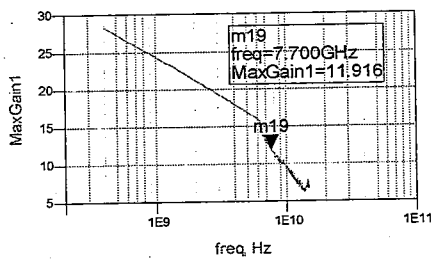


图 4.7 X_{10q} 的 MAG/MSG

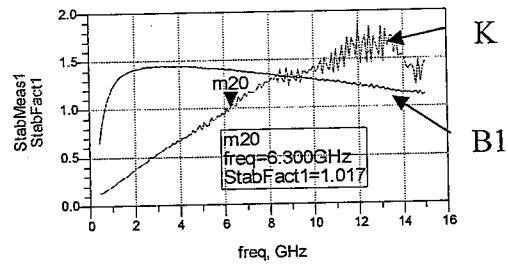


图 4.8 X_{10q} 的 K 稳定因子和 B1

在 X 波段内匹配功率管指标规定的工作频段的低端 7.7GHz，管芯的最大资用功率增益（即 MAG）为 11.9dB。由图 4.8，当频率小于 6.3GHz 时，管芯的 K 因子小于 1，存在潜在的不稳定。管芯在 C/X 波段的在片 Loadpull 功率特性参数和端口优化阻抗参数如表 4.3 所示，在 X 波段（8GHz），连续波信号， P_{1dB} 为 26.4dBm，相应增益约 6dB，功率密度为 1.6W/mm。根据指标要求，使用 X_{10q} 设计 X 波段单管芯内匹配功率管。

表 4.3 X_{10q} 的 Loadpull 功率特性参数

Bias	Freq	Zsoure	Zload	Gain	P_{1dB}	P_{sac}
Vc7V Ic131m	8G	13.44+j5.32	5.38+j16.56	7.75	26.4	26.4

X_{RC10q} 是在 X_{10q} 的基础上设计的高稳定性功率管，采用本文 2.3.4 节介绍的 RC 稳定网络改进管芯的稳定性，添加该结构后 X_{RC10q} 的 MAG/MSG 如图 4.9 所示：

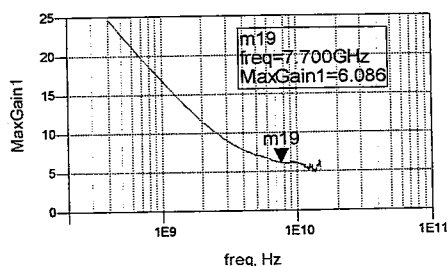


图 4.9 X_{RC10q} 的 MAG/MSG

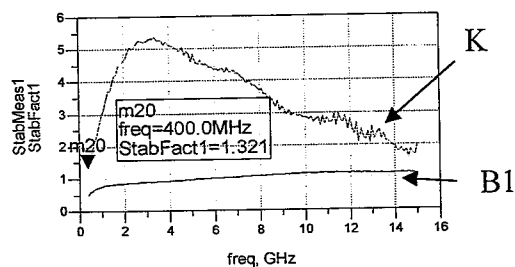


图 4.10 X_{RC10q} 的 K 稳定因子和 B1

在 X 波段内匹配功率管指标规定的工作频段的低端 7.7GHz，管芯的最大资用功率增益（即 MAG）为 6.1dB。由图 4.10，管芯的 K 稳定因子在大于 400MHz 的整个

测试频段内均大于 1，具有绝对稳定特性。管芯在 C/X 波段的在片 Loadpull 功率特性数据如表 4.4 所示，根据指标要求，使用 X_RC10q 设计 X 波段两管芯合成的内匹配功率管。

表 4.4 X_RC10q 的 Loadpull 功率特性参数

Bias	Freq	Zsoure	Zload	Gain	P _{1dB}	P _{sac}
Vc7v Ic128m	8Ghz	10.62+j3.20	14.50+j13.65	5.04	26	--

4.3.3 内匹配功率管电路图与版图设计

三个内匹配功率管电路详细设计过程如下：

步骤 1：电路拓扑和效率模式选择

根据内匹配功率管的技术特点，结合电路增益指标和管芯的性能，根据第三章的讨论，三个电路均采用单级电路拓扑。根据第三章的讨论，电路的效率模式选择 AB 类，以同时兼顾电路的输出功率、效率。

步骤 2：负载阻抗选择

三个电路采用了 4.3.2 节给出的各个管芯的大信号优化负载阻抗，及对应的源阻抗。各个电路在中心频率附近的大信号优化阻抗如下表 4.5。

表 4.5 用于电路设计的大信号优化负载阻抗和源阻抗

管芯	Freq	Zsoure	Zload	Gain
C_W8q	6.2G	21.25+j11.78	21.03+j8.37	6.7
X_RC10q	8GHz	10.62+j3.20	14.50+j13.65	5.04
X_10q	8GHz	13.44+j5.32	5.38+j16.56	7.75

步骤 3 提高功率管的稳定性

对 C_W8q 管芯采用了片外的 RC 并联稳定网络提高功率管的稳定性，根据 2.3.4 的取值原则，电阻值为 50 欧姆，由陶瓷衬底上的薄膜电阻实现[4.7]；电容为 3pf，由陶瓷芯片电容实现[4.8]。具有 RC 网络的 C_W8q 的 K 因子如图 4.11 所示：

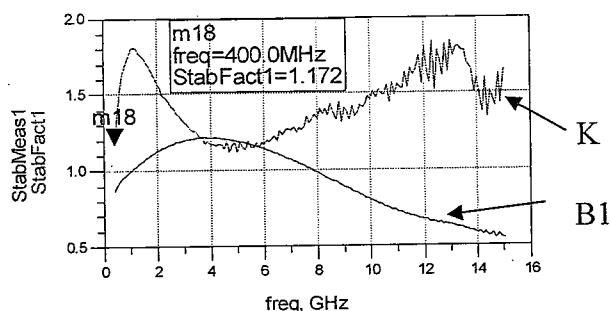


图 4.11 具有 RC 网络的 C_W8q 的 K 因子和 B1

加入 RC 网络后, C_W8q 在大于 400MHz 的频率, 保持绝对稳定特性。X_RC10q 具有在片的 RC 网络。管芯 X10q 由于没有用于功率合成, 其对稳定性的要求较低, 所以没有使用相应的稳定措施。

步骤 4: 匹配网络、功率合成/分配网络的选择和设计

由于内匹配管的匹配电路制作在陶瓷衬底上, 尺寸较大, 匹配网络选用了微带传输线网络, 同时所设计内匹配管的带宽指标属于窄带, 功率合成/分配采用 3.4.3 节介绍的传输线功率合成分配网络。考虑到在微波波段, 晶体管的隔离参数 S12 一般不能忽略, 而功率放大器的负载阻抗直接影响电路的输出功率, 为了防止输入匹配网络影响输出匹配网络, 匹配电路的具体设计步骤是, 首先根据中心频率点的优化负载阻抗, 设计输出匹配电路, 然后由小信号 S 参数仿真决定器件的输入阻抗, 设计输入匹配电路。在设计匹配电路时需要注意的是:

1) 设计步骤 3 中加入的 RC 网络也被吸收到输入匹配网络中, 成为匹配网络的一部分;

2) 用于电气连接的键合线, 相当于一个电感, 在内匹配管中, 键合线也是重要的匹配元件, 因此必须在匹配网络中考虑键合线的影响, 本文采用的键合线直径为 25 μm , 长度在 300-400 μm , 键合线的模型采用了 ADS 的自带模型。

典型的微带线两管功率合成及匹配电路如图 4.12:

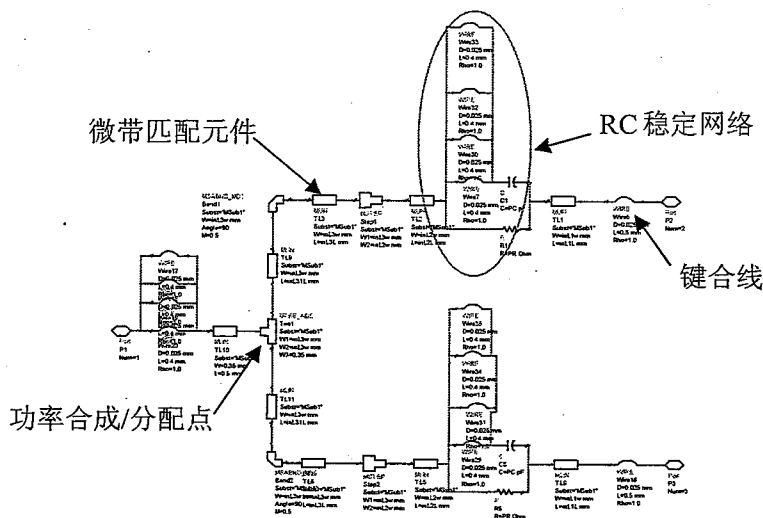


图 4.12 微带线两管功率合成及匹配电路

匹配网络的具体设计通过 ADS 提供的 Smith 圆图工具完成，其中微带传输线的陶瓷衬底参数厚度为 $0.381\mu\text{m}$ ，介电常数 9.6-9.7，微带线金属为 $17\mu\text{m}$ 铜，并表面镀金，以利于键合，并减小射频和直流损耗。通过 Smith 圆图可以获得完成匹配任务的微带线的特征阻抗和电长度。然后使用 ADS 的 LineCalc 工具[3.30]综合出微带线的具体宽度和长度。匹配电路的设计是一个多次优化和折中的过程，需要考虑优化的因素包括：

- 1) 在微带匹配电路的设计中还要考虑到 T 型头，拐角，阶梯跳变等微带不连续性元件。当加入这些不连续元件后，需要对匹配电路重新进行优化；
- 2) 完成中心频率的匹配设计后，还要兼顾整个带宽上的增益平坦度，输入输出驻波比等参数；
- 3) 考虑版图布局和尺寸的限制，本文内匹配功率管贴装在 $8\times 30\text{mm}$ 的金属载体上，网络版图布局不合理时需要重新优化匹配元件尺寸。

为了保证优化的负载阻抗，在优化时应尽可能通过对输入网络进行优化来达到优化的目标。三个内匹配功率管的最终电路图在 4.4 节给出。

步骤 5：版图设计与电磁场仿真

完成匹配电路的优化设计以后，在 ADS 中直接生成版图，为了降低成本以及满足标准的封装载体，版图结构要做到紧凑，由于在电路图中，没有考虑相邻微带图形之间的电磁耦合效应，同时一些较复杂的版图图形，ADS 的微带模型精度有限，所以在设计阶段进行电磁场 (EM) 仿真非常必要。下面是在设计 X 波

段单管芯内匹配功率管时，使用的一种特殊版图结构，为了减小短截线和开路分支线的长度，采用了较宽的微带线如图 4.13，

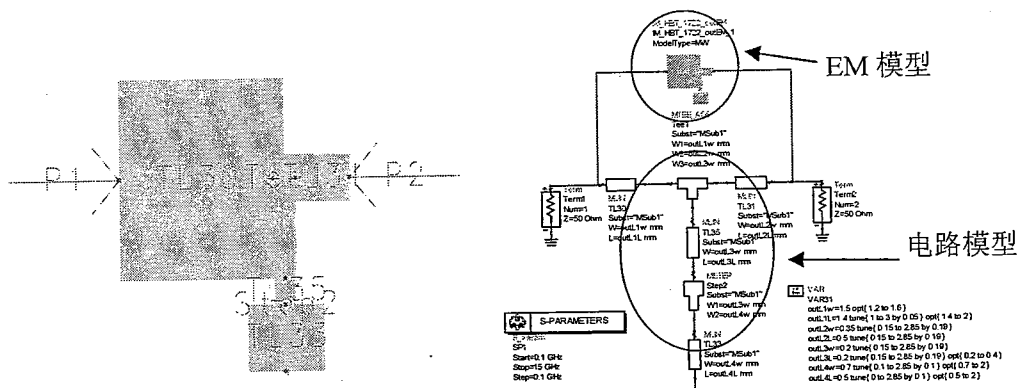


图 4.13 特殊结构微带线及仿真电路图

分别对比了 ADS 自带电路模型与 ADS Momentum2.5 维电磁场 (EM) 仿真工具仿真的 S21 参数如图 4.14:

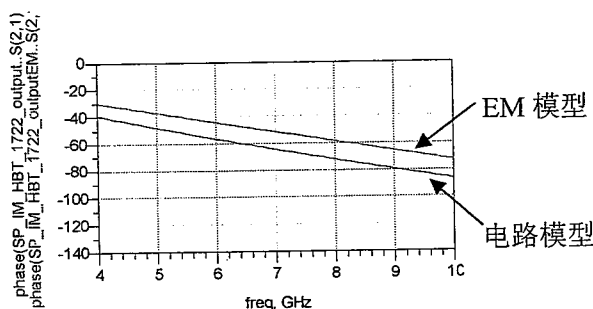


图 4.14 不同模型仿真得到的 S21 的相位对比

可见 S21 在相位参数上差异明显, 电磁耦合已经不能忽略, 对于这种复杂的微带匹配结构, 本文直接使用了 EM 仿真的 S 参数进行电路设计。如果 EM 仿真的电路指标达不到设计要求, 必须修改版图结构, 直至符合要求为止。三个内匹配管的最后版图在 4.4 节给出。

步骤 6: 可调试设计

内匹配功率管性能的后调试是其重要的技术特点。后调试的原因有以下两点:

1) 内匹配功率管在制造和封装过程中, 陶瓷衬底的厚度、介电常数、微带线的宽度和长度、键合线的长度和角度等参数均会发生一定的变化, 同时管芯的小信号 S 参数也存在一定的离散度, 导致其各项指标容易发生漂移;

2) 匹配网络版图在制造过程中引入的不对称性和管芯参数的离散容易带来无

法预测的奇模振荡问题，特别对于微带传输线合成/分配网络，端口隔离度较差，因此需要为其预留抑制振荡的隔离电阻，并要求具有一定的取值范围。

在微带匹配电路中，可调试设计的方法是沿微带匹配元件周围设置大小不等的调整块，调整块用于改变微带线的宽度、长度，从而改变其匹配特性。多个调整块的串联可以形成开路分支线起到电容的作用。调整块对称放置在管芯输入输出端、拐角、合成点等阻抗变化较大的位置。隔离电阻主要放置在管芯输入输出端，阻值在几十欧姆量级。调整块和隔离电阻的版图在 4.4 节给出。

4.4 内匹配管设计结果

完成以上设计步骤后，本文最终设计的三个内匹配管的电路图、版图和小信号性能如下：

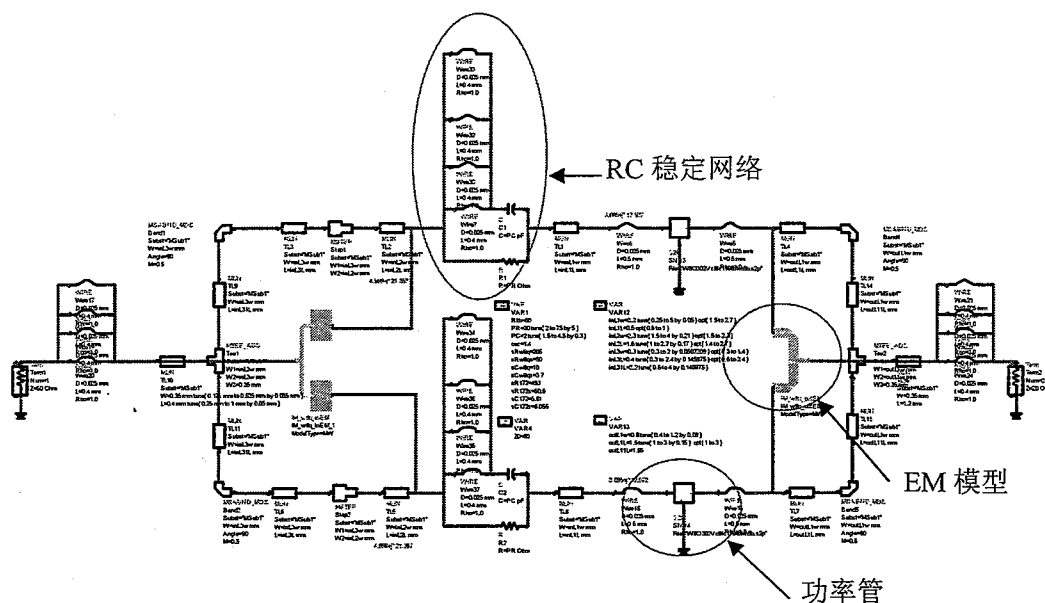


图 4.15 C 波段两管芯合成内匹配功率管电路图

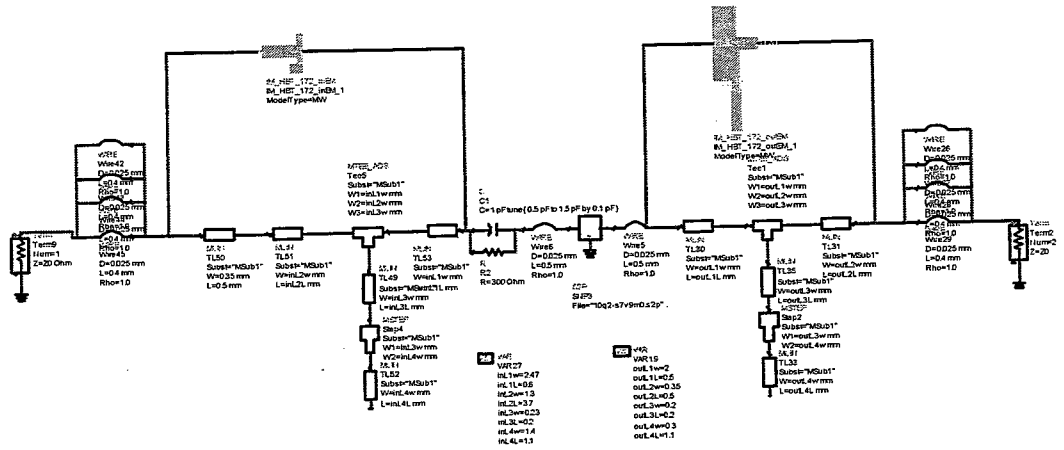


图 4.16 X 波段单管芯内匹配功率管电路图

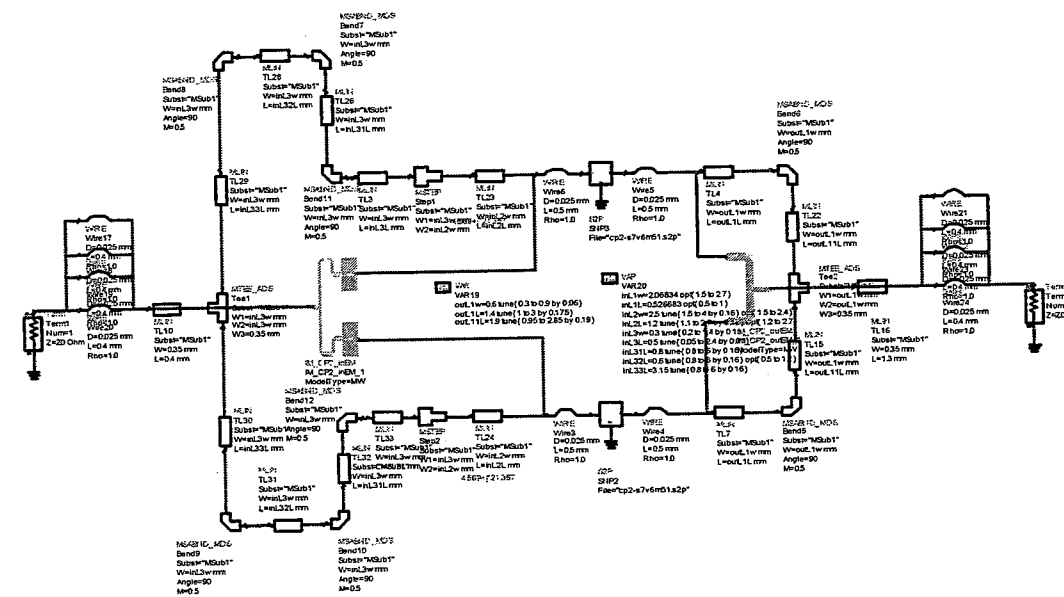


图 4.17 X 波段两管芯合成内匹配功率管电路图

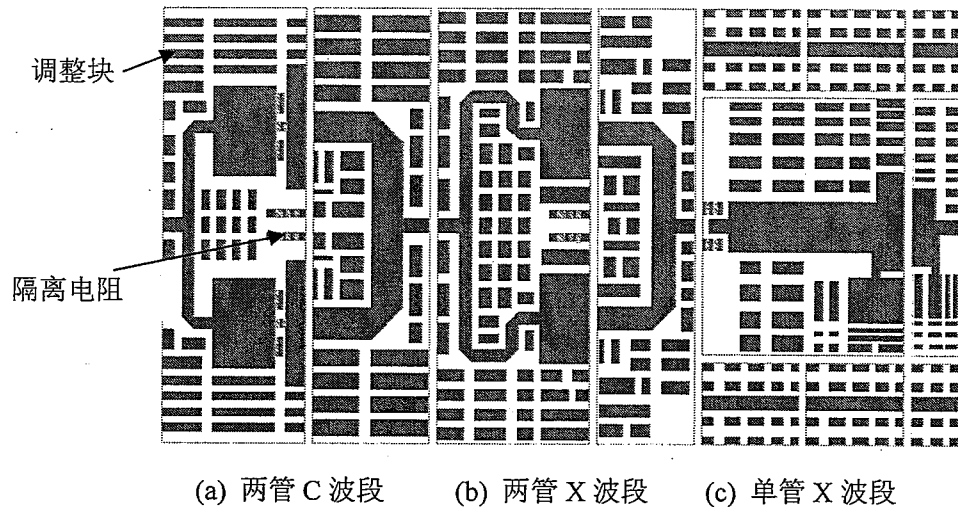


图 4.18 三种内匹配功率管的输入输出匹配电路版图

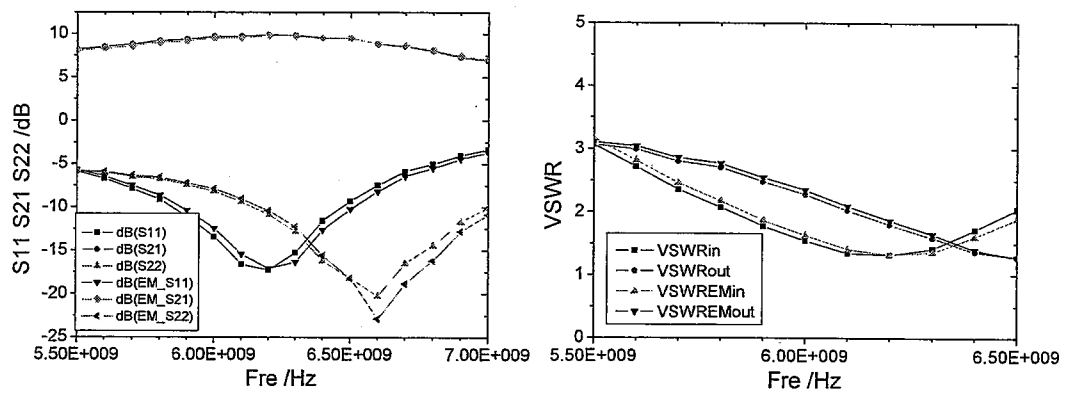


图 4.19 C 波段两管芯合成内匹配功率管的小信号 S 参数及 VSWR

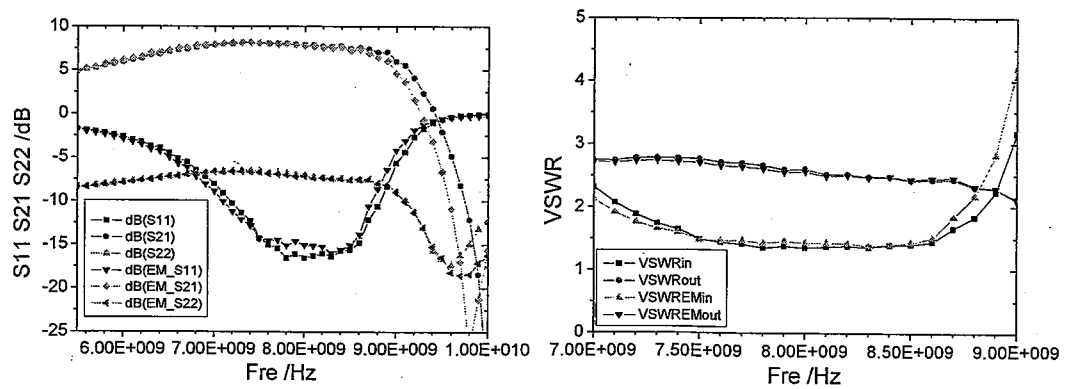


图 4.20 X 波段单管芯内匹配功率管的小信号 S 参数及 VSWR

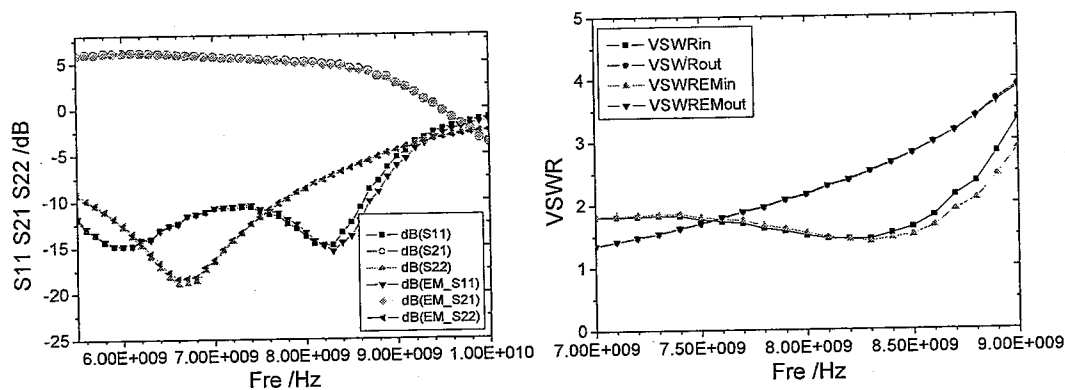


图 4.21 X 波段两管芯合成内匹配功率管的小信号 S 参数及 VSWR

以上图 4.19-4.21 的小信号仿真结果及 VSWR 同时给出了电磁场 (EM) 仿真和电路图仿真的结果。

将以上电路和版图设计结果与设计指标进行了对比综合如下：

表 4.6 C 波段两管合成内匹配功率管

参数	内匹配功率管指标	设计结果
工作频率范围	5.9—6.4GHz	5.8-6.5GHz
带宽	>500MHz	700MHz
增益	7dB	9dB (@6.2GHz)
增益平坦度	±0.6dB	±0.5dB
VSWR	输入<2 输出<3	输入<2 输出<3
版图尺寸	8x30mm	8x11mm

表 4.7 X 波段单管芯内匹配功率管

参数	内匹配功率管指标	设计结果
工作频率范围	7.7—8.5GHz	7.5-8.7GHz
带宽	>800MHz	1.2GHz
增益	7dB	7.5dB (@8.1GHz)
增益平坦度	±0.6dB	±0.55dB
VSWR	输入<2 输出<3	输入<2 输出<3
版图尺寸	8x30mm	8x11mm

表 4.8 X 波段两管合成内匹配功率管

参数	内匹配功率管指标	设计结果
工作频率范围	7.7—8.5GHz	7.6-8.6GHz
带宽	>800MHz	1GHz
增益	5dB	5dB (@8.1GHz)
增益平坦度	$\pm 0.6\text{dB}$	$\pm 0.55\text{dB}$
VSWR	输入<2 输出<3	输入<2 输出<3
版图尺寸	8x30mm	8x11mm

由表 4.6-4.8，三种内配管的设计结果均达到设计指标的要求，并在工作带宽上超过了指标要求。在完成三个内匹配功率管的设计以后，陶瓷衬底的匹配电路由外单位加工得到[4.7]。

4.5 内匹配管的偏置网络

一般内匹配功率管自身不带偏置网络，在使用和测试中必须外加。偏置网络包括直流偏置电路、射频扼流网络、隔直电容等。重点讨论射频扼流网络和隔直电容的选择。

在微波低端主要采用大的集总电感实现射频扼流，集总电感的优点是尺寸小，但是随着频率升高，其损耗增加，电感特性退化，高性能电感难以制作[4.9]，因此在较高的微波频段经常使用分布参数元件，其中最常用的是 $1/4$ 波长微带传输线，在中心频率上 $1/4$ 波长传输线一端射频接地时，另一端的输入阻抗为无穷大，因此可以用于射频扼流。由于仅在中心频率上满足理想的射频扼流特征， $1/4$ 波长线属于窄带扼流网络。为了提高在非理想频点上的扼流效果，展宽 $1/4$ 波长线带宽，一般采用高特征阻抗的微带线，如图 4.22 是 50 欧姆阻抗线与 100 欧姆阻抗短路线在中心频率为 8GHz 的带宽对比，可见高阻线的带宽大于低阻线的带宽。由于 $1/4$ 波长微带高阻线的宽度较窄，使用高阻线时还要考虑具体的工艺容差和通过的偏置电流大小进行折中设计。

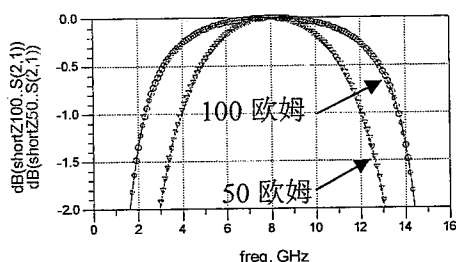


图 4.22 不同阻抗的短路线对比

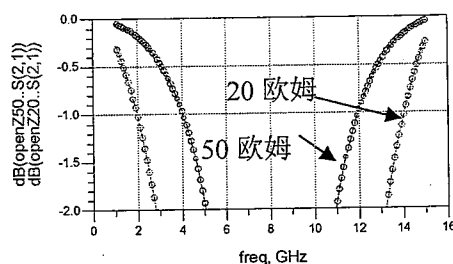


图 4.23 不同阻抗的开路线对比

在实际中 $1/4$ 波长线的射频接地方式有三种:

- 1) 采用集总电容, 尺寸小, 可以表面贴装 (SMD) 元件实现;
- 2) 采用微带扇形面接地, 优点是可实现低阻接地, 物理尺寸小[4.10][4.11], 但扇形结构工艺制作难度较大;

3) 采用宽的低特征阻抗 $1/4$ 波长开路线, 如图 4.23 是特征阻抗为 50 和 20 的开路线带宽对比, 可见开路线阻抗越低其射频接地的带宽越宽。

本文内匹配管的射频扼流网络采用 $1/4$ 波长短路线和开路线实现。

隔直电容的选择主要考虑损耗和射频匹配度, 对于介质电容, 其等效串联电阻 ESR 可用下式 4-1 表示:

$$ESR = \frac{\tan \Delta_s}{\omega C} \quad (4-1)$$

其中 $\tan \Delta_s$ 为损耗角正切, 频率越高该值越高。所以工作频率越高, 电容越小, 则 ESR 越大, 电容损耗越大。为此应选择容值较大损耗角正切小的隔直电容。从射频匹配度考虑, 电容的容抗越小越好, 隔直电容最好在中心工作频率上自谐振, 此时其串联阻抗最小。综上所述, 隔直电容应在保证其电容特性不变的情况下尽可能选择大的容值。在 C/X 波段, 隔直电容一般在几个 pf 的量级即可。

本文内匹配功率管的偏置网络由 PCB 板实现。如图 4.24, 图 4.25 分别为 C 波段和 X 波段偏置 PCB 板, 版图尺寸均为 $30 \times 50 \text{mm}$, 采用 RT5880 板材。RT5880 属于高频软性衬底材料, 本文选用衬底厚度为 0.5mm , 介电常数 2.22, 可以满足在 C/X 波段低损耗的要求。射频输入输出端特性阻抗为 50 欧姆的微带线。对偏置板的 $1/4$ 波长射频扼流特性进行了仿真, 在 5.9-6.4 和 7.7-8.5 频段, 损耗小于 0.5dB , 对 50 欧姆匹配度好于 20dB , 如图 4.26 和图 4.27。

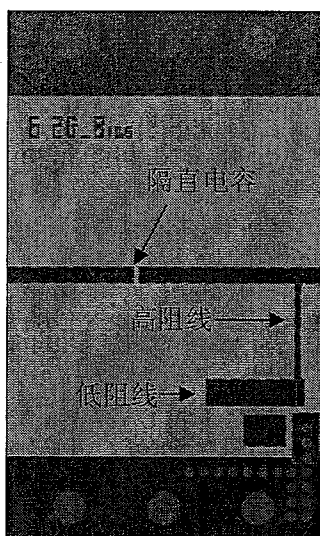


图 4.24 C 波段偏置 PCB 板

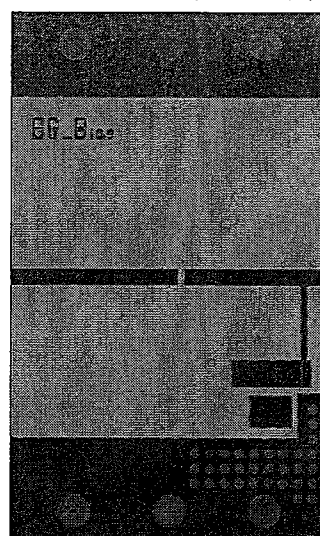


图 4.25 X 波段偏置 PCB 板

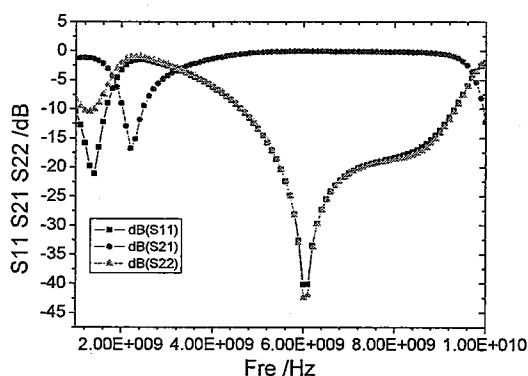


图 4.26 C 波段 PCB 仿真结果

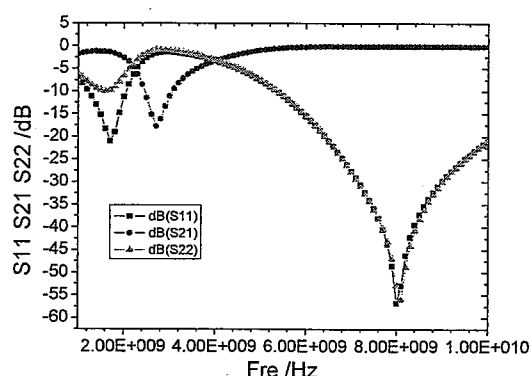


图 4.27 X 波段 PCB 仿真结果

4.6 小结

本章主要完成了三种 C/X 波段内匹配功率管的电路和版图设计，研究了内匹配功率管射频扼流方式及隔着电容的选择，给出了用于测试的偏置 PCB 板。

1、根据提出的设计指标完成了三种 C/X 波段内匹配功率管的电路和版图设计，电路偏置在 AB 类、电路拓扑为单级。采用微带线匹配网络和微带线功率合成网络完成输入输出匹配和功率合成。采用片外和在片 RC 网络，提高内匹配功率管的稳定性。使用 2.5 维电磁场工具辅助完成紧凑型版图的设计。电路仿真结果达到指标要求。C 波段两管芯合成内匹配功率管在卫星通讯标准频段 5.9-6.4GHz，小信号增益 9dB 左右，增益平坦度小于 $\pm 0.5\text{dB}$ ，输入驻波比小于 2，输出驻波比小于 3，

版图尺寸 8x11mm。X 波段单管芯内匹配功率管在军用雷达频段 7.7-8.5GHz，小信号增益 7.5dB 左右，增益平坦度小于 $\pm 0.55\text{dB}$ ，输入驻波比小于 2，输出驻波比小于 3，版图尺寸 8x11mm。X 波段两管芯合成内匹配功率管在军用雷达频段 7.7-8.5GHz，小信号增益 5dB 左右，增益平坦度小于 $\pm 0.55\text{dB}$ ，输入驻波比小于 2，输出驻波比小于 3，版图尺寸 8x11mm。

2、在内匹配功率管的偏置网络方面，讨论了高低 1/4 波长线的射频扼流网络设计原则，研究了隔直电容的选择原则。最后给出了偏置 PCB 版及射频扼流性能的仿真结果，偏置电路的损耗和射频匹配满足 C/X 波段的测试要求，版图尺寸为 30x50mm。

第五章 X 波段 MMIC 功率放大器设计

5.1 引言

微波单片集成电路 (MMIC) 是功率放大器未来的发展方向, 现代先进的军用电子系统对高效率大功率放大器 (HPA) 单片电路需求巨大, 特别是 X 波段的 MMIC HPA 成为发展的重点, 目前国内在 GaAs HBT 技术的 MMIC HPA 研制方面还比较薄弱, 本章将基于自行开发的 InGaP/GaAs HBT 工艺技术, 设计工作在 X 波段的 MMIC HPA, 这是国内首次采用自行开发的功率 HBT 技术进行 X 波段 MMIC 功率放大器的设计, 对推进具有自主知识产权的 GaAs HBT 功率放大器电路的实用化进程具有重要意义。5.2 节介绍微波单片集成电路的技术特点和设计难点。5.3 节确定设计指标, 介绍所用功率管性能, 完成电路和版图设计。5.4 节给出 MMIC 电路的设计结果。最后在 5.5 节给出用于电路测试的 PCB 板。

5.2 微波单片集成电路技术特点及设计难点

微波单片集成电路 (MMIC) 是在半绝缘半导体衬底上用外延、注入、光刻、蒸发、溅射等工艺方法形成无源和有源元件, 并连结起来而构成的功能电路。MMIC 与 HMIC 相比其技术优势为[5.1][5.2]:

- 1) 大批量生产成本低, 适合复杂功能电路;
- 2) 产品重复性好, 可靠性高, 体积小, 重量轻;
- 3) 寄生小, 可工作于更大的带宽和更高的频率。

从 60 年代起, 人们开始探索在半导体材料上制作微波电路, 直到 1976 年 Pengelly 和 Turner 使用 GaAs MESFET 技术制作出单片集成 X 波段放大器[5.3], 才标志着 MMIC 的出现。到上世纪 80-90 年代, 军事领域特别是相控阵雷达和电子战领域 T/R 组件对 MMIC 的需求极大的推动了 MMIC 的发展, 而本世纪以来, 新型商用无线通信系统则成为 MMIC 新的发展动力。MMIC 的技术特点决定了其设计难点为

- 1) MMIC 电路的在片调试和故障分析较为困难;
- 2) 紧凑的版图造成射频信号的耦合;
- 3) 尺寸小衬底散热差, 单片大功率放大器的研制十分困难。

以上设计难点使得 MMIC 的研制强烈依赖于稳定可靠的器件技术, 精确完备的模型技术, 优化分析能力强的微波 CAD 技术, 丰富的设计经验和成熟的设计流程。MMIC 功率放大器需求量大、设计难度高, 是目前功率放大器研发的热点。

5.3 X 波段 MMIC 功率放大器设计

5.3.1 电路指标和功率管性能

根据课题要求, 本文 MMIC 电路的设计指标为: 工作频率 X 波段, 输入输出驻波比小于 2 ($S_{11} < -9.5\text{dB}$, $S_{22} < -9.5\text{dB}$), 输出功率在 1W 左右, 增益在 10dB 左右。

根据设计指标要求, 设计所用功率管为 $10 \times 2.6 \times 30$ 的发射极面积, 管芯照片如图 5.1, 该管芯由 10 个发射极面积为 $2.6 \times 30 \mu\text{m}$ 的单管并联组成, 发射极镇流电阻 10 欧姆, 集电极最大工作电流密度约为 $32\text{kA}/\text{cm}^2$, 集电极击穿电压 BV_{ceo} 大于 20V [2.11]。

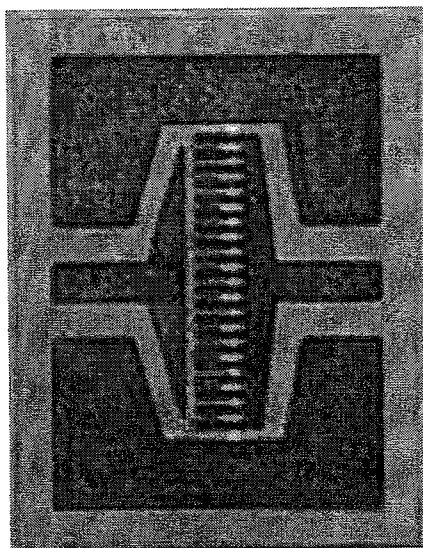


图 5.1 功率管管芯照片

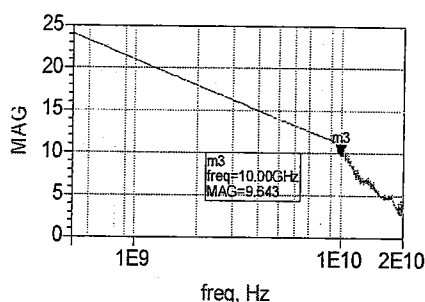


图 5.2 管芯的 MAG/MSG

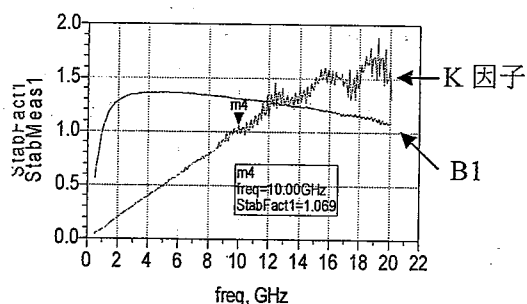


图 5.3 管芯的稳定因子 K 和 B

根据其最大工作电流和击穿电压，在 $V_{ce}=6\text{V}$ ， $I_c=105\text{mA}$ 的 AB 类偏置点，测试小信号 S 参数，管芯的 MAG/MSG 如图 5.2，在 10GHz 左右 MAG 为 9.6dB。管芯的 K 因子如图 5.3 所示，在频率小于 10GHz 时 K 因子小于 1，管芯存在较大的潜在不稳定区。

5.3.2 MMIC 电路图与版图设计

MMIC 功率放大器的详细设计过程如下：

步骤 1： 电路拓扑和效率模式选择

根据电路增益指标和管芯的性能，电路拓扑为单级，并采用了两个功率管进行功率合成，以实现 1W 左右的输出功率。功率管偏置在 AB 类，以获得较高的输出功率、增益和效率。

步骤 2： 负载阻抗选择

电路采用小信号 S 参数法进行最佳增益设计以获的较高的增益。由 3.3.1 节，当器件处于绝对稳定条件时，输入输出阻抗的同时双共轭匹配设计可以获得最大增益（即 MAG），电路设计的负载阻抗即选择由公式 3.10 所定义的阻抗。由该公式在 X 波段 10GHz 所用功率管的负载阻抗为 $6.646+j20.42$ ，对应的源阻抗为 $1.974-j0.692$ 。

步骤 3： 提高功率管的稳定性

为了提高功率管的稳定性，电路使用了 RC 稳定网络。根据第 2 章的讨论，在工作频段上要求 K 因子不要过高，以防止 MAG 的大幅下降，此时需要优化 RC 网络，采用更大的电容或较小的电阻，一般在工艺上小电阻的阻值精度太低，而大电容导致版图面积变大，所以 RC 网络没有直接放置在功率管的输入端，而是对功

率管进行简单的预匹配然后再串联 RC 网络。如图 5.4 是预匹配网络前后功率管输入阻抗的对比。通过预匹配阻抗实部由 5.8 提升到 32.8。

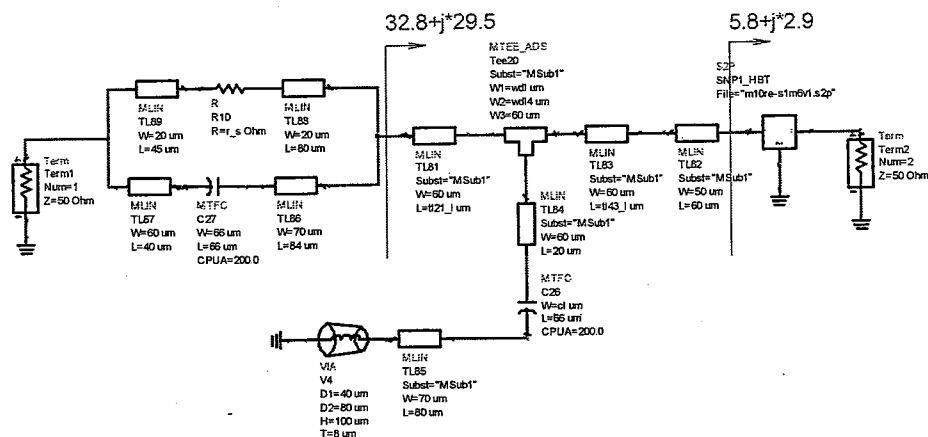


图 5.4 RC、预匹配网络前后功率管输入阻抗对比

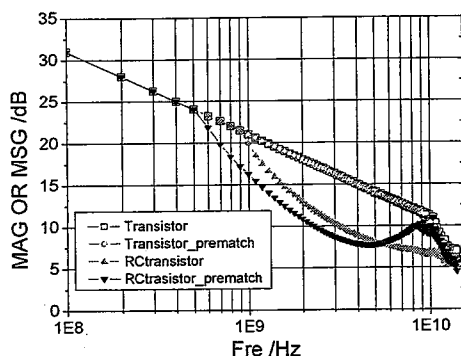


图 5.5 功率管的 MAG

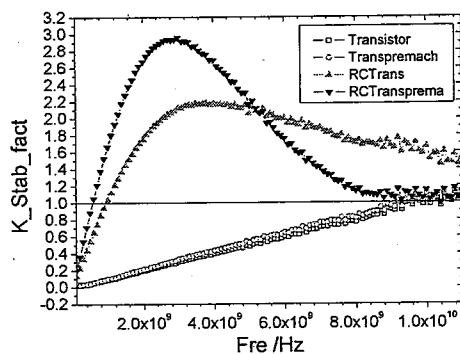


图 5.6 功率管的 K 因子

图 5.5 和图 5.6 分别给出了单功率管, 预匹配功率管, RC 功率管和 RC 加预匹配网络的功率管的 MAG 和 K 因子。相同的 RC 取值, RC 加预匹配网络的功率管在 10GHz 附近 MAG 几乎没有蜕化, 同时其 K 因子在大于 500MHz 的范围均大于 1。可见, 通过预匹配, 功率管输入阻抗的实部得到提升, 在相同的输入功率下消耗在 RC 网络的功率有所减小, 这样在不使用大电容和小电阻的情况下, 可以保证 K 因子大于 1, 同时减小 RC 网络对功率管最大资用功率的退化, 以达到高增益设计的目的。

在此需要注意的是预匹配网络的元件值发生变化时会影响 RC 的稳定效果,当匹配电容和微带线各有 30% 的变化时,导致在某些频点 K 因子小于 1,如图 5.7 曲线所示。为了避免引入比较多的器件漂移使 RC 稳定网络失效,预匹配网络不要过于复杂。由于 HMIC 电路元件漂移比较严重,就近加入 RC 网络是比较可取的,

因此在本文 4.3 节 HMIC 内匹配功率管设计中没有采用预匹配网络，而是采用了具有片外和在片 RC 网络的功率管完成电路设计。

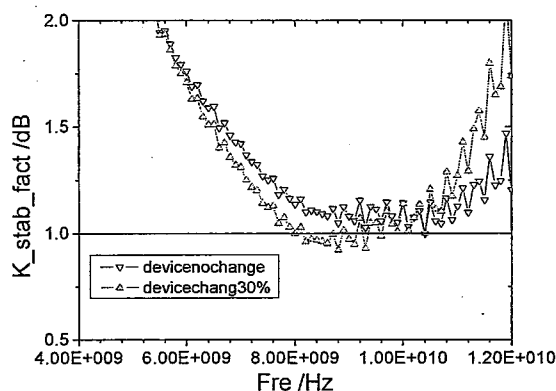


图 5.7 预匹配网络对功率管 K 因子的影响

步骤 4: 匹配网络、功率合成/分配网络的选择和设计

根据 3.4.2 和 3.4.3 节的讨论，匹配网络采用电容加微带线的低通网络，低通网络具有元件敏感度低、易于实现直流馈电的优点。由于设计指标对电路带宽要求较低，功率合成/分配网络采用并联匹配合成网络，该网络具有版图结构紧凑的优点。匹配及功率合成拓扑示意图如 5.8 和 5.9:

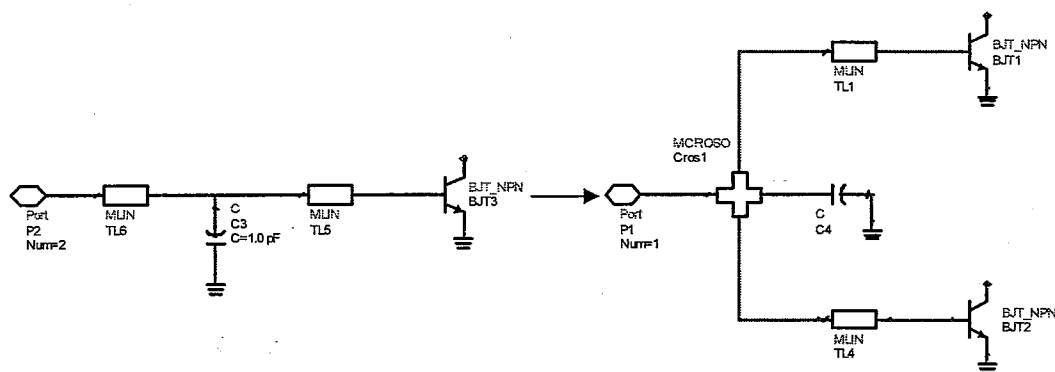


图 5.8 单管芯的低通匹配图

5.9 低通匹配的并联合成

一般 MMIC 电路的偏置网络需要在片设计，在设计匹配及功率合成网络时还要考虑射频扼流网络的设计。通常 MMIC 电路的射频扼流有三种选择的方式:

1) 使用大的在片电感，在 X 波段为了较好的实现射频扼流，电感的感值大概在几个 nH，一般在单片电路工艺中可以实现满足以上要求的平面螺旋电感，该方法的优点是电感的尺寸小、隔离效果好、匹配电路和偏置电路可以分开设计，但单片工艺中的电感线的宽度有限，无法承受太大的集电极偏置电流;

2) 使用 $1/4$ 波长微带传输线, 其电流承受能力可以较大, 在一定的带宽上也具有较好的扼流效果, 但是即使在 X 波段其长度也有大概 3mm 左右, 这在单片电路设计中是不能接受的;

3) 采用一般微带线加去耦电容的方法。此时该微带线具有阻抗匹配和直流馈电的双重作用, 是一种比较节省版图面积的方法, 其宽度的选择由偏置电流的大小决定, 其长度的选择需要折中直流馈电线和阻抗匹配的要求, 该方法的缺点是片外偏置网络对电路匹配影响较大, 而且需要更加重视从偏置网络引入的自激振荡问题, 因此需要添加去耦电容配合微带线的使用, 减小外部网络的影响。由于 HBT 输入端偏置电流较小, 本文在设计 HBT 输入端的射频扼流时使用了几个 nH 的电感。HBT 集电极偏置电流在几百 mA 以上, 本文使用了一般微带线完成直流馈电, 并成为输出匹配电路的一部分。集电极偏置微带线尽可能的靠近晶体管的输出端口, 此处的阻抗比较小, 这样并联偏置网络的影响可以得到减小。如图 5.10 为输入输出射频扼流网络示意图。

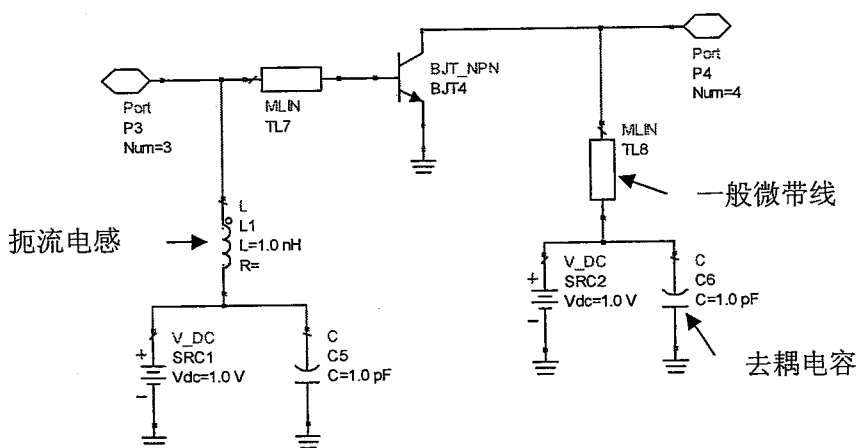


图 5.10 输入输出射频扼流网络

整个匹配网络的设计仍然使用 Smith 圆图工具完成, 首先设计输出匹配然后设计输入匹配。在设计的初期, 没有考虑拐角、T 型头 etc 不连续微带元件, 根据版图尺寸限制, 在中心频率点优化设计出微带线宽度、长度和匹配电容的取值, 然后加入微带不连续元件, 此时电路的增益和驻波特性会发生较大的漂移, 需要再次进行匹配元件尺寸的优化。在优化时, 优化目标由电路指标参数决定, 元件的取值空间由电路版图尺寸和元件的工艺库取值范围限定。设计完成的电路图在 5.4 节给出。

步骤 5: 版图设计与电磁场仿真

通过电路设计阶段已经初步获得了电路的版图布局,但是较为粗略。在进行版图设计时重点是实现紧凑性设计,尽量做到布局的对称性,避免电磁耦合。首先放置有源器件,以决定版图的纵向尺寸;然后放置匹配网络,并以版图的纵向尺寸为准调整匹配网络的横向版图布局;最后根据版图的纵横尺寸,放置射频扼流网络和在片有源直流偏置电路,并尽量做到版图的紧凑和均匀。在版图设计的同时必须实时的将微带线布局和尺寸的变化回代到电路图中,以监控电路指标的变化,随时对版图布局进行调整,一般需要数次迭代最终得到符合版图尺寸和电路指标的版图结构。在整体版图结构确定以后,再对电磁敏感的微带结构进行版图后电磁场仿真,并回代到电路图根据电路指标的变化对版图结构进行微调。本文对输入匹配网络中电磁敏感的部分进行了电磁场仿真和建模,如 5.4 节的图 5.13 中所示。设计完成后的版图在 5.4 节给出。

步骤 6: 电路稳定性措施

根据 MMIC 电路难以在片调试的特点,除了使用 RC 并联网络抑制电路可能出现的环路振荡,参量振荡外,在完成电路设计和版图设计后,根据第三章的讨论,又在两个合成器件的基极输入端并联了 50 欧姆电阻来抑制奇模振荡,如图 5.11 所示,同时该电阻可以提高工作频率附近的合成端口的隔离度,降低管芯参数不一致对功率管端口阻抗的干扰,如图 5.12。

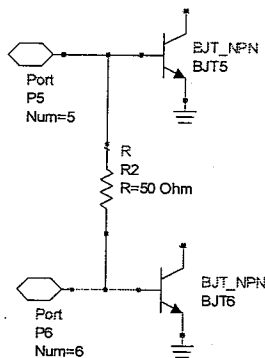


图 5.11 隔离电阻示意图

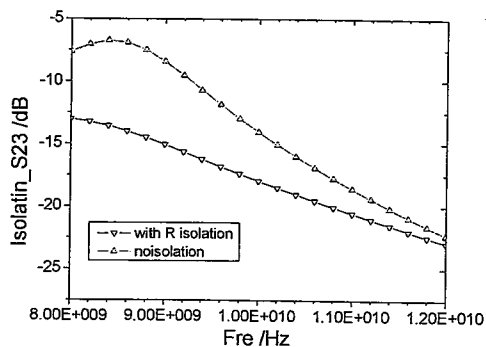


图 5.12 有无隔离电阻合成端口的隔离度对比

由于在片电容与片外电容相比,在微波低频段具有更好的微波特性,去耦效果更好,为了提高电路的低频稳定性,在射频扼流网络放置了在片去耦电容(如 5.4 节图 5.14 所示),这些电容容值在 5-10pf。首先扼流电感和用于集电极电源偏

置的微带线的末端使用了大概 8pf 的电容, 将片外偏置与匹配网络隔离。此外在集电极偏置网络加入了有损电阻, 该电阻与去耦电容串联, 降低网络的品质因子, 抑制谐振自激 (如 5.4 节图 5.14 所示)。

5.4 X 波段 MMIC 功率放大器设计结果

完成以上设计步骤后最终得到的电路图和版图如图 5.13 和图 5.14, 同时在版图图中加入了在片的有源电流镜偏置电路, 根据 3.4.1 节的讨论, 加入了大概 180 欧姆的基极偏置电阻, 提高偏置的温度稳定性和镜像精度。最终得到的小信号 S 参数仿真结果如图 5.15, 在中心频率 9.6GHz 左右小信号增益为 9dB, 输入输出驻波比小于 2, 版图面积 3x3mm, 基本达到设计指标。在完成电路版图的制作后, X 波段 MMIC 功率放大器将采用 2.4 节介绍的自行开发的 InGaP/GaAs HBT 工艺技术完成芯片的流片工作。

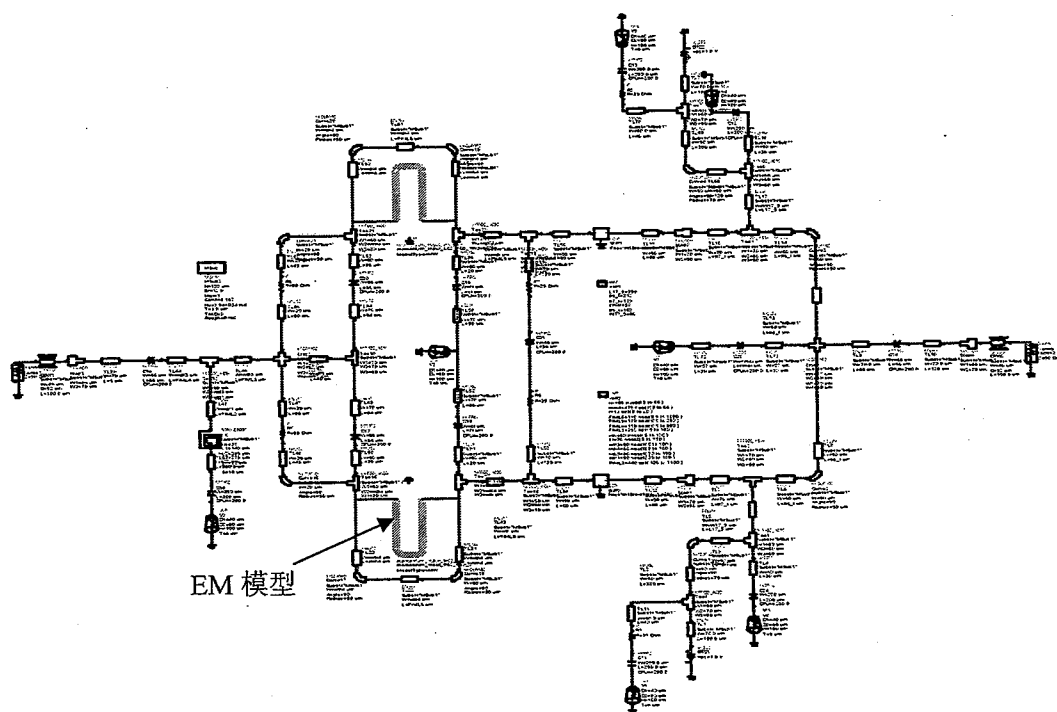


图 5.13 X 波段 MMIC 功率放大器电路图

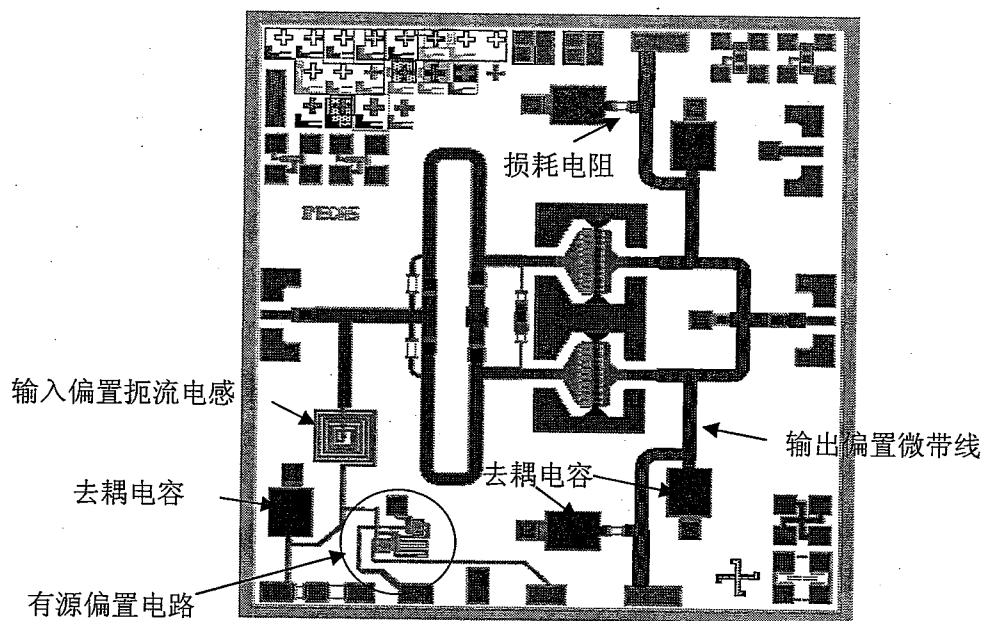


图 5.14 X 波段 MMIC 功率放大器版图

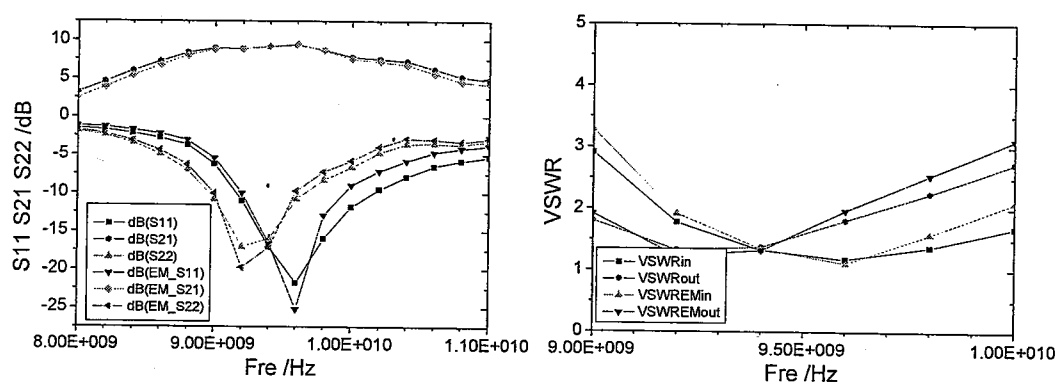


图 5.15 X 波段 MMIC 功率放大器小信号 S 参数及 VSWR

5.5 测试 PCB 板设计

为了对单片电路进行封装测试，使用 RT5880 微波板材设计了 PCB 测试板，如图 5.16，尺寸大小为 50x60mm，并在输入输出预留了用于片外调试的微带线块，由于偏置网络放在了片内，测试板的偏置网络较简单，主要预留了焊接片外去耦电容的位置及焊接电源线的位置。输入输出信号线使用 50 欧姆微带线，虽然已经设计了在片的隔直电容，出于保护测试仪器的目的，仍然预留了隔直电容的位置。

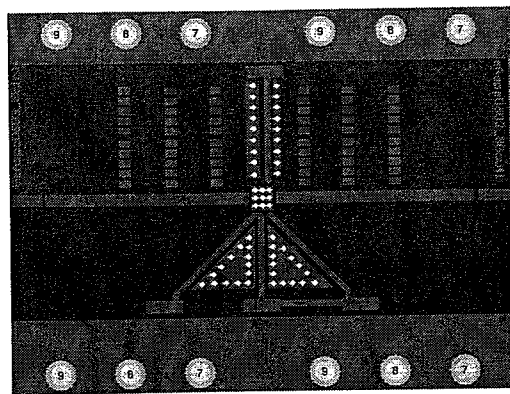


图 5.16 MMIC 测试 PCB 版

5.6 小结

本章完成了 InGaP/GaAs HBT X 波段 MMIC 功率放大器的电路和版图设计, 设计了用于电路测试的 PCB 板。

1、根据电路指标要求, 电路拓扑为单级、电路 AB 类工作、通过两管芯合成增加输出功率、采用低通匹配网络和并联合成网络完成电路的输入输出匹配和功率合成。在设计中采用了三项措施提高单片电路的稳定性:

1) 使用 RC 并联网络提高功率管的稳定性, 使其在大于 500MHz 的频率范围内, 满足绝对稳定条件, 同时 RC 网络起到抑制环路振荡及参量振荡的作用。为了使用工艺和版图容易接受的电阻和电容取值实现对功率管 MAG 最小的退化, 重点研究了 RC 网络插入位置对功率管 MAG 的影响, 研究结果表明对功率管进行一定的预匹配, 然后加入 RC 网络, 可以有效地减小 RC 网络对 MAG 的影响, 有利于最大增益设计;

2) 使用隔离电阻抑制电路可能出现的奇模振荡和环路振荡, 隔离电阻同时有效地提高了合成端口的隔离度, 有利于减小管芯不一致对管芯端口匹配阻抗的干扰, 提高电路的增益和功率特性;

3) 使用在片的去耦电容和 RC 串联支路抑制片外偏置网络和电源造成的低频段的振荡。

电路仿真结果, 在 X 波段, 9.6GHz 左右小信号增益 9dB 左右, 输入输出驻波比小于 2, 版图尺寸 3x3mm。

2、设计了单片电路的测试用 PCB 板, 该测试板尺寸为 50x60mm。

第六章 内匹配功率管及 MMIC 功率放大器的测试与结果分析

6.1 引言

本章介绍内匹配功率管与 MMIC 功率放大器的性能测试与结果分析。电路的小信号特性均采用通用网络分析仪进行测试。本文功率管的大信号负载阻抗参数的在片提取和 X 波段 MMIC 功率放大器功率性能的测试主要由 Loadpull 功率测试系统完成；C/X 波段内匹配功率管功率性能的测试由自行搭建的功率测试系统完成，在 6.2 节介绍以上两套功率测试系统。由于研制的功率放大器使用了夹具测试的方法，6.3 节主要介绍芯片的封装、夹具装配。6.4 节给出 C/X 波段内匹配功率管及 X 波段 MMIC 功率放大器的测试结果及分析。

6.2 功率放大器测试系统

6.2.1 Loadpull 测试系统

Loadpull 测试技术是获得功率放大器大信号优化负载阻抗参数最准确最直接的方法。根据负载线理论在大信号工作时功率器件的输出功率与负载阻抗密切相关，Loadpull 测试的基本原理就是在给定的输入功率级，通过改变被测器件的负载阻抗对器件输出功率进行实时的跟踪和记录，以实现功率放大器的大信号优化设计。商用的 Loadpull 测试系统采用各种类型的调配器（Tuner）既可以改变负载阻抗，又可以改变源阻抗，还能够提供不同谐波频率上的阻抗调配，从而可以完成功率放大器输出功率，增益，效率，噪声等的综合设计。目前商用的 Loadpull 测试系统均采用计算机自动控制整个测试过程，Loadpull 测试可以使用尽可能多的阻抗取值快速准确的完成特性测试和数据记录。

实验室使用的是 Focus 公司的基频 loadpull 测试系统，其源和负载调配器（Tuner）为机械可调结构，带宽为 2-18GHz，源负载阻抗调配范围为驻波比小于 15，功率测试范围可达 10w 以上，使用无源负载[6.1]。为了提高测试的精度必须根据被测器件的参考面，对调配器、连接件和电缆的损耗和相位变化进行精确的

校准, 实验室使用 TRL 校准方法[6.2], 完成在不同测试频率点和调配器不同位置点的系统校准。如图 6.1 为 Load-Pull 测试系统仪器链接示意图, 测试系统使用 HP83752B 合成扫频源 (Source) 和 20 dB 增益的 HP8349B 微波信号功率放大器 (Driver Amplifier) 组成微波信号源, 输出频率范围为 2-20 GHz, 最大输出功率 26 dBm, 可输出连续波和脉冲波; 输入信号经过源调谐器 (Source Tuner) 送入待测器件的输入端, 输出端经过负载调谐器 (Load Tuner) 连接 HP8563E 频谱仪 (Spectrum Analyzer) 监控输出频谱, 在源和源调谐器之间接入定向耦合器 (Coupler) 对入射波采样送入微波功率计 (Power Meter) 测量, 在负载调谐器和频谱仪之间接入另一个定向耦合器对输出波采用送入微波功率计, 测试输出功率, 微波功率计为 Agilent E4417A 数字式功率计。通过偏置 T (Bias T) 分别为器件提供输入/输出偏置, 信号源、功率计通过 GPIB 线, 源/负载调谐器通过网线接入电脑, 可以实现对源/负载调谐器阻抗值的自动控制并记录相应的测试数据。

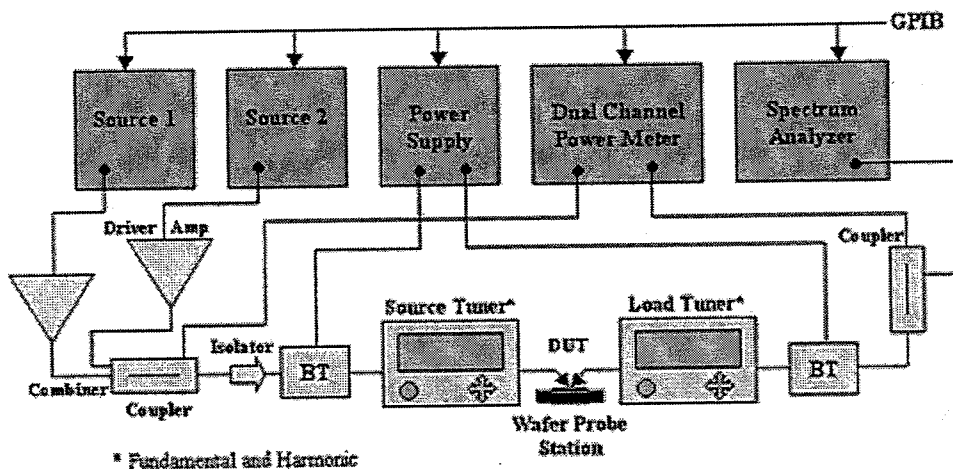


图 6.1 Loadpull 系统示意图

在实验中为了快速找到器件的优化阻抗值, Loadpull 测试的主要步骤如下:

- 1) 根据器件的小信号参数, 将调配器调整到与器件的 S_{11} 和 S_{22} 相共轭匹配, 作为器件最初的源阻抗和负载阻抗。
- 2) 对器件输入功率进行扫描, 找到器件进入增益压缩区的输入功率, 将该输入功率作为大信号条件下寻找优化阻抗的激励。
- 3) 使用 Focus 控制软件, 进行负载阻抗牵引, 找到最优化输出功率的负载阻抗点。

4) 保持第 3 步的负载阻抗点不变, 进行源阻抗牵引, 找到最优化输出功率的源阻抗点, 作为下一次负载牵引的源阻抗。

5) 重复第 3 步和第 4 步, 直至阻抗点实现收敛。

本文第四章所用功率管管芯的大信号优化负载阻抗由以上测试系统给出。X 波段单片功率放大器的功率性能测试也由以上系统完成, 并且使用负载牵引技术对电路的功率性能进行了优化。

6.2.1 自行搭建的功率测试系统

自行搭建的功率测试系统如图 6.2, 图中的信号发生器是 HP8340B, 在信号发生器的后级为驱动功率放大器, 由四川龙瑞微电子有限公司提供。为了保护功率计在输出使用了 30dB 的衰减器, 所用功率计的型号为 HP437B, 频谱仪为 HP8563 用于监控被测器件的稳定性。该系统主要用于 C/X 波段内匹配功率管的功率性能测试

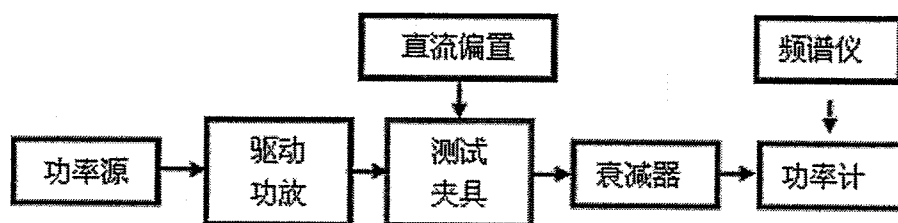


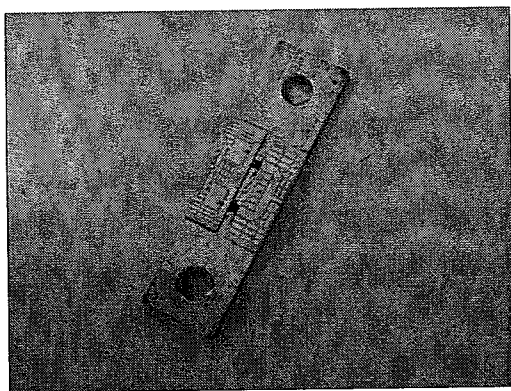
图 6.2 自行搭建的功率测试系统

6.3 管芯封装与测试夹具

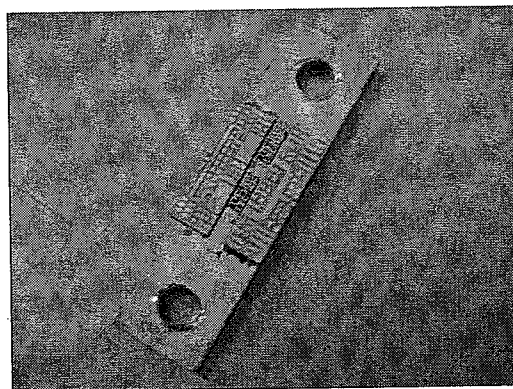
6.3.1 管芯封装

在管芯封装时, 为了实现良好的接地和散热, 管芯封装要求芯片与载体的热沉之间形成良好的热学和电学接触, 减小热阻并减少寄生, 芯片粘接的形式主要有两种[2.1][3.4]: 一是导电胶粘接, 另一种是 AuGe 或 AuSn 合金焊接。导电胶的烘焙温度约 120~190℃, 烘焙两小时, 其粘合浸润性好, 工艺简便, 但热阻相对较高; AuGe 合金比例一般为 88:12, 最低共熔点 356℃, 烧结温度为 390℃左右, 温度较高, 烧结时间应控制在 20 秒之内; AuSn 合金比例为 80:20, 最低共熔点为 280℃, 烧结温度约 290℃, 烧结时间约 45 秒, 烧结时最好通 N₂ 保护, 避免管芯

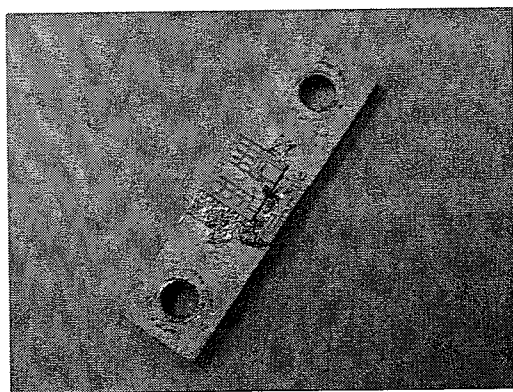
被氧化。通常 AuGe 合金用于内匹配电路中的陶瓷片匹配电路与金属载体的焊接，AuSn 合金用于芯片，贴片电容与金属载体等的焊接。由于软性的 PCB 版材在高温时容易受热变形，PCB 板上芯片和贴片元件的封装主要使用导电胶完成焊接。本文研制的三种内匹配功率管封装在 8x15mm 的可伐合金载体上，该载体散热率高，且与陶瓷匹配电路具有一致的热膨胀系数，使的内匹配功率管的接地和散热良好。而 X 波段单片电路直接用导电胶贴装到 RT5880 软性 PCB 测试板上。HBT 功率管管芯和单片电路管芯与外部信号线和偏置线的连接使用 Au 丝超声压焊键合。内匹配功率管电路及单片电路封装后的实物照片如图 6.3 所示：



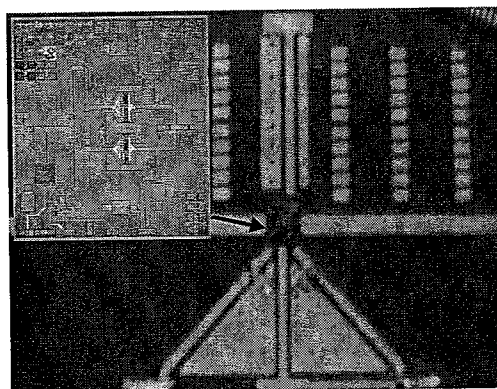
(a) 两管合成 C 波段内匹配功率管



(b) 两管合成 X 波段内匹配功率管



(c) 单管 X 波段内匹配功率管



(d) X 波段 MMIC 功率放大器

图 6.3 封装后的内匹配功率管和单片电路

6.3.2 测试夹具

本文的所有电路均采用可拆卸的测试夹具进行小信号 S 参数性能和大信号功率性能的测试。测试夹具主要完成直流电源的加入和微波信号的引出，封装内匹

配功率管,内匹配功率管 $1/4$ 波长偏置 PCB 和封装了 X 波段单片电路的 PCB 测试版被分别安装在测试夹具上,并使用螺钉实现以上电路和 PCB 板的良好接地和散热。安装完成的待测夹具如图 6.4 和图 6.5 所示,为了使测试结果准确,应该尽可能减小夹具系统的插入损耗和回波损耗,测试夹具的损耗来源主要来自隔直电容、SMA 接头、PCB 板损耗等。在测试中隔直电容选择了 ATC 公司的高品质电容,根据第四章 4.5 节的讨论,容值在 5-6pf,以减小工作频率上的损耗;SMA 接头选择了高频接头,并焊接在 PCB 板上,减小接触损耗;使用螺钉将 PCB 板与下底座固定,形成良好的接地。为了实现直流电源的良好去耦,抑制低频振荡,在测试夹具上使用了多个不同类型和容值的去耦电容,主要包括 10n 的穿板电容,100 μ 的电解电容,100p 和 0.1 μ 的贴片电容等,同时根据实际的测试情况,在输入或输出直流偏置网络添加有损的串联或并联电阻,降低网络的 Q 值,抑制谐振自激。在进行电路性能测试以前首先对测试夹具的损耗特性进行了测试,方法是将测试

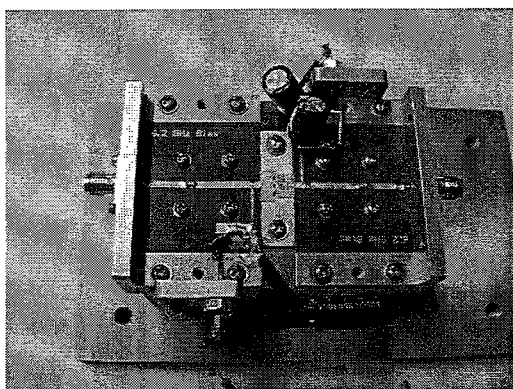


图 6.4 内匹配功率管测试夹具

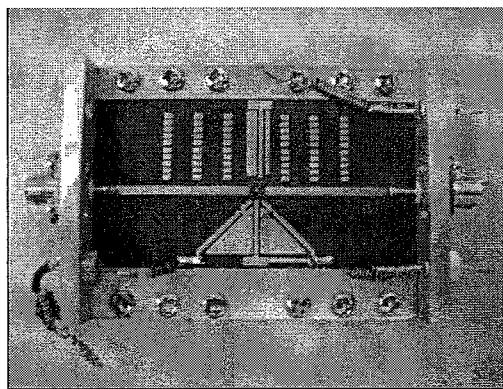


图 6.5 MMIC 功率放大器测试夹具

夹具用 50 欧姆信号线直通,然后测试夹具的小信号 S 参数。测试结果如图 6.6、图 6.7、图 6.8 所示,其中 C 波段内匹配功率管的测试夹具在 5.9-6.4GHz 频段上,损耗为 1dB 左右, X 波段内匹配功率管测试夹具在 7.7-8.5GHz 损耗为 1.3dB, X 波段单片功率放大器测试夹具损耗在 1.1dB 左右。以上测试夹具在工作频段上与 50 欧姆匹配度优于 15dB 左右。本文下面给出的功率增益和输出功率等测试结果均考虑了夹具的损耗。

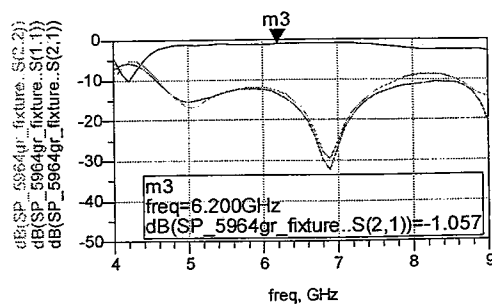


图 6.6 C 波段内匹配功率管夹具特性

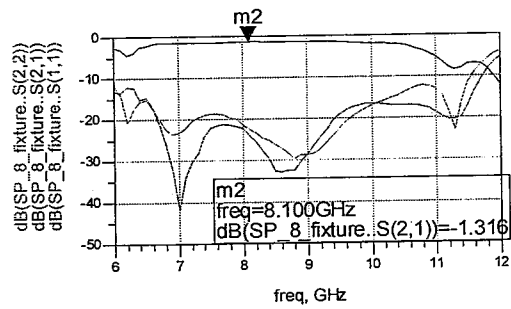


图 6.7 X 波段内匹配功率管夹具特性

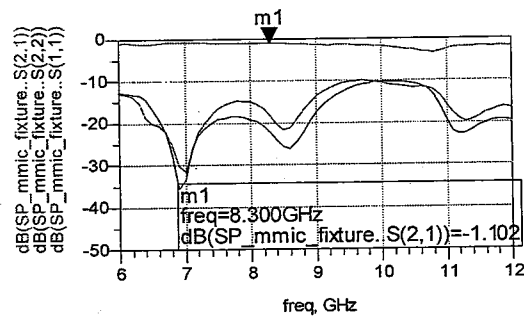


图 6.8 X 波段单片电路夹具特性

6.4 功率放大器测试与结果分析

由于在电路设计和偏置网络采取了多种抑制自激振荡的措施，在内匹配功率管和单片电路的测试过程中没有发现严重的自激振荡现象，完成电路的小信号特性和功率特性的测试。

6.4.1 内匹配功率管测试与结果分析

1、C 波段两管芯合成内匹配功率管测试结果及分析

C 波段 5.9-6.4GHz 两管芯合成内匹配功率管小信号测试结果及 VSWR，如图 6.9 和 6.10，测试偏置点为 $V_{cc}=8\text{V}$ ， $I_c=220\text{mA}$ 。

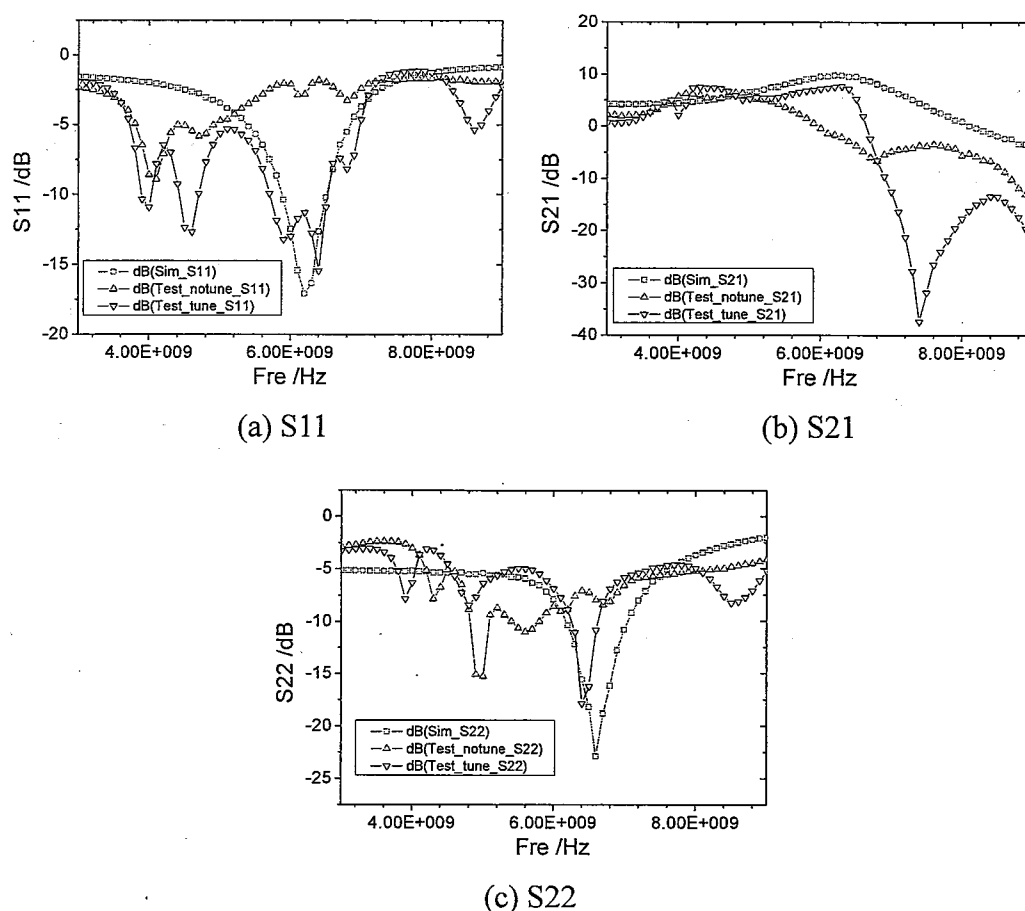


图 6.9 C 波段两管合成内匹配管小信号测试结果

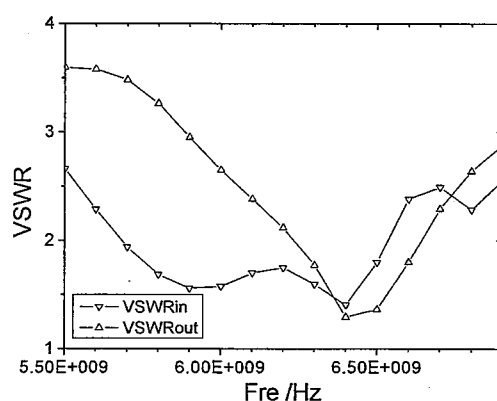


图 6.10 C 波段两管合成内匹配管调试后的 VSWR

在图 6.9 同时给出了电路未调试测试结果 (noTune), 调试后 (Tune) 结果以及仿真结果(sim), 可见在未调试以前电路的 S11、S21 的中心频率向低频段偏移达 1GHz 以上, 内匹配管实际的输入匹配电路与仿真的情况有较大差别。通过对电路进行仿真分析, 发现该内匹配功率管的片外 RC 稳定网络的电容值对频率的飘移比较敏感, 容值变化 1pf, 频率变化 200MHz 左右, 因此在调试时 C 值由 3pf 变为 2pf,

测试其小信号 S_{21} 特性如图 6.11, 电路的中心频率由 4-5GHz 之间, 上升到 5-6GHz 之间, 可见 RC 网络本身的版图和封装结构可能引入了过多的寄生参数成为导致频率偏移的主要原因。

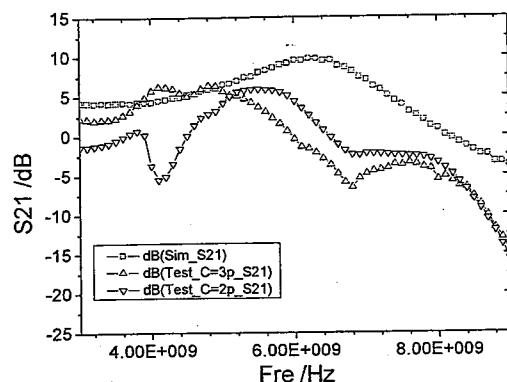


图 6.11 不同 C 值的 S_{21}

通过选择合适的芯片电容, 将电路的工作频段调试到 5.9-6.4GHz, 在频带内, 电路的小信号增益 S_{21} 在 7-8dB 左右, 平坦度小于 1dB, 输入驻波小于 2, 输出驻波小于 3, 达到设计指标的要求。

完成电路的小信号调试以后, 上测试了电路在频带高端 6.4GHz 的大信号功率特性如图 6.12, 在 $V_{cc}=8V$, $I_c=220mA$ 的偏置点, 电路的 P_{1dB} 为 30.6dBm, 相应增益为 6.5dB, 相应 PAE 为 43%, 电路的 P_{sat} 为 31.8dBm, 相应 PAE 为 46%。为了提高电路的输出功率, 同时测试了电路在 $V_{cc}=9V$, $I_c=240mA$ 偏置点下的功率特性, 电路的 P_{1dB} 为 31.6dBm, 相应增益为 6.4dB, PAE 为 36%, 电路的 P_{sat} 为 32.7dBm, 相应 PAE 为 43%。

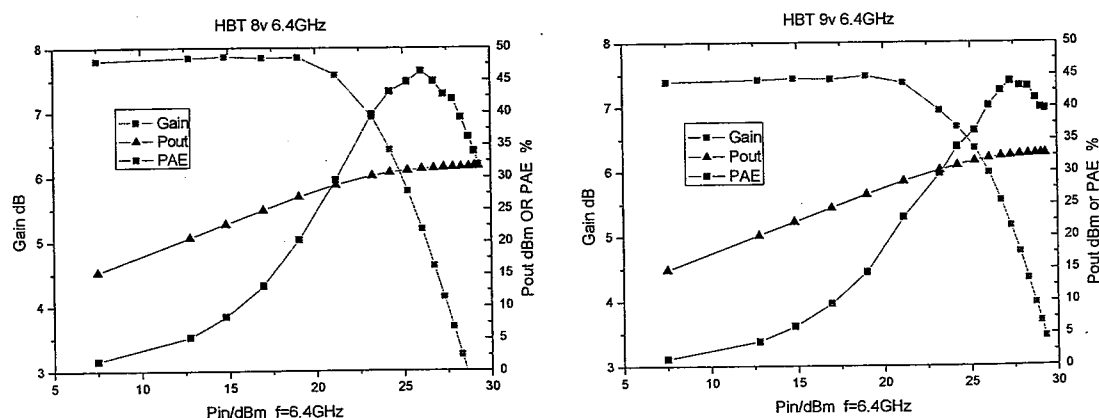


图 6.12 C 波段两管合成内匹配功率管功率特性

2、X 波段内匹配功率管测试结果

X 波段 7.7-8.5GHz 内匹配功率管的测试结果如下，首先给出研制的单管芯电路的小信号测试结果及 VSWR，如图 6.13 和 6.14 所示。偏置点为 $V_{cc}=7v$ ， $I_c=130mA$ ：

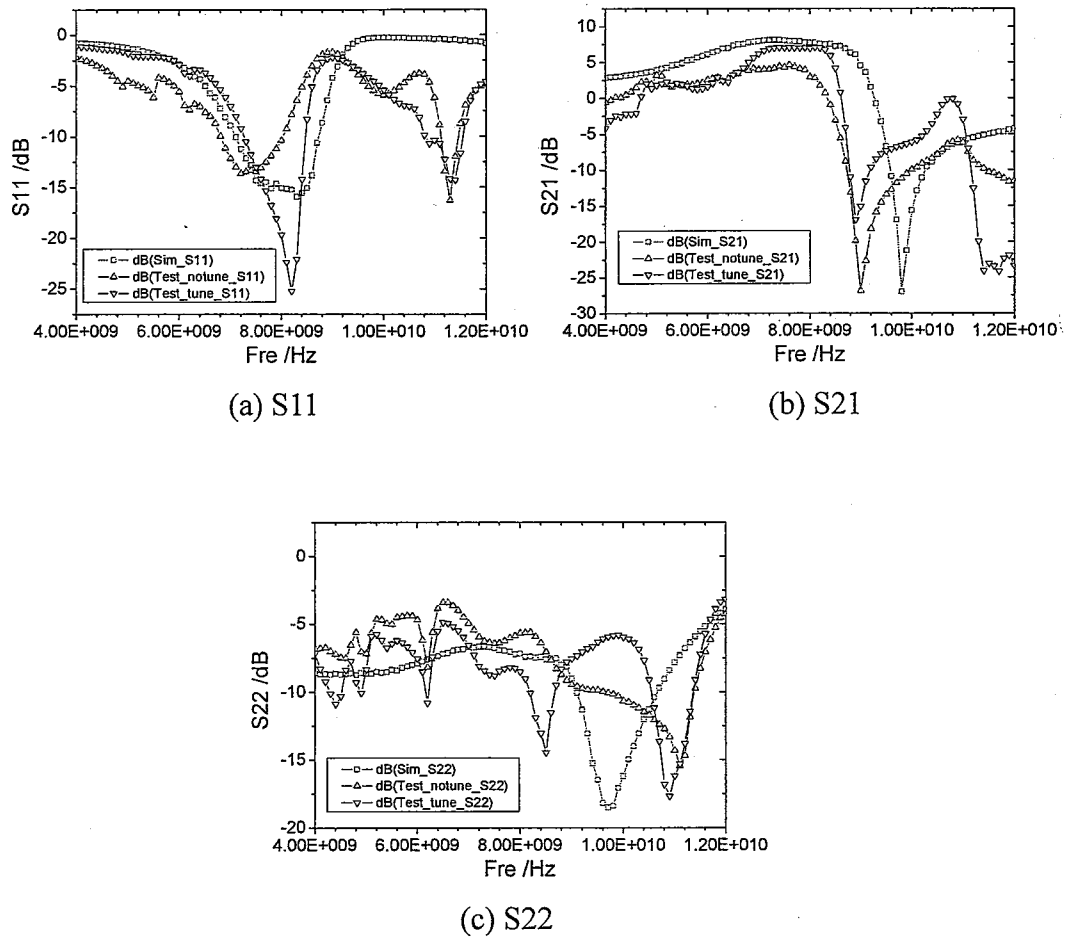


图 6.13 X 波段单管内匹配管小信号测试结果

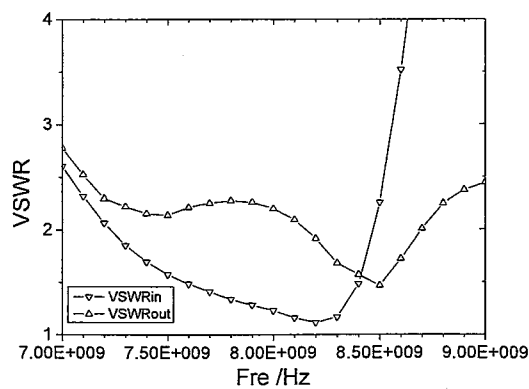


图 6.14 X 波段单管芯内匹配管体调试后的 VSWR

从测试结果看该电路频率向低端飘移大概 400MHz，考虑到电路工作频段较高，键

合线电感对电路匹配有较大影响, 在电路所用管芯的输入端使用了三根键合线并联以减小电路的电感量, 最终将电路的工作频段调整到 7.7-8.5GHz, 在该频率范围内电路的增益 S_{21} 在 4.5-7dB, 输入驻波比小于 2, 输出驻波比小于 3。

两管芯功率合成的 X 波段电路的小信号测试结果及 VSWR 如图 6.15 和图 6.16, 该电路工作频段与设计仿真的结果相差不大, 稍向高频偏移, 通过调整键合线长度、结合键合调试块等将频带调整到 7.7-8.5GHz, 增益在 5dB 左右, 输入驻波比小于 2, 输出驻波比小于 3, 该电路使用了具有在片 RC 稳定网络的功率管管芯, 电路测试和设计的工作频带比较一致, 说明与 C 波段内匹配电路的片外 RC 网络相比, 在片 RC 网络引入了较小的版图寄生效应。

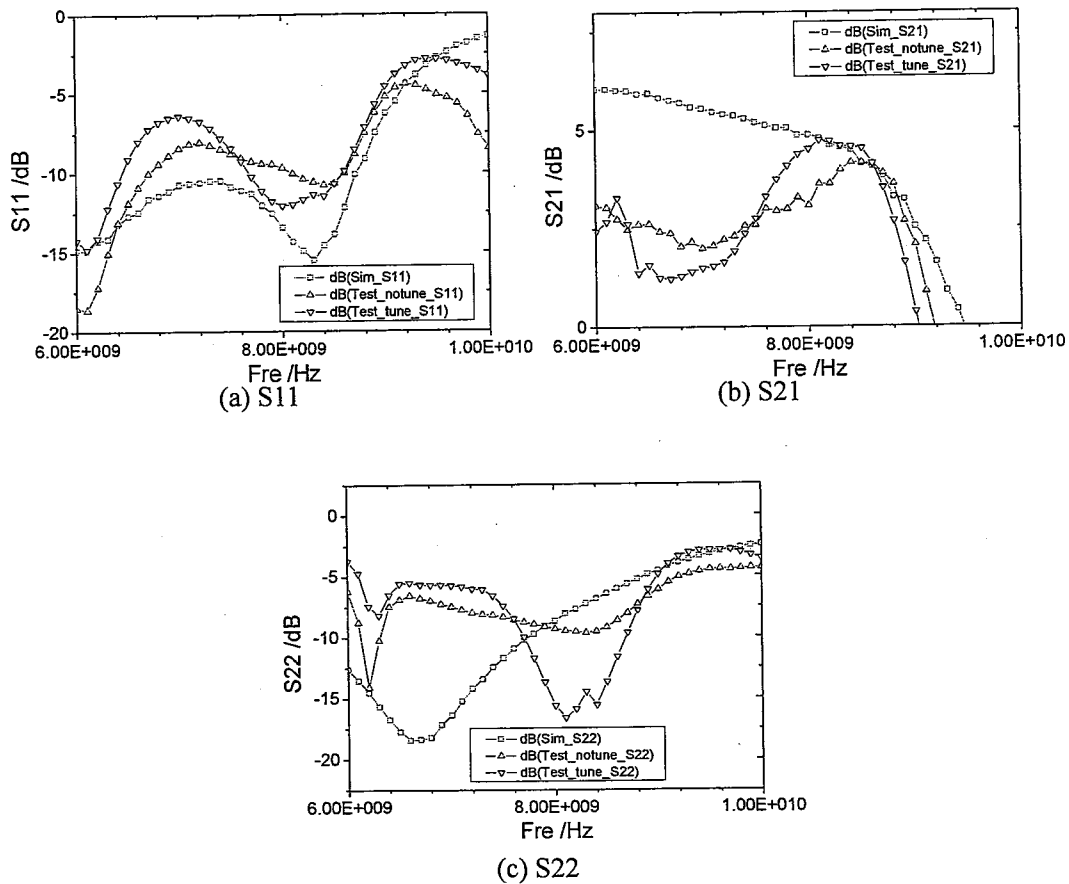


图 6.15 X 波段两管合成内匹配管小信号测试结果

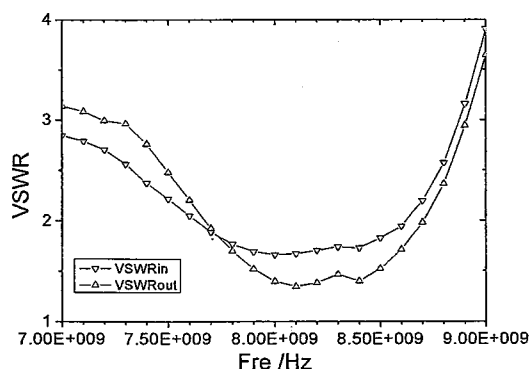


图 6.16 X 波段单管芯内匹配管调试后的 VSWR

下面给出以上两个 X 波段内匹配功率管工作频率为 8.1GHz 的连续波大信号功率测试结果如图 6.17:

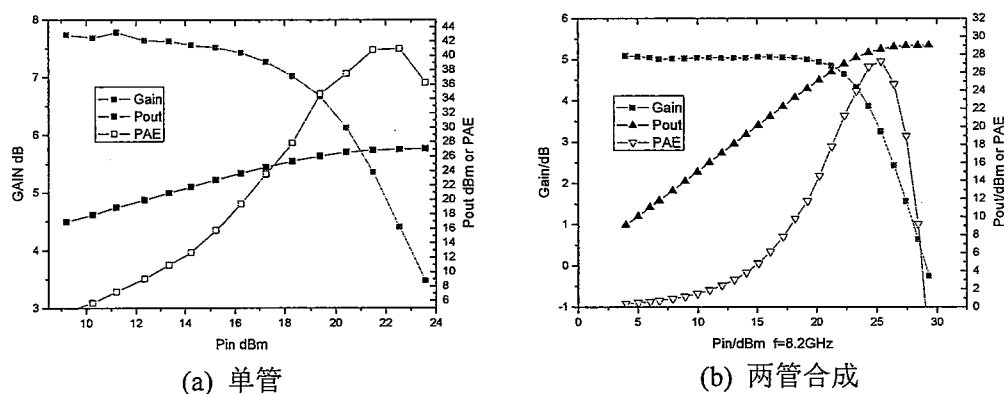


图 6.17 X 波段内匹配功率管功率特性

单管芯内匹配电路的 P_{1dB} 为 26Bm, 相应增益 6dB, 相应 PAE 为 34%, P_{sat} 为 26.8dBm, 相应 PAE 为 41%。两管芯功率合成电路的 P_{1dB} 为 28dBm, 相应增益为 4dB, 相应 PAE 为 27%, P_{sat} 为 28.9, 相应 PAE 为 27%, 可见其功率合成效率大于 80%。

6.4.2 单片功率放大器测试与结果分析

小信号测试的直流偏置点为 $v_{cc}=7V$, $i_{cc}=210mA$ 左右, 电路工作于 AB 类, 小信号测试结果及 VSWR 如图 6.18 和图 6.19, 在 8.0GHz~8.5GHz 频率范围内, 电路的小信号功率增益为 8~9dB, 输入驻波比小于 2, 输出驻波比小于 3, 带宽 500Mhz。电路的中心频率点在 8.3GHz, 与设计的 9.6GHz 偏移较多, 使用同批流片的功率管的 S 参数代替设计时所用功率管 S 参数进行仿真, 该仿真结果与测试

结果具有比较好的一致性,说明管芯 S 参数的改变是导致频率偏移的主要原因。由于 HBT 的增益特性受温度影响明显,对电路的集电极偏置条件进行了优化,在 $V_{cc}=3.5V$, $I_{cc}=210mA$ 下,电路在 8.0~8.5GHz 的范围内线性增益为 9~10dB,在低集电极偏置下, HBT 器件的发热较小,结温较低,因而功率增益较高,其测试结果如图 6.20 所示。

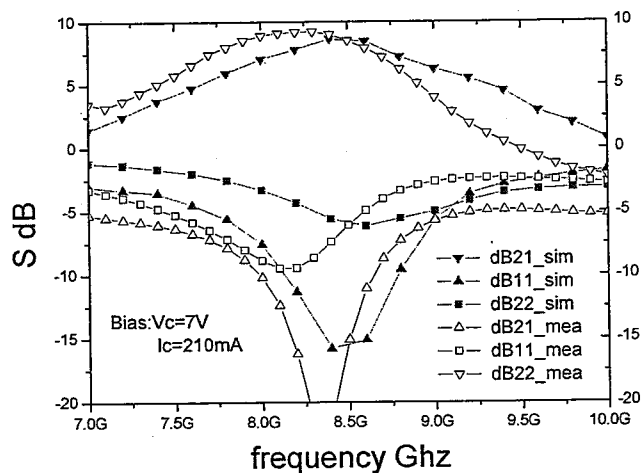


图 6.18 MMIC 电路小信号测试结果

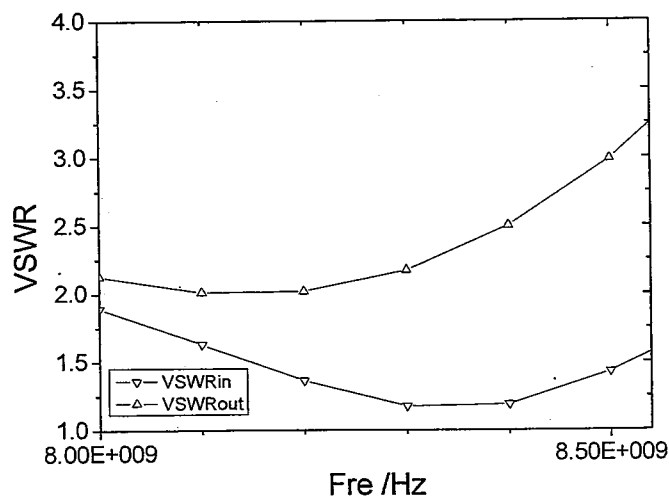


图 6.19 MMIC 电路的 VSWR

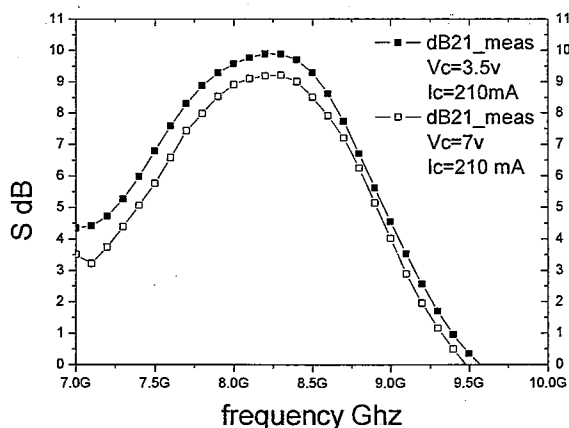


图 6.20 不同偏压下 MMIC 的 S21

选取电路工作频带的高端 8.5GHz，对电路进行了大信号功率测试，测试信号为连续波，电路的偏置点为 $V_c=7V$ ， $I_c=210mA$ ，其功率特性曲线如图 6.21 所示，

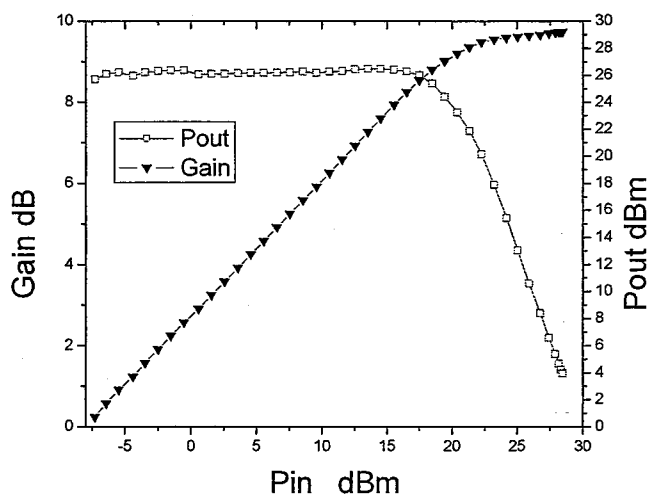


图 6.21 电路未调配的功率特性

电路的 P_{1dB} 输出功率为 27.6dBm，对应功率增益 7.7dB；饱和输出功率 P_{sat} 为 29dBm。

依据第三章 3.3.2 节的负载线理论，在功率放大器的设计和实际应用中，电路的输出阻抗匹配状态对电路的输出功率具有重要影响。又根据第二章 2.2.5 节的讨论，对于 HBT 器件，输出端口的失配会引起异常的动态负载线特征，引发 HBT 的热稳定性问题，从而限制 HBT 的高功率输出，因此利用负载牵引测试系统在电路的输出端口进行了调配优化，优化后电路的功率特性如图 6.22 所示。

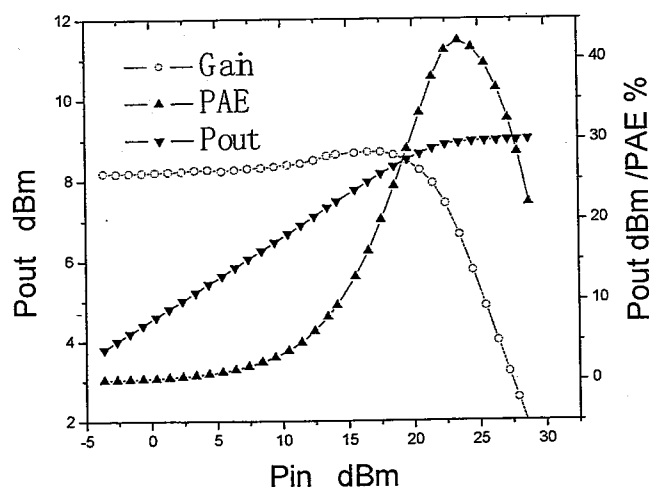


图 6.22 电路调配后的功率特性

优化后电路的 P_{1dB} 输出功率为 29.4dBm, 对应功率增益 7.2dB, 相应 PAE 为 42%; 饱和输出功率 P_{sat} 为 30dBm 左右。由以上功率特性可知所设计的单片电路的输出匹配是最佳增益匹配和最佳输出功率匹配的折中, 经调配后其 P_{1dB} 输出功率增加 1.8dBm。

6.5 小结

本章使用 Loadpull 测试系统和自行搭建的功率测试系统完成了 C/X 波段内匹配功率管和 X 波段 MMIC 功率放大器的测试。给出了电路封装, 测试和调试的方法, 对测试结果进行了分析。成功研制了 C/X 波段内匹配功率管和 X 波段 MMIC 功率放大器。

1、C 波段 5.9-6.4GHz 功率合成电路片外 RC 网络引入了较多的寄生耦合电容是造成频率偏移的主要原因, 通过减小额定的耦合电容值, 将电路的频带调整到指标要求的频带。在带内小信号增益为 7dB 左右, 输入驻波比小于 2, 输出驻波比小于 3。使用连续波测试电路在 6.4GHz 的大信号功率特性, 电路的 P_{1dB} 为 31.6dBm, 增益为 6.4dB, PAE 为 36%, 电路的 P_{sat} 为 32.7dBm, PAE 为 43%。

2、X 波段 7.7-8.5GHz 单管及两管合成内匹配电路的频带偏移较小, 通过调整键合线和微带调整块, 对频率的偏移进行了调整。其中单管电路在带内小信号增益为 4.5-7dB 左右, 输入驻波比小于 2, 输出驻波比小于 3, 在 X 波段 8.1GHz, 连续波 P_{1dB} 为 26Bm, 增益 6dB, PAE 为 34%; P_{sat} 为 26.8dBm, PAE 为 41%。两

管合成电路在带内小信号增益为 4-5dB, 输入驻波比小于 2, 输出驻波比小于 3, 在 X 波段 8.1GHz, 连续波 P_{1dB} 为 28dBm, 增益 4dB, PAE 为 27%; P_{sat} 为 28.9, PAE 为 27%, 两管芯功率合成效率大于 80%。

2、X 波段单片电路的在 8.0GHz~8.5GHz 频率范围内, 线性增益为 8~9dB, 输入驻波比小于 2, 输出驻波比小于 3, 带宽 500MHz, 通过优化集电极偏置, 其线性增益可达 9~10dB。在 8.5GHz 进行功率测试, P_{1dB} 输出功率为 27.6dBm。通过优化电路的输出负载阻抗匹配, 其最大 P_{1dB} 输出功率可达 29.4dBm, 相应 PAE 为 42%, 饱和输出功率为 30dBm 左右。电路频带偏移主要是由于功率管管芯 S 参数的变化引起的。

第七章 结论

本文主要基于自行开发的 InGaP/GaAs HBT 技术,研究了 HBT 的器件特性、HBT 功率管优化设计技术、HBT 功率放大器关键设计技术等内容,研制了 C/X 波段内匹配功率管和 X 波段 MMIC 功率放大器。取得以下成果:

1、针对 HBT 功率管在 C/X 波段功率放大器中的应用,通过研究 HBT 的自热效应、电流增益塌陷原理、分析 HBT 功率管结构与性能的关系,对 HBT 功率管进行了优化设计:

1) 提出了一种新的器件结构,通过在功率管高温区放置热透镜的方法,有效提高了器件的散热,抑制了电流增益塌陷的发生。

2) 采用多指单管设计多指 HBT 功率管,由于 HBT 基极和集电极走线变短,多指单管设计的功率管具有高频特性好,版图面积小的优点。

以上方法有效提高了功率管的高频特性和热稳定性,具有较好的实用价值。

2、通过分析器件的 K 稳定因子理论、环路振荡、奇模振荡、参量振荡等基本原理,主要采用了 RC 并联稳定网络,成功抑制了器件和电路的各种自激振荡现象。在功率管方面,设计了具有在片 RC 稳定网络的 GaAs HBT 功率管,该功率管在较宽的频率范围内具有绝对稳定特性,RC 网络提升了功率管的 K 因子,而且几乎没有影响器件的大信号功率特性(该成果发表于半导体学报),该功率管用于 X 波段两管合成内匹配功率管的设计,电路没有出现自激振荡现象。在 C 波段内匹配功率管模块的研制中,采用了片外 RC 稳定网络,成功克服了由于功率合成出现的自激振荡现象。在 X 波段单片电路设计中,采用了在片的 RC 网络,而且在功率管和 RC 稳定网络之间添加了预匹配网络,降低 RC 网络对器件功率增益的影响,电路在测试中没有出现自激振荡现象。

通过以上 RC 网络在实际电路中的应用,说明 RC 稳定网络是一种提高 HBT 器件与电路稳定性的有效方法,在 HBT 器件和电路的稳定性设计中,具有较好的实用价值,现将 RC 稳定网络的特点和使用原则总结如下:

1) RC 网络的有损电阻能够有效提升功率管的 K 因子, 保证了器件的绝对稳定特性, 使的由于器件端口阻抗选择不当引发的振荡得到抑制;

2) 在功率合成电路中, RC 网络位于功率管形成的多个反馈环路上, 有损电阻降低了环路增益, 有效抑制了环路反馈引起的环路振荡, 有效抑制了功率管不一致, 版图不对称引发的奇模振荡, 因此 RC 网络非常适合于具有功率合成结构的高功率放大器 (HPA) 设计;

3) 当器件受工作信号激励及大信号工作状态时, 有可能发生参量自激振荡, RC 网络的存在, 使得器件发生参量振荡时的负阻特性得到补偿, 从而抑制振荡的发生;

4) RC 网络中 R 和 C 的取值应该在保证 K 因子大于 1 的前提下, 折中版图面积, 工作频段功率增益损耗等因素进行优化, 作为优化的初始值可以选取 C 的值使电容的容抗在工作频段的低端等于电阻 R, 而电阻的初值选取主要考虑使器件的 K 因子大于 1 的较小值。另外 RC 网络的损耗特性具有频率依赖性, 因此还可以通过优化 RC 的值, 提高宽带设计中的增益平坦度指标;

5) RC 网络放置在器件的输入匹配电路, 是匹配电路的一部分, 对器件的大信号输出功率特性影响较小, RC 应尽可能靠近器件的输入端口放置, 以免匹配网络元件离散变化导致 RC 网络失效, 对单片电路匹配网络元件离散较小可以考虑将 RC 放在功率合成点和器件预匹配网络之间, 以降低功率增益损耗;

6) RC 网络比较紧凑, 适合在片集成, 片外 RC 网络容易引入较难预测的寄生元件, 造成电路工作频段的漂移, 因此在片 RC 网络在使用上具有优势。

3、研究了 GaAs HBT 的自热效应对功率放大器有源电流镜偏置电路性能的影响。HBT 自热效应使得这种偏置电路的镜像精度和温度特性变差。基于 HBT 的电流环路增益方程, 利用 HBT 器件的集电极电流热电负反馈理论, 提出优化基极偏置电阻的新方法, 对自热效应进行有效补偿, 仿真结果表明偏置电路的电流镜像精度得到有效提高, 偏置电流温度漂移由 9.5%减小到 0.5%。该方法简单有效, 对 HBT 偏置电路的设计具有较好的指导作用。(该成果发表于电子器件)

4、成功研制了三种 InGaP/GaAs HBT C/X 波段内匹配功率管。C 波段两管芯内匹配功率管, 在 5.9-6.4GHz 频带, 线性增益为 7dB 左右, 在 6.4GHz, 连续波输

输出功率最高可达到 1.8W。X 波段单管芯内匹配功率管在 7.7-8.5GHz 频段, 线性增益在 4.5-7dB 左右, 在 8.1GHz 连续波输出功率最高可达 26.5dBm; X 波段双管芯内匹配功率管在 7.7-8.5GHz 频段, 线性增益在 5dB 左右, 在 8.1GHz 连续波输出功率最高可达 29dBm。

5、国内首次成功研制基于国产 InGaP/GaAs HBT 技术的 X 波段 MMIC 功率放大器。电路小信号 S 参数测试在 8~8.5GHz 范围内, 线性增益为 8~9dB, 输入驻波比小于 2, 输出驻波比小于 3, 优化集电极偏置后, 线性增益为 9~10dB。在 8.5GHz, 连续波功率测试, 在优化的负载阻抗条件下, P_{1dB} 输出功率为 29.4dBm, 相应增益 7.2dB, 相应 PAE>40%, 电路的饱和输出功率 P_{sat} 为 30dBm。(该成果发表于半导体学报)

综上所述, 本文对 C/X 波段 InGaP/GaAs HBT 的功率管设计技术, 内匹配功率管和 MMIC 功率放大器电路设计技术进行了较为全面的研究, 取得了有意义的研制结果, 为更高指标和性能的国产 InGaP/GaAs HBT 内匹配功率管和 X 波段 MMIC 功率放大器电路的研制奠定了基础。根据电路研制中存在的问题发生漂移, 输出功率特性还不是很高以及负载阻抗需要优化等问题, 今后还需要不断完善以下工作:

- 1) 精确的提取 HBT 的小信号 S 参数, 大信号负载参数, 大信号非线性模型, 以保证电路设计结果与测试结果的一致性。
- 2) 在单片电路设计中采用 2-3 级的电路拓扑, 提高电路的功率增益指标。
- 3) 采用更多功率管的功率合成, 提高 MMIC 电路和内匹配功率管的输出功率指标。