

密级:_____



中国科学院大学
University of Chinese Academy of Sciences

硕士学位论文

30 MHz~3 GHz 超宽带功率放大器电路设计

作者姓名: 胡俊

指导教师: 陈晓娟 (副研究员) 刘新宇 (研究员)

学位类别: 工学硕士

学科专业: 微电子学与固体电子学

研究所: 中国科学院微电子研究所

2018 年 6 月

Circuit Design of 30 MHz ~ 3 GHz Ultra-Broadband

Power Amplifier

By

Hu Jun

A Dissertation Submitted to

University of Chinese Academy of Sciences

In partial fulfillment of the requirement

For the degree of

Master of Science in Engineering

College of Engineering and Information Technology

University of Chinese Academy of Sciences

June 2018

中国科学院大学直属院系

研究生学位论文原创性声明

本人郑重声明：所呈交的学位论文是本人在导师的指导下独立进行研究工作所取得的成果。尽我所知，除文中已经注明引用的内容外，本论文不包含任何其他个人或集体已经发表或撰写过的研究成果。对论文所涉及的研究工作做出贡献的其他个人和集体，均已在文中以明确方式标明或致谢。

作者签名：

日 期：

中国科学院大学直属院系

学位论文授权使用声明

本人完全了解并同意遵守中国科学院有关保存和使用学位论文的规定，即中国科学院有权保留送交学位论文的副本，允许该论文被查阅，可以公布该论文的全部或部分内容，可以采用影印、缩印或其他复制手段保存、汇编本学位论文。

涉密的学位论文在解密后适用本声明。

作者签名：

日 期：

导师签名：

日 期：

摘 要

多种无线通信系统的并存和频带的充分开发,使得宽带技术成为当前研究的热点。功率放大器是通信射频前端中非常重要的子电路,功率放大器的宽带化是实现宽带通信的首要前提。本论文针对目前利用率很高的甚高频(VHF)和超高频(UHF)频段进行超宽带功率放大器的研制,完成的主要工作如下:

(1) 深入分析了堆栈结构的超宽带电路工作原理,解释了在设计过程中和窄带结构的不同点和难点,提出了利用 $1/4\lambda$ 窄带结构来补偿宽带结构中的增益下降,从而达到了更加平坦的效果。同时分析了宽带电路设计和测试中容易出现的问题,给予了一定的预测和抑制设计方法。

(2) 采用稳懋 PP25-21 工艺设计了 30 MHz~3 GHz 的单级功率放大器,电路采用两个 2.4 mm pHEMT 堆栈的结构,在 $V_{gs}=-0.7$ V, $V_{ds}=16$ V 的直流偏置下,电路的小信号增益全频段在 $21\text{ dB}\pm 1.5\text{ dB}$,脉冲测试条件下,饱和输出功率全频带超过 33 dBm,峰值 PAE 达到 44.1%。测试结果和仿真结果一致性非常好。

(3) 采用稳懋 PE15-00 工艺设计了 30 MHz~3 GHz 的两路合成功率放大器,支路采用了三个 2.4 mm 晶体管堆栈的结构, T 型结和输出匹配是在片外的高频 PCB 上制作。仿真结果显示小信号增益在 $21\text{ dB}\pm 0.3\text{ dB}$ 之间,输入输出回路损耗基本在 -10 dB 以下。连续波仿真条件下,输出 1dB 压缩点在 $30.9\text{ dBm}\pm 0.5\text{ dB}$ 之间,输出饱和功率在 $32.2\text{ dBm}\pm 0.4\text{ dB}$,饱和 PAE 在 23.0%—18.6%之间。

(4) 采用稳懋 PP25-21 工艺设计了一款 30 MHz~3 GHz 的级联功率放大器,放大级支路采用了四个 2.4 mm pHEMT 堆栈的结构,推动级采用了 1.8 mm pHEMT,仿真结果显示小信号增益在 $38.2\text{ dB}\pm 1.6\text{ dB}$ 之间,输入输出回路损耗基本都在 -10 dB 以下。连续波仿真条件下,输出 1 dB 压缩点为 $35.3\text{ dBm}\pm 1\text{ dB}$ 之间,输出饱和功率在 $38.8\text{ dBm}\pm 1.1\text{ dB}$,饱和 PAE 在 30.7%~21.0%。

关键词: 超宽带, 堆栈结构, 功率放大器, GaAs HEMT

Abstract

The broadband technology has become a hot research due to the coexistence of multiple wireless communication systems and the full development of frequency bands. The power amplifier is a very important sub-circuit in the communication RF front-end, so broadening bandwidth of power amplifier is the primary prerequisite for realizing broadband communication. This thesis focuses on the development of ultra-broadband power amplifiers in VHF and UHF bands. The main achievements are summarized as follows:

- (1) The stack structure of the ultra-wideband circuit was studied, and differences and difficulties were explained comparing with narrow-band structure. A $1/4\lambda$ narrow-band structure was proposed to compensate for the gain reduction to achieve a more flat gain. Furthermore, the problems that often arise in the design and measurement were analyzed and some precautions and debugging methods were offered.
- (2) A 30 MHz to 3 GHz single-stage power amplifier was designed using a Win's PP25-21 process. The circuit adopted two 2.4-mm pHEMTs stacked structure. With $V_{gs}=-0.7$ V and $V_{ds}=16$ V, the small signal gain is $21\text{ dB} \pm 1.5\text{ dB}$ for whole bandwidth. Under the pulse test, the saturated output power exceeds 33 dBm and the peak PAE reaches up to 44.1%. The test results are in good agreement with the simulation results.
- (3) A 30 MHz to 3 GHz two-branch synthesizer power amplifier was designed using a Win's PE15-00 process. Either branch adopted three 2.4-mm transistor stacked structures. The T-junction and output match circuit were implemented on a high-frequency PCB. The simulation results showed that the small signal gain is between $21\text{ dB} \pm 0.3\text{ dB}$, and the input and output return loss are generally better than -10 dB. Under continuous wave measurement, the 1dB compression output power is

between $30.9 \text{ dBm} \pm 0.5 \text{ dB}$, the saturated output power is $32.2 \text{ dBm} \pm 0.4 \text{ dB}$ and the saturated power added efficiency (PAE) is between 23.0%-18.6%.

(4) A 30 MHz to 3 GHz cascaded power amplifier was designed using the Win's PP25-21 process. The amplifier stage used four 2.4 mm pHEMTs and the drive stage used 1.8 mm pHEMT. Simulation results showed that the small signal gain is between $38.2 \text{ dB} \pm 1.6 \text{ dB}$, and the input and output return loss are generally below -10 dB.

Under the continuous wave measurement, the output 1dB compression point is $35.3 \text{ dBm} \pm 1 \text{ dB}$, the saturated output power is $38.8 \text{ dBm} \pm 1.1 \text{ dB}$ and the saturated power added efficiency (PAE) is between 30.7%-21.0%.

Keywords: ultra-broadband, Stacked Structure, Power Amplifier, GaAs HEMT

目录

摘 要	I
Abstract.....	III
第一章 引言	1
1.1 超宽带功率放大器的研究背景与意义.....	1
1.2 国内外研究现状与发展.....	2
1.3 本课题的目的及意义.....	4
1.4 本论文的主要研究内容与结构安排.....	4
第二章 功率放大器种类及工作原理	7
2.1 功率放大器的分类.....	7
2.2 功率放大器的主要技术指标.....	9
2.2.1 工作频率范围.....	9
2.2.2 功率增益.....	10
2.2.3 增益平坦度.....	10
2.2.4 输出功率.....	11
2.2.5 效率.....	12
2.2.6 谐波失真.....	12
2.2.7 交调失真.....	13
2.2.8 稳定性因子.....	15
2.3 本章小结.....	17
第三章 超宽带功率放大器的结构和仿真	19
3.1 宽带功率放大器常用结构.....	19
3.1.1 频率补偿放大电路.....	19
3.1.2 负反馈放大器.....	19
3.1.3 分布式放大器.....	20
3.1.4 平衡放大器.....	21
3.1.5 差分放大器.....	22

3.1.6 堆栈结构放大器.....	22
3.2 宽带匹配电路设计原理.....	24
3.2.1 Bode-Fano 法则.....	24
3.2.2 宽带匹配的一般设计办法.....	26
3.3 设计使用材料和使用模型介绍.....	29
3.3.1 GaAs 材料	29
3.3.2 EEHEMT1 模型	30
3.4 电路仿真环境与仿真流程.....	32
3.4.1 电路仿真环境.....	32
3.4.2 电路仿真流程.....	33
3.5 本章小结.....	35
第四章 单级超宽带功率放大器设计	37
4.1 稳态 GaAs 库和直流偏置	37
4.1.1 GaAs 仿真 PP25-21 库.....	37
4.1.2 直流偏置点的选择.....	37
4.2 单级超宽带功率放大器管芯选择.....	38
4.2.1 单指栅宽的影响.....	39
4.2.2 栅指数目的影响.....	40
4.2.3 堆栈晶体管数量的影响.....	40
4.3 单级超宽带功率放大器电路设计.....	42
4.3.1 级间匹配电容.....	42
4.3.2 电阻自偏置网络.....	44
4.4 输入阻抗匹配.....	45
4.4.1 窄带 $1/4\lambda$ 传输线宽带应用	46
4.4.2 其他输入匹配部分.....	48
4.5 仿真和测量结果与分析.....	49
4.5.1 小信号测试.....	50
4.5.2 大信号测试.....	51

4.6 本章小结.....	53
第五章 超宽带两路合成与级联推动功率放大器	55
5.1 两路合成功率放大电路管芯设计.....	55
5.1.1 GaAs 仿真 PE15-00 库	55
5.1.2 直流偏置点的选择.....	56
5.1.3 管芯尺寸和数量的选择.....	56
5.1.4 级间匹配电容和栅级自偏置电阻的选取.....	58
5.2 合成功率放大器中的振荡问题及解决方法.....	59
5.2.1 偶模振荡.....	60
5.2.2 奇模振荡.....	61
5.2.3 参量振荡.....	62
5.2.4 低频振荡.....	63
5.3 两路合成功率放大器输入匹配电路设计.....	64
5.3.1 RC 并联回路	64
5.3.2 其他输入匹配部分.....	66
5.4 两路合成功率放大器片外功率合成设计.....	67
5.4.1 威尔金森功分器.....	68
5.4.2 朗格耦合器.....	69
5.4.3 阻抗变换技术.....	70
5.4.4 T 型结功率合成	71
5.5 两路合成功率放大器直流电源处理电路设计.....	72
5.5.1 高频 PCB 设计	72
5.5.2 集总元件电容的选取.....	75
5.5.3 圆锥电感.....	75
5.6 两路合成功率放大电路联合仿真结果与分析.....	77
5.7 超宽带级联推动功率放大器的分析与设计.....	79
5.7.1 放大级管芯结构选择.....	80
5.7.2 级联电路匹配电容和偏置电阻的选择.....	81

5.7.3 推动级管芯结构选择.....	82
5.8 级联推动功率放大器电路结构设计.....	82
5.8.1 推动级与放大级之间匹配电路的设计.....	82
5.8.2 输入匹配设计与奇模振荡电阻选取.....	83
5.9 级联功率推动电路仿真结果分析与讨论.....	84
5.10 本章小结.....	87
第六章 总结与展望	89
6.1 结论.....	89
6.2 未来工作展望.....	90
参 考 文 献	91
攻读硕士学位期间发表的论文	97
致谢	99

第一章 引言

1.1 超宽带功率放大器的研究背景与意义

通信领域的发展日新月异，面对不同需求的无线通信系统不断被研发出来，如更新换代的移动通信系统(3G、4G、5G)、全球定位系统(GPS)、无线蓝牙技术(Bluetooth)、无线局域网技术(WLAN)等。然而，多个系统的并存在可以带来便利的同时，也带来了系统间互相切换和多系统集成方面的挑战。为了实现多个通信系统在单个硬件上的集成，从而多个系统可以联合工作，宽带无线通信技术的发展极为重要。军事方面，在单个平台上实现多模式多频段无线通信技术更加具有战略意义，在实际对抗的时候，可以切换被阻断或被干扰的信号频道，及时完成任务布置或军事反击，从而在瞬息万变的战场上占据主动^[1,2]。发展宽带无线通信系统，势必对其子系统和电路提出了实现宽带性能的要求。功率放大器(PA: Power Amplifier)作为无线通信系统的关键组件，其宽带设计又成为最为重要的一步。功率放大器的带宽严重制约着整个系统的带宽，在带宽之外的信号因为得不到放大，即使发射出去也会快速衰减导致无法传输。同时，放大器的输出功率也要足够高，可以使宽带信号传输的更远，覆盖的范围更广。

30 MHz~3 GHz 频段可以说是目前应用最成熟、划分的最细最广的频段。此频段包括甚高频 VHF (30 M-300 M)和超高频 UHF (300 M-3 G)两种频带的结合，主要是在射频领域，部分进入了微波领域(300 M-3000 G)，涵盖了 L 波段(1 G - 2 G)和部分 S 波段(2 G - 4 G)，带宽超过 6 个倍频程，相对带宽为 196%，覆盖了目前绝大部分手机通信频段，包括了民用和军用多个应用频段，如图 2-1 所示。民用上，如 GSM 信号以及 3G 和 4G 时代各国的运营商频谱，低频集中在 800 MHz 附近，高频集中在 1.8 GHz 附近，包括蓝牙、GPRS 系统都是工作在这个频段。军事上，甚高频频段是陆地无线电系统 LMRS (Land Mobile Radio System)经常使用的频段，如图 2-2 (a) 所示，无论是给飞机引航，还是海面搜救，都是使用的这个通信频段。图 2-2 (b)所示的是美军的联合作战无线系统 JTRS (Joint Tactical Radio System)，考虑把所有军种之间的通信频段统一起来，从而方便各

个军种之间通信和设备维护升级。其作战系统覆盖带宽为 2 MHz~2 GHz，和我们设计频率重叠度非常高。所以可以看出这个频段的超宽带功率放大器有着非常宽广的应用舞台。

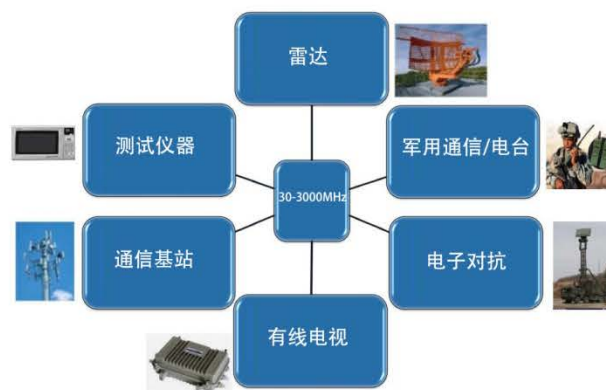


图 2-1 30 MHz-3 GHz 频段应用领域

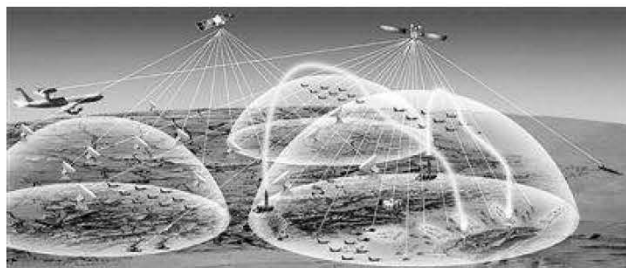


图 2-2 (a) 陆地无线电系统 (LMRS) (b) 联合作战无线电系统 (JTRS)

1.2 国内外研究现状与发展

在近些年，用于通信系统的射频微波技术得到了迅猛发展，特别是在无线通信领域，射频的有源器件和无源器件的性能都变得非常先进。在系统级的应用里面最重要的有源器件之一是射频功率放大器。因为它可以应用在不同的系统和实现不同的功能，它也经常是第一个从器件和半导体技术最新发展中受益的领域。超宽带功率放大器在过去几十年里得到了充足的发展，无论使用混合形式还是单片形式，其性能都可以做的非常优越。超宽带功率放大器的研究课题在微波、光通信、仪器、电子战等领域都得到了长足的发展。

传统实现宽带功率放大器的方法有行波式分布放大器和平衡放大器。行波式

分布放大器 TWDA (Traveling-wave Distributed Amplifier) 是传统的应用于宽带系统最流行的拓扑之一, 但其增益不高, 为了实现高增益功率放大器, 单级的行波式放大器必须被级联在一起。但级联放大器的最主要缺点是高的生产成本和功率附加效率的显著下降。平衡放大器需要在输入输出端连接两个耦合器, 这对于一个片上系统很难实现。所以我们采用了另一种结构去实现宽带功率放大器, 这就是堆栈结构。目前堆栈结构受到了广泛关注和深入研究, 其在实现宽带功率放大器方面有着其他传统方法所没有的优势。

堆栈结构的出现和研究其实在上世纪 80 年代就开始了。在 1985 年, Ezzeddine 等人第一次提出了堆栈结构的放大器^[3]。在这篇文章里, 他们提出了最开始的堆栈结构, 但这种堆栈结构主要针对直流, 所以可以容许更高的直流电源电压, 其电压超过了单管的击穿电压。然而他们的结构对交流电压没有叠加的作用, 所以对于输入级要采用功率分配结构, 同时对于输出级需要功率合成结构。这种结构后面又受到了更多的研究^[4, 5]。1992 年, Shifrin 等人在前人的基础上提出了直流和交流都能形成堆栈结构的电路^[6]。通过直接连接晶体管, 就不再需要功率合成结构了。电容一般用在堆栈结构的输入端使功率无反射传输。在 2003 年, Ezzeddine 和 Huang 展示了一种新的使用电容结构的电路^[7]。堆栈结构形成宽带功率放大器也受到广泛的研究。Ezzeddine 作为堆栈结构的提出者, 很快就意识到了这种结构的宽带特性, 他和 Huang 利用堆栈结构使 GaAs 材料的功率放大器实现了 30 MHz 到 2.5 GHz 的带宽^[8]。Fritsche 等人使用 SiGe BiCMOS 材料制作了一款差分结构堆栈功率放大器, 其获得了 1.7GHz 到 2.5GHz 的带宽^[9]。Ezzeddine 和 Huang 后来又设计了一款 GaN PA 电路, 其带宽达到了 40MHz~4000MHz^[10], 同年, 他们制作了一款宽带巴伦, 用于将宽带功率放大器的输出功率进行合成, 将功率提高到了 100W^[11]。

在国内, 因为宽带功率放大器在通信和军事方面的重要作用, 对于其的研究已经受到各个大学和研究所的广泛关注。堆栈结构因为其优越的性能也吸引了众多的我国研究者。2016 天津的吴海峰团队基于 CMOS 工艺设计了一款 0.1 GHz-6.5 GHz 的堆栈超宽带功率放大器, 其小信号增益在 18 dB, 饱和输出功率在 22 dBm-24.3 dBm 之间, 功率附加效率在 13%-20%之间^[12]。2014 年台湾的元

智大学的 Che-Yang Chiang 基于 GaAs 工艺制作了一款 1.7-2.7GHz 的堆栈结构功率放大器，小信号增益在 15 dB，输出 1dB 压缩点在 25dBm，功率附加效率在 45%^[13]。

我们所也在超宽带功率放大器的研究上取得了一定的成果，2015 年，科研人员研制成功了一款 30 MHz~2.6 GHz 超宽带 GaN 功率放大器，采用了负反馈电路拓扑结构，测试结果显示，其线性增益大于 11.8 dB，线性增益平坦度小于 0.95 dB，输出回波小于 -10.2 dB，1 dB 压缩点输出功率大于 36.5 dBm，功率附加效率大于 22%^[14]。这些工作为后续的超宽带研究打下了坚实的基础。

1.3 本课题的目的及意义

当前，在超宽带无线功率放大器研究领域，国外处于领先地位。其很多研究产品都已经进入市场，在无线通信领域得到了广泛的应用，如 Cree 公司和 AMCOM 公司，其功放的带宽甚至可以从直流到几十 GHz。与国外研究状况相比，国内的宽带功率放大器还一直处于学习模仿状态，能商用的就更少见了。其发展和超越还需要一段很长的时间。但是，近些年来国家对集成电路领域进行了重点发展和大力扶持，射频技术得到了迅猛发展，有理由相信，宽带射频功率放大器的研究会不断进步，取得的成果也会越来越多。

本课题研究目标是得到充分应用的 30 MHz~3 GHz 频带，研究达到超宽带的电路结构形式，在达到宽带的同时，增益的平坦度要保证在 3 dB 以内，同时要考虑如何提高输出功率和效率。这不仅可以为自行研制超宽带功率放大器的可能性进行了探索，并探究如何将其实用化，同时可以和 GaN 器件、模型结合起来，验证本所自行研制的 GaN 器件的实用性。基于以上原因，本课题不仅得到了研究组的大力协助和指导，而且对超宽带功率放大器的研究领域有着非常重要的参考意义。

1.4 本论文的主要研究内容与结构安排

本论文基于稳态的工艺库设计了三个射频宽带功率放大器，先是设计了单级功放，完成流片并成功测试以后，又继续制作了两级合成功放和级联推动功放。

具体内容主要包括超宽带功率放大器的原理和结构，超宽带功率放大器的设计和仿真，高频 PCB 的电路设计和仿真，功率放大器实际测试和分析。论文共分五个章节：

第一章主要介绍超宽带功率放大器的研究意义，国内外研究现状与发展，以及简要介绍论文的研究内容和结构安排。

第二章对功率放大器的基础知识进行了介绍，先介绍功率放大器的现有的分类，一般将功率放大器分成线性部分以及非线性部分。然后介绍了功率放大器的在宽带系统需要关注的性能参数，包括工作频率范围，功率增益和增益平坦度，输出功率，效率以及谐波失真和交调失真。

第三章介绍了超宽带功率放大器的结构选择、设计方法和仿真软件及仿真工艺。首先介绍的是超宽带功放的常用实现结构，以及本篇论文选择使用的堆栈结构。然后主要介绍了宽带放大器的 Bode-Fano 约束规则，在这个前提下，我们介绍了宽带匹配的一般设计方法。最后详细介绍了本论文的仿真环境，包括对 GaAs 工艺库的介绍和仿真模型的介绍，仿真环境采用的是 ADS 软件，以及在 ADS 软件里对宽带放大器的设计流程和窄带放大器做了对比和说明。

第四章介绍了单级超宽带功率放大器电路设计和测量结果。首先详细介绍了功率放大器的设计过程，包括功率放大器的管芯尺寸和数量的选择，级间匹配电容和栅自偏置电阻的选择，以及输入阻抗匹配，在输入阻抗匹配中创新的利用了窄带的 $1/4\lambda$ 微带传输线特性对电路的增益进行补偿。然后介绍了超宽带功率放大器测试平台和测试结果，最后将超宽带功率放大器各项指标绘制成曲线，进行分析。

第五章介绍的是两路合成超宽带功率放大器和级联推动超宽带功率放大器的设计。在两路合成功率放大器中主要介绍了片外功率合成电路，并且对比了几种常用功率合成电路，并且详细介绍了片外高速 PCB 的设计和布局。级联推动功率放大器主要介绍了级间匹配的知识。这两种电路都给出了详细设计过程，也给出了电磁仿真结果。

第六章是结论。总结本文的主要工作，并对未来工作进行展望。

第二章 功率放大器种类及工作原理

射频功率放大器是射频通信链路中较为重要的一个模块，其存在于发射机的末端，通过放大前级的高频信号，并将高频信号传输给天线实现空间电磁波传输。在空间传播的信号会逐渐衰减，所以功率放大器的放大能力强弱决定了信号可以传输的远近。不在功率放大器带宽内的信号得不到有效放大，其信号即使发射出去也无法在空间传输。和小信号放大器不同，功率放大器一般都工作在器件的功率饱和状态，这样就会有非线性特性出现，信号的输出功率就会受到谐波和失真的影响，这会给放大器的设计带来很多困难。

本章主要介绍了功率放大器的电路结构分类和设计时需要注意和表征的性能指标，并在此基础上确定了本文所采用的放大器类型。

2.1 功率放大器的分类

功率放大器根据晶体管的工作状态可以分为线性功放与开关型功放。其中线性放大器有 A 类、B 类、AB 类及 C 类放大器，开关型功放则有 D 类、E 类等类型^[15, 16]。线性功放的输出波形如图 2-1 所示，下面就各类型的放大器做简单介绍。

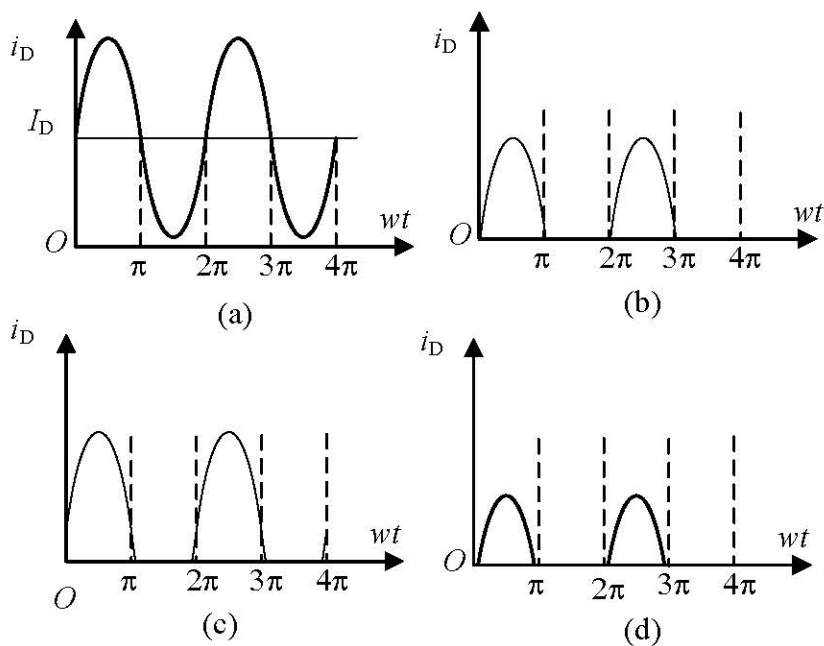


图 2-1 不同种类放大器的漏端输出波形 (a)A 类 (b)B 类 (c)AB 类 (d)C 类

A 类放大器直流信号一直加在晶体管上，晶体管也一直处于线性导通状态，

所以其效率非常低，理想状态采用变压器耦合下最好的效率能达 50%。但 A 类的信号可以直接通过放大器放大，其导通角为 2π ，不需要波形合成和谐波抑制，所以线性度非常好，一般用于高保真音响等设备。

B 类的功率放大器采用半波导通，导通角为 π ，因为晶体管只在半个周期内消耗直流功率，所以效率较高，理想状态下为 $\pi/4$ 。但要想在负载上得到完整的正弦波，一般要采用两管轮流导通的互补推挽电路。

AB 类功率放大器是 A 类和 B 类放大器性能的折衷，其晶体管工作电压比器件的导通电压要稍微高一点，主要是为了克服 B 类两管轮流导通时的交越失真，因此导通角大于 π 但小于 2π 。一般来说，其效率介于 30%-60%之间。

C 类功率放大器主要目的是为了提高效率，其导通角小于 π ，直流消耗功率非常少，理论效率超过 90%，但输出端需要连接波形处理电路才能滤除谐波，还原放大的输入波形。

图 2-2 对比了四个不同种类功率放大器的输出功率和效率，可以看出高效率和高输出功率一般不可以同时得到^[17]。

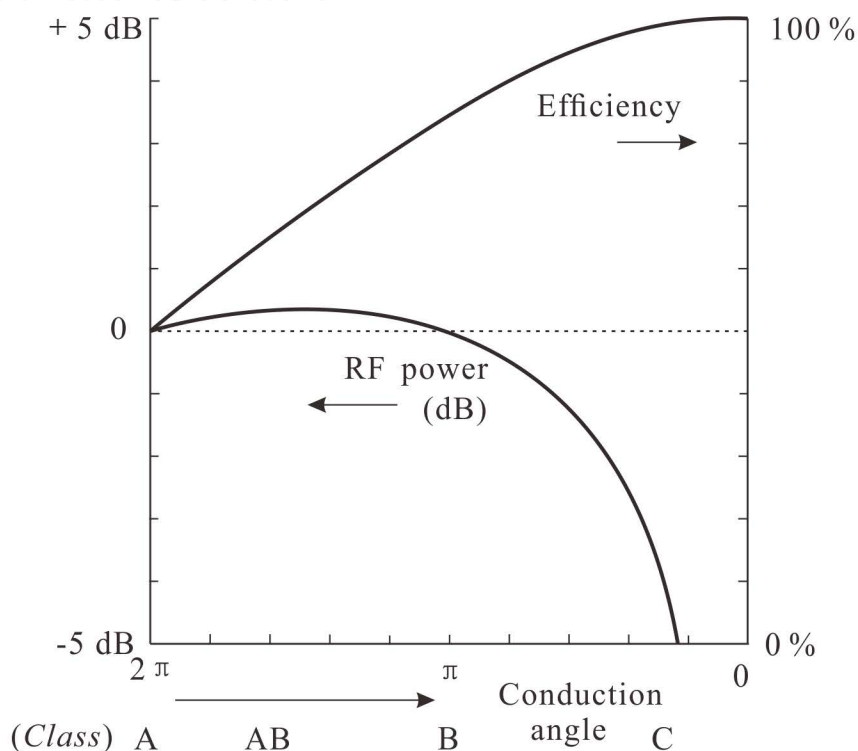


图 2-2 理想状态下输出功率和效率随导通角的变化（以 A 类为基准）

D 类、E 类功率放大器一般被称为开关模式放大器，其原理是用数字信号控

制功率器件的开启和关断，理论效率可以到 100%，不过需要数字信号模块，设计复杂，而且在输出端还原放大的输入波形也较为困难，一般只能窄带应用。

因为我们设计的主要目标是宽带性能，不过分考虑效率部分，所以没有采用更为复杂的开关类模式，在 A 类，B 类，AB 类以及 C 类线性功率放大器中，我们采用了线性度较好，效率也处于中等的 AB 类偏置状态，AB 类也是兼顾效率和线性度最好的模式

2.2 功率放大器的主要技术指标

功率放大器在设计过程中常常需要对其性能进行分析和评估，而且需要对各种性能进行折衷取舍，所以对功率放大器的主要技术指标有一个了解是非常有必要的。本节对工作频率范围，功率增益和增益平坦度，输出功率，效率以及谐波失真和交调失真这些宽带功放的关键设计参数进行了介绍，它们被普遍应用于宽带功放电路的性能表征。

2.2.1 工作频率范围

工作频率范围(Δf)是指功放在符合设计要求前提下正常工作的连续频率范围。一般有两种表征方式，一种是相对带宽，一种是带宽倍频程。相对带宽定义为信号的带宽与中心频率之比。

$$\eta = \frac{f_H - f_L}{(f_H + f_L) / 2} \quad (2-1)$$

f_H , f_L 分别表示上限和下限频率。窄带的相对带宽小于 1%，宽带的相对带宽在 1%-25%之间，超宽带则大于 25%。30 MHz-3 GHz 的相对带宽是 196%，所以可以称为超宽带功率放大器。

带宽倍频程的表达方式是：

$$\frac{f}{f_0} = 2^n \quad (2-2)$$

则 f 是 f_0 的 n 次倍频程，30 MHz-3 GHz 之间大约为 6-7 个倍频程之间。从上面两种表征方式可以看出，本论文设计的功率放大器的带宽是非常宽的。

2.2.2 功率增益

当一个输入信号进入功放后，功率放大器会将其放大输出，其放大能力用功率增益(G)来表征，一般以对数表示^[18]，如表达式 (2-3) ^[19]

$$G(\text{dB}) = 10 \log \frac{P_{\text{out}}(\text{W})}{P_{\text{in}}(\text{W})} \text{ 或 } G(\text{dB}) = P_{\text{out}}(\text{dBm}) - P_{\text{in}}(\text{dBm}) \quad (2-3)$$

功率增益依据线性与非线性特性通常可以分为以下两种：

小信号增益：功率放大器在输入功率较小的时候，放大器一直工作在器件的饱和区，此时输出功率一般随输入功率增长呈线性增长，这时功率的增益基本保持不变，被称为小信号增益，也就是 S 参数中的 S_{21} 的对数 $20\lg|S_{21}|$ 。

功率压缩增益：但输入功率足够大的时候，晶体管的工作状态就会超出饱和区范围，这时输出功率就不会随着输入功率增大而继续增大，而几乎维持不变。这时增大输入功率，输出功率不变，增益自然就会下降，这时的功率称为压缩功率，大小随输入功率变化。

2.2.3 增益平坦度

增益平坦度是指增益随频率的变化而出现波动的范围，如图 2-3 所示。采用的增益在各个频点上要处于相同的状态，可以都是小信号增益或功率压缩增益，不可以交叉对比。增益平坦度公式如下所示^[20]：

$$\Delta G(\text{dB}) = \frac{G_{\text{max}}(\text{dB}) - G_{\text{min}}(\text{dB})}{2} \quad (2-4)$$

其中 G_{max} 为工作频率内的最大增益， G_{min} 为工作频率内的最小增益。在实际测试时，我们用 $20\lg|S_{21}|$ 来表示。

我们也会讨论饱和输出功率的平坦度，在同一饱和输入功率下，看输出功率的平坦度。

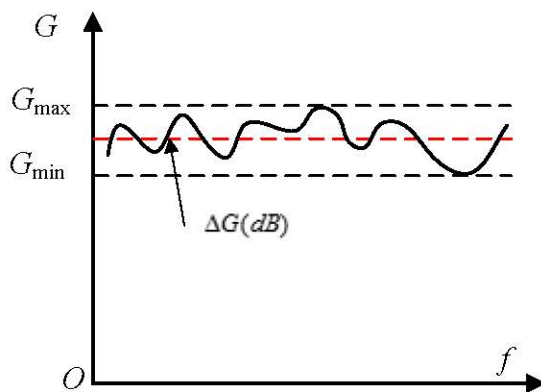


图 2-3 增益平坦度示意图

2.2.4 输出功率

输出功率(P_{out})随输入功率(P_{in})的逐渐增加而出现有规律的变化，如图 2-4 (a) 所示，先是线性的增加，达到一定程度后增加幅度开始减小，管子进入非线性区域。在此区域，各种失真现象都会发生，如谐波失真和交调失真。即使输入功率继续增加，但因为管子不再拥有线性放大能力，其输出功率几乎维持不变。当输出功率比原本若继续增大的线性功率小 1 dB 时，这是功率放大器输出功率的安全上限，定义为输出 1 dB 压缩点 $P_{out}(1dB)$ 。

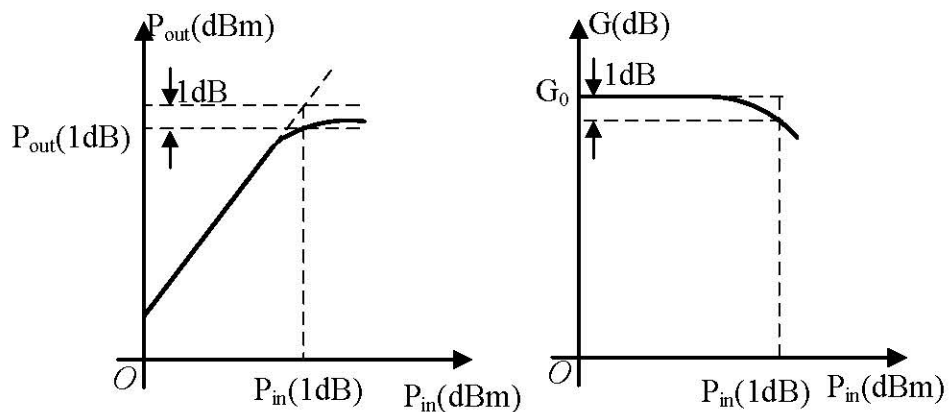


图 2-4 (a) 输出功率 1dB 压缩点 (b) 增益 1 dB 压缩点

如图 2-4 (b) 所示，我们也可以以功率压缩增益比线性增益小 1 dB 的位置定义 1 dB 压缩点。 $P_{out}(1dB)$ 与线性增益的关系为

$$P_{out}(1dBm) - P_{in}(1dBm) = G_0(dB) - 1 \quad (2-5)$$

衡量功率放大器可以输出的最大功率除了 1dB 压缩点以外，还可以使用饱和输出功率 P_{sat} ，它是指功率放大器对输入信号的增加不再起放大作用，而几乎

维持输出功率不变时的输出功率。

2.2.5 效率

效率指标是用来衡量电路对能量的利用率，输入信号可以得到放大然后输出，主要原因是直流功率转化为射频功率，但转化的过程中会有能量的损耗，效率就是用来衡量转化率的，其有两种不同的定义方式。

其一是漏端效率（DE: Drain Efficiency），定义式为：

$$\eta_{\text{drain}} = \frac{P_{\text{out}}}{P_{\text{DC}}} \quad (2-6)$$

漏端效率只考虑了功率放大器把电源的直流功率转为射频信号功率的能力，其虽然可以表征能量利用率，但还希望有一个参数可以即表征效率，又可以反映器件的放大能力，这个参数就是功率附加效率（PAE: Power Added Efficiency），功率附加效率将驱动信号功率也考虑在内，即可以表征器件对直流的利用率，还可以了解器件对射频信号的放大能力，其定义式为：

$$PAE = \frac{P_{\text{out}} - P_{\text{in}}}{P_{\text{DC}}} = \frac{P_{\text{in}}(G - 1)}{P_{\text{DC}}} \quad (2-7)$$

$$P_{\text{DC}} = V_{\text{out}} \times I_{\text{out}} + V_{\text{in}} \times I_{\text{in}} \quad (2-8)$$

其中， P_{out} 为输出到负载的射频输出功率， P_{in} 为驱动信号功率， P_{DC} 为电源上消耗的功率， G 为功率增益。

必须指出，效率高的功率放大器线性度都很差，开关类的放大器效率理论上可以到 100%，但要经过各种波形处理电路，所以失真严重，线性度差。

2.2.6 谐波失真

功放在大信号状态时，由于非线性的原因会使功放产生一系列不需要的谐波输出分量。谐波失真是指一个正弦基频信号，在放大器进入了非线性状态以后，产生了一些不必要的高次谐波频率（ $2f, 3f, 4f \dots$ ），这些高次谐波的产生会使基频信号失真，即使单一信号通过也会产生这种现象。根据傅里叶变换理论知识可知，任何一个输出信号都可以由无限个正弦信号叠加而成，

$$y = a_0 + a_1 u + a_2 u^2 + a_3 u^3 + \dots \quad (2-9)$$

当输出信号为正弦信号时：

$$u = U \cos \omega t \quad (2-10)$$

根据三角函数公式的关系：

$$\cos^2 x = \frac{1}{2}(1 + \cos 2x) \quad (2-11)$$

$$\cos^3 x = \frac{1}{4}(3 \cos x + \cos 3x) \quad (2-12)$$

可以计算出各次谐波分量：

$$y = a_0 + a_1 u + a_2 u^2 + a_3 u^3 + \dots \quad (2-14)$$

$$= a_0 + (a_1 + \frac{3}{4}a_3 U^2)U \cos \omega t + \frac{a_2}{2}U^2 \cos 2\omega t + \frac{a_3}{4}U^3 \cos 3\omega t + \dots \quad (2-14)$$

从式（2-14）我们可以看出输出信号由多个谐波组成。谐波抑制(HD)是指谐波功率大小与基波功率大小的比值然后再取对数，单位为 dBc。一般的表达式为：

$$\text{HD}_n = 10 \log \frac{P_n}{P_s} \quad (2-15)$$

式中 HD_n 表示输出的第 n 次的谐波抑制, P_n 表示第 n 次谐波的功率大小, P_s 表示输入基波功率大小。功率放大器的谐波抑制的越好, 线性度就越好, 因为二次谐波分量最大, 所以一般主要抑制的是二次谐波分量。

2.2.7 交调失真

交调失真是指通信系统在传输两个频率相距很近的信号时, 两个信号之间产生了调制效应, 从而使信号失真。如图 2-5 所示, 我们可以使用两个正弦波, 假设它们有相同的幅度 F , 频率分别 f_1 和 f_2 。这在占用相邻两个信道频率的通信系统中是十分常见的。如果这两个基波频率作用于非线性系统, 那么它们将产生很多频率分量: $nf_1 \pm mf_2$, 其中三阶互调失真信号 $2f_1 - f_2$ 和 $2f_2 - f_1$ 极为接近主频率 f_1 与 f_2 , 无法用滤波器加以滤除, 这样就会对功率放大器的输出端的信号产生干扰

[21]。

交调失真中的三阶交调可以用来衡量功放的线性度，是通信系统中非常看重的一个性能指标，对信号的失真有着非常大的影响。

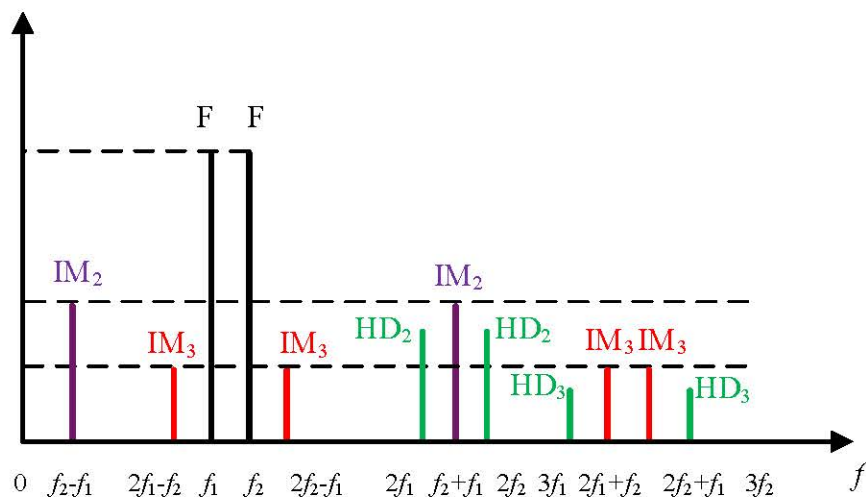


图 2-5 交调分量示意图

如下图 2-6 所示，说明了三阶交调和输出功率之间的关系，随着输入功率的增长，虽然三阶交调分量在输入功率小的时候小于输入功率，但其增长速度快，很快就赶上并超过了输出功率，信号就被淹没在三阶交调频率里。图中的交点被定义为三阶交调点，IIP3 是输入三阶交调点，代表输入功率，OIP3 是输出三阶交调点，代表和输出功率相等的三阶交调功率^[22]。

我们还定义了三阶互调失真 (IMD3)，其表示在一定输入功率下，三阶交调信号功率与基波功率的比值取对数，单位用 dBc 表示。一般的表达式为：

$$\text{IMD}_3 = 10 \log \frac{P_3}{P_s} \quad (2-16)$$

P_3 表示三阶交调信号功率， P_s 表示基波功率。

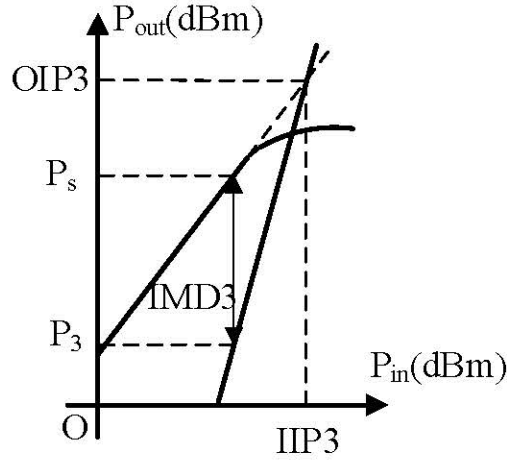


图 2-6 三阶交调分量与基波分量随输入功率变化

2.2.8 稳定性因子

功率放大器电路必须保证工作频段内的绝对稳定性，射频电路常常容易自动耦合从而形成反馈回路，正反馈回路容易导致振荡，保证工作频段内的稳定性对于射频电路是非常重要的。采用电压波沿着传输线传播的知识，如果反射系数 $|\Gamma| > 1$ ，则反射电压的幅度比输入电压还要大，说明电路很有可能产生了自激。如果 $|\Gamma| < 1$ ，反射电压小于入射电压，说明电路工作状态是正常的。

功放可认为是两端口网络，其性能用输入输出反射系数、源反射系数和负载反射系数来表征，当这些表征反射的参数模值都小于 1 的时候，可认为功放稳定。即：

$$|\Gamma_L| < 1, |\Gamma_S| < 1$$

$$|\Gamma_{in}| = \left| \frac{S_{11} - \Gamma_L \Delta}{1 - S_{22} \Gamma_L} \right| < 1 \quad (2-17)$$

$$|\Gamma_{out}| = \left| \frac{S_{22} - \Gamma_S \Delta}{1 - S_{11} \Gamma_S} \right| < 1 \quad (2-18)$$

其中 $\Delta = S_{11}S_{22} - S_{12}S_{21}$ 。频率固定时，端口的 S 参量固定不变，只有负载反射系数 Γ_L 和源反射 Γ_S 影响稳定系数。

我们要求解等式(2-17)，为此设定一些参数的表示方式：

$$S_{11} = S_{11}^R + jS_{11}^I, S_{22} = S_{22}^R + jS_{22}^I, \Delta = \Delta^R + j\Delta^I, \Gamma_L = \Gamma_L^R + j\Gamma_L^I \quad (2-19)$$

将式 (2-19) 代入(2-17)，整理后可得输出端口稳定性判定圆的方程：

$$(\Gamma_L^R - C_{out}^R)^2 + (\Gamma_L^I - C_{out}^I)^2 = r_{out}^2 \quad (2-20)$$

其中，圆半径为：

$$r_{out} = \frac{|S_{12}S_{21}|}{||S_{22}|^2 - |\Delta|^2|} \quad (2-21)$$

圆心坐标为：

$$C_{out} = C_{out}^R + jC_{out}^I = \frac{(S_{22} - S_{11}^*\Delta)^*}{|S_{22}|^2 - |\Delta|^2} \quad (2-22)$$

将公式(2-19)代入(2-18)，输入稳定性圆就可以确定：

$$(\Gamma_S^R - C_{in}^R)^2 + (\Gamma_S^I - C_{in}^I)^2 = r_{in}^2 \quad (2-23)$$

圆半径：

$$r_{in} = \frac{|S_{12}S_{21}|}{||S_{11}|^2 - |\Delta|^2|} \quad (2-24)$$

圆心坐标：

$$C_{in} = C_{in}^R + jC_{in}^I = \frac{(S_{11} - S_{22}^*\Delta)^*}{|S_{11}|^2 - |\Delta|^2} \quad (2-25)$$

给出了晶体管 S 参量之后，我们就可以画出 $|\Gamma_{in}|=1$ 和 $|\Gamma_{out}|=1$ 的输入输出稳定性圆。在输入稳定性圆的其中一侧，我们有 $|\Gamma_{out}|<1$ ，而在另外一侧将有 $|\Gamma_{out}|>1$ 。同理，在输出稳定性圆的其中一侧，我们有 $|\Gamma_{in}|<1$ ，而在另外一侧有 $|\Gamma_{in}|>1$ 。所以需要确定史密斯圆图上的什么区域代表 $|\Gamma_{in}|<1$ ，什么区域代表 $|\Gamma_{out}|<1$ 的稳定性区域。

考虑 Γ_L 平面上的对于 $|S_{11}|<1$ 和 $|S_{11}|>1$ 的输出稳定性圆，如图 2-7 所示。假如我们设 $Z_L=Z_0$ ，则 $\Gamma_L=0$ ，式 (2-17) 表明 $|\Gamma_{in}|=|S_{11}|$ 。现在，若 $|S_{11}|<1$ ，则 $|\Gamma_{in}|<1$ ，所以 $\Gamma_L=0$ 必定在稳定区域内。这意味着史密斯圆图的中心 ($\Gamma_L=0$) 是在稳定区域内，所以在稳定性圆的外侧，所有史密斯圆图上的点 ($|\Gamma_L|<1$) 定义为 Γ_L 的稳定区。这个区域是图 2-7 (a) 的阴影部分。另一种情况是，假如我们设 $Z_L=Z_0$ ，但是有 $|S_{11}|>1$ ，则对于 $\Gamma_L=0$ ， $|\Gamma_{in}|>1$ ，史密斯圆图的中心在非稳定区域。在这种情况下，稳定区域是稳定性圆的内部区域与史密斯圆图的交汇部分，如图 2-7 (b) 所示。输入稳定性圆分析原理也相同。

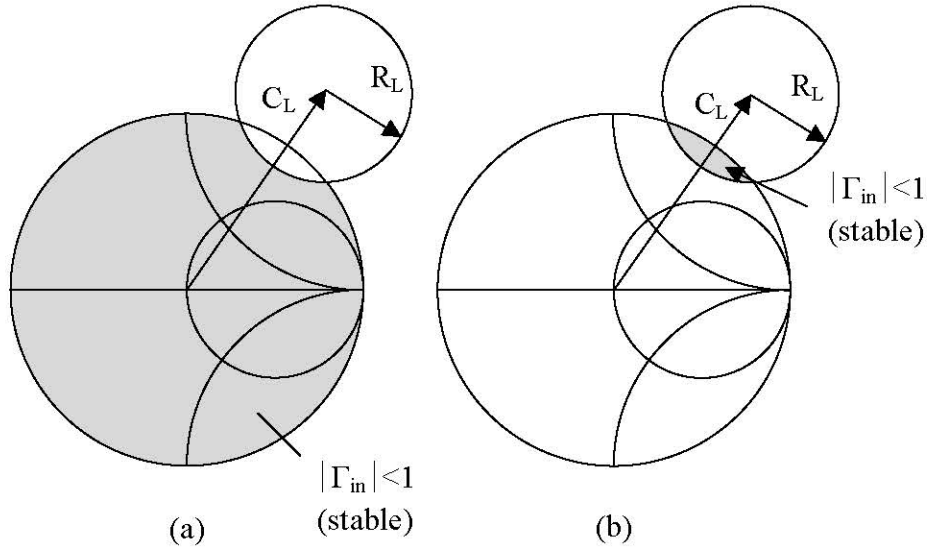


图 2-7 稳定性圆

若器件是无条件稳定的，其在选定的工作频率和偏置条件下，无论是对输入还是输出端口，放大器在整个史密斯圆图内都处于稳定状态。。若 $|S_{11}| < 1$ 和 $|S_{22}| < 1$ ，则绝对稳定条件为：

$$||C_{in}| - r_{in}| > 1 \quad (2-26)$$

$$||C_{out}| - r_{out}| > 1 \quad (2-27)$$

即稳定性判定圆必须完全在单位圆 $|\Gamma_s|=1$ 和 $|\Gamma_L|=1$ 的外侧。绝对稳定条件 (2-26) 可以用稳定因子 K 即 Rollett 因子描述：

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}||S_{21}|} > 1 \quad (2-25)$$

(2-27) 经过数学演算，其结果和式 (2-25) 完全相同，因此，稳定性因子 k 即适用于输入端口也适用于输出端口。

2.3 本章小结

本章主要介绍了功放的一些基础知识。第一小节介绍了功放的分类，功率放大器分类包括线性和开关型，在此基础上说明了本论文采用了 AB 类功放的原因。第二节主要介绍了超宽带功率放大器的主要技术指标，这些指标在超宽带功放设计中都会使用到，用来表征超宽带功放的各种性能。

第三章 超宽带功率放大器的结构和仿真

超宽带功率放大器的设计理论是建立在功率放大器的基础原理之上的,但为了实现宽带性能,其必须在功率放大器原有理论和结构上进行改变和创新。本章首先介绍了宽带功率放大器的常用结构,然后给出了本论文采用的宽带结构并进行了对比。接着介绍了论文采用的工艺库和仿真模型,最后介绍了仿真的软件和仿真流程。

3.1 宽带功率放大器常用结构

3.1.1 频率补偿放大电路

频率补偿放大电路是依靠设计者丰富的设计经验和扎实的设计方法,针对增益不平坦部分找出电路的问题和设计补偿改善电路,其一般是在输入和输出端口进行平坦化处理,纯粹的频率补偿电路是没有固定的设计流程可以参考,非常困难,一般可以在固定的宽带结构之上考虑一些稍微简单的频率补偿电路^[23]。

3.1.2 负反馈放大器

负反馈电路可以看成是频率补偿电路,因为它也是在输入输出端口进行平坦化处理。电路的反馈是指把输出信号通过一些元件引回输入部分,如果引回的部分可以加强输入信号,这样的电路被称为正反馈,引回的信号可以减弱输入信号,被称为负反馈,两种方法在电路中都有应用,在宽带功率放大器中主要是使用负反馈电路^[24]。用于场效应晶体管的常见电阻反馈电路如图 3-1 所示,其中电阻 R_{fb} 起并联反馈作用,其大小可以控制增益,电容 C_{fb} 是隔直电容,提供栅极电压和漏极电压之间的直流隔离,电感 L_{fb} 可以调整放大器的工作带宽。

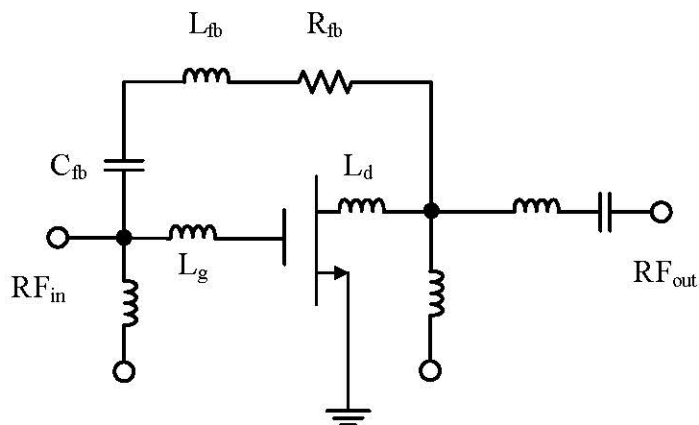


图 3-1 负反馈放大器

3.1.3 分布式放大器

分布式放大器是最早的宽带放大器，早在 1936 年就有人在热离子管器件上提出了分布式放大器的想法^[25]，随着近代器件工艺技术的迅速发展，分布放大器在固态集成领域得到了新的应用^[26, 27]，并一直发展和应用到今天。如果输入和输出匹配设计的较好，则其带宽甚至可能超过 10 个倍频程。分布式放大器的缺点是增益较低和噪声系数差，而且面积较大^[28]。

分布式放大器结构如下图 3-2 所示。N 个尺寸相同的 FET 并联，栅极的传输线间距为 L_g ，特征阻抗为 Z_g ，漏级的传输线间距为 L_d ，特征阻抗为 Z_d 。输入信号从栅极线上传输功率给晶体管，并逐渐减少。每个晶体管的输出功率在漏端线上形成了行波。栅传输线长度 L_g 和漏传输线长度 L_d 的选择可以使输出信号同相叠加从而得到放大，同时终端阻抗 Z_g 和 Z_d 可以吸收反射回的行波。分布放大器通过栅传输线和漏传输线来连接放大器中的各级晶体管，设置相应的电感或微带传输线元件将晶体管的输入输出电容吸收掉^[29]。因为寄生电容可以被吸收掉，所以电路的宽带性能对工艺的变化有很低的敏感性，易于设计和仿真^[30]。

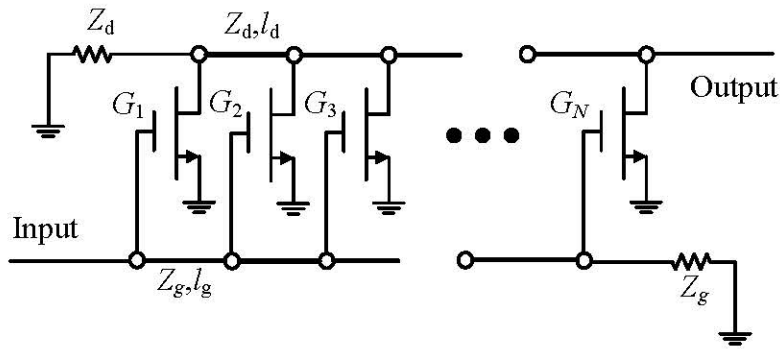


图 3-2 分布式放大器

3.1.4 平衡放大器

如果设计的放大器的增益要求不高，可以小于最大增益，则一般可以得到平坦的增益响应，但是其输入和输出匹配较差。平衡放大器电路在输入和输出端连接了两个 90° 的耦合器，利用了两个相同的放大器的反射信号的反相从而消除了反射信号。平衡放大器的基本电路如下图 3-3 所示。前级的 90° 耦合器将输入信号分成两个分量，它们的幅值相等，相位相差 90° ，分别输入两个相同的放大器，若放大器的端口存在反射，则反射信号再经过耦合器后变成与输入信号反相等幅的信号从而相消。后级耦合器用于把两个放大器的输出信号组合成放大的输入信号，如果输出端口存在反射，就会和输入端口产生相同的效应。平衡放大器增益带宽和单级放大器相同，且需要两个耦合器和一个多出来的放大器，其优点是可以工作在噪声系数的最好的状态，输入和输出匹配最好^[31]。其带宽不高，一般只能达到 1 个倍频程，耦合器的带宽常常是制约平衡放大器的主要原因。实际上，平衡 MMIC 放大器常常使用 Lange 耦合器^[32]，这种耦合器是宽带的而且结构非常紧凑。

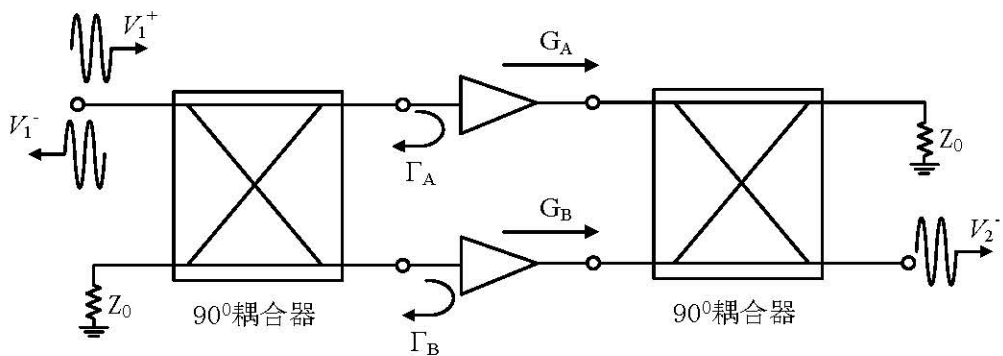


图 3-3 平衡放大器

3.1.5 差分放大器

大部分放大器都是单端的，意味着他们的输入输出都接到同一个地。而差分放大器使用了差分输入输出，意味着每个端口会有两根极性相反的传输信号线。图 3-4 展示了一般用于单端和差分放大器的结构。差分放大器相比单端放大器有几个好处，包括对共模干扰的抑制。共模干扰对于高度集成化的灵敏接收机常常会造成问题，因此在现代的射频集成电路里面很多电路都采用了差分结构。另一个好处是差分放大器可以提供更高的输出电压摆动，接近单端电压的 2 倍。差分放大器的一个缺点是—般要使用单端结构两倍的晶体管数目，而且需要更多的偏置直流电压源^[32]。

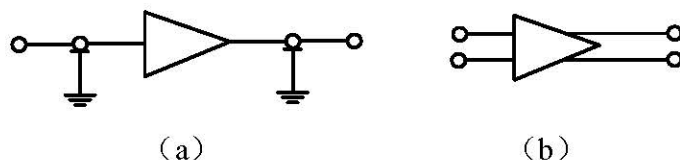


图 3-4 差分放大器结构 (a) 单端结构 (b) 差分结构

3.1.6 堆栈结构放大器

堆栈结构正如前面介绍的，目前得到了广泛的研究，因为其不仅有着非常好的宽带性能，而且其输出功率和增益可以叠加，在功率放大器领域有着非常大的优势。堆栈结构是把已经存在的成熟的器件级联起来，如 FET、CMOS，或者 GaAs HEMT 和 GaN HEMT，分别在直流和交流通路把它们级联起来，让它们工作在高电压和高阻抗状态，在输出端表现为一个功率合成器。图 3-5 展示了 4 个相同的 FET 串联后形成堆栈结构的例子。正向的漏级偏压加到最上面 FET4 漏端。但是负栅压只加到最底下 FET1 栅端。栅自偏置电阻被设计为交流的反馈回路同时对电源电压进行分压，从而保证 FET2，FET3，FET4 的栅源电压和底下的 FET1 相同，所有的 FET 有相同的栅源电压。交流输入只加到底下的 FET1，功率输出从最上面的 FET4 漏端输出。堆栈结构的交流信号流经 4 个 FET，增益是 4 个晶体管的总和，而不仅仅是单个 FET 的增益^[8]。

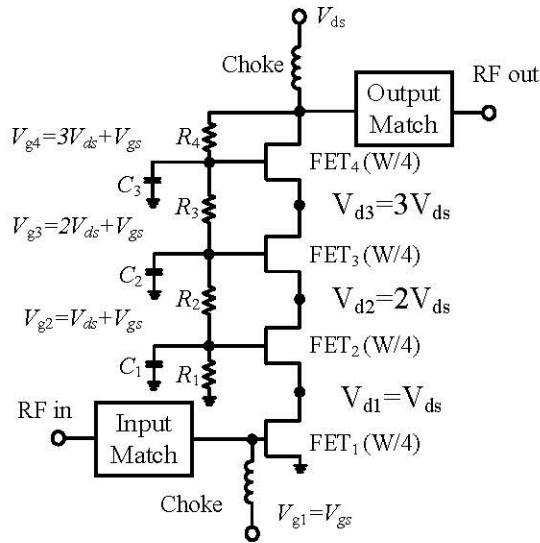


图 3-5 堆栈结构宽带功率放大器原理图

表 3-1 展示了使用堆栈结构的好处， N 是 FET 的串联数量。堆栈结构最主要的好处是：1：高的直流偏置电压，2：高的射频阻抗，这两条特性可以帮助形成宽带特性和高的输出功率，3：增益成倍增长，电路设计可以向更高频发展。

堆栈结构有三个重要的设计标准，1：每一个 FET 需要有相同的栅源偏置，2：每一个 FET 都应做到最佳级间匹配，从而可以最佳的传递输出功率和获得最高的效率。3：每个 FET 的漏端电压应该有着相同的相位从而可以同相相加，获得最好的输出功率和效率。

表 3-1 堆栈结构和并联结构的对比

性能	分布式结构	堆栈结构
漏级电压	V_d	$N \times V_d$
漏级电流	$N \times I_d$	I_d
输入阻抗	Z_{in}/N	Z_{in}
输出阻抗	Z_{out}/N	$N \times Z_{out}$
增益 (dB)	G	$G + 10\log_{10}N$
输出功率 (dBm)	p	$P + 10\log_{10}N$

3.2 宽带匹配电路设计原理

3.2.1 Bode-Fano 法则

在设计宽带功率放大器之前，我们必须了解为达到功率放大器的超宽带，会对系统哪些参数提出跟窄带放大器不同的要求。这个问题已经被 Bode-Fano 约束条件回答了。1945 年，Bode 在贝尔实验室发表了一部主要研究负反馈电路的专著，里面涉及了负反馈作为宽带电路的理论研究^[33]，之后，Fano 在 1948 年系统研究了对于任意阻抗要想实现宽带匹配的理论限制，从理论上解决了宽带匹配的问题^[34]，Bode-Fano 法则就这样建立起来了。虽然后来对这个法则做了不少修正，比如 1963 年提出的较为著名的“尤拉理论”^[35]，不过 Bode-Fano 法则作为任意无源集成参数的经典宽带匹配约束条件被沿用至今。

Bode-Fano 法则发现了宽带匹配和反射系数之间存在折衷。如图 3-6 所示，对于任意复数负载，不可能存在无耗的匹配网络可以在一定的带宽上达到完全匹配，也就是零反射。但是在单频点或者多个频点上同时达到完全匹配还是可能的。对于一些特定的负载阻抗类型，Bode-Fano 法则说明了无耗匹配网络在匹配阻抗的时候，其带宽和反射系数是互相制约的关系，其给出的最小反射系数是无法达到的最佳结果，在实际制作中只能尽可能接近这个理想值。但是这个理想值依然非常重要，因为它给我们提供了设计上限，而且作为一个参照点，我们可以不断把实际优化结果与其比较，从而知道自己设计的优良。

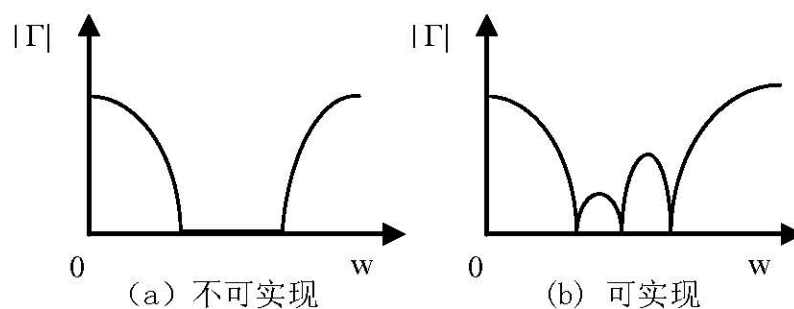


图 3-6 反射系数与带宽之间的关系

图 3-7 是并联的 RC 负载阻抗，设计一款无耗匹配网络将其匹配到某一个阻抗，Bode-Fano 的约束条件是：

$$\int_0^{\infty} \ln \frac{1}{|\Gamma(w)|} dw \leq \frac{\pi}{RC} \quad (3-1)$$



图 3-7 并联 RC 阻抗的无耗匹配网络

其中， $\Gamma(w)$ 是从匹配好的网络看过去的反射系数。假设我们现在设计了一个匹配网络，它的反射系数响应与图 3-8 一样。将其带入到式 (3-1) 可以得到：

$$\int_0^{\infty} \ln \frac{1}{|\Gamma|} dw = \int_{\Delta w} \ln \frac{1}{\Gamma_m} dw = \Delta w \ln \frac{1}{\Gamma_m} \leq \frac{\pi}{RC} \quad (3-2)$$

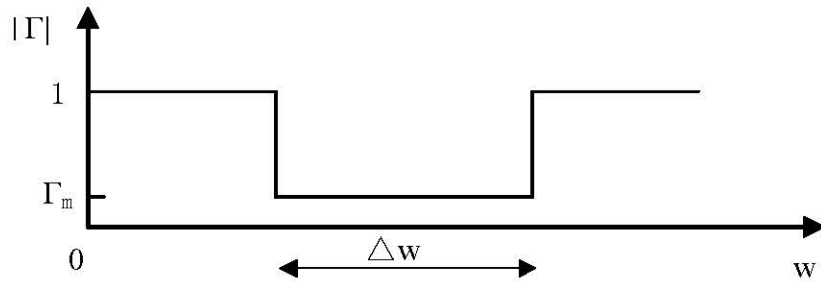


图 3-8 反射系数相应与频率的关系

由上式可得出以下结论：

1: 对于 RC 固定的电路，要保证不等式成立，反射系数低和工作频带宽无法同时满足，即 Γ_m 和 Δw 是互相牵制的。

2: 只有 Δw 为零，才可以取到最小的反射系数模值零，即无反射，换句话说，即单频点上才能达到零反射，如图 3-6 (b) 所示，在有限的几个单频点上达到了完全匹配。

3: 当并联负载的电阻 R 或 C 增加时，或者二者同时增加，则等式的左边就必须下降，此时带宽或匹配质量就要降低，即 Δw 减小或 Γ_m 增大。因为 RC 并联的电路的品质因数是 wRC ，所以我们可以说高 Q 电路本质上比低 Q 电路更难达

到宽带匹配。虽然这是针对这个具体 RC 并联例子提出来，但这条规律对电路普遍使用。

因为回路损耗的计算公式是 $-20\lg|\Gamma|$ ，其和 $\ln(1/|\Gamma|)$ 成正比关系，比例关系是 $20\lg e$ ，所以根据积分公式的面积意义，我们可以认为回波损耗曲线（包括 $|\Gamma|=1$ ，即 $RL=0$ dB）与频率坐标组成的面积是个定值，所以，最好的情况是在通带上 $|\Gamma|=\Gamma_m$ ，而在通带外 $|\Gamma|=1$ ，设计的目的就是保证带宽的情况下把回波损耗调整成最小回波 Γ_m 。但必须说明一下，图 3-6（a）所示的矩形响应是最佳响应，但实现起来需要无数个元件，所以实际上是不可能的。图 3-9 列出了对其他类型 RC 和 RL 负载的 Bode-Fano 限制。

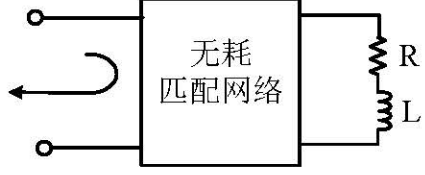
负载结构	负载形式	Bode-Fano 限制
串联 RC		$\int_0^\infty \frac{1}{w^2} \ln \frac{1}{ \Gamma(w) } dw \leq \pi RC$
并联 RL		$\int_0^\infty \frac{1}{w^2} \ln \frac{1}{ \Gamma(w) } dw \leq \frac{\pi L}{R}$
串联 RL		$\int_0^\infty \ln \frac{1}{ \Gamma(w) } dw \leq \frac{\pi R}{L}$

图 3-9 其它负载类型的 Bode-Fano 限制

3.2.2 宽带匹配的一般设计办法

我们一般在电路匹配中，都是把阻抗从电路的一个节点向另一个节点变换，对于电路中匹配网络的每一个节点，其都可以等效为阻抗形式 $Z_s=R_s+jX_s$ 或者导纳形式 $Y_p=G_p+jB_p$ 的表达。所以，我们可以引入所谓节点品质因数 Q_n 。在电路

的每个节点处，我们可以使用电抗量 X_s 的绝对值与电阻 R_s 的比值来定义 Q_n ：

$$Q_n = \frac{|X_s|}{R_s} \quad (3-3)$$

也可以用电纳量 B_p 的绝对值与电导 G_p 的比值来定义：

$$Q_n = \frac{|B_p|}{G_p} \quad (3-6)$$

节点品质因数和电路中经常使用的有载品质因数是不同的，品质因数一般被定义为电路在谐振点的平均存储能量和平均耗能之间的比率，其与带宽的关系是

$$Q_L = \frac{f_0}{BW} \quad (3-7)$$

对于任何 L 型匹配网络而言，节点品质因数 Q_n 是电路有载品质因数的 2 倍，所以我们可以用节点品质因数来确定电路的有载品质因数，从而可以确定带宽。对于其它匹配形式的电路，比如 T 型或 π 型匹配网络，决定带宽的有载品质因数可以用节点品质因数的最大值来表示，虽然节点品质因数无法给出网络带宽的具体数值，但可以根据这个来定性判断匹配网络的带宽大小。之所以用节点品质因数，是因为电路匹配时一般要通过史密斯原图来确定阻抗的变化，而在史密斯原图里，我们可以画出质因数圆，从而很容易确定节点品质因数的大小，从而可以快速确定网络的带宽^[24, 36]。

根据归一化阻抗公式：

$$z = r + jx = \frac{1 - \Gamma_r^2 - \Gamma_i^2}{(1 - \Gamma_r)^2 + \Gamma_i^2} + j \frac{2\Gamma_i}{(1 - \Gamma_r)^2 + \Gamma_i^2} \quad (3-6)$$

节点品质因数可以写为：

$$Q_n = \frac{|x|}{r} = \frac{2|\Gamma_i|}{1 - \Gamma_r^2 - \Gamma_i^2} \quad (3-7)$$

整理可得如下形式的圆方程：

$$\Gamma_i^2 + \left(\Gamma_r \pm \frac{1}{Q_n}\right)^2 = 1 + \frac{1}{Q_n^2} \quad (3-8)$$

其中正号表示正电抗 x ，符号表示负电抗 x 。在史密斯原图中的 Q_n 曲线如下图 3-10 所示。

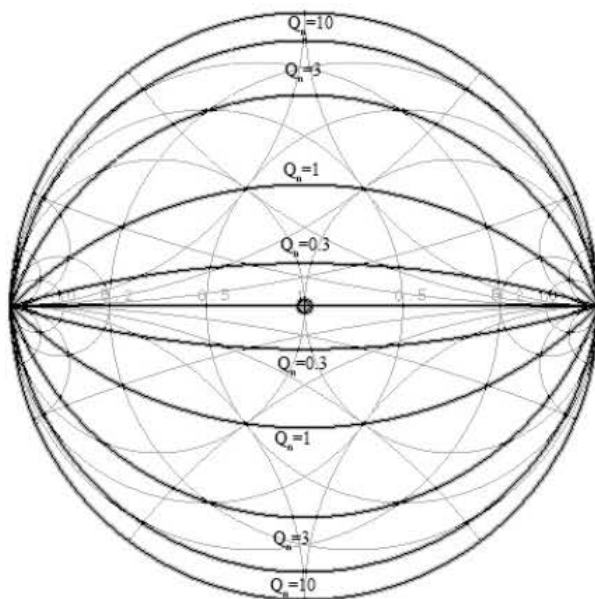


图 3-10 节点品质因素圆

所以我们说高 Q_n 的电路更难达到宽带匹配, 因为高 Q_n 就会得到高有载品质因数, 从而带宽就会降低。所以我们匹配时尽量在低 Q_n 的圆里进行匹配。但这也有一个问题, 就是匹配时负载阻抗和输入阻抗都是提前固定的, 这样匹配网络的品质因数就无法低于 Z_L 和 Z_{in} 对应的最大 Q 值。如下图 3-11 所示。

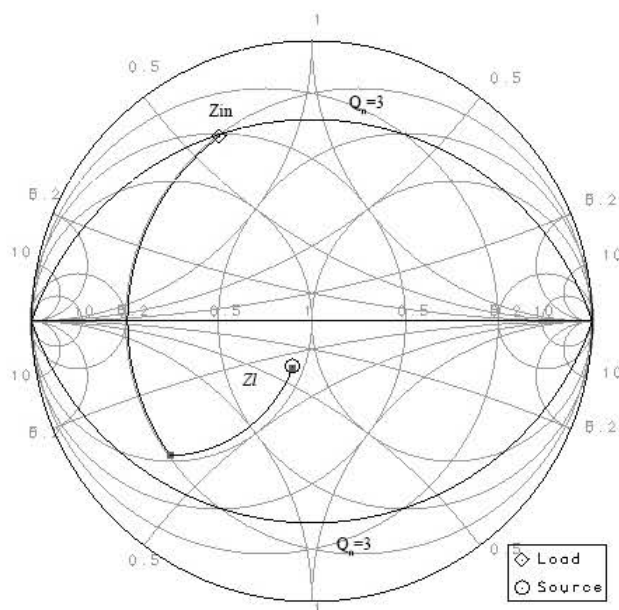


图 3-11 输入阻抗和负载阻抗决定节点品质因素圆大小

3.3 设计使用材料和使用模型介绍

3.3.1 GaAs 材料

我们选用了 GaAs 作为我们宽带功率放大器设计的材料。GaAs PA (Power Amplifier) 是 GaAs 单片集成电路中最重要的功能电路,也是 GaAs 相对于其它材料在微波领域最大的优势所在。目前,各种基于其它不同材料的微波功率器件与放大器电路得到了快速的发展,砷化镓基微波功率放大器单片集成电路面临着巨大的挑战。在低频方面,硅基射频互补金属氧化物场效应晶体管 (RF CMOS) 以及锗硅 (SiGe) 双极晶体管单片电路由于其与硅 (Si) 基电路极好的工艺兼容性迅速得到了研究人员的亲睐,得到了飞快的发展,性能上也不断提高^[37]。在大功率方面, GaN 材料也有着高击穿电压,高电流密度的优势使其成为全球的研究热点,在高频方面, InP 基 HBT 器件及其电路能够应用到超过 100 GHz。尽管如此, GaAs 基微波功率放大器单片集成电路仍然以其独特的优越性在微波应用领域处于主流地位。表 3-2 为目前各种材料、器件工艺的功率放大器应用范围。

表 3-2 各种材料、器件工艺的功率放大器应用范围

应用	频率	器件
低噪声放大器	1-10 GHz	GaAs MESFET
	10-100 GHz	GaAs pHEMT
	> 100 GHz	InP
中等功率放大器	1-10 GHz	GaAs HBT, GaAs ESFET
	10-100 GHz	pHEMT
高功率放大器	1-10 GHz	GaAs MESFET, GaN, SiC
	10-30 GHz	GaN

在手机终端以及无线通信功率放大器应用领域, 尽管面临着锗硅 (SiGe)

和硅 RF CMOS 的强烈挑战,但由于其 GaAs MMIC PA 在性能、价格上仍然占有优势,因此在可预见的未来仍然占据着主流技术的地位;在高端市场领域,尤其是雷达,卫星等工作于恶劣环境的应用领域,其对可靠性要求十分苛刻,由于 GaAs MMIC 技术经过多年的发展已经在可靠性方面趋于成熟^[38],使其仍然成为目前的首要选择。而在需要高效率的毫米波功率放大器应用领域,由于增益和效率主要是受电子迁移率的影响,因此 GaAs 基的 pHEMT 以及 mHEMT 仍然表现最好。基于以上的原因,可以看出 GaAs 仍然是目前最主流的技术。

我们采用的 GaAs 工艺库来自于台湾稳懋公司,稳懋公司作为全球首座六英寸 GaAs 晶圆生产商,拥有先进的生产线和加工车间,是 GaAs 半导体晶圆加工全球领先厂商。因为流片计划原因,我们分别采用了稳懋的 0.25 μm GaAs pHEMT 和 0.15 μm GaAs pHEMT 工艺制作了三种功率放大器。

3.3.2 EEHEMT1 模型

射频微波器件的模型有两种,一种是小信号模型,其电路等效参数少,计算简便,参数提取简单,但精度较低,且只能适应小信号仿真,在大信号下测量下偏离较远。大信号模型适应于小信号和大信号仿真,而且精度高,适应范围广,但计算复杂,提取难度高^[39-42]。

晶体管的小信号等效电路如图 3-12 所示,分为本征部分和非本征部分,非本征部分也称为寄生部分,虚线框内电路为本征部分,虚线框外电路为非本征部分。对于 GaAs 器件来说,非本征部分电路和偏置的选取没有关系,而本征参数是有关的^[41, 43]。

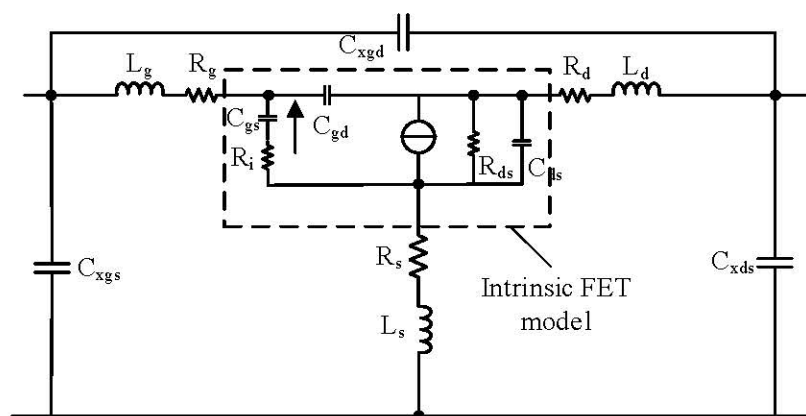


图 3-12 小信号等效电路图

小信号参数的提取过程是指通过数值优化使模型值和测试的小信号参数值一致。本征参数因为和偏置电压有关,其参数提取以测量到的小信号参数为依据,测量时设置一定的射频范围并对栅压 V_{gs} 和漏压 V_{ds} 进行直流电压偏置,在此基础上进行 S 参数的测量。设置的电压偏置包含负的漏极电压值。非本征参数提取法是 cold-FET 法。cold-FET 法的原理是给晶体管漏源电压偏置在 0V,此时晶体管内部沟道没有形成电场,图 3-12 模型中的受控电流源短路,此时晶体管是无源状态,再调整栅压大小,让晶体管工作在截止或导通状态。

射频功率放大器一般都工作于大信号状态下,目的是为了获得较大的功率输出。所以研究大功率器件性能的关键是准确建立器件的大信号非线性模型。大信号的定义是指在直流电压下,信号工作在器件输出特性曲线饱和区全部范围,但还没有进入截止区和放大区。正如前面所说,放大器的输出可以用一个幂级数多项式来近似描述:

$$y = a_0 + a_1 u + a_2 u^2 + a_3 u^3 + \dots \quad (3-9)$$

随着 u 幅度的增加,高阶项就会显现出来,也就是第二章提到的谐波分量,从而导致非线性关系的存在。此时就需要进行大信号分析。

大信号模型可以表征多种直流偏置条件下的等效电路,而小信号模型只可以表征单一偏置条件下的等效电路,这是大信号与小信号模型的最大区别。HEMT 经典大、小信号的等效电路拓扑都和图 3-12 相同,小信号模型本征元件的值是固定的,但在大信号模型里本征元件是和偏置有关的解析表达式。

以下是几种 HEMT 非线性模型的对比,其中 EEHEMT1 模型是安捷伦公司(现是德公司: Keysight)建立的,是目前 GaAs 器件较完善的大信号模型,其包括精确的漏源电流模型,漏源电流的自热校正,精确预测电容值的载流子模型,能同时满足高频阻抗和直流特性的散射模型, V_{gs} 和 V_{ds} 表达栅漏电流的击穿模型,能预测跨导 g_m 压缩的跨导公式,我们也正是采用的这种模型进行电路设计。

表 3-3 HEMT 非线性模型对比

器件模型	参数数目	自热模型 (Rth-Cth)	等比例伸缩性
CFET	48	Yes	Yes
EE_HEMT1	71	No	Yes
Angelov	80	Yes	No
Auriga	100	Yes	Yes

3.4 电路仿真环境与仿真流程

3.4.1 电路仿真环境

电路设计采用的仿真工具是是德公司推出的先进设计系统 (ADS: Advanced Design Software)。ADS 是电磁分析学和数学结合成果软件化的成果, 其把复杂的计算电磁学和数学分析用虚拟实验室的办法融为一体, 可以让设计者通过仿真的方法得到实验的结果, 再经过图形化展示, 被射频工程师和科研人员广泛采用。ADS 软件发展时间长, 仿真模块完善且仿真能力强大, 拥有板级、芯片级、电路级乃至系统级的全套仿真模块, 其电磁仿真主要是基于矩量法的 momentum 电磁仿真模块。ADS momentum 是一种对三维仿真进行简化的电磁仿真器, 一般称为“2.5 维”, 非常适合不含第三维度或第三维度均匀变化的结构仿真, 如板级和 IC 级电路仿真, 其仿真速度快, 可以保证和三维电磁仿真软件相当的精度, 是目前最好的仿真工具。同时, ADS 在 2009 软件版本及之后版本增加了基于有限元算法 (FEM: Finite Element Method) 的三维电磁仿真模块-FEM, 大大提高了软件的三维仿真能力^[44,45]。

ADS 软件还拥有的优势是其能够与目前的三维制图软件进行导入和导出, 如 AutoCAD, SolidWorks 等软件, 同时, 是德公司的前身是安捷伦 (Agilent) 公司, 其在电子测试领域发展时间长, 技术积淀深厚, 一直是电子测试与测量设备行业的领先者。其和各大元器件厂商进行了广泛长期的合作, 并提供最新的设计包 (Design Kit) 给用户, 使用户可以在最快时间内得到最新的设计信息。同时, 是德公司的软件在与其自家测试仪器的结合上有着得天独厚的优势, 很大程

度上提高了电路设计者的效率。

在射频领域还有一些其它的电磁仿真软件，如常见的 Ansoft 公司的 HFSS，AWR 公司的 Microwave Office，以及采用时域有限差分法的 CST 公司的 CST Microwave Studio，都已经在各个大学和科研院所得到了广泛应用。在天线、键合线等第三维度上非均匀延展的结构 ADS 使用的范围不算太广，目前还没有得到广泛认可，射频设计师们一般会采用其他全波三维求解器来协助 ADS 仿真，如 HFSS 软件。

3.4.2 电路仿真流程

ADS 软件拥有很多先进的仿真器，可以仿真各个维度各种不同的参数。采用 ADS 软件进行电路设计一般都有一套完整成熟的流程，在功率放大器领域也是如此。但因为宽带放大器有自己独特的不同点和难点，和一般窄带的功率放大器设计流程还是有所区别的。其仿真设计流程如图 3-15 所示。其最重要的区别在于稳定性分析结束以后，不是一般窄带宽放大器的负载牵引 (Load-Pull) 仿真和源牵引 (Source-Pull) 仿真，从而找到最大功率匹配阻抗。因为在宽带放大器中，每一个频点都会对应一个不同的阻抗，特别是同时包括低频和高频的频带，其阻抗变化非常大，而负载牵引是针对单频点，不能满足宽频带阻抗选取。这也正是宽频功率放大器设计的难点之一。我们采用堆栈结构在管芯选取的时候就已经开始关注输出阻抗了，通过选取管芯的尺寸和数量，以及一些外围电路的设计从而让全频带达到输出阻抗接近 $50\ \Omega$ 。输入阻抗则主要是依靠有损元件，全频带匹配到 $50\ \Omega$ 标准阻抗。

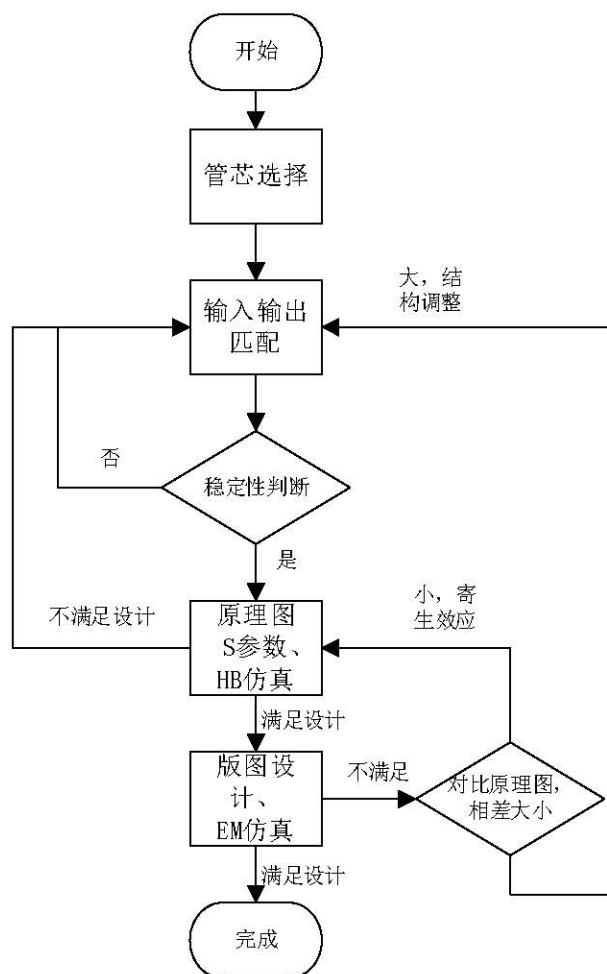


图 3-13 超宽带功率放大器设计流程

事实上,在进行场仿的时候,并不是一个原理图对应一个场仿,而是进入场仿阶段以后,发现性能不好,会分部分去寻找问题所在,会把场仿一部分一部分的加到原理图里面去,看哪一部分对原理图的结果影响最大,然后就会微调那一部分,不断替换到原理图中直到获得一个较好的结果,这时这一部分就会被认为没有问题从而被保留在原理图里面,继续下一部分的替换。有时候这一部分可能就是一个很基础的无源元件,如电感,替换到后来,这些没有问题的部分会不断组合形成更大的部分,最终将原理图全部替换成版图。所以进入场仿以后,基本上仿真都是一部分原理图,一部分场仿结果,类似联合仿真,如下示例图 3-14 所示。这样会导致一个结果,当最终场仿结果确定好以后,再根据场仿结果来做一个完整的原理图,它们的结果可能存在较大差别,不过这是完全可以理解的,因为场仿考虑了寄生效应,和原理图常常有偏差。

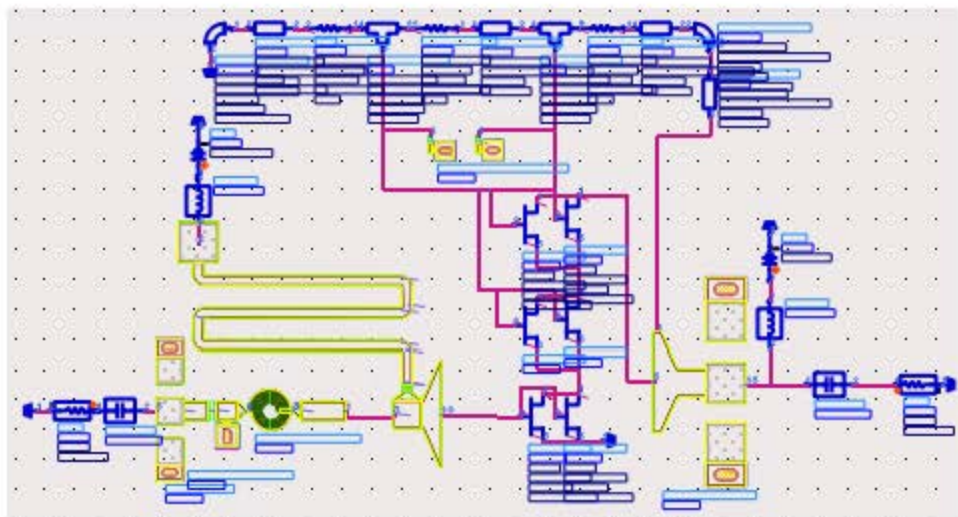


图 3-14 场仿阶段电路仿真示例图

3.5 本章小结

本章主要介绍了本论文在超宽带功率放大器设计中一些重要准备工作。首先介绍了宽带功率放大器设计的常用结构，并指出了它们的优缺点，这些结构无法满足本论文超宽带和高增益的双重要求，从而引出了本论文采用的堆栈结构。然后详细介绍了宽带设计中重要的设计法则和设计方法，它们是宽带设计的重要依据。之后介绍了本论文设计使用的 GaAs 材料和 EEHEMT1 模型，并且对电路的仿真环境和超宽带功率放大器的仿真流程进行了介绍。

第四章 单级超宽带功率放大器设计

基于第三章的堆栈结构和 GaAs 工艺库确定以后，本章将给出单级超宽带功率放大器的设计过程和仿真结果。单级超宽带功率放大器的设计原理和设计过程也是两级合成和级联功率放大器的设计基础。本章同时给出超宽带功率放大器的测试结果并对其进行详细的分析。

4.1 稳懋 GaAs 库和直流偏置

4.1.1 GaAs 仿真 PP25-21 库

台湾稳懋公司 GaAs 的 PP25-21 工艺库的 pHEMT 采用 T 型栅结构，截止频率超过 67 GHz，如表 4-1 所示，非常适合高功率（5-20W）大尺寸应用设计。根据其提供的参考文档，可知当采用 Loadpull 方法，给 $2 \times 75 \mu\text{m}$ 的管芯提供最佳输入输出功率匹配，在测量频率是 10 GHz，漏压是 8V，调整栅压使输出静态电流密度为 153 mA/mm 时，此时栅压为 -0.65V，增益是 16 dB，输出 1dB 压缩点的功率密度是 1050 mW/mm，饱和密度是 1110 mW/mm，最大 PAE 超过 55%。当然，这是非常理想的情况下，一般很难达到这么高的输出功率和 PAE。下表是 PP25-21 工艺库的参数表。

表 4-1 稳懋 PP25-21 工艺库参数表

Item	Parameter Description	Parameter ID	Unit	Target	Upper Spec	Lower Spec
1	Gm Peak	GM_PEAK	mS/mm	410	480	340
2	$I_{ds}@V_{gs}=0.5 \text{ V}$	I_{dmax}	mA/mm	490	570	410
3	$I_{ds}@V_{gs}=0 \text{ V}$	IDSS	mA/mm	360	440	280
4	Turn-on resistance	RON	ohm-mm	1.3	1.8	0.8
5	Breakdown Voltage between Gate-Drain	VDG	V	20	23	18
6	Cut-off frequency @ $V_{ds}=1.5 \text{ V}$	f_t	GHz	67	82	52

4.1.2 直流偏置点的选择

根据稳懋提供的技术文档，其 pHEMT 的最佳工作偏置点是 $V_{gs}=-0.7 \text{ V}$ ，

$V_{ds}=8V$, 经过我们对 $2 \times 75 \mu m$ 晶体管的直流仿真发现, 当晶体管工作在这个频点时, 晶体管是处于 AB 类状态, 这一点也可以从表 4-1 饱和漏端电流中推测出来, AB 类工作状态正是我们需要的工作状态, 所以我们将最佳工作偏置点设置在 $V_{gs}=-0.7V, V_{ds}=8V$ 。

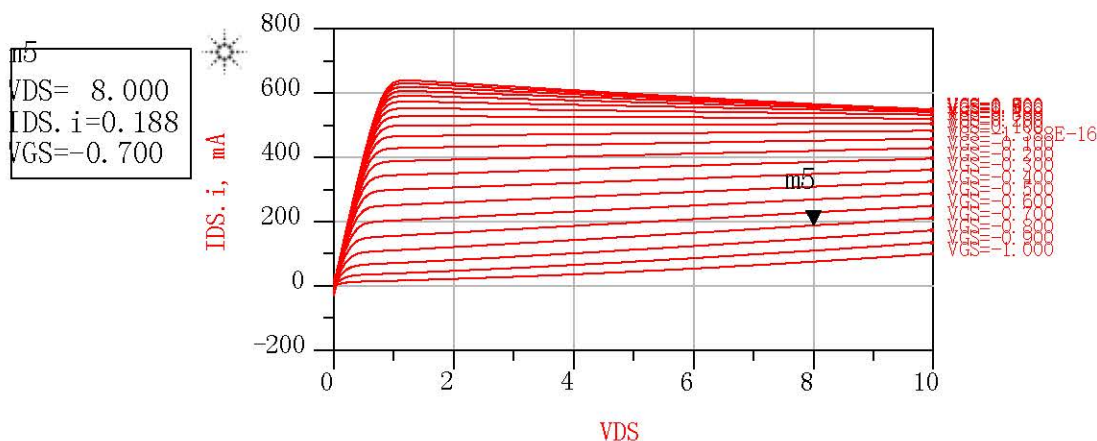


图 4-1 $2 \times 75 \mu m$ 晶体管的直流扫描结果

4.2 单级超宽带功率放大器管芯选择

PP25-21 的设计库里, 有两种晶体管模型, 一种是 PP2521_CPW, 另一种是 PP2521_MS, 分别是共面波导 (CPW: Coplanar Waveguide) 和微带 (MS: Microstrip)。PP2521_MS 晶体管已经被封装成了一个共源放大器, 无法进行级联, 所以我们使用了 PP2521_CPW 模型。PP25-21 库里的晶体管是耗尽型器件, 也称为常开型器件, 在没有栅压的时候, 源漏之间就可以形成电流。其栅长是 $0.25 \mu m$, 栅宽是可以自己调整的, 其调整有两种方式, 一种是栅指的数量 NOF, 还有一种是栅宽的大小 UGW, 栅指的范围在 2~8, 且只能为偶数, 栅宽的范围在 $25 \mu m \sim 150 \mu m$, 任何不在合适范围的值都会提示报错信息, 但是如果稍微超出范围, 比如说栅指选 10 或栅宽为 $160 \mu m$, 报错信息是栅宽超出了验证范围, 将使用模型值来表达。这说明这种栅宽还可以用于仿真, 但精度和准确度都没有实际验证过, 所以一般也不会使用。但是设计功率放大器需要输出很大的功率, 所以一般要求栅宽足够大, 比如我们单级的管芯根据输出功率和输出阻抗的要求, 栅宽选择了 $2.4 mm$, 此时经过验证的栅宽无法达到这么宽的要求, 所以我们选择了在原理图里将 2 个 $8 \times 150 \mu m$ 晶体管并联, 将他们三端都连接在一起, 此时可以认为其栅

宽变为了两倍,在版图里,我们重新画了已有的版图,制作了 16 指的 pHEMT,形成 16×150 的单管,如下图 4-2 所示。

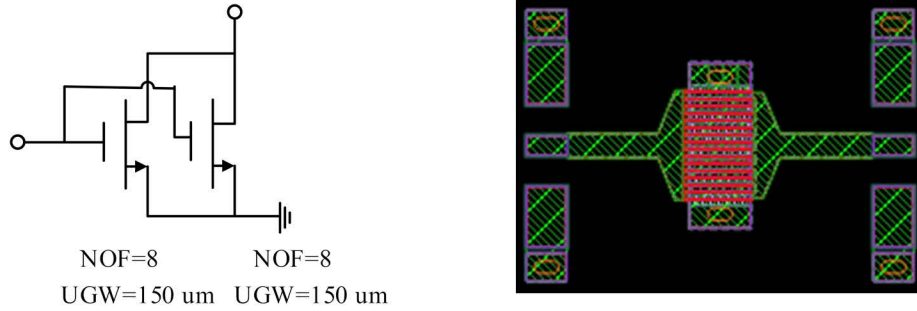


图 4-2 (a) PP25-21 2.4 mm 原理图 (b) PP25-21 2.4 mm 版图

4.2.1 单指栅宽的影响

单指栅宽 W_{gu} 与器件功率增益密切相关。随着单指栅宽的增大,信号沿着栅宽方向传输时其衰减以及相移也随之增加,最终导致器件功率增益的下降,其中信号沿栅宽方向传输时而产生的相移是导致功率增益下降的主要因素。可将栅金属与栅下有源区等效为传输线,其传输线模型如图 4-3 所示^[43]。

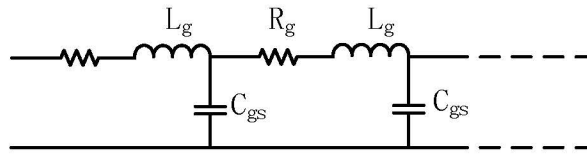


图 4-3 栅金属与栅下有源区所等效的传输线模型

依据该传输线模型,由单指栅宽而决定的功率增益下降值 G_{PR} 为^[46]

$$G_{PR} = \frac{1}{W_{gu}} \left[\frac{2\alpha^2 + \beta^2}{4\alpha(\alpha^2 + \beta^2)} - \frac{e^{-2\alpha W_{gu}}}{4\alpha} - \frac{e^{-2\alpha W_{gu}}}{4(\alpha^2 + \beta^2)} (\alpha \cos 2\beta W_{gu} - \beta \sin 2\beta W_{gu}) \right] \quad 4-1)$$

其中, 信号衰减系数(单位长度传输线的损耗) α 以及信号相移常数(单位长度传输线的相移) β 表达式为:

$$\alpha = 2\pi fC_{gs}\sqrt{-\frac{L_g}{2C_{gs}} + \frac{1}{2}\sqrt{\left(\frac{L_g}{C_{gs}}\right)^2 + \left(\frac{R_g}{2\pi fC_{gs}}\right)^2}} \quad (4-2)$$

$$\beta = 2\pi fC_{gs}\sqrt{\frac{L_g}{2C_{gs}} + \frac{1}{2}\sqrt{\left(\frac{L_g}{C_{gs}}\right)^2 + \left(\frac{R_g}{2\pi fC_{gs}}\right)^2}} \quad (4-3)$$

从公式(4-1)-(4-3)可以看出, 随器件应用频率的提高, 为减小功率增益下降值, 其单指栅宽应趋于减小。因为设计频率为 30 MHz 到 3 GHz, 频率不高, 功率增益影响不大, 同时考虑到输出功率, 需要总栅宽较大, 所以单指栅宽也不能太小, 在这里我们选取了 150 μm 作为单指栅宽。

4.2.2 栅指数目的影响

栅指数目 n 与输出功率以及功率增益密切相关。单指栅宽一定时, 随着栅指数目的增加输出功率有所增加, 但当栅指数目增加到某一个值时, 信号横向延迟增大导致信号在栅指之间相位不一致性增大, 最终导致器件功率增益以及输出功率的急剧恶化。通常为了保证位于最远端栅指的信号相位损失最小, 对于单胞器件来说其栅指数目应满足公式(4-4), 其中 W_{gu} 为单指栅宽, L_{gg} 为栅栅间距。

$$n = \frac{2W_{gu}}{L_{gg}} \quad (4-4)$$

设计库的栅栅间距在 15 μm , 所以 n 应该在 20 左右, 但栅指数目的增多会对器件产生坏的影响。首先栅指数目的增加会导致沟道温度分布不均匀, 位于中间的栅指下方沟道温度将更高, 所以器件更容易烧毁, 特别是在测量功率性能的时候。从电路设计角度看, GaAs HEMT 器件输入阻抗小, 通常为几欧, 随着栅指数目的增加, 器件输入阻抗将进一步减小, 其与 50 Ω 的阻抗转换比进一步增大, 为保证电路带宽, 不得不串联多级 LC 进行输入阻抗匹配, 势必增加输入匹配网络损耗, 不利于功率放大器 PAE 的提高。同时考虑到设计库的最大栅指数目, 本论文中器件栅指数目选择为 16 指。

4.2.3 堆栈晶体管数量的影响

除了单个晶体管的尺寸可以影响栅宽,从而影响输出功率,晶体管的数量同样也会影响输出功率。通过堆栈 K 个 FET,同时保证漏端电流不变,输出功率就会上涨 K 倍,则负载阻抗也会上涨 K 倍。但是因为额外的寄生效应晶体管增益降低的过于严重,所以晶体管的堆栈数量也不能太多。在电流不变的情况下,对于最开始的几个晶体管输出功率会随着堆栈数目得到有效增长,增长会随着堆栈数目的增多下降。堆栈数目超过 4 个,晶体管的功率增长效应就已经不明显了^[47]。此时,我们可以考虑采用多路合成合成技术继续提升输出功率。

除了输出功率和设计库这些传统方面的考虑,器件尺寸选择最重要的方面是来自输出阻抗的考虑。根据堆栈的原理,其输出阻抗会随着堆栈数目的增加而增加,如果 N 个堆栈的晶体管都相同,则输出阻抗是单个晶体管的 N 倍,这样,我们就可以通过组合晶体管的数目来达到使输出阻抗接近标准阻抗 $50\ \Omega$ 的目标,从而省去输出匹配电路的制作,这也是堆栈结构最为突出的优点之一。

从下面的图 4-4 可以看出, $2 \times 75\ \mu\text{m}$ 的管芯输出阻抗实部低频在 500 多欧姆,偏离匹配点非常远,而 $16 \times 150\ \mu\text{m}$ 的管芯则全频带实部阻抗在 $20\ \Omega$ 左右,所以两个串联起来就离标准阻抗非常近了。我们之所以关注全频带的低频实部部分,是因为高频可以用匹配来调整,但低频波长太长,微带线的长度需要做的非常长,对其阻抗变化才有影响,对电容电感也表现出和直流差不多的特性,很难调整。对低频的关注和处理将贯穿本文所有的设计。

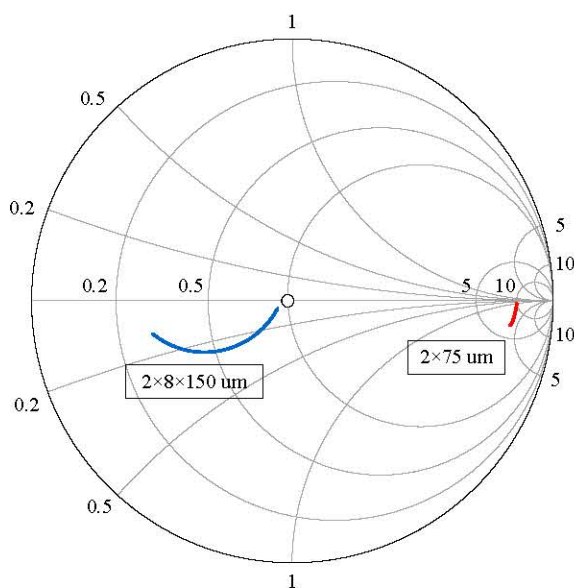


图 4-4 不同尺寸的管芯输出阻抗

4.3 单级超宽带功率放大器电路设计

超宽带功率放大器的分析和设计采用了 GaAs 材料 pHEMT 0.25 μm 技术, 如图 4-5 所示, 在电路设计中, 使用了 2 个相同的 pHEMT 进行互联, 上面的 pHEMT 的源连接到底下 pHEMT 的漏端。

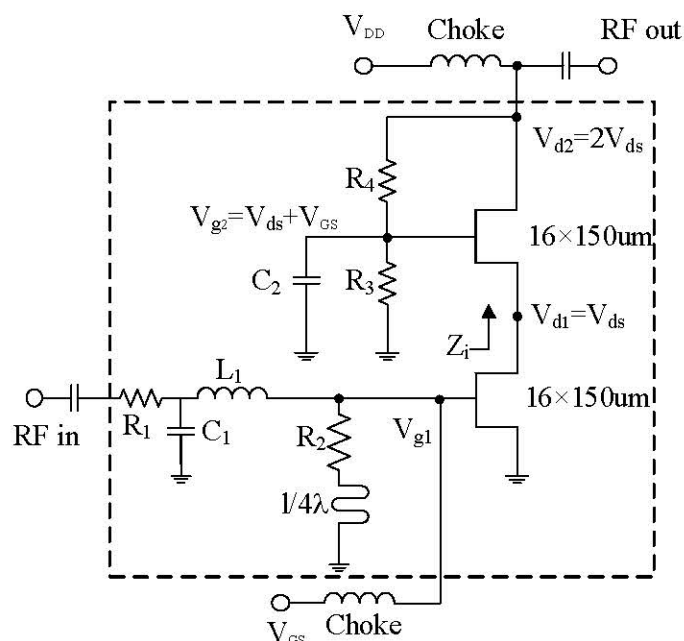


图 4-5 单级超宽带功率放大器电路图

4.3.1 级间匹配电容

级间匹配电容是堆栈结构不同于传统的 Cascode 结构最为明显的一点。连接在最上面的栅和地之间的电容 C_2 被用来调整级间匹配, 如图 4-6 所示, 这个级间匹配是从底下的 pHEMT 的漏端向上看到的。这个级间阻抗匹配电容的选择非常重要, 因为只有每个串联的晶体管做到了级间匹配, 从而使功率从底下的晶体管尽可能无损的传输到上面晶体管, 输出功率才可以达到最大^[9, 12, 48]。

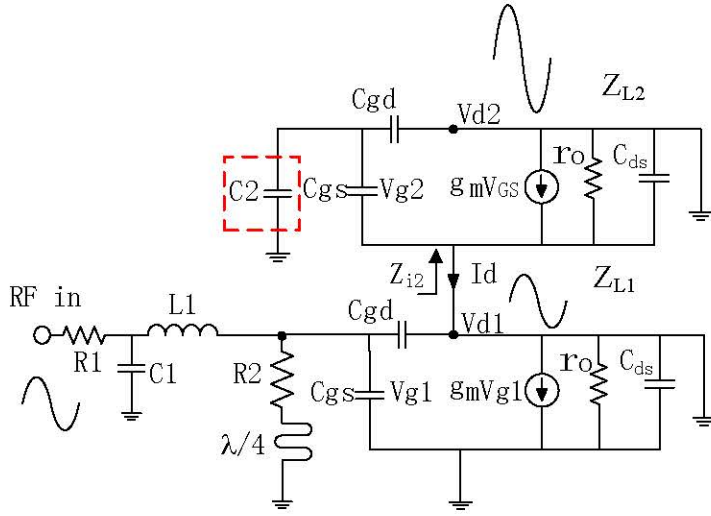


图 4-6 单级超宽带功率放大器的小信号原理图

级间阻抗 Z_{ik} 等于第 K 个晶体管的源端输入电阻，它应该等于 $Z_{L(K-1)}$ ，也就是等于 $(K-1) \times Z_{opt}$ ，这个可以通过调整外部的电容 C_k 实现。在图 4-6 中我们只画出了单级的 2 个晶体管并联的小信号示意图，此时 $K=2$ ， K 也可以取更多的值。当忽略了寄生电容效应，根据负载线理论^[49]，单个晶体管的最佳负载阻抗 Z_{opt} 是：

$$Z_{opt} = \frac{V_m}{I_m} \approx \frac{(V_{d1} - V_{knee})}{I_d} \quad (4-5)$$

V_{d1} 和 I_d 分别是源漏电压和源漏电流， V_{knee} 是膝点电压。

第 K 个堆栈晶体管的等效小信号模型包含了 C_k ， C_{gs} ， C_{gd} ， Z_{LK} ，还有跨导 g_m ，漏源电容 C_{ds} 。基于这个电路，第 K 个堆栈晶体管的 Z_{ik} 表达式是^[47]：

$$Z_{ik} = R_{ik} + jX_{ik} = \frac{(m + jwn)}{(p + jwq)} \quad (4-6)$$

其中

$$m = (C_{gd} + C_{gs} + C_k)(1 + G_{ds}Z_{LK}) + Z_{LK}C_{gd}g_m$$

$$n = Z_{LK}C_{gd}(C_{gs} + C_k)$$

$$p = G_{ds}(C_{gd} + C_{gs} + C_k) + g_m(C_{gd} + C_k) - w^2Z_{LK}C_{gd}C_{gs}C_k$$

$$q = C_{gs}(C_{gd} + C_k) + G_{ds}Z_{LK}C_k(C_{gd} + C_{gs}) + Z_{LK}C_{gd}C_kg_m$$

其中 $G_{ds}=r_o||j\omega C_{ds}$ 。在 GaAs 技术里，栅漏电容 C_{gd} 比起栅源电容 C_{gs} 来说相当小，因此可以被忽略。假设 r_o 很大，我们可以从底下晶体管的漏端得到上面晶体管的输入阻抗 Z_{ik} ：

$$Z_{ik} = \frac{(C_k + C_{gs})}{C_k(g_m + j\omega C_{gs})} \quad (4-8)$$

$$\approx \frac{C_k + C_{gs}}{g_m C_k}, \text{ for } f \ll F_t \quad (4-7)$$

要得到公式 (4-7)，电路的设计频率需要远远低于器件可工作功率，这一点在本设计中是可以达到的，因为电路的设计频率只有 30 MHz-3 GHz，稳懋的 GaAs 工艺库提供的器件工作频率超过 67GHz，是完全满足要求的。

对于 $f_0 \ll F_t$ ，当忽略了 X_{sk} 和 G_{ds} ，基于小信号模型 (4-6)，通过调整 C_k 的值， Z_{ik} 可以匹配到 $Z_{L(K-1)}$ ，

$$Z_{iK} = Z_{L(K-1)} \quad (4-8)$$

解这个公式可以得到我们需要的电容值 C_K ：

$$C_k = \frac{C_{gs}}{(k-1)g_m Z_{opt} - 1}, \quad k = 2, 3, \dots, K-1. \quad (4-9)$$

4.3.2 电阻自偏置网络

在堆栈结构中，正的漏级偏置被加到最上面的 pHEMT 上，负的栅偏置被加到底下 pHEMT 的栅极。并联到堆栈结构栅端的 R_3 和 R_4 电阻形成了直流偏置网络。这些电阻和漏端供电电源连接在一起，将电源电压进行分压后供给堆栈晶体管的栅极。晶体管也会对漏端电压产生直流分压作用，所以每个晶体管的栅源电压都大致保持相同。在这个偏置电阻中，最上面的电阻 R_4 非常重要，它被放在最上面 pHEMT 的漏端和栅端的反馈环路上。有了这个反馈环路，栅压跟随着最上面 pHEMT 的漏压摆动而同步摆动，从而确保两个 pHEMT 的栅源偏置是相同的。没有这个电阻的话，栅压将会保持不变，而漏压不断增大，从而可能导致栅漏击穿。这个电阻保证了在漏端的最大电压摆动，从而保证了最大功率传输。

然而，一般偏置电阻传统的选法都会比较小，其主要的功能就是为了偏置，

我们在单级超宽带功率放大器电路中把电阻的值提升到 $2.7\text{ k}\Omega$ ，从而可以阻止交流功率从这条通路上泄露到地，这样就可以提高输出功率，同时也提高了功率附加效率。然而，如果电阻太大的话会改变输出阻抗，进而损坏输出匹配，输出回路损耗 $|S_{22}|$ 也就会恶化。

在单级的设计中，我们没有像传统的方法一样选择小电阻，而是选择了非常大的偏置电路，从而使各种功率指标都非常好，但 $|S_{22}|$ 较差，输出回波损耗较大，反射回来的信号较多，容易烧坏晶体管，不利于实际应用。在后面的两路合成和级联放大器设计中都考虑到了输出回波损耗，使其更加满足实际应用需求。

在管芯的尺寸和数量确定好以后，同时能影响到输出阻抗的级间匹配电容和自偏置电阻都选取好以后，此时合成输出阻抗应该就接近 $50\ \Omega$ ，如图 4-7 蓝线所示，其基本都在匹配点附近。

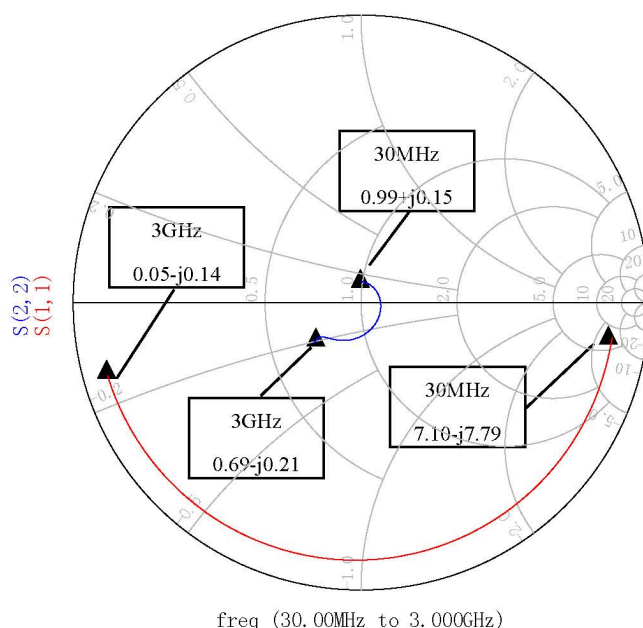


图 4-7 初步匹配的管芯输入输出阻抗

4.4 输入阻抗匹配

把输出阻抗全频带接近 $50\ \Omega$ 以后，就应该考虑输入阻抗匹配问题。如图 4-7 红线所示，输入阻抗一直呈现容性，而且全频带变化明显，低频呈现开路特性，高频呈现短路特性。虽然栅端可以用 Source Pull 来求最佳输入阻抗，但求

到的结构对输出功率影响不大，甚至出现降低情况，所以可以直接将输入阻抗匹配到 $50\ \Omega$ ，从而改善输入回波损耗。为了获得全频带好的宽带匹配和平坦增益，一个到地的并联阻抗 R_2 被用在栅的输入端把低频的输入阻抗沿着电导圆转到史密斯原图的匹配点，同样的，为了获得低频端好的匹配阻抗，串联电阻 R_1 也是必要的，用于把高频阻抗沿着电阻圆转到史密斯圆图的圆点。

4.4.1 窄带 $1/4\lambda$ 传输线宽带应用

因为管芯的增益随着频率的变化一般都不平坦的，按照经验来说，大约每倍频程下降 6 dB 左右，在输入端，我们在栅端并联的电阻上面再串联 $1/4\lambda$ 微带线，来使低频的信号泄露出去，减小其功率，而高频信号没有影响。再通过放大器放大，低频信号放大较多，高频信号放大较少，从而达到平坦的效果。

根据微带传输线已有的经验公式^[24]，如果我们假设传输线的厚度相比衬底的厚度可以忽略，则存在一个分段公式，根据 w 和 h 的比值是大于 1 还是小于 1 来决定选用哪一段公式， w 是线宽。因为我们工艺的 h 是 100 μm ，我们必须保证 w 小于 h ，不然传输线的面积就太大了。所以我们只用考虑窄带传输线， $w/h < 1$ ，我们可以得到有效介电常数 ϵ_{eff} ：

$$\epsilon_{\text{eff}} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \left[\left(1 + 12 \frac{h}{w} \right)^{-1/2} + 0.04 \left(1 - \frac{w}{h} \right)^2 \right] \quad (4-90)$$

ϵ_r 是材料的介电常数。当我们计算出有效介电常数，就可以根据介电常数来计算传输线的相速 $V_p = c / \sqrt{\epsilon_{\text{eff}}}$ ，并根据相速来计算出波长：

$$\lambda = \frac{V_p}{f} = \frac{c}{f \sqrt{\epsilon_{\text{eff}}}} \quad (4-11)$$

C 是光速， f 是工作频率。正如图 4-8 所示，当传输线的线长从 30 μm 到 100 μm ，30 μm 被选成宽度的起点，即使最高的频率 3 GHz，其四分之一线长也接近 10 mm 长。因此，在我们设计的频带里，我们不能选择一个最合适的线长去完全阻止某一个特定频率。另一方面，当传输线被选成较短的长度时，它将会更好的阻止高频信号泄露，而更多的低频信号会被泄露出去。我们根据特征阻抗使用了 68 μm 的线宽去降低反射，同时根据面积要求和最好的仿真性能，选用了 1.7 mm

的线长。但是，并联四分之一波长传输线还不能使电路良好工作，因为大量的功率会从四分之一传输线泄露出去，特别是对低频，几乎没有什么阻断泄露的作用。所以还需要在传输线上加一个电阻 R_2 。正如前面所提到的，这个串联电阻很大程度上提升了输入匹配。图 4-9 表示了并联电阻和四分之一传输线有一个逐渐降低的功率损耗，不像一个单独的串联电阻只会提供一个不变的损耗，因此，电路增益将会被 R_2 和 $1/4\lambda$ 合适的补偿从而使电路的增益更加的平坦。小信号的增益平坦度大约会上升 0.6 dB。而且，电路的仿真增益也会提升，特别是在更高的频率下提升效果更明显。在图 4-9 中，增益在 1.6 GHz 上升了 0.7dB，在 3 GHz 增益上升了 1.5 dB。在这种方法下，单级超宽带功率放大器电路有一个相当平坦的增益。

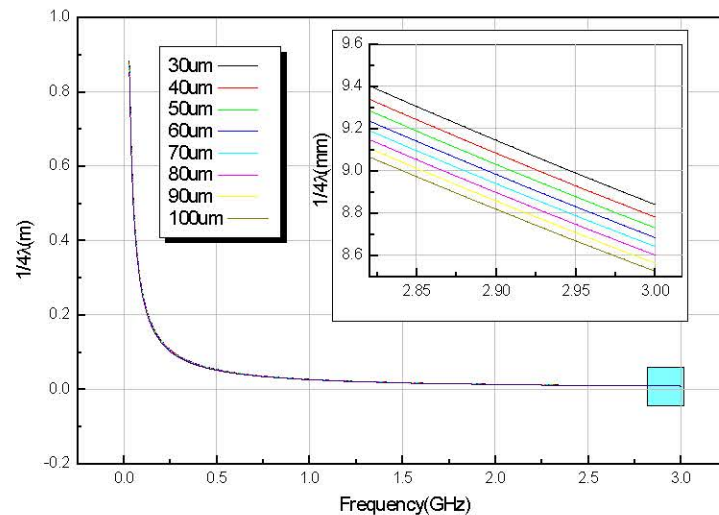


图 4-8 $1/4\lambda$ 波长线和输入频率的关系

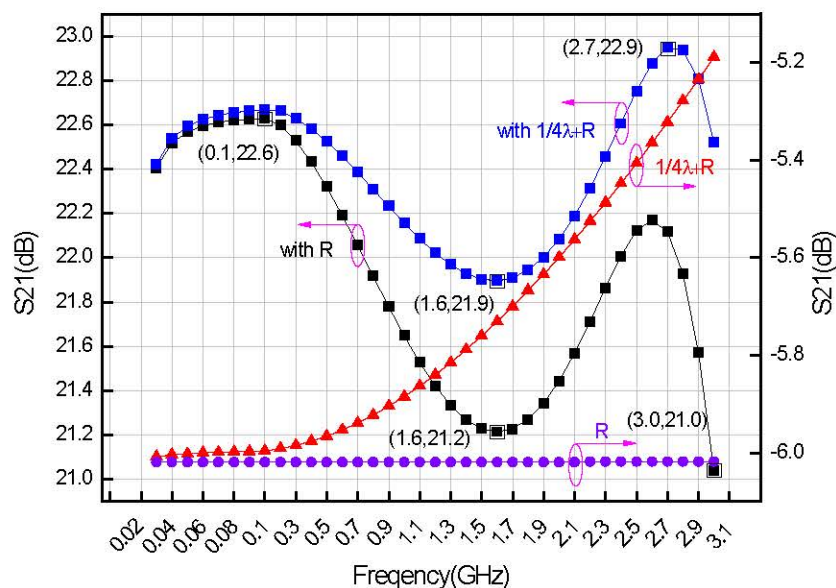


图 4-9 $1/4\lambda$ 波长线串联电阻和单个电阻对增益平坦度的提升对比

4.4.2 其他输入匹配部分

输入端经过良好匹配设计才能保证输入回路损耗较小, 同时还要兼顾稳定性和平坦性设计。我们在输入端串联了 $10\ \Omega$ 的电阻 R_1 使高频端沿着电阻圆靠近 $50\ \Omega$, 并联 $25\ \Omega$ 电阻 R_2 使低频端沿着电导圆靠近 $50\ \Omega$ 。同时在于路上串联了 L 型匹配网络, L 型匹配主要用来调节高频输入阻抗, 如图 4-10 所示, 其可以把高频部分的阻抗匹配到 $50\ \Omega$ 的匹配点。其值分别为 $L=1.86\ \text{nH}$, $C=2.42\ \text{pF}$, 其对低频作用很小, 同时 L 型匹配属于低通滤波器, 高次谐波可以从接地电容上被滤除。

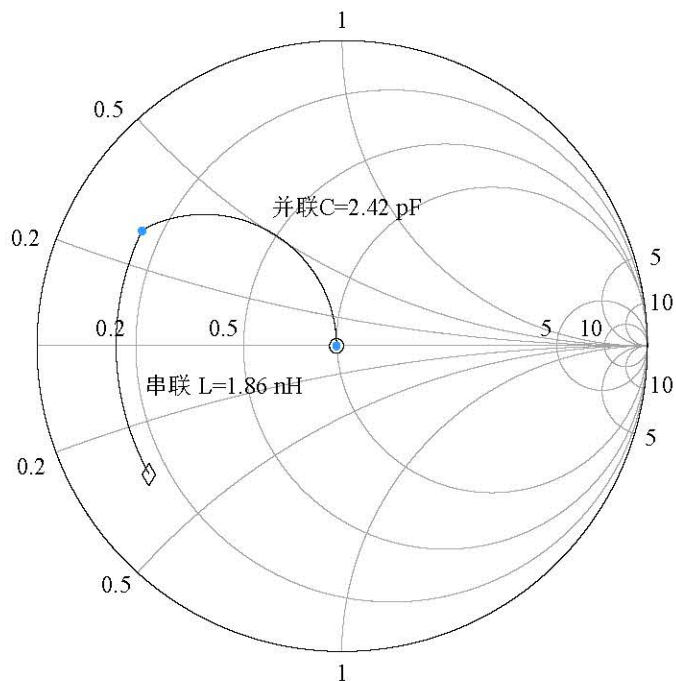


图 4-10 L 型结构匹配输入阻抗的高频部分

4.5 仿真和测量结果与分析

图 4-11 是芯片在片测试时候的照片，版图布局对应图 4-5 电路原理图，版图大小是 3.3 mm^2 。

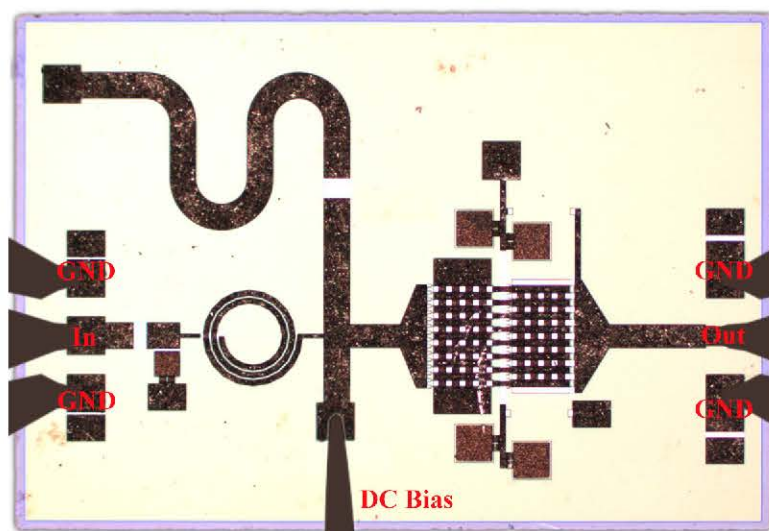


图 4-11 超宽带功率放大器芯片版图

图 4-12 是单级超宽带功率放大器的稳定性因子，可以看出，其基本都在 1 以上，电路全频带稳定。

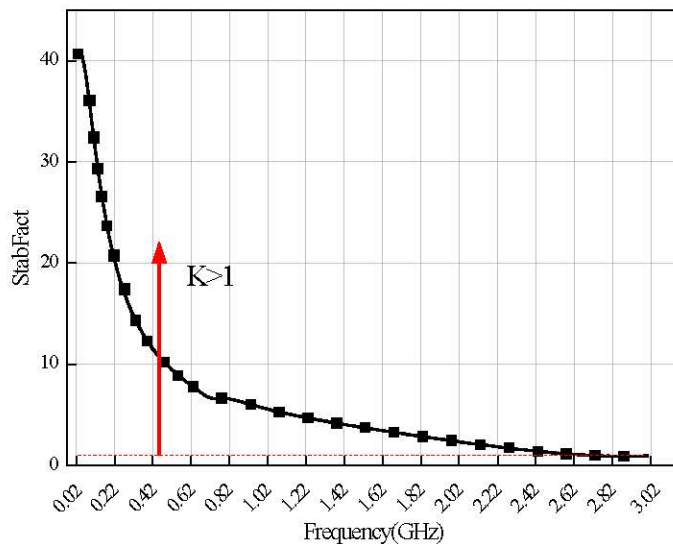


图 4-12 单级功率放大器稳定性因子仿真结果

4.5.1 小信号测试

在片测试采用微电子所自行搭建的在片测试台进行测试，其测试台的照片如图 4-13 所示，前后有两个 GSG 射频探针，这也可以在图 4-11 中看出来，一个用于射频输入，一个用于射频输出，上下两个是直流探针，我们只采用了上面的探针，其扎在电路上侧的电源 PAD 上，用来给放大器电路的栅极加电，漏极的偏置电压从射频输出探针上经过偏置网络电路加载到电路的漏端。

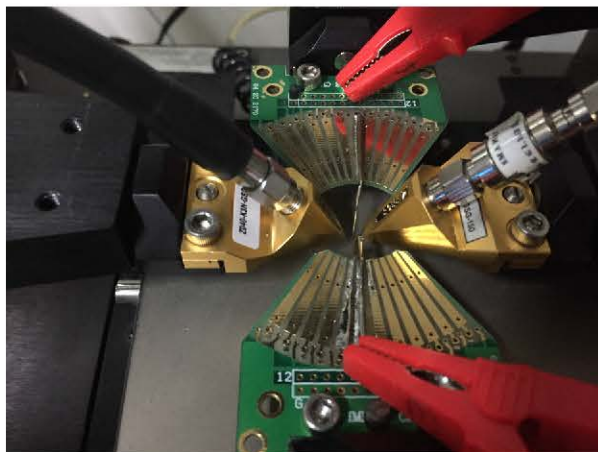


图 4-13 芯片测试探针

在图 4-14 中展示的是单片微波集成电路（MMIC）在连续波测量下的小信号性能。测量结果显示从 30 MHz 到 3 GHz 其全频带小信号增益为 $21 \text{ dB} \pm 1.5 \text{ dB}$ 。在整个带宽下，输入回路损耗小于 -10 dB 同时输出回路损耗小于 0 dB 。图 4-14 展示了测量和仿真结果之间非常好的吻合性。

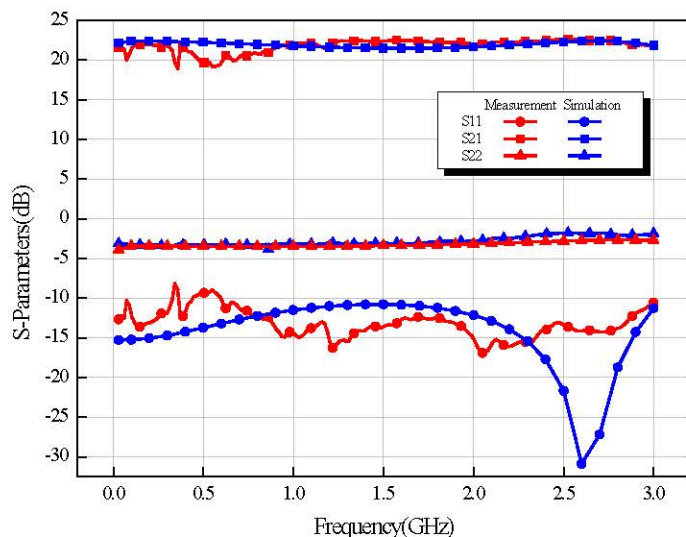


图 4-14 超宽带功率放大器电路 S 小信号测试结果

4.5.2 大信号测试

因为功率放大器输出功率高，且可能发生振荡，一旦产生振荡，电路的输出功率能在瞬间大幅度窜升，这不仅可能会因为输出功率太高，从而产生大量的热导致电路烧毁，同时可能超过仪器的测量限幅，导致仪器烧毁，所以在测试功率性能时需要十分注意。图 4-15 展示了在片功率测试平台，我们采用了数控电压源②，从而可以用电脑①来控制整个测试系统，电脑也可以使测量数据的记录变得非常方便。同时，我们采用了偏置网络电路⑤提供直流偏置给电路，因为直流偏置网络里面一般有宽带的电感用于阻断交流。而且利用偏置网络可以隔开交流和直流，从而漏端的直流电压可以直接加到射频探针上。耦合器⑨的作用是把部分输出信号取出来放到频谱仪上用于监测，看有没有振荡产生。我们的功率测量使用了脉冲波（ $1 \mu\text{s}$ 的脉宽和 10% 的占空比），所以信号发生器⑧产生了脉冲信号用于控制射频信号源③，使其产生脉冲信号。漏端直流电压需要 16 V ，但信号发生器无法产生 16 V 的脉冲电压，所以我们用脉冲信号源给脉冲板⑪提供脉

冲控制电压，从而使电压源产生的直流电压经过脉冲板后变成脉冲电压。

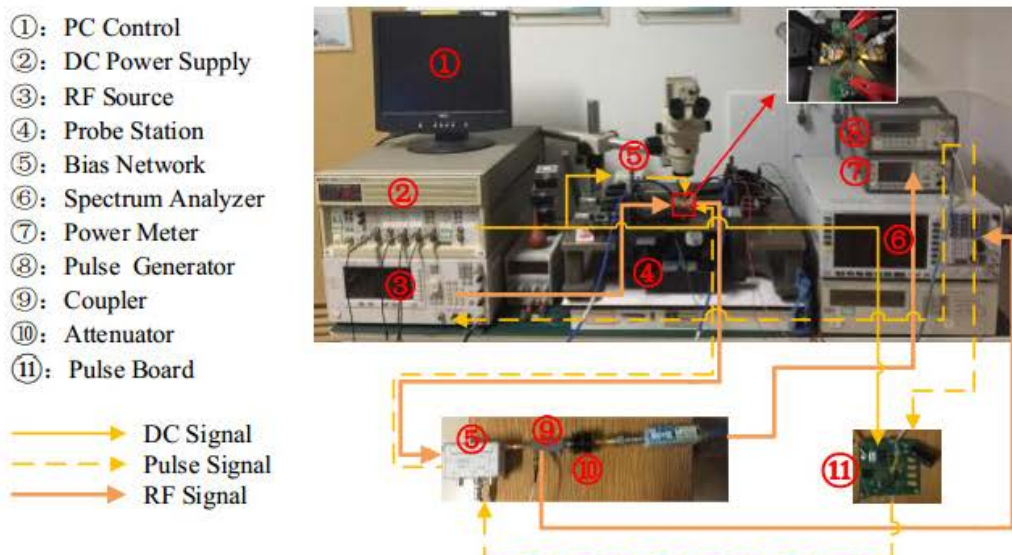
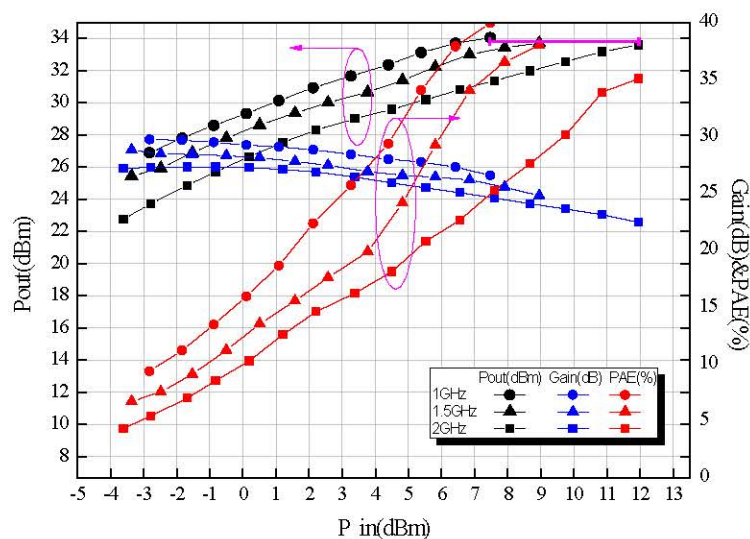
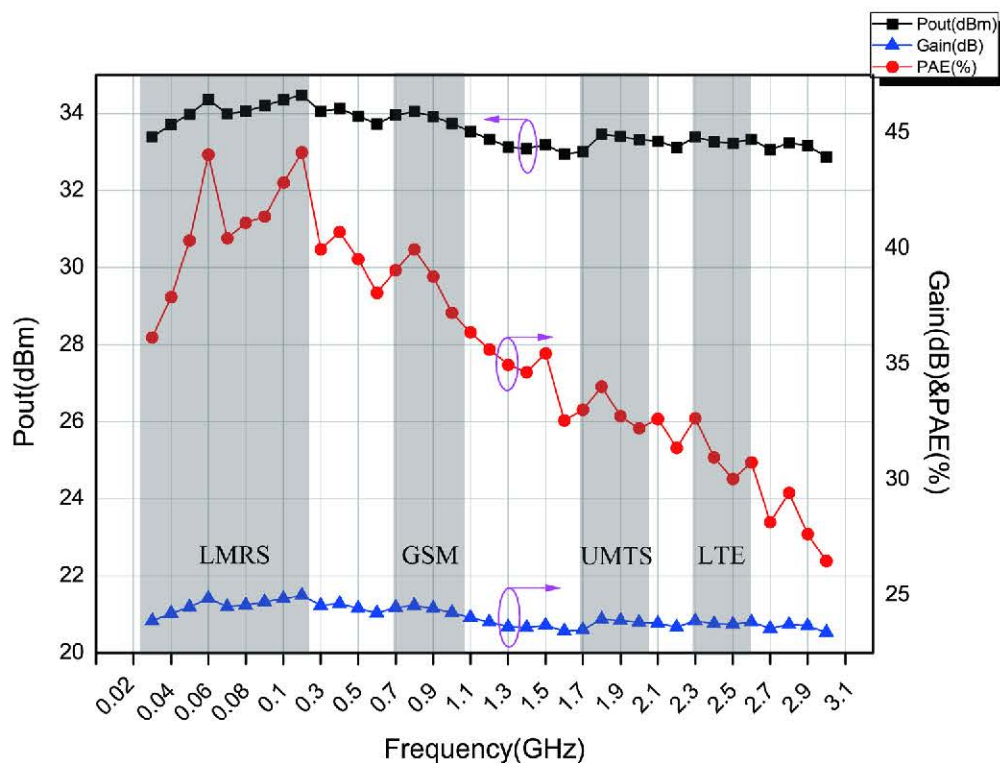


图 4-15 超宽带功率放大器功率测试平台

图 4-16 展示了增益，输出功率和 PAE 在 1 GHz，1.5 GHz 和 2 GHz 之间的关系。随着输入功率的增加，当电路的输出功率接近饱和状态的时候，线性增益压缩了大约 3 dB。图 4-16 清楚展示了，用粉红线标注的饱和输出曲线在三个频率下几乎相等，这代表着非常平坦的表现。因为有高的输出功率，电路也同样有着高的 PAE，3 个频点的 PAE 全部超过 33%。图 4-17 表示在输入为 9.5 dBm 时，电路的增益、输出功率和 PAE 随频率的变化。在 30 MHz~3 GHz 的输出功率是 33.1 ± 1.8 dB。PAE 在 200 MHz 时为峰值功率 44.1%，在 3 GHz 时下降到 26.48%。这款单级功率放大器可以工作在多个无线通信领域，如陆地无线电系统（LMRS），手机通信领域（GSM，UMTS，LTE）等。测试结果显示，这款超宽带功率放大器的功率密度是 0.4W/mm，这对 GaAs 功率放大器来说是一个非常好的结果。

图 4-16 增益、输出功率和 PAE 和输入功率的关系($f=1\text{ GHz}, 1.5\text{ GHz}, 2\text{ GHz}$)图 4-17 增益、输出功率和 PAE 与输入频率之间的关系 ($P_{in}=9.5\text{ dBm}$)

4.6 本章小结

本章主要介绍了 30 MHz~3 GHz 的单级超宽带功率放大器设计过程, 开始说明了使用的具体工艺库和直流偏置点的选择, 然后详细介绍了单级超宽带功率放大器的设计过程, 包括管芯尺寸和数量的选取、级间匹配电容和电阻自偏置网络

的设计，并且介绍了窄带 $1/4\lambda$ 传输线的宽带应用和输入匹配电路的设计。最后给出了单级超宽带电路的测试结果与分析，包括稳定性分析和小信号测试以及功率测试结果，测试结果显示设计满足要求。

第五章 超宽带两路合成与级联推动功率放大器

本章在基于单级超宽带功率放大器的设计基础上,继续设计了超宽带的两路合成功率放大器和级联功率放大器。本章详细研究了宽带功率合成电路的结构,分析了高频 PCB 电路设计的要点和方法。本章对于在超宽带电路中容易出现的振荡问题也给与了全面的分析,并给出了相应的解决方法,同时对级联电路中的级间匹配电路也进行了详细的介绍。每一个超宽带功率放大器电路都给出了详细的仿真结果与分析。

5.1 两路合成功率放大电路管芯设计

5.1.1 GaAs 仿真 PE15-00 库

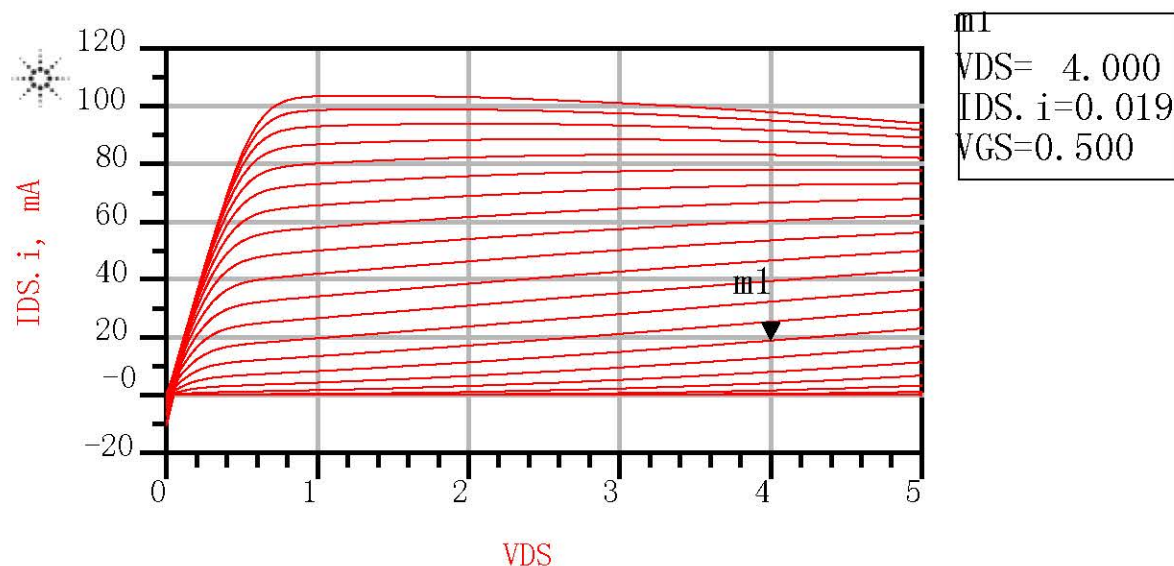
超宽带两路合成功率放大电路由于流片计划的原因采用的是稳懋公司 GaAs 的 PE15-00 工艺库的,与 PP25-21 工艺库最大的两点不同之处在于其 pHEMT 的栅长不再是 0.25 μm ,而是更短的 0.15 μm ,同时 pHEMT 也不是耗尽型的,而是增强型器件,未加栅压之前其源漏是关闭状态,栅下的有源区没有二维电子气形成。PE15-00 采用的也是 T 型栅结构,因为栅长更短,所以其截止频率更高,典型值在 115 GHz,但由于其栅长短,击穿电压较低,其功率性能并没有 PP25-21 工艺突出。根据其提供的参考文档,可知当采用 Loadpull 方法,给 $2 \times 75 \mu\text{m}$ 的管芯提供最佳输入输出功率匹配,在测量频率是 29 GHz,漏压是 4V,调整栅压使输出静态电流密度为 153 mA/mm 时,电流密度和 PP25-21 工艺测量时一致,此时增益是 11.7 dB,输出 1dB 压缩点的功率密度是 597 mW/mm,饱和密度是 739 mW/mm,最大 PAE 超过 51.1%,普遍低于 PP25-21 功率性能。下图 PP15-00 工艺库的参数表。

表 5-1 稳懋 PP15-00 工艺库参数表

Item	Parameter Description	Parameter ID	Unit	Target	Upper Spec	Lower Spec
1	Gm Peak	GM_PEAK_E_15	mS/mm	400	460	340
2	$I_{ds}@V_{gs}=0.9\text{ V}$	$I_{dmax_E_15}$	mA/mm	430	610	250
3	$I_{ds}@V_{gs}=0\text{ V}$	IDSS_E_15	mA/mm	0.0001	0.05	0.000001
4	Pinch-off voltage	Vto_E_15	V	0.3	0.45	0.15
5	Breakdown Voltage between Gate-Drain	Vdg_E_15	V	10	12.5	8
6	Cut-off frequency @ $V_{ds}=1.5\text{ V}$	fE	GHz	115	145	85

5.1.2 直流偏置点的选择

根据稳懋提供的技术文档，其 pHEMT 的最佳工作偏置点是 $V_{gs}=0.5\text{ V}$ ， $V_{ds}=4\text{ V}$ ，经过我们对 $2\times 75\text{ }\mu\text{m}$ 晶体管的直流仿真发现，当晶体管工作在这个频点时，晶体管是处于 AB 类状态，这一点也可以从表 5-1 饱和漏端电流中推测出来，这也正是我们需要的工作状态，所以我们将最佳工作偏置点设置在 $V_{gs}=0.5\text{ V}$ ， $V_{ds}=4\text{ V}$ 。

图 5-1 $2\times 75\text{ }\mu\text{m}$ 晶体管的直流扫描结果

5.1.3 管芯尺寸和数量的选择

PE15-00 的设计库的元件种类基本和 PP25-21 没有太大区别，我们选用 PE1500_CPW 管芯。在管芯的选择中，和单级超宽带功率放大器的选择过程也相

差不多,对于单个器件来说,增加栅指的宽度和增加栅指的数目,都相当于并联,会减小输出阻抗。对于我们采用的 PE15-00 工艺库来说, $2 \times 75 \text{ } \mu\text{m}$ 的管芯输出阻抗低频在 $250 \text{ } \Omega$, $2 \times 8 \times 150 \text{ } \mu\text{m}$ 管芯的输出阻抗低频在 $20 \text{ } \Omega$ 。这里主要看低频是因为低频阻抗难以调整,而高频阻抗还可以在片外调整。栅宽越大,输出阻抗越小,但输出功率越大。同时,堆栈结构要采用多个管芯串联的结构,从而使输出电压成倍增加,在输出电流不变的情况下,输出功率也会成倍增加。串联带来另一个好处是输出阻抗也成倍增加。但是,如果串联的管芯数目过多,会造成电流电压的相位不同步,输出功率的增加就会大打折扣^[47]。综合考虑,我们选用 3 个 $2 \times 8 \times 150 \text{ } \mu\text{m}$ 的单管组成的管芯作为每个支路的管芯,单个管芯的结构如下图 5-2 所示。其输出阻抗大约在 $50 \text{ } \Omega$ 左右,两路合成后输出阻抗在 $25 \text{ } \Omega$ 左右。 $25 \text{ } \Omega$ 的输出阻抗会在片外用高频 PCB 电路在整个频带内把输出阻抗匹配到标准阻抗 $50 \text{ } \Omega$ 。

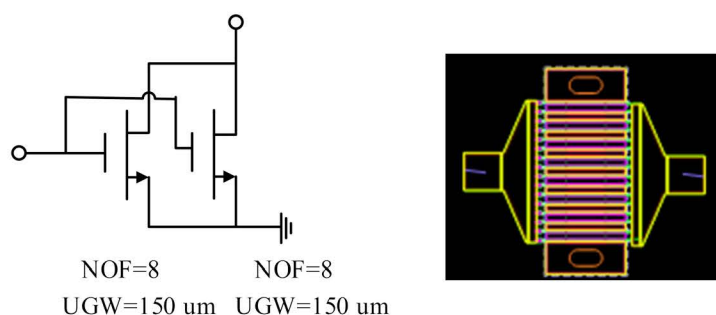


图 5-2 (a) PE15-00 2.4 mm 原理图 (b) PE15-00 2.4 mm 版图

功放芯片设计的整体电路如图 5-3 所示,为达到宽带性能和高功率要求,功率放大器采用了三管堆栈结构。

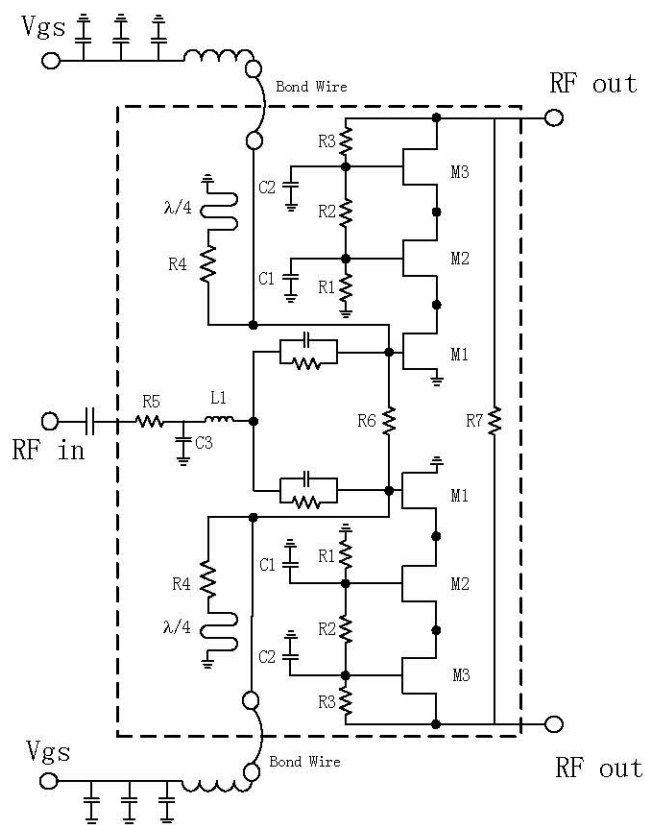


图 5-3 两路合成超宽带功率放大器电路原理图

5.1.4 级间匹配电容和栅级自偏置电阻的选取

因为级间匹配电容和栅级自偏置电阻除了调整匹配和对漏端电源进行分压以外，还对输出电阻有影响，在两路合成和级联推动功率放大器设计中，没有继续像单级功率放大器那样主要以提高功率性能为目标，从而牺牲了部分的输出回波反射性能。在新的设计中，不仅考虑了功率的输出，也关注了 $|S_{22}|$ 的大小，从而在两者之间进行折衷设计。所以在单级超宽带功率放大器设计的基础上，得到 $C_2=2.8\text{ pF}$ ， $C_1=2.5\text{ pF}$ ，同时没有把偏置电阻提的太高， $R_1=R_2=R_3=98\text{ }\Omega$ ，这样就可以获得一个较好的输出反射系数。

设计好的管芯输出阻抗如图 5-4 蓝线所示，可以看出其输出阻抗全频带都在 $50\text{ }\Omega$ 匹配点附近。

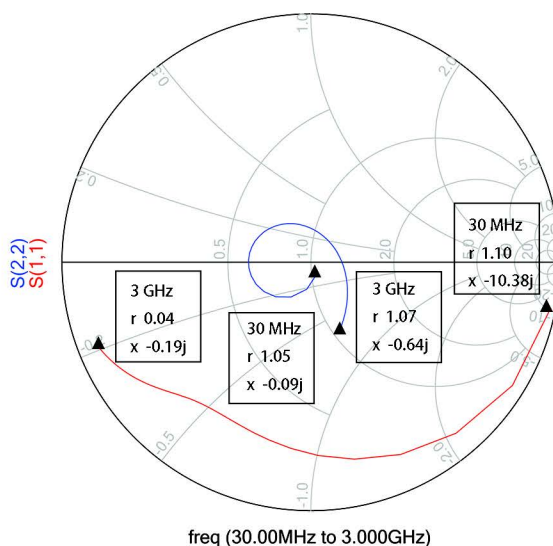


图 5-4 管芯输入阻抗和输出阻抗随输入频率变化曲线

5.2 合成功率放大器中的振荡问题及解决方法

在单级功率放大器电路设计中给出了电路无条件稳定的判定方法—K 因子，但 K 因子主要是根据端口反射系数判断电路是否稳定，这种判定并不能保证实际测试时电路就不会振荡，因为振荡环路可以在电路任意的地方建立，甚至在空间进行电磁波的反馈传输。而这些情况局限于仿真软件的能力以及实际测试环境的复杂，都是在设计中无法完全预估和避免的。

单级电路因为电路简单，隐形环路少，而且设计时确保了无条件稳定因子的成立，所以不容易形成振荡条件。但两路合成和级联推动电路则容易起振，因为它们为了输出大的功率而设计了功率合成电路，这样就容易形成内环路，从而造成振荡。所以我们在无条件稳定的基础上还要了解振荡产生的原因。

造成振荡的原理有两种：一类是正反馈。微波功率放大器在工作时经常会形成一些非预期的信号环路，有些是已经存在的环路，如级间的偏置网络、器件并联而产生的环路，还有些是并不存在但可以自动形成的环路，如低隔离度和接地不好形成的环路，当这些环路满足正反馈条件时，信号会被不断放大，从而会发生该环路的振荡现象。另一类是负电阻原理，负电阻理论主要应用于超过 100 MHz 以上的超高频段，负阻振荡和反馈振荡在作用原理上是一致的。一个已经稳定振荡的环路，其在最开始的冲激下，要保持环路中振幅不变的持续振荡，必

须有外器件向环路中提供能量，用来抵消振荡环路中的固有损耗。这个提供振荡能量的器件在负阻振荡原理中被描述为负阻器件，而在反馈振荡原理中则被描述为放大器件。所以，从提供能量的观点看，振荡环路中放大器件可以等效地为负阻器件^[32, 50]。

5.2.1 偶模振荡

我们一般都采用单一的端口进行输入输出分析，但有时电路结构具有明显的对称性，如威尔金森功分器，这个时候，单一信号分析电路就不具有优势，如果采用奇偶模分析法，等效电路就会变的很简单，大部分时候只要分析简单的单边电路就可以了，然后再采用线性叠加原理求出结果^[51]。

对于偶模分析，对称分支电路上流通的信号是相等的，所以它们之间的连接中点可以等效为开路，对于奇模分析，两条支路上流通的信号是反向的，它们的中点可以等效为短路。

偶模稳定性研究的是偶模信号通过电路，造成振荡。不过在偶模状态下，电路会被分成更小的独立支路，更难造成正反馈回路，所以一般偶模信号可以用双端口 S 参数来预测。只要电路满足无条件稳定条件， $K>1$ ，就可以认为电路偶模振荡不会发生。

在设计时如果无条件稳定不能满足，K 因子小于 1，即当功率放大器电路本身已经处在非稳定状态时，可以通过在匹配电路中串联电阻或串联 RC 并联网络的方式来解决。其基本原理为：当电路处于非稳定状态，即在某频点处， $|\Gamma_{in}|>1$ ， $|\Gamma_{out}|>1$ ，用输入输出阻抗表示即为： $\Gamma_{in} = \left| \frac{Z_{in} - Z_0}{Z_{in} + Z_0} \right| > 1$ 和 $\Gamma_{out} = \left| \frac{Z_{out} - Z_0}{Z_{out} + Z_0} \right| > 1$ 。在该种情况下，计算必然可以得到输入输出阻抗的实部小于 0，形成负阻抗振荡，即 $\text{Re}(Z_{in})<0$ 和 $\text{Re}(Z_{out})<0$ 。当在器件的输入，输出端串联或者并联 RC 回路时，电阻的引入会抵消掉呈现负值的实部 $\text{Re}(Z_{in})$ 和 $\text{Re}(Z_{out})$ ，从而恢复 $0<|\Gamma_{in}|<1$ ， $0<|\Gamma_{out}|<1$ 的稳定状态，消除电路的振荡。

5.2.2 奇模振荡

通常为了保证功率放大器电路足够的功率输出，需要在末级采用多个功率器件并联，再进行功率合成的方式，这就要使用多个匹配网络。当晶体管被并联放置，每个器件都要有它自己的输入输出匹配，就有可能导致奇模振荡。因为只要这些晶体管在漏端电流、偏置点电压和跨导上有轻微的不同，就会导致晶体管增益和功率输出的不同。同样，因为在不同支路部分或 T 型结交叉部分耦合的差异，匹配网络也可能提供有差异的输入输出阻抗。因此在并联晶体管结构中，每个器件都不能设计出完全相同的匹配。这种轻微的失配会在晶体管漏端造成不同的射频电压，从而形成振荡的原始激励，就会导致负阻或者奇模振荡。这种振荡也可以称为并联晶体管振荡，也有情况是晶体管之间的较差隔离度而产生的。如图 5-5 所示，一个双端口放大器由两个并联的晶体管组成，在这种结构中，在输入和输出端口之间存在一个反馈网络。由于器件的高增益和器件有限的输入输出隔离，不稳定的情况就会发生从而产生环路振荡。奇模振荡发生在工作频带内或者远远大于工作频率^[52]。

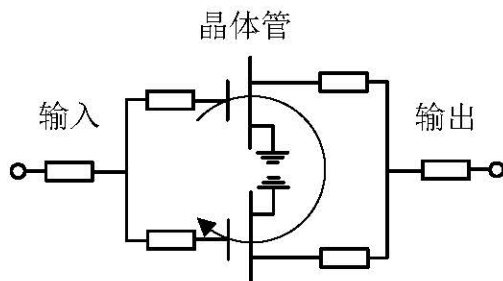


图 5-5 晶体管并联形成的信号环路

奇模振荡一般无法用 K 因子预测，因为它是内生环路振荡，跟端口反射没有关系。目前奇偶模定性分析可以分为 4 类：奇偶分析^[53]，奈奎斯特稳定性准则^[54]，归一化行列式方程（NDF）技术^[55]和全局稳定性分析^[56]。

为了减小奇模振荡，应该使用良好匹配的晶体管，同时可以把所有的栅极馈电和漏级馈电用尽可能短的线连接起来，或者是在栅极馈电和漏级馈电之间连接需要的电阻，如图 5-6（a）所示的 R_1 和 R_2 电阻^[57]。这个电阻被称为隔离电阻，一般在 $10 \sim 50 \Omega$ 之间。隔离电阻是一种被普遍采用的方式，可以消除不平衡信号。对于偶模阻抗，隔离电阻相当于并联了一个开路电阻，对输入输出阻抗几乎

没有影响，而对于奇模阻抗计算，如图 5-6 (b) 所示，相当于并联了大小 $R_1/2$ 和 $R_2/2$ 的接地电阻，增大了奇模阻抗，当电阻足够大使奇模输入阻抗大于 0 时，二端口网络的反射系数小于 1，稳定性增加，从而有效的抑制了奇模振荡的发生。

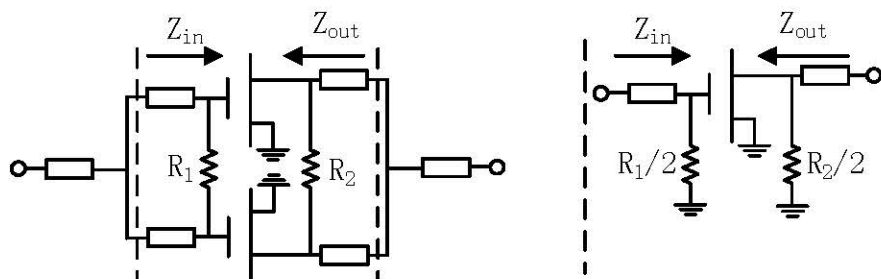


图 5-6 (a) 输入输出端口引入奇模电阻 (b) 奇模阻抗计算示意图

为预防奇模振荡，两路合成功率放大器的输入端连接了 $30\ \Omega$ 的奇模电阻，输出端因为电流更大，考虑到电阻的电流承载能力，增大了电阻的宽度，其阻值有所降低，为 $25\ \Omega$ 的奇模电阻。

5.2.3 参量振荡

最后一类振荡为参量振荡，这种振荡与功率器件本身的偏置条件、放大器电路的工作频率和输入功率都直接有关。一些放大器电路在小信号工作时可能很正常，然而随着输入功率增加，电路逐渐出现了在工作频点奇次子谐波处的振荡现象。图 5-7 为放大器电路参量振荡典型的表现形式^[52]。如图所示，功率频点为 $f_0=12\ \text{GHz}$ ，振荡频率点为一次子谐波 $f_0/2=6\ \text{GHz}$ ，三次子谐波 $3f_0/2=18\ \text{GHz}$ 。

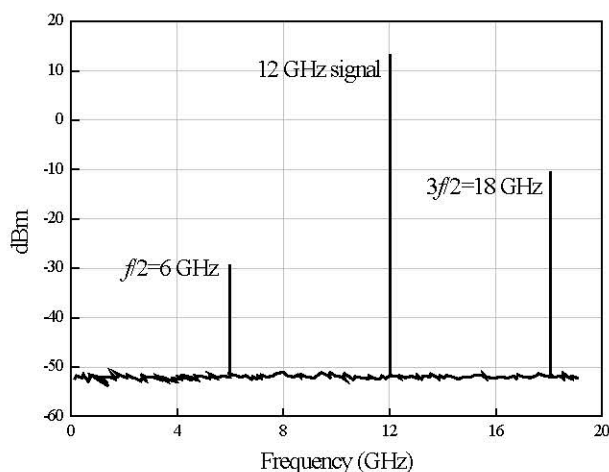


图 5-7 典型的参量振荡表现形式

通常认为参量振荡的产生是由于在大信号下，功率器件栅电容在大信号下的非线性导致的，即 C_{gs} 和 C_{gd} ，假设功率器件工作在 $2\omega_0$ 频率处，电容的非线性可由如下的公式表示：

$$C(t) = C_0 + C_2 \sin(2\omega_0 t) \quad (5-1)$$

式中 C_0 为器件的小信号栅电容， C_2 为电容的非线性系数。设 Z_L 为从器件的栅端往输入端看过去的阻抗， R_s 为栅端串联电阻。器件在子谐波 ω_0 处发生振荡的条件为：

$$\left| Z_L + R_s + \frac{1}{j\omega_0 C_0} \right| < \frac{1}{C_2 \omega_0} \quad (5-2)$$

从公式（5-2）可以得到为了预防和避免参量振荡，可以有如下三种方法：

- 1: 增加 Z_L ：即增加从栅端往前看的阻抗，可在栅端串联 RC 并联网络^[58]。
- 2: 增加栅串联电阻 R_s ，在栅指制作时增加串联电阻^[59]。
- 3: 将栅电容谐振掉，并联电感使式（5-2）中左边第三项 $\frac{1}{j\omega_0 C_0}$ 趋于无穷大。

在宽带电路设计中，用电感谐振掉电容是非常困难的，所以我们主要采用了前两项的方法来预防参量振荡，使用了栅串联电阻和串联 RC 并联网络。

5.2.4 低频振荡

由于偏置电路，解耦大电容等引起的低频振荡，这类振荡通常发生在几十到几百 MHz 的频率范围内，原因在于电路在封装测试时，片外各个连接处没有提供足够的滤波，发生了信号之间的耦合等，与匹配电路本身无关。一般通过在片外引入足够的滤波电容，减少各类耦合可以防止这类振荡的发生。芯片外部的高频 PCB 电路设计除了功率合成目的，另外一个主要设计用途就是消除直流电源的低频纹波和减少各类耦合，从而消除低频振荡。

经过以上的对振荡问题的介绍和分析，我们在两路合成功率放大器电路中主要采用了串联电阻 R_5 和串联 RC 网络来消除偶模振荡和参量振荡，增加 R_6 和 R_7

电阻消除奇模振荡，对于低频振荡主要是在片外的高速 PCB 上予以解决和预防。但实际上，在测试时多管芯合成产生的振荡问题还是非常复杂的，在测试时有时只加直流偏置电路就开始振荡，而且振荡非常的稳定，很难通过外部的改变去消除。下图 5-8 就是我们在测试时遇到的带外高频振荡，虽然了解了一些产生原因^[60]，但其非常稳定，很难去除。目前很多研究者给出了一些分析和解释振荡的理论和方法，然而在设计阶段完全解决振荡问题仍十分困难。

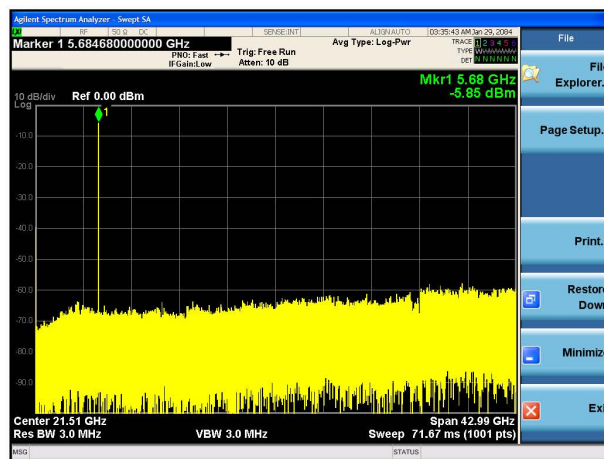


图 5-8 实际测试时遇到的高频振荡

5.3 两路合成功率放大器输入匹配电路设计

从图 5-4 管芯的红线可以看出来，其输入阻抗呈现容性，而且在整个频带内变化明显，低频时呈现开路特性，高频时呈现短路特性。输入端必须要经过良好匹配设计才能保证输入回路损耗较小，同时还要兼顾稳定性和平坦性设计。

5.3.1 RC 并联回路

RC 并联电路在电路中有着非常重要的功能，它不仅可以用来调整阻抗匹配，使回波损耗变好，同时正如上节介绍的那样，RC 并联电路还可以增大电阻，消除负阻抗，提高放大电路的稳定性，从而抑制振荡的发生。

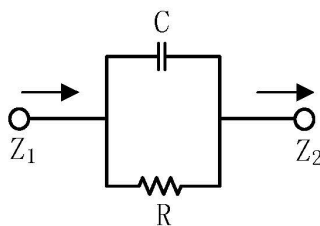


图 5-9 RC 并联回路

$$Z_2 = Z_1 + Z \quad (5-3)$$

$$Z = \frac{1}{1/R + jWC} = Z_R + jZ_X \quad (5-10)$$

实部为

$$Z_R = \frac{1}{1/R + R(WC)^2} \quad (5-11)$$

实部的分母的表达式为

$$y_1 = (WC)^2 \left(R + \frac{1/(WC)^2}{R} \right) \quad (5-12)$$

可以看出, 随着并联电阻的增大, 阻抗实部 Z_R 先增大后减小, 极大值在 $R=1/WC$ 取得, $Z_{R\max}=2R$ 。若 $f=3\text{ GHz}$, $W=2\pi f$, $C=3.6\text{ pF}$, 此时电阻 R 选取为 $14\ \Omega$, 则阻抗实部可取到最大值 $28\ \Omega$, 任何其他的电阻阻值都会使 Z_R 减小。

另一方面, 根据式 (5-5) 可知, 在并联的电阻确定时, 阻抗实部 Z_R 随着频率 W 和电容 C 的增长呈递减趋势, 是单调递减函数。

虚部为

$$Z_X = -\frac{1}{WC + \frac{1/R^2}{WC}} \quad (5-13)$$

虚部的分母是

$$y_2 = WC + \frac{1/R^2}{WC} \quad (5-14)$$

从式 (5-7) 可以看出, RC 并联的虚部一直为负, 呈现容性。频率和电容的乘积 WC 在等于 $1/R$ 时, 虚部 Z_X 取到最小值 $-R/2$ 。当 $R=100\ \Omega$ 时, Z_X 取到最小值是当 $WC=1/R=0.01$, 若 $C=3.6\text{ pF}$, f 应该等于 0.44 GHz 时, Z_X 等于最小值 -50 。这和图 5-10 吻合。

当工作频率 W 和电容值 C 一定时, Z_X 随并联的电阻 R 增大单调减小。

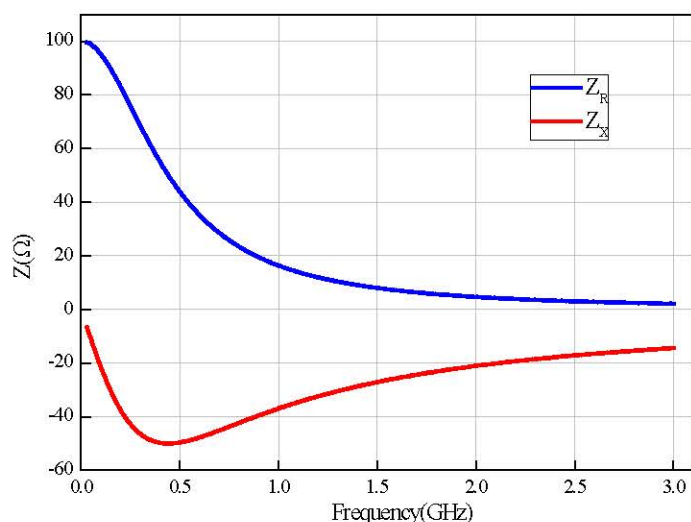


图 5-10 $R=100\ \Omega$, $C=3.6\ \text{pF}$, 阻抗实部（红线）和虚部（蓝线）随 f 变化

从上面对 RC 并联网络的分析可以知道, 对于固定的频率而言, 如果我们要求实部最大, 虚部最小, 就需要满足公式 $R=1/WC$, 此时 $Z_R=2R$, $Z_X=-R/2$ 。在宽带功率放大器设计中, 可以根据实际输入匹配要求, 选择主要对哪个频点进行 RC 阻抗串联匹配。在两路合成功率放大电路支路上两个 RC 电路相同, 都是 $C=3.45\ \text{pF}$, $R=12.89\ \Omega$ 。

5.3.2 其他输入匹配部分

和单级超宽带电路输入匹配电路设计原理相同, 以图 5-4 史密斯原图为参考, 我们在输入端串联了 $20\ \Omega$ 的电阻 R_5 使高频端沿着电阻圆靠近 $50\ \Omega$, 并联 $21\ \Omega$ 的电阻 R_4 使低频端沿着电导圆靠近 $50\ \Omega$ 。同时在干路上串联了 L 型匹配网络用于调节输入阻抗, $L=1.72\ \text{nH}$, $C=1.53\ \text{pF}$ 。同时在输入端, 我们在栅端并联的电阻上面再并联 $1/4\lambda$ 微带线, 和单级原理相同, 都是使低频的信号泄露出去, 而高频信号没有影响, 再通过放大器放大, 低频信号放大较多, 高频信号放大较少, 从而达到补偿增益平坦度的效果。

图 5-11 是与图 5-3 原理图对应的功放芯片版图, 其面积大小为 $1930\ \mu\text{m} \times 1780\ \mu\text{m}$ 。

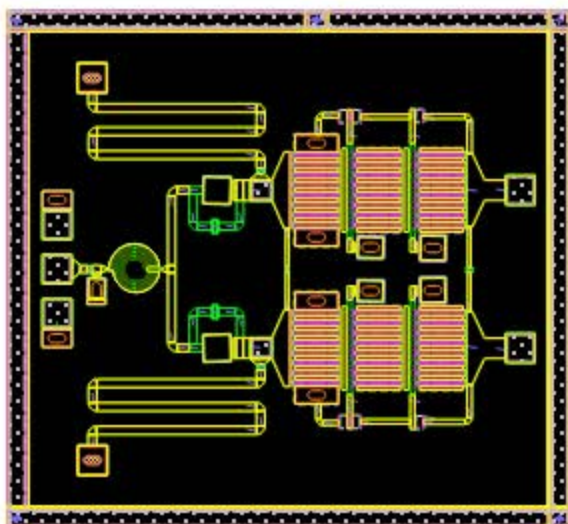


图 5-11 功放芯片电路版图

5.4 两路合成功率放大器片外功率合成设计

可以看出,单支路输出阻抗被匹配到 $50\ \Omega$ 以后,还需要设计功率合成电路,但因为宽带功率合成电路面积很大,在芯片上制作成本过高,所以可以在成本不高的高频 PCB 上制作然后用金线将两者连接起来。外围 PCB 电路我们采用 Rogers4350B 高频板工艺,板厚 0.508 mm ,铜厚 1 oz 。芯片与 PCB 之间采用金线键合。其中部分电路如图 5-12 所示。

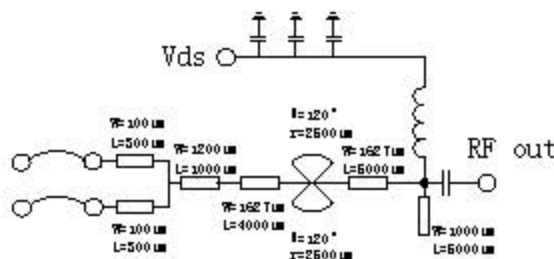


图 5-12 输出回路电路

在两路合成的功率放大器设计中,我们考虑到堆栈晶体管数目已经不能很大程度提高输出功率,所以采用了两路合成技术。我们通过调整晶体管数目和尺寸把单路的输出阻抗调整到 $50\ \Omega$,然后再两路合成到标准输出阻抗 $50\ \Omega$ 。常用的功率耦合器有威尔金森耦合器和朗格耦合器,但在 30 MHz 到 3 GHz 这么宽的频带里,阻抗合成非常难以达成。

5.4.1 威尔金森功分器

威尔金森 (Wilkinson) 功率分配器是目前较常用的一种分布参数功率分配器^[61]。它可以完成平均功率分配,也可以完成非平均功率分配。威尔金森耦合器不仅可以做到各个端口匹配,而且不损耗功率,同时端口隔离度也非常好,是个非常优秀的功率耦合器,只是它采用了 $1/4$ 波长微带线,所以它只能窄带应用,如图 5-13。

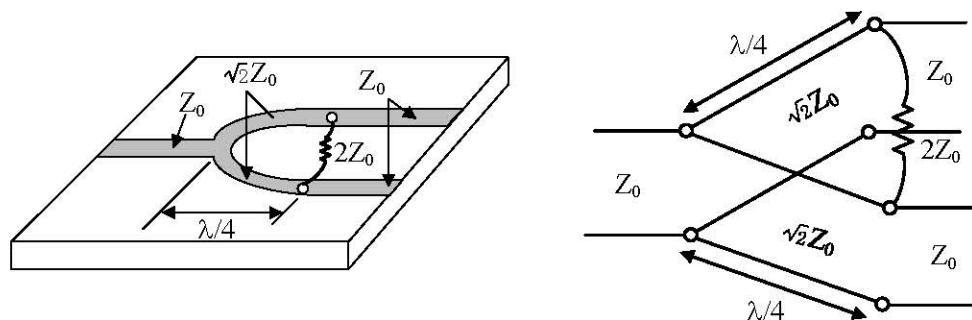


图 5-13 (a) 威尔金森功分器版图 (b) 威尔金森功分器原理图

威尔金森功分器可以采用 5.2 节介绍的奇偶模分析方法,把电路拆分成奇模和偶模电路,如图 5-14,分别计算出散射矩阵以后再相加。

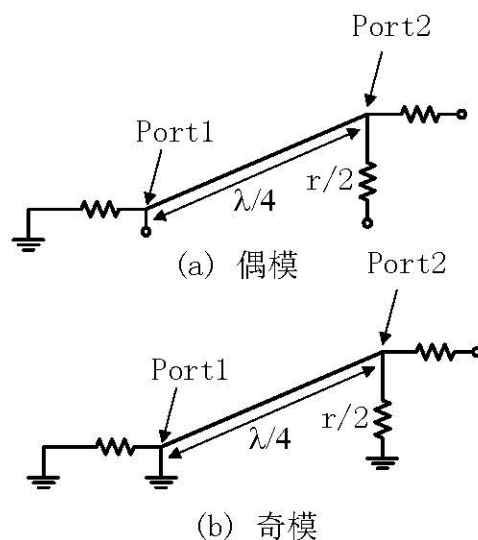


图 5-14 威尔金森奇偶模分析电路

两路功分器的散射矩阵为

$$[S] = -\frac{1}{\sqrt{2}} \begin{pmatrix} 0 & j & j \\ j & 0 & 0 \\ j & 0 & 0 \end{pmatrix} \quad (5-15)$$

可以看出，输出端口平分输入端口的功率，输出端口之间完全隔离，但正如之前说的，威尔金森功分器只有在中心频率上才具有上述特性，单节的威尔金森功分器其相对带宽理论上只有百分之几十，要达到超宽带功分器要求的带宽，必须用多节威尔金森功分器来展宽带宽^[62-65]。但根据 ADS 软件自动合成结果，如图 5-15 所示，在中心频率为 1.5 GHz 时，带宽从 0.5 GHz 到 2.5 GHz，其合成长度就已经超过 4 cm，如此长的长度即使采用 PCB 制作也非常困难，损耗也会很大，所以采用威尔金森功分器不符合要求。

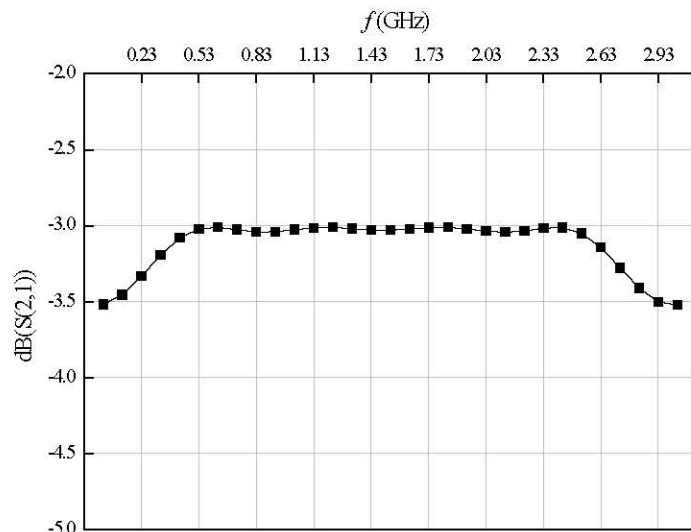


图 5-15 多节威尔金森功分器设计结果

5.4.2 朗格耦合器

朗格耦合器的结构和图 5-16 所示，其宽带性能比威尔金森耦合器好^[66]。朗格耦合器的出现主要是为了解决平行耦合微带线弱耦合和方向性差的问题。它可以用于耦合较强的情况，通常用于 3 dB 耦合。其各指上的某些点利用空气桥连接在一起，使这些点具有相同的电压振幅和相位。交指耦合结构补偿了传统空气和介质不均匀造成的平行耦合微带线的奇、偶模相速的不同，使朗格耦合器有较好的电性能，而且提高了带宽。

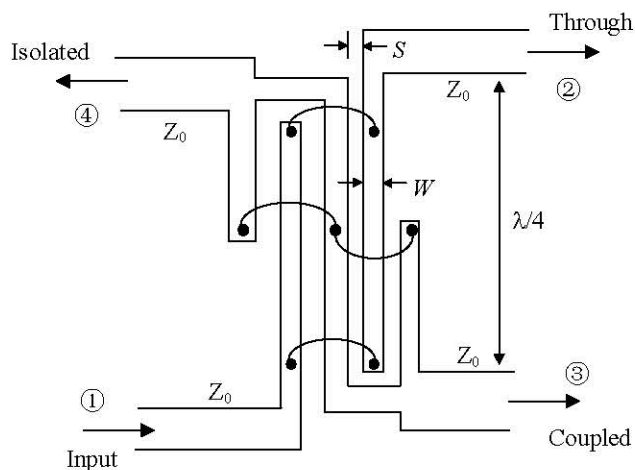


图 5-16 朗格耦合器示意图

使用 ADS 的自动合成功能，我们设计了频点为 1 GHz 的朗格耦合器，仿真结果如图 5-17 所示，其在 30 MHz 到 3 GHz 频带内的带宽性能无法不满足要求，而且长度超过了 2 cm。

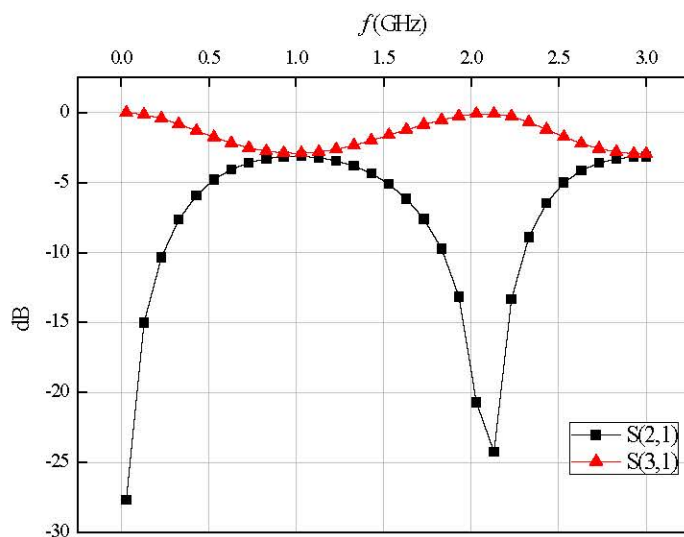


图 5-17 朗格耦合器设计结果

5.4.3 阻抗变换技术

还可以直接将两个输出端连接起来，然后再采用阻抗变换技术将 $25\ \Omega$ 的电阻转为 $50\ \Omega$ ，正如前面提到的，无论是采用指数型渐变微带线还是 $1/4$ 波长渐变微带线^[32]，以及其他的微带线转换技术，都无法应用。因为低频端的波长太长，30 MHz 的波长达到 10 m，要转换低频端的阻抗，微带线的长度和面积是不可接

受的。而且阻抗变化随频率是周期性的，只有在一定频点处才可以达到 $50\ \Omega$ ，全频带阻抗波动较为剧烈。最好的方式是在输出端直接串联 $25\ \Omega$ 电阻，面积小而且匹配较好，但在输出端添加电阻会严重消耗功率，对功率放大器设计来说，这种方式极少会采用。

5.4.4 T 型结功率合成

目前所知道的可以完成宽频功率合成的技术有两种，一种是巴伦技术，也是更广范围的传输线阻抗变化技术，其主要采用的是同轴电缆变压器^[67]。在功率放大器的设计中，前后级阻抗一般都固定为 $50\ \Omega$ ，而管芯的输入输出阻抗一般都很小，所以在用同轴电缆进行宽带匹配的时候，可以根据实际阻抗变化需要，对传输线采用不同的绕法。常用到的同轴电缆变压器有 4:1 阻抗变换、9:1 阻抗变换和平衡不平衡变换等。理论上巴伦技术是较为适合宽频匹配的技术，但巴伦转换使用同轴线，不容易制作和仿真，而且面积大，本论文中没有采用。另一种已经成功应用的技术是 T 型结功率合成技术，本论文最终选择的功率合成技术就是 T 型结技术^[10]。

T 型功分器用于把输入功率分成两路输出，也可以将两路输入合成一路输出，其需要匹配特征阻抗为 Z_0 的传输线，如式（5-15）所示，

$$Y_{in} = \frac{1}{Z_1} + \frac{1}{Z_2} = \frac{1}{Z_0} \quad (5-16)$$

T 型结不仅可以用来等分输入功率，还可以用来非等分输入功率，主要根据特征阻抗 Z_1 和 Z_2 的大小来决定。T 型结是无源的，使用材料一致，所以必定是互易的，如果还是无耗的，可以证明^[32]，其必定不是全端口匹配的。只有电阻型网络可以做到互易且全端口匹配，如图 5-18（b）所示。但就像前面说的，在输出端口加电阻是对功率影响很大，极少会采用。

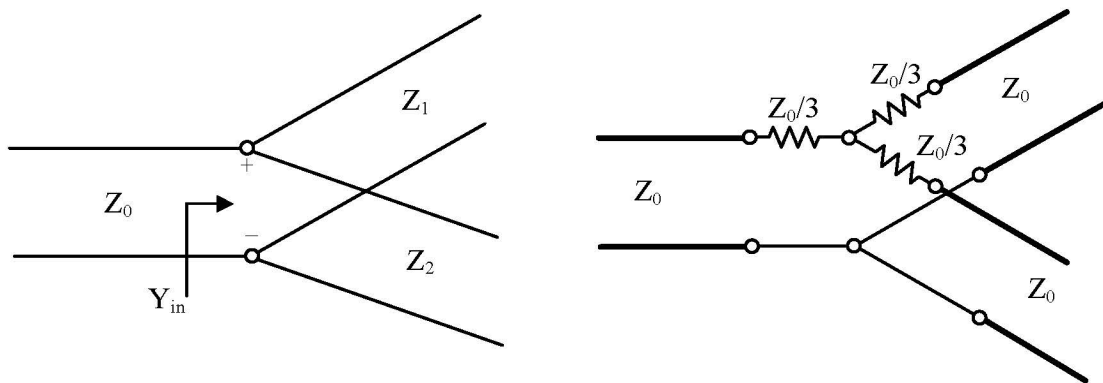


图 5-18 (a) 无耗 T 型结 (b) 有耗 T 型结

无损 T 型结对匹配来说没有太大贡献，主要目的就是功率合成，我们之所以会采用这种结构，是因为 T 型结面积小，损耗小，而且容易制作，其输出端可以利用匹配电路再次对高频阻抗进行调整。

5.5 两路合成功率放大器直流电源处理电路设计

5.5.1 高频 PCB 设计

射频电路与集总参数电路不同，有很多耦合和寄生效应，设计的高频 PCB 电路中，干扰辐射分常常难以完全消除，如：直流电源的噪声、不合理地线带来的干扰，隔离度不够导致射频信号之间串扰等问题。所以设计射频 PCB 时需要十分注意^[68-72]。

1: 走 RF 信号的元器件需要采用一字形布局，如图 5-19 (a)所示。如果 PCB 面积或腔体空间对其限制，可以采用面积更优化的 L 型，如图 5-19 (b)所示，最好不要采用 U 字形布局（图 (c)），如果实在避免不了需要采用，则拉大输入输出之间的距离。这样做的主要目的是防止射频走线靠的很近，从而形成空间互感效应，这不仅会衰减信号功率，还会降低信号质量，更严重的时候会形成正反馈回路，从而造成自激振荡，烧毁电路^[73]。



(a) 一字型布局 (b) L 字型布局 (c) U 字型布局

图 5-19 RF 信号布局

2: PCB 上的电感如果并行靠在一起, 会形成一个空芯变压器, 其可以互相感应产生不需要的干扰信号。因此, 它们之间要保持一定的距离, 或者成交叉排列, 以将其互感减到最小。同样, 馈电电感与 RF 走线也应考虑互感效应问题。

3: 传输线形成拐角的时候, 要尽量采用钝角或圆角, 以减低回波损耗, 如图 5-20 所示。实验证明, 如果沿 45° 方向切去顶角, 并以 a-b 线段的百分比来计算切割程度, 大约切去 65% 时不连续阻抗为零, 没有反射。在实际设计中, 我们一般采用圆角, 可以达到近似最佳的设计^[69]。

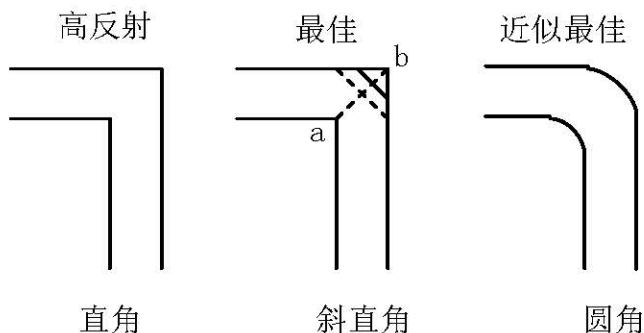


图 5-20 微带传输线拐角处理

4: 射频接地处理

我们设计的 PCB 是两层板, 也是目前工业届广泛采用的顶面和底面总共有 2 层金属的测试用 PCB。PCB 的整个底面作为地平面的一部分。PCB 的顶层可以设计成一个四周边缘为金属的矩形框。为了把顶层和底层的地连接起来, 在顶层和底层打上若干连接通孔。在射频领域, 连接通孔等效为一个电感、电阻和电容的二阶并联谐振电路。它们的值主要取决于通孔直径和与 PCB 材料相关的其他参数及配置。连接的通孔越小, 等效的电感就越大, 等效的电阻就越小。作为射频接地孔, 要求是感值小, 所以尽可能增加通孔直径。通常, 理想通孔的直径 D 应该为

$$D > 10 \text{ mils } (1 \text{ mil} = 25.4 \text{ } \mu\text{m}) \quad (5-17)$$

连接通孔的一端设计成了楔形, 楔形连接是为了避免传输路径上特性阻抗的跳变。

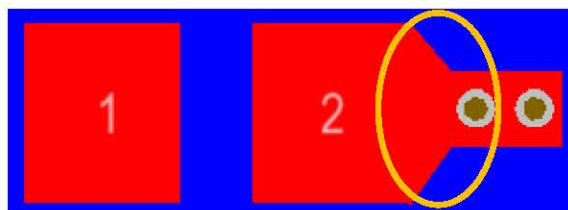


图 5-21 通孔连接的楔形处理

如图 5-22 红框标注所示，在输入、输出端口和直流电源端口，输入或输出连线与相邻地的边缘的间隔为 W_1 ，其必须足够宽，以至于在输入或输出连线边界的电容可以忽略。因为一般输入或输出要连接到输入信号发生器或输出分析仪器上，所以连线的宽度 W_0 必须等于微带线的特性阻抗 $50\ \Omega$ ，如果 W_1 宽度不够，就会形成寄生电容，特性阻抗就会偏离 $50\ \Omega$ ，所以一般

$$W_1 > 3W_0 \quad (5-18)$$

我们设计的 PCB 采用了矩形金属框射频接地。这是测试 PCB 一种特殊的重要结构。它的功能不仅对于射频接地有利，对于屏蔽外部信号干扰也起一定的作用。如图 5-22 所示，由于“零”电位在矩形金属地框上，从 PCB 内部产生并辐射出去的大部分电力线或是从 PCB 外部进入的干扰源都会在矩形接地框上终结。但并不是全部电力线都会吸收，因为测试 PCB 环境复杂，而不是一个开阔空间，其中一些会穿过矩形接地框的阻挡。另外一些电力线会由寄生介质穿过金属框。但即使这样，由于这个矩形金属框的存在，PCB 和外界隔离改善的非常多^[74, 75]。

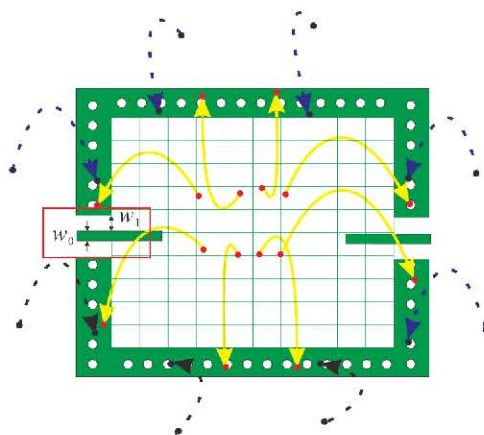


图 5-22 矩形金属框

5.5.2 集总元件电容的选取

在射频领域，元件不像在低频时具有恒定值。直导线存在趋肤效应，其呈现的电阻和电感与频率的关系可以用趋肤厚度来表示。常见的电感 L ，电容 C 和电阻 R 与导线形成等效电路，它们的性能也明显地与理想元件不同，而是具有谐振点的二阶系统响应^[76]。

我们在 PCB 上需要采用电容，其作用主要是滤除电源产生的纹波。芯片上直流电源去耦程度的好坏非常重要，因为射频电路对于电直流源的噪声非常敏感，包括毛刺电压和低频纹波。但电容器的阻抗在低频时才与频率成反比，在高频时会存在寄生效应，电容的等效电路是 RLC 串联谐振电路，其阻抗为

$$Z = \sqrt{R^2 + (2\pi fL - \frac{1}{2\pi fC})^2} \quad (5-13)$$

其中， R 为等效串联电阻， L 为等效串联电感， C 为电容的容值， f 为频率。从公式 (5-13) 可以得出，在谐振频率 $f_0 = \frac{1}{2\pi\sqrt{LC}}$ 处，该等效串联电路可以取到最小阻抗，其值为电阻值 R ，此时电容等效为一个纯电阻。频率 f_0 称作电容的自谐振频率，在自谐振频率下，电容的去耦效果是最好的，比任何其他频率都要通过更多的射频信号。当频率低于自谐振频率 f_0 时，阻抗表现为容性，去耦效果较佳，高于自谐振频率 f_0 时，感性占阻抗主要部分，去耦效果下降甚至不起作用。

单个电容的工作频带非常窄，去耦效果不好，实际电路设计中，往往会采用并联电容来提供更宽的电路工作频带，这样来提高去耦效果。但一般并联电容的容值要相差两个数量级即 100 倍，这样才可以滤除多个噪声频点，最重要的是电容引线产生的电感会阻止射频到地，而并联可以减小它们^[77]。

我们考虑 30 MHz 的自谐振频率，电容自身的等效串联电感 L 为 1.0 nH，安装寄生电感为 1.8 nH，事实上，电容安装后产生的电感包括引线电感和接触电感，所以其值甚至大于等效串联电感。等效串联电感大约是 2.8 nH。根据自偏置谐振频率公式，我们可以计算出此时的电容值为 10 nF。同时我们间隔 100 倍又选取了 100 pF 和 1 pF 两个电容值用于宽频匹配。

5.5.3 圆锥电感

宽频电路中使用的电感也和低频电感不同。在低频范围，电感值会随着频率的增加而呈现线性增加，达到谐振的峰值之前会慢慢偏离理想特性，然后变为容性。和电容相同，普通的电感也是窄带的，而且电感的主要目的是隔断交流，如果在高频变为电容性，电感的作用就完全消失了，交流信号就会泄露到地，功率也会严重下降。所以我们不能使用普通的电感，但无论是贴片电感还是绕线电感，其宽带性能都不能满足要求。在宽带领域有一种特殊的电感设计是针对这种应用的，称为圆锥电感^[78]，如图 5-23，其在 40 MHz ~ 40 GHz 范围内都保持非常一致的电感值。

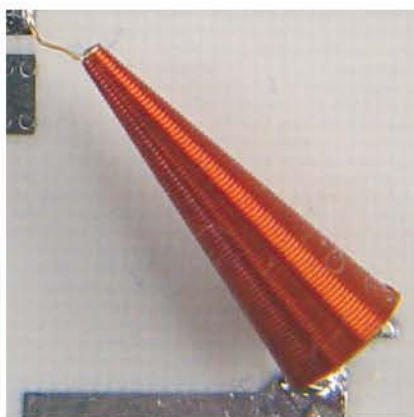


图 5-23 圆锥电感封装图

目前圆锥电感制作主要都是国外厂商，国内没有找到供应商，而且价格不菲，但不得不说，圆锥电感的确是最接近理想电感仿真结果的实际电感器件。我们也根据其尺寸在图中画了相应的封装。

在低频端，如 30 MHz，其波长长达几米，这么长的波长，要想利用传输线改变其阻抗几乎不可能，所以 T 型结后面的匹配电路主要针对的是高频端。采用了两段传输线加开路短截线的匹配形式，将 T 型结的输出阻抗在高频段匹配至 $50\ \Omega$ 附近。考虑到两段并联的开路短截线会形成空间互感效应，所以把前面的短截线换成了双瓣结构扇形微带线，这种结构具有更加良好的宽带特性。

考虑到射频电路的空间效应非常严重，我们必须使封装元件在 PCB 上的位置尽可能的贴近实际。如果放置元件之间的距离不合要求，就算 PCB 仿真结果良好也没有太大的参考价值。因为局限于电磁软件的仿真能力，其不可能完全等同于实际测试条件，所以元件随意放置，可能仿真的时候没有什么问题，但实际

测试的时候电磁耦合效应就会非常影响电路的性能，而电磁耦合甚至可以从空间实现互相串扰，这是仿真软件很难处理的问题。图 5-24 是用 Altium Designer 软件根据原理图和分析的 PCB 设计原则绘制出来的 PCB 版图。

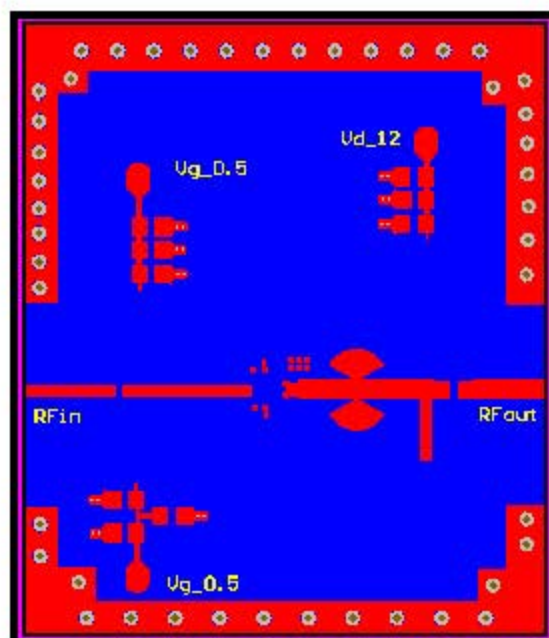


图 5-24 功放外围 PCB 电路版图

5.6 两路合成功率放大电路联合仿真结果与分析

采用 ADS 工具，我们首先对芯片电路进行了电磁仿真（EM）。然后将我们将设计好 PCB 版图导入到 ADS 里做 EM 仿真。最后将 PCB EM 结果和芯片 EM 结果放在一起做电磁联合仿真。图 5-25 是两路合成的稳定性因子，可以看出，其全频带都在 1 以上，所以是电路在全频带都是稳定的。

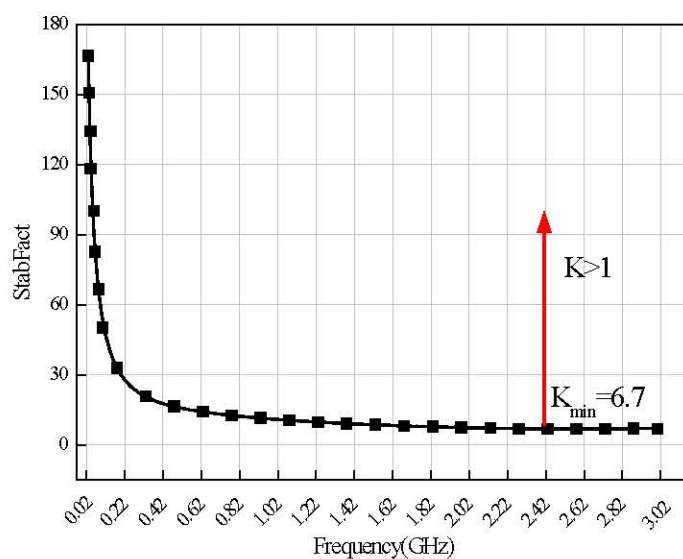


图 5-25 稳定性仿真结果

图 5-26 所示为 S 参数随频率变化的曲线，在 30 MHz-3 GHz 的频段内，二路合成有较高和非常平坦的增益，小信号增益值为 $21 \text{ dB} \pm 0.3 \text{ dB}$ ，增益波动仅为 0.3 dB 。其输入输出回波损耗基本都在 -10 dB 以下，符合电路工作要求。

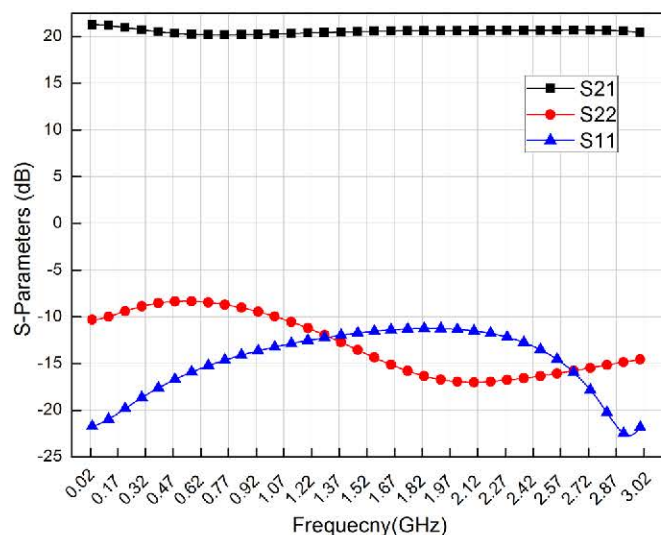


图 5-26 S 参数仿真结果

图 5-27 表示在连续波工作条件下，在输入功率固定为 12 dBm 和 15 dBm 时，输出功率、功率增益和 PAE 随频率的变化曲线。此时全频段增益压缩分别接近 1 dB 和饱和压缩。输出 1 dB 压缩点为 $30.9 \text{ dBm} \pm 0.5 \text{ dB}$ 。输出饱和压缩点为 32.2

dBm $\pm$ 0.4 dB, 饱和 PAE 是 23.0%~18.6%。图 5-28 显示为功率放大器的三阶交调失真 IMD3。它表示三阶交调信号与基波信号的功率差值。当输入为双音信号时, 三阶交调信号在频谱上是距离有用信号非常近的失真信号, 因此很难用滤波器去除它们, 所以必须提高 IMD3。从图中可以看出, 三阶交调信号全频带低于 -15 dBc, 不会影响有用信号, 失真较低。

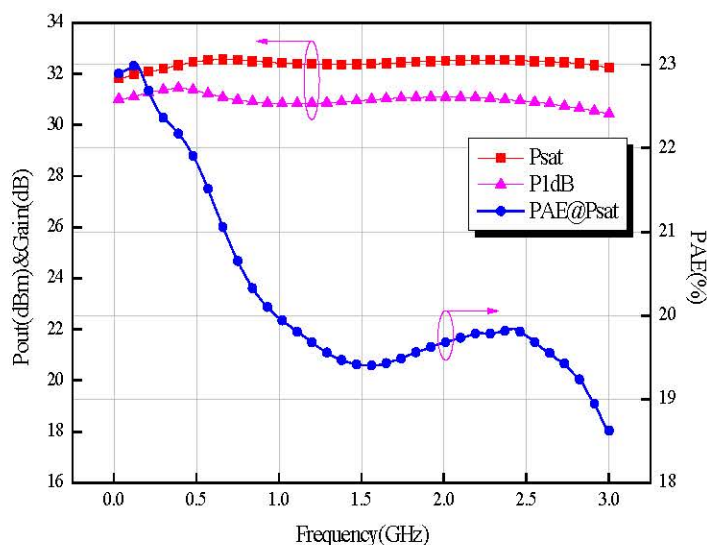


图 5-27 输出功率、功率增益和 PAE 随频率变化曲线

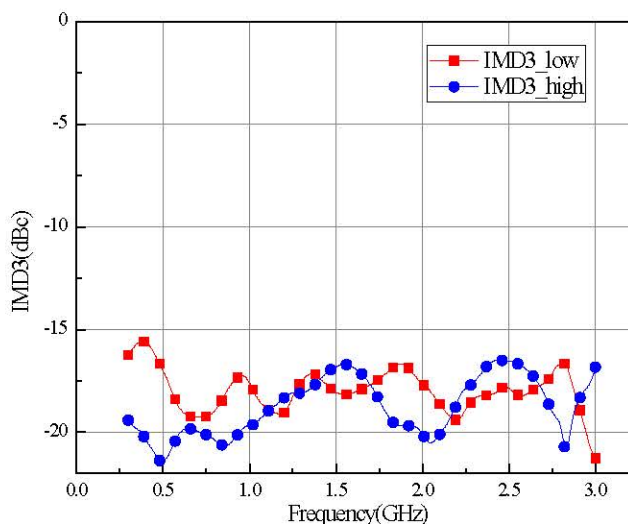


图 5-28 三阶互调仿真结果

5.7 超宽带级联推动功率放大器的分析与设计

两路合成功率放大器因为工艺库的原因, 虽然增大了管芯的尺寸, 并且采用了两路合成技术来增大输出功率, 但实际效果并不太好, 而且 PCB 电路会带来

一定的损耗，所以其仿真输出功率较低。在两路合成功率放大器设计的基础上，我们继续设计了级联推动功率放大器，有了单级和两路合成的技术积累，级联推动功率放大器的设计并不是很困难，但级联推动功率放大器也有一些新的难点和需要一些新的考虑。

级联主要是指推动级和放大级两级电路级联，因为随着放大级的输出功率设计的越来越高，把放大级输出功率推到饱和所需要的输入功率也越来越高，这样无论是在实际应用还是实验室中测量，射频信号源的输出功率都逐渐无法达到要求，所以此时就需要设计一个推动级功率放大器，用于把小功率放大到电路所需要的输入功率。这就是级联超宽带功率放大器的主要设计初衷和重点考虑问题^[79, 80]。

5.7.1 放大级管芯结构选择

级联推动选用的工艺库和单级的工艺库是一样的，都是功率密度较大的 GaAs PP25-21 耗尽型器件库。正如在单级和两路合成都提到的那样，在堆栈结构中，我们首先要关注的是管芯的选择。选取管芯尺寸的时候，我们既要像传统功率放大器要求的那样，考虑增益和输出功率的大小，同时因为宽带要求还要考虑到输出阻抗。管芯尺寸过小会使增益较低，输出功率不高，尺寸太大又会引起额外的寄生效应，造成输出电流电压的相位差，从而降低电路功率性能。因为大部分无源元件形成的电路网络都是窄带的，匹配电路的宽带设计较为困难，而且实际制作出来的匹配电路都有损耗，会消耗掉部分输出功率。考虑到堆栈结构的输出阻抗随堆栈数目增加而成倍增加，所以可以直接利用管芯尺寸和数量使输出达到 $50\ \Omega$ 标准阻抗就可以避免设计输出匹配电路，同时获得良好的输出回路损耗。

在管芯的选择中，考虑到两路合成 PCB 较为复杂、功耗较大的设计结果，在级联推动功率放大器的设计中，没有继续考虑片外合成，而是像单级功率放大器一样，将整个电路设计在一个单元上，即 MMIC 电路。所以在单级功率放大器管芯的分析基础上，用 4 个 $2\times 8\times 150\ \mu\text{m}$ 的单管组成的管芯作为每个支路的管芯，这样级联功率放大器的支路阻抗就是 $100\ \Omega$ ，两路简单连接后就是需要的 $50\ \Omega$ 标准输出阻抗，同时输出增益和功率也可以达到要求。输出阻抗接近 $50\ \Omega$ ，

就可以省去输出匹配电路的制作。

级联功率放大器电路结构如图 5-29 所示，为了达到超宽带和高增益要求，单个支路使用了 4 个 pHMT 晶体管，输出端将两支路功率进行合成，输入端连接前级共源放大器漏端，形成两级电路级联结构。

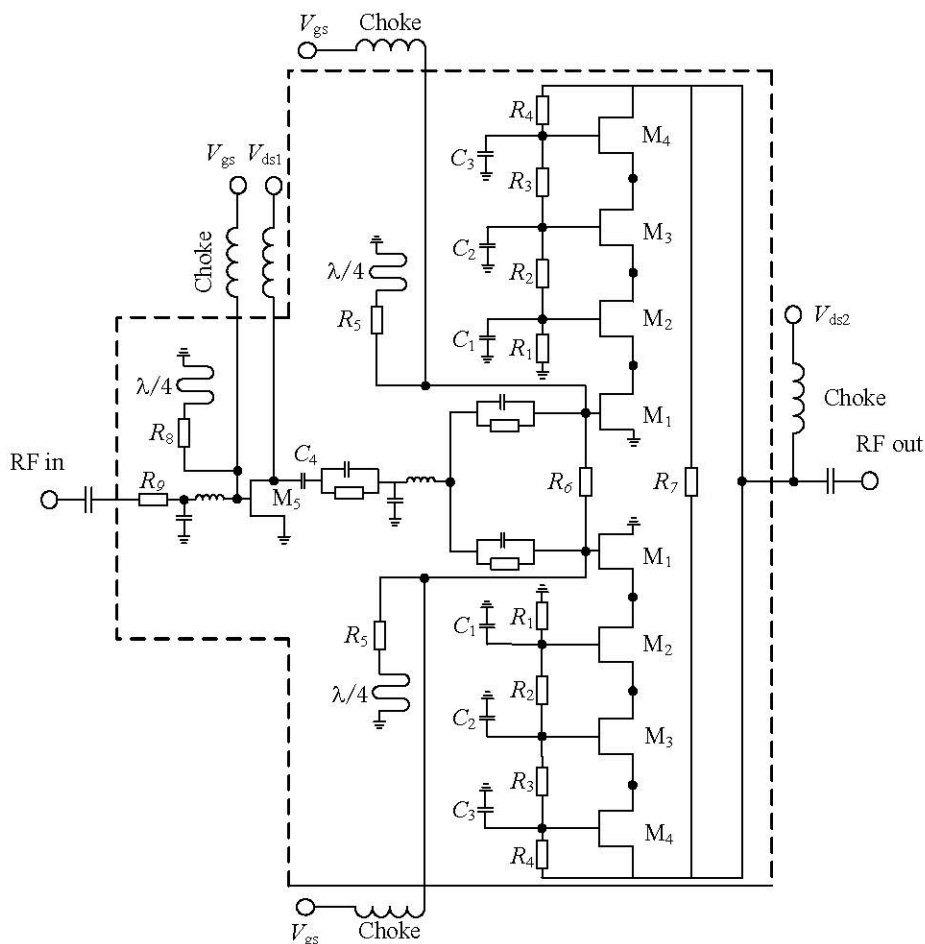


图 5-29 级联功率放大器电路结构

5.7.2 级联电路匹配电容和偏置电阻的选择

选择好管芯 $M_1 \sim M_4$ 的尺寸后，我们需要设计管芯的级间匹配电容 $C_1 \sim C_3$ 和自偏置电阻 $R_1 \sim R_4$ 。和两路合成一样，我们同样考虑了输出功率与输出反射 $|S_{22}|$ 之间的折衷，匹配电容和偏置电阻分别是 $C_3=0.68 \text{ pF}$, $C_2=0.19 \text{ pF}$, $C_1=1.73 \text{ pF}$, $R_1=R_2=R_3=R_4=100 \text{ } \Omega$ 。放大级管芯和匹配电容、偏置电阻都确定好以后，合成输出阻抗就会接近 $50 \text{ } \Omega$ ，如图 5-30 中带格点的曲线所示。

5.7.3 推动级管芯结构选择

放大级管芯选取好以后，我们需要选取推动级管芯 M_5 尺寸。推动级管芯选取主要考虑两个因素。一个是其输出功率可以推动放大级功率到饱和状态，另一个因素是其输出阻抗要适中，级间匹配要易于完成。放大级的输入功率大约在 15 dBm，输出达到 1 dB 压缩点。 $2 \times 75 \mu\text{m}$ 的管芯在输入 7 dBm 时其输出功率就超过 15 dBm，1 dB 输入压缩点在 10 dBm。所以推动级的输出功率要求很容易满足。考虑放大级的输入阻抗在低频时由于栅电容会使阻抗很大，呈现开路特性，高频时由于栅寄生电容特性又会使阻抗很小，呈现短路特性。输入阻抗在 30 MHz~3 GHz 频段内变化很大，如图 5-30 中最长曲线所示。但 $2 \times 75 \mu\text{m}$ 的输出阻抗实部在 450Ω ，要后级输入阻抗全频带匹配到这么高的阻抗，难度很大。我们选用了 $2 \times 6 \times 150 \mu\text{m}$ 的推动级管芯，其输出阻抗接近 50Ω ，阻抗转换比较小，级间匹配更易于进行，如图 5-30 所示。

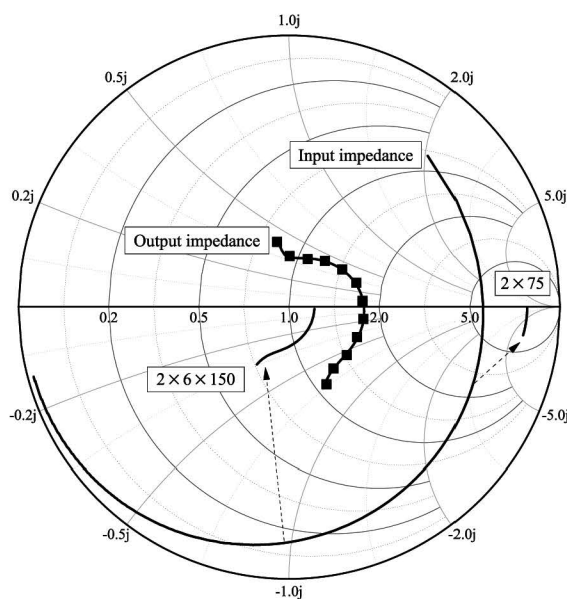


图 5-30 放大级输入输出阻抗和推动级输出阻抗

5.8 级联推动功率放大器电路结构设计

5.8.1 推动级与放大级之间匹配电路的设计

两级级联放大电路最困难的问题是推动级和放大级之间偏置电压隔离的问题。如果没有隔离，推动级漏端的 8 V 电压会被分压，不仅会造成推动级输出功

率达不到要求，更严重的是会造成放大级的栅端电压值过大，会烧毁后级管芯。直流电压隔离一般使用电容，本文也采用了 C_4 电容。但电容的阻抗公式是： $Z=1/j\omega C$ 。对于低频，其阻抗值非常大，和直流一样近似为开路，后级很难使用匹配使其改善，因为低频信号在这一级已经无法通过。事实上，对于低频信号，串联匹配电路中不能使用电容，不然电路近似开路，并联匹配电路中不能使用电感或短路短截线，不然电路近似短路，这些限制会造成匹配方式非常有限。最简单也最有效的办法是增大电容面积。电容面积越大，能通过的频率也就越低。我们把电容的面积设为了 40 pf，面积达到了 $310\text{ um}\times 310\text{ um}$ ，最终解决了这个问题。

级间匹配和前面的匹配问题相差不大，也是把较低的全频带变化明显的输入阻抗匹配到接近 $50\ \Omega$ 附近的小区域。出于阻抗匹配的考虑，我们在级间放置了三个 RC 并联回路。两个相同的在支路上， $R=42\ \Omega$ ， $C=5.26\text{ pF}$ ，一个在干路上， $R=120\ \Omega$ ， $C=2.6\text{ pF}$ ，使后级的输入阻抗共轭匹配到前级的输出阻抗。同样在级间匹配中我们还采用了四分之一波长微带线匹配，串联的电阻 $R_5=74\ \Omega$ 。L 型匹配的值是 $C=0.11\text{ pF}$ ， $L=3.88\text{ pH}$ 。

5.8.2 输入匹配设计与奇模振荡电阻选取

输入匹配电路和级间匹配大致设计方向相同，也都是把晶体管变化明显的输入阻抗匹配到标准阻抗 $50\ \Omega$ 。所以也采用了串联电阻 $R_9(8\ \Omega)$ ，并联电阻 $R_8(29\ \Omega)$ ，以及 LC ($C=1.9\text{ pF}$ ， $C=1.86\text{ nH}$) 匹配电路和 $1/4\lambda$ 微带线。因为没有级间的两支路并联减小输入阻抗的过程，输出匹配更容易完成。同时为了抑制奇模振荡，放大级的栅输入端和输出端连接了电阻 R_6 和 R_7 ， R_6 是 $33.7\ \Omega$ ， R_7 是 $50\ \Omega$ 。用于增大奇模阻抗，从而消除负阻振荡。功率放大器的版图结构如图 5-31 所示，版图尺寸为 $3685\text{ um}\times 1684\text{ um}$ 。

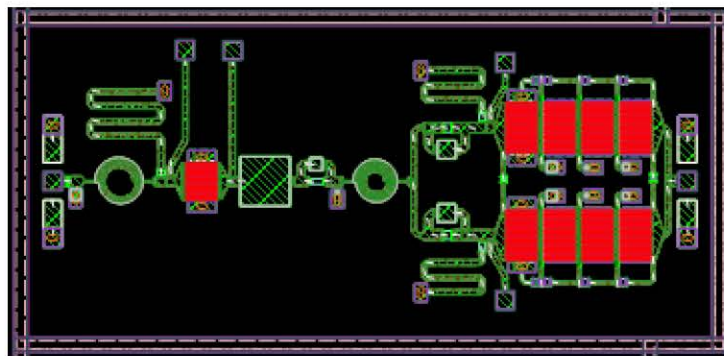


图 5-31 功率放大器版图

5.9 级联功率推动电路仿真结果分析与讨论

利用 ADS 仿真工具,对级联功率放大器进行仿真分析。从图 5-32 可以看出,其稳定性因子全频带大于 1,是稳定的。仿真得到的小信号 S 参数结果如图 5-33 所示。在 30 MHz-3 GHz 的频段内,级联功率推动电路有着较高和非常平坦的增益,小信号增益值为 $38.2 \text{ dB} \pm 1.6 \text{ dB}$,增益波动为 1.6 dB。其输入输出回波损耗基本在 -10 dB 以下,符合电路工作要求。

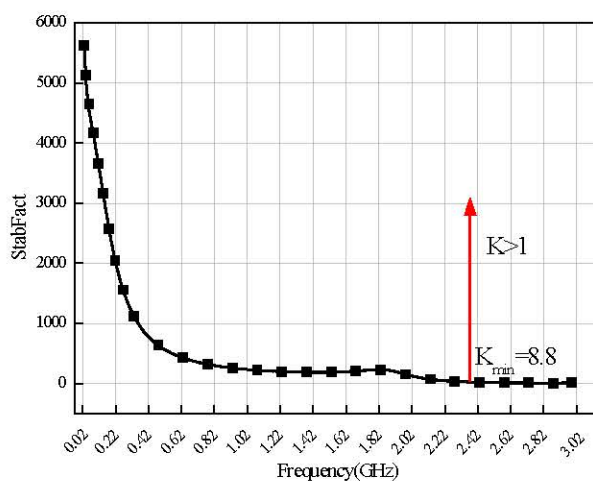


图 5-32 稳定性仿真结果

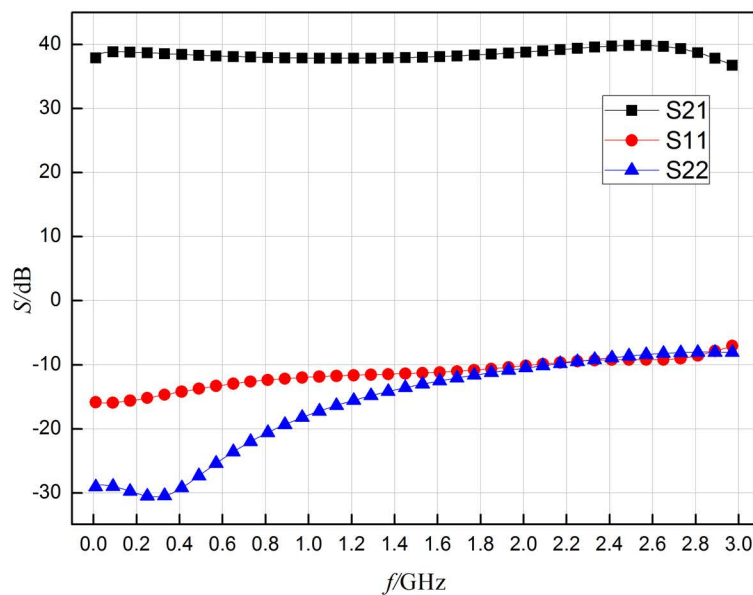


图 5-33 S 参数仿真结果

5-34 显示的是在选取三个频点 0.5GHz、1GHz、2GHz,输出功率、功率增益和功率附加效率和输入功率之间的关系。从这三个频点的增益曲线可以看出,在输出功率为-2 dBm 时,增益压缩有 1 dB,输出功率为 4 dBm 时,增益压缩趋于饱和。三个频点的输出功率和功率附加效率非常一致。输出功率曲线和 PAE 曲线在不同的频点之间非常接近,说明此款功率放大器有着良好的平坦性。图 5-35 显示为当输入功率为固定的-2 dBm 时,输出 1 dB 压缩功率随输入频率的变化,以及当输入功率为固定的 4 dBm 时,输出饱和压缩功率和饱和 PAE 随输入频率的变化。输出 1 dB 压缩点为 35.3 dBm $\pm$ 1 dB。输出饱和压缩功率为 38.8 dBm $\pm$ 1.1 dB,饱和 PAE 在 30.7%~21.0%。

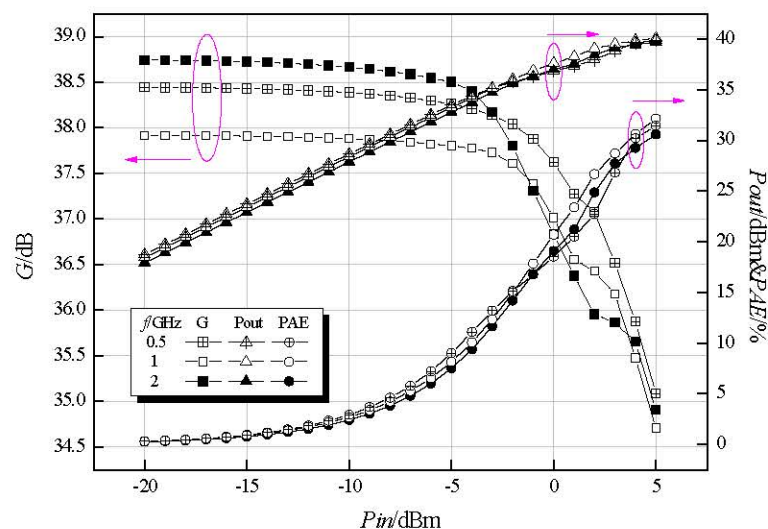


图 5-34 输出功率、功率增益和 PAE 随输入功率的变化 ($f=0.5\text{GHz}$ 、 1GHz 、 2GHz)

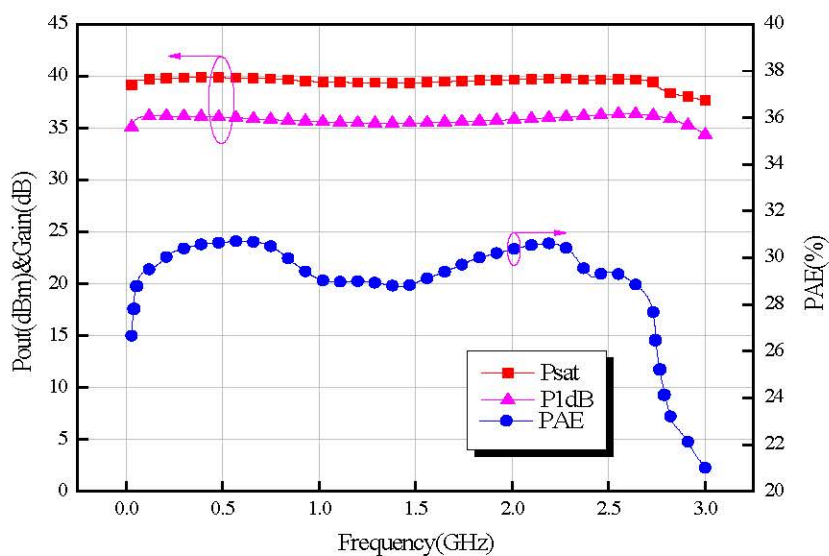


图 5-35 输出功率、功率增益和 PAE 随输入频率的变化

图 5-36 显示的是功率放大器的三阶交调和输出 1 dB 压缩点仿真比较结果。三阶交调平均高于输出 1dB 压缩点接近 9.5 dB, 表明放大器有着非常好的线性度。

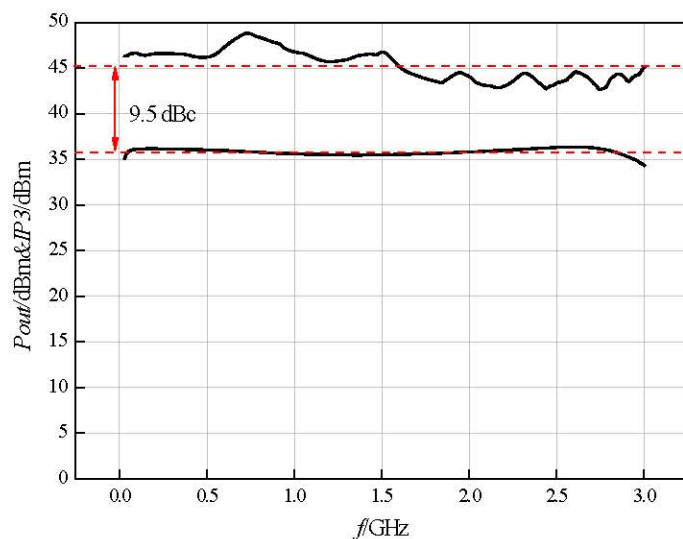


图 5-36 三阶交调仿真结果

5.10 本章小结

本章主要介绍了超宽带两路合成功率放大器与级联推动功率放大器的设计过程，分别采用了稳懋公司的 PE15-00 工艺库和与单级设计相同的 PP25-21 工艺库。每一个电路都和超宽带单级功率放大器设计一样，给出了详细的设计过程和具体的设计参数。同时对单级功率放大器中没有遇到的问题做了深入的分析，如 RC 并联回路的设计，超宽带功率合成电路的选取，高频 PCB 电路设计，级联推动电路中推动级管芯尺寸选取和推动级与放大级之间匹配电路的设计。最后每一个电路都给出了仿真结果与分析。

第六章 总结与展望

6.1 结论

多种无线通信系统的并存和频带的充分开发,使得宽带技术成为当前研究的热点。功率放大器是通信射频前端中非常重要的子电路,功率放大器的宽带化是实现宽带通信的首要前提。本论文针对目前利用率很高的甚高频(VHF)和超高频(UHF)频段进行超宽带功率放大器的研制,完成的主要工作如下:

(1) 介绍了功率放大器的分类和其在宽带设计中需要关注和表征的设计参数,同时分析了不同宽带结构的功率放大器的优点和缺点,深入分析了堆栈结构的超宽带电路工作原理,解释了在设计过程中和窄带结构的不同点和难点,提出了利用 $1/4\lambda$ 窄带结构来补偿宽带结构中的增益下降,从而达到了更加平坦的效果。同时分析了宽带电路设计和测试中容易出现的问题,主要是各种容易出现而又难以解决的振荡问题,并给予了一定的预测和抑制设计方法。

(2) 给出了宽带匹配的设计原理和设计方法,并介绍了设计使用的材料和模型,以及电路仿真与超宽带功率放大器的仿真流程。并在此基础上,采用稳懋 PP25-21 工艺设计了一款 30 MHz~3 GHz 的单级功率放大器,电路采用两个 2.4 mm pHEMT 堆栈的结构,在 $V_{gs}=-0.7\text{ V}$, $V_{ds}=16\text{ V}$ 的直流偏置下,电路的小信号增益全频段在 $21\text{ dB}\pm 1.5\text{ dB}$,脉冲测试条件下,饱和输出功率全频带超过 33 dBm,峰值 PAE 达到 44.1%。测试结果和仿真结果一致性非常好。

(3) 在单级超宽带功率放大器设计成功以后,采用稳懋 PE15-00 工艺设计了一款 30 MHz~3 GHz 的两路合成功率放大器,支路采用了三个 2.4 mm 晶体管堆栈的结构,详细介绍了 PCB 输出功率的合成电路设计,T 型结和输出匹配是在片外的高频 PCB 上制作。仿真结果显示信号增益在 $21\text{ dB}\pm 0.3\text{ dB}$ 之间,输入输出回路损耗基本在 -10 dB 以下。连续波仿真条件下,输出 1dB 压缩点在 $30.9\text{ dBm}\pm 0.5\text{ dB}$ 之间,输出饱和功率在 $32.2\text{ dBm}\pm 0.4\text{ dB}$,饱和 PAE 在 23.0%—18.6% 之间。

(4) 单级和两路合成制作成功以后,继续分析了推动级联功放和推动级与放大级之间的级间匹配,在此基础上,采用稳懋 PP25-21 工艺设计了一款 30

MHz~3 GHz 的级联推动功率放大器，放大级支路采用了四个 2.4 mm pHEMT 堆栈的结构，推动级采用了 1.8 mm pHEMT，仿真结果显示小信号增益在 38.2 dB $\pm$ 1.6 dB 之间，输入输出回路损耗基本都在 -10 dB 以下。连续波仿真条件下，输出 1 dB 压缩点为 35.3 dBm $\pm$ 1 dB 之间，输出饱和功率在 38.8 dBm $\pm$ 1.1 dB，饱和 PAE 在 30.7%~21.0%。

6.2 未来工作展望

本文设计的三款超宽带功率放大器都完成了电磁仿真和版图设计，其中单级电路完成了流片以及测试分析，与设计结果吻合度较好，但测试结果较少，应该考虑测试其通信功能，如邻通道泄露比（ACLR）和误差向量幅度（EVM），其中两路合成可以考虑使用巴伦耦合器进行功率合成，宽带特性应该会更好一点。级联推动功率放大电路的推动级虽然考虑级间阻抗匹配，但功率余度过多，导致效率下降，这些都应该在未来设计中更多的进行性能折衷并解决。同时我们可以考虑把 GaAs 材料换成功率密度更高的 GaN 材料，其性能应该会上升更多。两路合成和级联推动放大器都已经提交流片，后续可以对其测试并分析。

参 考 文 献

- [1] 冷永清. GaN 高电子迁移率晶体管特性及其功率放大器研究[D]: 湖南大学, 2013.
- [2] 蒋磊, 王永生, 郭建新. 超宽带通信中干扰抑制方法[J]. 空军工程大学学报 • 自然科学版, 2007,8(2): 52-56.
- [3] Ezzeddine A, Hung HLA, Huang HC. High-Voltage FET Amplifiers for Satellite and Phased-Array Applications[J]. IEEE MTT-S International Microwave Symposium digest IEEE MTT-S International Microwave Symposium, 1985,85(1): 336-339.
- [4] Peterson KE, Hung HL, Phelleps FR, et al. Monolithic high-voltage FET power amplifiers[C]//Microwave Symposium Digest, 1989, IEEE MTT-S International. 945-948 vol.943.
- [5] Peterson KE, Hung HLA, Phelleps FR, et al. 30-V MMIC power amplifier with novel bias circuitry[J]. IEEE MTT-S International Microwave Symposium digest IEEE MTT-S International Microwave Symposium, 1991,2: 823-826 vol.822.
- [6] Shifrin M, Ayasli Y, Katzin P. A new power amplifier topology with series biasing and power combining of transistors[C]//IEEE Microwave & Millimeter-wave Monolithic Circuits Symposium. 39-41.
- [7] Ezzeddine AK, Huang HC. The high voltage/high power FET (HiVP(1))[J]. 2003 Ieee Radio Frequency Integrated Circuits (Rfic) Symposium, Digest of Papers, 2003: 215-218.
- [8] Ezzeddine AK, Huang HC, Ieee. Ultra-broadband GaAsHIFET MMIC PA[J]. 2006 Ieee Mtt-S International Microwave Symposium Digest, Vols 1-5, 2006: 1320-1323.
- [9] Fritsche D, Wolf R, Ellinger F. Analysis and Design of a Stacked Power Amplifier With Very High Bandwidth[J]. IEEE Transactions on Microwave Theory & Techniques, 2012,60(10): 3223-3231.
- [10] Ezzeddine A, Hung HA, Viveiros E, et al. High-Power GaN MMIC PA Over 40-4000MHz[J]. 2013 Ieee Mtt-S International Microwave Symposium Digest (Ims), 2013.
- [11] Ezzeddine AK, Huang HC. 10W ultra-broadband power amplifier[C]//Microwave Symposium Digest, 2008 IEEE MTT-S International. 643-646.

- [12] Wu HF, Cheng QF, Li XG, et al. Analysis and Design of an Ultrabroadband Stacked Power Amplifier in CMOS Technology[J]. IEEE Transactions on Circuits & Systems II Express Briefs, 2016,63(1): 49-53.
- [13] Chiang C-Y, Hsu H-T, Chang EY. Monolithic wideband linear power amplifier with 45% power bandwidth using pseudomorphic high-electron-mobility transistors for long-term evolution application[J]. Japanese Journal of Applied Physics, 2014,53(11): 110311.
- [14] 陆宇, 陈晓娟, 钱可伟. 30~2600MHz 超宽带 GaN 功率放大器的设计与实现[J]. 半导体技术, 2015,40(12): 916-920.
- [15] Kazimierzczuk MK. RF Power Amplifier[J]. Wiley-Blackwell (an imprint of John Wiley & Sons Ltd), 2014.
- [16] 陈邦媛. 射频通信电路-第2版[M]. 科学出版社, 2006.
- [17] Cripps SC. RF Power Amplifiers for Wireless Communications, Second Edition (Artech House Microwave Library (Hardcover))[M]. Artech House, 2006: 64-64.
- [18] 顾熊飞. 30MHz~530MHz 宽带大功率放大器的设计与研发[D]: 电子科技大学, 2010.
- [19] 欧兵. 225-450MHz 宽带线性功率放大器的研制[D]: 电子科技大学, 2003.
- [20] 苏斌. 470-860MHz 宽带功率放大器的设计[D]: 电子科技大学, 2008.
- [21] 桑森, 桑森, 陈莹梅. 模拟集成电路设计精粹[M]. 清华大学出版社, 2008.
- [22] 吕航. 12M-1GHz 微波宽带功率放大器设计[D]: 电子科技大学, 2013.
- [23] Gonzalez G. Microwave Transistor Amplifier: Analysis and Design[J]. Pearson Schweiz Ag, 1996.
- [24] Ludwig R, Bretchko P. RF circuit design: theory and applications[M]. Prentice Hall, 2000: 4/1 - 410.
- [25] Percival WS. Improvement in and Relating to Thermionic Valve Circuits: British 460562[P].
- [26] Jutzi W. A MESFET distributed amplifier with 2 GHz bandwidth[J]. Proceedings of the IEEE, 1969,57(6): 1195-1196.
- [27] Pengelly RS. Broadband Lumped Element X-Band GaAs FET Amplifiers[C]//Microwave Conference, 1975 European. 301-305.
- [28] 郭香华. 微波混合集成宽带低噪声放大器的设计[D]: 电子科技大学, 2009.

- [29] Ayasli Y, Reynolds LD, Vorhaus JL, et al. 2-20-GHz GaAs Traveling-Wave Amplifier[J]. IEEE Transactions on Microwave Theory & Techniques, 1984,32(1): 71-77.
- [30] Khatibzadeh MA, Tserng HQ. Harmonic tuning of power FETs at X-band[C]//Microwave Symposium Digest, 1990, IEEE MTT-S International. 989-992 vol.983.
- [31] Chang M, Rebeiz GM. A 26 to 40GHz Wideband SiGe Balanced Power Amplifier IC[C]//Radio Frequency Integrated Circuits. 729-732.
- [32] Pozar DM. Microwave Engineering, 4th Edition[J]. 2005.
- [33] Bode HW. Network analysis and feedback amplifier design[J]. 1945.
- [34] Fano RM. Theoretical Limitations of the Broadband Matching of Arbitrary Impedances[J]. Ire Transactions on Circuit Theory, 2003,8(2): 165-165.
- [35] Youla DC. A New Theory of Broad-band Matching[J]. IEEE Transactions on Circuit Theory, 1964,11(1): 30-50.
- [36] 廖承恩. 微波技术基础[M]. 国防工业出版社, 1984.
- [37] Joseph AJ, Hameed DL, Jagannathan B, et al. Status and Direction of Communication Technologies - SiGe BiCMOS and RFCMOS[J]. Proceedings of the IEEE, 2005,93(9): 1539-1558.
- [38] Block TR, Elliott J, Chou YC, et al. Reliability and MMIC Technology Development and Production[J]. 2008.
- [39] 张会龙. AlGaIn/GaN HEMT 建模及 GaN MMIC 设计[D]: 西安电子科技大学, 2013.
- [40] 陈辉, 王晓东. GaAs HEMT 大信号模型的研究[J]. 科学咨询:决策管理, 2008,(11): 66-66.
- [41] 王庆娜. GaN HEMT 毫米波器件及建模[D]: 杭州电子科技大学, 2012.
- [42] 汪昌思. 微波毫米波 GaN HEMT 大信号模型研究[D]: 电子科技大学, 2016.
- [43] Ap Hek D. Design, realisation and test of GaAs-based monolithic integrated X-band high-power amplifiers[J]. 2002.
- [44] 徐兴福. ADS2011 射频电路设计与仿真实例[M]. 电子工业出版社, 2014.
- [45] 陈艳华, 李朝晖, 夏玮. ADS 应用详解[M]. 人民邮电出版社, 2008.
- [46] Walker JLB. High-power GaAs FET amplifiers[M]. Artech House, 1993.

- [47] Dabag H-T, Hanafi B, Golcuk F, et al. Analysis and Design of Stacked-FET Millimeter-Wave Power Amplifiers[J]. Ieee Transactions on Microwave Theory and Techniques, 2013,61(4): 1543-1556.
- [48] Kim Y, Kwon Y. Analysis and Design of Millimeter-Wave Power Amplifier Using Stacked-FET Structure[J]. Ieee Transactions on Microwave Theory and Techniques, 2015,63(2): 691-702.
- [49] Cripps SC. A Theory for the Prediction of GaAs FET Load-Pull Power Contours[C]//Microwave Symposium Digest, 1983 IEEE MTT-S International. 221-223.
- [50] 冯军, 谢嘉奎. 电子线路, 非线性部分[M]. 高等教育出版社, 2010.
- [51] Reed J, Wheeler GJ. A Method of Analysis of Symmetrical Four-Port Networks[J]. Microwave Theory & Techniques Ieee Transactions on, 1956,4(4): 246-252.
- [52] Bahl I. Fundamentals of RF and Microwave Transistor Amplifiers[M]. Wiley-Interscience, 2009.
- [53] Kassakian JG, Lau D. An analysis and experimental verification of parasitic oscillations in paralleled power MOSFET's[J]. Ieee Transactions on Electron Devices, 2005,31(7): 959-963.
- [54] Ohtomo M. Stability analysis and numerical simulation of multidevice amplifiers[J]. IEEE Transactions on Microwave Theory & Techniques, 1993,41(6): 983-991.
- [55] Struble W. A Rigorous Yet Simple Method For Determining Stability of Linear N-port Networks[J]. 1993: 251-254.
- [56] Mons S, Perez MA, Quere R, et al. A unified approach for the linear and nonlinear stability analysis of microwave circuits using commercially available tools[J]. IEEE Transactions on Microwave Theory & Techniques, 1999,47(12): 2403-2409.
- [57] Freitag RG. A unified analysis of MMIC power amplifier stability[J]. IEEE MTT-S Int Microwave Symp Dig, 1992, 1992,1: 297 - 300.
- [58] Teeter D, Platzker A, Bourque R. A compact network for eliminating parametric oscillations in high power MMIC amplifiers[C]//Microwave Symposium Digest, 1999 IEEE MTT-S International. 967-970 vol.963.

- [59] Imbornone JF, Murphy MT, Donahue RS, et al. New insight into subharmonic oscillation mode of GaAs power amplifiers under severe output mismatch condition[J]. Solid-State Circuits, IEEE Journal of, 1997,32(9): 1319 - 1325.
- [60] Vidkjaer J. Instabilities in RF-power amplifiers caused by a self-oscillation in the transistor bias network[J]. Solid-State Circuits, IEEE Journal of, 1976,11(5): 703-712.
- [61] Wilkinson EJ. An N-Way Hybrid Power Divider[J]. Ire Transactions on Microwave Theory & Techniques, 2003,8(1): 116-118.
- [62] 何猛. 超宽带微波功分器的研制[D]: 电子科技大学, 2009.
- [63] 应荧莹. 宽带双频 Wilkinson 功分器的研究和设计[D]: 北京邮电大学, 2010.
- [64] 饶睿楠, 高永强. 宽带功分器的设计与仿真[J]. 火控雷达技术, 2008,37(4): 70-73.
- [65] 王昕. 全带宽波导功分器的研究与设计[D]: 电子科技大学, 2015.
- [66] Lange J. Interdigitated Stripline Quadrature Hybrid (Correspondence)[J]. Microwave Theory & Techniques IEEE Transactions on, 1969,17(12): 1150-1151.
- [67] 周志增, 刘朋, 顾荣军. 宽带巴伦的研究与仿真[J]. 太赫兹科学与电子信息学报, 2010,08(5): 526-529.
- [68] 冯力, 王平. 减少射频 PCB 板的电磁辐射[J]. 电子质量, 2007,(10): 78-81.
- [69] 陈丽飞. 射频电路 PCB 的设计技巧[J]. 电子设计工程, 2013,21(7): 181-184.
- [70] 何缓, 王积勤. 射频电路 PCB 设计中应注意的有关问题[J]. 电力系统通信, 2003,24(6): 50-52.
- [71] Li Z, Wang Q, Shi C. Application of guard traces with vias in the RF PCB layout[C]//International Symposium on Electromagnetic Compatibility. 771-774.
- [72] Fan J, Ren Y, Chen J, et al. RF isolation using power islands in DC power bus design[C]//IEEE International Symposium on Electromagnetic Compatibility. 838-843 vol.832.
- [73] 杨承恩, 林永生, 杜佳璐. RF 无线射频电路设计中的常见问题及设计原则[J]. 电子设计工程, 2006,(4): 69-70.
- [74] 宋雪臣. PCB 工艺对射频传输性能影响的研究[D]: 山东大学, 2008.
- [75] RichardChi-Hsili. Key issues in RF/RFIC circuit design[M]. 高等教育出版社, 2005.

- [76] Lee TH. The design of CMOS radio-frequency integrated circuits, 2nd edition[J].
Communications Engineer, 2004,2(4): 47-47.
- [77] 张海龙. 去耦电容在高速 PCB 中的应用[J]. 电子质量, 2004,(9): 51-53.
- [78] Winslow TA. Conical inductors for broadband applications[J]. Microwave Magazine IEEE,
2005,6(1): 68-72.
- [79] Macchiarella G, Raggi A, Lorenzo ED. Design criteria for multistage microwave amplifier
with match requirements at input and output[J]. IEEE Transactions on Microwave Theory &
Techniques, 1993,41(8): 1294-1298.
- [80] Jayamon JA, Buckwalter JF, Asbeck PM. Multigate-Cell Stacked FET Design for
Millimeter-Wave CMOS Power Amplifiers[J]. IEEE Journal of Solid-State Circuits,
2016,51(9): 2027-2039.

攻读硕士学位期间发表的论文

1. 基于 GaAs 工艺的超宽带混合集成功率放大器 微电子学与计算机 (中文核心, 已接收)
2. 0.03-3GHz 超宽带高增益射频功率放大器设计 微电子学 (中文核心, 修改后发表)
3. Ultra-High Bandwidth GaAs Power Amplifier Using Single-Stage Stacked Configuration *Microwave Journal* (SCI 收录, 审稿中)

致谢

在论文结束之际，我很荣幸有机会向在我攻读硕士期间给予过我帮助的人表达感激和谢意。

我的直接导师陈晓娟副研究员为我创造了良好的生活条件和宽松的科研环境，并一直悉心指导我的工作，在实验中给予极大地支持和信任，在生活中给予亲切的关怀，帮助我克服科研路上的遇到每个困难，可以说我的每一点进步都是她心血的结晶。刘新宇研究员作为我的大导师，一直以严谨的治学风范、精益求精的工作作风和献身科学研究的精神，深深的影响着我。

感谢 GaN 组所有成员对我生活和工作的的大力支持和帮助，魏珂老师、郑英奎老师有着丰富的实践经验和平易近人的人格魅力，袁婷婷和刘果果师姐电路设计经验丰富，充满了生活和做科学研究的热情，同时感谢张升师姐在模型方面给予的帮助，赵华师兄在电路方面给予的悉心指导，感谢同窗好友刘辉和张一川，和他们在一起讨论常常使我受益匪浅，衷心感谢在我攻读硕士研究生期间 GaN 所有成员所给予的无私指导和帮助，感谢高频高压中心研究室所有工作人员对我的关心和帮助。

另外，测试间的李艳奎老师和杨成越老师经常帮助搭建测试平台，给出建设性的测试参考意见，感谢他们的无私帮助和支持。

感谢我的父母、女友和亲人在我的求学过程中给予的理解和支持！

感谢微电子所人事教育处的崔京老师和吴璇老师在工作和生活上对我的关心和帮助。

最后，再一次向所有给予我关心和帮助的老师、亲人和同学致以最深的谢意！