



中国科学院大学

University of Chinese Academy of Sciences

博士学位论文

高温工作 795 nm 垂直腔面发射激光器研究

作者姓名: 赵勇明

指导教师: 董建荣 研究员

中国科学院苏州纳米技术与纳米仿生研究所

学位类别: 工学博士

学科专业: 微电子学与固体电子学

培养单位: 中国科学院苏州纳米技术与纳米仿生研究所

2018 年 6 月

Investigation of high temperature operating 795 nm

Vertical Cavity Surface Emitting Lasers

A Dissertation Submitted to

University of Chinese Academy of Sciences

in partial fulfillment of the requirement

for the degree of

Doctor of Philosophy

in Microelectronics and Solid-state Electronics

By

Yongming Zhao

Supervisor: Professor Jianrong Dong

Suzhou Institute of Nano-Tech and Nano-Bionics, Chinese Academy

of Sciences

June, 2018

中国科学院大学
研究生学位论文原创性声明

本人郑重声明：所呈交的学位论文是本人在导师的指导下独立进行研究工作所取得的成果。尽我所知，除文中已经注明引用的内容外，本论文不包含任何其他个人或集体已经发表或撰写过的研究成果。对论文所涉及的研究工作做出贡献的其他个人和集体，均已在文中以明确方式标明或致谢。

作者签名： 赵勇明
日 期： 2018.5.22

中国科学院大学
学位论文授权使用声明

本人完全了解并同意遵守中国科学院有关保存和使用学位论文的规定，即中国科学院有权保留送交学位论文的副本，允许该论文被查阅，可以按照学术研究公开原则和保护知识产权的原则公布该论文的全部或部分内容，可以采用影印、缩印或其他复制手段保存、汇编本学位论文。

涉密及延迟公开的学位论文在解密或延迟期后适用本声明。

作者签名： 赵勇明
日 期： 2018.5.22

导师签名： 李建新
日 期： 2018.5.22

摘 要

垂直腔面发射激光器 (Vertical Cavity Surface Emitting Laser-VCSEL) 作为芯片原子钟系统的核心器件, 其性能很大程度上制约了芯片原子钟系统技术的发展。鉴于此, 本论文主要研究了 ^{87}Rb 芯片原子钟用高温工作的 795 nm VCSEL, 主要进行了高温环境下工作的 VCSEL 的结构设计、外延生长、工艺制备及性能表征的研究, 取得主要成果如下:

1. 优化设计了 VCSEL 的量子阱有源区及器件结构。研究了量子阱发光波长与势阱层材料组份及阱宽之间的关系, 设计了不同组份及阱宽的 (Al)GaAs/AlGaAs 及 InAlGaAs/AlGaAs 量子阱结构, 分析了量子阱结构的增益特性及其温度依赖关系。对比分析 VCSEL 的 L-I-V 特性, 设计了有源区分别为 AlGaAs/AlGaAs 和 InAlGaAs/AlGaAs 量子阱结构的 VCSEL 结构。

2. 以光致发光(PL)、原子力显微镜(AFM)及高分辨 XRD 作为主要表征手段, 通过改变 MOCVD 的生长温度、压力及 AsH_3 流量 (V/III 比) 等条件来探索量子阱结构的最优生长条件。测试结果表明, AlGaAs 量子阱 PL 强度随着 AsH_3 流量的增加先增大后减小, 最佳 AsH_3 流量为 120 sccm (V/III 比 75), 750 °C 生长的量子阱发光强度较强。而 InAlGaAs 量子阱的最优生长温度为 700 °C、 AsH_3 流量为 80 sccm (V/III 比 100)、反应室压力为 50 mbar。对 DBR 结构进行高分辨率 XRD 测试分析, 分析目标结构与实际生长的 DBR 结构的偏差, 用于调整 DBR 的外延生长。最后, 在优化的量子阱结构及 DBR 的生长条件基础上, 完成了分别以 AlGaAs 及 InAlGaAs 为有源区量子阱的 VCSEL 的外延生长, 室温下腔模为 792 nm。

3. 对 VCSEL 外延片开展了表征研究。研究了表面及侧面 EL 随温度的变化关系。测试结果表明, 表面 EL 发光峰对应波长为 VCSEL 结构腔模, 侧面 EL 发光峰为 VCSEL 结构量子阱有源区的 EL 发光峰。腔模随温度升高而红移的速率为 $\Delta\lambda_{\text{CM}}=0.068 \text{ nm/K}$, 而量子阱发光峰随温度升高而红移的速率为 $\Delta\lambda_{\text{QW}}=0.26 \text{ nm/K}$ 。利用变温外量子效率(EQE)测试获得了 VCSEL 腔模随温度升高而红移的速率, 其数值与表面 EL 数据相吻合; 利用变角度 EQE 测试获得了 VCSEL 量子阱结构中势垒层的带隙为 1.95 eV。

4. 通过台面刻蚀、湿法氧化及电极制备等工艺步骤, 制作了以 AlGaAs 量子

阱及InAlGaAs量子阱结构为有源区的VCSEL芯片并实现了芯片的室温及高温连续工作。采用AlGaAs量子阱有源区的VCSEL的氧化限制孔径为5 μm 时, 阈值电流为1.5 mA, 最大输出功率为0.35 mW, 同时芯片在注入电流低于3 mA时可保持单模; VCSEL激射波长随温度升高而红移的速率为0.061 nm/K, 而激射波长随注入电流增加而红移的速率为0.40 nm/mA; 当氧化限制孔径进一步降低时($\sim 3 \mu\text{m}$), 芯片的阈值电流降至0.9 mA, 室温工作波长为791 nm, 估算的85 $^{\circ}\text{C}$ 下的芯片工作波长为 $\sim 794.5 \text{ nm}$ 。采用InAlGaAs应变量子阱有源区结构VCSEL的阈值电流为0.42 mA, 最大输出功率达0.3 mW, 斜率效率为0.17 mW/mA, 对应氧化电流限制孔径3 μm ; 当温度自室温上升至80 $^{\circ}\text{C}$ 时, 芯片阈值电流比室温时增加了 $\sim 0.4 \text{ mA}$, 芯片在 $1.25I_{\text{th}}$ 注入电流下仍能保持单模激射。室温时芯片的偏振抑制比为17 dB。上述结果表明, 所制备的VCSEL的工作波长、工作波长温漂系数、阈值电流、输出功率及高温下(80 $^{\circ}\text{C}$)工作满足芯片原子钟的需求, 但VCSEL的功耗略微偏高($\sim 2.5 \text{ mW}$), 其偏振特性也有待进一步改善。

关键词: 芯片原子钟, 垂直腔面发射激光器, InAlGaAs, AlGaAs, 量子阱, MOCVD,

Abstract

As the core devices of the chip scale atomic clock system, the performance of the vertical cavity surface emitting laser (VCSEL) device has greatly restricted the development of the chip scale atomic clock system. Therefore, this dissertation mainly focuses on the research of high temperature operating 795 nm VCSEL for chip scale atomic clock. The main results of this thesis are as follow:

1. The quantum well active region and device structure of the VCSEL have been optimized. The relationship between the emission wavelength of the quantum wells (QWs) and the material composition and the width of the potential well layer has been explored. The (Al)GaAs/AlGaAs and InAlGaAs/AlGaAs QW structures with different compositions and potential well widths have been designed. A detailed analysis of the gain characteristics and temperature dependence of the above QWs has been performed. The structures of VCSELs with AlGaAs and InAlGaAs QWs have been designed based on the L-I-V characteristics of VCSELs.

2. The effects of MOCVD growth parameters on structural and optical properties of AlGaAs and InAlGaAs QWs have been investigated in detail by high resolution X-ray diffraction (HR-XRD), atomic force microscopy (AFM) as well as photoluminescence (PL) measurements. The measurement results show that the PL intensity of AlGaAs first increases and then decreases as the AsH₃ flow increasing. The AlGaAs QW have higher photoluminescence intensity with AsH₃ of 120 sccm (V/III ratio of 75) and growth temperature of 750 °C. While the InAlGaAs QW have higher photoluminescence intensity with AsH₃ of 80 sccm (V/III ratio of 100), growth temperature of 700 °C and reactor pressure of 50 mbar. The HR-XRD measurement of DBR structure was used to adjust and optimize the epitaxial growth of DBR. Finally, the VCSELs with AlGaAs and InAlGaAs QW structures have been optimized based on the optimized growth conditions of QW structures and DBR, and the cavity mode of VCSEL at room temperature is 792 nm.

3. We present a simple quick evaluation method on VCSEL structures, which is designed for atomic clock working at high temperature, to determine the temperature at which the wavelength of the VCSEL cavity mode (CM) aligns with that of the quantum well (QW) gain peak. The surface and edge electroluminescence (EL) measurements were performed non-destructively on pieces of as-grown VCSEL structures by employing soldered indium (In) contacts. The surface EL spectra determine the CM position, while the edge EL spectra are used to identify the wavelength of ground-state emission from the QW in the active region (QW gain peak). When the sample is heated up, the amount of CM shift with temperature can be fitted by $\Delta\lambda_{CM}=T\times 0.068$ nm/K, which is also corroborated by temperature dependent surface reflectivity measurement, and the gain peak can be fitted by $\lambda_{QWpeak}=780.5$ nm + $T\times 0.26$ nm/K. The amount of CM shift with temperature can be fitted with $\Delta\lambda_{CM}=T\times 0.068$ nm/K, which was obtained from temperature dependent of EQE measurement. The band gap of the barrier layer (1.95 eV) in the quantum well structure was obtained by performing an angle dependence of external quantum efficiency (EQE) measurement.

4. The continuous operation of VCSEL devices with AlGaAs and InAlGaAs QWs at room temperature and high temperature have been realized base on the optimization of device manufacturing. For the VCSELs with AlGaAs QWs, the threshold current is 1.5 mA and the maximum output power is 0.35 mW when the aperture of VCSEL is 5 μ m. At the same time, the VCSEL can maintain single mode when the injection current is lower than 3 mA. The amount of CM shift with temperature can be fitted by $\Delta\lambda_{CM}=T\times 0.061$ nm/K, while the amount of CM shift with injection current can be fitted by $\Delta\lambda_{CM}=0.4$ nm/mA. The threshold current of the VCSEL device decreases to 0.9 mA as the aperture size was further reduced (~ 3 μ m). For this device the operating wavelength is ~ 791 nm and ~ 794.5 nm at room temperature and high temperature (85 $^{\circ}$ C), respectively. For the VCSELs with InAlGaAs QWs, the threshold current is 0.42 mA, the maximum output power is 0.3 mW and the slope efficiency is 0.17 mW/mA when the aperture of VCSEL is 3 μ m. The threshold current of VCSEL device increases about 0.4 mA in comparison with that at room temperature when the

temperature rises to 80 °C. At high temperatures, the VCSEL can still maintain single mode at injection current of $1.25I_{th}$. At same time, the polarization suppression ratio of the VCSEL chip is 17 dB. The results show that the operating wavelength, temperature dependent operating wavelength ratio, threshold current, output power, and high temperature (80 °C) operating of the VCSEL meet the requirements of the chip scale atomic clock. However, the power consumption of the VCSEL is slightly higher (~2.5mW), and its polarization suppression ratio need to be further improved. Further analysis of the modulation characteristics, spectral line width and life of VCSEL is needed.

Keywords: Chip Scale Atomic Clock, VCSEL, InAlGaAs, AlGaAs, quantum well structure, MOCVD

目 录

第 1 章 引言	1
1.1 垂直腔面发射激光器	1
1.1.1 垂直腔面发射激光器的历史	1
1.1.2 垂直腔面发射激光器的结构特点	4
1.1.3 垂直腔面发射激光器的应用	6
1.2 垂直腔面发射激光器在芯片原子钟中的应用	7
1.2.1 芯片原子钟原理	7
1.2.2 芯片原子钟发展史	10
1.2.3 芯片原子钟对垂直腔面发射激光器的要求	12
1.3 芯片原子钟用垂直腔面发射激光器的国内外发展现状	12
1.4 本论文的研究内容及结构安排	14
1.4.1 主要研究内容	14
1.4.2 论文的结构安排	14
第 2 章 垂直腔面发射激光器(VCSEL)	17
2.1 VCSEL 的基本结构	17
2.1.1 VCSEL 的阈值特性	17
2.1.2 VCSEL 的电光转换效率	20
2.1.3 VCSEL 的微分量子效率	21
2.1.4 VCSEL 的最大输出功率	22
2.2 VCSEL 的模式特性	23
2.2.1 VCSEL 的有效腔长及纵模特性	23
2.2.2 VCSEL 的横模特性	25
2.2.3 VCSEL 结构类型	25
2.3 分布布拉格反射镜(DBR)	26
2.3.1 DBR 的设计理论	27
2.3.2 DBR 的串联电阻	32
2.4 VCSEL 的光学谐振腔的设计	33

2.4.1 VCSEL 的氧化限制层.....	34
2.4.2 DBR 的优化设计.....	35
2.4.3 DBR 厚度误差对 VCSEL 腔模的影响.....	39
2.5 本章小结.....	40
第 3 章 高温工作 795 nm VCSEL 结构设计.....	41
3.1 量子阱有源区结构的优化设计.....	41
3.1.1 量子阱有源区材料的选择.....	41
3.1.2 数值计算模型.....	42
3.1.3 量子阱的增益.....	46
3.1.4 (InAl)GaAs 量子阱结构设计.....	47
3.2 高温工作 VCSEL 结构优化.....	53
3.2.1 上 DBR 反射率的优化.....	53
3.2.2 氧化限制尺寸的优化.....	54
3.2.3 温度对 VCSEL 的 L-I-V 特性的影响.....	55
3.3 量子阱结构对 VCSEL 特性的影响.....	56
3.3.1 AlGaAs 量子阱结构 VCSEL 特性.....	56
3.3.2 InAlGaAs 量子阱结构 VCSEL 特性.....	57
3.4 VCSEL 结构设计.....	58
3.5 本章小结.....	61
第 4 章 VCSEL 的外延生长及表征.....	63
4.1 MOCVD 设备简介.....	63
4.1.1 MOCVD 生长原理.....	65
4.1.2 MOCVD 生长模式.....	65
4.2 外延材料表征技术.....	66
4.3 AlGaAs 及 InAlGaAs 的材料特性及外延生长.....	67
4.3.1 AlGaAs 的材料特性.....	67
4.3.2 InAlGaAs 的材料特性.....	68
4.4 量子阱结构的优化生长.....	68
4.4.1 AlGaAs 量子阱的优化生长.....	69
4.4.2 InAlGaAs 量子阱的优化生长.....	72
4.5 DBR 的外延生长.....	79

4.6 VCSEL 结构的外延生长.....	82
4.6.1 DBR 上生长量子阱结构.....	82
4.6.2 VCSEL 腔模校准.....	84
4.6.3 VCSEL 结构的外延生长.....	86
4.7 本章小结.....	87
第 5 章 VCSEL 外延片的测试.....	89
5.1 VCSEL 外延片的测试.....	89
5.1.1 VCSEL 外延片的电致发光测试.....	90
5.1.2 VCSEL 结构的外量子效率测试.....	96
5.2 本章小结.....	101
第 6 章 VCSEL 芯片的工艺制备及性能表征.....	103
6.1 VCSEL 芯片的工艺流程.....	103
6.2 VCSEL 芯片的关键工艺.....	104
6.2.1 台面的制备.....	104
6.2.2 氧化限制孔的制备.....	105
6.2.3 顶环形电极的制备.....	107
6.3 VCSEL 芯片的测试表征.....	108
6.3.1 VCSEL 的 I-V 特性.....	108
6.3.2 VCSEL 的光电特性-AlGaAs 量子阱.....	109
6.3.3 VCSEL 的光电特性-InAlGaAs 量子阱.....	114
6.4 本章小结.....	118
第 7 章 总结与展望.....	121
7.1 本论文工作总结.....	121
7.2 不足与展望.....	122
参考文献.....	125
致 谢.....	133
作者简历及攻读学位期间发表的学术论文与研究成果.....	135

第1章 引言

1.1 垂直腔面发射激光器

1.1.1 垂直腔面发射激光器的历史

1970年,随着室温连续工作半导体激光器和低损耗光纤的实现,人类社会逐渐步入了光电子时代。当今各种先进通讯技术的不断进步,现代化通讯网络容量及数据传输速率突飞猛进。固定电话网、移动电话网、互联网、光纤通讯网等等构成了今天不断发展的现代信息网络,其中以大容量、高速度为主要优势的光纤通信网络技术得到蓬勃发展。光纤通讯已经成为不可替代的现代大容量、高速通讯网络的核心组成和主要基石。

半导体激光器作为主要的信息光源,一直以来都是各国研究和发展的重点。早在1976年左右,人们就发现,光纤的传播损耗在波长大于 $1\mu\text{m}$ 时波长越长损耗就越小,但当时在长波长范围内没有半导体激光器。随后人们开始探索InGaAsP材料体系的激光器,并且一些研究机构获得了室温连续工作的 $1.3\mu\text{m}$ 的激光器,但当时解理面的制作工艺限制了激光器的大批量制备。因此一种称作分布反馈型(DFB)激光器的方案被提了出来,另外一种是利用腐蚀的技术形成F-P腔来制作激光器。与此同时,K. Iga (Tokyo Institute of Technology)首次提出“垂直腔面发射激光器 (vertical cavity surface emitting laser, VCSEL)”的设计方案^[1]。1979年,K. Iga等人利用液相外延的方法,首次实现了InP基波长为 $1.3\mu\text{m}$ 的垂直腔面发射激光器的激射,激射温度为77 K,阈值电流约900 mA^[2]。1983年,K. Iga等人实现了GaAs基850 nm垂直腔面发射激光器的低温(77 K)及室温激射,低温下阈值电流约350 mA,第二年,在脉冲电流注入下,器件的阈值电流降至310 mA^[3]。1985年,K. Iga等人提出制备垂直腔面发射激光器阵列的方案。垂直腔面发射激光器的优异性能引起越来越多的科学家的关注,世界各国的研究机构纷纷开展了对垂直腔面发射激光器的研究。

1986年,R. Jager等人实现了GaAs基850 nm垂直腔面发射激光器的室温激射,其阈值电流6 mA^[4]。

1988 年, 东京工业大学的 F. Koyama 等人报道了采用 $\text{SiO}_2/\text{TiO}_2$ 作为布拉格反射镜的 894.5 nm 垂直腔面发射激光器实现室温连续工作, 器件在 20 °C 下的阈值电流为~28 mA, 最大输出功率达 12 mW, 微分量子效率为 10 %^[5]。

1991 年, 加利福尼亚大学的 R.S. Geel 等人实现了基于 InGaAs/GaAs 结构的 980 nm 垂直腔面发射激光器的室温连续工作, 器件外量子效率大于 30 %, 阈值电流密度为~1 kA/cm²^[6]。

1993 年, 东京工业大学 T. BaBa 等人采用 InGaAsP/InP 作为有源区, 实现了 1310 nm 垂直腔面发射激光器的室温连续工作^[7]。

1993 年, 美国加利福尼亚大学 F. H. Peters 等人采用 InGaAs 应变量子阱结构制备的 998 nm 垂直腔面发射激光器最大输出功率达到 113 mW^[8]。

1994 年, 美国德州大学奥斯汀分校 D.L. Huffaker 等人将湿法氧化工艺引入到垂直腔面发射激光器的制作过程中, 器件的室温连续工作最小阈值电流低至 225 μA ^[9]。

1995 年, 美国南加利福尼亚大学 G.M. Yang 等人同样采用湿法氧化技术研制的 980 nm 垂直腔面发射激光器的阈值电流低至 140 μA , 输出功率达 1.2 mW, 最大功率转换效率为 10 %^[10]。

1995 年, 美国加州大学圣芭芭拉分校 D.I. Babic 等人采用 InGaAsP/InP 有源区及晶片键合技术, 实现了 1550 nm 垂直腔面发射激光器的室温连续工作^[11]。

1996 年, 德国 Ulm 大学 B. Weigl 等人采用湿法氧化技术研制的 980 nm 垂直腔面发射激光器最高输出功率达到 2.7 mW, 边模抑制比为 50 dB, 阈值电流为 290 μA , 器件的最大功率转换效率达 27 %^[12]。

1997 年, 法国阿尔卡特阿尔斯通(Alcatel-Alsthom)的 P. Salet 等人采用 SiO_2/Si 作为 DBR 首次实现了波长为 1300 nm 的垂直腔面发射激光器的室温脉冲工作, 阈值电流为 500 mA^[13]。

1998 年, 德国 Ulm 大学的 M. Grabherr 等人采用 InGaAs 多量子阱结构研制的 980 nm 垂直腔面发射激光器的最大输出功率达到 350 mW, 出光面直径 50 μm 的器件在 100 mW 输出功率时的功率转换效率达 25 %^[14]。

1998 年, 美国加州大学伯克利分校的 D. Francis 等人研制出了波长 940 nm 的垂直腔面发射激光器阵列, 器件的连续输出功率超过 2 W, 脉冲输出功率超过

5 W^[15]。

1999年,美国加州大学圣芭芭拉分校的 J. K. Kim 等人首次实现 1550 nm 垂直腔面发射激光器的室温连续工作,阈值电流密度为 570 A/cm²,输出功率超过 10 mW^[16]。

2000年,日本的 M. Yamada 等人采用 GaAsSb 量子阱结构实现了 1230 nm 垂直腔面发射激光器的室温连续工作,阈值电流为 0.7 mA,输出功率 0.1 mW^[17]。

2000年,德国的 R. Butendeich 等人实现了 670 nm 垂直腔面发射激光器的室温工作,输出功率为 0.15 mW^[18]。

2001年,德国的 A. Knigge 等人采用 AlGaInP/AlGaAs 量子阱结构实现了 657 nm 垂直腔面发射激光器的室温连续工作,输出功率达 3.1 mW^[19]。

2003年,美国的 H.Z. Xu 等人采用 PbSe/PbSrSe 量子阱结构研制成功室温工作的 3.8 μm 垂直腔面发射激光器^[20]。

2004年,法国的 L. Cerutti 等人采用 GaInAsSb/AlGaAsSb 量子阱结构实现了光泵浦室温连续工作的 2.36 μm 垂直腔面发射激光器^[21]。

2005年日本的 K. Nishikata 等人利用 GaInNAsSb 作为有源区,实现了 1265 nm 垂直腔面发射激光器的室温连续工作,室温下阈值电流为 1.8 mA,最大输出功率为 0.7 mW, 85 °C 时阈值为 2.6 mA,最大输出功率为 0.52 mW^[22]。

近年来,随着人们对垂直腔面发射激光器研究的日益深入,器件性能得到了极大的提高,并且逐渐形成了以 University of Illinois、University of California、University of Texas, Charlmers University of Technology, Technical University of Berlin, Tokyo Institute of Technology 及 University of Ulm 为代表的研究中心。另外,随着垂直腔面发射激光器在应用领域的不断拓展,在产业化方面,国外知名公司包括 Honeywell、EMCORE、Vixar、AXT, Princeton Optoelectronics, II-VI, IQE, Philips, Avago 及 NEC 等。

国内开展垂直腔面发射激光器的研究则相对较晚,1993年开始有垂直腔面发射激光器的相关报道^[23-28];而且研究机构以研究所高校为主,其中包括中科院半导体所、中科院物理所、中科院长春光机所、长春理工大学和北京工业大学等单位。

1.1.2 垂直腔面发射激光器的结构特点

垂直腔面发射激光器是一种新型的半导体激光器，它的出现弥补了边发射激光器（F-P 激光器）在信息传输方面的不足，成为光电子领域不可或缺的器件之一。垂直腔面发射激光器与 F-P 激光器（图 1.1(a)）之间的最大的区别是激光出射方向不是平行于衬底，而是垂直于半导体衬底及有源层，如图 1.1(b)所示。垂直腔面发射激光器主要由三部分构成，自上而下分别为：上分布布拉格反射镜 (Distributed Bragg reflector, DBR)、光学谐振腔（有源区）、下分布布拉格反射镜 (DBR)，为了实现 DBR 高反射率，一般由高折射率层材料和低折射率材料交替生长而成，每层材料的光学厚度为 $\lambda/4$ （ λ 为器件出射波长），DBR 的材料可由金属、光学介质膜或半导体材料构成。为满足谐振条件，有源区部分的光学厚度为 $\lambda/2$ 的整数倍；激光器的出光面一般采用环形电极作为电流注入的通道，其出射光束具有圆形对称性，光束发散角较小，一般在 $\sim 10^\circ$ ；另外，垂直腔面发射激光器的光学谐振腔的腔长(Cavity Length, L_c)非常短，仅仅有一个或几个 λ 的厚度，这非常有利于实现器件的单纵模工作。但是，光学谐振腔腔长的减小使得增益介质的增益长度也会同样的减小，如此一来，为实现垂直腔面发射激光器的激射就需要一个高 Q 的光学谐振腔，即需要器件的上下 DBR 具有足够高的光反射率（反射率 $>99\%$ ）来抵消增益区长度的不足。

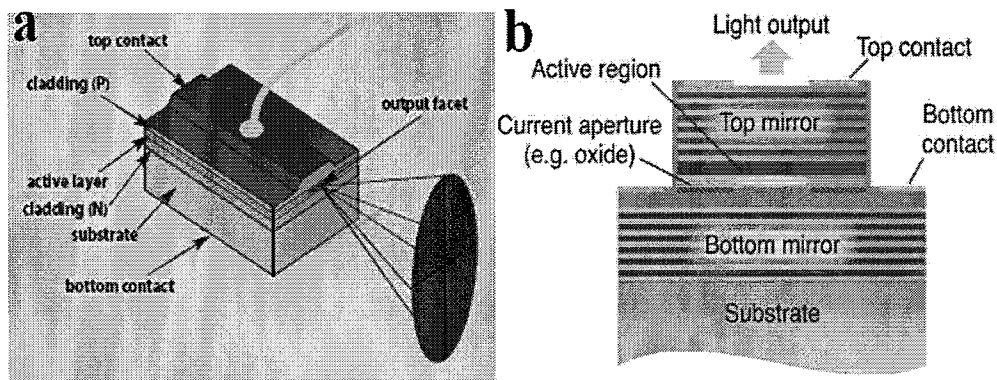


图 1.1 激光器结构示意图，(a) 边发射激光器，(b) 垂直腔面发射激光器

Figure 1.1 The schematic structure of laser, (a) edge emitting laser, (b) VCSEL

由于垂直腔面发射激光器同边发射激光器在结构上存在着明显的差异，尤其是垂直腔面发射激光器的腔长远远小于边发射激光器的腔长。器件结构的差异导

致器件物理参数的不同，最终导致器件特性的不同，其中垂直腔面发射激光器同边发射激光器的物理及性能参数对比如表 1.1 所示。

表 1.1 垂直腔面发射激光器同边发射激光器的物理及性能参数对比

Table 1.1 The comparison of VCSELs and edge emitting lasers

参数	符号	边发射激光器	面发射激光器
有源区厚度	D	100Å-0.1 μm	80Å-0.5 μm
有源区面积	S	3×300 μm ²	5×5 μm ²
有源区体积	V	60 μm ³	0.07 μm ³
腔长	L	300μm	1 μm
反射率	R	0.3	0.99-0.999
光学限制因子	Γ	~3 %	~4 %
横向光学限制因子	Γ_t	3-5 %	50-80 %
纵向光学限制因子	Γ_l	50 %	6 %
光子寿命	T	~1 ps	~1 ps
驰豫频率	F	<5 GHz	>10 GHz

另外，与边发射结构半导体激光器相比，垂直腔面发射激光器的器件结构使其具有以下优势：

1. 由于其腔面是由多层周期性材料构成，避免了类似边发射激光器中解理腔面导致的机械损伤、表面氧化和沾污等引起的器性能退化。
2. 由于其谐振腔体积很小，易于产生微腔效应，且 DBR 的反射率极高，能够在极低阈值电流激励，其阈值可低至μA 量级。
3. 由于其光学谐振腔极短，导致纵模间隔变大，因此非常易于实现单纵模工作。
4. 由于有源区内置于 DBR 中间，所以器件寿命较长。
5. 输出小发散角圆形光束，易与光纤耦合。
6. 可无需解理，直接测试，极大降低成本。
7. 可形成高密度二维阵列，实现大功率输出。

8. 垂直腔面发射激光器工作波长温漂小, 可在非常宽的温度范围工作, 并且具有较高的波长稳定性和可靠性。

1.1.3 垂直腔面发射激光器的应用

从垂直腔面发射激光器发展历程可以看出, 现阶段的垂直腔面发射激光器已经涵盖可见光至 2 μm 波段, 表 1.2 所示为不同波段垂直腔面发射激光器所采用的有源区及衬底材料。

表 1.2 不同波段垂直腔面发射激光器有源区及衬底材料

Table 1.2 The active region and substrate material for VCSELs

波长 (nm)	有源区	衬底
370-440	InGaN	GaN
625-675	GaInP/ AlGaInP	GaAs
650-980	AlGaAs/InAlGaAs	
920-1000	InGaAs/GaAsP	
1220-1230	InGaAsN	
1310		
1550		
1310	AlInGaAs	InP
1550		
1550	InGaAsP	
1980-2020	GaInSb	GaSb

垂直腔面发射激光器研究的不断深入, 大大推动了器件的应用。不同波段的垂直腔面发射激光器具有不同的应用:

a. 蓝紫光垂直腔面发射激光器

300 nm-500 nm 波段的垂直腔面发射激光器可以用于激光显示、芯片原子钟、光盘刻录、水下雷达, 水下通信及海洋照明等。

b. 红光垂直腔面发射激光器

635 nm-800 nm 波段的垂直腔面发射激光器, 主要应用于激光存储、红光传感器及激光扫描等。

c. 近红外垂直腔面发射激光器

850 nm 垂直腔面发射激光器主要应用于中短距离数据通讯和光互连, 如楼宇间高速通讯及数据中心等。1310 nm 及 1550 nm 垂直腔面发射激光器主要应用于中远距离数据通讯、光识别/互连等。1680 nm 和 1800 nm 垂直腔面发射激光器在环境探测、气体光谱学及医学医疗等领域有着重要应用。

d. 长波垂直腔面发射激光器

2 μ m-2.5 μ m 垂直腔面发射激光器主要应用于环境监测, 高分辨率气体光谱研究及高精度的外科手术等等。

1.2 垂直腔面发射激光器在芯片原子钟中的应用

1.2.1 芯片原子钟原理

传统结构原子钟系统具有极高的计时精度(10^{-15} /s), 在天文学、物理学、航空、航天、深空探测、国防、军事等领域有着重要应用。但是传统结构的原子钟系统一般存在结构复杂、体积大、功耗高、价格昂贵等缺点, 这些缺点极大地限制了它在其他领域的应用。随后研究人员发现 Rb、Cs 等碱金属具有原子相干布居囚禁(coherent-population-trapping, CPT)现象, 这一物理现象的发现为芯片原子钟(Chip Scale Atomic Clock, CSAC)系统的研制提供了理论基础^[29, 30]。布居囚禁现象是一种量子干涉现象, 以相干双色光与原子三能级系统的相互作用为例, 原子存在两个超精细基态能级, 单一频率的激光与该系统作用时, 原子会发生基态到激发态的跃迁, 但是当两束频率差等于超基态精细能级差的相干激光同时作用于该系统时, 原子则被激发到两超精细能级的相干叠加态, 此叠加态被称为相干暗态。此时激发态上没有原子, 原子被“布居囚禁”在基态的两超精细能级上, 并且原子将不再吸收光子, 其荧光光谱会出现共振暗线^[31]。芯片原子钟系统的出现将在交通、电力、金融、通信、国防、军事、航空、航天深空探测及基准物理量的测量等领域产生深远的, 革命性的影响。芯片原子钟系统可以大大地改善其

应用端装置的特性，比如应用于 GPS 系统，能够在更短时间内获取更准确的方位信息，提高系统的解码率^[32]，且系统的功耗更低。

对于 Rb 原子基态 $5S_{1/2}$ 能级，如图 1.2(a)、(b)所示，由于原子核与电子自旋的超精细作用分裂为 a、b 两个能级，这两个能级是相对稳定的，相应地跃迁频率分别为 f_{ac} 、 f_{bc} ，c 为激发态能级。当传统型原子钟工作时，通过驱动 ^{87}Rb 灯，使其能够激发碱金属原子的超精细能级 f_{ac} 、 f_{bc} ，该 ^{87}Rb 灯会辐射出 f_{ac} 、 f_{bc} 两个频率的光，而 ^{85}Rb 碱金属恰好能够吸收 f_{bc} 跃迁能级的光，利用 ^{85}Rb 碱金属对 ^{87}Rb 灯辐射滤光，使得只有与 f_{ac} 跃迁能级对应波长的光出射，并入射到装有 ^{87}Rb 碱金属原子蒸汽的 RF 腔中。当对此 RF 腔外加一个频率恰好对应 f_{ac} 与 f_{bc} 能级差的微波输入，RF 腔对入射的 f_{ac} 跃迁能级的光吸收会明显地增加，该外加的频率即是时钟频率^[33]。

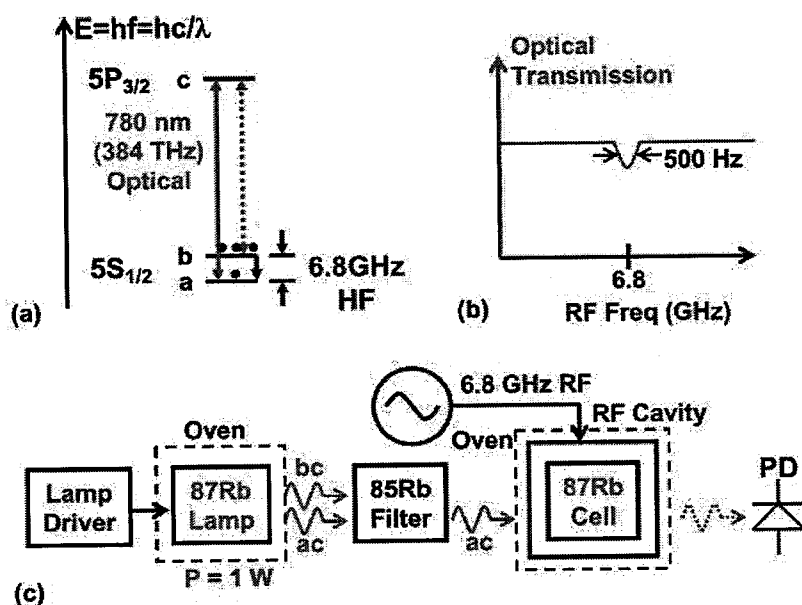


图 1.2 (a)碱金属原子 Rb 的分立能级示意图，(b) 窄线宽(500Hz)时钟共振透射谱，(c)传统原子钟系统工作原理图^[34]

Figure 1.2 (a) ^{87}Rb energy levels, showing the ground state 6.8-GHz hyperfine splitting and the optical 780-nm D2 transition, (b) Narrow (<500 Hz) clock transition resonance at 6.8 GHz, (c) Schematic of a typical commercial double-resonance rubidium atomic clock^[34]

如果利用调制的垂直腔面发射激光器替代原有的碱金属原子灯作为原子钟的激励光源，可以将上述原子钟系统大大简化，且系统的体积和功耗将会降低几

个量级，如图 1.3(a)所示，在垂直腔面发射激光器上施加正弦微波信号，若将调谐频率调节到碱金属原子超精细结构 f_{ab} 跃迁能级中点所对应频率 $((f_{ac}-f_{bc})/2)$ ，并入射到碱金属原子的腔室，垂直腔面发射激光器将会同时激发 f_{ac} 和 f_{bc} 跃迁，但是由于布居囚禁效应，此时碱金属原子腔室后面的探测器会探测到明显的小尖峰-即透射光增强，如图 1.3(b)所示，该调谐频率即为所稳定的时钟频率^[34]。

芯片原子钟主要由量子鉴频及本地振荡器构成，量子鉴频部分为芯片原子钟的核心部件，也是衡量芯片原子钟水平的重要指标。芯片原子钟系统主要包括以下元器件：垂直腔面发射激光器、 $\lambda/4$ 波片、衰减片、原子腔室、磁场线圈、加热元件、探测器（Si、GaAs 基或光电集成探测器）。

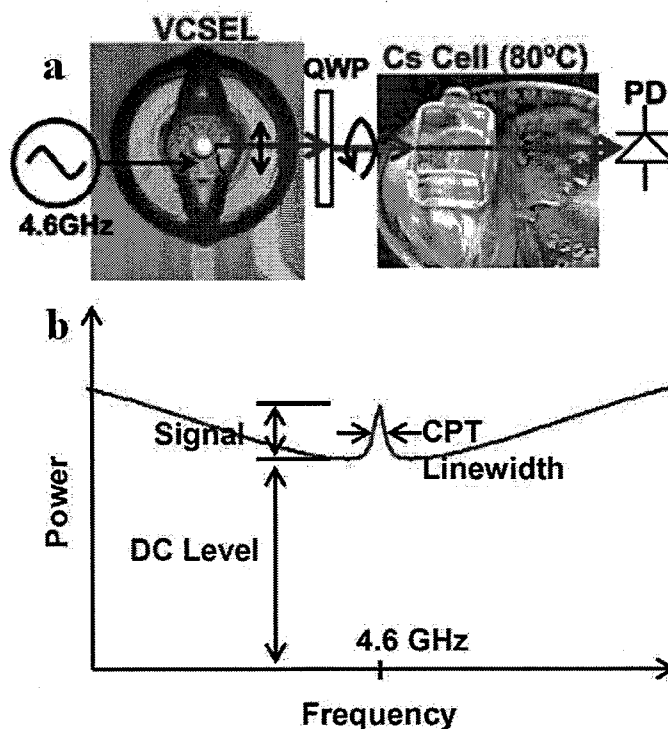


图 1.3 (a)采用 VCSEL 作为激励光源的芯片原子钟示意图，(b) CPT 共振峰与 VCSEL 驱动频率之间的关系^[34]

Figure 1.3 (a) Schematic of a typical CPT atomic clock, (b) schematic illustration of the CPT resonance peak versus the RF frequency driving the VCSEL^[34]

图 1.4 为美国 Sandia 实验室报道的芯片原子钟物理系统。芯片原子钟的快速发展得益于垂直腔面发射激光器技术的进步^[35]及 MEMS 技术制备微型碱金属原子腔室的采用^[30]。垂直腔面发射激光器的体积小于 0.001 mm^3 ，功耗低于 3 mW ，

调制带宽大于 10 GHz。微型碱金属原子腔室体积 $\sim 1\text{ mm}^3$ ，腔室内充有碱金属原子及缓冲气体。以上两点为芯片原子钟系统的实现奠定了基础。

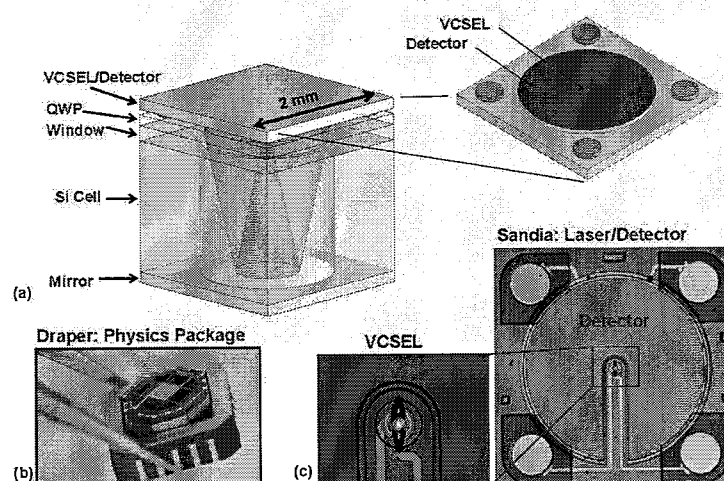


图 1.4 美国 Sandia 实验室报道的芯片原子钟结构示意图(a)、实物图(b)及 VCSEL (c) ^[34]

Figure 1.4 (a) Conceptual illustration of the folded-optics physics package, (b) photograph of the 2-mm cubed cell supported by 16 thin tethers inside of an octagon shaped frame, (c) optical micrographs of the integrated VCSEL/detector chip^[34]

1.2.2 芯片原子钟发展史

1999 年，美国 Colorado 大学开展了微型原子钟的研制工作^[36]。

2000 年，美国 NIST 报道了采用调制的垂直腔面发射激光器实现的全光学系统的原子钟系统，为微型原子钟系统奠定了基础^[37]。

2001 年，Kitching 等人通过理论分析认为即使原子钟物理系统降低至几个 mm^3 ，原子钟系统的短期稳定性也不会显著地降低^[38]。

2002 年，美国 DARPA 发起了为期 4 年的微型原子钟的研究计划，旨在实现便携式高精度、低能耗原子钟系统，其系统目标是体积小于 1 cm^3 ，功耗低于 30 mW，平均每 1 小时的不稳定性(fractional frequency instability)小于 $1.0 \times 10^{-11}/\text{h}$ 。这种微型原子钟同 GPS 卫星信号定位相比，可以更精确、快速地定位。如果这种设备能够大量地生产，每套系统的价格低于 500 美元，这将有望取代传统的原子钟，极大地推动了微型原子钟的发展。

2002 年，美国 NIST 将微机电系统(micro electro-mechanical system, MEMS)

技术应用于微型原子钟原子腔室的制备,为原子钟的微型化奠定了技术基础^[39]。

2003年,美国 Symmetricom-Technology Realization Center, Charles Stark Draper Laboratory 和 Sandia National Laboratories 共同进行了 Cs 原子芯片原子钟关键部件性能的测试^[40]。

2004年,美国 NIST 报道了实用的芯片 Cs 原子钟系统^[41],该原子钟系统体积仅为 9.5 mm^3 ,频率稳定(fractional frequency instability)为 $2.5 \times 10^{-10}/\text{s}$,功耗低于 75 mW 。

2004年,美国 Symmetricom-Technology Realization Center, Charles Stark Draper Laboratory 及 Sandia National Laboratories 共同报道了芯片级 Cs 原子钟的最新研究成果,提出一种折叠光路的系统设计方案,他们预测所设计的芯片级原子钟系统有望超出当初预定的目标^[42]。

2005年,仍然是美国 Symmetricom-Technology Realization Center, Charles Stark Draper Laboratory 及 Sandia National Laboratories 报道了体积仅为 10 cm^3 ,能耗低于 200 mW ,短期稳定性 ($\delta_y(\tau)$) $4 \times 10^{-10}\tau^{-1/2}$ 的芯片原子钟^[43]。

2007年,以色列 Haifa (Electrical Engineering Dept. TECHNION Haifa)的 Matan Kahanov 等人报道了 Rb 芯片原子钟^[44],短期稳定性 $\delta_y(\tau) \approx 3 \times 10^{-11}\tau^{-1/2}$,其频率稳定性达到 $10^{-11}/\text{天}$,使得芯片原子钟系统的精度得到进一步提升。

2010年,韩国首尔大学的 Sin Hyuk Yim 等人采用多模半导体激光器制作了无需振荡器和调制器的 Rb 芯片级原子钟^[45],所制作的原子钟在 200s 内拍频的 Allan (Allan deviation of the beat frequency)偏离为 1×10^{-10} 。

2010年,中国科学院武汉物理与数学研究所观察到冷原子 Ramsey 条纹,将荧光强度进行归一化,来去除原子数起伏引起的噪声,以提高系统的信噪比,并实现了基于 CPT 效应的冷原子原子钟系统的闭环锁定^[46]。

2011年,美国 Symmetricom-Technology 公司实现了世界上体积最小、功耗最低的原子钟商业化,其体积 16 ml ($40.6\text{ mm} \times 35.5\text{ mm} \times 11.4\text{ mm}$),功耗小于 115 mW ,秒稳达 2×10^{-10} ,老化率为 $3 \times 10^{-10}/\text{月}$ ^[47]。

2013年,在美国 DARPA 的支持下,NIST 采用 lin//lin 构型并结合时间分离振荡法应用至 ^{87}Rb 冷原子钟^[48],获得了 ^{87}Rb 冷原子钟频率稳定度 $4 \times 10^{-11}\tau^{-1/2}$,短期稳定性: 1000s 可达到 2×10^{-12} 。

1.2.3 芯片原子钟对垂直腔面发射激光器的要求

芯片原子钟的发展很大程度上得益于高温稳定工作的垂直腔面发射激光器。为满足低功耗、高可靠性芯片原子钟系统的需求，垂直腔面发射激光器（以下称 VCSEL）需满足以下要求^[34]：

1. VCSEL 必须是单模（如 Rb: D₁-795 nm），并可调谐至与 Rb、Cs 原子的 D₁ 或 D₂ 能级相对应的频率。
2. VCSEL 需在 80 °C 左右时能够稳定地工作，此外 VCSEL 的工作波长应具有较小的温漂系数(~ 0.06 nm/°C)。
3. VCSEL 须具有稳定的偏振，以便利用 1/4 波片产生圆偏振光。
4. 为实现芯片原子钟的低功耗，VCSEL 的功耗要小于 2 mW，对应的阈值电流应低于 1 mA。
5. VCSEL 的调制频率需高于 4GHz。
6. VCSEL 的光谱线宽需小于 100 MHz。
7. 最重要的是 VCSEL 必须能够在保持恒定的工作波长及偏振模式的前提下，具有较长的寿命，寿命通常需 10 年以上。

1.3 芯片原子钟用垂直腔面发射激光器的国内外发展现状

芯片原子钟的发展极大推动了研究者们对 780 nm、795 nm、852 nm 及 894 nm 等碱金属原子能级对应波段 VCSEL 的积极研究。针对芯片原子钟用 VCSEL，比较著名的研究机构包括：德国 ULM 大学，美国 Sandia National Laboratories、Symmetricom 和 Charles Stark Draper Laboratory，俄罗斯 Rzhanov 半导体物理研究所等。

2002 年，德国 Ulm 大学的 H.J. Unold 等人在 850 nm VCSEL 出光面刻蚀椭圆图形，获得了单模、偏振稳定的 VCSEL^[49]。

2005 年，在上述基础上^[49,50]，德国 Ulm 大学提出了基于表面刻蚀光栅技术制作的边模抑制比(Side-Mode Suppression Ratio, SMSR)>30 dB，正交偏振抑制比(cross-polarized Suppression Ratio OPSR)>20 dB 的高性能 VCSEL，其光功率大于 2 mW，且 90 °C 下能够维持室温时的偏振抑制比和模式抑制比^[51]。

2007 年，Sandia 的年度报告中报道了一种采用刻蚀光栅技术用于实现

VCSEL 的偏振控制, VCSEL 的正交偏振抑制比(OPSR)>15 dB, 在 85 °C 下注入电流为 10 倍阈值电流时仍能保持稳定的偏振^[52]。

2009 年, 俄罗斯 Rzhanov 半导体物理研究所(Rzhanov Institute of Semiconductor Physics)报道了芯片原子钟用 VCSEL 的器件特性。所制作的 4 μm 氧化限制孔 VCSEL 阈值电流为 0.15 mA, 在~1.5 mA 时获得最大输出功率~0.35 mW。驱动电流为 0.9 mA 时, SMSR>30 dB, 波长的温漂系数为 0.059 nm/°C^[53]。

2010 年,Ulm 大学 A. Al-Samaneh 等人报道了 Cs 原子钟用 894.6 nm VCSEL。在 VCSEL 出光面刻蚀亚波长光栅实现器件的偏振控制, 偏振抑制比达 20 dB, 即使器件工作温度达 80 °C 时, 仍能保持偏振的稳定性, 此温度下调制带宽大于 10 GHz^[54]。

2013 年, 在前期工作基础上^[54-56], Ulm 大学 M.J. Miah 报道了一种在表面刻蚀亚波长光栅的 VCSEL, 在 20 °C 时阈值电流为 0.2 mA^[57]。

2015 年, 中科院长春光机所张建伟等人报道了 Cs 原子钟用 894.6 nm VCSEL。在 70 °C 时 VCSEL 阈值电流为 0.23 mA; 在 110 °C 时器件的阈值电流为 0.32 mA, 此温度下器件工作波长为 894.6 nm^[58]。

2015 年, 美国普林斯顿大学的 L.S.Watkins 等人报道了采用外腔结构的 780 nm、795 nm 及 850 nm 芯片原子钟用 VCSEL 器件。采用这种外腔结构使得 VCSEL 器件输出功率在高于 70 mW 时仍能保持单模, 器件的无跳模调制(Mode-hop free tuning)频率>30GHz, 光谱线宽小于 100Hz^[59]。

目前制造原子钟用 VCSEL 的主要公司有: 德国 Roithner 公司与 Ulm 大学, 美国 ThorLabs 与 Vixar 等。然而国内致力于芯片原子钟研究的研究机构及企业极少。北京大学 2007 年开始基于 ^{85}Rb 原子的被动型 CPT 原子钟系统的研究工作^[61-66], 清华大学与中北大学共同设计了 CPT 原子钟用 VCSEL 的驱动系统^[67], 中国科学院武汉数物所制作了被动型 CPT 原子钟样机并致力于开发新型被动型 CPT 原子钟^[68-70]; 中科院苏州纳米所与中科院长春光机所在进行芯片原子钟用 VCSEL 芯片的研究。国内报道 CPT 原子钟研究也较少, 如中科院武汉物理与数学研究所杨晶等人报道了该单位在 CPT 原子钟系统的成果^[71], 中科院长春光机所张建伟等人报道了 795 nm VCSEL 器件性能^[72], 芯片原子钟用 VCSEL 的氧化限制孔径一般需小于 5 μm , 所需功率在 0.1 mW 左右。截至目前, 国内没有芯片

原子钟用的 VCSEL 器件。因此，非常有必要开展高温工作的芯片原子钟用 VCSEL 的研究，以满足国内芯片原子钟的需求，为我国芯片原子钟的发展奠定基础。

1.4 本论文的研究内容及结构安排

1.4.1 主要研究内容

芯片原子钟在通信、交通、电力、金融、军事国防、航空、航天等方面具有重要的应用，但是目前芯片原子钟的核心技术掌握在国外研究结构及公司手中。因此，提高国产芯片原子钟的研发水平是国内科研人员所面临的一个紧迫任务。作为芯片原子钟的核心器件，垂直腔面发射激光器(VCSEL)器件性能很大程度上制约了芯片原子钟系统技术的发展。鉴于此，本文开展了 ^{87}Rb 芯片原子钟用高温工作的 795 nm VCSEL 研究。

本论文主要开展了对高温环境下工作的 VCSEL 的结构设计、外延生长、制备工艺及性能表征的研究。围绕该研究方向，深入分析了高温工作 VCSEL 的工作机理，在此基础上对高温工作 VCSEL 的量子阱有源区、DBR 及器件结构设计做了详细的理论分析。采用 MOCVD 生长技术，对构成 DBR 的 AlGaAs 及量子阱有源区结构的生长条件进行了细致的优化，完成了 VCSEL 结构的外延生长。对 VCSEL 外延片开展了表征及芯片工艺的研究，最终成功制备了 795 nm VCSEL 芯片。

1.4.2 论文的结构安排

本论文研究工作主要集中于高温工作的 795 nm VCSEL 的结构设计、外延生长、材料表征、芯片制备工艺及芯片性能表征等方面的理论与实验研究。围绕该研究内容，本论文的结构安排如下：

第 1 章 对 VCSEL 进行了简要介绍，包括 VCSEL 的优势、国内外研究历史及现状、不同波段 VCSEL 的应用以及 VCSEL 在芯片原子钟中的应用。

第 2 章 介绍了 VCSEL 基本结构及设计原理，设计了 795 nm VCSEL 的 DBR。

第 3 章 简单介绍了 VCSEL 量子阱有源区结构设计的基本理论，设计了

(Al)GaAs/AlGaAs 及 AlGaInAs/AlGaAs 三种量子阱结构, 分析了上述量子阱结构 VCSEL 的 L-I-V 特性, 设计了 AlGaAs/AlGaAs 以及 InAlGaAs/AlGaAs 量子阱的 VCSEL 结构。

第4章 首先介绍 MOCVD 设备和半导体材料外延生长基本原理以及常用的材料测试表征方法和相关测试设备, 然后研究了量子阱有源区及 DBR 的 MOCVD 外延生长, 重点研究了生长温度、反应室压力、气体流量对量子阱发光及表面形貌的影响, 在优化量子阱、DBR 生长条件及腔模校准的基础上生长了 VCSEL 结构。

第5章 对 VCSEL 外延片进行了表征测试。采用电致发光及光电流 (EQE) 等测试手段分析了 VCSEL 外延片的特性。

第6章 介绍了 VCSEL 芯片的工艺流程及关键工艺。在优化的工艺条件基础上, 制作了室温及高温($\sim 80\text{ }^{\circ}\text{C}$)下工作的 VCSEL, 并分析了 VCSEL 芯片的 L-I-V 及光谱特性。

第7章 总结了论文工作并给出下一步工作的展望。

第2章 垂直腔面发射激光器(VCSEL)

详细分析VCSEL各层参数/特性及对器件性能的影响将有助于高性能VCSEL的设计与实现。为此,本章首先介绍了VCSEL的基本构成及工作原理,利用经验参数对器件特性进行了简单分析,设计了VCSEL光学谐振腔及器件结构。

2.1 VCSEL 的基本结构

如绪论中所述, VCSEL主要由具有高反射率的上、下DBR以及夹在它们两者之间的有源区构成,如图2.1所示。其中, DBR一般由厚度为四分之一波长、具有不同折射率的两种半导体材料周期性交替而成,其反射率一般在99.5 %-99.9 %之间,有源区较多地是采用多量子阱结构。另外,在上、下DBR之间的有源区光学厚度为半波长的整数倍,光学谐振腔中的光波在上、下DBR形成的谐振腔中振荡并放大,激光光束输出方向与衬底表面垂直。

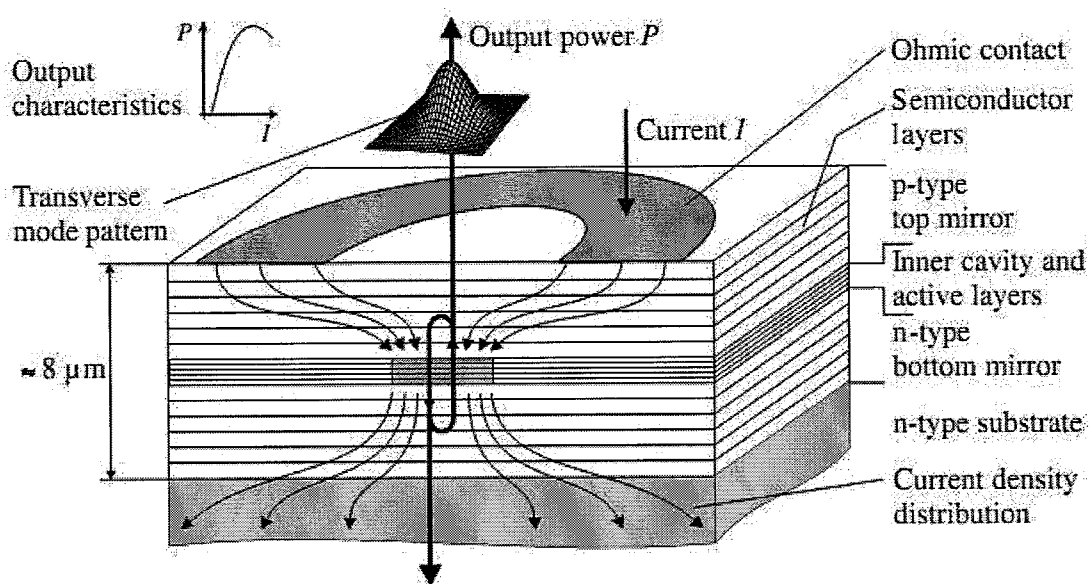


图 2.1 VCSEL 的基本结构示意图^[86]

Figure 2.1 Schematic illustration of VCSEL^[86]

2.1.1 VCSEL 的阈值特性

对于一个腔长为 L 的激光器,该激光器能够实现激射的前提条件是:当光波在两个腔面之

间传播反射回到原处时，光波的振幅至少等于初始值，此条件可写为：

$$R_1 R_2 \exp[2L(g - \alpha_i)] = 1 \quad \dots(2.1)$$

其中， g 为介质增益， α_i 为器件的损耗，它包括器件内部介质对光子的吸收、散射以及自腔面出射的激光， R_1 和 R_2 分别为两个腔面的反射率。VCSEL不同于边发射激光器，但可以把VCSEL光学谐振腔等效为F-P腔，其腔长称为等效腔长(L_{eff})。损耗 α_i 可以分为DBR的损耗 α_d ，有源区部分的损耗 α_c ，因而VCSEL的阈值增益可为^[73-75]：

$$g_{th} = \frac{(\log(1/R_1 R_2) + 2\alpha_i L_{eff})}{2L_{qw}} \quad \dots(2.2)$$

另外，透明载流子浓度 N_{tr} 与阈值增益 g_{th} 的关系为：

$$N_{tr} = N_0 \exp\left(\frac{g_{th}}{a_N}\right) \quad \dots(2.3)$$

其中 a_N 为有源区增益系数。

VCSEL的阈值电流密度可表示为：

$$J_{th} = J_s \exp\left(\frac{2}{a_N \Gamma_w} \left\{ \alpha_i + \frac{1}{L} \left(\alpha_{diff} d + \log\left(\frac{1}{R}\right) \right) \right\}\right)$$

$$J_s = q n_w L_w B_{eff} N_{th}^2 \quad \dots(2.4)$$

$$\Gamma_w \approx \frac{n_w L_w}{L}$$

式(2.4)中， $R = \sqrt{R_1 R_2}$ ， B_{eff} 为有效辐射复合系数。 L_w 为量子阱宽， n_w 为量子阱个数， Γ_w 为限制因子简化的表达式。

依据式2.4式计算了不同反射率情况下量子阱个数与器件阈值电流密度之间的关系，如图2.2所示，计算时选用参数如表2.1所示。自图2.2可看出，VCSEL的阈值电流密度随量子阱个数的增加迅速降低，当量子阱数量超过一定数量时阈值电流密度逐渐趋向一饱和值。另外，VCSEL的阈值电流密度随着DBR反射率的增加而降低，特别是在量子阱数量较少时(<5个)表现更为明显。因此在量子阱有源区增益特性不变的前提下，通过降低DBR的吸收和散射损耗及增加DBR对数以提高DBR的反射率是降低VCSEL阈值电流密度的有效途径。另外需要特别说明的是：在式(2.4)中，由于限制因子 Γ_w 在计算时采用简化模型，在量子阱数量较多时计算的限制因子数值与真实数值存在较大的误差。

表 2.1 计算阈值电流所用参数

Table 2.1 The required parameters for calculating threshold current of VCSEL

参数	符号	数值	单位
	J_s	$55 \cdot n_w$	A/cm^2
势阱层厚度	L_w	10	nm
势垒层厚度	L_b	10	nm
总内损耗	α_i	50	cm^{-1}
总衍射损耗	α_{diff}	50	cm^{-1}
效辐射复合系数	B_{eff}	$1.5E-10$	cm^3/s
有源区厚度	d	0.5	μm
有效腔长	L	1.1	μm
增益系数	a_N	2000	cm^{-1}
透明载流子浓度	N_{th}	$1.5E18$	cm^{-3}

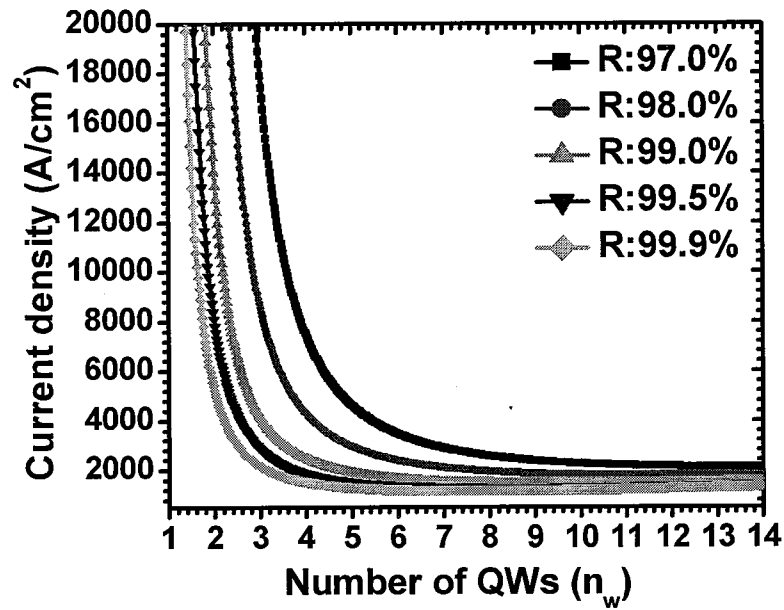


图 2.2 VCSEL 阈值电流密度与 DBR 反射率和量子阱个数之间的关系

Figure 2.2 The relationship between VCSEL threshold current density, DBR reflectivity and number of quantum wells

2.1.2 VCSEL 的电光转换效率

电光转换效率是标志VCSEL器件性能优劣的重要参数之一，VCSEL的电光转换效率定义为器件的输出光功率和注入电功率之比，表示为^[76]：

$$\eta_p = \frac{P_{out}}{IV_0 + I^2 R_s} \quad \dots(2.5)$$

其中， P_{out} 为VCSEL输出的光功率， I 和 V_0 分别为器件的工作电流和工作电压， R_s 为器件的串联电阻。

另外，输出光功率可表示为：

$$P_{out} = \frac{\eta_e h\nu}{q} (I - I_{th}) \quad \dots(2.6)$$

其中， η_e 为微分量子效率， $h\nu$ 为光子能量， q 为电子电荷量， I_{th} 为器件的阈值电流，另外， $I - I_{th}$ 可由 $x \times I_{th}$ 代替。结合式(2.5)及(2.6)，并对 x 求一阶导，可获得VCSEL器件的最大电光转换效率为^[77]：

$$\eta_{max} = \frac{\eta_d h\nu}{qV_{op}} \left(1 - \frac{2}{1 + \sqrt{1 + \alpha}} \right) \quad \dots(2.7)$$

其中 $\alpha = \frac{V_{op}}{I_{th} R_s}$ ，称为器件的特征参数，变量 x 可表示为 $x = \sqrt{1 + \frac{V_{op}}{I_{th} R_s}}$ ， η_d 为器件的斜率效率。

同样的，式(2.5)及(2.6)经变换后可获得VCSEL器件转换效率和工作电流的关系。图2.3为不同串联电阻和斜率效率下，VCSEL的转换效率与器件工作电流的关系。在计算中， I_{th} 及 V_0 分别设定为3 mA及1.56 V，器件波长为795 nm。结合式（2.7）可看出改善VCSEL器件电光转换效率的主要途径为降低器件串联电阻和阈值电流以及提高器件的斜率效率（微分量子效率）。

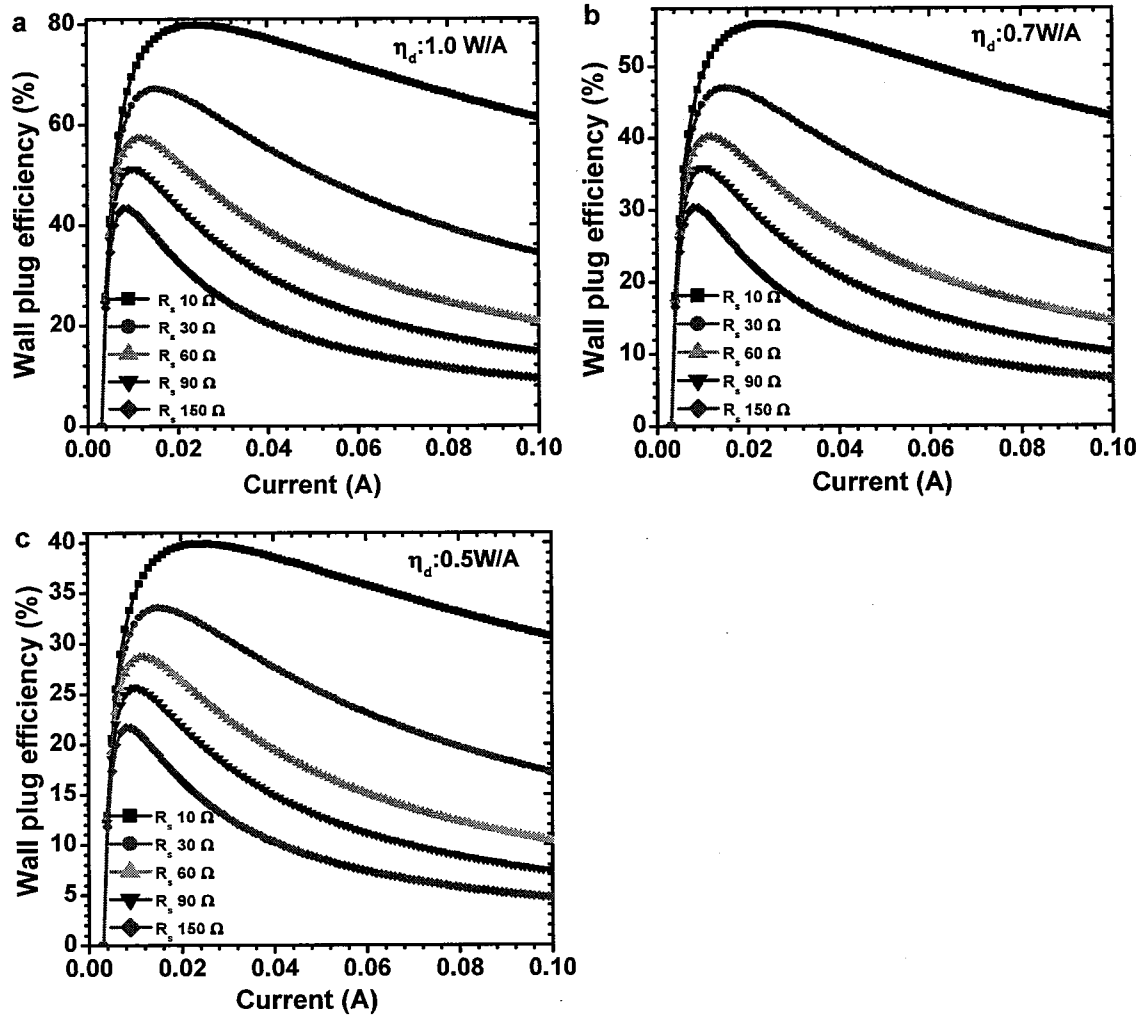


图 2.3 不同串联电阻和斜率效率下，VCSEL 的转换效率与器件工作电流的关系

Figure 2.3 The relationship between the conversion efficiency and the operating current of VCSEL under different series resistance and slope efficiency

2.1.3 VCSEL 的微分量子效率

VCSEL 的微分量子效率是衡量器件性能的重要参数之一。若忽略 VCSEL 的 DBR 光学吸收及光散射，微分量子效率与 DBR 反射率之间的关系为^[78]：

$$\eta_e = \eta_i \frac{\log\left(\frac{1}{\sqrt{R}}\right)}{\alpha_i L_{eff} + \log\left(\frac{1}{\sqrt{R}}\right)} \quad \dots(2.8)$$

其中， η_i 为器件的内量子效率， L_{eff} 为器件有效腔长， $R = \sqrt{R_1 R_2}$ ， R_1 、 R_2 分别为上下 DBR 的反射

率, α_i 为器件的内部损耗。依据式 (2.8) 计算了不同内量子效率及内部损耗时, 器件的微分量子效率与 DBR 反射率的关系, 如图 2.4 所示, 计算中设定 L_{eff} 为 $1.1 \mu\text{m}$ 。自计算结果可发现, 要想得到高的微分量子效率, 内量子效率需要尽可能高, 即尽量减少载流子的非辐射复合损耗, 同时减少光子的非输出损耗 (降低 α_i)。这些措施与降低 VCSEL 的阈值电流密度是一致的。减小腔长, 虽能够增加微分量子效率, 但会增加 VCSEL 的阈值电流密度; 增加反射镜的反射率可以有效降低 VCSEL 的阈值电流密度, 但却使微分量子效率降低。在进行器件设计时要考虑到这些相互制约的因素。

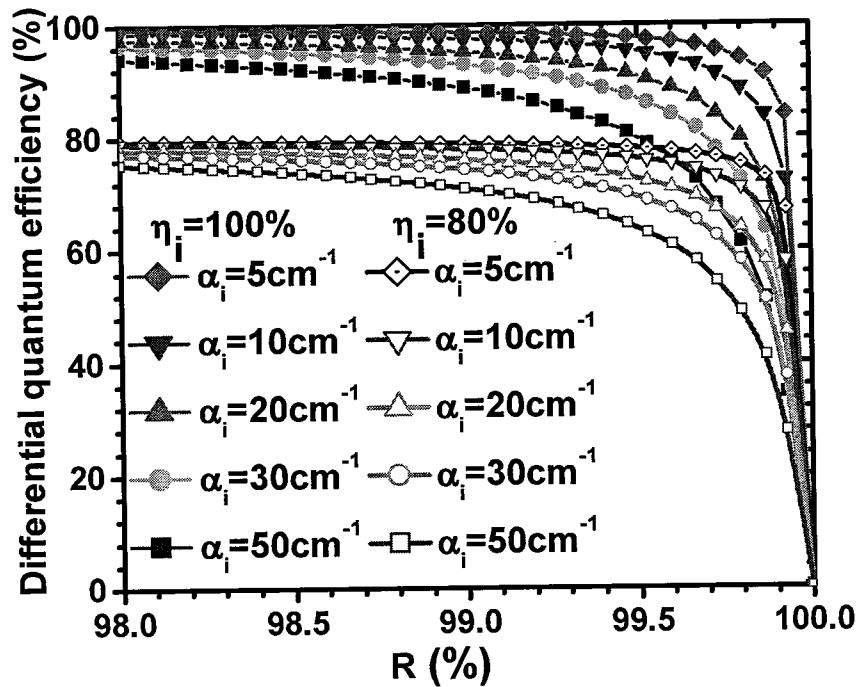


图 2.4 VCSEL 的微分量子效率与 DBR 反射率的关系

Figure 2.4 The relationship between the differential quantum efficiency of VCSEL and the reflectivity of DBR

在式 (2.8) 中, 还忽略了有源区和异质结界面上的缺陷以及异质结或 DBR 表面波长量级 (如 795 nm) 的不平整度对光子的散射损耗。因此需要光洁平整的衬底以及很好的生长工艺来保证外延层及量子阱有源区界面的平整度。

2.1.4 VCSEL 的最大输出功率

由于 VCSEL 需在高于阈值电流下工作, 并且随着注入电流的增加, 器件本身产生的热量也会相应地增加。当注入电流达到一定值时 VCSEL 具有最大的输出功率, 若进一步增加注入电流, 器件的输出功率将会逐步降低, 这一现象被称为 VCSEL 的输出功率饱和现象, 这是由于 VCSEL

自加热效应所致^[79]。若考虑器件内部温升，VCSEL在室温连续工作时，输出功率的经验公式如下^[78-81]：

$$P = \frac{h\nu}{q} (I - I_{th}) \eta_d \left(1 - \frac{\Delta T}{T_{off}} \right) \quad \dots(2.9)$$

$$\Delta T = \frac{(V_0 + IR_d) I - P}{4\lambda_c r} \quad \dots(2.10)$$

其中， ΔT 为器件的内部温升， T_{off} 为器件的截止温度， η_i 为器件内量子效率， λ_c 是材料的热导率， r 为器件有源区半径。

2.2 VCSEL 的模式特性

激光器的模式是指能够满足谐振腔边界条件并在腔内可能存在的驻波。VCSEL的不同模式对应于不同的波长和光场分布，按光的传播方向分为水平和垂直方向，因此VCSEL的模式可分为两个模式-即沿着轴向（出光方向）的纵模和垂直于轴向的横模^[73,83-87]。

2.2.1 VCSEL 的有效腔长及纵模特性

VCSEL的光学谐振腔长是影响纵模特性的主要因素。在VCSEL中，实际起作用的光学谐振腔长并非只是有源区的厚度，这是因为会有一部分光场深入到DBR结构中，因此光学谐振腔的等效腔长应包含这部分长度，透入DBR中的有效长度 L_{DBR} 可表示为^[73]：

$$\frac{L_{eff}}{L_{DBR}} = \frac{\tanh(\kappa L_{DBR})}{2\kappa L_{DBR}} \quad \dots(2.11)$$

其中， $\kappa = \pi(n_H - n_L)/\lambda$ ，对于突变型DBR，当 $n_H=3.5$ ， $n_L=3.1$ 时，DBR对数为24和40对时， L_{DBR} 约等于2.25对DBR的长度。

纵模的形成条件如图2.5所示，由 R_1 和 R_2 两个反射镜所构成光学谐振腔，代替VCSEL的上、下DBR，中间为增益介质，光学谐振腔腔长为 L_{eff} 。当一定波长的平面波在谐振腔内振荡时，在某一时刻到达 R_2 镜的光波中包含两部分，有一部分是直接到达的，另一部分可能已经传播了一个来回或者更多来回。对于到达 R_2 镜的光波来说，只有当它们的光程差为该光波波长的整数倍时，才可能产生同相位干涉加强，进而形成激光。所以纵模的产生条件与光学谐振腔的有效腔长及光波的波长相关^[86,87]。因此产生纵模的条件可写为：

$$2nL_{eff} = q\lambda \quad (q=1,2,3\dots) \quad \dots(2.12)$$

其中, n 为工作物质的折射率, L_{eff} 为激光器的有效腔长, λ 为谐振波长。因此, 当光学谐振腔的腔长确定时, 只有特定波长的光波在光学谐振腔传播时才满足相干加强的条件, 与之对应的光波的频率为:

$$\nu = qc / 2nL \quad \dots(2.13)$$

式 (2.13) 为激光器光学谐振腔纵向传播光波的驻波条件, 其中纵模间隔为:

$$\Delta\lambda = \frac{\lambda^2}{2n_g L_{\text{eff}}} = \frac{\lambda^2}{2\sum n_{gi} L_i} \quad \dots(2.14)$$

其中, 式中 n_g 为光学谐振腔的群折射率, $n_g = n_r - \lambda \frac{dn_r}{d\lambda}$ 。

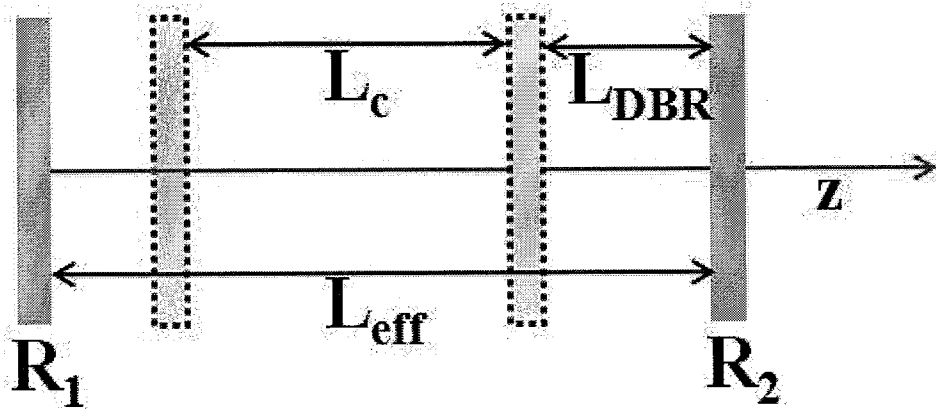


图 2.5 纵模形成条件示意图

Figure 2.5 The schematic diagram of the forming condition of the longitudinal mode

除需要满足上述驻波条件外, 激光的产生还需所允许的纵模频率在增益曲线的阈值增益之上, 如图2.6所示。只有当光学谐振腔所允许的纵模频率对应增益大于阈值增益时, 该模式下的光才可能产生激光。由式(2.14)可知, 光学谐振腔长 L 越小, 相应的纵模间隔就越大。对于有效腔长 $L_{\text{eff}}=0.8 \mu\text{m}$ 的 VCSEL, 折射率 n 约为 3.3, 可得到纵模间隔约 121 nm。而通常量子阱结构的增益谱宽度约为几十纳米, 因此 VCSEL 很容易实现稳定的单纵模工作。

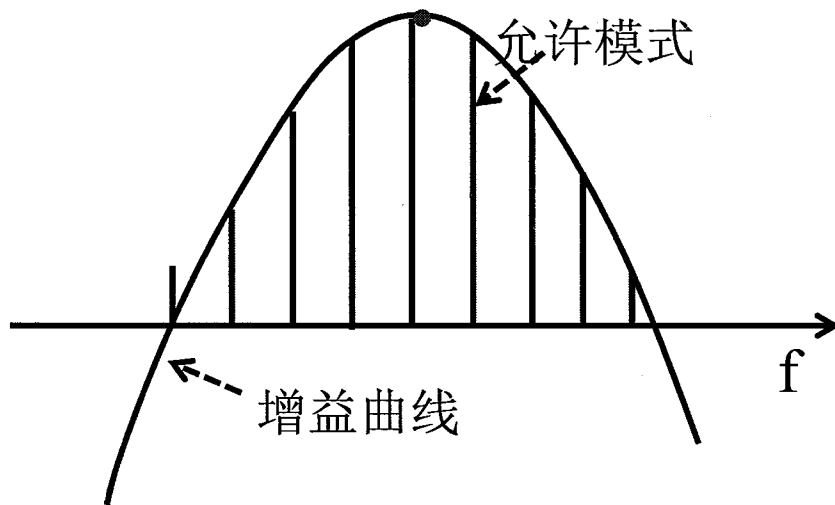


图 2.6 F-P 腔的模式起振特性

Figure 2.6 The characteristics of F-P cavity mode

2.2.2 VCSEL 的横模特性

在激光器的光学谐振腔中，与光传播方向相垂直的某一横截面上的稳定场分布称为横模。虽然在理想情况下，只有基横模才能满足谐振条件从而实现激射，但DBR及量子阱有源区表面存在一定的粗糙度，另外，量子阱有源区注入电流时产生的热效应易产生凸透镜效应，导致光波与基横模方向稍有差异的部分光波在光学谐振腔内振荡时满足驻波条件并实现激射，最终导致激光器出现多横模。VCSEL的横模特性可以从以下几个方面来改善：一是改善光学谐振腔反射镜、量子阱增益区材料等构成谐振腔材料的平整性，以抑制凸透镜效应；二是减小光学谐振腔和增益区材料的直径^[73,86,87]。

2.2.3 VCSEL 结构类型

为减小VCSEL有源区的体积，降低器件的阈值电流，人们设计了多种结构对载流子进行横向限制^[73]。

a. 环形电极型(Ring-electrode)：这种电极可以将注入的电流限制在环形电极附近，激光可以从环形电极中心出射。这种结构及制备工艺都比较简单，但在环形电极附近存在电流横向扩展的问题，因此注入电流不能完全限制在较小的面积。

b. 质子轰击型(Proton-bombardment)：采用质子(如， H^+)辐照半导体形成高阻区域来限制电流的扩展。这种方法较为简单，部分VCSEL采用这种方法来制备。

c. 掩埋异质结型(Buried-Heterostructure): 采用宽禁带半导体掩埋包含有源区的台面实现电流的限制。器件台面周围折射率较低, 形成折射率波导(index-guiding)结构, 这对电流和光的限制来说都是比较好的选择, 但制备工艺复杂, 尤其是对于小尺寸器件。

d. 空气柱型(Air-post type): 采用圆形或者矩形柱实现注入电流的限制。此种器件工艺制备方法简单, 但是VCSEL侧壁的非辐射复合可能会降低器件性能。

e. AlAs选择氧化型 (Selective AlAs oxidation): 通过湿氧化AlAs的方式形成电绝缘、低折射率材料, 实现电流及光的限制。

f. 氧化DBR型 (Oxidized DBR): 氧化高Al组份及低Al组份AlGaAs构成的DBR形成电流限制。这种体积限制(volume-confinement)的方法可以降低非辐射复合损耗。

另外, 为了增加光场和增益区(有源区)的重叠, 对光场分布进行限制, 人们设计了多种光限制的方法^[73], 主要有以下几种方法:

a. F-P谐振腔型(Fabry-Perot type): 谐振腔横模由两反射镜(上、下DBR)构成的Fabry-Perot谐振腔决定。但这种谐振腔在反射镜直径变小及腔长变长时, 器件的衍射损耗将会增加。

b. 增益波导结构型(Gain-guide type): 这种结构只是简单的限制光场在增益区(有源区)的分布。这会导致在高电流注入时造成空间烧孔(spatial hole burning), 最终导致器件模式的改变。

c. 掩埋异质结型(Buried-Heterostructure): 通过采用宽禁带半导体异质掩埋有源区的台面实现电流及光的限制, 台面周围折射率较低, 形成折射率波导(index-guiding)结构。

d. AlAs选择氧化型(Selective AlAs oxidation): 由于AlAs氧化前后折射有较大的不同, 这种结构具有透镜效应, 从而实现光场限制。

e. 反波导结构型(Anti-guiding type): 在有源区周围设置高折射率材料, 形成反导引结构。这种结构会导致器件的阈值电流高一些, 但此种器件结构在较高的电流注入下仍能保持模式的稳定性。

由于AlAs经选择性氧化后形成的 Al_2O_3 具有电绝缘、低折射率, 可同时实现电流及光的限制。因此, 对于GaAs基的VCSEL, 大多采用氧化限制型结构^[73,35]。

2.3 分布布拉格反射镜(DBR)

分布布拉格反射镜(Distributed Bragg reflector, DBR)是VCSEL的重要组成部分, 它是由两种折射率不同的材料组成的周期性多层膜, 具有很高的反射率。具有高低不同折射率的两种介质, 以 $\lambda/4$ 光学厚度组成一对DBR, 自DBR界面上反射的光在回到前表面时具有相同的位相, 从而产生干涉。多对DBR作反射镜时会形成以 λ 为中心及一定宽度的高反射率带, 反射率随着DBR

对数增加而增加,理论上可以获得接近100%的反射率。如果将两组同样的DBR放置在一起,中间放置光学厚度为半波长整数倍的增益介质,则形成一个窄带滤波片,具有谐振腔模,它只允许腔模附近的光出射/透过,此腔模对应于VCSEL的工作波长。因此,制备高性能VCSEL的关键之一就是需要满足有源区介质的增益峰与器件的光学谐振腔模匹配。因此,设计结构合理的DBR、控制有源区介质增益峰及腔模对于VCSEL是至关重要的。

2.3.1 DBR 的设计理论

利用传输矩阵理论可以精确分析多层DBR膜系结构的光学特性。电磁波在多层DBR介质中传播时,设 E_j 和 H_j 分别代表第 j 层界面电场矢量和磁场矢量,根据电场矢量 E 和磁场矢量切向分量 H 的连续性则有^[88]:

$$\begin{bmatrix} E_0 \\ \eta_0 H_0 \end{bmatrix} = \prod_{j=1}^k \begin{bmatrix} \cos(\delta_j) & \frac{i}{\eta_j} \sin(\delta_j) \\ i\eta_j \sin(\delta_j) & \cos(\delta_j) \end{bmatrix} \begin{bmatrix} E_{k+1} \\ \eta_{k+1} H_{k+1} \end{bmatrix} \quad \dots(2.15)$$

其中, η_j 为第 j 层的修正导纳,对于S偏振光, $\eta_j = N_j \cos(\theta_j)$, 对于P偏振光, $\eta_j = N_j / \cos(\theta_j)$, 光入射角为 θ_0 时, θ_0 折射角 θ_j 满足菲涅耳定律(Snell's Law): $N_0 \sin \theta_0 = N_j \sin \theta_j$ 。 $N_j = n_j - i\alpha\lambda / (4\pi)$ 为复折射率, n_j 为实折射率, α 为吸收系数。 $\delta_j = 2\pi N_j d_j \cos(\theta_j) / \lambda$, 为第 j 层膜的光学相位差, 如垂直入射, 其 $\theta_j = 0$, 则 $\delta_j = 2\pi N_j d_j / \lambda$, d_j 为第 j 层膜的厚度。

定义膜系光学导纳 $Y = H_{\text{切向}} / E_{\text{切向}}$, $B = E_0 / E_{k+1}$, 可得到如下关系:

$$\begin{bmatrix} B \\ C \end{bmatrix} = \prod_{j=1}^k \begin{bmatrix} \cos(\delta_j) & \frac{i}{\eta_j} \sin(\delta_j) \\ i\eta_j \sin(\delta_j) & \cos(\delta_j) \end{bmatrix} \begin{bmatrix} 1 \\ \eta_{k+1} \end{bmatrix} \quad \dots(2.16)$$

式(3.23)右侧矩阵即为膜系的特征矩阵, 由此可获得DBR的反射率 R 、透射率 T 和反射相移 ϕ , 可分别表示为:

$$\begin{aligned} R &= \left(\frac{\eta_0 B - C}{\eta_0 B + C} \right) \left(\frac{\eta_0 B - C}{\eta_0 B + C} \right)^* \\ T &= \frac{4\eta_0 \eta_{k+1}}{(\eta_0 B + C)(\eta_0 B + C)^*} \\ \phi &= \arctg \left\{ \frac{i\eta_0 (CB^* - BC^*)}{\eta_0 BB^* - CC^*} \right\} \end{aligned} \quad \dots(2.17)$$

通过式(2.24)可得到DBR膜系结构的反射、透射、相移和光场分布特性。图2.7为计算的不同周期DBR的反射谱曲线, 可看出反射率随着DBR周期数的增加而增加, 但当DBR周期数超

过一定数量时反射谱的高反带反射率接近100%。

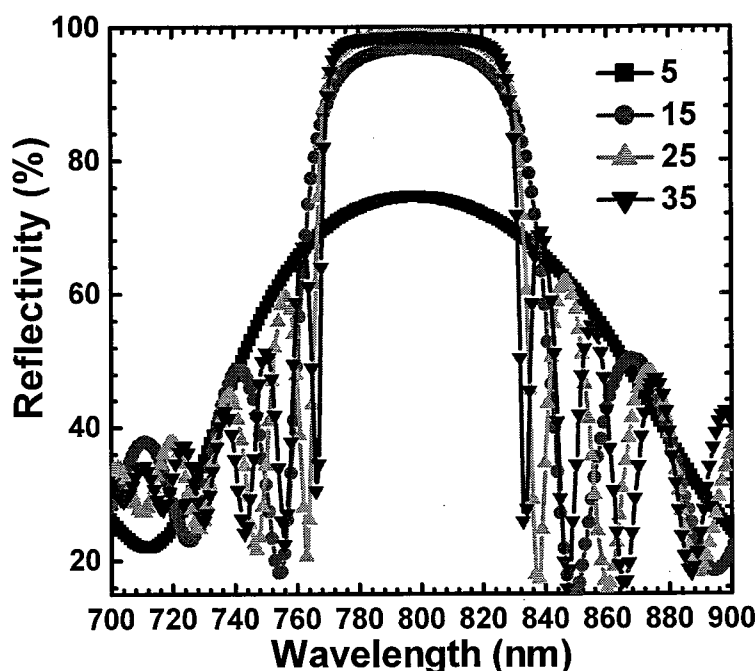


图 2.7 不同周期数 DBR 的反射谱

Figure 2.7 The reflection spectroscopy of DBR

另外，当DBR按照折射率排列顺序为HLHLHL……HLHLH（H和L分别代表高和低折射率介质）时，若累计有 $2k+1$ 层时，突变型DBR的反射率由传输矩阵方法可以推导为：

$$R = \left[\frac{1 - \left(\frac{n_H}{n_L} \right)^{2K} \left(\frac{n_L^2}{n_s} \right)}{1 + \left(\frac{n_H}{n_L} \right)^{2K} \left(\frac{n_H^2}{n_s} \right)} \right]^2 \approx 1 - \left(\frac{n_L}{n_H} \right)^{2K} \left(\frac{n_s}{n_H^2} \right) \quad \dots(2.18)$$

其中，H、L 分别代表高低折射率的材料， n_H 、 n_L 分别对应于材料的折射率。 n_s 为衬底的折射率。图 2.8 为不同折射率差时，DBR 反射率与 DBR 对数之间的关系。对于 AlGaAs 材料体系，当折射率差大于 0.3 时，10 个周期 DBR 即可实现目标波长反射率高于 0.95 (95%)，随着 DBR 周期数的逐渐增加，DBR 的反射率逐渐增加并趋向饱和（全反射 100%）。另外，在相同周期数时，DBR 反射率随着折射率差的降低而降低。

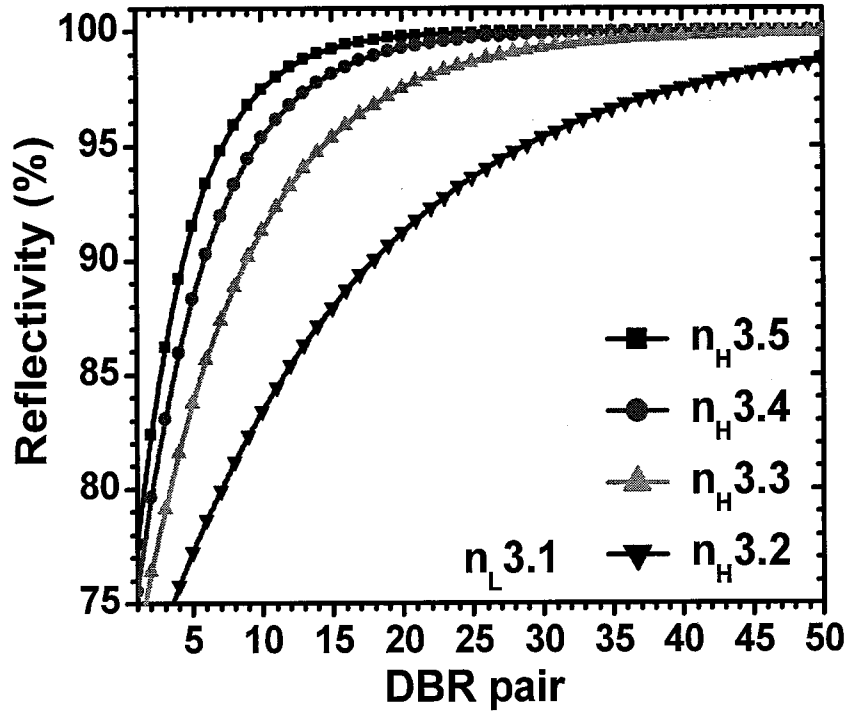


图 2.8 DBR 反射率与 DBR 周期数之间的关系

Figure 2.8 The reflectivity of DBR as a function of the pairs of DBR

对于GaAs基VCSEL,其很大的优势是可以采用成熟的AlGaAs/(Al)GaAs材料制备DBR^[90-97]。通过调节Al组份可以使构成DBR的两种材料的折射率差别较大,容易得到具有高反射率的DBR。另外,AlGaAs与GaAs晶格常数差别较小,外延生长时产生的失配应力较小,可以获得高质量的外延层材料。由于半导体材料存在一定的光吸收和散射损耗,因此DBR的反射率有一定程度的降低。对于排列顺序为HLHLHL……HLHLH(H和L分别代表高和低折射率介质)的DBR来说,若累计有 $2k+1$ 层时,则光学吸收对DBR反射率的影响可由下式计算^[88, 89]:

$$A = \frac{n_0(\alpha_H + \alpha_L)\lambda}{2n_H^2} \left[\frac{1 - \left(\frac{n_L}{n_H}\right)^{2K+1}}{1 - \left(\frac{n_L}{n_H}\right)^2} \right] \quad \dots(2.19)$$

式(2.26)中, n_0 为入射介质的折射率, α_H 和 α_L 分别为高和低折射率材料的吸收系数。

对于排列顺序为HLHLHL……HLHL的DBR来说,若累计有 $2k$ 层时(层数足够多时,如大于10),则光学吸收引起的DBR反射率的影响程度可由下式计算:

$$A = \frac{(n_L^2\alpha_H + n_H^2\alpha_L)\lambda}{2n_0(n_H^2 - n_L^2)} \quad \dots(2.20)$$

图2.9为不同周期性排列顺序时，DBR的吸收对反射率的影响，计算时，固定参数 $n_H=3.5$ 、 $n_L=3.1$ 、 $n_s=3.5$ 和 $\lambda=795\text{ nm}$ ，分别将DBR的吸收系数设定为 10 cm^{-1} 、 20 cm^{-1} 、 30 cm^{-1} 及 50 cm^{-1} 时，计算了DBR的吸收对反射率的影响。通过对比图中计算结果可发现当DBR的最后一层为高折射率材料结构比最外层为低折射率材料结构的吸收要小一些，因此DBR一般都采用HLHL...HLH结构。

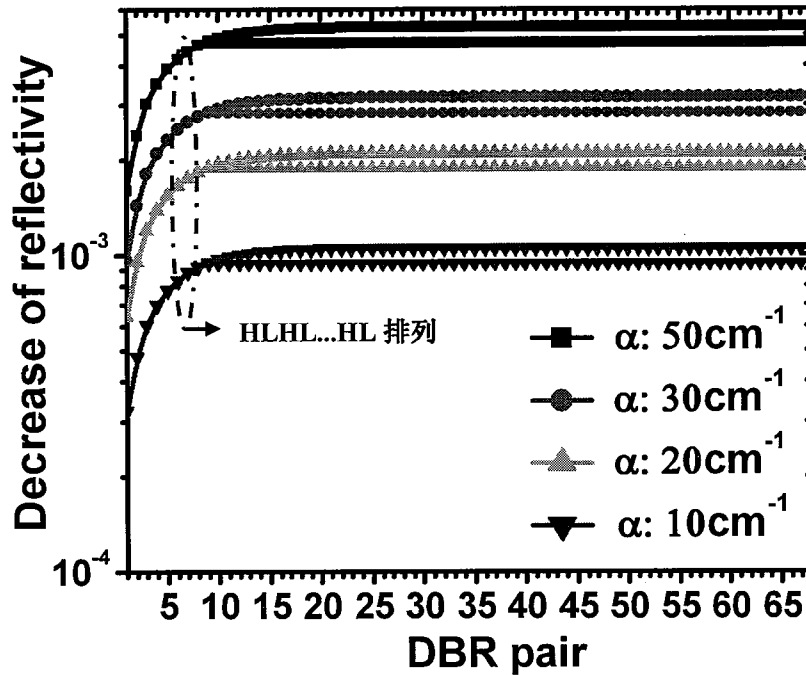


图 2.9 DBR 的吸收对反射率的影响

Figure 2.9 The relationship between absorption and reflectivity of DBR

DBR的散射损耗主要包括体散射及表面散射。体散射是由DBR内部结构缺陷引起，其特性与吸收损耗规律类似，因此体散射相当于增加了DBR的吸收系数。表面散射来源于材料表面的高度起伏，可由表面粗糙度的均方根来度量，表面粗糙度对反射率的影响如下式所示：

$$A_s = 32\pi^2 \frac{n_0}{n_H} (n_H - n_L)^2 \left(\frac{\sigma}{\lambda} \right)^2 \left[\frac{1 - (n_L/n_H)^{2K+1}}{1 - (n_L/n_H)^2} \right] \quad \dots(2.21)$$

其中， σ 为DBR材料的粗糙度， k 为DBR的周期数。图2.10为计算的表面粗糙度对DBR反射率的影响，在计算中，固定参数为 $n_H=3.5$ 、 $n_L=3.1$ 、 $n_s=3.5$ 和 $\lambda=795\text{ nm}$ ，将DBR表面粗糙度分别设定

为0.1 nm、0.3 nm、0.6 nm、1.0 nm、1.5 nm、2.0 nm及3.0 nm。自计算结果可看出，当DBR的表面粗糙度低于0.6 nm时，材料的表面起伏对其反射率的降低小于 10^{-4} 量级。结合图2.8、图2.9及图2.10的计算结果可发现，主要是前10对DBR决定了DBR的反射特性，因此在进行VCSEL设计时，临近有源区的前5-10对DBR掺杂浓度需要细致优化。

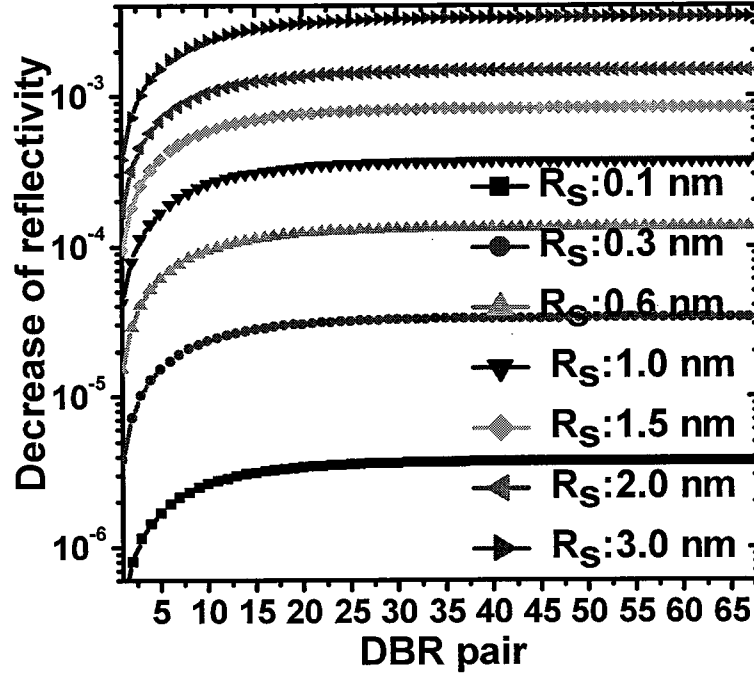


图 2.10 DBR 表面粗糙度对反射率的影响

Figure 2.10 The influence of surface roughness on the reflectivity of DBR

此外，DBR高反带的带宽为：

$$\Delta\lambda = \frac{\lambda_0}{1-\Delta g} - \frac{\lambda_0}{1+\Delta g} \approx 2\Delta g\lambda_0 \quad \dots(2.22)$$

$$\Delta g = \frac{2}{\pi} \sin^{-1} \left(\frac{n_H - n_L}{n_H + n_L} \right) \quad \dots(2.23)$$

自式（2.29）及（2.30）可看到，DBR高反带的带宽与构成DBR材料的折射率有关，折射率差值越大，所对应DBR的高反带的带宽就越宽。

2.3.2 DBR 的串联电阻

仅自光学特性而言, 为了使用尽量少对数的DBR获得目标反射率, 需要选择折射率差要尽量大的两种材料来构成DBR。但是半导体材料的带隙与折射率间存在近似线性的关系, 两种材料的折射率差越大也就意味着其带隙差也就越大, 这会导致两种材料构成的异质界面处的能带带阶(band discontinuities)也越大, 其界面处具有较高的异质界面势垒, 导致界面处存在较大的势垒电阻。另外, 空穴比电子的有效质量大, 而且空穴的迁移率远小于电子的迁移率, 因而P型DBR的串联电阻一般要比N型DBR的串联电阻大。为了降低VCSEL的串联电阻, 除优化DBR的掺杂浓度外, 更为重要的是尽可能地消除或降低异质界面处的势垒。在实际实施中一般采用组份渐变和调制掺杂来减小界面势垒^[98-100], 该组份渐变层一般采用组份线性渐变的方式。加入渐变层后, DBR的传输矩阵形式需做相应的修正^[89]。DBR加入组份渐变层后, 会改变内部周期性材料的界面, 因而其反射率、反射谱及相移都会发生相应的变化。图2.11为计算的突变型界面及缓变型界面DBR的反射谱, 其中, DBR周期数为35, 缓变型界面插入了20 nm组份渐变层。对比图中两曲线可看出, 当加入组份渐变层后, DBR的反射谱高反带变窄, 其反射率也稍微降低一些。因而, 为实现DBR的目标反射特性, 需要适当增加DBR对数来补偿引入组份渐变层导致的反射率的损失。

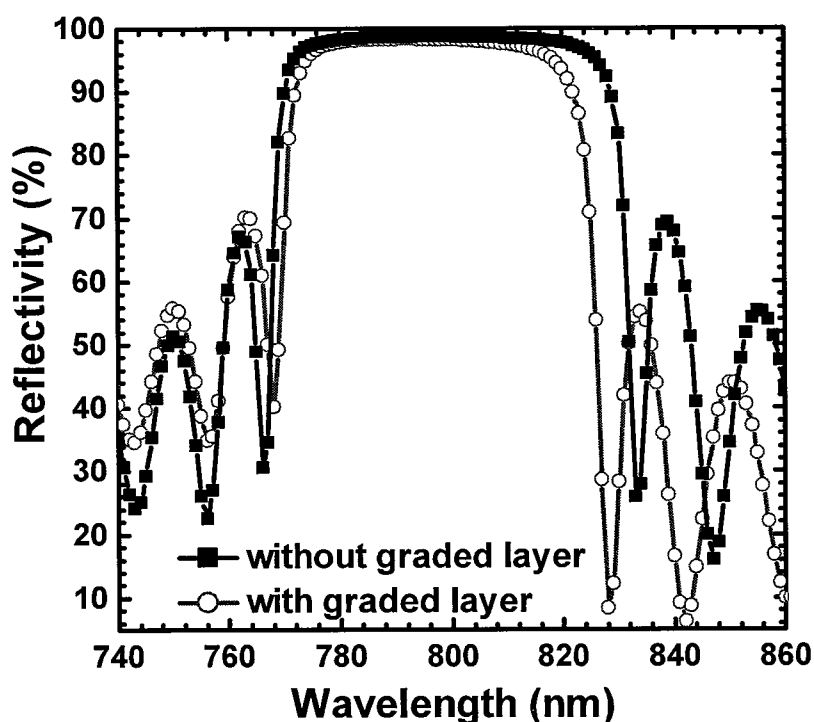


图 2.11 突变型界面及缓变型界面 DBR 的反射谱

Figure 2.11 The reflectivity of DBR with abrupt and graded interface

2.4 VCSEL 的光学谐振腔的设计

VCSEL 的光学谐振腔由上下 DBR 及夹在它们两者之间的有源区构成。当波长为 λ 的光在光学谐振腔内谐振时需要满足的条件是^[73]:

$$\varphi_1 + \varphi_2 + 4\pi n_c L_c / \lambda_0 = 2\pi N \quad (N=1,2,3,\dots) \quad \dots(2.24)$$

其中, φ_1 和 φ_2 波长为 λ 的光分别在两个 DBR 上的相移, N 为光学谐振腔的波节数。若 N 为奇数时, 光学谐振腔的中心对应于驻波的波节; 当 N 为偶数时, 光学谐振腔中心对应于驻波的波腹。量子阱有源区一般需放置于驻波波腹的位置, 形成匹配增益结构(matched gain structure)且提高光学限制因子。因此, 在进行 VCSEL 设计时, 应将光学谐振腔的中心设置为驻波的波腹, 即波节数 N 应选择为偶数。当相移 $\varphi_1=\varphi_2=0$ 时, VCSEL 光学谐振腔的腔长为:

$$L_c = \frac{N\lambda_0}{2n_c} \quad \dots(2.25)$$

依据上述讨论进行了 795 nm VCSEL 的光学谐振腔设计, 图 2.12 为计算的 VCSEL 驻波模式强度(电磁场强度空间分布)和折射率分布。

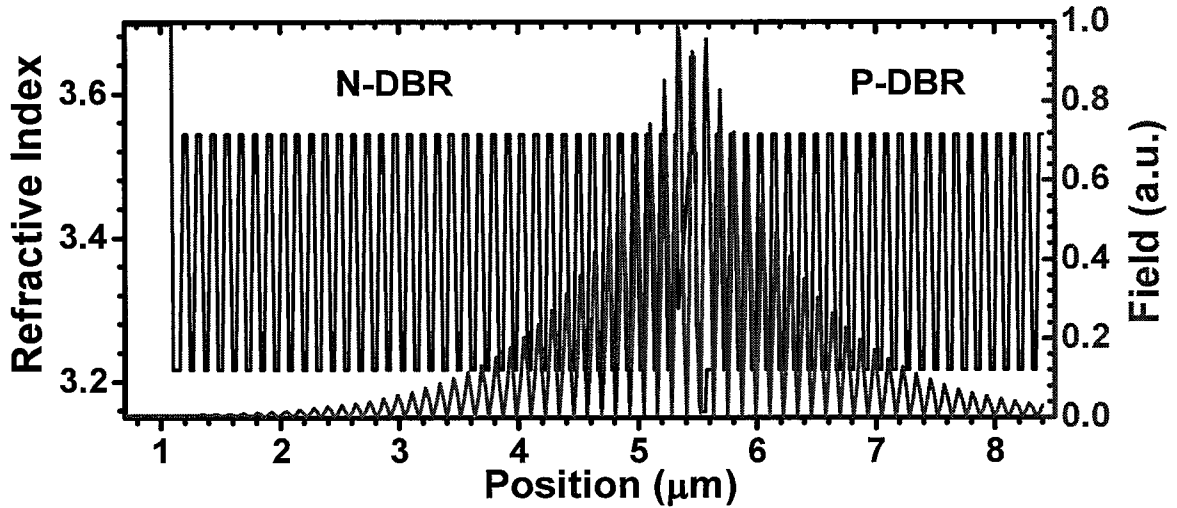


图 2.12 VCSEL 的光场和折射率分布

Figure 2.12 The field and refractive index distribution of VCSEL

计算时设定 $N=2$, 此时 $L_c n_c = \lambda_0$, 构成一个波长的光学谐振腔, 设置下 DBR 对数为 35 对, 上 DBR 对数为 25, 谐振腔的光学厚度为一个波长, 构成 DBR 材料的高低折射率分别选用 3.55 及 3.25, 量子阱有源区的位置处于光学谐振腔的中心, 折射率等效为 3.3, 调整有源区厚度使 VCSEL 光学谐振腔目标波长为 795 nm。在设计时临近量子阱有源区 DBR 的第一层设置为宽

带隙（低折射率）材料。自图 2.12 可看出，此光学谐振腔中分布一个驻波，光学谐振腔的中心为驻波波腹。

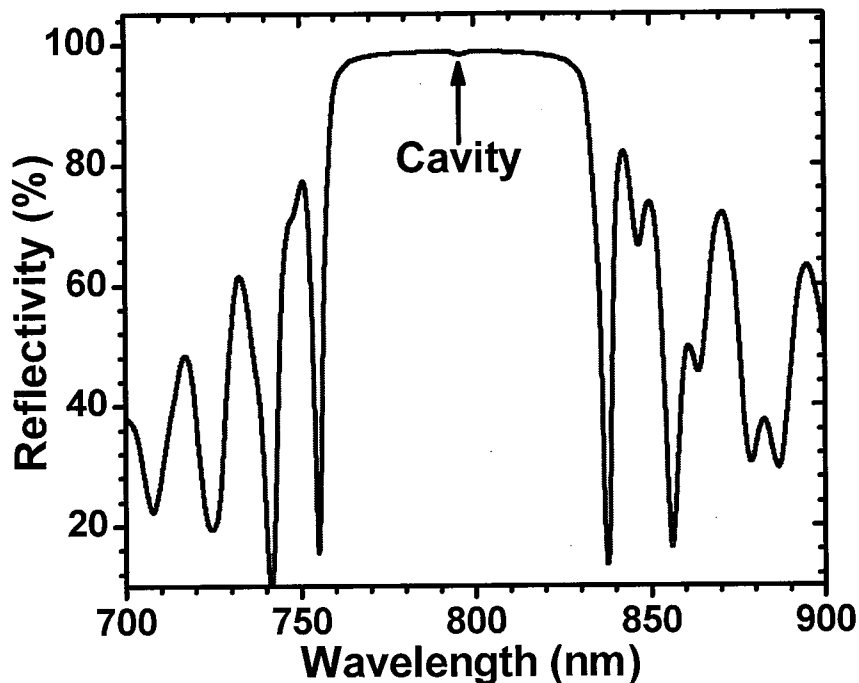


图 2.13 VCSEL 的反射谱

Figure 2.13 The reflection spectroscopy of VCSEL

另外，我们还计算了此结构的反射谱特性，如图 2.13 所示，可看到将有源区放入 DBR 之间后，VCSEL 反射谱曲线的高反带中（对应于光学谐振腔目标波长）出现凹陷，此透射谱峰值对应于 VCSEL 的腔模。

2.4.1 VCSEL 的氧化限制层

AlAs 经湿氧化后形成电绝缘、低折射率的 Al_2O_3 材料，能够同时实现电流及光场的限制，因此本论文采用氧化限制型结构实现高温工作的 VCSEL。另外，氧化限制层一般放置在有源区附近以有效限制注入载流子的横向扩展^[101]。由于空穴的迁移率要比电子的小，因而一般在 P 型 DBR 中设置氧化限制层，以实现注入载流子横向扩展的有效抑制^[102]。

由于 Al(Ga)As 经氧化后形成的化合物具有较低的折射率，因而会影响 VCSEL 的光场模式，VCSEL 的谐振波长的变化量与其有效折射率的变化量有关，如下式所示^[103]：

$$\frac{\Delta n_{\text{eff}}}{n_{\text{eff}}} \approx \frac{\Delta \lambda_0}{\lambda_0} \quad \dots(2.26)$$

氧化限制层放置于不同位置时（光场波腹或波节处时），对VCSEL光学谐振腔的有效折射率的影响也不同^[104-106]。另外，氧化限制孔也会对光波产生衍射损耗，在氧化限制孔径相同时，衍射损耗与氧化限制层厚度成正比。虽然可以通过适当减小氧化限制层的厚度来降低衍射损耗，但是Al(Ga)As太薄则会增加湿氧氧化工艺的难度。因此，本论文所设计VCSEL的氧化限制层放置于临近有源区的DBR的光场波节处，厚度设置为30 nm。

2.4.2 DBR 的优化设计

DBR反射率特性直接影响到VCSEL的微分量子效率、阈值电流及输出功率。提高VCSEL电光转换效率(Wall plug efficiency)的手段之一是降低器件的串联电阻。因此，理想的DBR应在目标波长具有极高反射率、极低的光学吸收/散射损耗及较高的导电/导热特性。DBR的反射率可通过增加构成DBR半导体材料的折射率差及增加DBR周期数来提高；低串联电阻的DBR则通过提高掺杂浓度和降低异质结势垒高度来实现。对于波长为795 nm的VCSEL，其DBR可采用不同Al组份的AlGaAs材料来实现^[90-97]。

对于中心波长为795 nm的DBR，需要选择适当Al组份的AlGaAs以避免材料的本征吸收。当 $x < 0.45$ 时，AlGaAs是直接带隙半导体材料，其带隙与组分及温度之间的关系为^[107]：

$$E_T = E_T(0) - 5.41 \times 10^{-4} \times T^2 / (T + 204) \quad \text{eV} \quad \dots(2.27)$$

$$E_T(0) = 1.519 + 1.155x + 0.37x^2 \quad \text{eV} \quad \dots(2.28)$$

通过以上两式可以获得不同温度下，吸收限为795 nm的AlGaAs的Al组份。另外，AlGaAs材料的折射率随波长的关系为^[108]：

$$n = \sqrt{A + \frac{B}{\lambda^2 - C} - D\lambda^2} \quad \dots(2.29)$$

其中，A、B、C及D数值如表2.2所示。依据式(2.36)及表2.2的参数可获得不同Al组份AlGaAs的折射率。

表 2.2 计算 AlGaAs 折射率所需参数

Table 2.2 The required parameters for calculating the refractive index of AlGaAs

	x	A	B	C	D
Al _x Ga _{1-x} As	≤0.36	10.906-2.92x	0.97501	(0.52886-0.735x) ²	0.002467(1.41x+1)
	≥0.36	10.906-2.92x	0.97501	(0.30386-0.105x) ²	0.002467(1.41x+1)

图2.14为计算的不同Al组份AlGaAs的折射率随波长的变化关系。自图中可看出，AlGaAs的折射率随着Al组份及波长的增加而逐渐降低。据此计算结果及结合公式(2.25)可获得不同Al组份AlGaAs构成中心波长为795 nm的DBR的反射率。

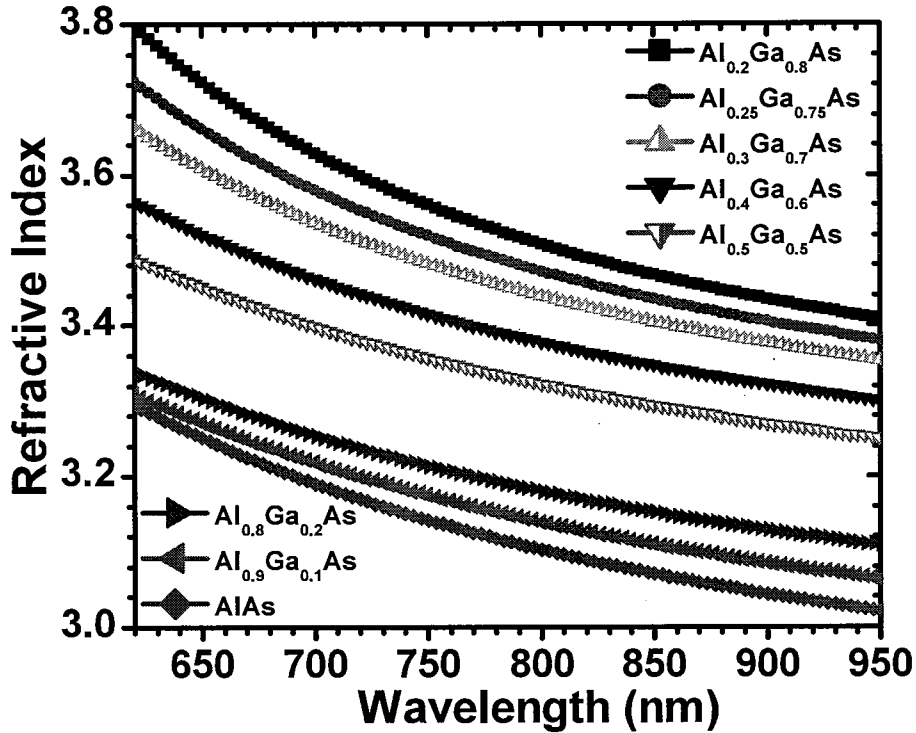


图 2.14 不同 Al 组份时 AlGaAs 的折射率

Figure 2.14 The refractive index of AlGaAs

图2.15为计算的DBR反射率与Al组份及DBR对数之间的关系。考虑到Al(Ga)As的湿氧氧化工艺中氧化选择性，在计算中，低折射率材料固定为 $\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ 。将高折射率材料分别设置为 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ 、 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 、 $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 、 $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ 及 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 进行反射率的计算。计算结果显示DBR的反射率随着DBR周期数的增加而迅速增加，且随着材料折射率差的增加而增加。当DBR周期数为25时，DBR的反射率已超过0.99，其反射率随着DBR对数的增加不断趋近于1（100 %反射）。为避免本征吸收以及获得高反射率，最终我们选用 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 及 $\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ 设计DBR。

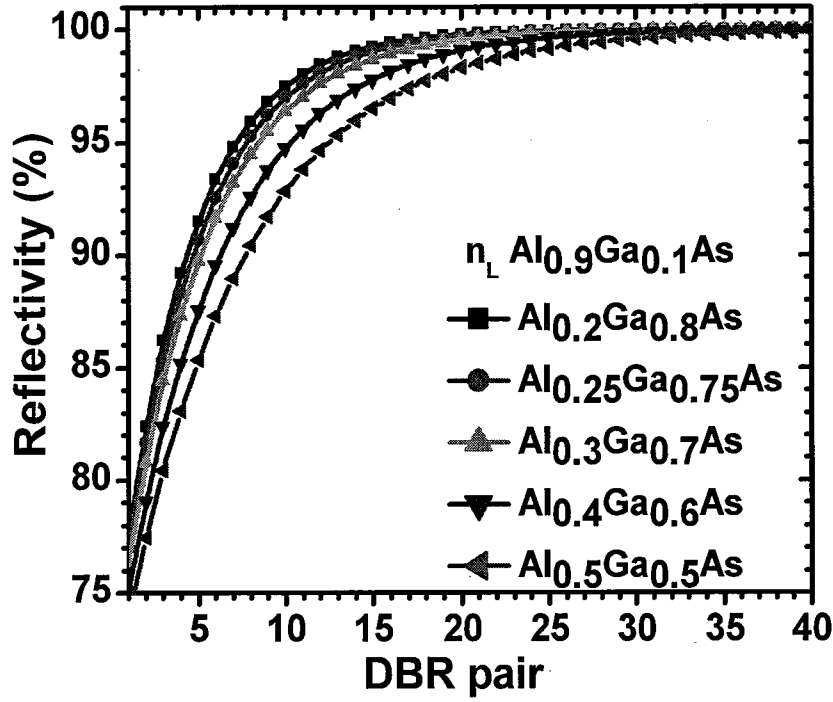


图 2.15 不同 Al 组份及 DBR 周期数与 DBR 反射率之间的关系

Figure 2.15 The reflectivity of DBR as a function of the pairs of DBR

不同 Al 组份 AlGaAs 折射率随温度的变化可通过线性插值进行拟合，其中 GaAs 及 AlAs 折射率随温度变化关系为^[109]：

$$\left(\frac{dn}{dT}\right)_{GaAs} = (2.67 \pm 0.07) \times 10^{-4} / ^\circ C \quad \dots(2.30)$$

$$\left(\frac{dn}{dT}\right)_{AlAs} = (1.43 \pm 0.07) \times 10^{-4} / ^\circ C \quad \dots(2.31)$$

因此 $Al_xGa_{1-x}As$ 折射率与温度的变化关系为：

$$\left(\frac{dn}{dT}\right)_{Al_xGa_{1-x}As} = x \cdot \left(\frac{dn}{dT}\right)_{AlAs} + (1-x) \cdot \left(\frac{dn}{dT}\right)_{GaAs} \quad \dots(2.32)$$

依据式 (2.39) 计算的 $Al_{0.25}Ga_{0.75}As$ 及 $Al_{0.9}Ga_{0.1}As$ 的折射率与温度的变化关系如图 2.16 所示。可看出 $Al_{0.25}Ga_{0.75}As$ 及 $Al_{0.9}Ga_{0.1}As$ 的折射率随着温度的升高而增加，所以由此两种材料构成的 DBR 高反带会随着温度的升高而红移。

利用 $Al_{0.25}Ga_{0.75}As$ 及 $Al_{0.9}Ga_{0.1}As$ 设计了中心波长为 795 nm 的 DBR，并计算了其反射谱与温度的关系，如图 2.17 所示。可以看出，DBR 的反射谱随着温度的升高而红移，红移的速率约 $0.065 \text{ nm}/^\circ C$ ，因此在设计高温工作的 VCSEL 结构时需要考虑这一效应。此外，设计中在 $Al_{0.25}Ga_{0.75}As$ 及 $Al_{0.9}Ga_{0.1}As$ 界面处插入 20 nm 组份线性渐变 AlGaAs 层，用于降低异质结界面势垒

高度，改善DBR的电导率^[110]。

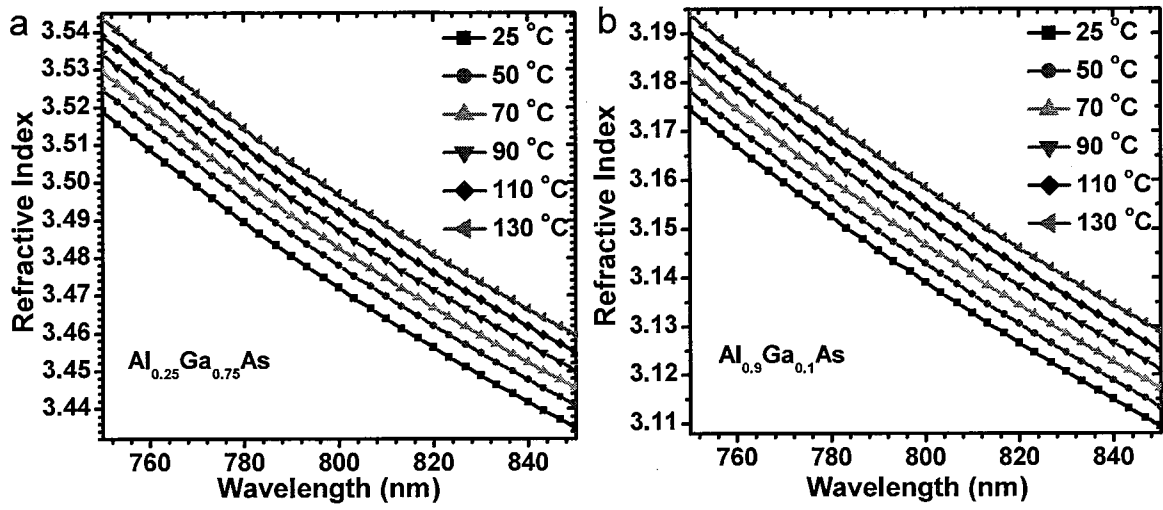


图 2.16 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 及 $\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ 折射率随温度的变化关系

Figure 2.16 The reflectivity of refractive index of AlGaAs at different temperatures

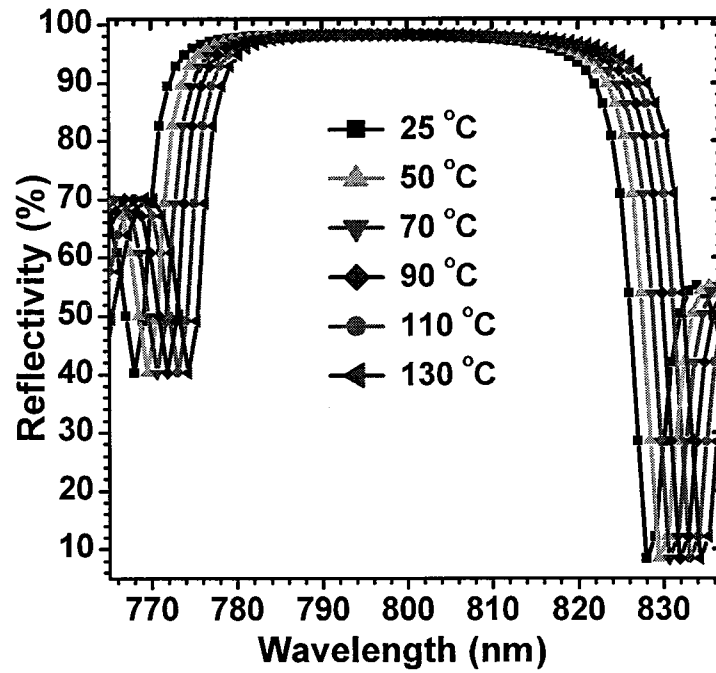


图 2.17 DBR 反射谱随温度的变化关系

Figure 2.17 The reflectivity of DBR at different temperatures

2.4.3 DBR 厚度误差对 VCSEL 腔模的影响

在进行VCSEL结构设计中需要设定组成VCSEL各层材料的厚度，然而在外延生长过程中，不可避免地引入组份或厚度误差，这些偏差会影响器件的性能及成品率。为此，我们分析了DBR层厚度误差对VCSEL腔模的影响，计算结果如图2.18所示。

图2.18(a)中cavity所对应曲线为目标VCSEL结构， $T_{r-0.02}$ 、 $T_{f-0.02}$ 及 $T_{DBR-0.02}$ 所对应曲线分别代表下DBR、上DBR及上下DBR厚度为目标厚度的0.98倍时VCSEL的反射谱，可见DBR厚度的减少导致VCSEL腔模的蓝移，这是由于DBR厚度的减少导致有效腔长中的 L_{DBR} 降低，其腔模蓝移量分别为4.70 nm、5.00 nm和9.57 nm。此外，仅下DBR出现厚度偏差时极易认为是VCSEL结构中光学谐振腔出现厚度偏差，因此在器件反射谱出现异常时需结合多种测试表征及理论分析手段细致分析原因，避免误判。

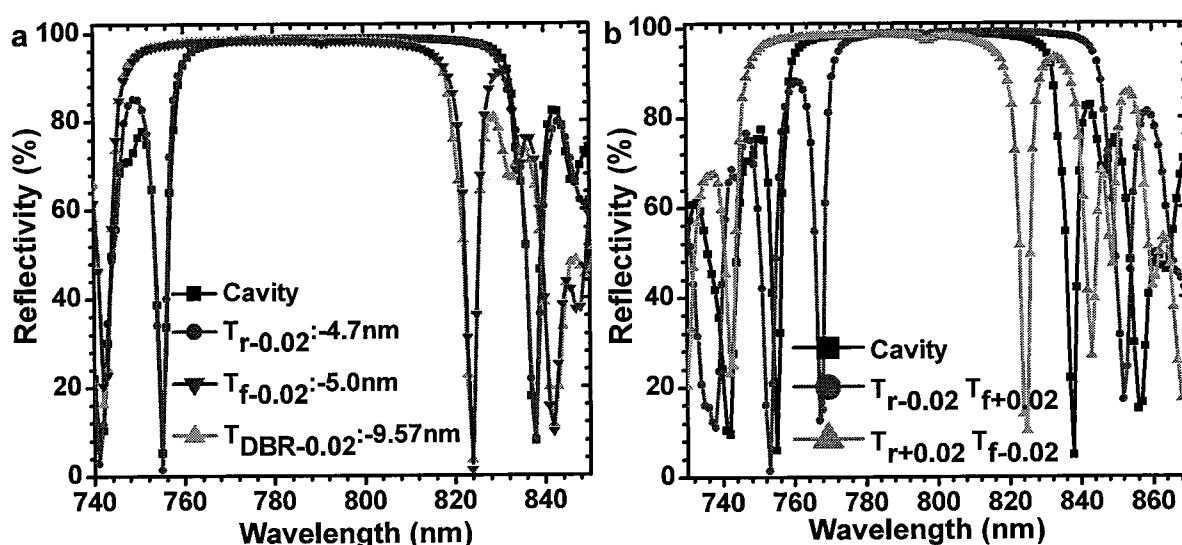


图 2.18 DBR 厚度误差对 VCSEL 腔模的影响

Figure 2.18 The influence of thickness deviation of DBR on the cavity mode of VCSEL

另外，我们还计算了另外两种特殊情况： $T_{r-0.02}+T_{f+0.02}$ 为即下DBR和上DBR的每层厚度分别减小至目标厚度的0.98倍和增加至目标厚度的1.02倍时，VCSEL的反射谱； $T_{r+0.02}+T_{f-0.02}$ 则与上述情况相反。可以看出，两种情况下VCSEL腔模位置保持不变，仅其反射谱高反带出现红移（上DBR厚度增加）或蓝移（上DBR厚度减少）。通过数值计算可方便地分析VCSEL结构中各部分厚度偏差，这对于器件结构的精确控制具有指导意义。

2.5 本章小结

本章主要介绍了VCSEL的基本构成，工作机制及基本器件构型，利用经验参数对器件特性进行了简要分析。介绍了DBR的基本原理、设计原则及降低势垒电阻的方法，分析了DBR构型、光吸收及表面粗糙度对DBR特性的影响。利用计算模型确定了中心波长为795 nm的DBR的高低折射率AlGaAs材料的Al组份，并分析了DBR反射谱的温度特性。最后分析了DBR的厚度偏差对VCSEL腔模的影响。

第3章 高温工作 795 nm VCSEL 结构设计

VCSEL不同于边发射激光器，其工作波长由谐振腔决定，而且随着温度的升高，VCSEL的工作波长红移速率也远远小于边发射激光器。要获得高性能高温工作的VCSEL，则需要在目标工作温度下，同时满足DBR高反带中心波长、VCSEL腔模及量子阱有源区增益峰所对应波长的匹配。这对VCSEL材料的外延生长控制提出了苛刻的要求。另外，在高温下，将导致量子阱有源区的载流子泄漏及其峰值增益的下降，最终导致器件阈值电流增大及转换效率和输出功率的下降。因而需要细致设计VCSEL器件结构。本章主要利用数值模型设计了VCSEL的量子阱有源区及器件，分析了器件的电学特性，设计了不同量子阱有源区的VCSEL。

3.1 量子阱有源区结构的优化设计

3.1.1 量子阱有源区材料的选择

图3.1为III-V族化合物半导体材料晶格常数与禁带宽度之间的关系，直接带隙半导体材料的禁带宽度由导带和价带之间的能量差决定，从图中可看出，GaAs衬底上生长的材料可实现波长自~625 nm至~1064 nm范围内的激光器。将应变引入量子阱结构则可大大拓展有源区材料的选择范围以及拓宽激光器激射波长的范围。

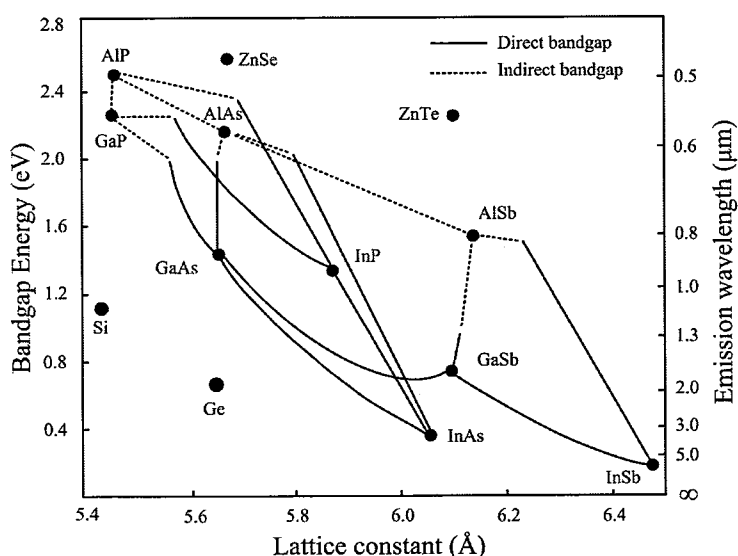


图 3.1 III-V 族半导体材料晶格常数与禁带宽度的关系

Figure 3.1 The energy gap of the III-V as a function of lattice parameter

半导体材料在应力的作用下，价带中的重空穴和轻空穴带会退简并，出现轻重空穴带的分裂。对于量子阱结构，应变的引入将使量子阱受到双轴应力的作用，其中轴向压力使价带顶重空穴能级上升，轻空穴能级下降，而轴向张力的作用则刚好相反。应力的切向分量使得轻重空穴分开，退简并。当量子阱结构受到双轴张力时，轻空穴带上升得多，轻空穴带顶位于重空穴带之上；当量子阱结构受到双轴压应力时，重空穴带顶在轻空穴带之上。这两种情况都可以使价带重空穴子能带曲率半径变小（有效质量变小），轻空穴子能带曲率半径变大（有效质量变大）。应变的引入不仅对量子阱的能带结构和阱中电子和空穴的有效质量产生影响，还可以减小其价带顶的态密度，提高微分增益和降低透明载流子浓度，最终改善VCSEL的阈值电流、斜率效率及输出功率等特性。

另外，不同应变(压/张)能够实现对量子阱偏振特性(TE/TM模)的选择。依据费米黄金定则，导带-重空穴跃迁矩阵元对应于TE模，而导带-轻空穴跃迁矩阵元对应于TM模。在应变量子阱结构中，引入压应变使得阱中材料的禁带宽度增大，其俄歇复合的阈值能量变大，俄歇复合率会降低。若量子阱结构引入张应变，其阱中材料的禁带宽度减小，因而导致俄歇复合率增加。此外，压应变使价带顶空穴有效质量变小，因此量子阱结构的带间吸收系数比无应变时要小；而在张应变情况下则与之相反，量子阱结构的带间光吸收系数要比无应变和压应变时都要大；因此，在相同温度下，压应变量子阱结构对应的带间光吸收系数最小。795 nm波长所对应的带隙宽度为1.56 eV，因此可以选择压应变InGaAsP和InAlGaAs以及非应变材料(Al)GaAs用于量子阱结构的设计。

3.1.2 数值计算模型

不同组份的InGaAsP及InAlGaAs的材料参数可采用线性插值的方法获得。除禁带宽度外，其相关参数采用插值计算的公式为^[11]：

$$P(\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}) = P(\text{GaAs})xy + P(\text{GaP})x(1-y) + P(\text{InAs})(1-x)y + P(\text{InP})(1-x)(1-y) \quad \dots(3.1)$$

$$P(\text{In}_{1-x-y}\text{Ga}_x\text{Al}_y\text{As}) = P(\text{InAs})(1-x-y) + P(\text{GaAs})x + P(\text{AlAs})y \quad \dots(3.2)$$

其中，二元材料的相关参数如表3.1所示。

另外，无应变情况下InGaAsP与InAlGaAs材料体系的禁带宽度与组份的关系如下：

对于 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 材料其带隙为：

$$E_g = 1.35 + 0.688x - 1.17y + 0.758x^2 + 0.18y^2 - 0.069xy - 0.322x^2y + 0.03xy^2 \quad \dots(3.3)$$

对于 $\text{In}_x(\text{Ga}_{1-y}\text{Al}_y)_{1-x}\text{As}$ 材料其带隙为：

$$E_g = 1.519 + 1.36y + 0.22y^2 - 1.584x + 0.475x^2 + 0.55xy \quad \dots(3.4)$$

表 3.1 计算材料特性所需参数

Table 3.1 Parameter of the binary semiconductor

Parameter	Symbol	GaAs	InAs	InP	GaP	AlAs
Lattice Constant	$a(\text{\AA})$	5.6533	6.0584	5.8688	5.4505	5.660
Elastic Stiffness Contant	$C_{11}(10^{11}\text{dyn/cm}^2)$	11.879	8.329	10.11	14.05	12.5
Elastic Stiffness Contant	$C_{12}(10^{11}\text{dyn/cm}^2)$	5.376	4.526	5.61	6.203	5.34
Hydrostatic deformation potential	eV					
conduction band	a_c	-7.17	-5.08	-5.04	-7.14	-5.64
valence band	a_v	1.16	1.00	1.27	1.70	2.47
Shear deformation potential (valence band)	$b(\text{eV})$	-1.7	-1.8	-1.7	-1.8	-1.5
Valence band parameter	γ_1	6.8	20.4	4.95	4.05	3.45
	γ_2	1.9	8.3	1.65	0.49	0.68
	γ_3	2.73	9.1	2.35	1.25	1.29
Electron effective mass	m_e/m_0	0.067	0.023	0.077	0.25	0.15
Heavy-hole effective mass	m_{hh}/m_0	0.50	0.40	0.60	0.67	0.79

当外延层与衬底存在晶格失配时，在外延层内部会产生应力，其面内所产生的应变变量可由 ε 进行定义。

$$\varepsilon = \varepsilon_{xx} = \varepsilon_{yy} = \frac{a_0 - a}{a} \quad \dots(3.5)$$

其中 a_0 为衬底的晶格常数， a 为外延层的晶格常数。定义 ε_{zz} 为外延层在垂直方向的应变，其表达式为：

$$\varepsilon_{zz} = -2 \frac{C_{12}}{C_{11}} \varepsilon \quad \dots(3.6)$$

由于应变而导致的外延层材料的导带平移量为^[111]：

$$\delta E_c(x, y) = a_c (\varepsilon_{xx} + \varepsilon_{yy} + \varepsilon_{zz}) = 2a_c \left(1 - \frac{C_{12}}{C_{11}} \right) \varepsilon \quad \dots(3.7)$$

与之相应的，其价带因应变而产生的平移量为：

$$\delta E_{hh}(x, y) = -P_\varepsilon - Q_\varepsilon \quad \dots(3.8)$$

$$\delta E_{lh}(x, y) = -P_\varepsilon + Q_\varepsilon \quad \dots(3.9)$$

其中, P_ε 和 Q_ε 分别为:

$$P_\varepsilon = -a_v(\varepsilon_{xx} + \varepsilon_{yy} + \varepsilon_{zz}) = -2a_v \left(1 - \frac{C_{12}}{C_{11}} \right) \varepsilon \quad \dots(3.10)$$

$$Q_\varepsilon = -\frac{b}{2}(\varepsilon_{xx} + \varepsilon_{yy} - 2\varepsilon_{zz}) = -b \left(1 + 2\frac{C_{12}}{C_{11}} \right) \varepsilon \quad \dots(3.11)$$

最终, 当计入应变后, 外延层材料禁带宽度相应的修正为:

$$E_{c-hh}(x, y) = E_g(x, y) + \delta E_c(x, y) - \delta E_{hh}(x, y) \quad \dots(3.12)$$

$$E_{c-lh}(x, y) = E_g(x, y) + \delta E_c(x, y) - \delta E_{lh}(x, y) \quad \dots(3.13)$$

异质结带阶对于量子阱能带结构及增益特性有着非常重要的影响。但是对于任意组份下 InGaAsP 及 In AlGaAs 材料体系的量子阱结构来说, 其异质结带阶的实验数据较少, 尤其是应变量子阱的情况下。因此, 我们在量子阱结构设计, 采用模型数值求解的方法来计算异质结的带阶。目前计算异质结带阶有固体模型理论(Model-solid Theory)以及Harrison模型。

对于固体模型理论(Model-solid Theory)^[11], 其价带顶能级位置为:

$$E_v(x, y) = \begin{cases} E_{v,av}(x, y) + \frac{\Delta(x, y)}{3} + \delta E_{hh}(x, y), & \text{for } hh(\text{compressive strain}) \\ E_{v,av}(x, y) + \frac{\Delta(x, y)}{3} + \delta E_{lh}(x, y), & \text{for } lh(\text{tensile strain}) \end{cases} \quad \dots(3.14)$$

相应地, 其导带底能级位置为:

$$E_c(x, y) = \begin{cases} E_v(x, y) + E_{c-hh}(x, y), & \text{for } hh(\text{compressive strain}) \\ E_v(x, y) + E_{c-lh}(x, y), & \text{for } lh(\text{tensile strain}) \end{cases} \quad \dots(3.15)$$

而异质结结构中, 导带带阶由下式给出:

$$\frac{\Delta E_c}{\Delta E_g} = 1 - \frac{E_v^w - E_v^b}{E_g^b - E_g^w} \quad \dots(3.16)$$

其中, E_v^w 和 E_v^b 分别为势阱层与势垒层价带顶的能级位置, E_g^b 与 E_g^w 分别为计入应变后势阱与势垒层的带隙。

对于Harrison模型^[12], 其价带顶及导带底分别为:

$$E_v(x, y) = \begin{cases} E_v^H(x, y) + \delta E_{hh}(x, y) & \text{for } hh(\text{compressive strain}) \\ E_v^H(x, y) + \delta E_{lh}(x, y) & \text{for } lh(\text{tensile strain}) \end{cases} \quad \dots(3.17)$$

$$E_c(x, y) = E_c^H(x, y) + \delta E_c(x, y) \quad \dots(3.18)$$

其中, $E_v^H(x, y)$ 与 $E_c^H(x, y)$ 可采用表 3.2 的数据通过线性插值的方法获得。

选用此模型时, 其导带带阶由下式给出:

$$\frac{\Delta E_c}{\Delta E_g} = \frac{E_c^{H,b} - E_c^{H,w}}{(E_v^{H,w} - E_v^{H,b}) + (E_c^{H,b} - E_c^{H,w})} \quad \dots(3.19)$$

其中, 上标w与b分别表示势阱与势垒层材料。

表 3.2 计算异质结带阶所采用的参数

Table 3.2 Parameter for the calculation of band offset

Parameter	Symbol	GaAs	InAs	InP	GaP	AlAs
Model-solid theory:						
Average valence band position	$E_{v,av}$ (eV)	-6.92	-6.67	-7.04	-7.40	-7.49
Spin-orbit split-off energy	Δ (eV)	0.34	0.38	0.11	0.08	0.28
Harrison's model:						
Conduction band position	E_c^H (eV)	1.53	0.801	1.35	2.352	2.5255
Valence band position	E_v^H (eV)	0.111	0.441	0.00	-0.388	-0.4245

另外, 在量子阱结构中, 价带中空穴的有效质量可由下式计算^[111]:

$$m_h = \begin{cases} 1/(\gamma_1 + 2\gamma_2), & (\text{for light hole}) \\ 1/(\gamma_1 - 2\gamma_2), & (\text{for heavy hole}) \end{cases} \quad \dots(3.20)$$

在进行外延生长时, 若外延层的晶格常数与衬底晶格常数匹配, 则外延层的生长厚度不受限制; 若外延层的晶格常数与衬底晶格常数存在失配, 则须考虑因晶格失配而产生的应力。对于所生长的外延层, 当其厚度小于临界厚度时该结构保持弹性应变而不产生位错, Matthews给

出了临界厚度 (h_c) 与晶格失配及应变之间的关系^[74,113,114]:

$$h_c = \frac{a \left[1 - \frac{C_{12}}{4(C_{11} + C_{12})} \right]}{2\sqrt{2}\pi\epsilon \left(1 + \frac{C_{12}}{C_{11} + C_{12}} \right)} \left[\ln \left(\frac{\sqrt{2}h_c}{a} + 1 \right) \right] \quad \dots(3.21)$$

其中, a 为晶格常数, ϵ 为晶格失配度。

对于量子阱结构, 其量子化能级可以通过克龙尼克-潘纳(Kroning-Penney)模型^[115]来进行计算:

$$\cos(k_b L_b) \cos(k_w L_w) = \cos(k(L_w + L_b)) + \frac{k_w^2 + k_b^2}{2k_w L_b} \sin(k_b L_b) \sin(k_w L_w) \quad \dots(3.22)$$

其中, k_w 和 k_b 如下式所示:

$$k_w = \sqrt{2m_w E} / \hbar, k_b = i\sqrt{2m_b (V - E)} / \hbar \quad \dots(3.23)$$

式 (3.22) 中, L_w 与 L_b 分别为势阱层和势垒层的宽度, m_w 和 m_b 分别为势阱层或势垒层中电子和空穴的有效质量, V 为导带或价带中的带阶, E 为量子阱的量子化能级。

量子阱结构发光波长是由导带中第一子能级与价带中第一子能级间的跃迁所对应能量决定, 此跃迁所对应的光子能量为^[116]:

$$E = \frac{hc}{\lambda} = \begin{cases} E_g + E_{c1} + E_{v1} & \text{for zero strain} \\ E_{c-lh} + E_{c1} + E_{lh1} & \text{for lh (compressive strain)} \\ E_{c-hh} + E_{c1} + E_{hh1} & \text{for hh (tensile strain)} \end{cases} \quad \dots(3.24)$$

其中, E_{c-lh} , E_{c-hh} 由式(3.12)与(3.13)确定, E_{c1} , E_{v1} , E_{lh} 和 E_{hh} 均可通过计算获得。由式(3.22)及(3.24)可看出, 量子阱的发光波长受阱宽、应变、材料带隙及异质结带阶等参数的影响, 因此可通过调整以上参数实现量子阱结构的发光波长。

3.1.3 量子阱的增益

在获得量子阱的量子化子能级后, 通过费米统计分布获得电子与空穴在不同载流子注入水平下的准费米能级, 计算导带和价带电子的占据几率, 然后利用费米准则可获得量子阱的光增益^[116]:

$$g(E) = \frac{\pi \hbar q^2}{2\epsilon_0 c^3 m_0^2 n_{av}} \sum_{j,i} \left(\frac{1}{E_{cv}} \right) |M_{ji}(E_{cv})|^2 \times \rho_{r,ji} \times [f_e(E_{ejk}) + f_n(E_{vjk}) - 1] \quad \dots(3.25)$$

其中, $n_{a,v}$ 是半导体材料的折射率, $|M_{ji}(E_{cv})|^2$ 为跃迁矩阵元, $\rho_{r,ji}$ 为导带与价带折合态密度。

本论文利用Rsoft软件中Lasermode模块建立数值模型计算量子阱结构的能带结构、增益特性以及VCSEL结构及其器件特性。此外，在实验中发现InGaAsP四元合金在组份控制较难、外延生长时组份稳定性较差以及易与AlGaAs形成II型界面等问题，因此我们采用(InAl)GaAs设计量子阱结构。

3.1.4 (InAl)GaAs 量子阱结构设计

a. (Al)GaAs 量子阱结构设计

首先，依据上述理论进行了(Al)GaAs量子阱结构的设计。首先计算了不同Al组份AlGaAs量子阱结构导带及价带中子能级与阱宽之间的关系，如图3.2所示。在计算中，势垒层厚度设定为6 nm，为在高温下更好地抑制载流子泄漏，尤其是电子泄漏，将势垒层AlGaAs的Al组份设置为0.35，异质结带阶采用固体模型理论(Model-solid Theory)进行计算。在图3.2中，每幅图中左侧子图为电子的子能级位置，纵坐标数值零点为导带底；每幅图右侧子图为重空穴的子能级位置，纵坐标数值点为价带顶。从图中可看出，不同Al组份AlGaAs量子阱的子能级随阱宽的变化非常相似，不同的是每个子能级所对应位置有所不同。量子阱结构的量子限制作用随着阱宽的增加而减弱，因此随着阱宽的逐渐增加，势阱中子能级数量也随之增加，且子能级间距也越来越小。

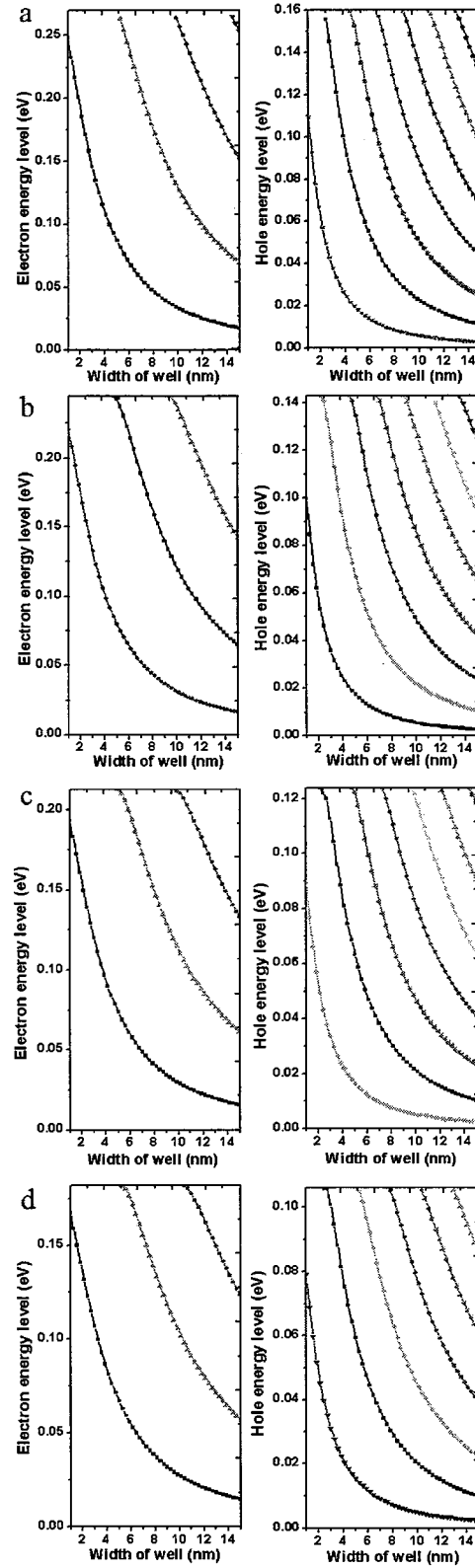


图 3.2 (Al)GaAs 量子阱子能级, (a) GaAs、(b) $\text{Al}_{0.04}\text{Ga}_{0.96}\text{As}$ 、(c) $\text{Al}_{0.08}\text{Ga}_{0.92}\text{As}$ 及(d) $\text{Al}_{0.12}\text{Ga}_{0.88}\text{As}$

Figure 3.2 Energy level of (a) GaAs, (b) $\text{Al}_{0.04}\text{Ga}_{0.96}\text{As}$, (c) $\text{Al}_{0.08}\text{Ga}_{0.92}\text{As}$ and (d) $\text{Al}_{0.12}\text{Ga}_{0.88}\text{As}$ QWs with $\text{Al}_{0.35}\text{Ga}_{0.65}\text{As}$ barrier

接下来计算了不同Al组份AlGaAs量子阱结构发光波长与阱宽的关系, 计算结果如图3.3所示, 在计算时, 固定6 nm- $\text{Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 作为势垒层。自图3.3可看出, 针对不同Al组份AlGaAs量子阱结构, 可通过调整势阱层的厚度, 来实现量子阱的目标发光波长(360 K时, 发光波长795 nm)。同时, 考虑到温度对量子阱发光波长的影响, 在室温下量子阱发光波长应为780 nm左右^[73, 74, 110]。据此结果, 我们设计了势阱层材料分别为GaAs、 $\text{Al}_{0.035}\text{Ga}_{0.965}\text{As}$ 、 $\text{Al}_{0.085}\text{Ga}_{0.915}\text{As}$ 、 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 以及 $\text{Al}_{0.124}\text{Ga}_{0.876}\text{As}$ 的量子阱结构。当上述五个量子阱结构的阱宽分别为3.3 nm、4 nm、5.3 nm、6 nm和8 nm都可得到发光波长780 nm。

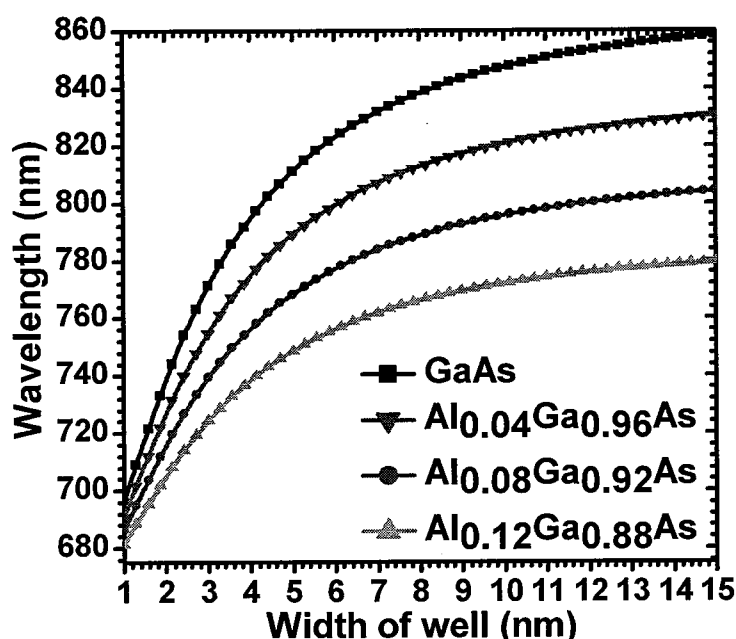


图 3.3 (Al)GaAs 量子阱发光波长与阱宽的关系

Figure 3.3 Emission wavelengths of GaAs, $\text{Al}_{0.04}\text{Ga}_{0.96}\text{As}$, $\text{Al}_{0.08}\text{Ga}_{0.92}\text{As}$ and $\text{Al}_{0.12}\text{Ga}_{0.88}\text{As}$ well with $\text{Al}_{0.35}\text{Ga}_{0.65}\text{As}$ barrier

计算的不同温度下(AI)GaAs量子阱结构的增益特性如图3.4所示。需要说明的是, 在计算量子阱结构增益与发光波长随温度的变化关系时(图3.4(c)及(d)), 载流子面密度固定为 $5.0 \times 10^{12}/\text{cm}^2$ 。从图3.4(a)及(b)可看出, 量子阱增益随着阱宽的增加而降低, 透明载流子浓度则随着阱宽的增加而增加。此外, 所有量子阱结构的透明载流子浓度随着温度的升高而升高; GaAs量子阱结构具有最低的透明载流子浓度及最高的增益, 而 $\text{Al}_{0.124}\text{Ga}_{0.876}\text{As}$ 量子阱结构具有最高的透明载流子浓度以及最低的增益。结合图3.4(c)可看出, (Al)GaAs量子阱结构的增益随着温度的升高而逐渐下降。图3.4(d)为量子阱发光波长与温度的关系, 可看出不同Al组份(AI)GaAs量子阱结

构发光波长随着温度上升而红移，且红移的速率几乎相同，约为0.26 nm/K。因此，为实现量子阱结构高温(360 K)发光波长为795 nm，则室温时其发光波长应调整至780 nm左右。

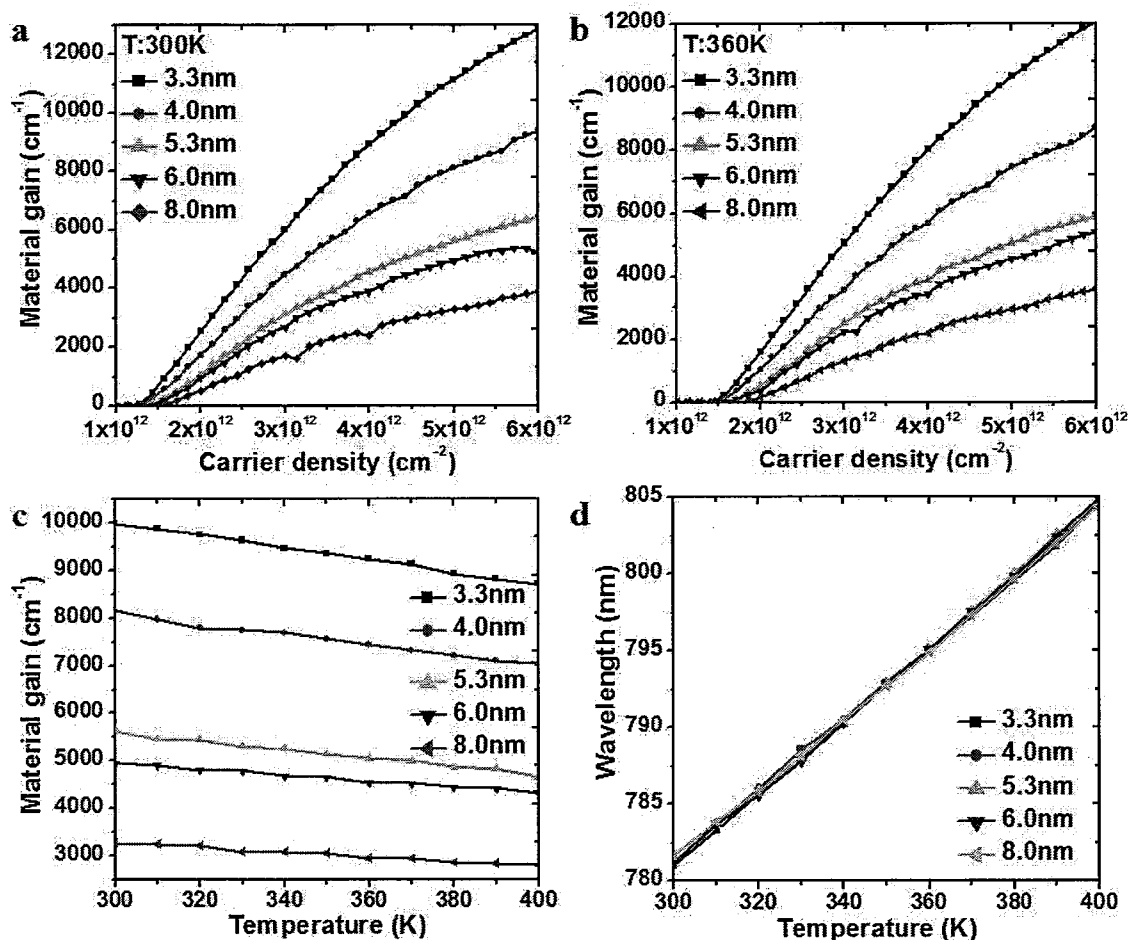


图 3.4 室温(a)及 360 K(b)下(Al)GaAs 量子阱结构增益特性, (c)量子阱结构峰值增益的温度特性, (d) (Al)GaAs 量子阱发光波长与温度的关系

Figure 3.4 Material gain of (Al)GaAs QWs at room (a) and high (b) temperature, (c) peak material gain versus operating temperature, (d) gain peak wavelength versus operating temperature

b. InAlGaAs 量子阱结构设计

应变量子阱结构中由于应变的引入使得轻、重空穴带退简并，同时压应变的引入还可以大大降低重空穴带的有效质量，能够有效降低粒子数反转所需的载流子浓度。在AlGaAs三元合金中加入In形成的四元系固溶体InAlGaAs可看作为AlAs、GaAs及InAs三种二元系材料混晶而成，也可看成由InGaAs及InAlAs两种三元系材料混晶组成。在InAlGaAs材料中，由于In的引入可以方便地调节其与GaAs衬底的晶格失配，由于Al与Ga原子半径非常接近，通过调节InAlGaAs材料

中Al的组份,可方便地调节材料的禁带宽度而不影响改变其应变变量,从而实现不同应变下发光波长为795 nm (360 K下) InAlGaAs量子阱。

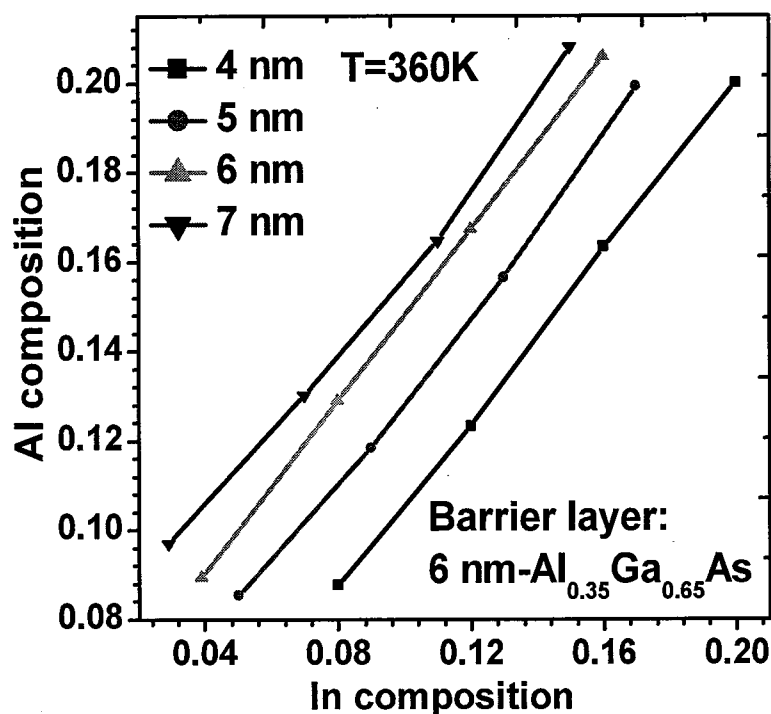


图 3.5 发光波长为 795 nm 时, InAlGaAs 材料组份与阱宽之间的关系

Figure 3.5 The relationship between InAlGaAs material composition and well width at the emission wavelength of 795 nm

基于上述思路设计了InAlGaAs量子阱结构。在计算中,同样选择6 nm-Al_{0.35}Ga_{0.65}As作为势垒层,将阱宽分别设置为4 nm、5 nm、6 nm及7 nm,通过调整In及Al的组份得到不同阱宽量子阱360 K下发光波长为795 nm,计算的Al和In组分如图3.5所示。自图中可看出,随着阱宽的增加,量子限制效应逐渐降低,在相同应变下需通过增加势垒层材料的Al组份来实现高温下量子阱发光为795 nm。采用此组结构能够研究不同势垒层宽度、不同应变及不同组份InAlGaAs量子阱结构的增益特性。

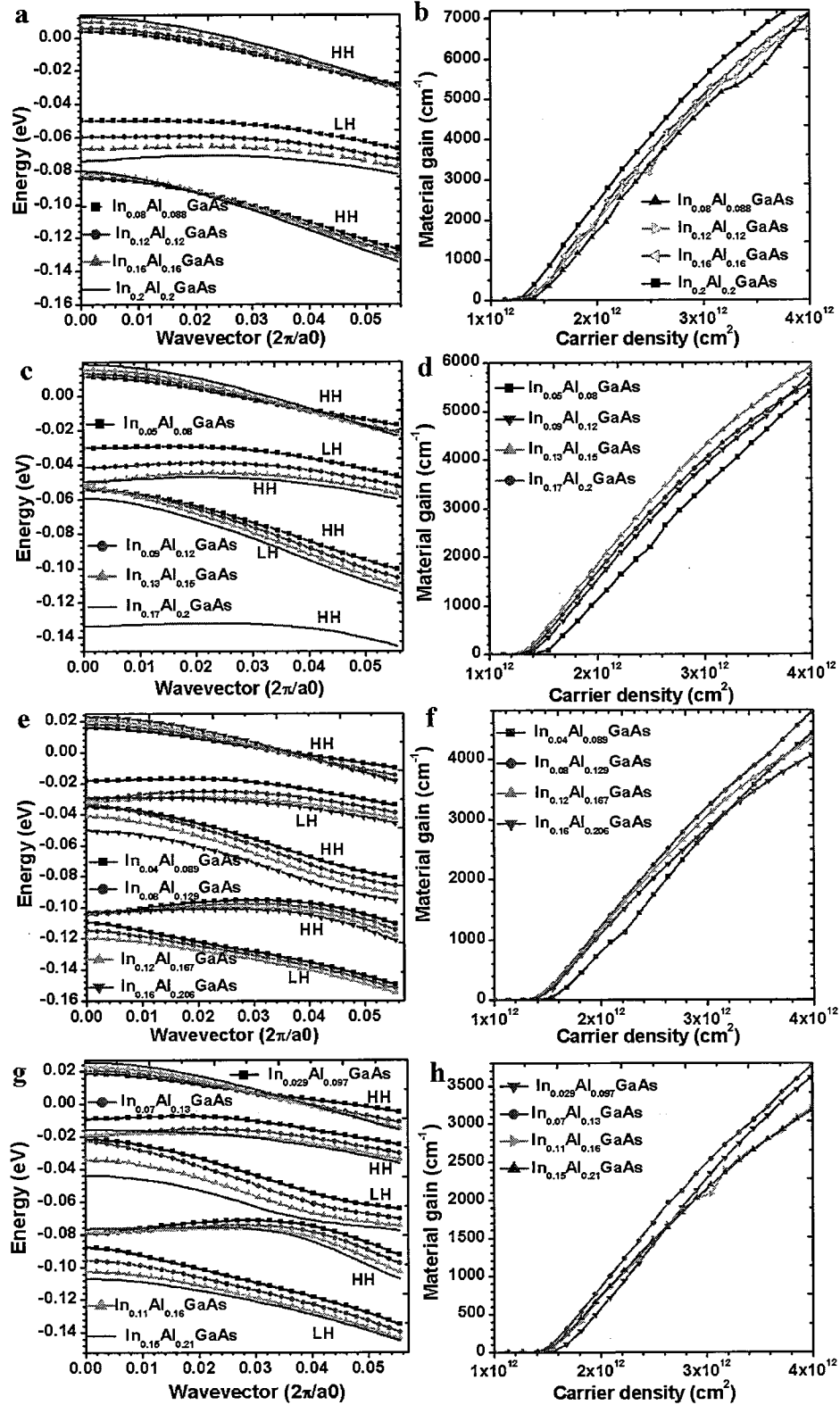


图 3.6 量子阱能带(左)及增益特性(右), 图中 InAlGaAs 组份简化书写, 如 $\text{In}_{0.2}\text{Al}_{0.2}\text{GaAs}$ 代表 $\text{In}_{0.2}\text{Al}_{0.2}\text{Ga}_{0.6}\text{As}$

Figure 3.6 The valence subband structures of InAlGaAs QWs (left) and the peak gain of InAlGaAs QWs as a function of carrier density (right)

为了研究不同应变下量子阱的增益特性，计算了阱宽分别为4 nm、5 nm、6 nm及7 nm的量子阱结构的能带及增益特性（360 K）。图3.6(a)、(c)、(e)及(g) 分别是阱宽为4 nm、5 nm、6 nm及7 nm的量子阱结构在不同应变下的能带结构。可明显看出，通过增加InAlGaAs材料中In组份提高量子阱结构的应变，能够促进价带中轻重空穴带的分离及能带的曲率，有效地降低重空穴的有效质量；另外，当阱宽自4 nm增加至7 nm时，价带中子能级数量由3个增加至5个，能级间距也随之减小。图3.6(b)、(d)、(f)及(h)为阱宽分别为4 nm、5 nm、6 nm及7 nm的量子阱结构在360 K下的增益特性。从图可看出，4 nm-In_{0.2}Al_{0.2}Ga_{0.6}As量子阱具有最低透明载流子浓度以及最高的峰值增益，7 nm-In_{0.029}Al_{0.097}Ga_{0.874}As量子阱具有最高透明载流子浓度以及最低的峰值增益，并且当阱宽相同时，量子阱结构的增益特性与量子阱价带顶附近态密度有直接关系，与量子阱结构所受应力的大小并无直接关系。

3.2 高温工作 VCSEL 结构优化

芯片原子钟用795 nm VCSEL所需光功率~0.1 mW^[54]，为满足芯片原子钟低功耗的要求，VCSEL的功耗应低于2 mW，对应的阈值电流低于1 mA^[117]。影响VCSEL光电特性的因素包括DBR反射率、氧化孔直径^[118]、量子阱有源区增益特性、器件吸收/散射损耗及串联电阻等。因此，需要针对芯片原子钟对VCSEL的特殊要求优化设计器件结构。

3.2.1 上 DBR 反射率的优化

首先建立 VCSEL 数值模型，通过分析 VCSEL 光场分布来优化 DBR 的掺杂，为降低器件的光吸收损耗，临近量子阱有源区上下 5 个周期 DBR 掺杂浓度设置为 $1.0 \times 10^{18}/\text{cm}^3$ ；其余部分 DBR 掺杂浓度设置为 $4.0 \times 10^{18}/\text{cm}^3$ 。光学谐振腔的腔长为一个光学波长，有源区为 5.3 nm-Al_{0.085}Ga_{0.915}As 量子阱结构，器件的氧化限制孔直径设置为 5 μm ，下 DBR 周期数设置为 36，环境温度为 360 K。分别设定上 DBR 周期数为 26、28、30、32 及 34，计算分析不同上 DBR 周期数（改变上 DBR 的反射率）对器件 L-I-V 特性的影响，结果如图 3.7 所示。

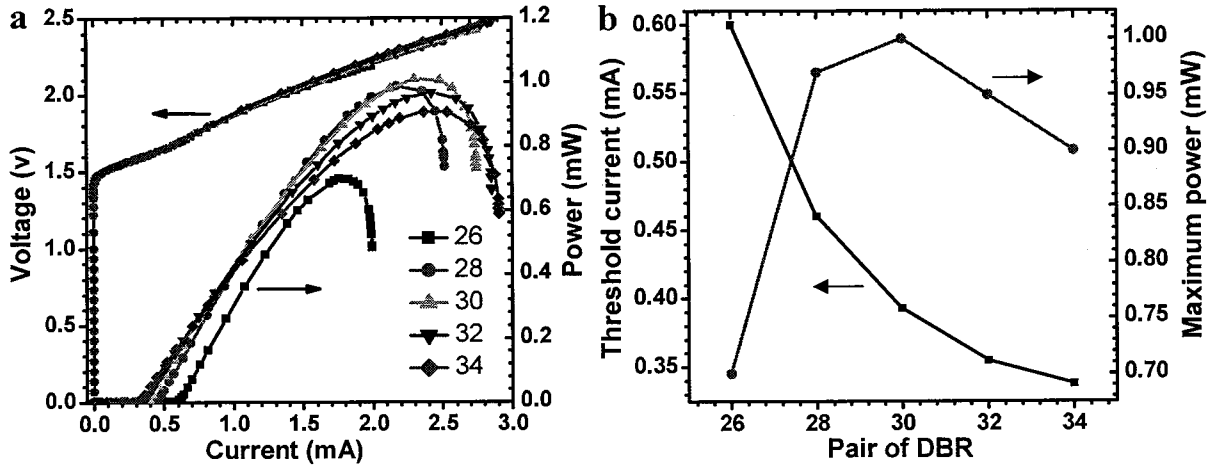


图 3.7 上 DBR 周期数与 VCSEL 的 L-I-V 特性的关系

Figure 3.7 The L-I-V characteristics of VCSELs as a function of the pairs of top DBR

自图 3.7(b)可看出,当 DBR 的周期数自 26 增加至 34 时,VCSEL 最大输出功率先自 0.34 mW 上升至 1 mW,随后又下降至 0.9 mW,其阈值电流则自 0.6 mA 下降至 0.34 mA。计算结果表明,增加上 DBR 的周期数(提高反射率)能够有效降低器件的阈值电流及降低器件的最大输出功率;虽然 DBR 周期数的增加能够降低光损耗,从而降低器件阈值电流;但也限制了器件出射的激光比例(出射激光也是一种损耗),从而降低器件的输出光功率。因此需要选择最优的 DBR 周期数(周期数为 30-32 时)使得器件同时具有较低的阈值电流以及较高的光功率输出。通过图 3.7(a)中的 I-V 曲线可看出,器件的串联电阻并没有随着上 DBR 周期数的增加而明显地增加。

3.2.2 氧化限制尺寸的优化

接下来,研究了氧化限制孔径对 VCSEL 的 L-I-V 特性的影响。在计算中,器件的上下 DBR 周期数分别设置为 36 及 32,氧化限制孔直径自 $5\text{ }\mu\text{m}$ 减小至 $1.5\text{ }\mu\text{m}$,环境温度仍然设定为 360 K。计算结果如图 3.8 所示,当氧化限制孔直径分别为 $1.5\text{ }\mu\text{m}$ 、 $2\text{ }\mu\text{m}$ 、 $3\text{ }\mu\text{m}$ 、 $4\text{ }\mu\text{m}$ 及 $5\text{ }\mu\text{m}$ 时,VCSEL 阈值电流分别为 0.03 mA、0.05 mA、0.15 mA、0.25 mA 及 0.35 mA,所对应最大输出光功率分别为 0.12 mW、0.16 mW、0.3 mW、0.6 mW 及 0.95 mW。VCSEL 的串联电阻随着氧化限制孔径的减小而显著增加,导致器件在保持 0.1 mW 功率输出时,其功耗自 0.8 mW 先降低至 0.45 mW 然后又增加至 0.5 mW,其工作电流则自 0.48 mA 下降至 0.21 mA (图 3.8(b) 所示)。上述计算结果表明,氧化限制孔直径对于器件阈值电流、输出功率、串联电阻及功耗等特性具非常显著的影响,因此对于芯片原子钟用 VCSEL 来说,氧化限制孔的制备工艺为关键的工艺之一。

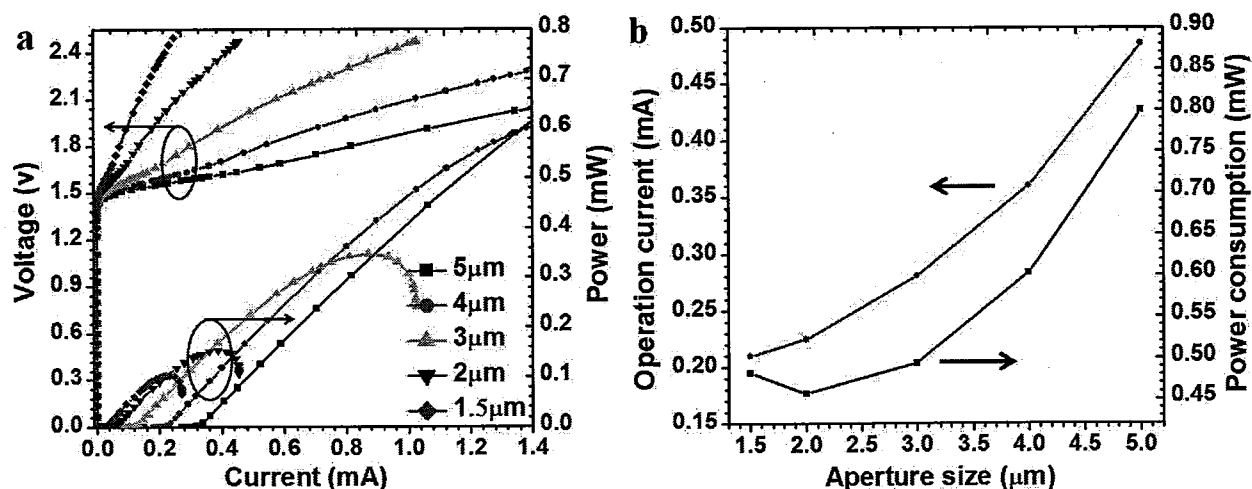


图 3.8 氧化限制孔径对 VCSEL 的 L-I-V 特性的影响

Figure 3.8 The L-I-V characteristics of VCSELs as a function of the aperture size

3.2.3 温度对 VCSEL 的 L-I-V 特性的影响

最后, 分析了温度对 VCSEL 的 L-I-V 特性的影响。在计算中, 氧化限制孔直径设置为 $2\ \mu\text{m}$, 上下 DBR 周期数分别为 32 和 36, 有源区仍然采用 $5.3\ \text{nm-Al}_{0.085}\text{Ga}_{0.915}\text{As}$ 量子阱结构, 计算结果如图 3.9 所示。当环境温度自 300 K 上升至 390 K 时, VCSEL 的阈值电流自 0.04 mA 上升至 0.095 mA, 对应的输出光功率自 0.37 mW 下降至 0.04 mW, 其斜率效率也随着温度的升高而明显降低。室温下, 量子阱增益峰所对应波长与腔模偏离较大且随着温度升高逐渐趋向匹配; 但量子阱增益特性则随着温度的升高而逐渐减低; 因此器件的 L-I-V 特性由腔模处量子阱增益特性决定。虽然在进行量子阱结构、DBR 及 VCSEL 结构设计时已考虑温度对峰值增益、腔模的影响, 但环境温度的升高使器件出现载流子泄露、俄歇复合增加、量子阱增益特性变差及光损耗增加 (吸收、散射等) 等问题是不可避免的, 从而导致高温下器件性能的恶化。通过分析器件的 L-I-V 特性随温度的变化关系非常有助于高温工作 VCSEL 的设计与实现。

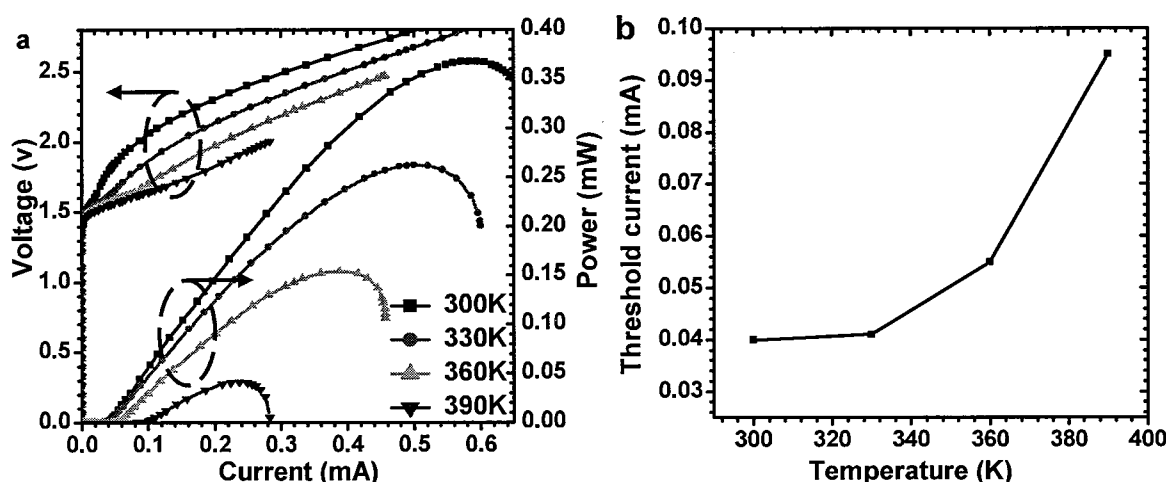


图 3.9 环境温度对 VCSEL 的 L-I-V 特性的影响

Figure 3.9 The L-I-V characteristics of VCSELs as a function of the operating temperature

3.3 量子阱结构对 VCSEL 特性的影响

上文分析了上 DBR 反射率、氧化孔径及温度对 VCSEL 的 L-I-V 特性的影响, 接下来将讨论不同量子阱结构对器件 L-I-V 特性的影响。由于 VCSEL 的电/光学特性与量子阱结构的增益特性并不是完全一一对应的, 比如量子阱结构中阱的厚度会一定程度上影响到器件的光学限制因子, 从而对器件特性产生一定的影响。在计算中, 将前文设计的量子阱结构分别放置于 VCSEL 结构中进行 L-I-V 特性分析, 用于验证量子阱结构设计的合理性, VCSEL 上下 DBR 周期数分别设置为 32 及 36, 临近有源区的上下 5 对 DBR 掺杂浓度为 $1.0 \times 10^{18}/\text{cm}^3$, 其它部分 DBR 掺杂浓度为 $4.0 \times 10^{18}/\text{cm}^3$, 氧化限制孔直径设置为 $2 \mu\text{m}$, 环境温度设置为 360 K。

3.3.1 AlGaAs 量子阱结构 VCSEL 特性

图3.10为不同AlGaAs量子阱结构VCSEL的L-I-V特性。通过对比VCSEL的L-I曲线可看出, 采用8 nm- $\text{Al}_{0.124}\text{Ga}_{0.876}\text{As}$ 量子阱结构的VCSEL可获得最高的阈值电流 (0.12 mA)、最低的斜率效率及最低输出功率, 而采用其它量子阱结构的VCSEL阈值电流 (0.055 mA) 及斜率效率则非常接近; 采用5.3 nm- $\text{Al}_{0.085}\text{Ga}_{0.915}\text{As}$ 量子阱结构的VCSEL可获得最高的输出功率、斜率效率及电光转化效率。需要特别说明的是, 虽然在计算中3.3 nm-GaAs量子阱结构具有最好的增益特性, 但在360 K时, 采用该量子阱结构的VCSEL未能实现激射。当分别采用GaAs、 $\text{Al}_{0.035}\text{Ga}_{0.965}\text{As}$ 、

$\text{Al}_{0.085}\text{Ga}_{0.915}\text{As}$ 、 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 及 $\text{Al}_{0.124}\text{Ga}_{0.876}\text{As}$ 作为量子阱结构时, VCSEL的光学限制因子分别为1.2 %、1.4 %、2.0 %、2.2 %及2.9 %。采用3.3 nm-GaAs量子阱结构VCSEL的光学限制因子较低导致其在高温时未能实现激射。所以, 在进行VCSEL结构设计时, 量子阱增益特性的优劣不能作为唯一的关注点, 同时要权衡其对光学限制因子的影响。

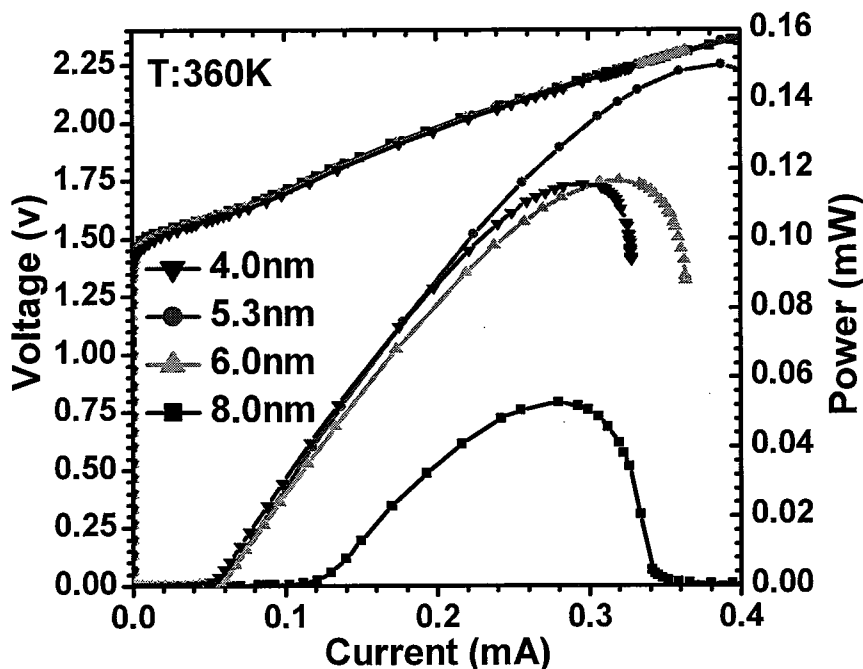


图 3.10 不同 AlGaAs 量子阱结构 VCSEL 的 L-I-V 特性

Figure 3.10 The L-I-V characteristics of VCSELs with AlGaAs QWs

3.3.2 InAlGaAs 量子阱结构 VCSEL 特性

图3.11给出了不同阱宽及应变的InAlGaAs量子阱结构对VCSEL的L-I-V特性的影响。可以看出, 当阱宽为5 nm时, VCSEL的阈值电流随着应力的增加(In和Al组份的增加)而逐渐降低, 而器件的最大输出功率及斜率效率随着应力的增加而增加。当阱宽为6 nm和7 nm时(图3.11(b)和(c)所示), 不同应变量子阱结构器件几乎具有相同的阈值电流及斜率效率, 仅最大输出功率存在差别。图3.11(d)为不同阱宽时最优VCSEL的阈值电流和最大输出功率数据的汇总, 可发现当阱宽为6 nm时, VCSEL同时具有最小的阈值电流以及最大的输出功率, 此量子阱结构为6 nm-In_{0.08}Al_{0.129}Ga_{0.791}As量子阱。当量子阱阱宽分别为4 nm、5 nm、6 nm及7 nm时, VCSEL的光学限制因子分别为1.43 %、1.83 %、2.21 %、及2.63 %。虽然阱宽为4 nm的量子阱结构具有较高的峰值增益及较低的透明载流子浓度, 但由于光学限制因子较低导致其作为量子阱有源区的

VCSEL在360 K时未能激射。

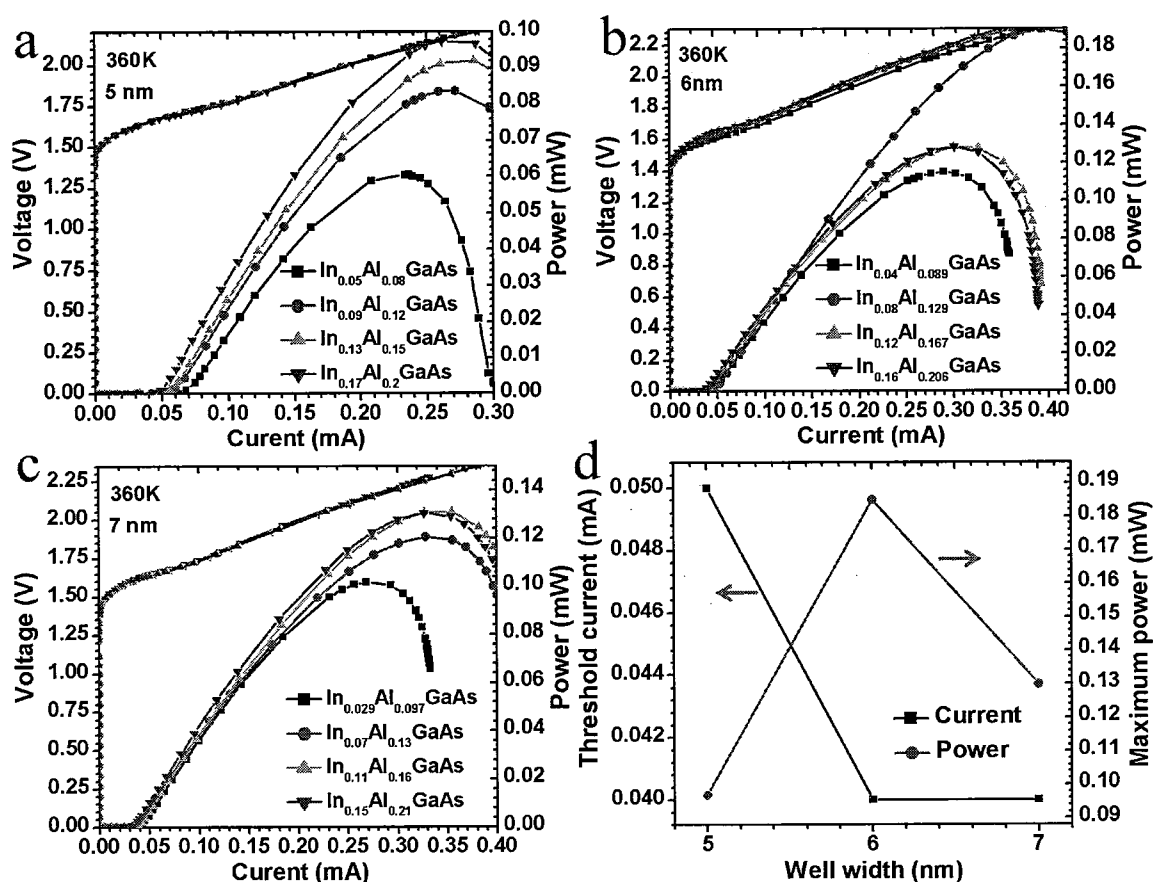


图 3.11 InAlGaAs 量子阱结构 VCSEL 的 L-I-V 特性

Figure 3.11 The L-I-V characteristics of VCSELs with InAlGaAs QWs

3.4 VCSEL 结构设计

基于上述计算结果, 设计了基于 AlGaAs 及 InAlGaAs 量子阱结构的 VCSEL 结构, 分别如图 3.12 及 3.13 所示。其中, 上下 DBR 周期数分别为 30 及 36, 临近量子阱有源区上下 5 个周期的 DBR 掺杂浓度设置为 $1.0 \times 10^{18}/\text{cm}^3$, 其余部分 DBR 掺杂浓度设置为 $4.0 \times 10^{18}/\text{cm}^3$; DBR 界面间插入 20 nm-AlGaAs 组份线性渐变层, 以降低异质界面势垒高度。光学谐振腔的腔长为一个光学波长, 分别采用 AlGaAs 及 InAlGaAs 量子阱结构作为有源区, 有源区波导层外侧设置 $\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ 限制层。氧化限制层采用 30 nm-AlAs 放置于临近量子阱有源区的第一个周期 DBR 中, 最顶层设置重掺杂 (掺杂碳) GaAs 作为欧姆接触层。计算结果为, 室温下 VCSEL 腔模及量子阱有源区发光波长分别为 $\sim 792 \text{ nm}$ 及 $\sim 780 \text{ nm}$ 。另外, 为消除 30 nm-AlAs 对相位的影响, 需在 P 型 DBR 中设置相位匹配层。

Layer	Material	Repeat	Fraction(x)	Thickness(μm)	Dopant	Type	Doping level (cm^{-3})
46	GaAs	1		0.05400	C	P	$>3.0\text{E}19$
45	Al(x)GaAs		0.25 $\rightarrow$ 0.050	0.03000	C	P	$4.0\text{E}18\rightarrow1.0\text{E}19$
44	Al(x)GaAs		0.25	0.03824	C	P	$4.0\text{E}18$
43	Al(x)GaAs		0.90 $\rightarrow$ 0.25	0.02000	C	P	$4.0\text{E}18$
42	Al(x)GaAs		0.90	0.04387	C	P	$4.0\text{E}18$
41	Al(x)GaAs	24	0.25 $\rightarrow$ 0.90	0.02000	C	P	$4.0\text{E}18$
40	Al(x)GaAs		0.25	0.03824	C	P	$4.0\text{E}18$
39	Al(x)GaAs		0.90 $\rightarrow$ 0.25	0.02000	C	P	$4.0\text{E}18$
38	Al(x)GaAs		0.90	0.04387	C	P	$4.0\text{E}18$
37	Al(x)GaAs		0.25 $\rightarrow$ 0.90	0.02000	C	P	$4.0\text{E}18$
36	Al(x)GaAs	1	0.25	0.03824	C	P	$4.0\text{E}18$
35	Al(x)GaAs		0.90 $\rightarrow$ 0.25	0.02000	C	P	$4.0\text{E}18$
34	Al(x)GaAs		0.90	0.04387	C	P	$4.0\text{E}18$
33	Al(x)GaAs		0.25 $\rightarrow$ 0.90	0.02000	C	P	$1.0\text{E}18\rightarrow4.0\text{E}18$
32	Al(x)GaAs	4	0.25	0.03824	C	P	$1.0\text{E}18$
31	Al(x)GaAs		0.90 $\rightarrow$ 0.25	0.02000	C	P	$1.0\text{E}18$
30	Al(x)GaAs		0.90	0.04387	C	P	$1.0\text{E}18$
29	Al(x)GaAs		0.25 $\rightarrow$ 0.90	0.02000	C	P	$1.0\text{E}18$
28	Al(x)GaAs	1	0.25	0.03824	C	P	$1.0\text{E}18$
27	Al(x)GaAs		0.90 $\rightarrow$ 0.25	0.02000	C	P	$1.0\text{E}18$
26	Al(x)GaAs		1.0	0.03000	C	P	$1.0\text{E}18$
25	Al(x)GaAs		0.9	0.0100	U/D		
24	Al(x)GaAs		0.35 $\rightarrow$ 0.6	0.12100	U/D		
23	Al(x)GaAs		0.085	0.0053	U/D		
22	Al(x)GaAs		0.35	0.0060	U/D		
21	Al(x)GaAs		0.085	0.0053	U/D		QWs
20	Al(x)GaAs		0.35	0.0060	U/D		
19	Al(x)GaAs		0.085	0.0053	U/D		
18	Al(x)GaAs	4	0.6 $\rightarrow$ 0.35	0.1210	U/D		
17	Al(x)GaAs		0.9	0.0100	U/D		
16	Al(x)GaAs		0.25 $\rightarrow$ 0.90	0.02000	Si	N	$1.0\text{E}18$
15	Al(x)GaAs		0.25	0.03824	Si	N	$1.0\text{E}18$
14	Al(x)GaAs	1	0.90 $\rightarrow$ 0.25	0.02000	Si	N	$1.0\text{E}18$
13	Al(x)GaAs		0.90	0.04335	Si	N	$1.0\text{E}18$
12	Al(x)GaAs		0.25 $\rightarrow$ 0.90	0.02000	Si	N	$1.0\text{E}18$
11	Al(x)GaAs		0.25	0.03824	Si	N	$1.0\text{E}18$
10	Al(x)GaAs	31	0.90 $\rightarrow$ 0.25	0.02000	Si	N	$1.0\text{E}18$
9	Al(x)GaAs		0.90	0.04387	Si	N	$4.0\text{E}18\rightarrow1.0\text{E}18$
8	Al(x)GaAs		0.25 $\rightarrow$ 0.90	0.02000	Si	N	$4.0\text{E}18$
7	Al(x)GaAs		0.25	0.03824	Si	N	$4.0\text{E}18$
6	Al(x)GaAs	1	0.90 $\rightarrow$ 0.25	0.02000	Si	N	$4.0\text{E}18$
5	Al(x)GaAs		0.90	0.04387	Si	N	$4.0\text{E}18$
4	Al(x)GaAs		0.25 $\rightarrow$ 0.90	0.02000	Si	N	$4.0\text{E}18$
3	Al(x)GaAs		0.25	0.03824	Si	N	$4.0\text{E}18$
2	Al(x)GaAs	1	0.05 $\rightarrow$ 0.25	0.03000	Si	N	$4.0\text{E}18$
1	GaAs			0.60000	Si	N	$>4.0\text{E}18$
Sub	GaAs						$>1.0\text{E}18$

图 3.12 AlGaAs 量子阱结构 VCSEL

Figure 3.12 The structure of VCSEL with AlGaAs QWs

Layer	Material	Repeat	Fraction(x)	Thickness(μm)	Dopant	Type	Doping level (cm ⁻³)
46	GaAs	1		0.04400	C	P	> 3.0E19
45	Al(x)GaAs		0.25→0.10	0.03000	C	P	4.0E18→1.0E19
44	Al(x)GaAs		0.25	0.03824	C	P	4.0E18
43	Al(x)GaAs		0.90→0.25	0.02000	C	P	4.0E18
42	Al(x)GaAs		0.90	0.04387	C	P	4.0E18
41	Al(x)GaAs	24	0.25→0.90	0.02000	C	P	4.0E18
40	Al(x)GaAs		0.25	0.03824	C	P	4.0E18
39	Al(x)GaAs		0.90→0.25	0.02000	C	P	4.0E18
38	Al(x)GaAs		0.90	0.04387	C	P	4.0E18
37	Al(x)GaAs		0.25→0.90	0.02000	C	P	4.0E18
36	Al(x)GaAs	1	0.25	0.03824	C	P	4.0E18
35	Al(x)GaAs		0.90→0.25	0.02000	C	P	4.0E18
34	Al(x)GaAs		0.90	0.04387	C	P	4.0E18
33	Al(x)GaAs		0.25→0.90	0.02000	C	P	1.0E18→4.0E18
32	Al(x)GaAs		0.25	0.03824	C	P	1.0E18
31	Al(x)GaAs	4	0.90→0.25	0.02000	C	P	1.0E18
30	Al(x)GaAs		0.90	0.04387	C	P	1.0E18
29	Al(x)GaAs		0.25→0.90	0.02000	C	P	1.0E18
28	Al(x)GaAs		0.25	0.03824	C	P	1.0E18
27	Al(x)GaAs		0.90→0.25	0.02000	C	P	1.0E18
26	Al(x)GaAs	1	1.0	0.03000	C	P	1.0E18
25	Al(x)GaAs		0.9	0.0100	U/D		
24	Al(x)GaAs		0.6	0.12100	U/D		
23	In _{0.95} Al _{0.05} GaAs		-	0.0060	U/D		
22	Al(x)GaAs		0.35	0.0060	U/D		
21	In _{0.95} Al _{0.05} GaAs		-	0.0060	U/D		QWs
20	Al(x)GaAs		0.35	0.0060	U/D		
19	In _{0.95} Al _{0.05} GaAs		-	0.0060	U/D		
18	Al(x)GaAs		0.6	0.1210	U/D		
17	Al(x)GaAs		0.9	0.0100	U/D		
16	Al(x)GaAs	4	0.25→0.90	0.02000	Si	N	1.0E18
15	Al(x)GaAs		0.25	0.03824	Si	N	1.0E18
14	Al(x)GaAs		0.90→0.25	0.02000	Si	N	1.0E18
13	Al(x)GaAs		0.90	0.04335	Si	N	1.0E18
12	Al(x)GaAs		0.25→0.90	0.02000	Si	N	1.0E18
11	Al(x)GaAs	1	0.25	0.03824	Si	N	1.0E18
10	Al(x)GaAs		0.90→0.25	0.02000	Si	N	1.0E18
9	Al(x)GaAs		0.90	0.04387	Si	N	4.0E18→1.0E18
8	Al(x)GaAs		0.25→0.90	0.02000	Si	N	4.0E18
7	Al(x)GaAs		0.25	0.03824	Si	N	4.0E18
6	Al(x)GaAs	31	0.90→0.25	0.02000	Si	N	4.0E18
5	Al(x)GaAs		0.90	0.04387	Si	N	4.0E18
4	Al(x)GaAs		0.25→0.90	0.02000	Si	N	4.0E18
3	Al(x)GaAs		0.25	0.03824	Si	N	4.0E18
2	Al(x)GaAs		0.10→0.25	0.03000	Si	N	4.0E18
1	GaAs			0.60000	Si	N	>4.0E18
Sub	GaAs						>1.0E18

图 3.13 InAlGaAs 量子阱结构 VCSEL

Figure 3.13 The structure of VCSEL with InAlGaAs QWs

图 3.14 为分别采用 AlGaAs (54 nm GaAs)及 InAlGaAs (44 nm GaAs)量子阱结构 VCSEL 的反射谱。通过对比图中反射谱曲线可发现，在 VCSEL 结构设置 GaAs 欧姆接触层后，改变了 DBR 的周期性结构，降低了 DBR 高反射带的反射率，另外这也为腔模的确认带来一定的困难。通过建立数值模型可方便地预测 VCSEL 的反射谱及腔模。

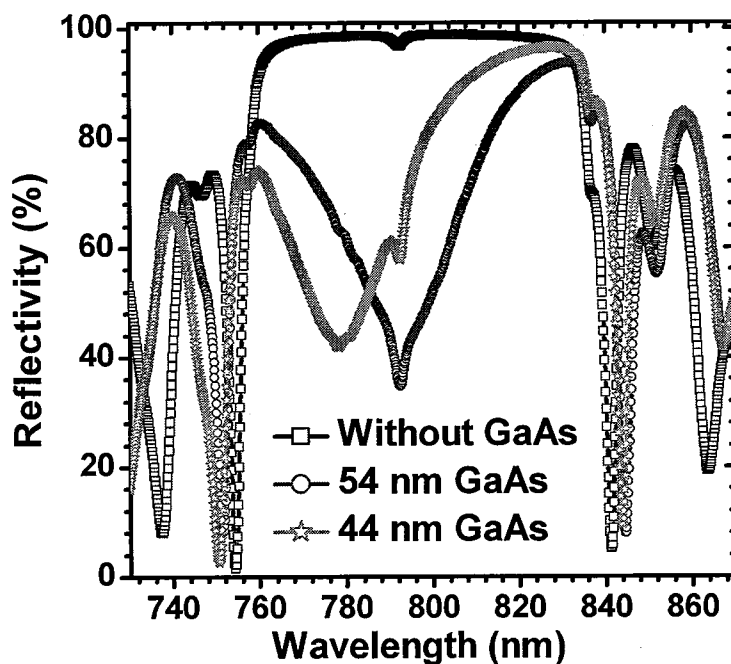


图 3.14 AlGaAs (54 nm GaAs)及 InAlGaAs (44 nm GaAs)量子阱结构 VCSEL 反射谱

Figure 3.14 The reflection spectroscopy of VCSELs with AlGaAs and InAlGaAs QWs

3.5 本章小结

本章介绍了量子阱结构设计的基本理论，设计了(AI)GaAs及InAlGaAs量子阱结构，分析了量子阱结构的子能级及其增益特性。建立VCSEL数值模型，通过变化上DBR的周期数及氧化电流限制孔径，优化VCSEL结构；通过对比不同量子阱结构VCSEL的L-I-V特性获得最优的量子阱结构，最后优化设计了采用AlGaAs及InAlGaAs量子阱结构的VCSEL，为实现高温工作795 nm VCSEL奠定了理论基础。

第4章 VCSEL 的外延生长及表征

VCSEL 的外延生长是器件研制过程中非常重要的部分, 本论文采用 Metal Organic Chemical Vapor Deposition (MOCVD) 技术进行 795 nm VCSEL 结构的外延生长。在量子阱结构的外延生长中, 不仅要控制各层的组份、厚度、势阱层/势垒层界面的陡峭度, 更需要关注量子阱结构的光学质量; 同时外延生长过程中需要精确控制 DBR 各层的组份、厚度、掺杂浓度, 以确保 VCSEL 的腔模位于 N 型/P 型 DBR 反射带的中心, 同时尽量降低光学吸收与串联电阻。本章以高分辨率 XRD、光致发光(PL)及原子力显微镜(AFM)等作为主要表征手段, 通过变化 MOCVD 的生长温度、反应室压力及 V/III 比来优化量子阱的生长条件, 最终完成了两种量子阱结构 VCSEL 的外延生长。

4.1 MOCVD 设备简介

本论文进行外延生长采用 AIXTRON 200/4 型 MOCVD, 如图 4.1 所示。在进行 VCSEL 外延生长时, 分别采用三甲基镓(trimethylgallium-[$\text{Ga}(\text{CH}_3)_3$], TMGa)、三甲基铝(trimethylaluminum-[$\text{Al}(\text{CH}_3)_3$], TMAI)和三甲基铟(Trimethylindium-[$\text{In}(\text{CH}_3)_3$], TMIIn)作为 III 族源, 砷烷(AsH_3)作为 V 族源, 硅烷(SiH_4)及四溴化碳(CBr_4)分别作为 N 型及 P 型掺杂剂, 经钽管纯化后的 H_2 作为载气。

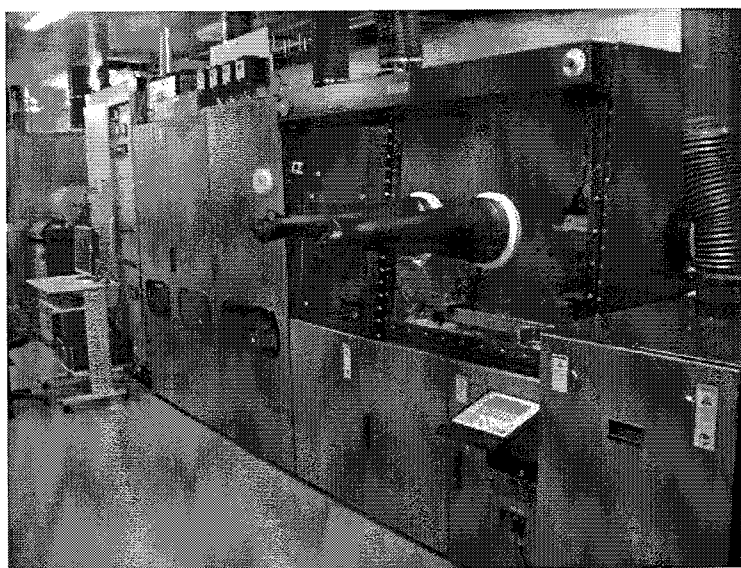


图 4.1 AIXTRON 200/4 型 MOCVD 设备

Figure 4.1 AIXTRON 200/4 MOCVD system

MOCVD 设备主要包括以下子系统：计算机控制系统、气体输运系统、反应室系统及尾气处理系统。反应室是 MOCVD 设备的核心部件，本论文研究工作采用的 MOCVD 设备的反应室如图 4.2 所示。该反应室包括圆柱形石英外管以及具有半圆形截面的石英内管。在石英内管中放置矩形石墨舟，石墨舟上的 4 英寸石墨盘内放置了三个 2 英寸石墨小盘。在外延生长过程中，4 英寸石墨盘和 2 英寸石墨小盘能够独立地旋转，从而改善材料生长的均匀性。为了防止 III-V 族化合物之间的预反应，在生长时，所用的 III 族源和 V 族源分别通过各自独立的管道输运，在反应室入口处水平放置一钼金属分流板，III 族源和 V 族源分别自挡板上方和下方进入反应室参与材料的外延生长。反应室采用三组独立可控的红外灯管进行加热，加热灯管呈 U 形分布于圆形石英管外侧的下方，每个灯管配备带水冷的铝反射镜反射红外光，改善加热的均匀性和减少能量损耗。

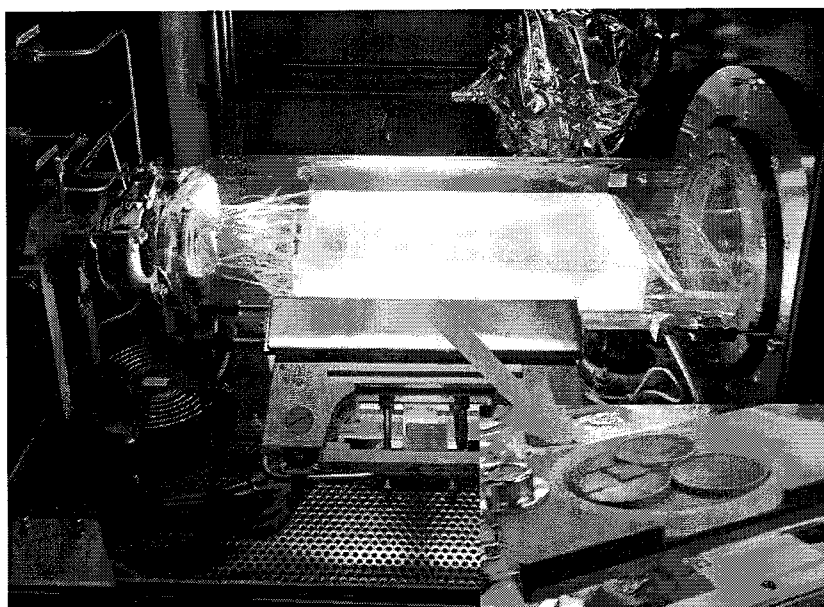


图 4.2 MOCVD 反应室

Figure 4.2 The reactor of MOCVD

MOCVD 外延层生长过程由计算机进行控制。在进行外延生长时，依据外延层结构及预先校准的数据，调整源的流量、源的开关时间及反应室温度等实现目标结构的外延生长。载气、III 族源、V 族源和掺杂气体采用不锈钢的管道输运，源的流量由质量流量计及压力计控制。另外，该系统设置了预流/排空管道(Vent)以及 Vent-Run 组合阀以保持 Vent 与 Run（通入反应室）管道内源的快速切换，以实现陡峭的异质界面和掺杂分布。此外，由于 MOCVD 使用的 AsH_3 、 PH_3 毒性较大，尾气在排放前须经中和处理，将有害气体浓度降到安全的范围以内，该 MOCVD

配备了湿法尾气处理系统,能够将有毒气体通过化学反应的方式形成化合物而存留于处理液中。

4.1.1 MOCVD 生长原理

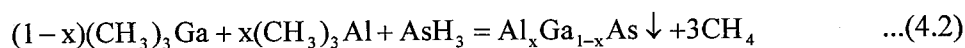
在 MOCVD 的生长过程中主要包含以下几个主要步骤:

- 载气将金属有机源及氢化物气态源通过气体输运管道运输至反应室;
- 反应物进入反应室后在抵达衬底前充分混合,反应物抵达衬底上方时穿过停滞层扩散至衬底表面并被衬底吸附,III 族和 V 族源分子分别分解形成包含 III 族元素及 V 族元素的离子;
- 产生的 III 族和 V 族源离子被吸附在衬底表面,并在衬底表面迁移,在一定温度下,III 族和 V 族原子迁移到合适的晶格位置成核生长;
- 化学反应的气态副产物解脱附、扩散,通过载气排出反应室。

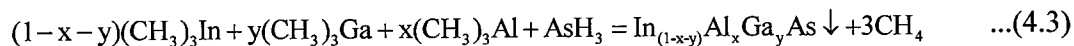
以 GaAs 衬底外延生长 InAlGaAs 为例,若仅将三甲基镓(TMGa)和 AsH₃ 通入反应室,则外延生长化学反应为:



若同时通入 TMGa 及三甲基铝(TMAI),则可得到 Al_xGa_{1-x}As 的三元固溶体,化学反应变为:



如果同时通入 TMGa、TMAI 及三甲基铟(TMIn),则可得到 In_(1-x-y)Al_xGa_yAs 的四元固溶体,涉及的化学反应为:



实际的外延生长过程会涉及到多组份、多相的化学反应^[119],并不像以上描述那样简单,其生长速率受限于上述步骤(a-d)中最慢的一步。如果上述物质输运与衬底表面吸附及脱附速率接近,则反应物在衬底表面有足够的停留时间,在衬底表面的化学反应达到平衡,此时该体系的化学反应呈现热力学规律的特征,该种生长模式称为“热力学控制模式”。如果在外延生长时,受限于反应物在衬底表面的吸附、脱附等过程,则称为“化学动力学控制模式”。如果在外延生长时,受限于反应物的输运过程,则称为“质量输运控制模型”。

4.1.2 MOCVD 生长模式

外延层的生长模式可分为岛状生长、层状生长以及中间生长三种模式^[119],如图 4.3 所示。

岛状生长模式:该生长模式中,衬底与外延层材料间的浸润性最差。输运至衬底表面的外

延材料的原子或分子更倾向于内部相互成键，因而形成三维岛状结构。然后，随着外延生长时间的延长，这些三维岛状结构尺度逐渐增加形成柱状岛，最终柱状岛彼此合并，形成表面粗糙的外延薄膜。

层状生长模式：当衬底与外延层材料间的浸润性良好时，输运至衬底表面的外延材料的原子或分子倾向于与衬底表面原子成键，因而能够在衬底表面形成一单原子外延层，在完成该单层外延生长后才开始下一单原子层的外延生长，如此周而复始地循环生长，因此，该生长模式也称之为“层-层生长模式”。采用该生长模式获得的外延层界面平坦、表面粗糙度较低，并且具有较好的晶体质量，是外延生长的理想生长模式。

中间生长模式：该生长模式是介于“岛状生长”和“层状生长”模式之间的生长模式。该模式的初始阶段，最初生长的几个原子层为层状生长模式，随着外延生长的继续，生长模式随后转变为岛状生长模式。采用该生长模式时，获得的外延层表面粗糙，且晶体质量也较差。

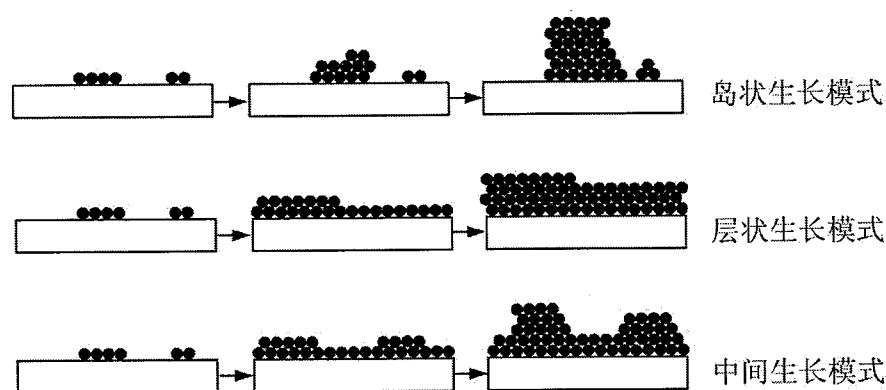


图 4.3 薄膜三种生长模式示意图^[119]

Figure 4.3 The schematic diagram of three kinds of growth mode ^[119]

4.2 外延材料表征技术

外延材料的表征能够提供外延材料的结晶、电学特性、光学质量等信息，为材料外延生长条件的调整和优化提供依据，是进行材料生长时不可或缺的步骤。

高分辨率 X 射线衍射(HR-XRD)广泛地应用于单晶薄膜质量检测，是微电子和光电子材料和器件外延生长中所需的重要表征手段之一^[120]。它能够提供异质外延材料的厚度、组份、晶格失配度、结晶的完整性、异质界面陡峭度和均匀性等信息。本论文采用德国 BRUKER 公司的 HR-XRD 进行材料表征，型号为 D8 Discover，其 X 射线波长为 0.154056 nm (Cu K α_1)。主要利用 $\omega/2\theta$ 模式测量外延层厚度、组份及晶格失配度等。

光致发光(Photoluminescence, PL)是研究半导体光学特性的最为常用的表征手段之一。半导体中的发光主要是指电子自高能态到低能态跃迁时,通过辐射复合的方式将能态间对应的能量差以光子的形式释放出去的行为。以带间跃迁为例,其涉及的具体过程如下:在光照下,半导体价带中电子吸收能量大于其带隙的光子,获得足够的能量而跃迁到导带,同时在价带中形成空穴,产生非平衡载流子;产生的非平衡载流子在导带或价带中会分别弛豫到导带底或价带顶;最后,电子-空穴通过带间复合、自由载流子复合或激子复合等形式形成辐射及非辐射复合。其中带间复合是指导带底电子和价带顶空穴的复合过程。半导体材料的 PL 光谱是发光强度按光子能量分布的曲线,通过对 PL 光谱的测量,可获得半导体材料的禁带宽度、量子阱中带间及子带间的能量差。此外,PL 谱的半宽、发光强度等反映半导体材料组分均匀性、量子阱界面粗糙度和辐射复合效率等。本文采用 RPM 2000 PL 系统在室温下表征材料,激发光源波长为 532 nm,测试时激光功率、狭缝、光栅、积分时间及扫描速率等可依据实际需求进行设置。

原子力显微镜(AFM)^[121]能获得材料表面原子尺度起伏的空间分辨率,可获得样品表面粗糙度、表面起伏及样品三维形貌等,在半导体材料表面特性表征方面具有非常重要的应用。AFM 一般有三种扫描模式:接触模式(Contact Mode)、非接触模式(Non-Contact Mode)及轻敲模式(Tapping mode)。本文利用 Veeco 公司的 Dimension 3100 型 AFM 设备,采用轻敲测试模式来获取外延薄膜的表面粗糙度、表面起伏大小等。

4.3 AlGaAs 及 InAlGaAs 的材料特性及外延生长

4.3.1 AlGaAs 的材料特性

AlGaAs 为三元固溶体,当 Al 组份小于 0.45 时为直接带隙材料。晶格常数可用 Vegard 定律表示,由于 AlAs 与 GaAs 晶格常数非常接近,当 Al 组份较低时,AlGaAs 外延层与 GaAs 衬底的晶格失配可忽略不计。但 MOCVD 生长 AlGaAs 同生长 GaAs 相比要困难得多,由于 Al 的化学活性较高,Al-C 与 Al-O 键的键能较 Al-As 键键能高,导致 AlGaAs 材料的本底浓度较高。并且 AlGaAs 材料中的 O、C 浓度随着 Al 组份的增加而增加,高 Al 组份 AlGaAs 在空气中极易氧化或被水分解。O 在 AlGaAs 中产生两个深能级,形成非辐射复合中心降低材料的少子寿命,从而降低 AlGaAs 材料的光致发光强度。

MOCVD 生长 AlGaAs 时,生长温度不但影响外延层剩余杂质浓度,而且还对 O 深能级杂质的并入有很大的影响。随着温度的升高,AlGaAs 外延层中的 O 含量会大大减小,随着生长温度自 600 °C 升高到 750 °C,AlGaAs 材料的 PL 强度提高三个数量级^[119]。因此,与 GaAs 相比,

AlGaAs 需要在较高的生长温度下才能获得较高的光学质量。当采用 TMGa、TMAI 和 AsH₃ 生长 AlGaAs 时, AlGaAs 材料中 O、C 的含量随着 AsH₃ 流量的增加 (V/III 比) 而降低^[119]。C 杂质是 AsH_x 与吸附在衬底表面的甲基基团反应而将 C 带入所生长的材料, 而 AsH_x 是由 AsH₃ 分解而来的。因此, 提高 AsH₃ 的分压, 即提高 V/III 比, 有利于降低 C 浓度。

另外, AlGaAs 外延层的导电类型随着 V/III 比的变化而改变, 这是由于外延层中剩余受主杂质和施主杂质相互补偿的结果。导电类型的转变点与 V/III 比和 Al 组份有关, 当然也与使用源的杂质含量相关。AlGaAs 的 N 型掺杂元素主要有 Si、Se 和 Te, P 型掺杂元素主要有 Zn、C 和 Be。本论文采用 SiH₄ 及 CBr₄ 作为 AlGaAs 的 N 型和 P 型掺杂剂。

4.3.2 InAlGaAs 的材料特性

InAlGaAs 属于 III-III'-III"-V 型四元固溶体材料。由于 Al 原子半径和 Ga 原子半径十分接近, 因此可通过调整材料的 In 组份调节外延层的应变, 通过调整 Al 组份可调节材料的带隙; 通过调节 Al 及 In 的组份可以固定量子阱厚度而调整发光波长。MOCVD 生长 InAlGaAs 材料与生长 AlGaAs 类似, 也存在 O、C 等杂质的问题, 且对 MOCVD 系统内及源材料中的 H₂O 和 O 含量非常敏感, 因此高质量 InAlGaAs 材料的生长尤为困难^[122]。此外, Al 和 In 原子键能及表面迁移率差异比较大, 容易由于扩散长度不足而形成 InAs 及 AlAs 的富集区, 使材料产生相分离, 最终造成晶体质量的下降^[122-125]。为了提高 Al 原子迁移率及抑制 O、C 等杂质的并入, 需在较高温度下进行材料生长, 而 In 原子较高的蒸气压决定了材料的生长温度上限, 因此, 相比于 AlGaAs 而言, InAlGaAs 对生长参数的要求更为严格, 所以需细致优化材料生长参数。

选择高 V/III 比进行 InAlGaAs 的外延生长有利于抑制材料中的 O 和 C 杂质的并入, 但由于 In-As 键与 Al-As 键的键能差距较大, 过高的 V/III 比将同样会形成 InAs 及 AlAs 的富集区^[126]。而过低的 V/III 比也会由于金属聚集而导致晶体质量的下降。另外, 反应室压力对材料质量及量子阱特性也会有较大的影响^[127]。

4.4 量子阱结构的优化生长

本章主要优化生长了两种有源区结构, 一个是 5.3 nm-Al_{0.085}Ga_{0.915}As/6 nm-Al_{0.35}Ga_{0.65}As 量子阱结构, 另一个是 6 nm-In_{0.08}Al_{0.129}Ga_{0.791}As/6 nm-Al_{0.35}Ga_{0.65}As 量子阱结构。在生长量子阱之前, 首先校准 AlGaAs 及 InAlGaAs 单层材料的组份和生长速率, 然后分别优化两种量子阱结构的生长条件, 衬底为(001)面偏向(111)A 方向 0.5 度和 2 度的两种 N 型 GaAs。

4.4.1 AlGaAs 量子阱的优化生长

首先在生长温度 700 °C、反应室压力 100 mbar 及 AsH₃ 流量为 120 sccm (V/III 比为 75) 下生长了 4 个周期 AlGaAs 量子阱结构,发现发光强度比较低。较高温度下生长 AlGaAs 材料可以显著地抑制材料中 C 和 O 杂质的并入,减少非辐射复合中心密度,提高 AlGaAs 材料的质量,因而提高了量子阱的 PL 强度。随后将量子阱生长温度提高至 750 °C,研究了 V/III 比(改变 AsH₃ 的流量)对量子阱发光特性的影响,室温下量子阱的 PL 峰值强度及其半高宽如图 4.4 所示。

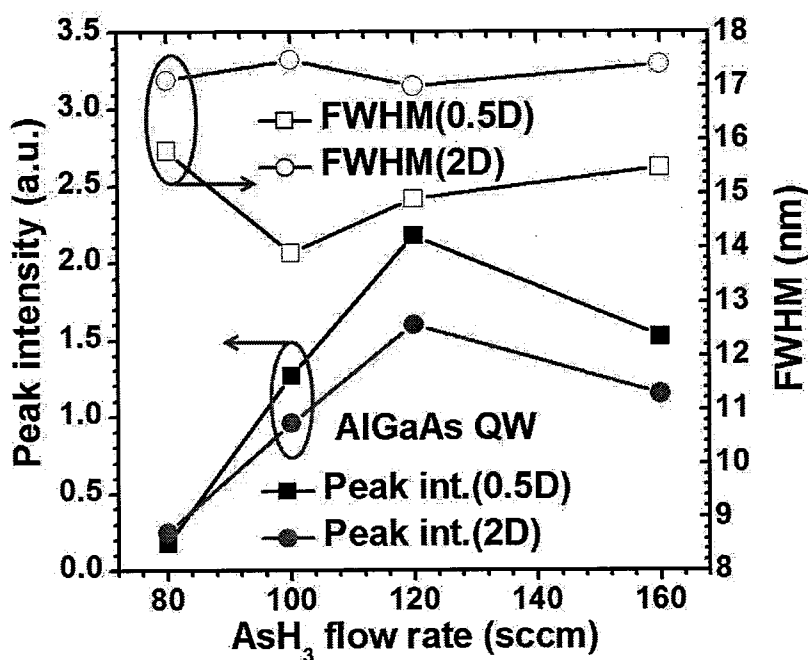


图 4.4 AlGaAs 量子阱 PL 强度和半高宽随 AsH₃ 流量的变化

Figure 4.4 The PL intensity and FWHM of AlGaAs QWs as a function of the flow of AsH₃

两种偏角衬底上生长的量子阱 PL 强度都随 AsH₃ 流量从 80 增加到 160 sccm (V/III 比变化为 50 至 100) 先增大后减小,当 AsH₃ 流量为 120 sccm (V/III 比为 75) 时达到最大;而 PL 谱半高宽随 V/III 比的变化趋势则不尽相同,2 度偏角衬底上生长的量子阱的 PL 谱半高宽比 0.5 度偏角衬底上的要大一些。2 度偏角衬底生长的量子阱 PL 谱半高宽随 V/III 比的变化不大,可理解为 V/III 比的变化对量子阱界面起伏影响不大。表面粗糙度基本上代表了量子阱界面的粗糙度,对比 AFM 测试结果(图 4.5(b)、(d)、(f)及(h))可发现其表面粗糙度也极为接近,AsH₃ 流量从 80 sccm 逐渐增加至 160 sccm 时,表面粗糙度(R_q)依次分别为 1.61 nm、1.37 nm、1.30 nm 及 1.26 nm。对比图 4.5 中左右两列 AFM 形貌图可发现 0.5 度偏角衬底生长的量子阱表面粗糙

度比 2 度偏角衬底生长的低一个数量级，两种衬底上所生长的量子阱的 PL 谱半高宽与其表面粗糙度的趋势一致，也表明量子阱 PL 谱半宽能够侧面反映量子阱界面的粗糙度。此外，从 AFM 测得表面形貌看，改变 V/III 比基本上没有改变 2 度偏角衬底生长的外延层的生长模式，即典型的台阶聚并(step bunching)生长模式，可推测吸附原子在生长表面的迁移长度大于生长表面原子台阶间距。

由于 0.5 度偏角衬底表面原子台阶间距大于 2 度偏角衬底的原子台阶间距，因此与 2 度偏角衬底相比，0.5 度偏角衬底上生长的量子阱结构的表面粗糙度受 V/III 比的影响较大。对比分析 AFM 测试结果（图 4.5(a)、(c)、(e)及(g)所示），可推测当 AsH_3 流量为 80 sccm（V/III 比为 50）时，吸附原子在生长表面迁移过于充分，因而易于形成较大面积的高度为单分子层的二维岛，在这些岛未来得及合并时又开始成核，导致生长表面形成的原子台阶不平行，生长模式介于层-层生长模式及台阶流生长(step flow)模式之间，在此种情况下生长的量子阱界面略粗糙（表面粗糙度 $R_q=0.15 \text{ nm}$ ），所以 PL 谱半高宽略宽(15.8 nm)。当 AsH_3 流量为 100 sccm（V/III 比为 62）时，吸附原子仍能够在衬底表面充分迁移，生长表面形成的原子台阶平行，其生长模式呈典型台阶流生长模式，理想的生长模式使得外延层表面粗糙度较低（0.127 nm），此时生长的量子阱结构界面较为平滑，所以 PL 谱半高宽稍变窄(13.9 nm)。随着 AsH_3 流量的进一步增大（120 sccm 和 160 sccm 时），外延层的生长模式仍为台阶流生长模式，但较高的 V/III 比减缓了吸附原子在衬底表面的迁移，导致外延层表面粗糙度略微增大—表面粗糙度(R_q)分别为 0.129 nm 及 0.135 nm，因而导致所对应的 PL 谱半高宽相应地略微增加。在理想的生长模式下，选择适当的 V/III 比，可以使 0.5 度偏角衬底上生长的量子阱的发光强度比 2 度偏角衬底上的稍强，其 PL 谱半高宽也略窄（图 4.4 所示）。综上所述，在生长温度为 750 °C、反应室压力为 100 mbar 和 AsH_3 流量 120 sccm（V/III 比为 75）下，0.5 度偏角衬底上生长的 AlGaAs 量子阱的光学质量最佳。

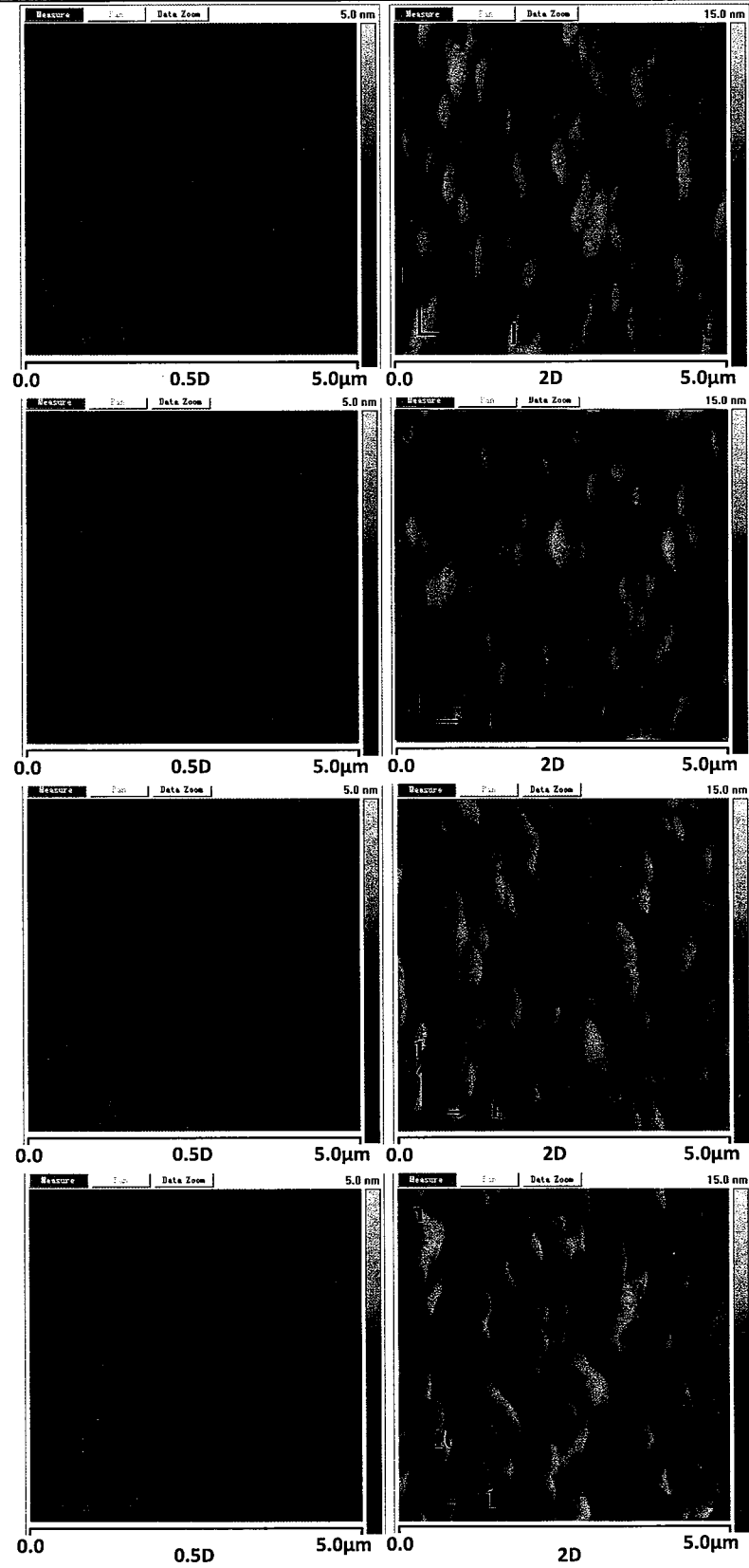


图 4.5 不同 AsH_3 流量及衬底偏角时 AlGaAs 量子阱表面形貌，样品扫描范围 $5 \times 5 \mu\text{m}^2$

Figure 4.5 The surface morphology of AlGaAs QWs as a function of the flow of AsH_3 and the orientation of substrate, the scan area $5 \times 5 \mu\text{m}^2$

4.4.2 InAlGaAs 量子阱的优化生长

为获得目标应变的 InAlGaAs 量子阱，利用 HR-XRD 对量子阱结构进行表征，通过曲线拟合获得量子阱结构的应变变量，微调生长参数获得目标应变的量子阱结构。图 4.6 为 4 个周期应变量子阱结构 HR-XRD 测试结果，其中，黑色曲线为量子阱结构实测结果，红色曲线为拟合曲线，可看出实测与拟合曲线吻合度极高，表明所生长的量子阱结构与目标结构相吻合。此外，实测曲线（黑色曲线）可观测到明显地干涉条纹，表明量子阱结构界面陡峭且晶体质量较高。

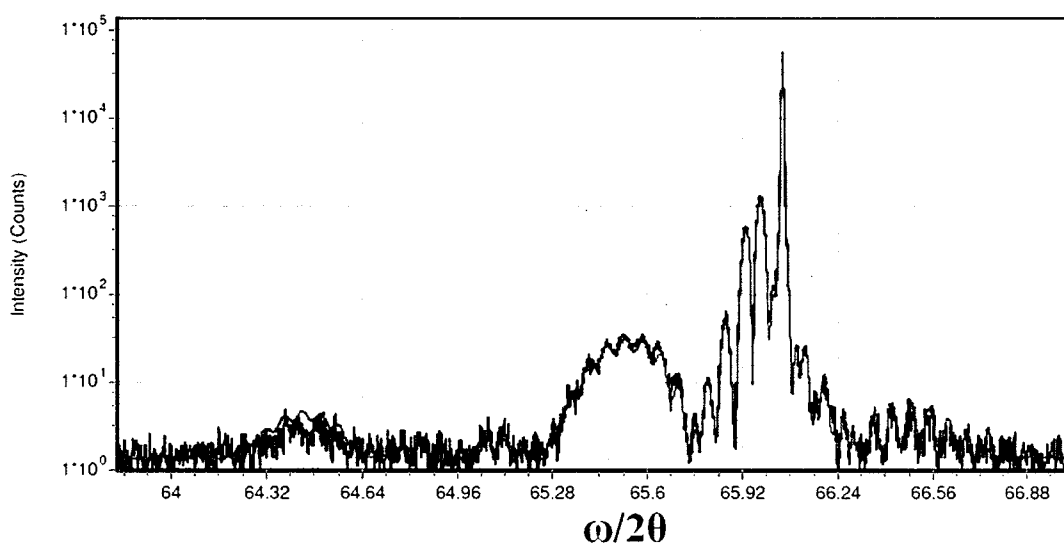


图4.6 InAlGaAs量子阱HR-XRD测试结果

Figure 4.6 The HR-XRD result of InAlGaAs QW

在此基础上，研究了反应室压力对量子阱光学特性的影响。固定生长温度为 700 °C 及 AsH₃ 流量 60 sccm (V/III 比为 75)，分别在反应室压力为 50 和 100 mbar 下生长了 InAlGaAs 量子阱。不同偏角衬底上生长的量子阱室温 PL 如图 4.7 所示，可发现在 50 mbar 下生长的量子阱 PL 强度较强，且 PL 谱的半高宽也较窄，表明 InAlGaAs 量子阱的光学质量在低压生长时有较大改善。

反应室压力的高低会影响吸附原子在生长表面的迁移长度及反应副产物（如 O、C 等杂质）的解吸附，这将会对外延层的生长模式、表面形貌、相分离及晶体质量产生一定的影响。对比分析 AFM 的测试结果（图 4.8）可发现，当反应室压力为 50 mbar 时，0.5 度偏角衬底上生长的量子阱表面平整，原子台阶平行，外延层生长模式为台阶流模式；当反应室压力为 100 mbar 时，外延层生长模式虽仍为台阶流模式，但生长表面存在纳米尺度的小岛且原子台阶扭曲。而 2 度偏角衬底上生长的量子阱表面形貌则不受反应室压力的影响，其生长模式为典型的台阶聚并模式。当反应室压力分别为 50 mbar 及 100 mbar 时，0.5 度偏角衬底上生长的量子阱表面粗糙度(R_q)

分别为 0.10 nm 及 0.20 nm，而 2 度偏角衬底上生长的量子阱表面粗糙度(R_q)分别为 0.74 nm 及 0.39 nm。当反应室压力由 100 mbar 降至 50 mbar 时，0.5 度偏角衬底上生长表面吸附原子迁移充分且适度，所生长的量子阱表面原子台阶平行，生长模式为理想的台阶流模式，因此表面粗糙度较低。随着反应室压力的降低，2 度偏角衬底上生长表面的吸附原子迁移长度同样会增加，使得外延层的台阶聚并生长模式更为明显，量子阱表面粗糙度也略微增加；因此通过适当降低原子迁移长度（如增加反应室压力、增加 V/III 比、降低生长温度等），可以抑制或改变 2 度偏角衬底上外延层的台阶聚并生长模式。通过分析图 4.7 的结果可发现，与 2 度偏角衬底相比，在低压时 0.5 度偏角衬底上生长的量子阱 PL 强度较强；但其 PL 谱半高宽较宽。综合分析图 4.7 及 4-8 的结果发现，在不同反应室压力下，2 度偏角衬底上生长的量子阱 PL 谱半高宽与其表面粗糙度的变化趋势相矛盾。这是由于量子阱 PL 谱半高宽还受量子阱材料组份及相分离的影响，可推断在反应室压力 50 mbar 时，InAlGaAs 材料质量得到有效改善，因此，2 度偏角衬底上生长的量子阱 PL 谱半高宽较窄。

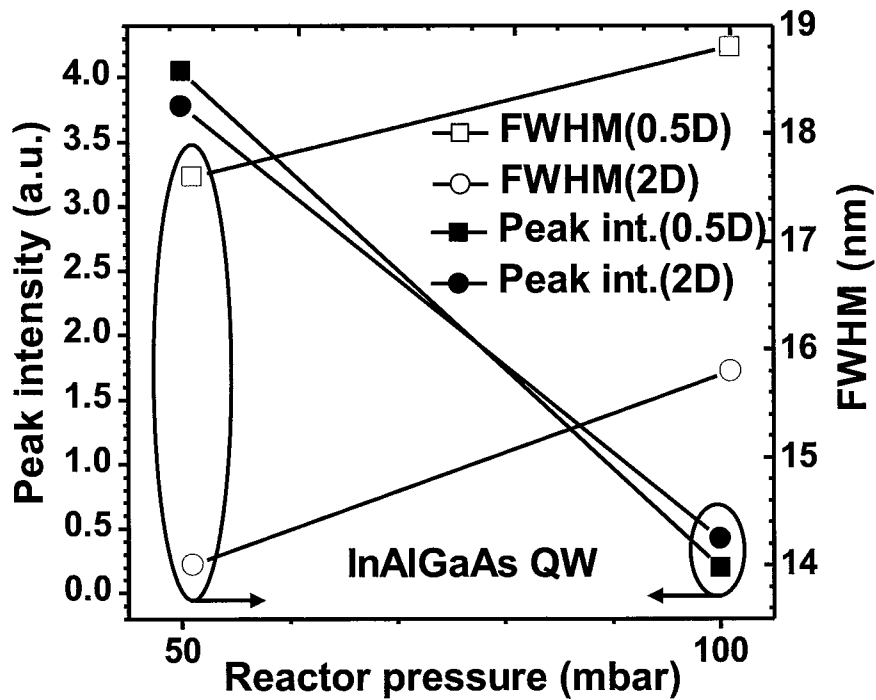


图4.7 InAlGaAs量子阱PL强度和半高宽与反应室压力的关系

Figure 4.7 The PL intensity and FWHM of InAlGaAs QWs as a function of the reactor pressure

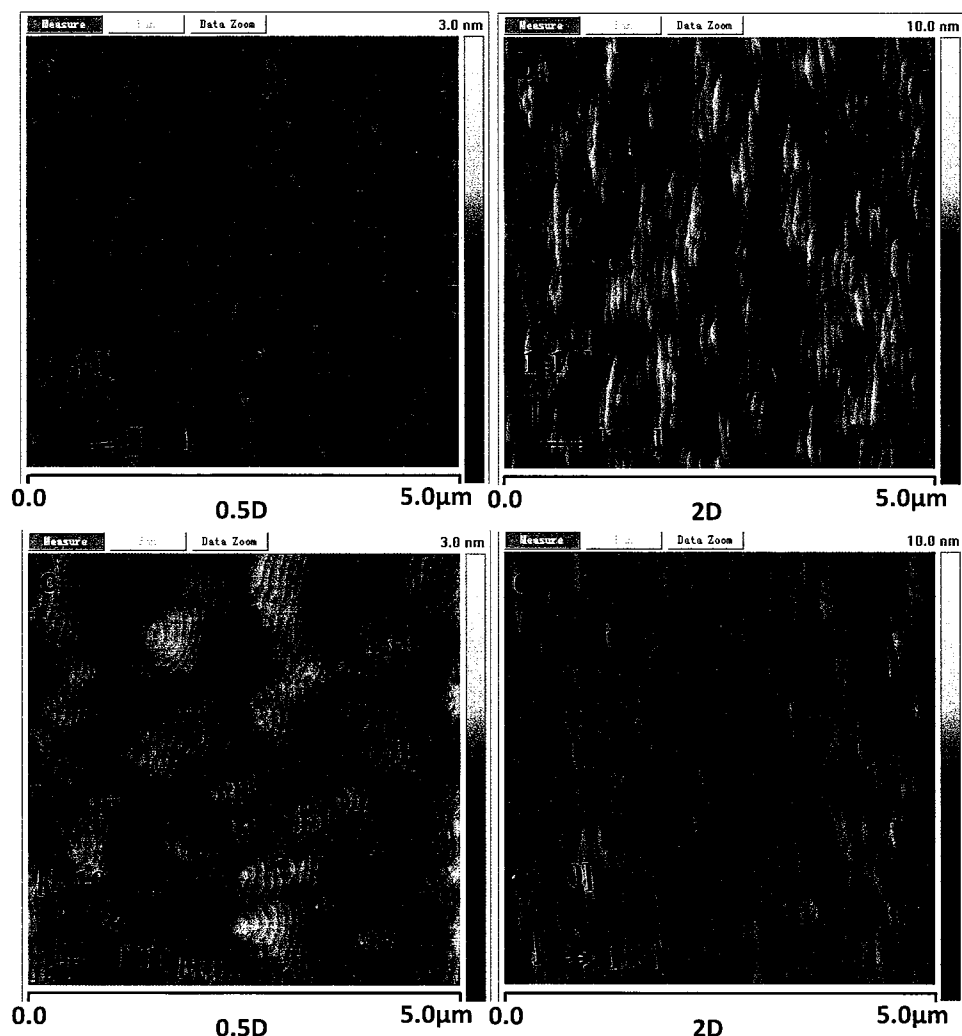
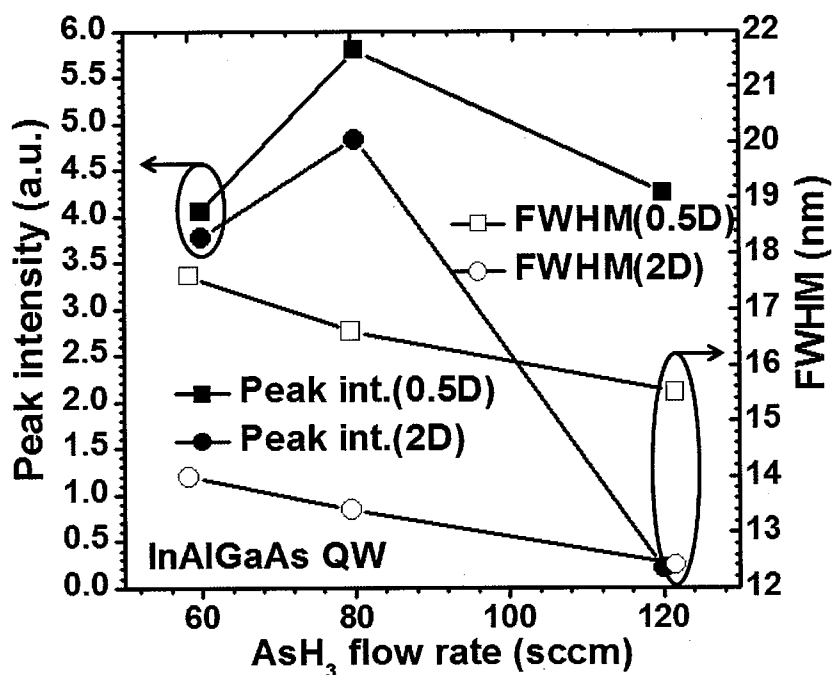


图4.8 不同反应室压力时InAlGaAs量子阱表面形貌，扫描范围 $5 \times 5 \mu\text{m}^2$

Figure 4.8 The surface morphology of InAlGaAs QWs as a function of the reactor pressure and the orientation of substrate, the scan area $5 \times 5 \mu\text{m}^2$

在反应室为 50 mbar 下，生长了三组 InAlGaAs 量子阱，研究了 V/III 比的变化对量子阱光学特性的影响。图 4.9 为量子阱的室温 PL 测试结果，可看出量子阱 PL 强度随 AsH_3 流量的增加（V/III 比增加）先增加随后降低，当 AsH_3 流量为 80 sccm（V/III 比为 100）时量子阱的 PL 强度最强；而量子阱 PL 谱半高宽随 AsH_3 流量的增加（V/III 比增加）而降低。同 2 度偏角衬底相比，0.5 度偏角衬底上生长的量子阱 PL 强度较强，但 PL 谱半高宽较宽。

图 4.9 InAlGaAs 量子阱 PL 强度和半高宽随 AsH₃ 流量的变化Figure 4.9 The PL intensity and FWHM of InAlGaAs QWs as a function of the flow of AsH₃

通过分析 AFM 测试结果(图 4.10)可发现, 0.5 度偏角衬底上生长的量子阱表面粗糙度(R_q)分别为 0.10 nm, 0.09 nm 及 0.14 nm, 表面平整且原子台阶平行, 表明此生长条件下生长表面吸附原子迁移较充分, 生长模式为理想的台阶流模式。2 度偏角衬底上生长的量子阱表面粗糙度及生长模式几乎不受 V/III 比变化的影响, 当 AsH₃ 流量为 60 sccm、80 sccm 及 120 sccm 时, 2 度偏角衬底上生长的量子阱表面粗糙度(R_q)依次为 0.74 nm, 0.81 nm 及 0.76 nm, 其外延层生长模式为典型的台阶聚并模式。这是由于 0.5 度偏角衬底表面原子台阶宽度比 2 度偏角衬底表面原子台阶宽, 而较高的 V/III 比会抑制生长表面吸附原子的迁移, 很可能使得吸附原子的迁移长度小于原子台阶宽度, 导致 0.5 度偏角衬底上生长的外延层表面出现纳米尺度的小岛且原子台阶不清晰。

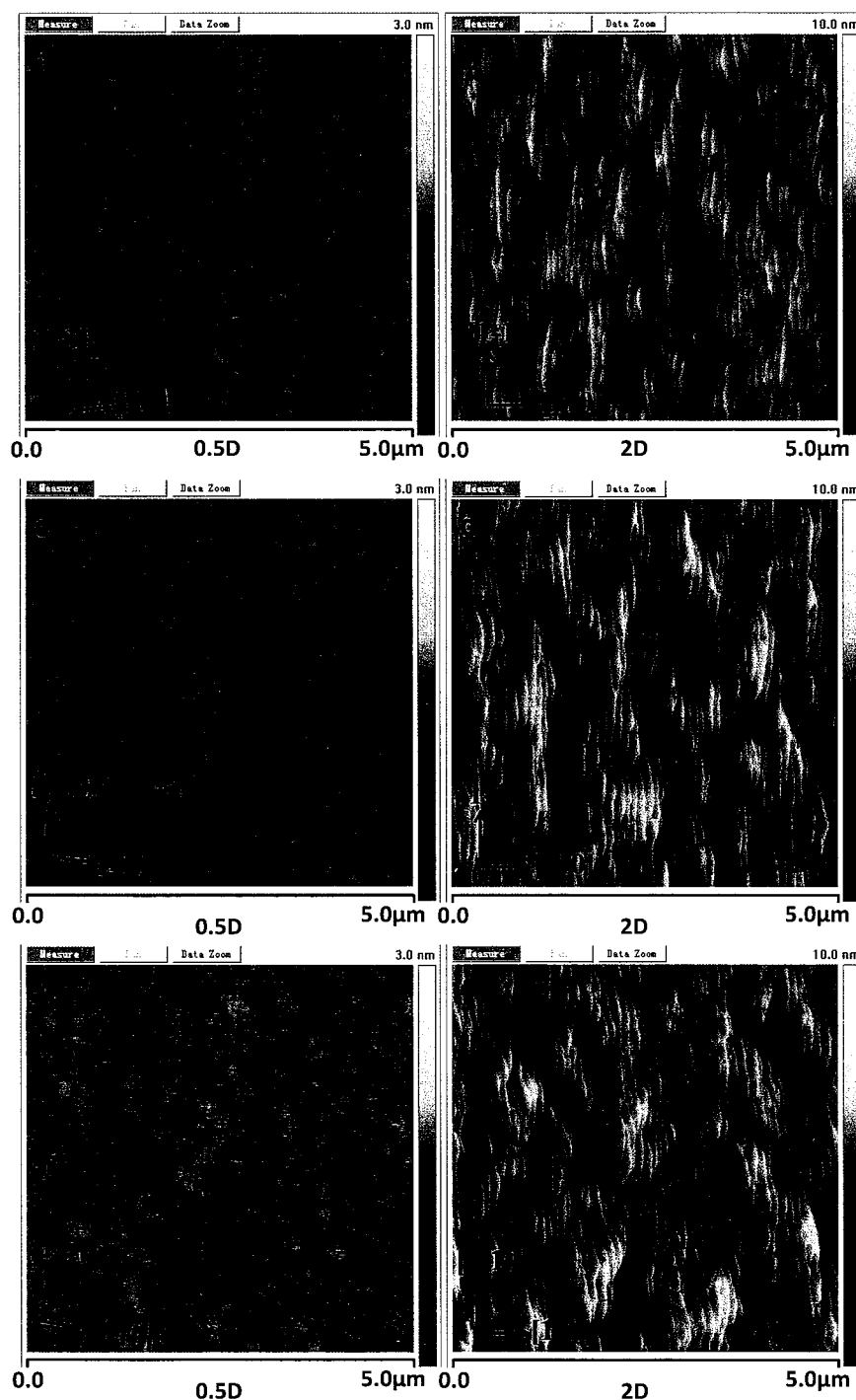


图 4.10 不同 AsH_3 流量下 InAlGaAs 量子阱表面形貌，样品扫描范围 $5 \times 5 \mu\text{m}^2$

Figure 4.10 The surface morphology of InAlGaAs QWs as a function of the flow of AsH_3 and the orientation of substrate, the scan area $5 \times 5 \mu\text{m}^2$

最后，通过改变生长温度，研究了生长温度对量子阱光学特性的影响。量子阱室温 PL 结果如图 4.11 所示，随生长温度的逐渐升高，可看出量子阱 PL 强度先增加然后逐渐降低。同 2 度偏角衬底相比，0.5 度偏角衬底上生长的量子阱 PL 强度较强；PL 谱的半高宽随生长温度的升

高由 17.8 nm 降低至 12.1 nm，而 2 度偏角衬底上生长的量子阱 PL 谱半高宽几乎不受生长温度的影响，在 12.7 nm 至 13.8 nm 之间变化。

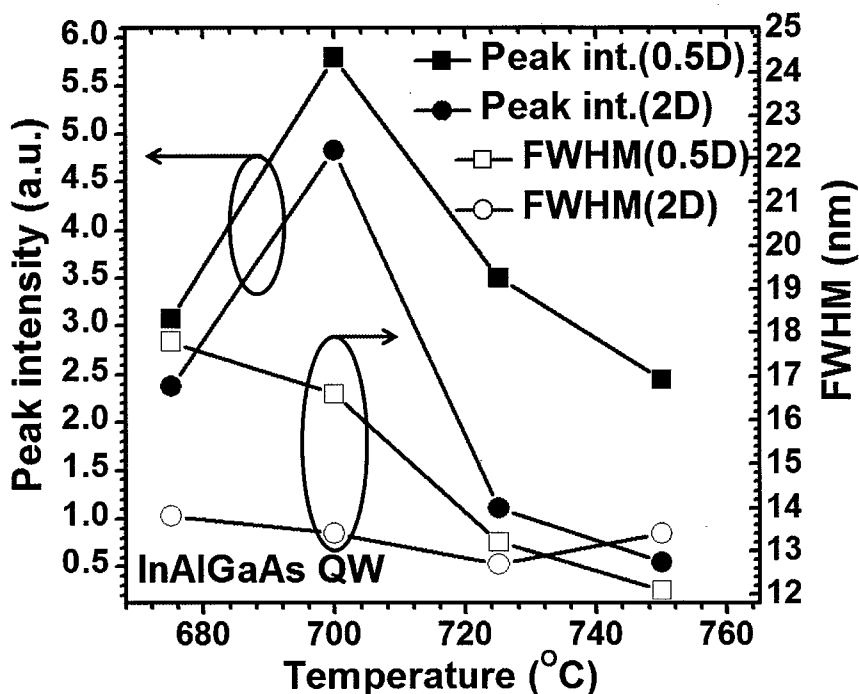


图 4.11 InAlGaAs 量子阱 PL 强度和半高宽与生长温度的关系

Figure 4.11 The PL intensity and FWHM of InAlGaAs QWs as a function of the growth temperature

AFM 测试结果（图 4.12）表明，随着生长温度的逐渐升高，0.5 度偏角衬底上生长的量子阱表面平整，原子台阶平行且逐渐趋向清晰，但表面粗糙度基本保持在~0.15 nm 左右。当生长温度较低时，吸附原子在生长表面上的迁移不充分，而适当的生长温度能够增强生长表面吸附原子的迁移能力，可以改善量子阱材料组份的均匀性，也使得生长表面趋于平整，生长模式趋向完美的台阶流模式，因此 0.5 度偏角衬底上生长的量子阱光学质量较佳。随着生长温度的逐渐升高，2 度偏角衬底上生长的量子阱表面粗糙度略有区别但表面形貌有明显的不同，其表面粗糙度(R_q)依次为 0.59 nm, 0.81 nm、1.56 nm 及 0.77 nm，其生长模式为台阶聚并模式，但外延层台阶聚并生长模式随着生长温度的升高越来越明显，这表明外延层的生长模式与生长表面吸附原子的迁移长度密切相关，降低生长温度可以一定程度上减小吸附原子的迁移长度，在一定程度上抑制外延层的台阶聚并生长模式。综合分析不同偏角衬底生长的量子阱 PL 谱半高宽、表面粗糙度和生长温度的关系，可推测随着温度的升高，0.5 度偏角衬底生长表面吸附原子迁移长度逐渐增加，所生长的 InAlGaAs 材料的均匀性得到有效改善，所以 0.5 度偏角衬底生长量子阱 PL 谱半高宽逐渐降低。

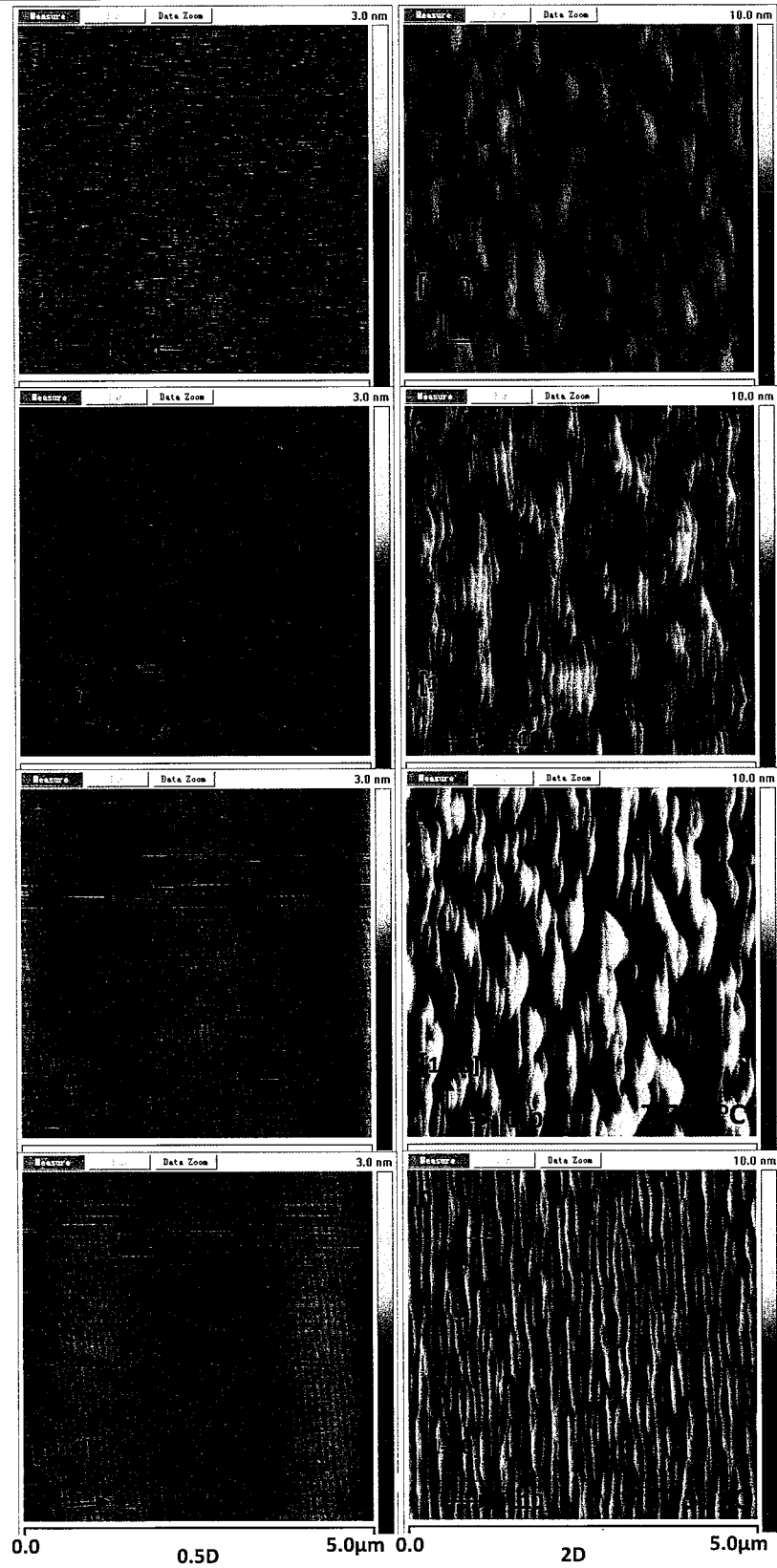


图 4.12 不同生长温度下 InAlGaAs 量子阱表面形貌，扫描范围 $5 \times 5 \mu\text{m}^2$

Figure 4.12 The surface morphology of InAlGaAs QWs as a function of the the growth temperature and the orientation of substrate, the scan area $5 \times 5 \mu\text{m}^2$

由于 InGaAs 在较低温度下生长即可获得较高的材料质量, 而 AlGaAs 需在高温下才能获得较高的材料质量, 因此对于 InAlInAs, 存在一最佳的生长温度使其具有较佳的材料质量。结合图 4.11 及 4-12 可看出, 对于 0.5 度和 2 度偏角衬底上生长量子阱结构, 700 °C 是较佳的生长温度。

上述结果表明, InAlGaAs 量子阱的光学质量与反应室压力、生长温度及 V/III 比等参数密切相关, 因此量子阱结构需要依据材料特性细致优化生长参数, 寻求最佳生长条件; 当反应室压力为 50 mbar、生长温度为 700 °C 及 V/III 比为 100 时, 0.5 度偏角衬底上生长的 InAlGaAs 量子阱 PL 强度最强及较窄的 PL 谱半高宽。

4.5 DBR 的外延生长

在校准 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 及 $\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ 组份、生长速率及 N/P 型掺杂的基础上, 生长了 20 个周期 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ DBR, 生长温度为 700 °C, 反应室压力为 100 mbar, AsH_3 流量为 80 sccm (V/III 比为 100)。

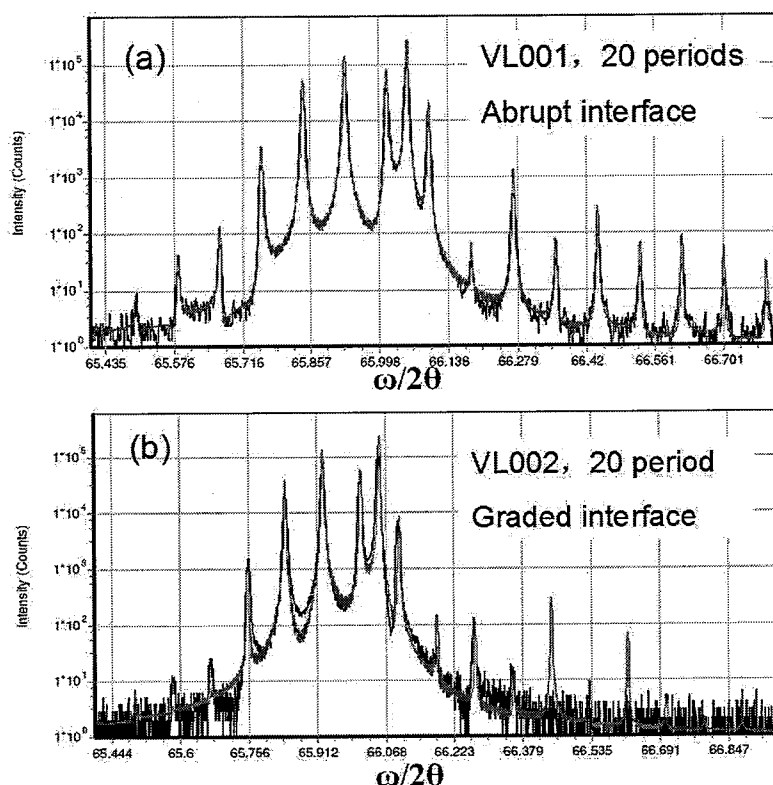


图 4.13 未掺杂 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ DBR 的 HR-XRD 曲线, (a)界面突变型, (b)界面组分渐变型

Figure 4.13 The HR-XRD results of undoped $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ DBR, (a) with an abrupt interface, (a) with a graded interface

为减小 DBR 的电阻, 在高/低 Al 组份 AlGaAs 异质结间插入 20 nm 组份线性渐变过渡层。为研究组份渐变插入层对 DBR 反射特性的影响, 我们对比生长了界面突变和界面组份渐变的 DBR, 图 4.13 为 20 个周期未掺杂的界面突变(VL001)和界面组份渐变(VL002)DBR 的 HR-XRD 衍射曲线, 图 4.13(a)和(b)中黑色曲线为实测曲线, 红色曲线为拟合曲线, 二条曲线吻合度较好, 说明所生长的 DBR 结构具有良好的厚度一致性/均匀性、平整的界面和极佳的周期重复性。

随后利用分光光度计测量了两种 DBR 的反射谱, 测试时入射角度为 8° , 由于 DBR 反射特性对入射角度敏感, 需将测试数据进行修正才能获得正入射时 DBR 的反射特性。图 4.14 为 20 个周期未掺杂的 DBR 的反射谱, 自反射谱曲线可看出, 界面组份渐变型 DBR 高反带带宽比界面突变型 DBR 要略窄, 并且反射率也略有降低, 需要通过增加 DBR 的周期数来补偿反射率的损失。

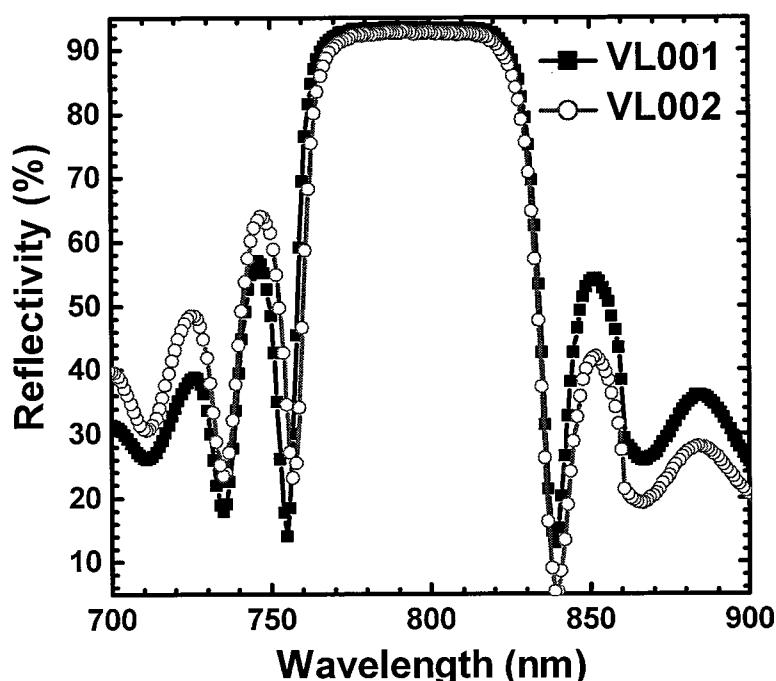


图 4.14 未掺杂 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ DBR 的反射谱; VL001 为界面组份突变, VL002 为界面组份渐变

Figure 4.14 The reflection spectroscopy of undoped $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ DBR, the VL001 with an abrupt interface, the VL002 with a graded interface

在完成非掺杂 DBR 结构及掺杂校准的基础上, 生长了 N 型 (掺 Si: $2.0\text{E}18$) 和 P 型 (掺 C: $2.0\text{E}18$) DBR, 同样对 DBR 结构进行了 HR-XRD 及反射谱特性分析。图 4.15 为掺杂的、界面组份渐变的 20 个周期 DBR 的 HR-XRD 衍射曲线, 黑色曲线为实测曲线, 红色曲线为拟合曲线, 可看出二条曲线吻合度较好, 说明掺杂后的 DBR 结构仍然具有平整的界面和极佳的周期重复性。

图 4.16 为 N 型、P 型及未掺杂 DBR 的反射谱, 对比可知, DBR 掺杂后反射率及高反带带宽几乎没有变化, 而掺杂 DBR 的高反带都向短波方向移动, 可能由于 N 型及 P 型掺杂在一定程度上改变了 AlGaAs 的生长速率及折射率, 造成 DBR 高反带蓝移; 此外, 掺 C 时会因 CBr_4 的腐蚀性而降低 AlGaAs 的生长速率, 造成 P 型 DBR 厚度偏薄, 使其高反带产生一定程度的蓝移。因此, 在进行 VCSEL 生长时需要确认 DBR 各层材料组份、折射率及吸收系数, 适当调整 DBR 各层的生长时间使得 DBR 在室温时的反射带中心波长为 $\sim 792 \text{ nm}$ 。

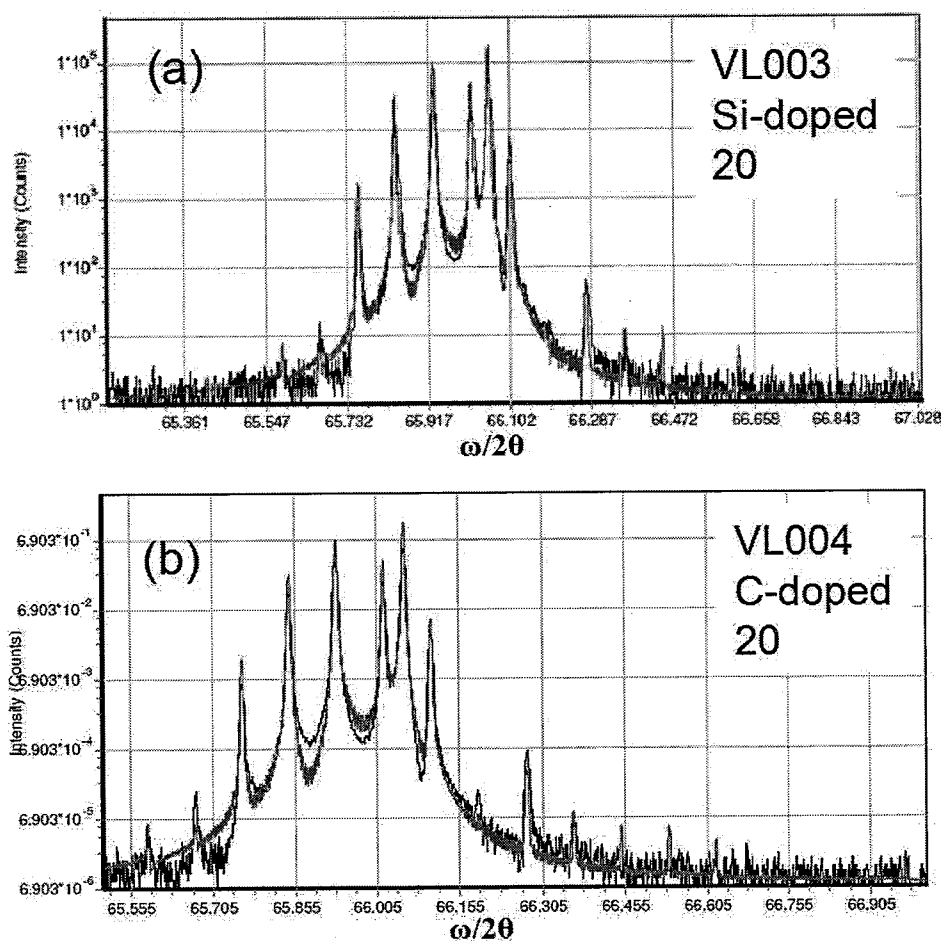


图 4.15 20 个周期界面组份渐变 N 型(a)和 P 型(b)掺杂 DBR 的 HR-XRD 曲线

Figure 4.15 The HR-XRD results of N type (a) and P type (b) DBR

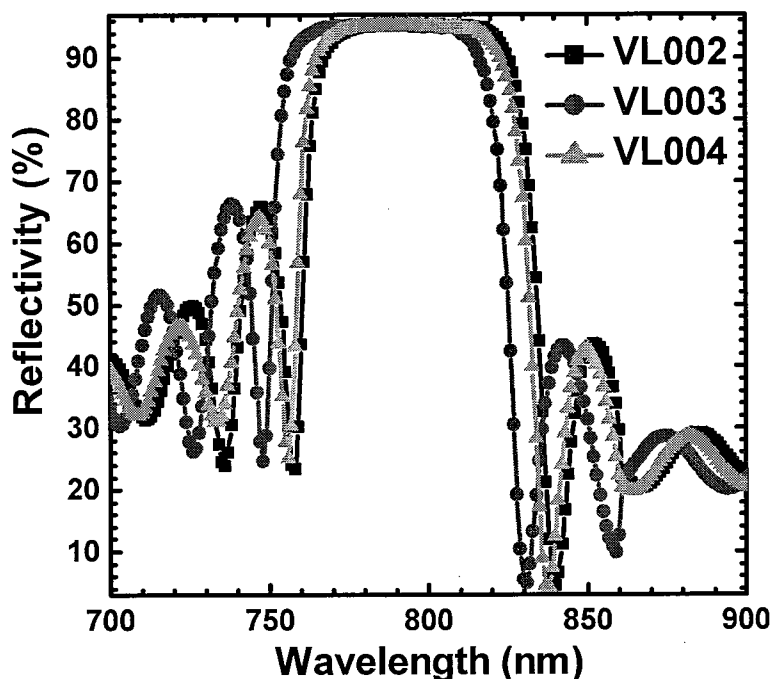


图 4.16 非掺及掺杂 DBR 的反射谱, VL002 为未掺杂的 DBR, VL003 为掺 Si 的 DBR, VL004 为掺 C 的 DBR

Figure 4.16 The reflection spectroscopy of undoped and doped DBR, the VL002, VL003 and VL004 is undoped, Si-doped and C-doped DBR, respectively

4.6 VCSEL 结构的外延生长

4.6.1 DBR 上生长量子阱结构

前面所述量子阱结构优化生长都是直接在 GaAs 衬底上生长, 在生长 VCSEL 结构前, 须在 N 型 DBR 上生长 AlGaAs 量子阱结构并确认其发光波长及强度。首先在 GaAs 衬底生长了 10 个周期 N 型 DBR, 然后生长量子阱结构。之后对该结构进行了 HR-XRD 测试, 结果如图 4.17 所示, 其中黑色曲线为实测曲线, 红色曲线为目标结构的拟合曲线, 两条曲线吻合度较高, 表明所生长的外延结构与目标结构一致。

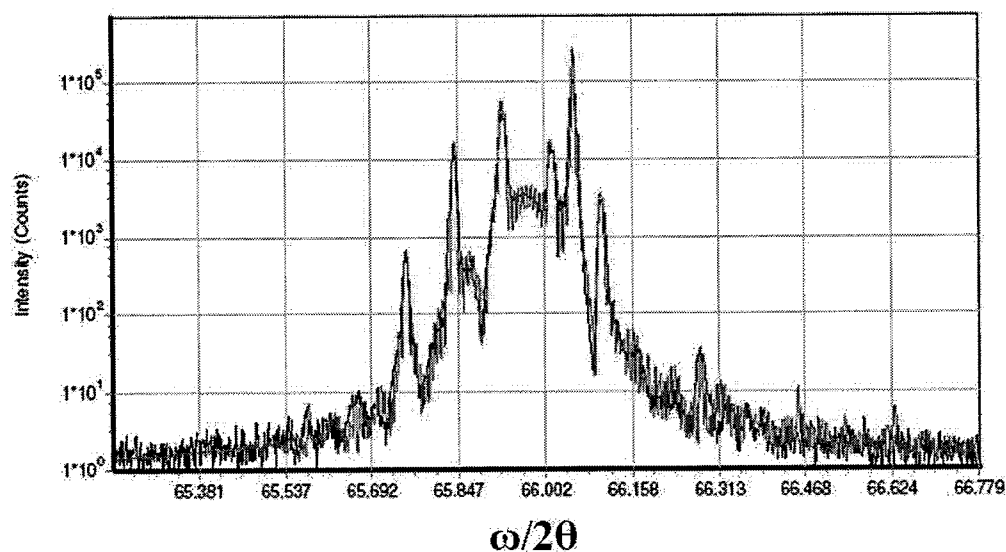


图 4.17 在 GaAs 衬底上生长的 10 个周期 DBR 及量子阱有源区结构的 XRD 曲线，黑色曲线为实测曲线，红色曲线为拟合曲线

Figure 4.17 The HR-XRD results of QWs and DBR, the black curve is experimental curve and the red curve is fitting curve

在 GaAs 衬底及 N 型 DBR 上生长 AlGaAs 量子阱的室温 PL 测试结果如图 4.18 所示。可看出，在 N 型 DBR 上生长的 AlGaAs 量子阱 PL 发光波长与 GaAs 衬底上直接生长的 AlGaAs 量子阱 PL 发光波长相同，但 PL 谱强度及半高宽有所不同；通过图 4.18(a)可发现，在 GaAs 衬底直接生长的 AlGaAs 量子阱 PL 谱主发光峰（重空穴跃迁(heavy-hole transition-(1c-hh))左侧存在明显的轻空穴跃迁(light-hole transition-(1c-lh))所对应的发光峰；而自图 4.18(b)可看出，在 N 型 DBR 上生长 AlGaAs 量子阱的 PL 谱中空穴跃迁对应的发光峰更靠近 PL 谱主峰。这是由于构成 N 型 DBR 的 AlGaAs 晶格常数比 GaAs 晶格常数大，在 DBR 上生长的 AlGaAs 量子阱所受压应力要略微低于直接在 GaAs 衬底上生长的量子阱，导致价带内轻重空穴子能级靠的更近，因此其 PL 谱中轻空穴跃迁对应的发光峰更靠近主发光峰。另外，由于 10 个周期 DBR 在 777 nm 波长处的高反射率，在 N 型 DBR 生长的 AlGaAs 量子阱 PL 发光强度是直接在 GaAs 衬底生长的量子阱的~2 倍。

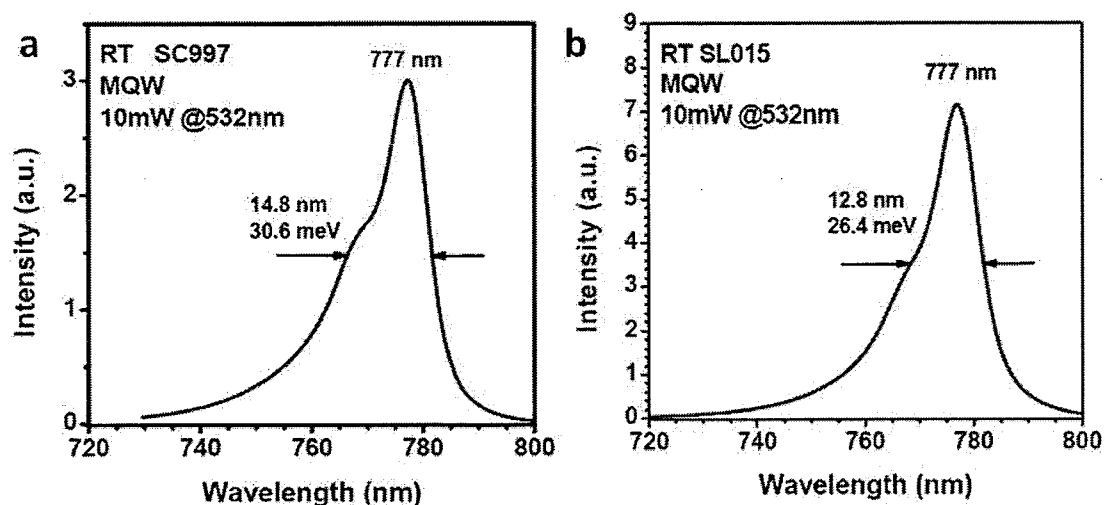


图 4.18 (a) GaAs 衬底直接生长量子阱及(b) DBR 上生长量子阱的室温 PL 谱

Figure 4.18 The room temperature PL of QWs, (a) the QWs grown on GaAs substrate, (b) the QWs grown on DBR

4.6.2 VCSEL 腔模校准

由于 VCSEL 的激射波长由腔模决定，而 VCSEL 的腔模由量子阱有源区及部分 DBR 的厚度决定，因此在进行 VCSEL 结构生长前，需要设计校准结构进行 VCSEL 腔模的校准。所设计的测试结构自上至下分别为：10 个周期 P 型 DBR、量子阱有源区及 20 个周期 N 型 DBR。利用分光光度计测量校准结构的反射谱，VL017 为经多次校准后完成的腔模校准结构，反射谱如图 4.19 所示，为验证样品的均匀性，分别测试了样品中心(Center)及左右(+/-)5mm 处的反射谱；其中~795 nm 处凹陷对应于该校准结构的腔模。此外，此结构的反射率在 777 nm 附近略微下降，这是由于量子阱有源区的光学吸收所致，同时此凹陷也表明量子阱有源区的 PL 峰位为~777 nm，此推断将在下一章节进行实验验证。

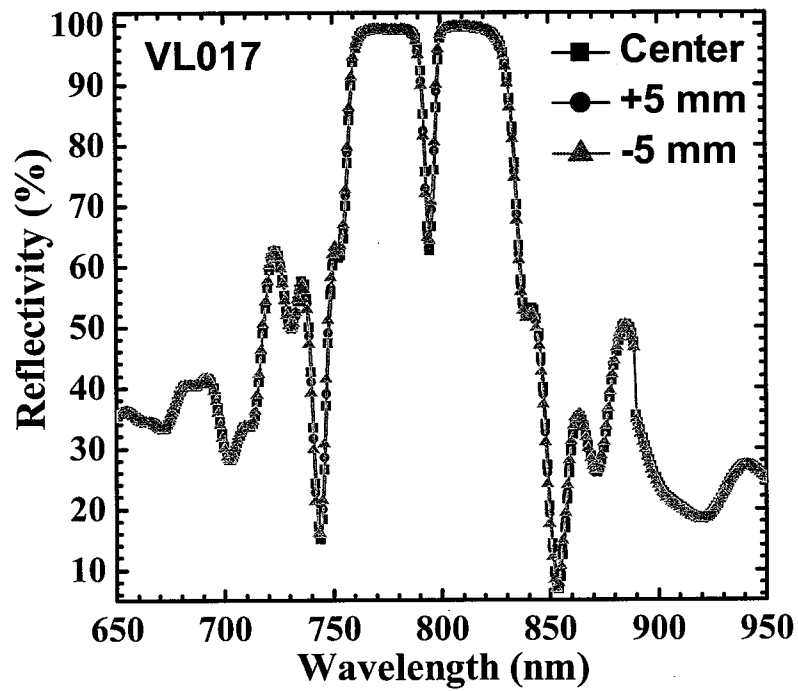


图 4.19 VCSEL 校准结构的反射谱

Figure 4.19 The reflection spectroscopy of the calibration structure

为确认测试结构中组份控制的精度和材料生长过程中组份的稳定性，我们对生长的 VCSEL 腔模校准结构进行了 SIMS 测试分析，如图 4.20 所示，可看出组份的精确控制和生长过程中组份良好的稳定性。

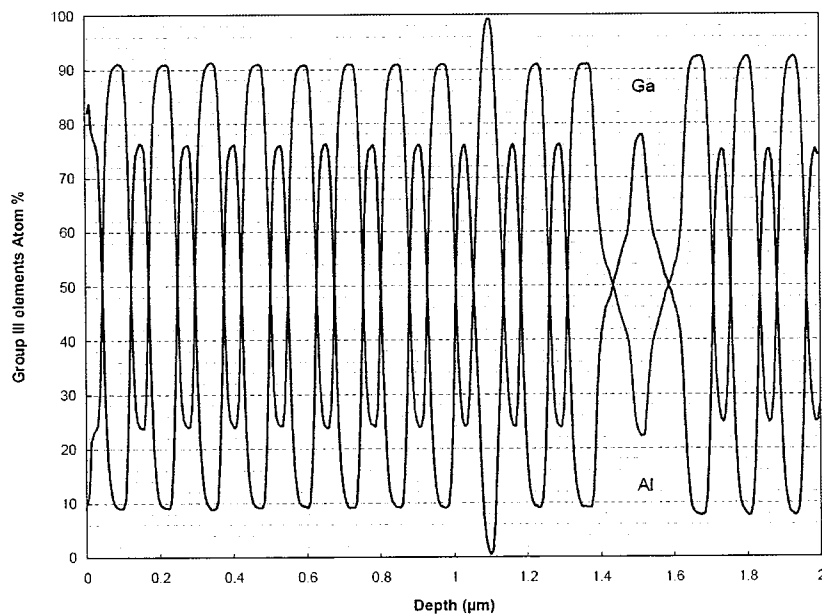


图 4.20 VCSEL 校准结构有源区附近的 SIMS 曲线

Figure 4.20 The SIMS results of the calibration structure

4.6.3 VCSEL 结构的外延生长

在腔模校准结构的基础上，微调生长参数生长了 AlGaAs (VL019)及 InAlGaAs (VL024)量子阱 VCSEL 结构，测得的反射谱如图 4.21 所示，室温时腔模为~792 nm。由于 P⁺⁺-GaAs 接触层的光学吸收，VCSEL 的高反带不再以腔模中心对称，非周期厚度 GaAs 接触层又破坏了 DBR 的周期性，导致 VCSEL 高反带内的反射率明显下降。

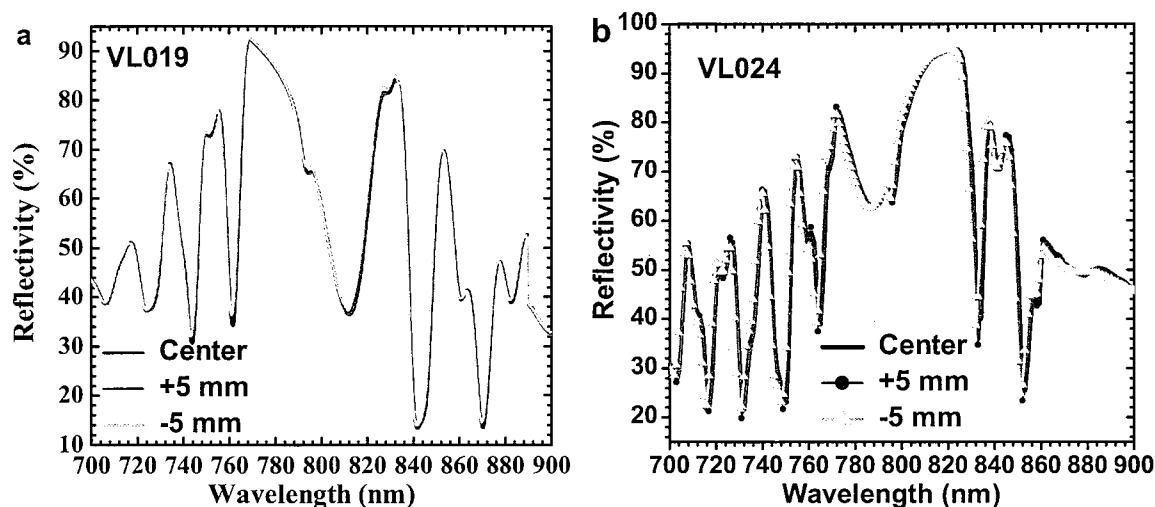


图 4.21 AlGaAs (VL019)及 InAlGaAs (VL024)量子阱 VCSEL 的反射谱

Figure 4.21 The reflection spectroscopy of the VL019 and VL024

由于样品 VL019 与 VL024 的 GaAs 厚度分别为 54 nm 与 44 nm，导致 VCSEL 高反带内反射率变化趋势不同。在 VCSEL 不同位置测量的反射谱曲线可看出，2"外延片中心及距中心 5 mm 处 VCSEL 腔模的变化量小于 1 nm，表明所生长外延片厚度及组份的一致性较高。

我们对 VL024 进行了 HR-XRD 测试，测试结果如图 4.22 所示，黑色曲线为实测曲线，红色曲线为目标结构的拟合曲线，两条曲线吻合度较高，表明所生长的外延结构与目标结构一致，并且能够自衍射曲线中获得量子阱有源区所受应力信息。通过分析反射谱及 HR-XRD 曲线，可发现所生长的 VCSEL 结构与设计结构相吻合。

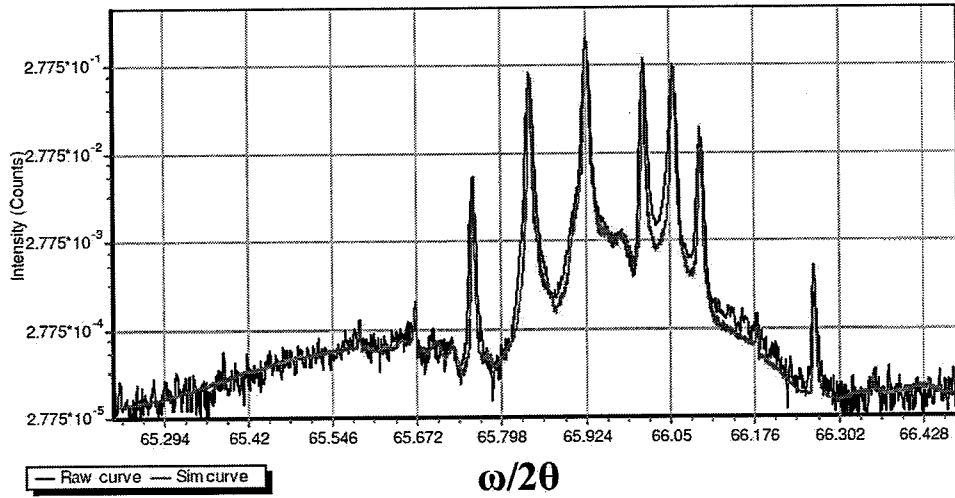


图 4.22 InAlGaAs 量子阱 VCSEL 结构的 XRD 衍射曲线；黑色曲线为实测曲线，红色曲线为拟合曲线

Figure 4.22 The HR-XRD result of VCSEL with InAlGaAs QWs, the black curve is experimental curve and the red curve is fitting curve

4.7 本章小结

本章首先介绍了 MOCVD 设备及外延生长的基本原理,并简单介绍了 HR-XRD、PL 及 AFM 测试原理。研究了 MOCVD 的生长温度、反应室压力和 V/III 比等生长条件对量子阱结构光学质量的影响,随后生长了 DBR 及 VCSEL 结构,得到如下结论:

以光致发光(PL)、原子力显微镜(AFM)及高分辨 XRD 作为主要表征手段,通过改变 MOCVD 的生长温度、压力及 AsH₃ 流量 (V/III 比) 等条件来探索量子阱结构的最优生长条件。结果表明 AlGaAs 量子阱 PL 强度随着 AsH₃ 流量的增加先增大后减小,最佳 AsH₃ 流量为 120 sccm(V/III 比 75), 750 °C 生长的量子阱发光强度较强;而 InAlGaAs 量子阱的最优生长温度为 700 °C、AsH₃ 流量为 80 sccm (V/III 比 100)、反应室压力为 50 mbar; 0.5 度偏角衬底上生长的量子阱结构的光学质量最佳。对 DBR 结构进行高分辨率 XRD 测试分析,分析目标结构与实际生长的 DBR 结构的偏差,用于调整 DBR 的外延生长。最后,在优化的量子阱结构及 DBR 的生长条件基础上,完成了分别以 AlGaAs 及 InAlGaAs 为有源区量子阱的 VCSEL 结构的外延生长,室温下腔模为~792 nm。

第5章 VCSEL 外延片的测试

由于VCSEL的激射波长由腔模决定,当VCSEL腔模、DBR高反带中心波长及量子阱有源区增益峰三者对应波长相同时为VCSEL的最佳工作点,确定VCSEL最佳工作点对高温工作VCSEL来说尤为重要。在进行器件工艺前获得VCSEL外延片的最佳工作点将非常有助于降低器件工艺及芯片筛选的成本。为此,本章主要针对VCSEL外延片进行测试表征,获得VCSEL的量子阱增益峰、腔模及其温度特性,确定器件的最佳工作点。

5.1 VCSEL 外延片的测试

对于VCSEL结构,通过HR-XRD测试可获得结构特性,通过分光光度计测量反射谱可获得腔模,但量子阱增益峰(PL发光峰)的无损测量则相对比较困难。虽然理论上PL测试可获得量子阱的发光峰(对应量子阱结构增益峰),但激励光源(激光)的波长需要谨慎选择,若选择激光波长过短,则VCSEL的上DBR会强烈的吸收入射激光,若选择激光波长在DBR的高反带范围内,则上DBR会反射大部分入射的激光,都会导致无法获取量子阱有源区的PL信息。另外,由于量子阱有源区厚度较薄(一般几十纳米),若采用边入射激光方法进行PL测量,其入射激光功率被量子阱有源区吸收的比例也较低,而且VCSEL结构可看作P-I-N型“探测器”结构,在量子阱有源区附近存在较强的内建电场,因此一部分因入射的激光激励而产生的自由载流子会被该内建电场分离,最终很难获得足够强的PL信号。虽然可通过腐蚀/刻蚀的方法去除上DBR,然后再进行PL测量,从而获得量子阱有源区的PL光谱,但此方法需要精确控制腐蚀/刻蚀深度,这不但增加了样品预处理难度,而且破坏了VCSEL的结构。针对上述问题,研究人员开发出了多种无损检测方法,如表面光电压技术^[128]、表面光调制反射谱^[129,130]等,但是上述方法涉及的测试装置及测试过程都比较复杂,不利于VCSEL结构的快速表征。

5.1.1 VCSEL 外延片的电致发光测试

本章提出了一种 VCSEL 外延片的快速表征方法，该方法采用电注入方式注入载流子，利用金属铟(In)作为上下电极，测试装置结构示意图如图 5.1 所示，此装置能够方便准确地确定 VCSEL 腔模、量子阱发光峰及其温度特性。样品制备也非常简单，将 VCSEL 外延片切成 $\sim 5\text{mm} \times 5\text{mm}$ ，利用电烙铁制备上下 In 电极，利用具有聚焦系统(如光学显微镜)的探针台进行电致发光(Electroluminescent, EL)的测试，以便获得足够强的光谱信号。通过改变样品放置方向(正面或侧面)可以实现 VCSEL 外延片表面及侧面 EL 的表征，EL 光谱利用光纤光谱仪采集。该测试装置工作原理如下：由电流源所施加的电流通过探针自 In 电极注入测试样品中，表面及侧面 EL 光谱经显微镜系统聚焦后由光纤光谱仪收集，光纤光谱仪通过 USB 线缆与电脑连接实现 EL 光谱数据的采集及保存。在测试时采用较低的注入电流(比如 1 mA)或脉冲电流以减小由于电注入而引起热效应，另外通过改变样品台温度可获得 VCSEL 外延片的变温 EL 谱。

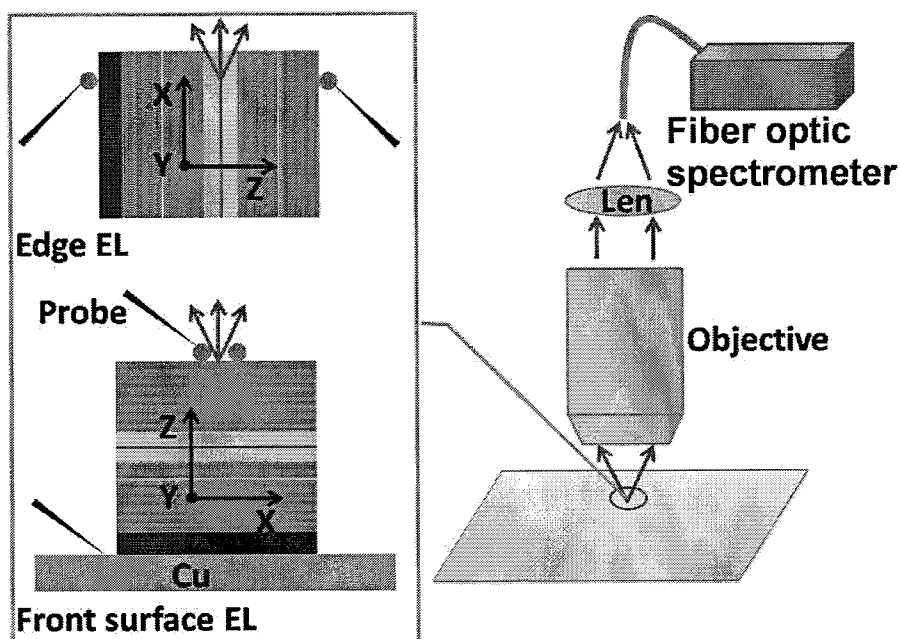


图 5.1 表面及侧面 EL 测试装置示意图

Figure 5.1 The schematic diagram of apparatus for front surface and edge EL measurements

首先对样品VL016及VL018制备In电极并测试稳态I-V，为便于比较，将样品

VL016 (sample A)与VL018 (sample B)的I-V曲线转换为J-V曲线, 如图5.2所示, 其中, 样品VL016为腔模校准结构, 样品VL018为完整VCSEL结构。可发现样品VL016与VL018的J-V曲线为典型的P-N结特性曲线, 样品VL016与VL018的反向击穿电压分别为-13.5 V及-15.5 V; 当施加正向电压大于1.5 V时, 两样品的I-V曲线满足 $I=(U-U_0)/R_0$ 的关系, U_0 为两样品的开启电压 (~ 1.5 V), R_0 为两样品的串联电阻。可发现样品VL018的串联电阻要比样品VL016的串联电阻大一些, 这是由于完整VCSEL结构 (VL018) 的DBR周期数比腔模校准结构 (VL016) 要多。

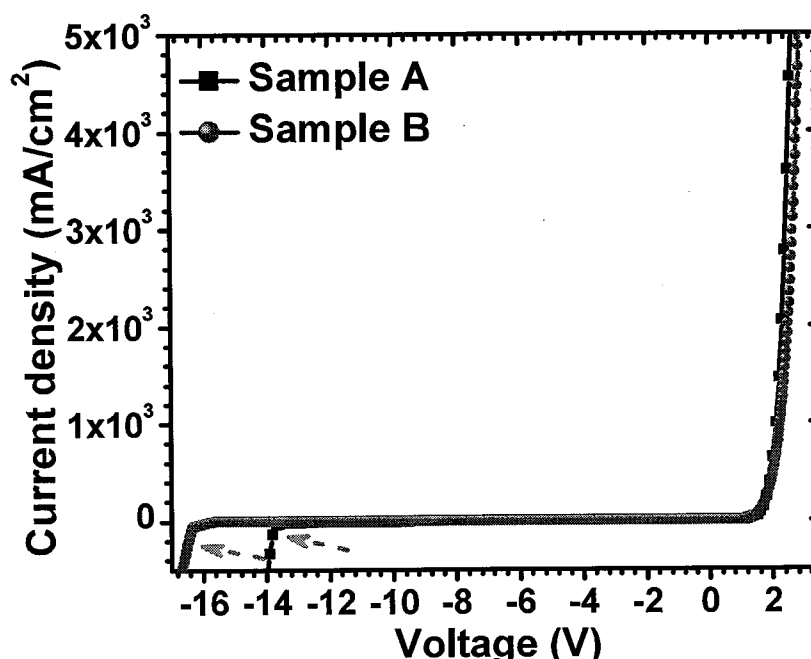


图 5.2 VL016 (sample A)和 VL018 (sample B)的 J-V 特性

Figure 5.2 The J-V characteristics of VL016 and VL018

然后利用搭建的EL测试装置测试了样品VL016的室温表面及侧面EL, 测试结果如图5.3所示。从侧面EL (Edge曲线) 可看出光谱峰值为 ~ 780.5 nm、半高宽为 ~ 15 nm, 通过对比量子阱的PL测试结果, 可确定侧面EL谱为量子阱有源区的EL光谱。而表面EL谱 (Front曲线) 受反射谱的调制存在多个峰值 (如 ~ 747 nm、 ~ 755 nm、 ~ 780.5 nm及 ~ 802.5 nm)。由于样品VL016上DBR为10个周期, 理论计算表明上DBR的反射率 $\sim 94\%$, 因此, 在表面EL谱能够明显观测到量子阱的发光峰 (~ 780.5 nm)。样品VL016的室温反射谱采用分光光度计测量而获得, 从反射谱中发现, 其腔模为 ~ 802.5 nm。通过对比样品VL016的反射谱, 可判断表面EL

光谱中~747 nm及~755 nm处峰位对应于反射谱中低反射区，而~802.5 nm发光峰对应于该结构的腔模。

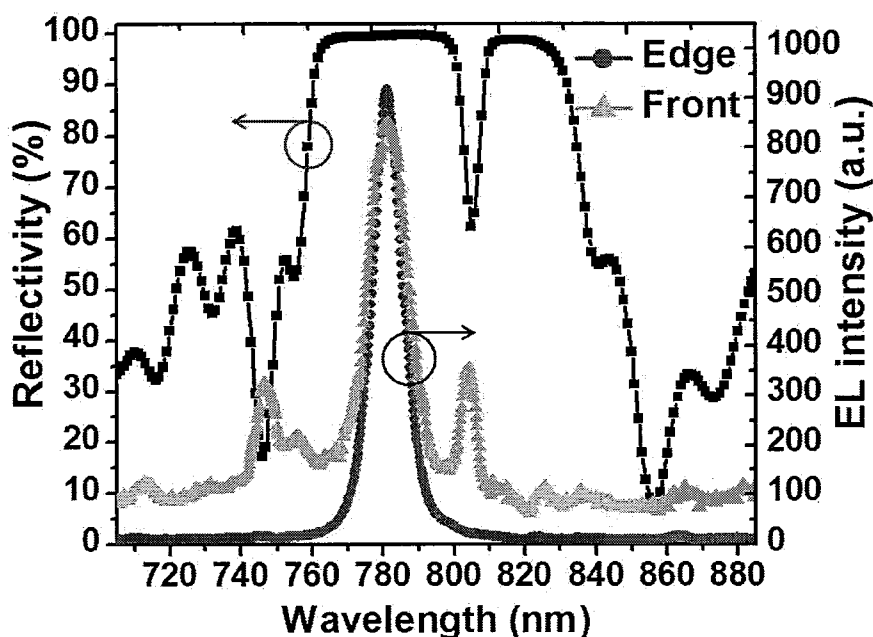


图 5.3 室温时，样品 VL016 的反射谱、表面及侧面 EL 测试结果

Figure 5.3 The room temperature results of reflection spectroscopy, front surface and edge EL, respectively

接下来，利用白光光源、Y型光纤、光谱仪及加热台进行了变温反射谱测量装置的搭建，并对样品VL016进行了变温相对反射谱的测量，测试温度由300 K上升至410 K，温度的升高步长为10 K，测试结果如图5.4(a)所示。以同样的变温条件测试了样品VL016的变温表面EL，测试结果如图5.4(b)所示。可发现，当温度自300 K上升至410 K时，样品VL016的腔模自~802.5 nm红移至~810 nm；随着温度的升高，表面EL发光峰与腔模一一对应，表明表面EL光谱可用于确定VCSEL的腔模。

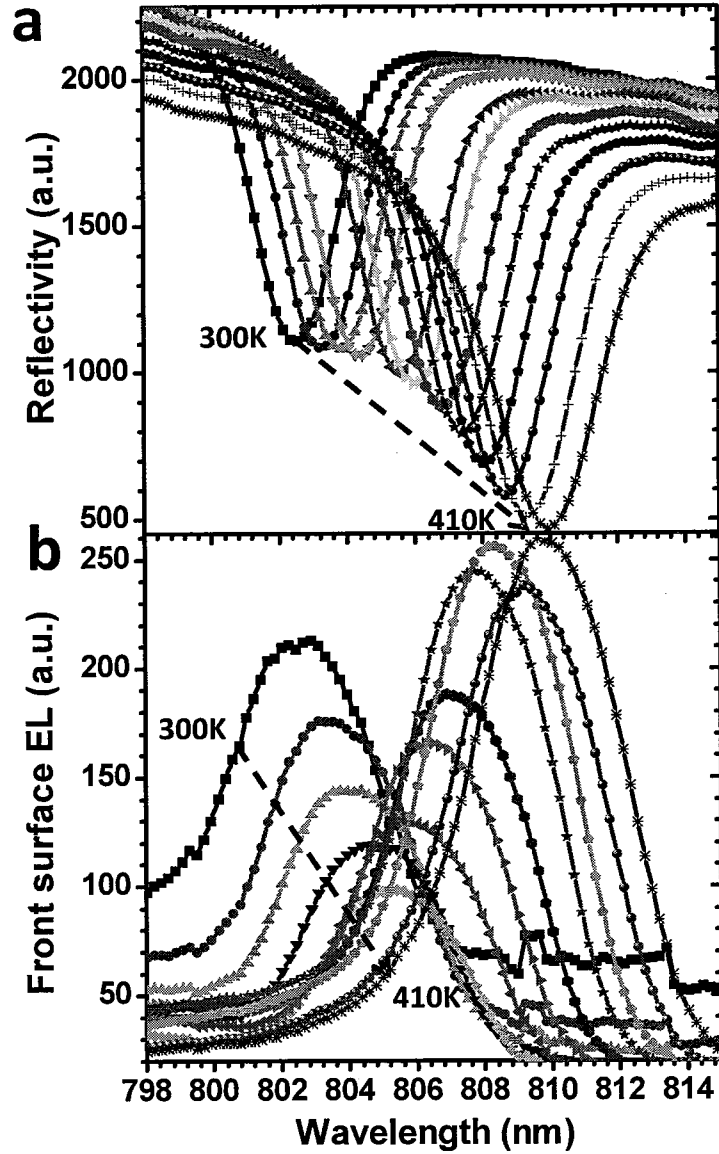


图 5.4 样品 VL016 的变温相对反射谱及表面 EL 谱

Figure 5.4 The relative reflection spectroscopy and front surface EL of VL016 at different temperatures

由于样品VL016的表面EL谱中也包含量子阱增益峰（EL发光峰）的信息，可通过变温表面EL光谱获得量子阱增益峰的温度特性。样品VL016的测试结果如图5.5(a)所示，温度变化范围为300 K至390 K，温度的升高步长为10 K；在同样条件下，测试了样品VL018的变温表面EL，测试结果如图5.5 (b)所示。

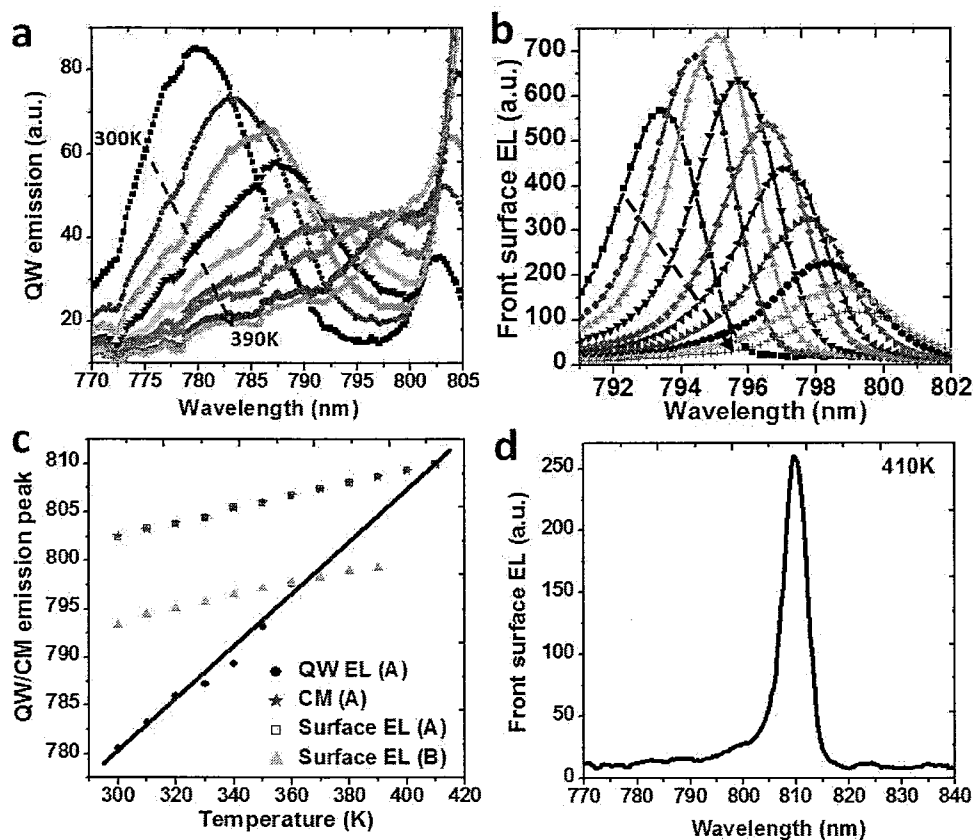


图 5.5 样品变温表面 EL 测试结果; (a) 样品 VL016 (A)变温表面 EL, (b) 样品 VL018 (B) 变温表面 EL, (c) 测试数据汇总, (d) 410K 时样品 VL016 的表面 EL 谱

Figure 5.5 The front surface EL under different temperatures, (a) the front surface EL of sample VL016, (b) the front surface EL of sample VL018, (c) the summarized data, (d) the front surface EL of sample VL016 at 410K

从图5.5 (b)可看出, 样品VL018的表面EL发光强度随着温度的升高先增加随后逐渐降低, 当温度为320 K时, 表面EL谱峰值强度最强, 表明此温度下腔模处量子阱的EL光谱强度较强, 也表明在理想情况下VCSEL的阈值特性及斜率效率可能与EL发光强度呈相反的趋势, 即随着温度的升高, 器件阈值电流将先降低然后增加, 当温度为320 K时, 器件具有最低的阈值电流; 而器件的斜率效率则可能会随着温度的升高先增加然后降低, 当温度为320 K时, 器件具有最高的斜率效率。另外, 样品VL018为完整VCSEL结构, 上DBR反射率较高, 因此在表面EL光谱中没有观测到量子阱增益峰的信息。

图5.5(c)为样品VL016及VL018变温EL的数据汇总, 当温度自300 K升高至

360 K时, 样品VL016的量子阱发光峰位自~780.5 nm红移至~797 nm, 通过数据拟合可知, 量子阱发光峰与温度的关系为 $\Delta\lambda_{QWpeak}=780.5\text{ nm} + T \times 0.26\text{ nm/K}$ 。当温度自300 K升高至390 K时, 样品VL018的腔模(表面EL光谱峰)自~793 nm红移至~799 nm, 同样通过数据拟合得到VCSEL腔模红移的速率为 $\Delta\lambda_{CM}=T \times 0.068\text{ nm/K}$ 。由此可见VCSEL量子阱增益峰(EL发光峰)红移速率为腔模红移速率的3.8倍, 随着温度的升高, 量子阱增益峰对应波长与VCSEL腔模将会在某一特定温度下“匹配”。通过拟合数据可知样品VL016及VL018的这一特定温度分别为410 K及365 K。当温度为410 K时, 样品VL016表面EL只在810 nm处存在单一发光峰, 说明在此温度下, VL016的量子阱发光峰对应波长与腔模“匹配”。实验结果表明对于高温(~360 K)工作的795 nm VCSEL, 室温时腔模及量子阱发光峰应为~791.5 nm及~779.4 nm。

图5.6为样品VL016和VL018的变温侧面EL, 其中, 图5.6(a)为EL测试装置未改进前样品VL016的变温侧面EL光谱, 可看出EL光谱出现多个发光峰。VCSEL结构中量子阱结构存在TE及TM发光模式(polarization emission)^[131]、拉比分裂(Rabi-splitting)^[132]以及DBR的效应(subtractive filtering)^[131,132]等都会造成侧面发光谱的分裂。为获得纯净的量子阱EL谱, 需要抑制拉比分裂及DBR的效应, 当激发源接近VCSEL结构侧面边缘时, 侧面发光谱的模式为自由空间模式(free-space modes), 其谐振腔效应(Cavity-induced affect)得到抑制^[131]。另外, 当入射角度增加时VCSEL的腔模会向短波(蓝移)移动^[133], 因此进行侧面EL测试时也需要避免收集大角度下的表面EL信号。依据上述分析, 针对侧面EL测试, 对样品制备及测试装置进行了以下改进: 1. 进行侧面EL测试时, 将In电极制备在样品边缘尽量避免谐振腔效应; 2. 在样品上方放置狭缝或采用较大光学放大倍数物镜收集EL光谱信号尽可能仅收集垂直出射的EL光谱信号。经上述改进后, 测试了样品VL018的变温侧面EL, 测试结果如图5.6(b)所示, 可看出侧面EL谱中只存在一发光峰, 其光谱峰值强度随温度的升高呈指数下降, 而半高宽随着温度升高而线性增加(图5.6(c)所示)。当温度自300 K上升至390 K时, 侧面EL峰位自~780.5 nm红移至~804 nm, 其红移速率与样品VL016表面EL拟合的数据一致。

以上结果表明, 通过变温表面及侧面EL测试可获得量子阱增益峰、腔模及其温度特性, 对高温工作VCSEL特性也能够得到定性的预判, 通过对VCSEL外

延片结构的快速表征，对于高温工作VCSEL设计及外延生长有着极为重要的指导意义。

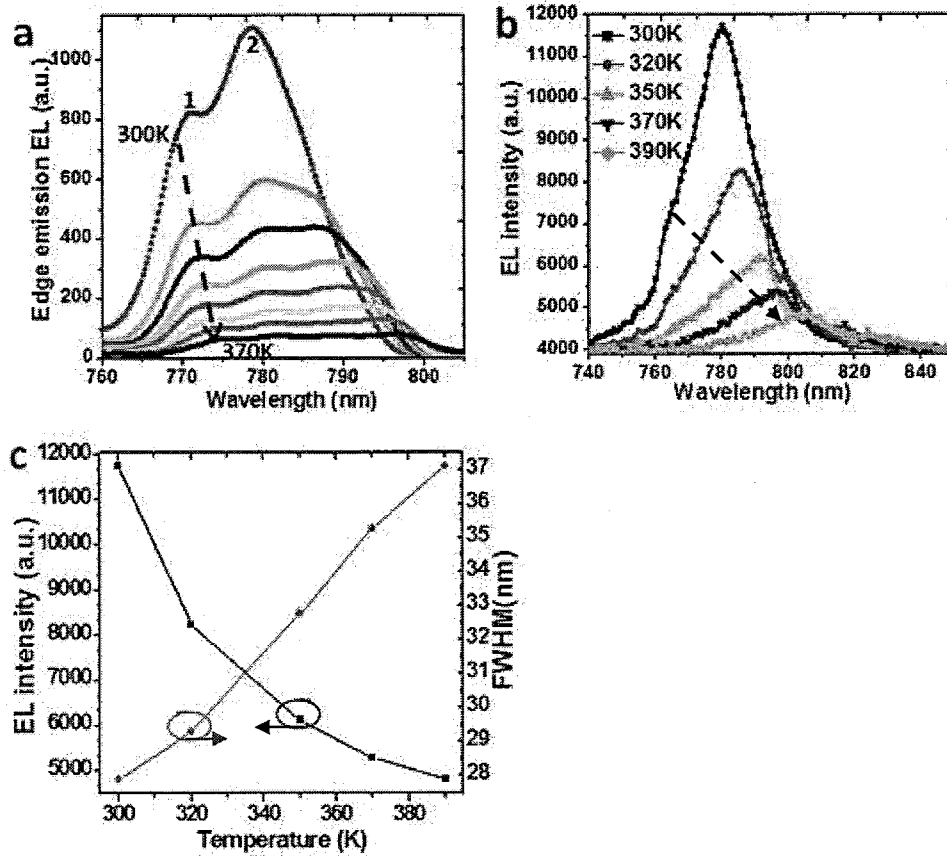


图 5.6 样品 VL016 和 VL018 的变温侧面 EL, (a) 样品 VL016 变温侧面 EL, (b) 样品 VL018 变温侧面 EL, (c) 样品 VL018 变温侧面 EL 强度和半宽随温度的变化关系

Figure 5.6 The edge EL of sample VL016 and VL018 under different temperatures, (a) the edge EL of sample VL016, (b) the edge EL of sample VL018, (c) the edge EL intensity and FWHM as a function of operating temperature

5.1.2 VCSEL 结构的外量子效率测试

VCSEL 结构可看做 P-I-N 型的“探测器”，吸收区为上下 DBR 中间的量子阱有源区。当施加适当的激励光源时，入射到量子阱有源区的光子被吸收并产生电子空穴对，在内建电场的作用下分离并定向运动从而产生光电流，利用其光电流谱可进行量子阱结构吸收峰/发光峰以及杂质峰等信息的判断^[134-136]。对于 VCSEL 结构，其光电流谱表达式为：

$$I = \frac{q}{h\nu} P_{in} \exp(-\alpha_T L_T) (1-R) \eta_{in} [1 - \exp(-\alpha L)] \quad \dots(5.1)$$

其中, q 和 P_{in} 分别为电荷量和入射光功率, α_T 为上DBR吸收系数, L_T 为上DBR的厚度, R 为VCSEL的反射率, η_{in} 为VCSEL结构的内量子效率, α 与 L 分别代表量子阱有源区的吸收系数与厚度。自(5.1)式可看出, 多个因素会影响VCSEL的光电流特性, 包括入射光功率、内量子效率、上DBR吸收/反射及量子阱有源区的吸收等。因此, 激励光源的光功率变化也会在VCSEL的光电流谱中体现出来, 仅仅利用光电流谱来进行未知峰位来源的判断比较困难, 这需要排除表达式中多个因素的影响来确定峰位来源及包含的信息^[136]。而且采用不同的激励光源, 采集到的光电流谱无法对比分析。通过测试分析VCSEL的外量子效率 (external quantum efficiency, EQE)可避免上述问题, 其中, 外量子效率(EQE)与内量子效率(IQE)的关系为:

$$\eta_{in} = \frac{\eta_{ex}}{1-R} \quad \dots(5.2)$$

若选用外量子效率已知的标准探测器 (比如标准Si探测器) 作为参考样品, 标准探测器与测试样品的光电流比值可表示为:

$$\frac{I_{si}}{I} = \frac{\eta_{ex}^{si} [1 - \exp(-\alpha_{si} L_{si})]}{\exp(-\alpha_T L_T) \eta_{ex} [1 - \exp(-\alpha L)]} \quad \dots(5.3)$$

其中, η_{ex}^{si} 、 α_{si} 及 L_{si} 分别为Si探测器的外量子效率、吸收系数及厚度。因标准探测器的 η_{ex}^{si} 已知, 且标准探测器及测试样品的光电流谱可通过测量获得, 因而被测试样品的外量子效率 η_{ex} 可表示为:

$$\eta_{ex} = \frac{I \eta_{ex}^{si} [1 - \exp(-\alpha_{si} L_{si})]}{I_{si} \exp(-\alpha_T L_T) [1 - \exp(-\alpha L)]} \quad \dots(5.4)$$

自式(5.4)可看出, 与光电流谱不同, 被测样品EQE (η_{ex})表达式中消除了入射光功率的变化对EQE的影响, 但上DBR吸收/反射及量子阱有源区的吸收对EQE的影响仍能体现出来。

同样采用In制备上下电极, 利用自行搭建的测试装置测试了VCSEL结构的EQE, 并对比分析了EQE、光电流谱及透射谱(1-R), 结果如图5.7所示。可看出VCSEL的EQE与光电流谱几乎具有相同的变化趋势, 但光电流谱中分别在~625 nm和~650 nm处出现两个响应峰, 而EQE谱中仅在~636 nm附近存在一响应峰,

此响应峰应与量子阱势垒层的吸收相吻合^[136], 此结论随后将进行实验验证。VCSEL的EQE曲线受反射谱的调制而存在多个响应峰, 对比VCSEL的透射谱(严格地说, 应当称为透射谱加吸收谱, 对应曲线1-R), 可看出, EQE响应峰与透射谱峰一一对应。室温时腔模处对应的量子阱吸收系数较低, 导致EQE在腔模处(~ 792 nm)仅为 $\sim 0.7\%$; 当波长大于800 nm, 由于量子阱有源区吸收系数更低, 从而使EQE变得更低。

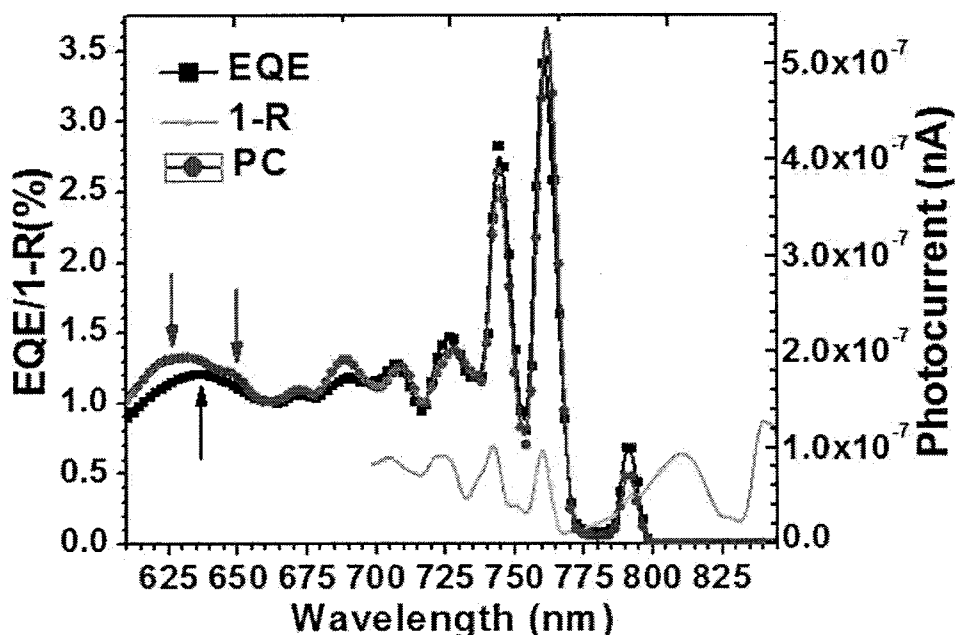


图 5.7 样品 VL018 室温 EQE、透射谱及光电流谱

Figure 5.7 The EQE, 1-R and photocurrent spectral of VL018 at room temperature

为确定EQE谱中 ~ 636 nm处响应峰的来源, 测量了样品VL018的变角度EQE, 测试结构如图5.8所示。可发现EQE的响应峰存在两种类型: 1. 响应峰位随着入射角度的增加而蓝移; 2. 响应峰位不随入射角度的改变而改变。当入射光角度由 0° 增加至 70° 时, 样品VL018腔模自 ~ 792 nm蓝移至 ~ 770 nm, 与DBR随入射角度的增加而蓝移量相同, 这种响应峰与VCSEL结构中DBR的角度特性有关。第二种响应峰与VCSEL量子阱有源区材料的光学吸收有关^[136], 在 ~ 636 nm处EQE响应峰不随入射角度的变化而变化, 此吸收峰对应的能量为1.95 eV。为抑制高温时电子的泄漏, 选用6 nm- $\text{Al}_{0.37}\text{Ga}_{0.63}\text{As}$ 为量子阱势垒层, 因此可确认在 ~ 636 nm处的响应峰来源于VCSEL量子阱有源区结构中势垒层的吸收, 同时可知实际所

生长VCSEL量子阱有源区的势垒层带隙为1.95 eV。

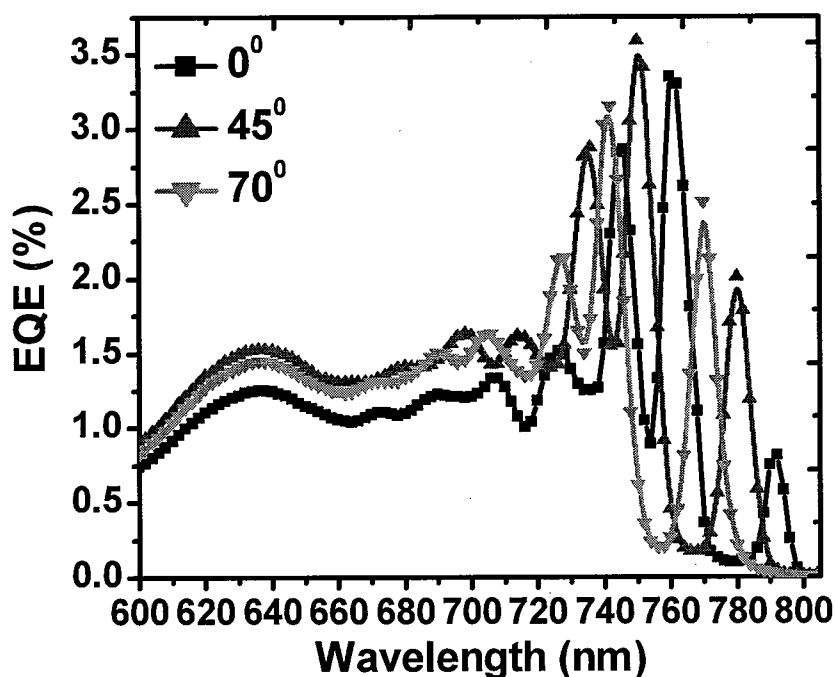


图 5.8 VL018 变角度 EQE 测试结果

Figure 5.8 The angle dependence EQE of sample VL018

最后，测试了样品VL018的变温EQE，结果如图5.9所示。当温度从室温升高至100 °C时，腔模处EQE的响应峰位自793 nm红移至798 nm，通过数据拟合可知，腔模随温度升高而红移的速率 $\Delta\lambda_{CM}=T\times 0.068\text{ nm/K}$ 。在腔模处，EQE随温度的升高先迅速增加然后趋于饱和，这与量子阱有源区结构在腔模处吸收系数随温度的变化有关。通过分析图5.9(b)可知，量子阱势垒层的本征吸收峰（室温时~636 nm）随温度升高而红移的速率为 $\Delta\lambda_{QB}=T\times 0.26\text{ nm/K}$ ，这与AlGaAs带隙对应波长的红移速率非常接近。此外，还可以发现样品VL018的变温EQE与其变温EL结果相吻合。

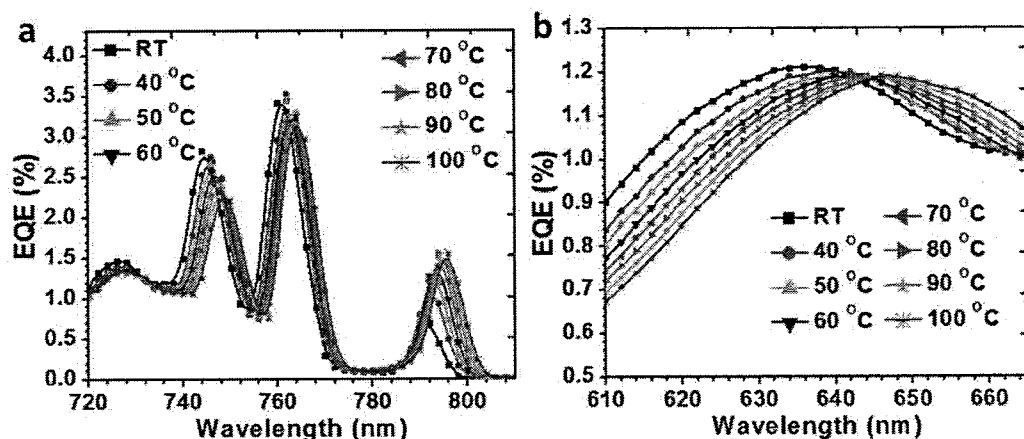


图 5.9 样品 VL018 的变温 EQE

Figure 5.9 The temperature dependence EQE of sample VL018

另外，还可以利用EQE测试作为辅助手段分析VCSEL反射谱异常的问题。图5.10分别为样品VL024与VL025的反射谱及EQE，样品VL024与VL025为不同批次生长的VCSEL，样品结构及生长条件完全相同。通过分析反射谱及EQE响应峰可判断样品VL024的腔模为~792 nm，其EQE响应峰与反射谱中低反射率位置一一对应，而且EQE曲线几乎不受顶层GaAs接触层的影响。而样品VL025的反射谱与样品VL024有较大的不同，并且仅通过反射谱很难判断其腔模位置；而通过EQE则能够清晰地确认腔模为~784.5 nm。另外，从EQE谱还可以发现，VL025的DBR高反带蓝移，表明其DBR实际厚度比设计厚度薄，导致DBR高反带及腔模发生蓝移。

以上结果表明，EQE测试作为VCSEL外延片的快速表征手段，不仅能够方便的获取VCSEL量子阱势垒层带隙、腔模及其它们的温度特性，而且非常有助于VCSEL的异常反射谱的分析，是一种非常有实用价值的快速表征分析手段。

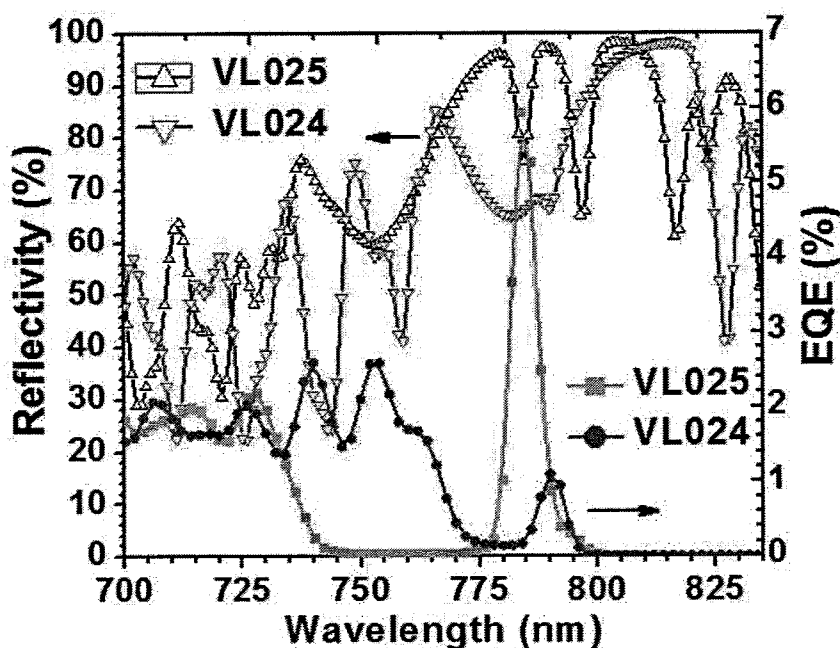


图 5.10 VL024 与 VL025 的 EQE 及反射谱

Figure 5.10 The EQE and reflection spectroscopy of sample VL024 and VL025 at room temperature

5.2 本章小结

本章开展了 VCSEL 外延片结构的表征研究。采用 In 电极注入或收集载流子，进行 EL 及 EQE 表征测试，主要取得如下结论：

表面 EL 发光峰对应波长为 VCSEL 结构腔模，侧面 EL 发光峰为 VCSEL 结构量子阱有源区的 EL 发光峰。腔模随温度升高而红移的速率为 $\Delta\lambda_{CM}=0.068$ nm/K，而量子阱发光峰位随温度升高而红移的速率为 $\Delta\lambda_{QW}=0.26$ nm/K。还利用变温外量子效率(EQE)测试获得了 VCSEL 腔模随温度升高而红移的速率，其数值与表面 EL 数据相吻合；利用变角度 EQE 测试获得了 VCSEL 量子阱中势垒层带隙，测试结果表明其带隙为 1.95 eV。

第6章 VCSEL 芯片的工艺制备及性能表征

VCSEL 芯片的工艺制备主要包括隔离槽、氧化限制孔、上下电极及出光窗口的制备。所涉及的工艺过程包括：干法或湿法刻蚀台面、湿氧氧化制备氧化限制孔、电子束蒸发制备上下电极及器件出光孔的制备等。本章在优化的工艺基础上进行了 VCSEL 的工艺制备，获得了具有光/电学特性的功能器件，并对器件的电学及光学特性进行了测试表征。

6.1 VCSEL 芯片的工艺流程

图 6.1 为氧化限制型 VCSEL 芯片的工艺流程图，其中台面刻蚀、电流限制孔的湿法氧化和出光面上电极的制备是器件制备中的关键工艺。

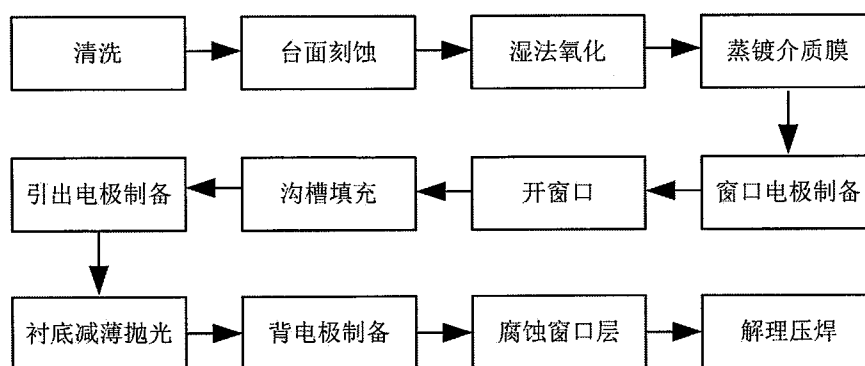


图 6.1 VCSEL 芯片的工艺流程图

Figure 6.1 The manufacturing process flow diagram of VCSEL chip

a. 台面刻蚀：在 VCSEL 外延片上刻蚀出台面，本工艺要求刻蚀的深度足以露出高 Al 组份的 Al(Ga)As 层，为后续的湿法氧化做准备，刻蚀需尽量降低侧壁损伤，同时形成光滑陡直的侧壁。

b. 湿氧氧化：在完成台面制备的基础上，对露出的高 Al 组份的 Al(Ga)As 进行湿氧氧化，形成具有一定直径的电流限制孔。此工艺步骤为氧化限制型 VCSEL 芯片的工艺中极为关键的部分，所制备的氧化限制孔尺寸的大小直接决定了 VCSEL 的电学及光学特性。

c. 窗口电极及桥接电极的制备：制备具有一定尺寸的出光孔电极形成窗口电极，由于台面区域较小，难以制备引线连接进行电注入，为此将窗口电极进行加厚并通过台面周围的隔离槽引出，制备面积较大的外接电极。

6.2 VCSEL 芯片的关键工艺

6.2.1 台面的制备

VCSEL 台面制备所用设备为 Oxford plasma lab system-ICP180，此设备含有两套自动匹配网络控制的射频源，ICP 功率控制等离子体的产生，功率的高低控制等离子体密度，RF 功率则用于控制轰击刻蚀区域的等离子体能量。为获得侧壁陡峭、底部平坦的刻蚀槽，对 ICP 刻蚀参数气体流量、RF 功率、ICP 功率进行了优化，优化后的参数如表 6-1 所示。

表 6.1 ICP 刻蚀台面所用参数

Table 6.1 The ICP parameters of etch mesa

RF power	ICP power	Cl ₂	BCl ₃	Heater Table	Pressure	Etch rate
20W	250 W	3sccm	7 sccm	20 °C	4mTorr	~320nm/min

图 6.2 为 ICP 刻蚀隔离槽的截面 SEM 图，可看出，在优化的 ICP 刻蚀参数下，刻蚀槽侧壁光滑陡直，同时仍能保持刻蚀槽底部区域光滑。

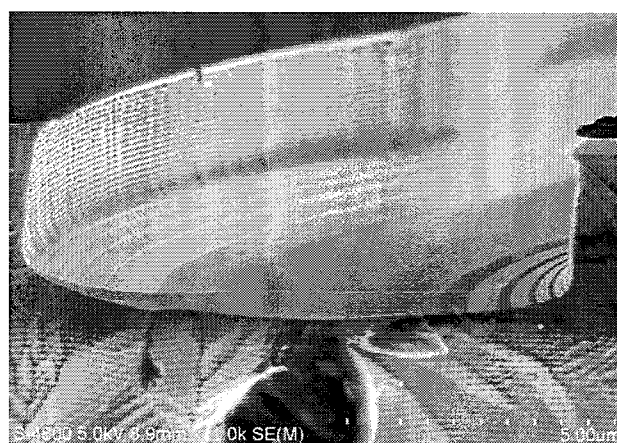


图 6.2 ICP 刻蚀台面截面 SEM 图

Figure 6.2 The cross-section SEM of mesa

6.2.2 氧化限制孔的制备

有关 AlAs 湿氧氧化的报道可追溯至 1979 年^[137]。之后，美国伊利诺伊大学 (University of Illinois) 的 Holonyak 研究小组在研究 AlAs 在空气中退化现象时发现，含铝半导体材料在 300 °C 以上的水汽中都会发生氧化，反应生成物具有很好的机械强度，并具有较低的折射率^[138]。此后，各研究小组纷纷将这一形成具有绝缘性质氧化层的方法引入到 VCSEL 的研究中去，通过氧化后形成的绝缘、低折射率的氧化物实现了对载流子和光子的限制。采用氧化物限制结构可以使器件阈值电流降至 μA 量级，只需 mA 量级的驱动电流就可以获得 mW 量级的光功率输出。

在湿氧氧化的反应中，Al(Ga)As 与 H_2O 形成绝缘氧化物主要包含两个步骤：首先是载有 H_2O 的高纯 N_2 在系统中的输运，包括将 H_2O 输运到待氧化的 AlGaAs 表面，以及 H_2O 通过已氧化区域扩散至 Al_xO_y -AlGaAs 交界面；其次， H_2O 气体在 Al_xO_y -AlGaAs 界面与 AlGaAs 发生化学反应，AlAs 湿法氧化时会发生如下的反应^[139,140]：

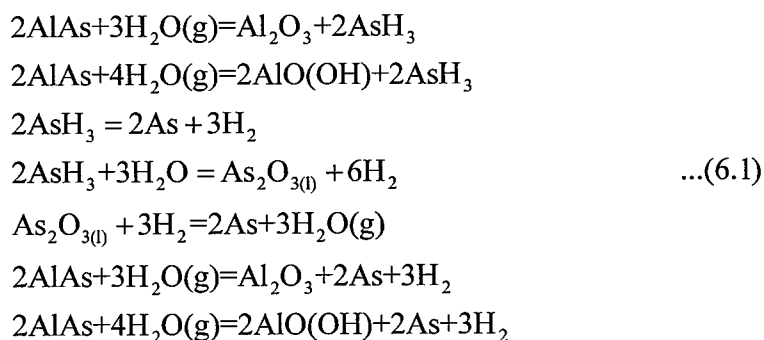


图 6.3 为 Al(Ga)As 湿氧氧化装置示意图，一定流量的高纯氮气通过加热后的去离子水（鼓泡瓶），携带一定量水蒸气进入恒温的反应室，反应室内放置待氧化的样品，样品需刻蚀出台面，露出待氧化的 AlGaAs 层。水蒸气侧向扩散进入 AlGaAs 层，发生化学反应形成 Al_xO_y 。高纯氮气作为水蒸汽的载体，保证了湿氧氧化的均匀性和可重复性。另外，为保证氧化系统的稳定性，需保证鼓泡瓶温度、气体流量、反应室温度等参数的稳定及可重复性。

我们采用管式扩散炉进行了湿氧氧化设备的搭建。通过研究温度、气体流量及鼓泡瓶温度对氧化速率、均匀性的影响，最终确定器件的氧化条件为， H_2O 温为 80 °C， N_2 气流量为 1.5 slm，反应室温度为 400 °C，此时氧化速率~200 nm/min，

且此条件下 $\text{AlAs}/\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ 的氧化速率比大于 20。

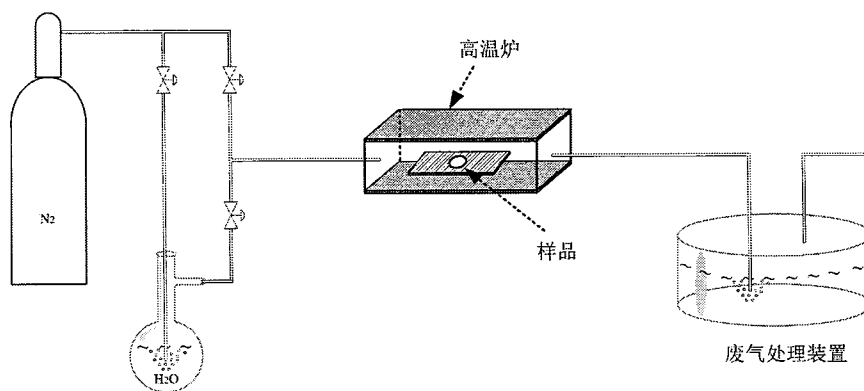


图 6.3 AlGaAs 湿氧氧化装置示意图

Figure 6.3 The apparatus schematic of AlGaAs wet oxygen oxidation

采用上述条件进行了 VCSEL 的湿氧氧化，为降低湿氧氧化深度误差对器件成品率的影响，我们在一个器件芯片上制作了尺寸不同的四个管芯，其台面直径依次从 $22\ \mu\text{m}$ 增加至 $28\ \mu\text{m}$ ，器件隔离槽周围泛白区域（浅色区域）即为氧化区域，如图 6.4(a)所示。可看出经湿氧氧化后形成的电流限制孔径依次按台面尺寸自小到大的顺序自 $\sim 5\ \mu\text{m}$ 增加至 $\sim 18\ \mu\text{m}$ 。由于 AlGaAs 材料结构在 $[110]$ 及 $[1-10]$ 方向的各向异性导致在这两个方向的湿氧氧化速率不同，导致最终形成的氧化孔近似呈菱形。我们将台面尺寸最小的样品进行了截面 SEM 测试，测试结果（图 6.4(b)）表明电流限制孔径为 $\sim 5\ \mu\text{m}$ 。

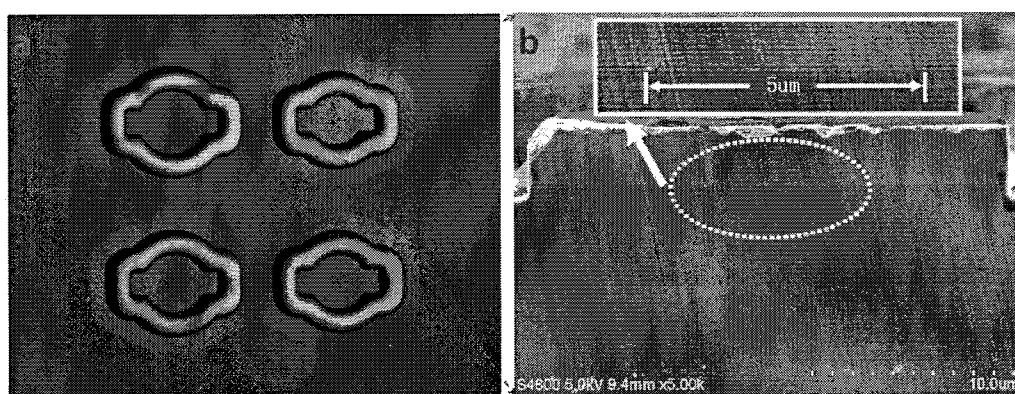


图 6.4 AlAs 湿氧氧化深度测试，(a)显微镜照片，(b)剖面 SEM 照片

Figure 6.4 The wet oxygen oxidation results of AlAs, (a) the microscope photo, (a) the cross-section SEM photo

6.2.3 顶环形电极的制备

顶环形电极制备主要目的是在 VCSEL 接触层上制备一层金属，并通过退火形成欧姆接触作为电流注入的通道。VCSEL 接触层为 P⁺⁺-GaAs，我们选择 Ti/Pt/Au(50/50/200nm)作为 P 型欧姆接触材料。另外，由于器件的台面直径为 22-28 μm ，导致焊接(bonding)线难以从台面金属上直接引出，需要在台面区域外制备面积较大的外接电极便于器件封装。采用闭合隔离槽结构的 VCSEL 在外接电极制备时需要横跨隔离槽，由于隔离槽深宽比及陡直度较高，因此隔离槽必须采用合适的材料进行填充，以确保电极在桥接过程中不会发生断裂。在此，我们采用 PI 胶进行隔离槽的填充，在固化的 PI 胶上制作加厚顶电极，制作的 VCSEL 芯片的 SEM 照片如图 6.5 所示。

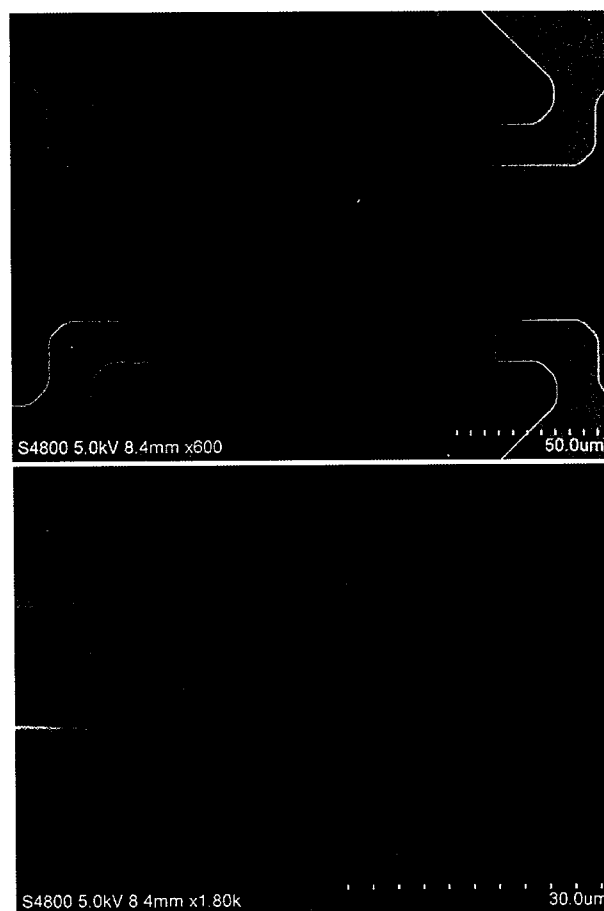


图 6.5 (a) VCSEL 芯片的 SEM 照片，(b)单管芯 SEM 照片

Figure 6.5 The SEM of VCSELs (a) and the SEM of single VCSEL die (b)

6.3 VCSEL 芯片的测试表征

在完成 VCSEL 芯片工艺后，我们利用高精度探针台、光谱仪及功率计对芯片的光电特性进行了测试表征，获得了不同芯片的 L-I-V 曲线及激射光谱。由于 VCSEL 独特的结构，其优势之一是无需芯片解理即可进行光电特性表征。

6.3.1 VCSEL 的 I-V 特性

氧化限制型 VCSEL 经湿氧氧化后，芯片导通时电流路径横截面积减小，相应的器件的串联电阻会增大。完成器件工艺后，首先进行了 I-V 特性的表征，四种尺寸芯片的 I-V 特性如图 6.6 所示。测试结果表明，在相同的偏置电压下，氧化限制孔径越大则电流也越大。对于 N1 芯片，电流为 2 mA 时的电压为 2.1 V，电压明显高于其它三个芯片，串联电阻约为 270 Ω ，而无氧化电流限制孔的相同台面直径芯片的串联电阻仅为 60 Ω 左右，氧化工艺后芯片的串联电阻明显增加（100-300 Ω ）。

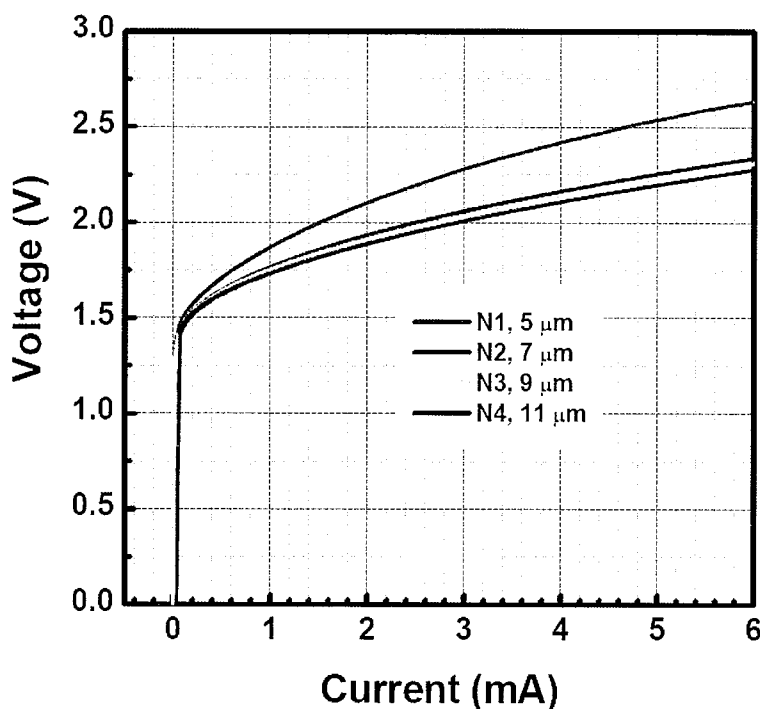


图 6.6 室温下，不同电流限制孔 VCSEL 的 I-V 曲线

Figure 6.6 The I-V characteristics of VCSELs as a function of aperture size

6.3.2 VCSEL 的光电特性-AlGaAs 量子阱

首先, 分析了未经湿氧氧化 VCSEL 芯片的光电特性, 此条件下芯片的电流及光场限制通过刻蚀的台面实现, 芯片 1 及 4 的 L-I 曲线如图 6.7 所示。可看出, 管芯 1 及 4 输出的光功率随着注入电流的增加而增加, 其输出最大光功率分别为 $23\mu\text{W}$ 及 $33\mu\text{W}$ 。在低注入电流时, L-I 曲线中没有观测到拐点, 因此很难通过 L-I 曲线判断 VCSEL 是否激射。在进行台面制作时, 隔离槽刻蚀深度为 $\sim 4\mu\text{m}$, 而量子阱有源区深度 $\sim 3.5\mu\text{m}$, 注入载流子在台面侧壁非辐射复合严重, 导致注入载流子损耗增加, 最终使得芯片的发光功率较低。

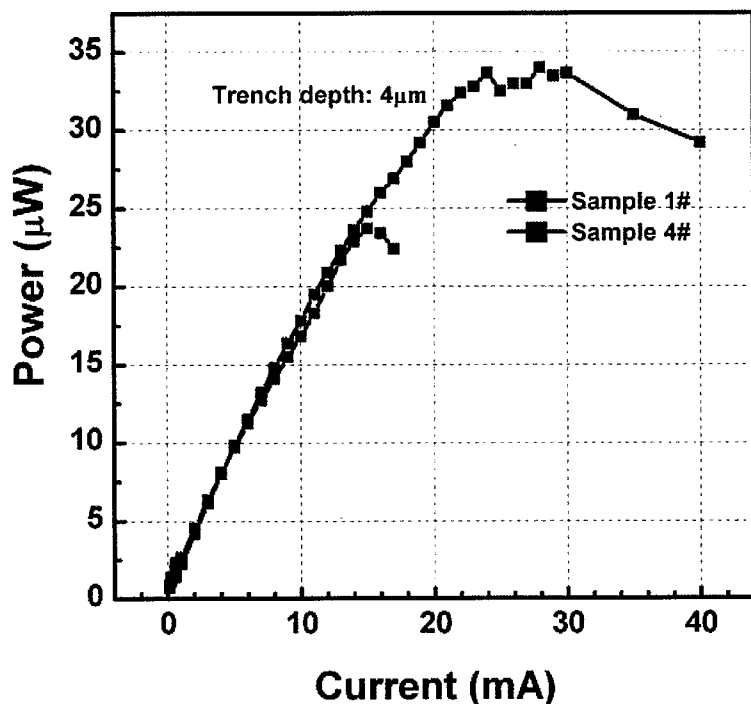


图 6.7 未氧化 VCSEL 的 L-I 特性

Figure 6.7 The L-I characteristics of unoxidized VCSEL

在注入电流为 5 mA 时, 测试了 1#芯片在不同温度下的发光光谱, 测试结果如图 6.8 所示。可看出, 1#芯片的发光谱包含两个小尖峰, 表明芯片已激射且激射模式为多模, 这是由于该结构在横向缺乏足够的光限制, 导致器件多模激射。另外, 芯片的激射波长随着温度的升高而红移, 其红移速率约为 $0.061\text{nm}/^\circ\text{C}$, 该结果与外延片变温 EL 及 EQE 测试结果相吻合。

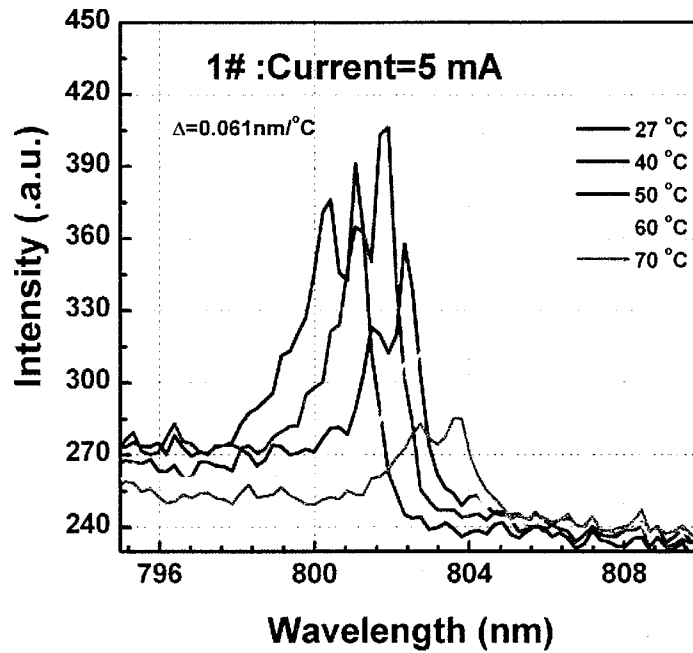


图 6.8 管芯 1#在不同温度下的发光光谱

Figure 6.8 The emitting spectra of 1# die at different temperatures

接下来测试分析了完成湿氧氧化工艺的 VCSEL 芯片。图 6.9 为 VL019-N3 管芯外加驱动电流时显微镜照片，可看到芯片在隔离槽区域也有出射光，通过对比测量环形出光孔和隔离槽区域辐射的光谱特性，可确认隔离槽区域辐射光来源于台面侧面出射的量子阱有源区的自发辐射光谱。

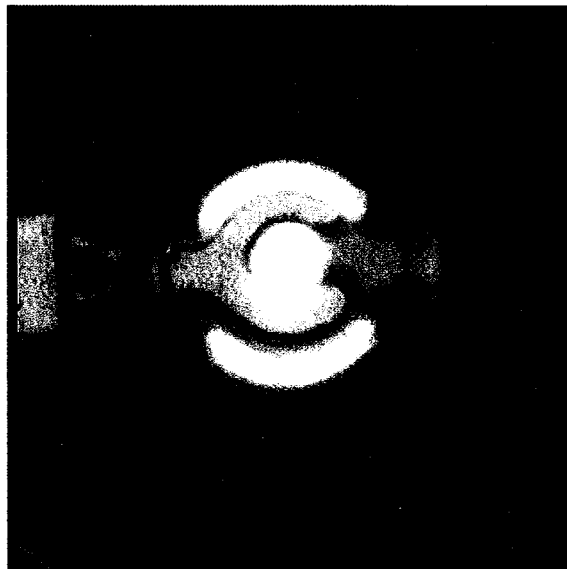


图 6.9 VL019-N3 管芯外加驱动电流时显微镜照片

Figure 6.9 The microscope photo of VL019-N3 die under injection current

在室温下,测试了 VL019-N3 管芯 L-I-V 特性,结果如图 6.10 所示,该芯片的氧化电流限制孔直径 $\sim 5\text{ }\mu\text{m}$ 。从 L-I 曲线可看出,该芯片的阈值电流 $\sim 1.9\text{ mA}$,最大功率 $\sim 0.36\text{ mW}$,斜率效率为 $\sim 0.1\text{ mW/mA}$ 。从 I-V 曲线可看出,该管芯的开启电压为 $\sim 1.5\text{ V}$,串联电阻 $\sim 125\text{ }\Omega$ 。

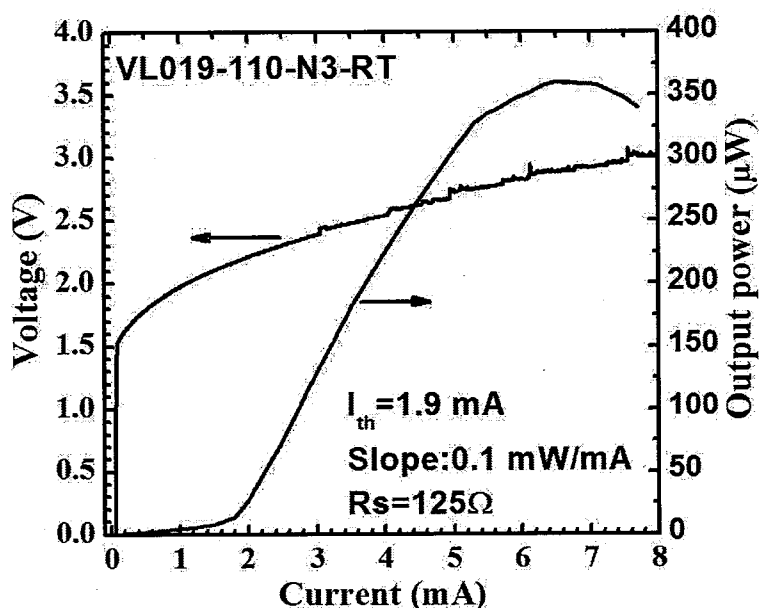


图 6.10 VL019 的室温 L-I-V 曲线

Figure 6.10 The L-I-V characteristics of VL019

在室温下,进一步测试了该管芯在不同注入电流下的激光光谱,如图 6.11 所示,采用 ANDO AQ6317 光谱仪进行光谱信号的采集,光谱仪分辨率设置为 0.1 nm 。可看出,当驱动电流为 1.5 mA 时,该芯片未能激射,发光光谱只存在单一发光峰,发光强度较弱,峰值对应波长为 791.4 nm ;随着注入电流的逐步增加且注入电流低于 3 mA 时,发光强度逐渐增强,且发光光谱只存在一个单峰,其半高宽为 $\sim 0.2\text{ nm}$;当注入电流为 3.0 mA 时,发光谱除主峰 792 nm 外在 790.5 nm 处也出现一个强度较弱的发光峰,表明激光模式中出现高阶横模。在激光器中,有源区粒子数反转程度会随着驱动电流密度增加而增加,集中于某一模式的光功率也会增加,在激光激射时,处于最有利模式的基模会首先激射。随着注入电流进一步增加,基模增益会由于空间烧孔效应而降低,相应地会出现新的粒子分布,高阶模式被激励的几率增大;较大注入电流引起的温升导致波导的变化也

使器件高阶模的激发概率增加。二者共同作用下，使得芯片出现多模激射。图 6.11 的测试结果表明该芯片在驱动电流低于 3 mA 可以保持单模。

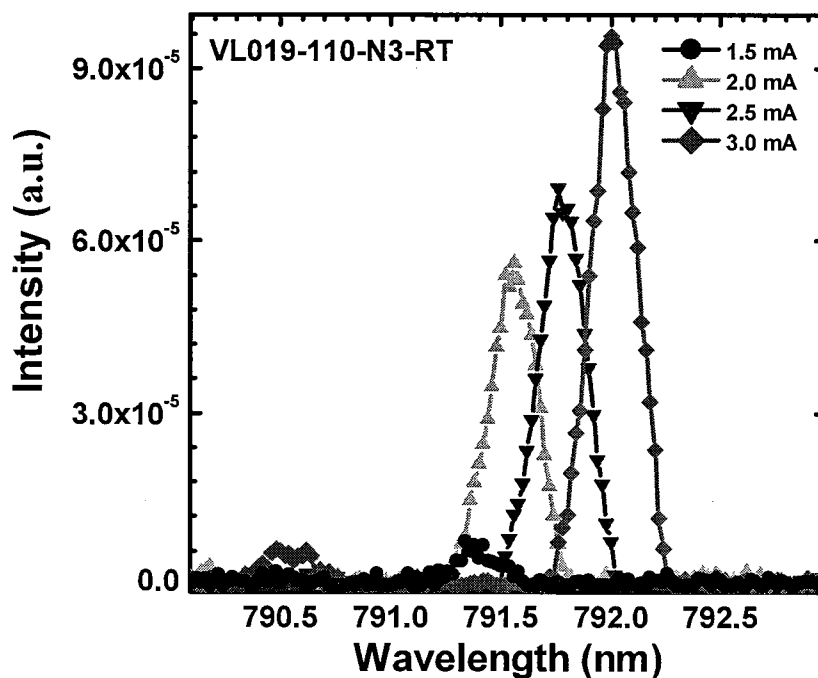


图 6.11 在不同电流注入下，VL019-N3 管芯的发光光谱

Figure 6.11 The emitting spectrum of VL019-N3 die under different injection current

自图 6.11 可看出，随注入电流的增大，该芯片发光峰对应波长从 791.4 nm (1.5 mA) 红移至 792.0 nm (3.0 mA)，其激射波长随注入电流增加而红移的速率为 0.4 nm/mA，如图 6.12 所示。随激励电流的增加，在管芯内部温度上升及载流子浓度增加的共同作用下增加了 DBR 及量子阱有源区材料的折射率，最终使得 VCSEL 腔模随注入电流的增加而红移。对于高温工作 795 nm VCSEL 可通过共同调整注入电流及工作温度来实现激射波长的精确控制。

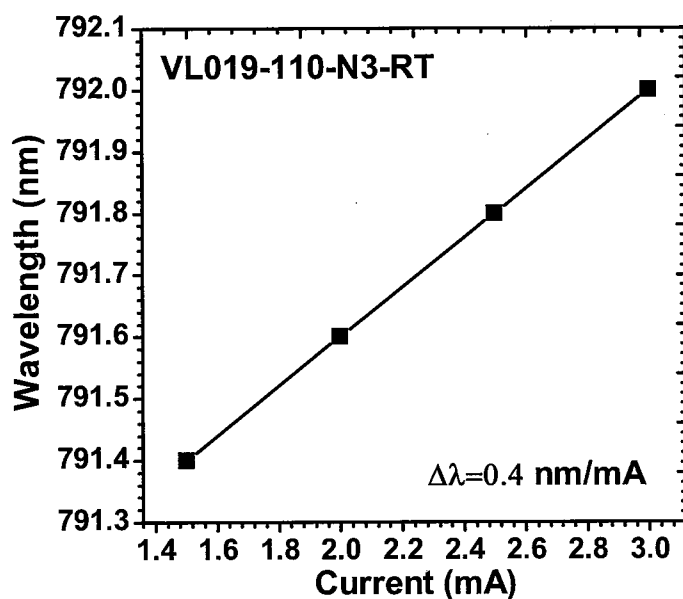


图 6.12 VL019-N3 发光波长与注入电流之间的关系

Figure 6.12 The emitting wavelength of VL019-N3 as a function of injection current

我们在室温下测试了 VL019-N1 管芯在不同驱动电流下的辐射光谱, 测试结果如图 6.13 所示, 为便于比较, 对不同注入电流下的光谱作了相对上下平移处理。VCSEL 的阈值特性与氧化电流限制孔径尺寸密切相关, 此芯片氧化限制孔径 $\sim 3\ \mu\text{m}$, 从图 6.13 可看出, 该管芯的阈值电流约为 $\sim 0.9\ \text{mA}$ 。

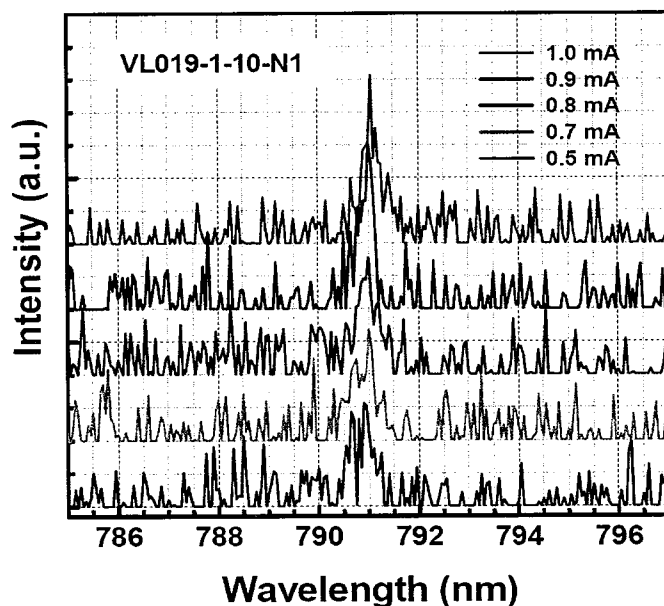


图 6.13 室温下 VL019-N1 管芯在不同注入电流注入下的发光光谱

Figure 6.13 The emitting spectrum of VL019-N1 as a function of injection current

接下来在驱动电流为 4 mA 时, 采集了 N1 管芯的出射光谱, 结果如图 6.14 所示, 测试时选取的 ANDO6317 光谱仪分辨率为 0.2 nm。可看出室温时 N1 管芯的激射波长为 791 nm, 谱线宽度为~0.3 nm, 在 789.9 nm 处出现高阶模, 考虑到激射波长随温度升高而红移的速率为~0.061 nm/K, 估算在 85 °C 下的激射波长为~794.5 nm。

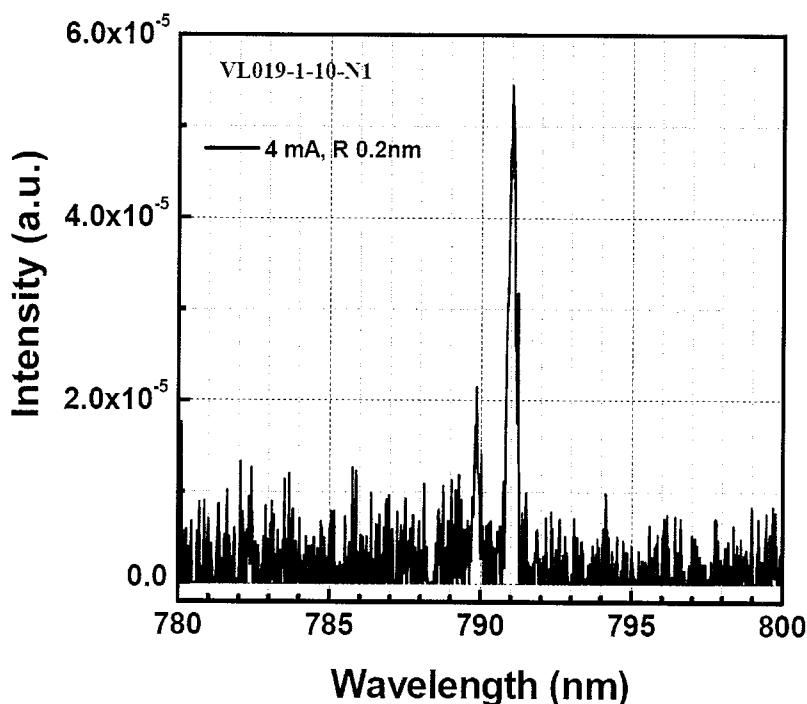


图 6.14 室温下 VL019-N1 管芯在 4 mA 电流注入下的发光光谱

Figure 6.14 The emitting spectrum of VL019-N1 die

6.3.3 VCSEL 的光电特性-InAlGaAs 量子阱

通过对比分析 VL019 的测试结果可发现, 即使氧化限制孔尺寸进一步降低, VCSEL 的阈值电流对于实际应用来说仍有些偏高, 另外由于芯片原子钟对 VCSEL 的光功率的要求, 氧化限制孔的尺寸也不能一味地降低。VL030 的有源区采用压应变 InAlGaAs 量子阱, 希望能够降低器件的阈值电流, 最终达到改善器件性能的目的。我们测试了基于 InAlGaAs 量子阱结构有源区 VCSEL 的 L-I-V 特性, 从芯片测试结果看, VCSEL 的阈值电流、最大输出功率及斜效率都有显著改善。

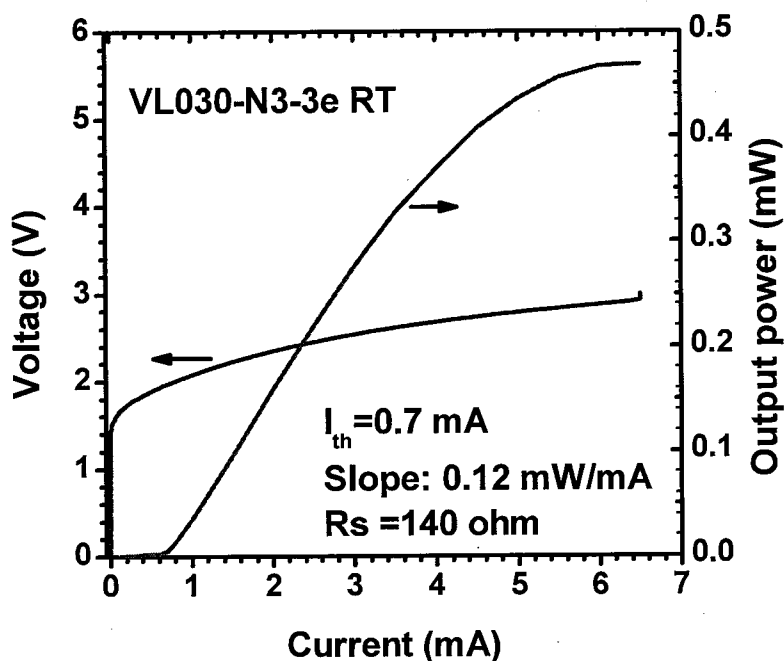


图 6.15 室温时 VL030-N3 管芯的 L-I-V 曲线

Figure 6.15 The L-I-V characteristics of VL030-N3 die at room temperature

在室温下，我们分析了VL030-N3管芯的L-I-V特性，如图6.15所示，此芯片氧化限制孔径 $\sim 5\ \mu\text{m}$ 。从I-V曲线可看出，该管芯的开启电压为1.5 V，串联电阻为140 Ω ，阈值电流为0.7 mA，最大输出功率达0.47 mW，功率斜率效率为0.12 mW/mA。同VL019相比，引入压应变InAlGaAs量子阱后VCSEL的阈值电流明显降低，斜率效率明显提高。

在室温下，测试了VL030-N4管芯的L-I-V特性，测试结果如图6.16所示，此管芯的氧化电流限制孔径 $\sim 3\ \mu\text{m}$ 。自图中I-V曲线可看出，该管芯的开启电压仍为1.5 V，串联电阻则增加至179 Ω ；自图中L-I曲线可发现，芯片的阈值电流降低至0.42 mA，最大输出功率达0.3 mW，斜率效率为0.17 mW/mA，器件性能有了较大改善。

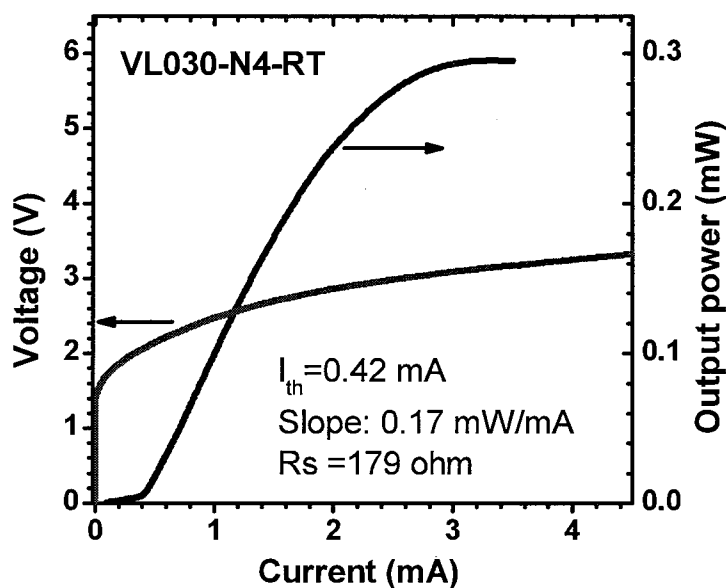


图 6.16 室温时 VL030-N4 管芯的 L-I-V 曲线

Figure 6.16 The L-I-V characteristics of VL030-N4 die at room temperature

随后测试了VL030-N3管芯的变温L-I特性, 结果如图6.17所示, 温度变化范围为25 °C~80 °C。可看出, 随温度从25 °C上升至80 °C, 管芯的阈值电流自0.7 mA增加到至1.15 mA, 其最高输出功率自0.47 mW降低至0.24 mW, 其斜率效率先增加随后逐渐降低, 在60 °C时, 芯片的斜率效率最高(0.195 mW/mA), 此温度时管芯的阈值电流略有增加。

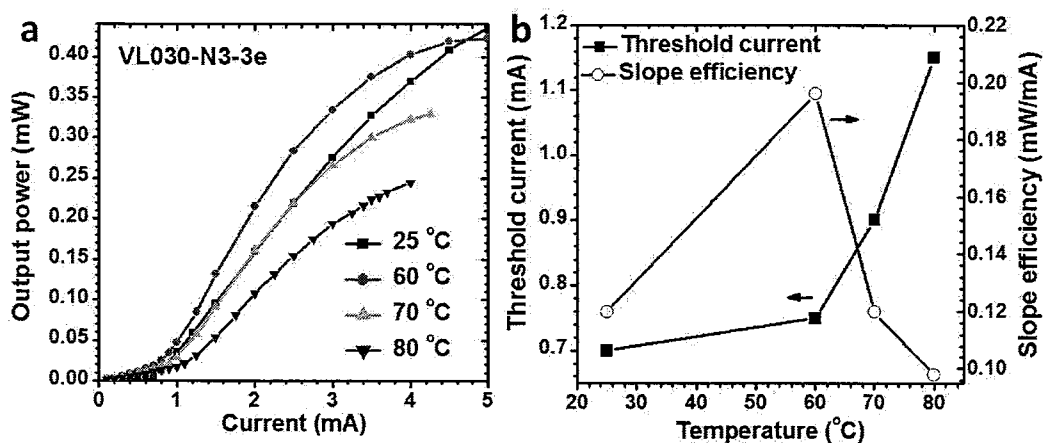


图 6.17 不同温度下, VL030-N3 管芯的 L-I 曲线(a)及数据汇总(b)

Figure 6.17 (a) The L-I characteristics of VL030-N3 die at different temperatures, (b) the

summarized data

这是由于在室温下量子阱增益峰对应波长与腔模相差较大,虽然量子阱增益随着温度升高而降低,但随着温度的逐渐升高量子阱增益峰对应波长与腔模之差越来越小,使得腔模处量子阱的增益得到有效改善,所以在相同注入电流下(高于阈值电流),VCSEL具有较高的光功率,相应地微分量子效率也得到有效改善。但随着温度进一步升高,虽然量子阱增益峰对应波长与腔模之差更小,但量子阱增益因温度升高而下降占主要因素,使得在腔模处量子阱的增益逐渐下降且透明载流子浓度显著上升,导致在高温时(高于60℃)VCSEL的阈值电流迅速增加、斜率效率及最大输出光功率迅速降低。

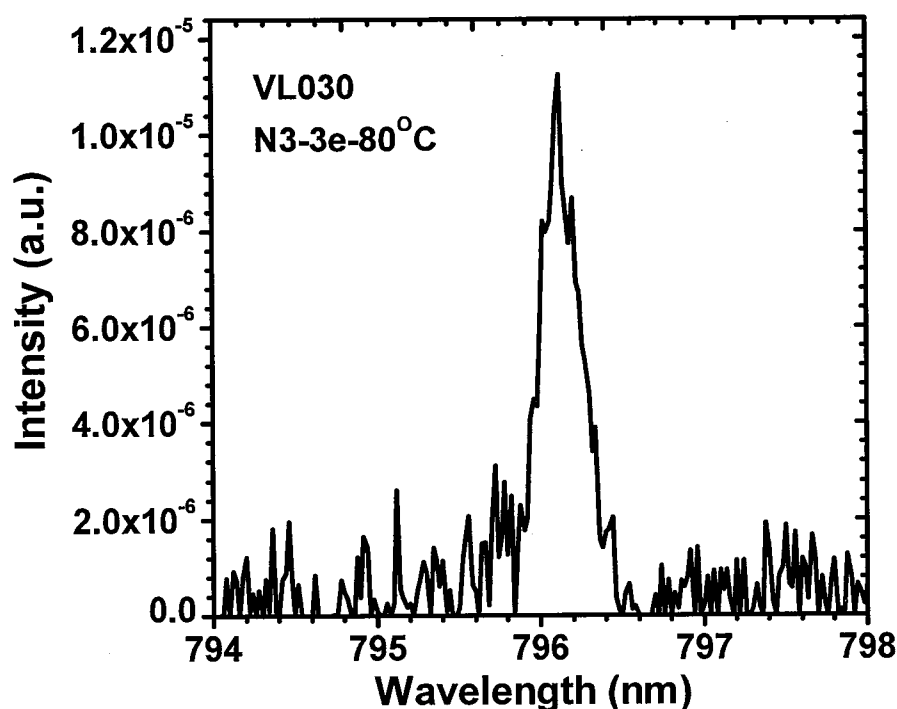


图 6.18 高温(80℃)下 VL030-N3 管芯在 1.5 mA 电流注入下的发光光谱

Figure 6.18 The emitting spectrum of VL030-N3 die under 1.5 mA current injection (at 80 °C)

接下来,在温度为80℃下,测试了VL030-N3管芯的光谱,如图6.18所示,驱动电流为1.5 mA。可看出此温度下,管芯的激光波长为796.1 nm,虽然因激光光谱仪耦合效率较低造成采集到的光谱噪声较大,但仍能判断该管芯为单模激光。因此若想实现此管芯工作波长795 nm,需调整此器件的工作温度或驱动电流。

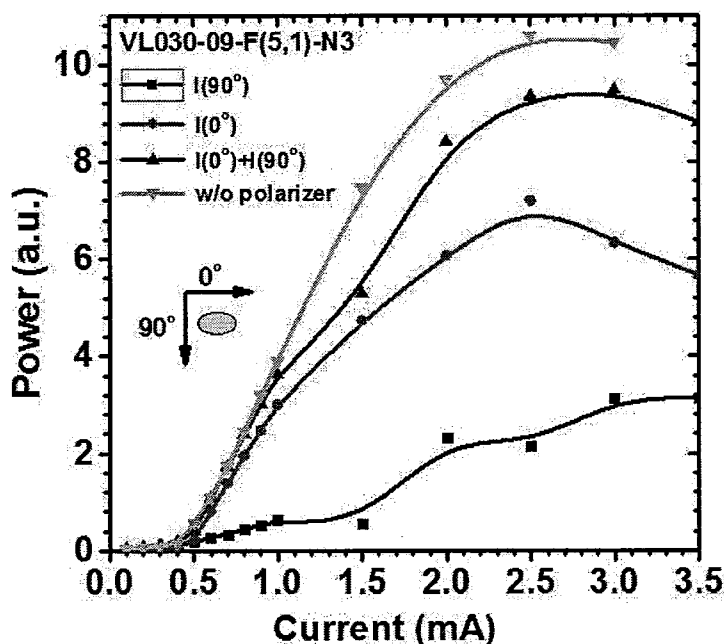


图 6.19 室温下，VL030-09-F(5,1)-N3 管芯的偏振特性

Figure 6.19 The polarization characteristics of VL030-09-F(5,1)-N3 die at room temperature

此外，芯片原子钟要求VCSEL还需具有稳定的偏振特性，因此我们测试了VL030-09-F(5,1)-N3管芯室温下的偏振特性，测试结果如图6.19所示。可看出，该管芯激励后表现出一定的偏振特性，在驱动电流1.5 mA时($3I_{th}$)，该芯片的偏振抑制比最大(17 dB)。随着注入电流的进一步增加其偏振抑制比也随之降低。测试结果表明VCSEL的偏振特性较差，需进一步改善。在目前器件结构基础上，可利用顶层GaAs接触层制备非对称表面浮雕(surface relief) 或光栅，以实现VCSEL稳定的基横模输出及偏振特性的改善。

6.4 本章小结

本章首先介绍了 VCSEL 的工艺流程及关键工艺，在优化的工艺基础上完成了 VCSEL 的工艺制备。采用高精度探针台、光谱仪、光功率计分析了 VCSEL 的光电特性，主要结论如下：

通过台面刻蚀、湿法氧化及电极制备等工艺步骤，制作了以AlGaAs量子阱及InAlGaAs量子阱结构为有源区的VCSEL芯片，实现了VCSEL室温及高温连续工作。采用AlGaAs量子阱有源区的VCSEL的氧化限制孔径为5 μm 时，阈值电流

为1.5 mA, 最大输出功率为0.35 mW, 同时芯片在注入电流低于3 mA时可保持单模; VCSEL腔模随温度的升高而红移的速率为 ~ 0.061 nm/K, 随注入电流的增加而红移的速率为 ~ 0.40 nm/mA; 当氧化限制孔径进一步降低时(~ 3 μm), 器件的阈值电流降至0.9 mA, 室温工作波长为791 nm, 估算的85 $^{\circ}\text{C}$ 下的器件工作波长为 ~ 794.5 nm。采用InAlGaAs应变量子阱有源区结构VCSEL的阈值电流为0.42 mA, 最大输出功率达0.3 mW, 斜率效率为0.17 mW/mA, 对应氧化电流限制孔径3 μm ; 当温度自室温上升至80 $^{\circ}\text{C}$ 时, 器件阈值电流比室温时增加了 ~ 0.4 mA, 芯片在 $1.25I_{\text{th}}$ 注入电流下仍能保持单模激射。室温时器件的偏振抑制比为17 dB。上述结果表明, 所制备的VCSEL的工作波长、工作波长温漂系数、阈值电流、输出功率及高温下(80 $^{\circ}\text{C}$)工作满足芯片原子钟的需求, 但VCSEL的功耗略微偏高(~ 2.5 mW), 其偏振特性也有待进一步改善。VCSEL的调制特性、光谱线宽及器件寿命有待进一步分析。

第7章 总结与展望

7.1 本论文工作总结

本论文研究了高温工作 795 nm VCSEL 的结构设计、外延生长、制备工艺等。理论分析了高温工作 VCSEL 的工作机理，优化设计了量子阱有源区、DBR 及 VCSEL 结构。利用 MOCVD 设备，细致优化了量子阱有源区及 DBR 结构的生长条件，完成了 VCSEL 的外延生长。对 VCSEL 外延片进行测试表征以及芯片工艺的开发制备，最终完成了高温工作的 VCSEL 芯片的制备。本论文主要研究内容及取得的主要成果如下：

1. 研究量子阱发光波长与势阱层材料组份及阱宽之间的关系，设计了不同组份及阱宽的 (Al)GaAs/AlGaAs 及 InAlGaAs/AlGaAs 量子阱结构，分析了量子阱结构的增益特性及其温度依赖关系。对比分析 VCSEL 的 L-I-V 特性，设计了有源区分别为 AlGaAs/AlGaAs 和 InAlGaAs/AlGaAs 量子阱结构的 VCSEL 结构。

2. 研究了 MOCVD 的生长条件对量子阱特性的影响。AlGaAs 量子阱 PL 强度随 AsH₃ 流量从 80 sccm 到 160 sccm 先增大后减小，最佳 AsH₃ 流量为 120 sccm (V/III 比 75)，750 °C 生长的量子阱发光强度较强。而 InAlGaAs 量子阱的最优生长温度为 700 °C、AsH₃ 流量为 80 sccm (V/III 比 100)、反应室压力为 50 mbar。对量子阱及 DBR 结构进行高分辨率 XRD 测试分析，分析目标结构与实际生长的结构的偏差，用于调整量子阱及 DBR 的外延生长。最后，在优化的量子阱结构及 DBR 的生长条件基础上，完成了分别以 AlGaAs 及 InAlGaAs 为有源区量子阱的 VCSEL 器件的外延生长，室温下腔模 792 nm。

3. 对 VCSEL 外延片开展了表征研究。研究了表面及侧面 EL 随温度的变化关系。测试结果表明，表面 EL 发光峰对应波长为 VCSEL 结构腔模，侧面 EL 发光峰为 VCSEL 结构量子阱有源区的 EL 发光峰。腔模随温度升高而红移的速率为 $\Delta\lambda_{\text{CM}}=0.068 \text{ nm/K}$ ，而量子阱发光峰随温度升高而红移的速率为 $\Delta\lambda_{\text{QW}}=0.26 \text{ nm/K}$ 。利用变温外量子效率(EQE)测试获得了 VCSEL 腔模随温度升高而红移的速率，其数值与表面 EL 数据相吻合；利用变角度 EQE 测试获得了 VCSEL 量子

阱结构中势垒层的带隙为 1.95 eV。

4. 在优化台面刻蚀、湿法氧化及电极制备等关键工艺的基础上进行了 VCSEL 的工艺制备, 制作了以 AlGaAs 量子阱及 InAlGaAs 量子阱结构为有源区的 VCSEL 并实现了室温及高温连续工作。采用 AlGaAs 量子阱有源区的 VCSEL 的氧化限制孔径为 5 μm 时, 阈值电流为 1.5 mA, 最大输出功率为 0.35 mW, 同时器件在注入电流低于 3 mA 时可保持单模; 器件激射波长随温度升高而红移的速率为 0.061 nm/K, 而随注入电流增加而红移的速率为 0.40 nm/mA; 当氧化限制孔径进一步降低时($\sim 3 \mu\text{m}$), 器件的阈值电流降至 0.9 mA, 室温工作波长为 791 nm, 估算的 85 $^{\circ}\text{C}$ 下的器件工作波长为 $\sim 794.5 \text{ nm}$ 。采用 InAlGaAs 应变量子阱有源区结构 VCSEL 的阈值电流为 0.42 mA, 最大输出功率达 0.3 mW, 斜率效率为 0.17 mW/mA, 对应氧化电流限制孔径 3 μm ; 当温度自室温上升至 80 $^{\circ}\text{C}$ 时, 芯片阈值电流比室温时增加了 $\sim 0.4 \text{ mA}$, 芯片在 $1.25I_{\text{th}}$ 注入电流下仍能保持单模激射。室温时芯片的偏振抑制比为 17 dB。上述结果表明, 所制备的 VCSEL 的工作波长、工作波长温漂系数、阈值电流、输出功率及高温下(80 $^{\circ}\text{C}$)工作满足芯片原子钟的需求, 但 VCSEL 的功耗略微偏高($\sim 2.5 \text{ mW}$), 其偏振特性也有待进一步改善。

7.2 不足与展望

本论文针对高温工作 795 nm VCSEL 展开了深入研究。设计了 VCSEL 的量子阱有源区、DBR 及器件结构。采用 MOCVD 外延生长了量子阱、DBR 及 VCSEL 结构, 完成了高温工作的 VCSEL 芯片的制备。但本论文也存在一些不足之处以及需要研究的问题还有待解决:

1. AlGaAs 量子阱在 750 $^{\circ}\text{C}$ 生长时光学特性较好, 因此非常有必要研究在更高生长温度下量子阱结构的光学特性, 但受 MOCVD 设备加热系统功率限制导致无法在更高温度下进行材料生长。

2. 研究不同 Al 组份 AlGaAs 势垒层及采用 InAlGaAs/GaAsP 应变补偿量子阱结构对量子阱增益特性及高温下载流子(电子)泄漏的影响。

2. 进一步实验分析 VCSEL 的阈值电流、光谱特性、偏振特性、输出功率及电光效率等参数与器件上 DBR 周期数、DBR 掺杂浓度、氧化限制孔径及工作温

度的关系。

3. 进一步分析氧化限制孔形状对偏振特性的影响,从台面形状和湿氧氧化工艺出发改善 VCSEL 的偏振特性。研究表面浮雕、光子晶体等技术对器件激射模式与偏振特性的影响,如研究二维光栅(high-contrast grating, HCG)偏振 DBR 结构对 VCSEL 偏振特性的影响。

4. 分析 VCSEL 的调制速率与驱动电流、氧化限制孔径及工作温度的关系,为 VCSEL 的实用化奠定基础。