

分类号\_\_\_\_\_

密级\_\_\_\_\_

UDC \_\_\_\_\_

编号\_\_\_\_\_

# 中国科学院研究生院 硕士学位论文

相变材料研究

徐嘉庆

指导老师 \_\_\_\_\_ 宋志棠 研究员

研究单位 \_\_\_\_\_ 中国科学院上海微系统与信息技术研究所

申请学位级别 \_\_\_\_\_ 硕士 \_\_\_\_\_ 学科专业名称 \_\_\_\_\_ 微电子学与固体电子学

论文提交日期 \_\_\_\_\_ 2007 年 5 月 \_\_\_\_\_ 论文答辩日期 \_\_\_\_\_ 2007 年 6 月

培养单位 \_\_\_\_\_ 中国科学院上海微系统与信息技术研究所

学位授予单位 \_\_\_\_\_ 中国科学院研究生院

答辩委员会主席 \_\_\_\_\_

## 相变材料研究

徐嘉庆(微电子学与固体电子学)

指导老师: 宋志棠

### 摘 要

相变存储器是一种低压、低功耗、高速、高集成度的新型非易失存储器,发展前景广阔,是学术界和工业界研究开发的热点。

相变材料是相变存储器的核心功能材料,其广泛的应用前景和诸方面的微妙性质引发了各国学者的研究兴趣。本文围绕相变材料这一前沿课题,在国家高科技发展计划(863)支持下,选取研发应用广泛的 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 和 $\text{Sb}_2\text{Te}_3$ 作为研究对象开展了一系列研究工作。

本文的工作分为基础和应用两个方面。基础方面,在简要论述了相变材料晶态和非晶态以及相转化的热力学本质之后,采用射频磁控溅射方法在高阻 $\text{Si}/\text{SiO}_2$ 衬底上制备非晶态 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 和 $\text{Sb}_2\text{Te}_3$ 薄膜材料,通过快速退火使材料结晶。相变机制是相变材料研究的核心问题,而微观结构是了解相变机制的关键,我们对制备得的薄膜样品运用XRD和Raman方法进行结构分析。尤其对材料晶态的Raman光谱,结合第一性计算做出了细致分析,基本确定了实验得到的各种Raman活性模式,并且进一步验证了材料的晶格结构,成为相变机制研究的重要依据。同时,我们建立起了一套从晶格动力学角度研究相变材料的方法,可以推广应用到新材料的结构研究中去。

应用方面,首先依据相变存储其应用的要求,总结出一些相变材料遴选优化的规律。实验上,针对 $\text{Sb}_2\text{Te}_3$ 材料非晶态热稳定性差的弱点,掺入Ag元素,使其结晶温度明显提高,并分析了材料的晶化机制和电学特性;将Ag掺杂 $\text{Sb}_2\text{Te}_3$ 材料制成相变存储单元,初步研究了器件的电学性能。另外,相变材料非晶态电学上的开关现象与器件应用联系紧密,我们在SPICE规范下建立了非晶相变材料的电学行为模型。该模型与实验及物理模型吻合良好,主要用于瞬态电学分析。

最后,针对薄膜工艺中多层薄分层问题,研究了薄膜的粘附性和应力,并通过加入缓冲层基本解决了问题。

关键词：相变存储器，相变材料，拉曼光谱，掺杂，开关，行为模型，分层

## Research on Phase Change Materials

Jiaqing Xu (Microelectronics and Solid State Electronics)

Directed by: Zhitang Song

### Abstract

Phase change memory is a potential candidate of next-generation non-volatile memory for low-voltage, low-power, high speed and high density application. It has called broad attention from industry and academy.

As the key functional material of the Phase change memory application, phase change material interests researchers around the world for the memory application and the delicacy of itself. This dissertation would focus on the widely applied phase change materials  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  and  $\text{Sb}_2\text{Te}_3$  under support of National 863 project.

The work of this dissertation could be divided into fundamental and application research. In the first part, after discussion on the thermodynamics of amorphous/crystalline states and phase change process, amorphous  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  and  $\text{Sb}_2\text{Te}_3$  thin films are deposited on Si/SiO<sub>2</sub> substrates by RF magnetron sputtering and are crystallized by rapid thermal processing. As the knowledge of lattice structure plays a key role in understanding the phase change mechanism, the focus of attention in the phase change materials research, the structure of the phase change thin films are investigated by both XRD and Raman methods. For the lattice dynamics of crystalline materials, first-principles study identifies the observed Raman active modes of HCP  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  for the first time with confirmation of the atom stacking of the phase. This work forms the foundation of phase change mechanism research, and the lattice dynamics method could be extended to the investigation of innovative materials.

From the application point of view, the selecting rules of phase change materials are put forward according to the requirements of phase change memory. The crystalline temperature of  $\text{Sb}_2\text{Te}_3$  is increased by Ag-doping for the purpose of improving the stability of its amorphous state at room temperature. The crystalline mechanism and electric properties of Ag-  $\text{Sb}_2\text{Te}_3$  material are then discussed together with its device application. In

addition to the work above, a behavior model referring to the electrical switch of amorphous phase change material is set up with proved accuracy. This model could be applied in the transient analysis of the electrical behavior of the memory device.

The last section of the dissertation deals with the delamination of W/Sb<sub>2</sub>Te<sub>3</sub> film stack. The strain of the W film and the interface adhesion are investigated and a solution of applying TiN adhesion layer is then put forward.

Keywords: phase change memory, phase change materials, Raman spectra, doping, switch, behavior model, delamination

## 目 录

|                                                                                   |     |
|-----------------------------------------------------------------------------------|-----|
| 摘要 .....                                                                          | I   |
| Abstract .....                                                                    | III |
| 目录 .....                                                                          | V   |
| 第一章 绪论 .....                                                                      | 1   |
| 1.1 半导体存储技术及非挥发性存储器发展综述.....                                                      | 1   |
| 1.2 相变存储器概述.....                                                                  | 4   |
| 1.2.1 发展历史.....                                                                   | 4   |
| 1.2.2 相变存储器原理.....                                                                | 6   |
| 1.3 相变材料概述.....                                                                   | 7   |
| 1.3.1 非晶态与晶态的热力学解释.....                                                           | 8   |
| 1.3.2 晶化与非晶化过程的统一描述.....                                                          | 9   |
| 1.3.3 相变存储器用相变材料的遴选和优化.....                                                       | 10  |
| 1.3.4 相变材料的微观描述.....                                                              | 11  |
| 1.3.5 国内外相变材料研究现状.....                                                            | 13  |
| 1.4 本论文的选题与具体工作.....                                                              | 15  |
| 第二章 相变材料 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 和 $\text{Sb}_2\text{Te}_3$ 结构研究..... | 17  |
| 2.1 引言.....                                                                       | 17  |
| 2.2 相变材料的制备.....                                                                  | 18  |
| 2.3 相变材料结构的 XRD 分析.....                                                           | 19  |
| 2.4 相变材料结构的 Raman 分析.....                                                         | 21  |
| 2.4.1 晶格振动谱.....                                                                  | 21  |
| 2.4.2 相变材料的晶格振动谱.....                                                             | 22  |
| 2.4.3 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 的 Raman 模式确定.....                       | 22  |
| 2.4.4 $\text{Sb}_2\text{Te}_3$ 的 Raman 模式确定.....                                  | 26  |
| 2.5 小结.....                                                                       | 28  |
| 第三章 $\text{Sb}_2\text{Te}_3$ 的 Ag 掺杂及其在 CRAM 器件中的应用.....                          | 29  |
| 3.1 引言.....                                                                       | 29  |
| 3.2 材料的制备和测试.....                                                                 | 30  |
| 3.3 实验结果分析.....                                                                   | 30  |
| 3.3.1 晶化机制.....                                                                   | 30  |
| 3.3.2 电学性质.....                                                                   | 33  |
| 3.3.3 器件应用.....                                                                   | 34  |
| 3.4 小结.....                                                                       | 39  |
| 第四章 非晶相变材料电学行为的 SPICE 模型.....                                                     | 41  |
| 4.1 引言 .....                                                                      | 41  |
| 4.2 开关与相变.....                                                                    | 41  |
| 4.3 模型特征描述.....                                                                   | 42  |
| 4.4 SPICE 模型的建立.....                                                              | 43  |

|                               |    |
|-------------------------------|----|
| 4.5 模型的验证和应用.....             | 46 |
| 4.6 小结.....                   | 48 |
| 第五章 相变材料与钨电极的粘附.....          | 49 |
| 5.1 引言.....                   | 49 |
| 5.2 实验现象.....                 | 50 |
| 5.3 机制分析.....                 | 53 |
| 5.3.1 物理基础.....               | 53 |
| 5.3.2 绞线状图形的源发点，终结点和几何形貌..... | 53 |
| 5.3.3 绞线状图形的时间演化与稳定性.....     | 55 |
| 5.3.4 钨薄膜应力和界面附着能的估算.....     | 57 |
| 5.4 解决方案.....                 | 59 |
| 5.5 小结.....                   | 61 |
| 第六章 总结和展望.....                | 63 |
| 6.1 总结.....                   | 63 |
| 6.2 展望.....                   | 64 |
| 参考文献.....                     | 65 |
| 攻读硕士学位期间发表的学术论文及专利目录.....     | 75 |
| 致谢.....                       | 76 |
| 个人简历.....                     | 77 |
| 附件.....                       | 78 |

# 第一章 绪论

## 1.1 半导体存储技术及非挥发性存储器发展综述

1947 年, 二极管取代真空管, 标志着现代电子技术时代的开始。80 年代以来, 以硅基 MOS 集成电路为代表的微电子技术按照 Moore 定律飞速发展, 平方英寸芯片的晶体管数目每过 18 到 24 个月增加一倍。芯片上的晶体管数目已经由 1971 年的数千增长到今天的上亿。晶圆片的直径 1981 年时为 150mm, 到 2003 年增加到 300mm, 预计到 2012 年将达到 450mm[1]。2007 年结点技术为 45nm 的工艺线已经投入生产。表 1.1 是国际上领先的 Intel 公司的技术发展路线图[2]。

表 1.1 Intel 公司半导体技术发展路线图[2]

| 年份      | 1999 | 2001 | 2003 | 2005 | 2007 | 2009 |
|---------|------|------|------|------|------|------|
| 技术结点/nm | 180  | 130  | 90   | 65   | 45   | 32   |

相对逻辑电路, 存储器电路设计难度小, 物理结构比较规整, 集成度更高; 每一代工艺最先一般以存储器样片推出, 存储器的工艺水平稍领先于逻辑电路。半导体存储器分为挥发性存储器 (Volatile Memory) 和非挥发性存储器 (Non-volatile Memory)。前者读写速度和集成度都较后者优越, 但切断电源后, 前者所存储的信息就会消失, 后者则能保持数据。

当前移动通讯, 移动计算及个人消费娱乐设备的市场巨大; 这些高密度, 高速度, 可移动的计算应用要求存储器密度更高, 速度更快, 成本则要更低。存储器在这些系统中, 无论片上集成或分立芯片, 速度较处理器低, 往往又占据最显著的面积, 已成为整个系统技术发展的瓶颈。面对这样的迫切需求, 存储器技术飞速发展, 非挥发性存储器更是得到了快速的发展应用。自 1990 年代以来, 浮栅 MOSFET Flash EEPROM 更新发展很快, 远远超过了传统的易失性存储器 DRAM 和 SRAM (如图 1.1), 已经成为市场上主流的非挥发性存储器; Nor Flash 和 Nand Flash 在各自的应用领域都占据着主导地位。

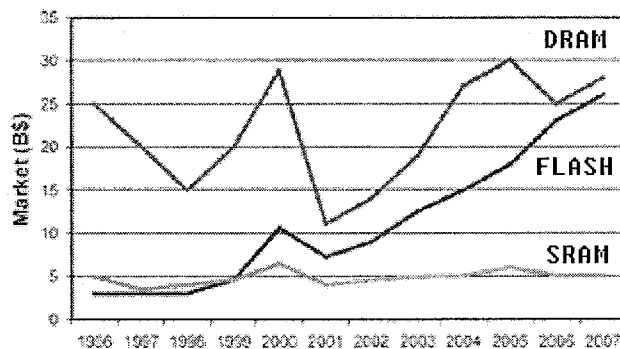


图 1.1 主流存储器市场发展情况[3]

然而市场的需求是没有止境的，随着技术需求的发展，Flash 也暴露出其弱点，如擦除效率低、功耗高、尺寸大等。于是，各种新概念的存储器如雨后春笋般出现，主要有三类：一是控制阈值电压类的，如各种新型 Nand Flash、Nano floating gate Flash 等；第二类是电荷位移类，如 FeRAM（铁电随机存储器）；第三类是电阻式，如 MRAM（磁随机存储器）、CRAM（硫系化合物随机存储器，或称 PCRAM、OUM）等。这些技术或处于研发阶段，或处于大规模生产前夕，或有低容量商用芯片推出，然而何种技术在市场竞争中胜出还是个未知数。

从技术层面讲，非易失性存储器的主要评判标准有以下几点：

1，操作电压(operation voltage)：移动存储设备一般都是电池驱动，因此存储器的工作电压也受到约束。闪存(Flash)就是由于过大的操作电压而使其发展受到限制。因为当操作电压过大时，除了本身的可靠性问题外，在设计上必须有额外的升压装置，所以一般都会将操作电压限制在 10V 以下。

2，写入擦除速度(operation speed)：运行的高速度一直是电子设备追求的一个目标。而就目前而言，CPU 的运行速度已经得到大大的提升，而存储器的操作速度已成为限制设备速度的主要原因。虽然从数据结构上采取了主存、辅存、cache 等结构，但结构的复杂必然带来成本的增加。因此，对非易失性存储器的操作速度的要求也极其重要。作为主流产品的闪存，其写入速度仍在微秒至毫秒级，远远不能满足实际需求，因此也还有很大的提升空间。

3，保持时间(retention)：最佳的记忆时间是在室温下达到十年以上，但目前

很多非易失性存储器还无法达到。数据存储时间越长越好,意味着产品的寿命也越长。但即便无法到达仍可利用电路设计的方式来改进,不过这意味这占用更多的芯片面积和更大的成本。

4, 多级存储(multilevel): 存储器的容量是存储器至关重要的性能。而在相同芯片面积下,多级存储可以成倍的增加存储容量。但多级存储要考虑到各个态之间的差别是否足够大,把抗误差能力和可靠性计算在内。

5, 耐久力(endurance): 所谓耐久力,就是经过多少次擦写操作后,器件由于疲劳导致失效。就DRAM而言,其耐久力可达到  $10^{12}$ 。然而非易失性存储器还远远不能达到此量级,如闪存,其耐久力约在  $10^6$ ,还有很大提升空间。

6, 读取干扰(readout disturbance): 对于破坏性读取,必须在每次读取后重新写入。而对于非破坏性读取,每次读取过程还是会对元件的状态造成一定的影响,所以必须做读取干扰测试。好的读取抗干扰能力应该在  $10^{12}$ 次以上。

7, 按比例缩小(scaling): 随着集成电路工艺的不断进步,元件特征尺寸(F)不断缩小。对于存储器,所占面积为 $n F^2$ ,  $n$ 越小说明占用面积越小,同时要求材料在缩小化的前提下维持其性能。

所以说,理想的非易失性存储器应具有设备操作电压低、结构简单、非破坏性读取、操作速度快、记忆时间长、元件面积小、耐久力好等特点,而目前没有任何非易失性存储器能同时达到上述要求。因此,非易失性存储器还有很大的研究领域和发展前景。

表 1.2 是各种存储器性能的比较。可以看到,CRAM 在速度,集成度上可与 DRAM 比拟,成本低,功耗低,又具备非挥发的功能。从技术层面讲,CRAM 在诸多竞争者中显示了明显优势。

表 1.2 各种存储器性能比较

| 性能          | SRAM        | DRAM       | FLASH                                                 | MRAM                 | FeRAM                              | C-RAM                |
|-------------|-------------|------------|-------------------------------------------------------|----------------------|------------------------------------|----------------------|
| 尺寸          | 50~80 $F^2$ | 6~12 $F^2$ | 7~11 $F^2$                                            | >20 $F^2$            | >20 $F^2$                          | 5~8 $F^2$            |
| 非易失性        | 否           | 否          | 是                                                     | 是                    | 是                                  | 是                    |
| 写/读次数       | 不限/不限       | 不限/不限      | 10 <sup>6</sup> /不限                                   | 10 <sup>12</sup> /不限 | 10 <sup>12</sup> /10 <sup>12</sup> | 10 <sup>12</sup> /不限 |
| 读过程         | 部分破坏性       | 破坏性        | 非破坏性                                                  | 非破坏性                 | 破坏性                                | 非破坏性                 |
| 功耗          | 中等          | 中等         | 高                                                     | 中等                   | 中等                                 | 低                    |
| 写/擦/读时间/ns  | 8/8/8       | 50/50/50   | 10 <sup>3</sup> /10 <sup>6</sup> ~10 <sup>8</sup> /60 | 30/30/30             | 80/80/80                           | 10/50/20             |
| 与 CMOS 的兼容性 | 好           | 差          | 可以                                                    | ?                    | 可以                                 | 好                    |
| 多级存储        | 否           | 否          | 是                                                     | 否                    | 否                                  | 是                    |
| 成本          | 高           | 低          | 中等                                                    | ?                    | 高                                  | 低                    |
| 抗辐照性        | 1 MRad      | <50 kRad   | <30 kRad                                              | 1 MRad               | 1 MRad                             | 1 MRad               |

## 1.2 相变存储器概述

相变存储器是一种利用硫系化合物来存储数据的非易失性随机存储器，它的工作原理基于 S.R.Ovshinsky 在 20 世纪 60 年代提出的 Ovshinsky 效应[4]，因此被称作 OUM (Ovonic Unified Memory)。传统上，它的主要功能材料含有硫系元素，故又称 CRAM (Chalcogenide Random Access Memory)；国际上也有称之为 PRAM 或 PCRAM (Phase-Change Random Access Memory) 的。

### 1.2.1 发展历史

CRAM 技术已经研究了三十多年[5]，基于同类材料的光致相变的研究得到长足发展，利用相变材料制备可擦写光盘已经实现商品化，已生产出 650M CD-RW 光盘，2.6G 和 5.2G 的 DVD-RAM 光盘。但因为只有器件单元的尺寸达到三维的纳米尺度才能充分体现出优越性，因此在很长时期里 CRAM 技术发展非常缓慢。直到最近十年，随着半导体工业界的工艺水平达到深亚微米甚至是纳米尺度，CRAM 器件中相变材料

的尺寸得以缩小到纳米量级, 材料发生相变所需的电压和功耗大大降低, 才实现与现有的 CMOS 技术相匹配。1999 年, ECD 公司 (Energy Conversion Device, Inc) 实现了硫系化合物的低电压相变。同年, ECD 创建了 Ovonyx 公司, 专门致力于这种相变存储器的研发。从此, CRAM 技术进入快速发展阶段和商品化进程。

CRAM 的发展经历了以下重要事件[6]。见表 1.3。

表 1.3 PRAM 发展大事记

| 时间      | 重要发展事件                                                                                   |
|---------|------------------------------------------------------------------------------------------|
| 1968    | S.R.Ovshinsky 首先发现硫系化合物的快速可逆相变, 具有开关 (Switching)/存储 (Memory) 用途                          |
| 1999    | Ovonyx 公司成立并获得 Intel 和 STM 的投资, 研发进程加快                                                   |
| 2001/7  | Intel 以 PRAM(0.13um 工艺)及 FRAM 技术开发下一代存储器, 合作商包括 Ovonyx 等                                 |
| 2002/3  | Intel 在 IDF 论坛上表示而相对于 FeRAM 和 MRAM, PRAM 技术的前景更具希望                                       |
| 2002/11 | Intel 投资英国光盘公司 Plasmon, 以 PRAM 应用于更高密度、低成本、非易失性存储器研究                                     |
| 2003    | Samsung 在 VLSI Technology Digest of Technical Papers 论坛上宣布, PRAM 存储器器件单元的写入电流已降低到 0.34mA |
| 2004    | Samsung 在 ISSCC 上宣布, 采用 0.18 微米工艺制备出操作电压为 3V 的 64Mb 相变存储器                                |
| 2005    | Samsung 在 VLSI Technology 论坛上宣布, 采用 0.12um CMOS 工艺, 成功制备出 256Mb 的相变存储器                   |
| 2006    | Samsung 宣布制备出 512Mb 相变存储器; Intel/STMicroelectronics 宣布制备出 128Mb 样片                       |
| 2006/12 | IBM/Quimonda/Macronix 联合研究小组在 IEDM 上宣布采用 GeSb 材料制备出高性能相变存储器件                             |

由此可见, CRAM 技术飞速发展, 预计其商用芯片即将面世。Intel 负责非挥发

性存储技术的 Stefan Lai 表示, 当工艺技术进入 32nm 以下之后, CRAM 成本性能等将全面超出 Nor Flash, 且其工艺技术能够进入到 22nm 以下, 可以说 CRAM 发展前景远大。

### 1.2.2 相变存储器原理

相变存储器属于电阻式的非挥发性存储器, 以硫系化合物为存储介质, 利用电能使材料在晶态(低阻)与非晶态(高阻)之间相互转换实现数据的写入与擦除, 数据读出靠测量电阻变化实现。

其具体操作如图 1.2, 图中 $T_a$ 为环境温度,  $T_x$ 为结晶温度,  $T_m$ 为融化温度。

写入过程(Reset Process): 加一个短而强的电压脉冲, 电能转变成热能, 使相变材料温度升高到熔化温度以上, 再快速冷却, 可以使多晶的长程有序遭到破坏, 从而实现由多晶向非晶的转化。

擦除过程(Set Process): 施加一个长且强度中等的电压脉冲, 相变材料的温度升高到结晶温度以上、熔化温度以下, 并保持一定的时间, 使相变材料由非晶转化为多晶。

读取过程(Read Process): 是通过测量相变材料的电阻值来实现的, 此时所加脉冲电压的强度很弱, 并不足以引发材料相变。

图 1.3 展示了典型的器件结构, 电流通过纳米尺寸的下电极引入相变材料, 相变区域就在下电极附近。为了提高器件性能, 各大公司和研究机构还提出了许多改进的结构。比如 Intel 的 Spacer 结构[8], HP 的蚀刻尖形(tapered point)下电极方法[9], Ovonyx 的沟槽侧壁 (trench/sidewall)[10], 及 Samsung 的边缘接触 (Edge contact)[11]。采取这些结构的目的在于获得小于工艺线宽的纳米尺寸加热电极, 同等条件下增大电流密度, 提高发热效率, 减小写入电流。

在相变存储器阵列中, 通常采用 1T1R 的单元存储结构, 通过 MOS 管或 Bipolar 管对器件单元进行选择操作。多个器件单元按照阵列排列, 并与选址和信号读出电路连接, 构成完整的存储器器件。此外, 为提高可靠性, Samsung 提出了 2R2T 的存储器单元组织结构[11]。

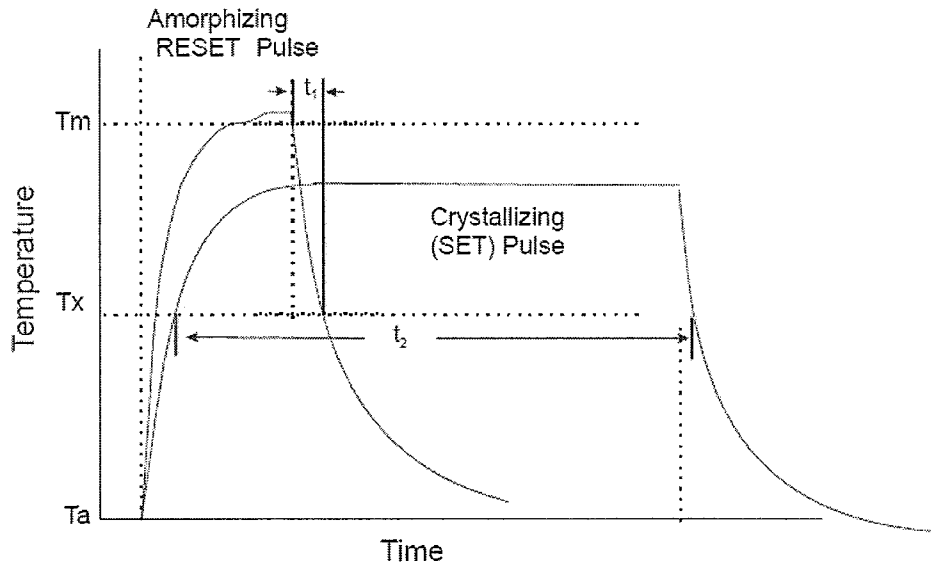


图 1.2 相变操作电流脉宽-温度关系[7]

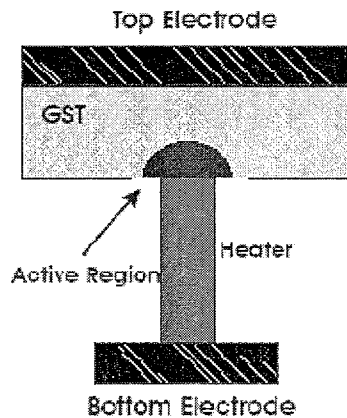


图 1.3 相变存储器的典型器件结构

### 1.3 相变材料概述

相变存储器的关键功能材料就是相变材料。相变材料一般有两种状态：非晶态和多晶态（如图 1.4）。当材料处于非晶态时，原子排列短程有序而长程无序，呈现高电阻率。而当材料处于多晶态时，具有长程有序性，呈现低电阻率。

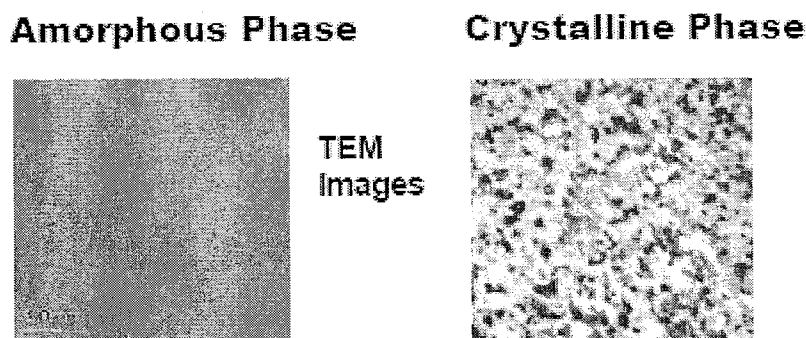


图 1.4 相变材料两种状态的形貌[7]

### 1.3.1 非晶态与晶态的热力学解释

就物理层面讲，非晶态并不是传统意义上的固态，它的无序行为类似于液态，在热力学上是不稳定的。晶态则是稳定有序的固体，两相之间的转变与固——液相变相似，不同于一般的固——固结构相变。首先，一般的结构相变，两相都是热力学稳定的。其次，从物相的宏观对称性上看，一般的结构相变，高温相的对称性较高，趋向无序，低温相对称性低；而“低温”的非晶态宏观上是无限对称（长程无序）的，“高温”的晶态对称性则较低。

图 1.5 的热力学图示可以简洁地说明与非晶，晶态及相变相关的物理问题。Gibbs

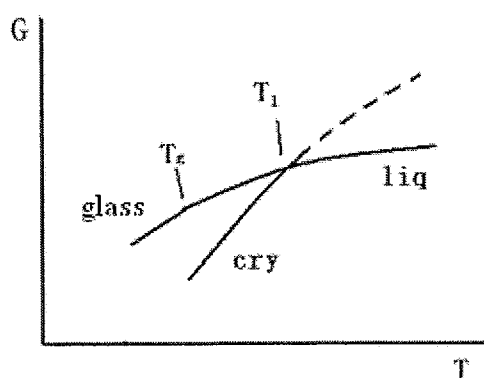


图 1.5 非晶态/晶态的 Gibbs 自由能

自由能是等温等压条件下物相稳定的判据，稳定相的 Gibbs 自由能最低。图中两条交叉的曲线分别是固相和液相的 Gibbs 自由能随温度的变化规律。在熔点 ( $T_l$ ) 以下，晶态 Gibbs 自由能低，热力学稳定；加热至熔点后，晶相 Gibbs 自由能反而较液相高，于是发生固——液相变。晶相自由能曲线在高温区的延伸段（图中虚线）代表过热

固态，是不稳定的。类似的，液相曲线在低温区的延伸对应过冷液态（或称玻璃态），也是不稳定的。图中 $T_g$ 称玻璃转化温度，由材料的切变粘滞性大小来定义；当过冷液态的切变粘滞性大于  $10^{13}$  poise（温度低于 $T_g$ ）时，就称玻璃态[12]，玻璃态是非晶态的主要形式。我们采用气相沉积法制备非晶相变薄膜，这种办法得到的非晶态通常称无定型态，它与玻璃态在结构和性能上是有差别的。尽管如此，以上的热力学分析仍然对理解材料物理本质有帮助。国际上相变材料领域的学者多采用气相沉积法制备材料，并沿用玻璃态相关的理论和术语，因此在这里我们也不把这两种状态做严格的区分。

### 1.3.2 晶化与非晶化过程的统一描述

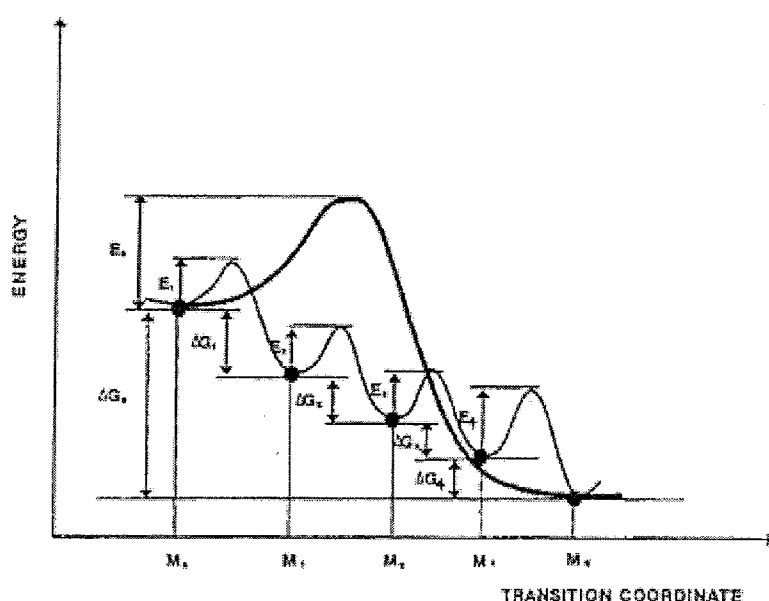


图 1.6 晶化过程中各状态的能量[13]

建立了以上物理图像以后，我们就可以方便地描述相转化（Set/Reset）过程。亚稳的非晶态在晶化（Set）时，必须加热到 $T_g$ 以上，切变粘滞性够低，原子动能够大，才足以改变构型，转化到自由能最低的稳定的晶态。加热过程中原子动能必须大到足以翻

越结晶势垒（如图 1.6，纵坐标是能量，横坐标表示原子空间排布构型）， $T_g$ 是结晶温度 $T_c$ 的低限（具体的 $T_g$ 和 $T_c$ 值与热处理过程密切相关）。结晶的动力学过程可分为孕育，成核，生长三个阶段，因此要充分结晶，就必须在 $T_g$ 以上的温度保持足够长的时间。

另外，结晶的途径并非唯一[13]，图 1.6 展示了一系列中间亚稳态，它们都处在能量极小点，非晶态可以经由这些态过渡到晶态。我们研究的GeTe—Sb<sub>2</sub>Te<sub>3</sub>体系的材

料，就存在这样的亚稳态。

非晶化 (Reset) 过程就是通常讲的淬火 (quench)，即将晶态材料加热到熔点  $T_l$  以上使之熔为液态，再快速撤去热源，材料进入过冷液态，因为结晶过程最初有孕育的阶段，此时材料未及结晶而温度已降低至  $T_g$  以下，粘滞性过大无法改变构型，遂保持无序的状态。

晶化与非晶化过程中，材料都经过过冷液态，所不同的是在这个状态停留时间的长短，孕育时间是区别的关键。

### 1.3.3 相变存储器用相变材料的遴选和优化

针对高速，高密度，低功耗的相变存储器应用，我们对相变材料的性能提出以下要求：

- 1) 熔点不太高， $\sim 600^\circ\text{C}$ ，减小 Reset 操作电流和功耗；
- 2) 非晶态结晶速率快，缩短 Set 时间；
- 3) 结晶温度（玻化温度）足够高，非晶状态稳定；
- 4) 循环操作次数 (Cyclability) 够高；
- 5) 非晶态/晶态阻值差异大，足以区分 0 态和 1 态；
- 6) 开启电压  $V_{th}$  适中；
- 7) 在纳米尺寸保持良好性能。

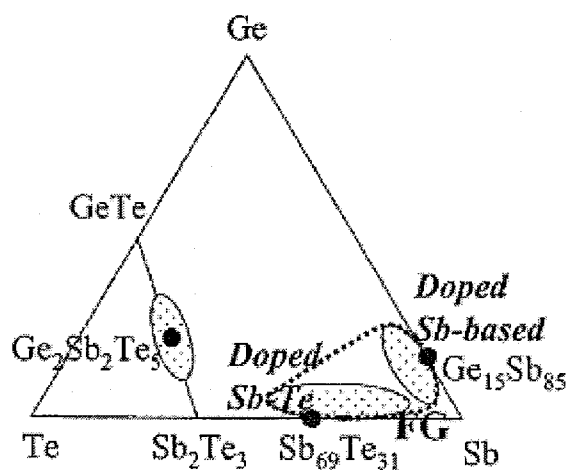


图 1.7 两大相变材料体系[20]

自 1968 年 Ovshinsky 发现 Te 基材料有记忆特性起，研究者依据上述要求，不断优选适合的材料。纯 Te 材料结晶速度快，但非晶状态在室温下不稳定[4]。加入 Ge 之后，提高非晶态在室温下的稳定性，但结晶速率降低 1-2 数量[14][15]。另一个活跃的元素是 Sb[16][17]，SbTe 合金结晶速率较快，循环操作性能好。GeSbTe 合金[18][19]可兼顾 SbTe 和 GeTe 二者之优，

国际上的相关学者认为GeSbTe是比较成熟优越的相变材料，其中又以Ge<sub>2</sub>Sb<sub>2</sub>Te<sub>3</sub>研究和应用最广。目前另一个研究热点是Sb基[20][21]的材料，包括SbTe和GeSb。图 1.7 显示了两个热点研究的相变材料体系，从晶化特征上看，GeSbTe是成核型的，Sb基材料是快速生长型的[20][22]。

以上的选择是基于大量实验的，但是也有一定规律可循。比如，针对前面的要求“非晶态结晶速率快”，可以选择玻璃转化温度和熔化温度比值 ( $T_g/T_l$ ) 较小的材料。其原因如下：经典成核理论表明，材料的稳定成核率  $J$  与过冷液态和晶态的Gibbs自由能之差  $\Delta G$  有如下关系，

$$J \sim \exp\left(-\frac{\sigma^3}{\Delta G^2}\right) \quad (1.1)$$

式中  $\sigma$  是过冷液态和晶态的界面能。 $\Delta G$  越大，成核率越高。参照图 1.5， $T_g$  与  $T_l$  距离越远， $\Delta G$  越大，于是选择  $T_g/T_l$  较小的材料。总的来说，当候选材料的某种特性无法满足要求时，可以适量掺杂此特性较优的元素予以中和。另外，在材料中掺入半径较小的元素（如第一周期的N，O等），也可以调节材料的性能。

### 1.3.4 相变材料的微观描述

以上三节，从较宏观的角度阐述了相变材料的物态，相转化过程和遴选方法。更进一步，还有必要研究相变材料各方面的材料学和热力学现象的物理本质，从而在更深层次上理解相变材料，为相变材料优化设计提供坚实的基础。这就要求我们从微观层面上研究相变材料。

在微观层面上，相变材料研究的核心问题包括两个方面：相变微观机制和晶相/非晶相性质巨大差别的根源；国际上最前沿的研究基本上围绕着这两个核心问题展开。这两个核心问题蕴含着一对矛盾：对相变微观机制而言，重点是揭示相变的易发性，归结为晶相/非晶相结构的差异较小；对性质差别的研究来说，关键是阐明晶相/非晶相结构微小差别引发的性质巨大差别的根由。显然，这一对核心问题的共同基础是相变材料晶相和非晶相的结构。

无论是 GeSbTe 类[23][24]还是 Sb 基的相变材料[25]，包括 Sb 和 Te 的单质，在晶态都呈现六方（HEX）的晶格结构，都可以看作原子层沿  $c$  轴的堆垛。GeSbTe 类

一般认为是三种单一原子层的堆垛[24][26]，也有认为 Ge, Sb 原子会共占一层[27]。Sb 基材料晶态一般取 Sb 晶体的结构[25]。比较特殊且重要的是，GeSbTe 类材料有亚稳的面心立方 (FCC) 晶相(如图 1.8)[28]，实际应用中，相变就在此相与非晶相间转换。具体来说，FCC 态中，Te 原子占据 4(a)位，Ge 和 Sb 以及空位占据 4(b)位。这一结构的细节特征后面会有论述。

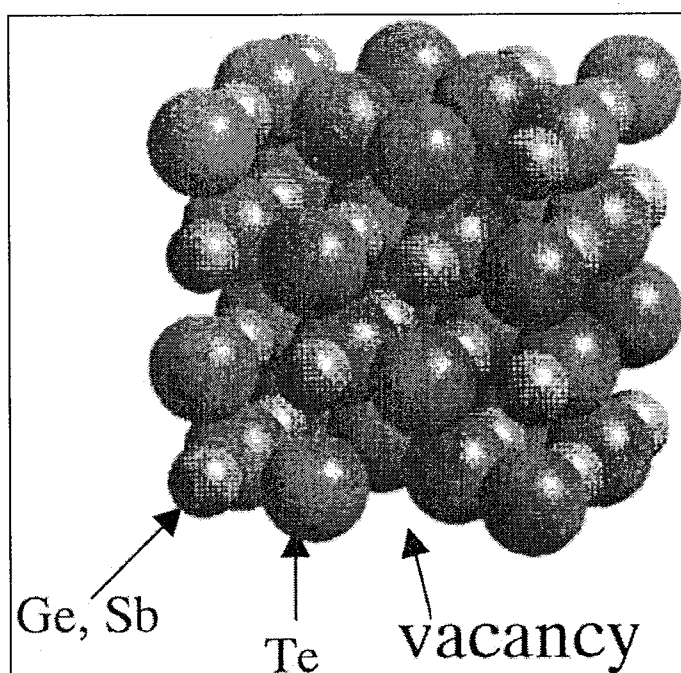


图 1.8 GeSbTe 的 FCC 态结构[28]

相变材料的非晶态结构也是人们关注的热点。比较有影响的说法[29]是，非晶 GeSbTe 的结构特征为 Ge—Te<sub>4</sub> 四配位单元。这种结构与相应 FCC 态甚为相似，为快速相转化提供了依据。

电子结构也是相变材料的重要特征，它直接联系宏观性质。比如光学带隙，Ge<sub>2</sub>Sb<sub>2</sub>Te<sub>5</sub> 非晶态是 0.7eV，FCC 态是 0.5eV[30]。电学上，相变材料在非晶态是典型的非晶半导体，它的晶态具有半金属的性质。根据晶格结构，通过第一性计算也可以了解到电子结构的一些信息[31][32]。局域电子态是非晶态的一个重要的电子学特征，这些态延伸到通常意义的带隙中；局域态与全局态的边界被称为迁移率边。占据这些局域态的载流子可以通过跳跃导电等机制对材料的输运特性产生重要影响；这些态也

可能成为有效的载流子捕获中心[12]。对硫系非晶材料而言,硫族元素的变价对(VAP)和孤对电子最常见的局域态,可能在非晶相变材料输运过程中起决定性作用[30]。

### 1.3.5 国内外相变材料研究现状

国际上研究相变材料已经有 30 多年历史,早期的研究工作关注相变材料作为非晶半导体的基本物理性质[4][33]。随着相变材料在光学存储中的实际应用[34],出现了大量研究材料光学性能、光致相变及相关微观机制的文献。1999 年[6]之后,相变存储器的研发引发了新一轮的相变材料研究热潮,基础方面的研究工作围绕着相变过程展开;应用方面,材料性能不断得到优化。因为技术的进步,研究手段更加多样,对材料的认识大大加深。

基础方面,相变过程研究最直接的办法是 AFM, STM, SEM 及 TEM 等直接的显微手段。意大利[35],德国[36],荷兰[37]等国的学者利用先进的仪器设备开展了许多工作。他们从结晶动力学的角度直接观察非晶态结晶的过程和晶体的形态,得到了一系列重要的物理参数,如成核率,生长速率,以及各过程的活化能等。这些参数一方面为晶化的数值模拟提供了依据,另一方面可以把宏观现象与微观机制联系起来,成为检验微观模型正确性的重要标准。以上研究当中, Kalb 等结合经典热力学[38]和结晶理论[39][40]的扎实工作尤使人印象深刻。

微观层面的结构分析在实验和理论上都有所突破。实验上最重要的工作是 Kolobov 等[29]通过 EXAFS 实验分析 GeSbTe 非晶态结构,这个工作第一次勾画了 GeSbTe 非晶态的结构特征,揭示了晶—非晶结构的相似性和相变的易发性。当然,由这个结构模型推算出的晶态—非晶态之间的势垒比实验得到的较合理的数据[38]要小得多[41]。这一方面是结构模型的完整性问题,另一方面的症结在于基于薄膜观察到的结晶动力学参数是否具有物理上的普适性;这两个方面需要进一步的研究以建立起从宏观到微观的统一认识。德国的 Wuttig 小组基于此模型,采取第一性计算的手段,试图解释两相相似的结构与性质上重大差别的联系[32]。晶格动力学方面,拉曼(Raman)[42]和谐声子谱(CPS)[43]方法也观察到了 GeSbTe 非晶相的特征结构。以上的非晶态研究,都没有把非晶态的局域电子态包括进来;如果说这些局域的特征在相变过程中的角色是次要的,那么目前也缺乏必要的解释。

相变材料晶态结构也有许多问题引起学者的广泛兴趣。比如 GeSbTe 亚稳的 FCC 态。这个态的 FCC 架构早有定论[28], 但是其中 Ge 原子的不规则位置[44]非常特殊。Ge, Sb 和空位的排布规律[45]还不清楚, 一系列实验和理论研究[31][46-48]都予以关注。其中, Wuttig 的计算工作[48]确认了空位的本征性, 认为空位和晶格的不规则性都有利于体系能量的降低。另外, 因为晶格结构的复杂性, FCC 态的晶格动力学也缺少有力的解释[43][49]。

相变材料稳定的晶态都是六方结构, Sb 基材料[25]的结构类似于纯 Sb 晶体; GeSbTe 的 HCP 态则是三种原子的密堆结构, 具体的排列说法很多。比如, 通过精细 XRD 实验得到的结论[23], 第一性计算[31]和高分辨电镜[24]确定的结构。同 FCC 态一样, HCP 态目前也缺少有说服力的晶格动力学解说[43]。

因为许多相变材料研究基于相变存储器应用, 所以材料的输运性质也是人们关注的热点。这方面的研究, 意大利学者与 STMicroelectronics 合作, 取得了一些成果。他们认为非晶 GeSbTe 的变价对 (VAP, 硫系玻璃中最重要的局域态) 将 Femi 能级钉扎在带隙中心, 是开关 (switch) 现象的根源; FCC 态中的空位是一种类受主陷阱, 是材料 p 型导电的原因。他们依据这样的物理模型, 数值模拟了材料的 I-V 特性和脉冲响应[30]。然而, 实验上 Te 基非晶材料中并没有观察到过 VAP 的存在, 且理论分析表明 FCC 态的空位只起到结构上的作用, 电学上是不活泼的[41]。除了上述计算工作, 他们对输运性质的实验研究比较新颖[50]。日[51]韩[52]学者的实验证实了相变材料的空穴导电性。

在光学存储应用中, 相变材料的光致相变得到广泛的研究, 但在电存储应用中, 电致相变研究却不多见[53][54]。主要原因是要发生电致相变, 材料的尺寸必须极小, 对此各研究机构普遍缺乏有效的实验手段。

最后回顾一下相变材料应用方面的研究, 主要是新材料的应用和传统材料的优化。在电存储应用中, 过去应用较广的是 GeSbTe 材料[18][19], 近几年快速生长型的 Sb 基材料受到重视, 它不含有毒的 Te[20]; Philips 公司[21]和 IBM 公司[55]的器件都采用这类材料。

材料的优化一般以元素掺杂为主要手段, 前面提到过的材料遴选标准是就是掺杂优化的依据。Horii 等[21]首先报道了 N 掺杂对 GeSbTe 电阻性能的影响, 发现掺杂少量 N 后可以大大提高 GeSbTe 的电阻和结晶温度, 从而有效地降低了器件的写入电流

和增加了器件的写擦循环次数。刘波等[57]又通过离子注入的方法研究了 N 注入对 GeSbTe 电阻的影响。结果表明,适量的 N 注入不仅能够增加 GeSbTe 的电阻,而且使得电阻随温度增加出现了两个非常明显的台阶,这对于实现器件的多级存储非常有利。Chen 等[58]发现,掺杂 Sn 可以大大降低结晶时间和非晶化时间,同时读取速度也得到改善。最近 Song 等[59]又详细研究了 Sn 掺杂 GeSbTe 的结构和结晶动力学。掺杂 O 可以加快结晶速度和改善写擦循环次数[60][61][62],且大幅提高 GeSbTe 的电阻。Privitera 等也做了 GeSbTe 掺 N 和 O 的工作[63],除了热稳定性提高外,他们还发现材料的电学带隙变宽,其中 N 掺杂的效应更显著。

Sb 基材料在可擦重写相变光盘中已经得到了一些应用和研究[64][65]。它的掺杂改性主要采用的元素与 GeSbTe 是相似的,比如 Ge,Te 能提高材料稳定性,Sn, In, Ga 可以提高结晶速率[66]。相关的工作在文献[20]里有很好的总结。

#### 1.4 本论文的选题与具体工作

综上所述,对相变存储器应用而言,相变材料研究意义重大,已经成为众多物理、材料、电子等学科领域学者关注的焦点。本论文在国家高科技发展计划(863)的支持下,在充分调研了发表在国内外权威杂志,如Nature Materials, Physical Review Letters, Applied Physics Letters, Journal of Applied Physics的文献基础上,结合个人专业方向和导师课题任务,选取应用研究较为广泛的 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 和相变速率上更有优势的 $\text{Sb}_2\text{Te}_3$ 作为研究对象,从基础领域的结构研究到应用方面的掺杂改性和电学行为,开展了以下几个方面的工作:

- (1) 采用磁控溅射法在热氧化的高阻Si/SiO<sub>2</sub>衬底上制备非晶态的相变材料 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 和 $\text{Sb}_2\text{Te}_3$ 的薄膜,通过快速退火得到多晶态材料。
- (2) 对制备得的薄膜样品运用 XRD 和 Raman 进行结构分析。尤其对材料晶态的 Raman 光谱,结合第一性计算做出了细致分析,基本确定了实验得到的各种 Raman 活性模式,并且进一步验证了材料的晶格结构。
- (3) 针对 $\text{Sb}_2\text{Te}_3$ 材料非晶态热稳定性差的弱点,掺入Ag元素,使其结晶温度明显提高,并分析了材料的晶化机制和电学特性。

- (4) 将Ag掺杂的 $\text{Sb}_2\text{Te}_3$ 材料制成相变存储单元,初步研究了器件的I-V特性和可逆相变性能。
- (5) 分析了非晶态相变材料的开关和晶化相变行为,基于 SPICE 规范,建立了非晶态相变材料的电学行为模型。该模型经软件仿真验证与物理模型及实验温和良好,可应用于瞬态电学分析。
- (6) 针对器件工艺中多层薄分层问题,研究了薄膜的粘附性和应力,并通过加入缓冲粘附层基本解决了问题。

## 第二章 相变材料 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 和 $\text{Sb}_2\text{Te}_3$ 结构研究

### 2.1 引言

如第一章所述，相变材料研究基础方面的核心问题是相变过程。作为相变过程的出发点和终点，相变前后材料的微观结构显然是固体相变过程研究的必要基础。基于非晶态和晶态的微观结构，可以推断出相变过程的重要信息。另外，材料微观结构与性能紧密联系，从结构出发，可以从根本上了解两种状态性能巨大差别的原因。因此，微观结构成为相变材料领域的研究热点；国际上，对相变材料的非晶态和晶态结构都做了大量的研究。

目前研究非晶态固体结构最重要和最有效的实验手段是EXAFS（扩展X射线吸收精细结构谱）。Kolobov等[29]利用日本的Spring-8 同步辐射源，采用EXAFS方法研究了相变材料 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 非晶态的局部结构，建立了相应的结构模型（如图 2.1）。这个模型基于FCC（面心立方）的框架，Te原子和Sb原子构成主体，Te在 4(a)位，Sb在 4(b)位；Ge原子成四配位结构，处于四个Te原子的中心位置。结晶为FCC态后，Ge原子迁入与Te原子成六配位的位置，但并不构成标准FCC结构——其中三个 Ge-Te 键较长，另三个较短。关于 FCC 态结构的这个特征，在文献[44]中也有证实。

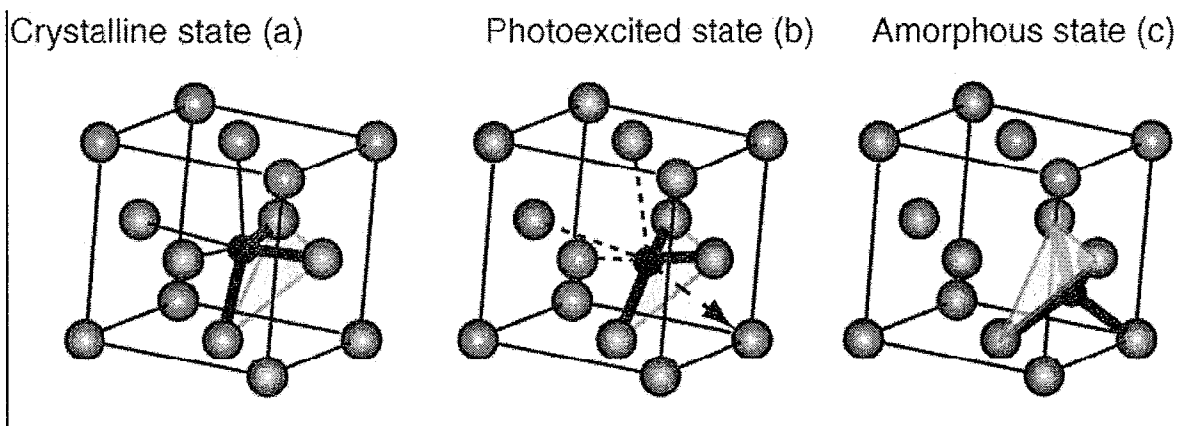


图 2.1  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  FCC态与非晶态的结构模型及相变过程

除上述外，GST 的 FCC 态研究主要集中在 Sb 和 Ge 以及空位的分布规律上。较

早的文献[28]确定了 GST 亚稳态的 FCC 结构之后, Te 的位置 4(a)得到公认,但是 Sb 和 Ge 以及空位在 4(b)位置上的分布特征一直未有定论[45]。文献[31][48]通过第一性计算的方法描述了这一结构。[48]认为,晶格中的空位和晶格的不规则性都有利于降低体系的能量,是材料的本征性质。

GST 的 HCP (六方) 态的基本结构是 Ge, Sb 和 Te 原子层沿  $c$  轴的堆垛, 三种原子数满足 2: 2: 5 的关系, 元胞内 9 个原子, 对称性上属于  $p\bar{3}m1$  空间群。文献[24][26][27]通过实验观察提出了不同的堆垛次序, 第一性计算[31]的结果表明[24]提出的次序具有较低的基态能量。

对于  $\text{Sb}_2\text{Te}_3$  来说, 情况比较简单。它的晶态也是 HCP 结构 (如图 2.2), 属  $R\bar{3}m$  空间群, 是 Sb 和 Te 原子层的交替堆垛, 元胞内 15 个原子。它的非晶态由[67]经 EXAFS 确定, 拓扑结构与晶态一致, 只是 Sb-Te 键长略有差别, 在 Sb 原子周围测得键长 2.86Å, Te 原子周围键长 2.83Å, 相应的晶态值为 2.89Å 和 2.87Å。材料的非晶态与晶态有类似的拓扑结构, 但宏观上无序, 原子的局部结合却比晶态时更紧密, 这种现象是常见的。

## 2.2 相变材料的制备

我们采用日本真空(ULVAC)的射频磁控溅射系统, 高纯度  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  和  $\text{Sb}_2\text{Te}_3$  合金靶材, 在氧化后的高阻 Si 衬底上沉积  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  和  $\text{Sb}_2\text{Te}_3$  薄膜。溅射室本底真空至  $10^{-4}\text{Pa}$ , 溅射气体为氩气 (Ar), 气压 0.2Pa, 功率 100~300W, 溅射时衬底匀速旋转以期薄膜厚度均匀, 但不加热。台阶仪 (Alpha-Step 500) 测得两种材料沉积速率大致相当, 在 200W 功率时为 30nm/min。沉积速率与溅射功率成正比, 与溅射气压无明显关联。我们制备的用于材料研究的薄膜厚度从 100~300nm 不等。

为使沉积得到的薄膜结晶, 我们采用高速

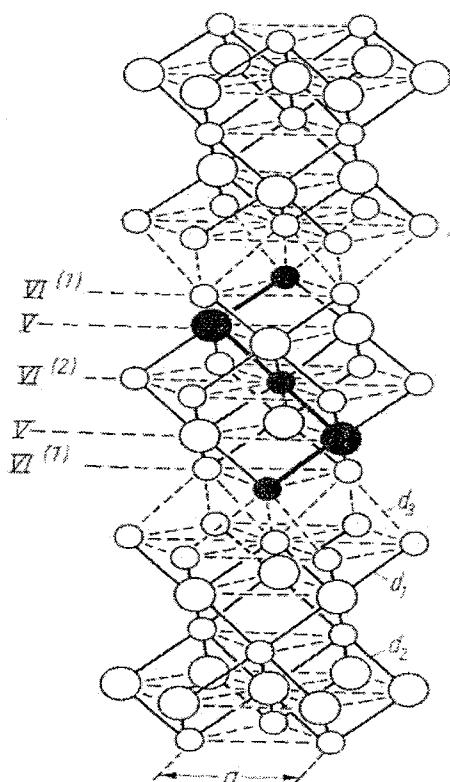


图 2.2  $\text{Sb}_2\text{Te}_3$  晶态的结构

退火炉对样品在氮气氛围中退火。根据后续测试情况，我们调整退火时间和温度。

### 2.3 相变材料结构的 XRD 分析

XRD是最常用的结构分析手段，我们采用XRD技术对沉积态和退火结晶后的 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 和 $\text{Sb}_2\text{Te}_3$ 进行了分析。

图 2.3 是 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 沉积态和不同温度一分钟退火后的XRD图谱。其中沉积态没有出现明显衍射峰，判断为非晶状态。250℃退火，材料呈FCC态，400℃以上的退火使材料进一步结晶为稳定的HCP态；各衍射峰对应的晶面指数在图中已标出。根据实验数据，计算得到FCC结构，晶格常数 $a = 5.99 \text{ \AA}$ ；HCP结构，晶格常数 $a = 4.23 \text{ \AA}$ ， $c = 17.23 \text{ \AA}$ ，与文献报道[28][24]吻合。

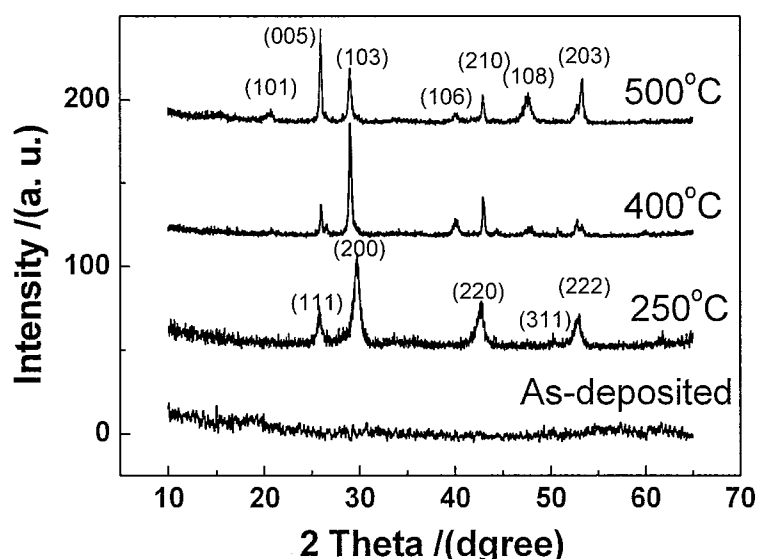


图 2.3  $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜样品XRD图谱

我们注意到了上述 FCC 和 HCP 态之间的联系。图 2.4 是 FCC 态的结构示意图，已经勾勒出这个结构的一个 $\{111\}$ 面。占据这个面的都是 Te 原子，呈六方排列。实际上，这个晶面对应着 HCP 结构的 $\{001\}$ 面，FCC 态可以看作是沿其 $[111]$ 晶轴密堆的

HCP 结构，只是它的晶面距较为特殊，对称性更高。计算表明， $\{111\}$ 面上的最小原子间距为  $5.99/\sqrt{2} = 4.24 \text{ \AA}$ ，与 HCP 态的晶格常数  $a = 4.23 \text{ \AA}$  是相当接近的。

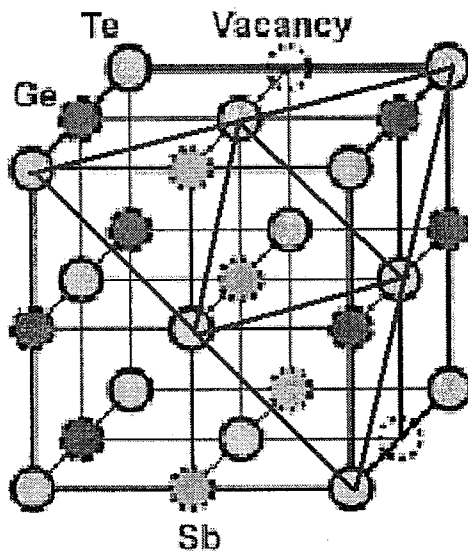
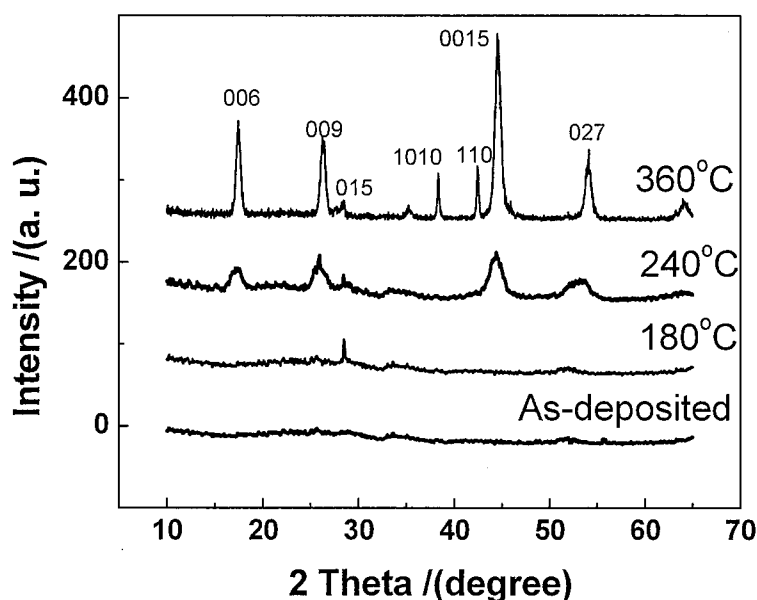


图 2.4  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  的 FCC 态结构示意图

采用同样手段对  $\text{Sb}_2\text{Te}_3$  薄膜样品进行分析，图 2.5 为实验结果。沉积态同样为非晶态， $180^\circ\text{C}$  退火开始出现衍射峰，高温退火结晶更完整，并没有出现亚稳和稳态相的差别。依据实验数据，计算得到晶态的晶格常数  $a = 4.23 \text{ \AA}$ ,  $c = 30.51 \text{ \AA}$ 。可以看到，晶态  $\text{Sb}_2\text{Te}_3$  和  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  的 HCP 态晶格常数  $a$  非常接近；实际上  $\text{GeTe-Sb}_2\text{Te}_3$  体系的材料 HCP 态都具有相似的  $a$  值[24]。

图 2.5  $\text{Sb}_2\text{Te}_3$  薄膜样品XRD图谱

## 2.4 相变材料结构的 Raman 分析

### 2.4.1 晶格振动谱

晶格振动谱反映材料晶格振动的频率，不同的原子构型具有其本征的振动频率。因此。晶格振动谱形的结构对材料结构的细微变化十分敏感，是研究材料结构的有力手段。

获得晶格振动谱的方法，总的来说，是利用外场探测量子与晶格声子相互作用后，记录外场能量子的变化，以得到材料声子即晶格振动的信息。常用的探测能量子是光子（拉曼 Raman，红外 IR，布利渊散射）和中子（中子衍射），另一种光子方法是较晚发展起来的谐声子谱（CPS）[68]。CPS 方法是在极短时间内（远小于声子振动周期），将材料中成键态的电子激发到反键态上，于是原子的平衡态被瞬间破坏，激发起晶格振动，这种振动又反映在材料反射谱随时间的振荡变化上，经时域—频域的变换得到声子频率信息。

### 2.4.2 相变材料的晶格振动谱

较早的相变材料晶格振动研究有文献[69]，作者利用Raman方法研究了沉积态和激光致结晶的 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜，沉积态Raman谱中出现了与Ge- $\text{Te}_4$ 构型相关的峰和与不规则Te-Te链对应的峰；但其结晶态Raman谱的分辨率还不足以说明问题。

另一篇重要的文献[43]采用较新的CPS法研究了 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜在非晶，FCC及HCP态的Raman谱。非晶态谱的结构与[69]的报导是类似的，解释上也达成了一致。FCC态则显示了与晶态 $\text{Sb}_2\text{Te}_3$ 类似的峰位[70]，作者也二者结构的相似性上对观察到的各模式做出了解释。HCP态也得到明显的Raman峰，但是对这些模式缺乏令人信服的阐述。

比较新的文献[71]观察了FCC态的Raman谱；我们也曾经报导过 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 的相关实验数据[72]。但是，以上的文献都没对观察到的模式，尤其是晶态做出有力的阐释。

至于 $\text{Sb}_2\text{Te}_3$ ，1970年代就有较成熟的分析[70]。

### 2.4.3 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 的Raman模式确定

我们采取理论计算结合实验的方法来确定相变材料的晶格振动模式。具体的步骤如下：针对现有的结构模型，利用第一性原理计算相变材料（主要是晶态）的布里渊区中心点（ $\Gamma$ 点）光学模式，得到其中Raman活性的一套本征振动频率。这套频率与实验Raman峰位相对照，可以确定各Raman峰对应的振动模式；同时，可以判断各种已有的结构模型，哪一种更切合实际。

我们使用的计算用软件为Linux平台下的材料第一性计算自由软件PWSCF[73]，基于平面波基展开的自洽场方法。输入材料晶格结构后，首先进行第一性的自洽计算（采用LDA近似处理交换关联势，赝势取模守恒赝势NCP）确定体系电子基态及能量，再采用密度泛函微扰方法（DFPT）计算振动动力学矩阵，对角化动力学矩阵得到 $\Gamma$ 点各模式的本征矢，本征频率以及原子振动幅度。为保证平移对称性，我们采用声学求和法则（ASR）对计算结果进行了处理，使得声学模式的本征振动频率在 $\Gamma$ 点严格等于0。

对于 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ ，我们从结构较简单的HCP态入手。如 2.1 节所述，GST的HCP态对成性属于 $p\bar{3}m1$ 空间群，可以看成是Ge，Sb和Te原子层沿 $c$ 轴的堆垛，元胞内 9 个原子——2 个Ge，2 个Sb及 5 个Te。文献[24][26][27]通过实验观察提出了不同的堆垛次序，第一性计算[31]的结果印证了[24]。[27]的结构，经[31]计算验证，对称性偏离了 $p\bar{3}m1$ 空间群，我们不予考虑。[24][26]两种次序稍有差别，[26]的次序为-Te-Ge-Te-Sb-Te-Sb-Te-Ge-Te-，[24]则交换了Ge和Sb层的位置。

计算前，我们对 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 的HCP态晶格振动模式做出对称性分析。 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 的HCP态元胞中有 9 个原子，共计 $9 \times 3 = 27$  个振动模式，其中 24 个光学支和 3 个声学支。声学模表示元胞整体的振动，在 $\Gamma$ 点其频率为 0；光学模表示元胞内原子的相对振动，根据对称性可以把这 24 个 $\Gamma$ 点光学模分类如下：

$$\text{拉曼活性: } \Gamma_{\text{Raman}} = 4A_{1g} + 4E_g \quad (2.1)$$

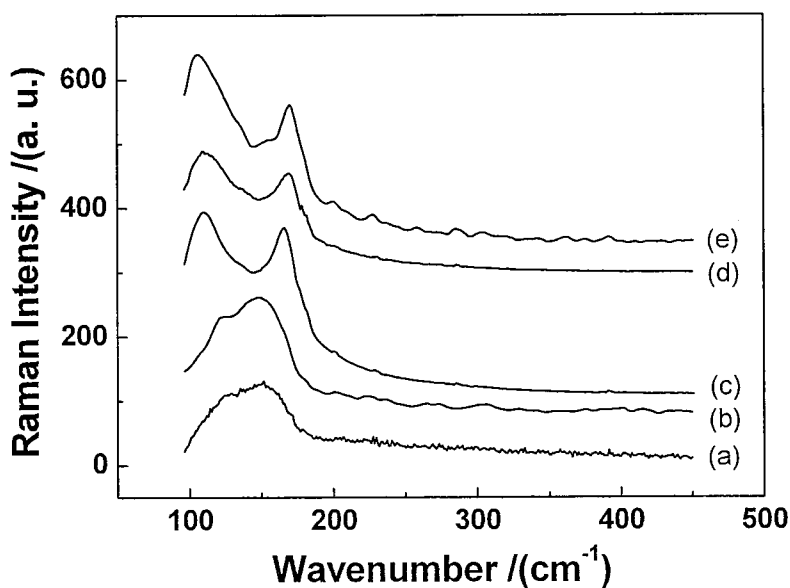
$$\text{红外活性: } \Gamma_{\text{IR}} = 4A_{1u} + 4E_u \quad (2.2)$$

其中 $A_{1g}$ 和 $A_{1u}$ 为非简并模式，原子沿 $c$ 轴振动； $E_g$ 和 $E_u$ 为二重简并模式，原子垂直于 $c$ 轴振动，故Raman和红外活性模式各为 $4 + 4 \times 2 = 12$  个。对于Raman活性模式，元胞内原子振动是中心对称的，元胞对称中心的Te原子相对元胞重心不动；对于红外活性模式，对称中心的Te原子相对元胞整体振动；所有 $\Gamma$ 点光学模，其元胞重心均不动。

振动模式分类后，我们把前述两种可能的结构经计算弛豫优化[31]的晶格常数，原子座位和相应的实验值[24][26]作为输入结构，计算出四套振动模式，其中 Raman 活性模式的特征频率列在表 2.1 中，同时列出了实验观察到的频率。可以看到，基于优化的和实验测得的结构算得的特征频率差别不大；故计算结果没有随晶格参数变化强烈震荡，是稳定可靠的。

表 2.1 计算和实验得到的  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  的 HCP 态 Raman 模式本征振动频率

| Raman 模式 | [26]优化( $\text{cm}^{-1}$ ) | [26]实验( $\text{cm}^{-1}$ ) | [24]优化( $\text{cm}^{-1}$ ) | [24]实验( $\text{cm}^{-1}$ ) | 实验( $\text{cm}^{-1}$ ) |
|----------|----------------------------|----------------------------|----------------------------|----------------------------|------------------------|
| $A_{1g}$ | 52                         | 51                         | 47                         | 45                         | 50[43]                 |
| $A_{1g}$ | 76                         | 77                         | 99                         | 103                        |                        |
| $A_{1g}$ | 146                        | 148                        | 146                        | 145                        |                        |
| $A_{1g}$ | 189                        | 182                        | 155                        | 163                        | 165~170[72]            |
| $E_g$    | 37                         | 38                         | 33                         | 30                         |                        |
| $E_g$    | 59                         | 54                         | 76                         | 74                         |                        |
| $E_g$    | 121                        | 131                        | 92                         | 103                        |                        |
| $E_g$    | 186                        | 180                        | 108                        | 109                        | 105~110[72]            |

图 2.6  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  薄膜样品 Raman 图谱

实验上我们测得非晶, FCC 及 HCP 态的  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  薄膜样品的 Raman 光谱如图 2.6。非晶态在  $120\sim 160\text{cm}^{-1}$  处有包络; 晶态主要有两个峰, 分别分布在  $106\sim 110\text{cm}^{-1}$  和  $165\sim 170\text{cm}^{-1}$  处, 限于设备条件, 没有观察到  $100\text{cm}^{-1}$  以下的模。但文献[43]在  $50\text{cm}^{-1}$  处得到强峰。

比较实验和计算结果，频率最低的 $A_{1g}$ 模式实验和两种结构的计算值都符合得很好。该模式的原子振动方式如图 2.7（图中每行表示一种模式，行内 9 个原子沿 $c$ 轴排列，箭头方向表示原子振动方向及相位关系，箭头长度度量振动的幅度）第一行所示，中心 Te 原子不动，每侧的 4 个原子同相振动，振子约化质量较大，故频率最低。这个结果与文献[43]的推测完全一致。

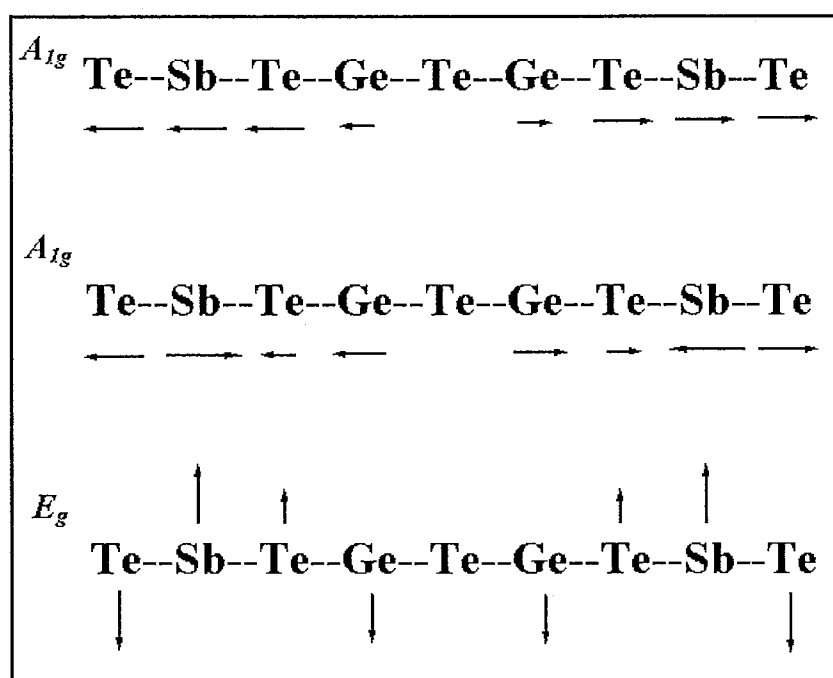


图 2.7  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  的 HCP 态 Raman 模式演示

对于实验观察到的另两个峰，两种序列得出的结果差别明显，尤其是 $E_g$ 模。[24]提出的结构算得的振动频率，与实验相当接近。因此，我们推断，序列-Te-Sb-Te-Ge-Te-Ge-Te-Sb-Te-更符合实际情况。这个结果验证了文献[31]的能量计算——序列-Te-Sb-Te-Ge-Te-Ge-Te-Sb-Te-的基态能量较低，图 2.7 也是按照这个序列绘制的；实验观察到的两个较高频率的振动模式，也在此图中表现出来。

对于 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 的 FCC 态，如前文所述，至今缺乏有力的结构参数，且晶胞甚大，可能的原子排列方式甚多，——尝试计算较为盲目，因此没有得出晶格动力学计算的结果。但从图 2.6 中可以看到 FCC 态和 HCP 态 Raman 图谱的相似性，分辨率更高的 FCC 态图谱[71]显示，Raman 模式在  $45\text{ cm}^{-1}$ ， $53\text{ cm}^{-1}$ ， $78\text{ cm}^{-1}$ ， $110\text{ cm}^{-1}$  和  $160\text{ cm}^{-1}$  处出

现。有趣的是，这一系列振动频率在序列-Te-Sb-Te-Ge-Te-Ge-Te-Sb-Te-计算得到的本征频率中都可找到对应。这个结果暗示了两种晶态晶格结构上的相似性，事实上，正如 2.3 节提到的，在FCC态原子沿[111]晶向成六方密堆结构，此方向既是进一步结晶后的HCP态的[001]方向。文献[43]也曾参照HCP结构的 $\text{Sb}_2\text{Te}_3$ 的Raman模式来解释 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 的FCC态诸模式。

$\text{Ge}_2\text{Sb}_2\text{Te}_5$ 非晶态的Raman模式，国际上有比较一致的认识。图 2.6 中我们观察到的包络，被认为是与Ge-Te<sub>4</sub>构型的中心对称的 $A_1$ 模和不规则Te-Te链的 $A_1$ 模有关[43][69]，前者恰好符合EXAFS实验[29]的结果。

#### 2.4.4 $\text{Sb}_2\text{Te}_3$ 的Raman模式确定

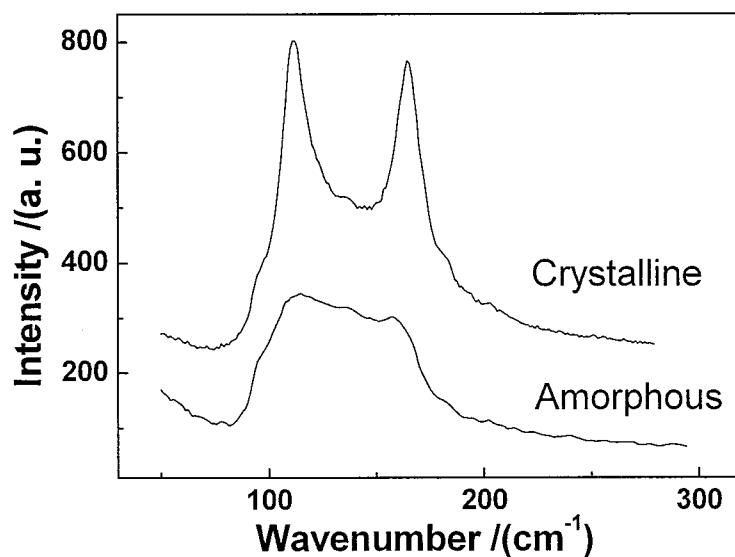
$\text{Sb}_2\text{Te}_3$ 的晶格结构已经比较清楚（图 2.2），对称性属 $R\bar{3}m$ 群；元胞内 15 个原子，应有 45 个振动模式。但如图 2.2 示，每个元胞可分为 3 个子胞，子胞间的距离较大，作用力较子胞内弱得多，故可简化为计算含 5 个原子的子胞的振动模式。

对 5 原子子胞，计有 $5 \times 3 = 15$ 个振动模式，其中 12 个光学支和 3 个声学支。根据对称性可以把 12 个  $\Gamma$  点光学模分类如下：

$$\text{拉曼活性: } \Gamma_{\text{Raman}} = 2A_{1g} + 2E_g \quad (2.3)$$

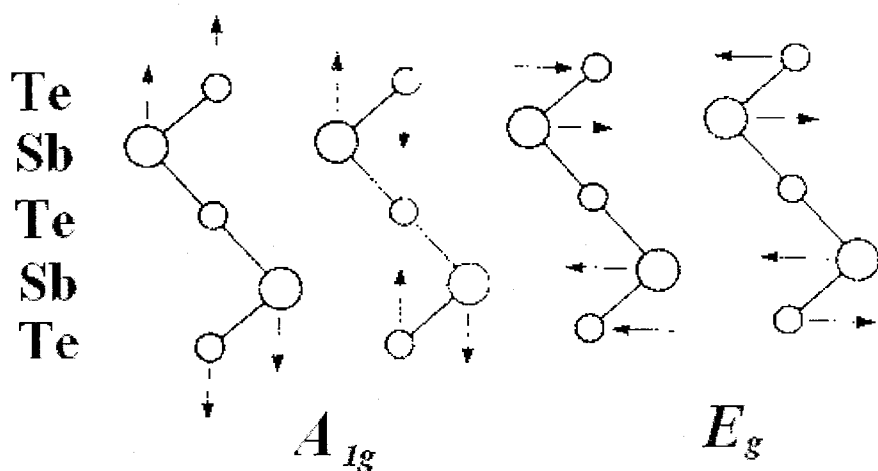
$$\text{红外活性: } \Gamma_{IR} = 2A_{1u} + 2E_u \quad (2.4)$$

Raman和红外活性模式各为 $2 + 2 \times 2 = 6$ 个。按照前面描述的办法我们对 $\text{Sb}_2\text{Te}_3$ 也做晶格动力学计算，计算和实验得到的Raman模式振动频率列在表 2 中，同时列出了文献[70]的结果作为比较。相应的原始实验图谱如图 2.8。

图 2.8  $\text{Sb}_2\text{Te}_3$  薄膜样品 Raman 图谱表 2.2 计算和实验得到的  $\text{Sb}_2\text{Te}_3$  的晶态 Raman 模式本征振动频率

| Raman 模式 | 第一性( $\text{cm}^{-1}$ ) | 线形[70]( $\text{cm}^{-1}$ ) | 实验( $\text{cm}^{-1}$ ) | 实验[70]( $\text{cm}^{-1}$ ) |
|----------|-------------------------|----------------------------|------------------------|----------------------------|
| $A_{1g}$ | 71                      | 73                         | -                      | 69                         |
| $A_{1g}$ | 146                     | 151                        | 164                    | 165                        |
| $E_g$    | 37                      | 50                         | -                      | -                          |
| $E_g$    | 98                      | 116                        | 108                    | 109                        |

其中  $100\text{ cm}^{-1}$  以下的  $A_{1g}$  模因设备所限我们没有观察到，而  $50\text{ cm}^{-1}$  左右的  $E_g$  模未见于公开文献。文献[70]采用了线性原子链近似（即将胞内原子看作沿  $c$  轴排列的一系列质点，质点间的作用力是谐性的）的方法计算各模式的本征频率，对于简单的晶格这种办法相当有效。如表 2.2，[70]计算的结果与实验和我们第一性计算的结果都可以比拟。类似  $\text{Ge}_2\text{Sb}_2\text{Te}_5$ ，我们在图 2.9 中描绘了晶态  $\text{Sb}_2\text{Te}_3$  的 Raman 活性晶格振动模式。

图 2.9  $\text{Sb}_2\text{Te}_3$  的晶态Raman模式演示

非晶态 $\text{Sb}_2\text{Te}_3$ 的Raman谱中可以观察到明显的包络（图 2.8）。然而鉴于非晶态原子排布相对晶态无显著区别[67]，且对此包络缺乏相关权威的论述，因此我们在这里不必也不宜做出草率的判断，只是笼统地认为此包络对应某些局域的振动模式。

## 2.5 小结

这一章里我们使用XRD和Raman方法对相变材料 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 和 $\text{Sb}_2\text{Te}_3$ 的结构进行了系统的研究。Raman研究采取了第一性计算结合实验的办法来确认观察到的振动模式。经过比较，我们确认了 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ HCP态的振动模式，验证了文献[31]中序列-Te-Sb-Te-Ge-Te-Ge-Te-Sb-Te-更符合实际结构的推断，并且从中发现了HCP态与FCC态在结构上的对应。非晶态 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 的Raman光谱里，可以找到与EXAFS实验确定的局域结构有关的信息。 $\text{Sb}_2\text{Te}_3$ 的晶格动力学计算则与早期的线性原子链模型[70]及Raman光谱实验做出比较，都符合得相当好。通过Raman光谱的工作，我们建立起了一套从晶格动力学角度研究相变材料的方法，可以推广应用到新材料的结构研究中去。

### 第三章 $\text{Sb}_2\text{Te}_3$ 的 Ag 掺杂及其在 CRAM 器件中的应用

#### 3.1 引言

与常用的  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  一样,  $\text{Sb}_2\text{Te}_3$  材料也处在  $\text{GeTe-Sb}_2\text{Te}_3$  材料体系当中, 而结晶速度更快[6]。对 CRAM 应用来说, 结晶速度快有利于缩短 Set 时间, 满足高速应用的要求。

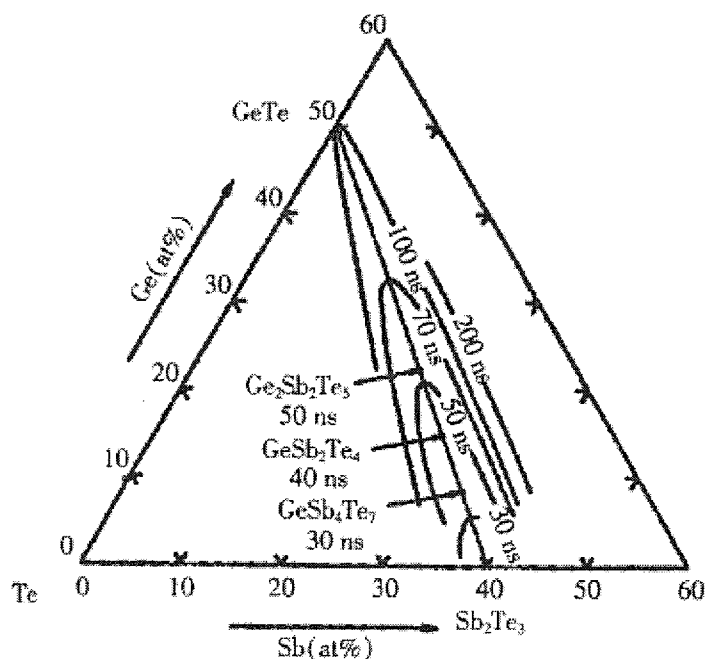


图 3.1  $\text{GeTe-Sb}_2\text{Te}_3$  体系各种材料的结晶时间

但是相应地, 材料的结晶温度也较低[6], 其非晶态在室温下不能长期稳定的存在, 这一点无法满足非易失数据存储的要求。因此, 我们通过元素掺杂的办法来提高材料的稳定性, 且尽量不影响其它较优越的性能。

1.3.3 节中提到了掺杂改性的一般原则, 即针对性能要求, 加入相应性能较佳的元素进行优化。对于  $\text{Sb}_2\text{Te}_3$ , 我们希望提高它的结晶温度且不损害其较快的结晶速度。表 3.1[82]列出了部

表 3.1 相变材料有关各元素的玻璃转化温度 ( $T_g$ ) 和玻化熔化温度比 ( $T_g/T_l$ ) [13]

| Element   | Sb  | Ag  | Cu   | Co   | Pb   | Te   | Ge   |
|-----------|-----|-----|------|------|------|------|------|
| $T_g$ (K) | 180 | 250 | 298  | 445  | 152  | 285  | 750  |
| $T_g/T_m$ | 0.2 | 0.2 | 0.22 | 0.25 | 0.25 | 0.39 | 0.62 |

分元素的玻璃转化温度 ( $T_g$ ) 和玻化熔化温度比 ( $T_g/T_l$ )。由 1.3.2 节和 1.3.3 节的描

述可以知道  $T_g$  是结晶温度  $T_c$  的下限，而玻化熔化温度比 ( $T_g/T_l$ ) 较小的材料结晶速率较快，因此我们从上表中选择  $T_g$  高而  $T_g/T_l$  小的元素 Ag 掺入  $\text{Sb}_2\text{Te}_3$  中。

### 3.2 材料的制备和测试

我们采用日本真空(ULVAC)的射频磁控溅射系统在氧化后的高阻 Si 衬底上沉积薄膜。靶材是  $\text{Sb}_2\text{Te}_3$  合金靶，为掺入 Ag 元素，将不同数量的 Ag 片置于合金靶上共溅射，通过 Ag 片的数量来控制 Ag 的掺杂量，并通过 ICP(ICP-AES IRIS ADVANTAGE/1000) 测试 Ag 具体掺杂量。溅射本底真空为  $10^{-4}$  Pa，溅射气压为 0.2 Pa。用台阶仪 (Alpha-Step 500) 测定溅射速率，溅射功率为 200 W 时，溅射速率为 30 nm/min，掺 Ag 后速率没有显著的变化。通过溅射时间控制膜厚在 80~100 nm，制备好的薄膜样品在氮气气氛下快速热处理 1 分钟使其结晶。晶化后的材料我们采用 XRD (Rigaku D/MAX 2550 V diffractometer, Cu  $K\alpha$  radiation,  $\lambda=0.15418$  nm) 测试晶体结构，用四探针测试薄膜的方块电阻。

为测试材料的晶化特性，我们还在玻璃衬底上溅射了较厚的非晶材料，刮取其粉末，用 DSC (differential scanning calorimeter, DSC TA-Q10) 测量非晶态材料的结晶性能。DSC 实验的升温速率是  $10^\circ\text{C}/\text{min}$ ，升温过程中有纯  $\text{N}_2$  保护。

### 3.3 实验结果分析

为作比较，我们选择三种 Ag 掺杂剂量，经 ICP-AES 测试，Ag 含量分别为 1.6%，4.7% 和 7.8% (原子百分比)。

#### 3.3.1 晶化机制

图 3.2 是三种掺杂 Ag 剂量的  $\text{Sb}_2\text{Te}_3$  材料非晶态粉末的 DSC 曲线。作为对比，我们事先已采用 DSC 方法测定了纯  $\text{Sb}_2\text{Te}_3$  材料的结晶温度为  $180^\circ\text{C}$ 。由图 3.2 可以看到，三种样品的 DSC 曲线的放热峰位置均高于  $180^\circ\text{C}$ ，已经达到提高结晶温度 (即提高非晶态稳定性) 的目的。三种样品的主放热峰位置都在  $230 \sim 240^\circ\text{C}$  附近，高温处有较

弱的第二个放热峰，低掺杂量时不太明显。第二个峰的位置随掺杂量的提高而趋向高温区。

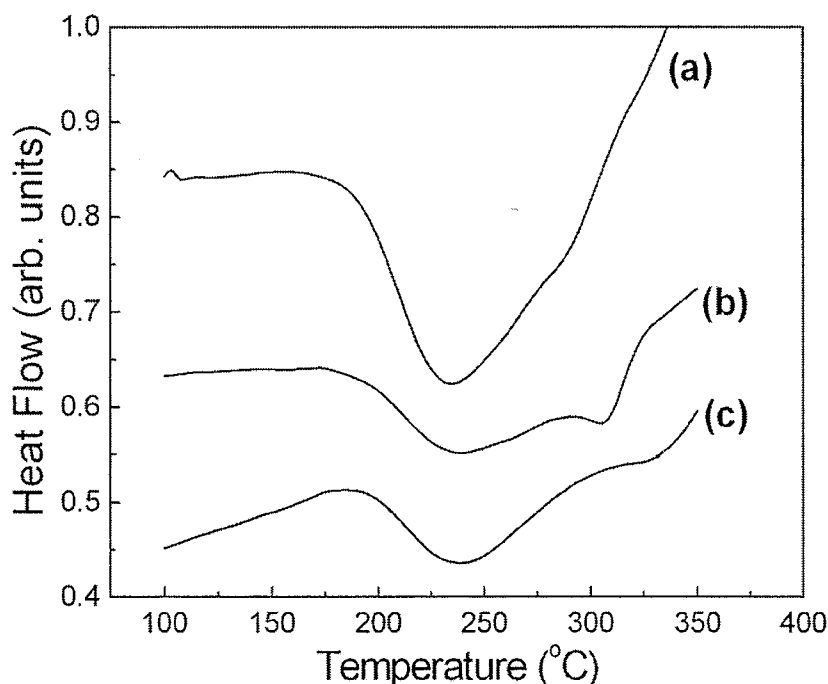


图 3.2 不同Ag掺杂剂量的非晶 $\text{Sb}_2\text{Te}_3$ 粉末DSC曲线。

(a)(b)(c)分别代表 1.6%, 4.7%和 7.8%的掺杂量

为详细了解材料的结晶机制，我们使用XRD方法确定不同温度处理（不同结晶阶段）的物相。这里我们对三种沉积态薄膜样品都取 200, 300 and 400 °C三个退火温度，这三个温度分别位于主放热峰之前，两个峰之间和次峰之后。

三种掺杂剂量的样品的XRD图谱特征比较类似，作为代表，图 3.3 是掺Ag量 4.7%的样品的XRD图谱，纯 $\text{Sb}_2\text{Te}_3$ 材料相应的图谱可参照 2.3 节的图 2.5。

200°C退火的样品，XRD谱没有明显的指示晶态的峰，这与纯 $\text{Sb}_2\text{Te}_3$ 材料有较大差别(图 2.5)，进一步验证了材料结晶温度的提高。300°C退火后，出现了 $\text{Sb}_2\text{Te}_3$ 的(0015)和(006)峰。除此以外，曲线(b)下方的箭头还标定了一对无法与纯 $\text{Sb}_2\text{Te}_3$ 材料对应的晶相的峰。经过文献数据[74]对比，我们认为这对衍射峰对应立方结构的 $\text{AgSbTe}_2$ 的(111)和(222)晶面。另一个有力的证据是，相变光盘领域的学者在研究常用的Sb基材料 $\text{AgInSbTe}$ 时[75][76]，通过XRD以及TEM电子衍射发现 $\text{AgInSbTe}$ 体系的结晶相中通常

都含有这种  $\text{AgSbTe}_2$  相。400℃退火后，XRD曲线出现了一系列较强的六方  $\text{Sb}_2\text{Te}_3$  峰， $\text{AgSbTe}_2$  相明显弱化，但又出现了新的晶相（相应的衍射峰也用箭头作出标记）。

从上面对XRD图谱的分析来看，Ag掺杂的  $\text{Sb}_2\text{Te}_3$  的结晶过程要比纯  $\text{Sb}_2\text{Te}_3$  复杂。Ag的掺入显然延缓了  $\text{Sb}_2\text{Te}_3$  的结晶，且出现了含Ag的晶相  $\text{AgSbTe}_2$ 。这种晶体本身也是一种性能优越的相变材料[77][78]，具有类似  $\text{GeSbTe}$  亚稳态的FCC结构，且由上面的XRD数据计算，它的晶格常数与  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  亚稳态（见2.3节）相仿，约为6.07Å。进一步，我们发现，在300℃退火样品的XRD曲线中，同时出现了  $\text{Sb}_2\text{Te}_3$  的[001]晶向峰和  $\text{AgSbTe}_2$  的[111]晶向峰。结合我们在2.3节  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  的FCC态和HCP态联系的阐述，可以直接地得到以下推断：类似图2.4所示， $\text{AgSbTe}_2$  的{111}面与  $\text{Sb}_2\text{Te}_3$  的{001}面晶格完全匹配，很可能出现类似外延生长的情况。事实上，在较早的文献[79]里， $\text{AgSbTe}_2$  被看成是  $\text{Ag}_2\text{Te}-\text{Sb}_2\text{Te}_3$  伪二元体系， $\text{Sb}_2\text{Te}_3$  附于  $\text{AgSbTe}_2$  的{111}面上外延生长。再对比  $\text{GeSbTe}$  体系。  $\text{GeSbTe}$  体系结晶时总是先出现对称性较高的FCC相；  $\text{AgSbTe}$  体系当中，FCC态的  $\text{AgSbTe}_2$  也出现较早，且促进体系的进一步晶化。文献[80]里可以看到类似的论述。

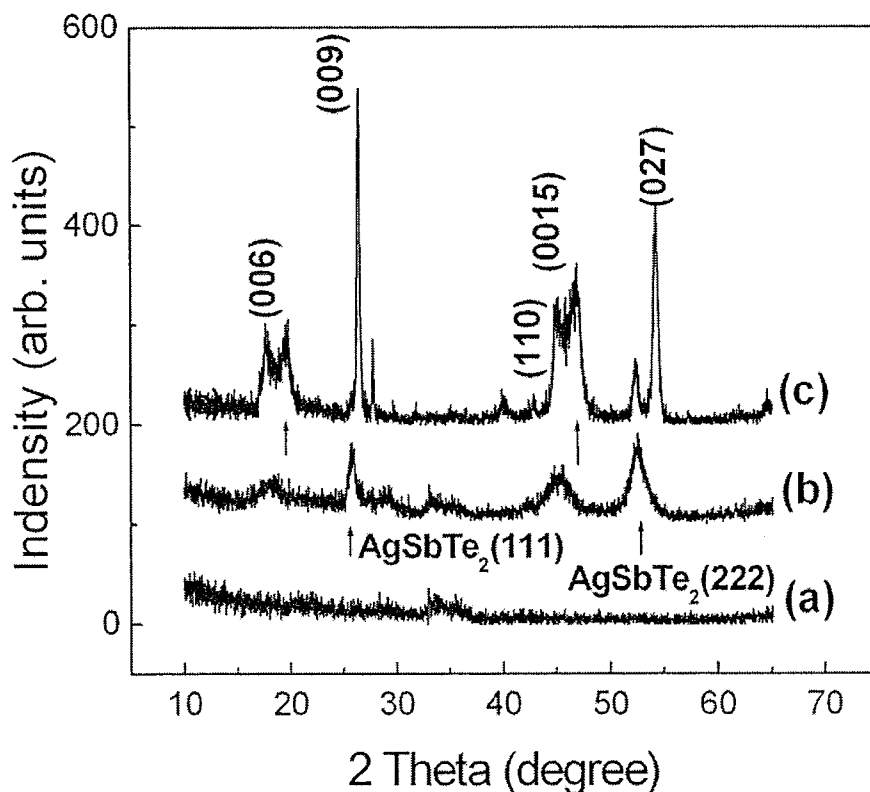


图 3.3 掺Ag 4.7%的  $\text{Sb}_2\text{Te}_3$  样品不同温度一分钟退火后的XRD图谱

(a)(b)(c)分别代表 200，300 和 400℃退火

至于高温结晶得到的新物相（图 3.3(c)箭头所示），经比对，有可能是某种 $\text{Ag}_2\text{Te}$ 相。这个相的形成，对应着DSC曲线上高温区的较弱的放热峰。

### 3.3.2 电学性质

出于电阻式存储器应用的考虑，在讨论了Ag掺杂 $\text{Sb}_2\text{Te}_3$ 的结晶机制之后，我们进一步研究材料的电学性能。我们采用的将 80nm厚的薄膜材料沉积在高阻衬底上，各样品不同温度退火之后用四探针法测试其方块电阻。为保证实验结果的一致性，退火的实验条件与XRD测试用样品是相同的。图 3.4 是方块电阻测试的结果，因为设

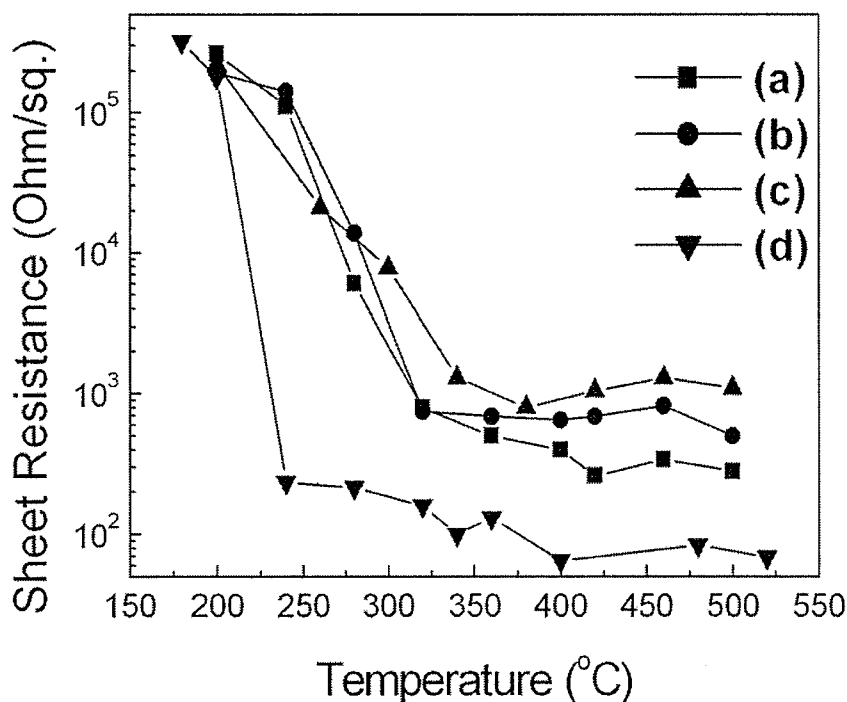


图 3.4 不同退火温度Ag掺杂 $\text{Sb}_2\text{Te}_3$ 薄膜的方块电阻  
(a)(b)(c)(d)的 Ag 掺杂量分别为 1.6%，4.7%，7.8%和 0%

备的限制，我们无法得到  $10^6$  以上方块电阻值；未掺杂和三种掺杂剂量样品的测试结果都列出以作比较。

由图 3.4 可以看出, 掺杂样品的电阻在  $200\sim 300^\circ\text{C}$  之间有较大的下降, 恰好与 DSC 曲线的放热峰对应, 材料的晶化主要在这个区间完成。从上面的 XRD 分析来看, 这个温度区间里,  $\text{Sb}_2\text{Te}_3$  和  $\text{AgSbTe}_2$  晶体共同生长。没有掺杂的样品, 电阻下降的温度要低得多, 对应较低的结晶温度。在  $350^\circ\text{C}$  之后, 掺杂样品的电阻没有太大变化, 尽管从 XRD 结果来看有新的晶相产生。这个结果也表明,  $350^\circ\text{C}$  退火后, 材料的结晶已经比较完全了。

再看掺杂后阻值的变化, 很明显随掺杂量的提高, 材料的晶态电阻也有所提高, 这可能与含 Ag 晶相与  $\text{Sb}_2\text{Te}_3$  相分离有关。顺便指出, 相分离一般认为不利于存储应用中的可逆相转换, 但是公认有相分离的掺杂 SbTe 材料[75][76]却在光学[75]和电学[21]存储中都得到了广泛应用; 这里的微观机制还不甚清楚。另外, Ag 掺杂后晶态电阻提高一个量级, 但仍与非晶态有足够的差别, 较高的晶态电阻值有利于提高 Reset 电流的加热效率。

### 3.3.3 器件应用

为验证 Ag 掺杂  $\text{Sb}_2\text{Te}_3$  材料应用在相变存储器中的实际性能, 我们采用 4.7%Ag 掺杂的  $\text{Sb}_2\text{Te}_3$  材料作为功能材料制备了原型相变存储器件单元。器件单元的结构见图 3.5, 图中的各层薄膜都采用射频磁控溅射技术沉积。首先在 Si 衬底上淀积一层 100nm 厚的 W 作为下电极, 接着淀积 80nm 厚的 Ag 掺杂  $\text{Sb}_2\text{Te}_3$  材料和 60nm  $\text{SiO}_2$  绝热层。 $\text{SiO}_2$  层的孔的大小决定了器件加热电极的尺寸, 加热电极越小加热效率越高。为弥补我们常规光刻工艺水平的不足, 获得较小加热电极, 我们采用聚焦离子束方法 (FIB, DB325, FEI 公司) 轰击  $\text{SiO}_2$  层[81], 得到直径 80nm 的孔洞 (图 3.6)。最后, 我们再沉积一层 W, 填入此孔中形成上电极 (加热电极)。器件的电学性能测试, 我们使用自搭建的测试系统, 主要的设备有 Keithley 2400 数字源表, Agilent 81104A 脉冲信号发生器和 Cascade RHM-06 型探针台, 由微机统一控制。

首先测试器件的 I-V 特性。如图 3.6, 曲线(a)是器件制备后初次测试的结果, 采取在器件上下电极加电流, 读取电压的方式。器件 I-V 特性呈现明显的开关特征 (switch) [4][82], 可证实制备的器件处于非晶高阻态。器件开关电流为 0.18mA, 开关电压为 1.01V, 这些值与类似尺寸而采用其它材料的器件[83-85]比较,

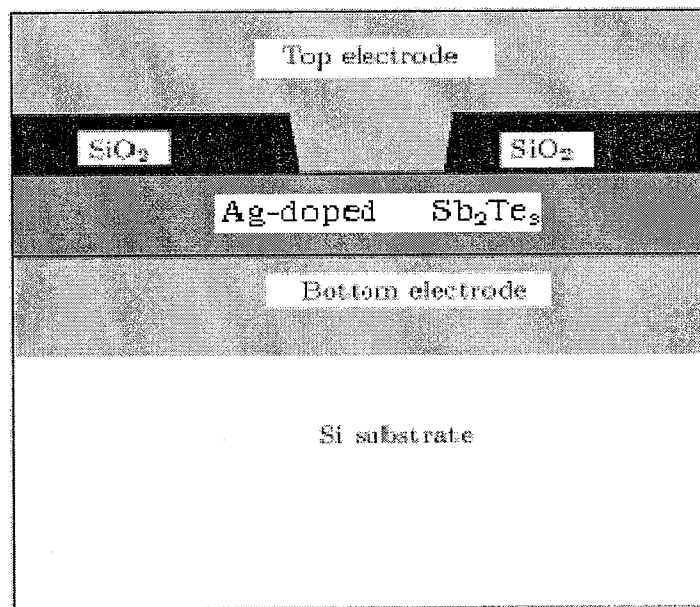


图 3.5 相变存储器件结构

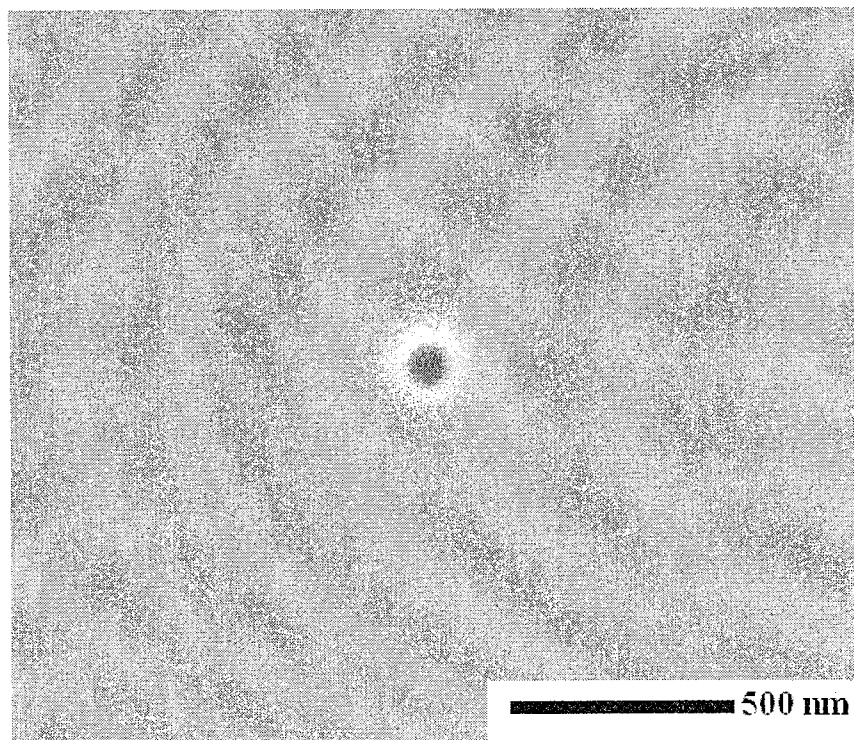


图 3.6 SiO<sub>2</sub>层上FIB孔的SEM图像

大小相当或较小, 适合于低压低功耗的器件应用。

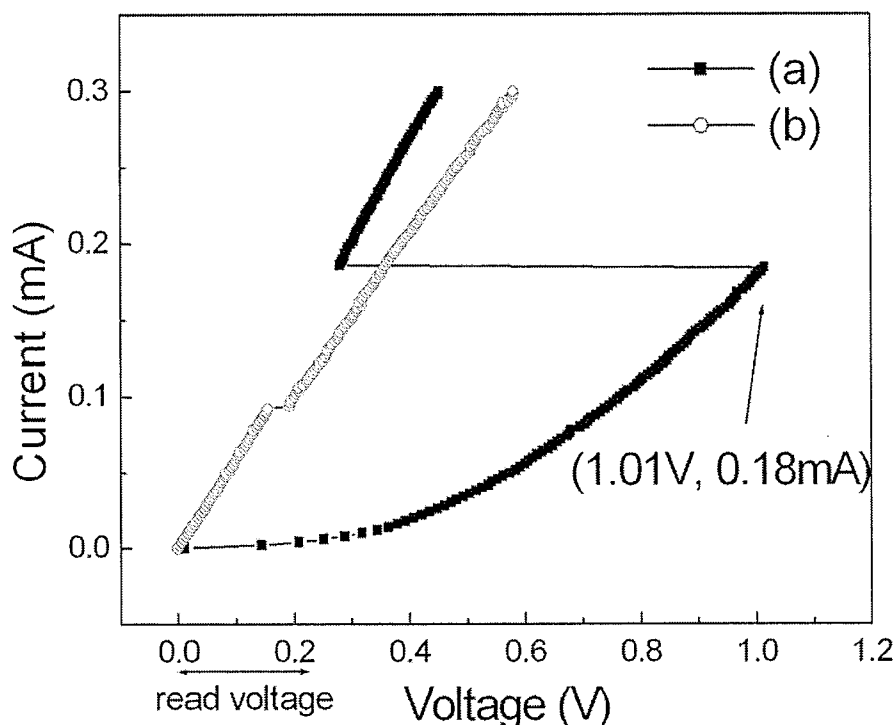


图 3.6 Ag掺杂 $\text{Sb}_2\text{Te}_3$ 相变存储器件的I-V特性  
(a)为高阻态 (b)为低阻态

由于 I-V 测试时所加电流时间很长 (0.1 毫秒), 远大于器件 Set 操作时间 (数十纳秒), 器件在一次或数次 I-V 测试后, 已经转化为低阻多晶态。图 3.6(b)是低阻态的 I-V 曲线, 呈良好的欧姆特征。

读取器件数据时, 我们将测试低电压或电流 (低于开关电压或电流) 下器件的电阻。图 3.6 中表示出读电压的范围, 在这个范围内, 两种状态的阻值差别非常明显: 高阻态在  $10^2\text{K}\Omega$  量级, 低阻态  $2\text{K}\Omega$  左右, 完全满足应用要求[18]。

我们还测试了器件的 Set 和 Reset 性能。根据设备条件, 我们在器件上下电极间加电压脉冲, 每加一次脉冲后在低电场 (0.1V) 测试器件的电阻。图 3.7 是初始高阻态的器件的阻值随 Set 电压脉冲高度变化的曲线, 所加电压脉冲宽度为 110ns。可以看到当脉冲电压高度达到 1.4V (高于开关电压 1.01V) 后, 器件被稳定地 Set 到低阻状态。

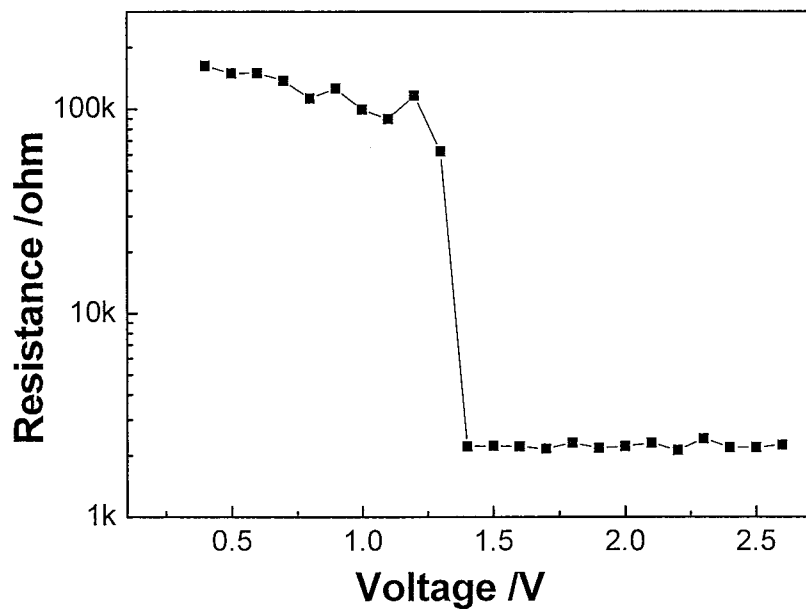


图 3.7 器件的 Set 特性：电阻随脉冲高度变化

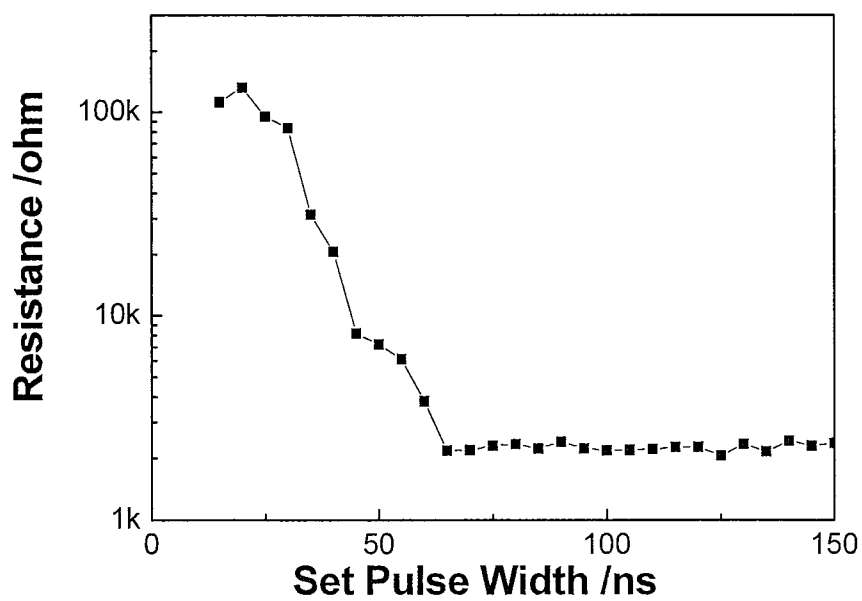


图 3.8 器件的 Set 特性：电阻随脉冲宽度变化

图 3.8 是初始高阻态的器件的阻值随 Set 电压脉冲宽度变化的曲线，所加脉冲高度为 1.8V。可以看到当脉冲电压宽度达到 70ns 后，器件被稳定地 Set 到低阻状态。但是从曲线上看，电阻随脉宽没有陡峭的下降。电流的加热效应有明显的积累过程，短时间的脉冲只能部分地使材料晶化。

对低阻态的器件 Reset 需要较高的电压。图 3.9 是初始低阻态的器件的阻值随 Reset 电压脉冲高度变化的曲线，所加脉冲宽度为 35ns。可以看到，在加较低电压时，电阻有一定变化，但仍保持低阻的数量级；在加上 3.5V 的电压脉冲后，器件被 Reset 到高阻态，且持续稳定。

我们没有测得稳定的器件的阻值随 Reset 电压脉冲宽度变化的曲线，原因是 Set 和 Reset 电压脉冲宽度值的区分较难把握。另外，器件的疲劳特性还存在一定问题，某些器件在数次 Set 或 Reset 之后很难再改变状态。

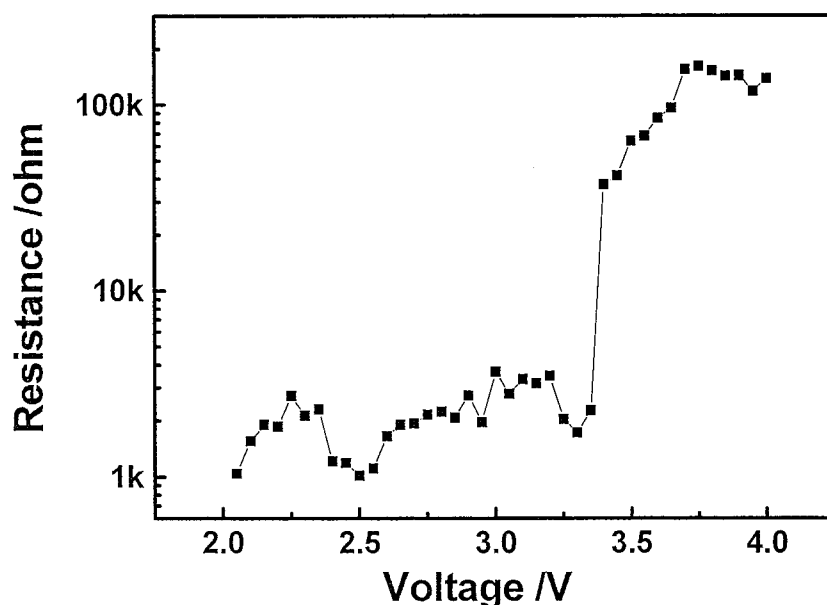


图 3.9 器件的 Reset 特性

关于采用不同相变材料器件特性的比较[81][86]，以目前的工艺水平还很难得到可信的结果，尤其是Set和Reset性能。统计地来说， $\text{Sb}_2\text{Te}_3$ 基材料器件的开关电压要低于GeSbTe，这对低压应用是有益的。

### 3.4 小结

本章我们根据相变存储器应用的要求，选取结晶速度较快的 $\text{Sb}_2\text{Te}_3$ 作为研究对象。针对其非晶高阻态不稳定的缺点，对其进行了Ag掺杂以提高结晶温度。通过DSC，XRD等手段，系统研究了Ag- $\text{Sb}_2\text{Te}_3$ 体系的晶化机制，发现结晶过程中有立方结构的AgSbTe<sub>2</sub>相产生，它与 $\text{Sb}_2\text{Te}_3$ 晶格匹配良好，可能形成共晶生长。另外，掺Ag后材料的晶态电阻提高，有利于提高器件操作电流的效率。我们还将Ag- $\text{Sb}_2\text{Te}_3$ 材料应用于原型相变存储器件中，实现了基本的存储操作。实验结果表明，Ag- $\text{Sb}_2\text{Te}_3$ 的性能可以满足器件应用的要求。



## 第四章 非晶相变材料电学行为的 SPICE 模型

### 4.1 引言

第一章提到了相变材料非晶态的电学上比较特殊的开关特性 (switch) [4], 这种现象在非晶态硫系化合物里是普遍存在的。实际上, 在相变材料研究的早期, 其电学性质要比相变本身更引人注目[87]。同时, 开关特性是相变存储器集成应用的必要条件, 如果不存在开关效应, 现有的集成器件将无法驱动非晶态的高阻相变材料。

关于开关现象机制的争论从来没有中断过[87], 意大利学者[30]的提法影响较广, 但是正如第一章提到的, 他们的工作缺乏实验依据, 经验和技巧的意味较浓; 最近美国学者又提出新的解释[88]。本章的内容不涉及机制方面的讨论, 而是希望基于实验现象, 建立起一个电学行为模型。

如果建立一个可以复原类似图 3.6 的 I-V 特性的模型, 那么只需数值拟合该图中的 I-V 曲线即可。因为 I-V 曲线是静态扫描得到的, 这种模型也是静态的。然而, 针对相变存储器件应用, 我们更希望建立可以对脉冲信号做出响应的瞬态模型, 因为器件的读写均由电压或电流脉冲操作。现有的一些模型[89], 主要着眼于相变, 并不能用于瞬态分析。

考虑到通用性, 我们依据国际上广泛使用的 SPICE 规范来建立宏模型, 模型可以用 Hspice 等商业仿真软件进行验证。

### 4.2 开关与相变

在建立行为模型之前, 有必要从实验现象上区分开关与相变而不论它们的机制是否有所联系[88]。

电压(电流)扫描是揭示非晶材料开关效应传统和常用的办法。当外加电压(电流)达到临界值时, 电流急剧升高(或电压急剧下降), 很明显此时材料的电子结构发生突变。

这种电子结构的突变与材料微观几何构型的突变(相变或结晶)的关系通过

上述静态扫描实验并不容易澄清。虽然经过电压（电流）扫描后，材料通常处于低阻的多晶态，但是因为扫描所加的电压（电流）信号时间远长于促使材料结晶的电脉冲宽度，我们无法判断材料晶化的直接原因是开关还是长时间电流通过的热效应。这时我们就有必要采用瞬态的电学测试方法。

文献[53]是瞬态电学实验研究的一个较好的例子。这个实验中，基于相变材料的器件单元与示波器串联后加电压脉冲，观测器件两端的电压动态变化（如图 4.1）。当外加电压较低时（图 4.1(a)），器件两端的电压未达到临界值，呈现典型电阻特征。外加电压足够大（图 4.1(b)），器件上的分压达到临界值后，该分压明显下降，这与静态扫描的结果是一致的（图 3.6）。

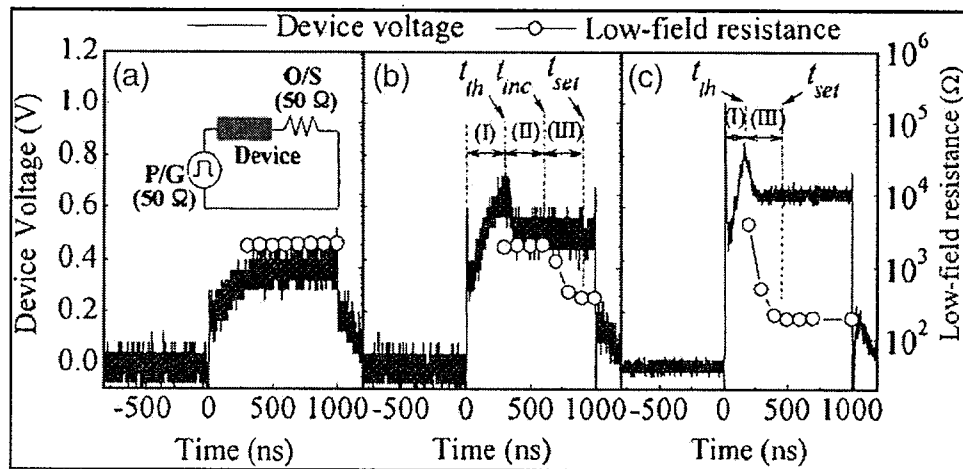


图 4.1 相变材料电脉冲实验[53]

为澄清开关与相变的关系，文献[53]还控制外加脉冲的宽度，图 4.1 中的圆圈即加相应宽度脉冲后，在低电场测得的器件电阻，电阻的高低反映材料是否发生相变。可以看到，当脉冲不够宽时，尽管材料在高电场下已经开启（on），撤去高电场后，材料仍呈现高阻非晶态。这个现象有力地证明，开关与相变没有直接的因果关系，至少在电学行为上可以分别处理。

#### 4.3 模型特征描述

基于上面陈述的实验现象，我们来制定行为模型的性能指标（参数）。

首先是开关特性。我们希望模型在外加电压（电流）达到临界值后开启，定义这样的临界值为  $V_{th}$  ( $I_{th}$ )。因为要用于动态仿真，还需要确定开关的时间尺度。图 4.1 中的“开关时间”( $t_{th}$ )并不足为据，因为实验中有并联寄生电容的作用[90]。早期的材料研究表明[87]， $t_{th}$ 是材料的本征性质，在 100ps 的量级。

接下来要确定开关前后材料的电学性能。如前述，材料在开关前后电子结构差别较大，反映在输运特征上是开关前电阻高，定义为  $R_{off}$ ；开关后电阻低，定义为  $R_{on}$ 。一般来说，高阻态的输运特征并不严格符合欧姆定律，但是这对模型的动态特性影响较弱，因此在这里简化处理为一较大的电阻。需要注意的是，是  $R_{on}$  材料在高电场下表现出的阻值， $R_{off}$  是低电场下的阻值，但都是材料非晶态的性质。另外，若外加脉冲宽度足够，材料可能发生晶化相变，还有必要定义晶化后的电阻  $R_{set}$ 。

前面定义的  $R_{off}$  的和  $R_{set}$  分别对应图 4.1(b)(c) 中低场电阻曲线的两个台阶。 $R_{on}$  因为是高场下的瞬态行为，无法在稳态测试。但是从图 4.1(b) 来看，无论是否发生相变，高场下材料的输运特性并没有显著的变化，因此我们认为高场下  $R_{on}$  与  $R_{set}$  相等。

最后一点。撤去电脉冲之后，材料可能仍处于高阻的非晶态，也可能晶化为低阻的晶态。电学行为模型虽然不足以精确模拟相变过程，但是我们可以明确地控制它在加上某一脉冲之后，处于非晶态或晶态。这一指标涉及具体的建模技巧，下面详述。

#### 4.4 SPICE 模型的建立

我们用常用的 SPICE 规范来建立电学模型，实现前面描述的各项指标。

$R_{off}$  的和  $R_{on}$  ( $R_{set}$ ) 分别用一个高阻值和一个低阻值来表征，具体地由一个压控电阻 (VCR) 来实现，其阻值随控制电压线性变化。两个阻值的切换时间 ( $t_{th}$ )，用一个简单的 RC 充放电结构来表征。电路结构如图 4.2，是一个两端模型 (A 端和 B 端)。初始状态，电容未充电，VCR 的控制电压最低，呈高阻  $R_{off}$ ；电容充电后，VCR 的控制电压升高，阻值减小，到电容充电至最高电平时，VCR 的阻值达

到 $R_{on}$ 。通过调节RC值可一个调节 $t_{th}$ 。图 4.2 中的 $V_c$ 和 $I_c$ 分别表示相变材料两端的电压差和材料中流过的电流。图 4.3 是VCR随控制电压的变化。

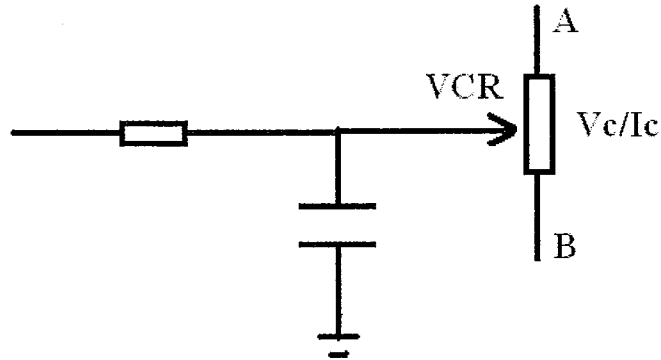


图 4.2 行为模型的基本结构

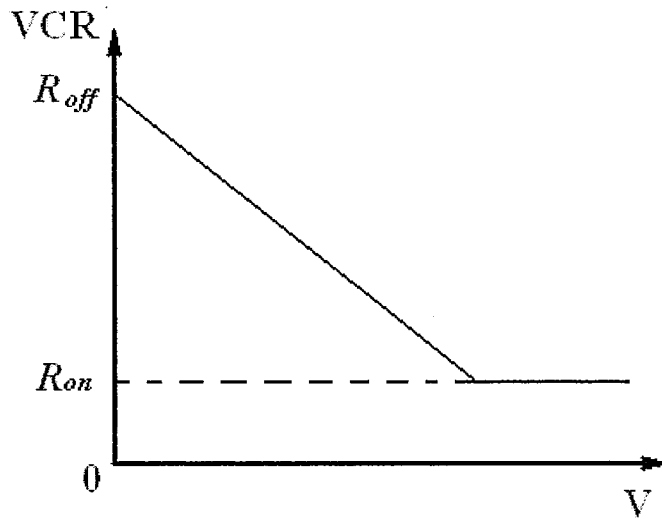


图 4.3 VCR 随控制电压的变化

我们还需要有信号来控制RC充放电结构。因为当外加电压或电流达到临界值 $V_{th}$ 或 $I_{th}$ ，材料开启（on），电阻开始下降，很明显应当用 $V_c$ 或 $I_c$ 来控制RC电路，即存在一个反馈结构。一种可能的解决方案如图 4.4，流过相变材料的电流 $I_c$ 控制流控电压源ICVS对RC结构充放电。 $I_c$ 高于域值时流控电压源电压迅速升高到高电平，低于域值时电压源电压迅速下降到地；这个域值电流就取 $I_{th}$ 。这样，当 $I_c$ 略大于 $I_{th}$ 时，RC结构与高电平连接，电容开始充电，VCR的阻值迅速下降，模拟了材料的开启过程。当 $I_c$ 下降到 $I_{th}$ 时，ICVS电压迅速降至地，RC结构中的电

容放电，VCR的阻值升高，材料又回复到高阻状态。

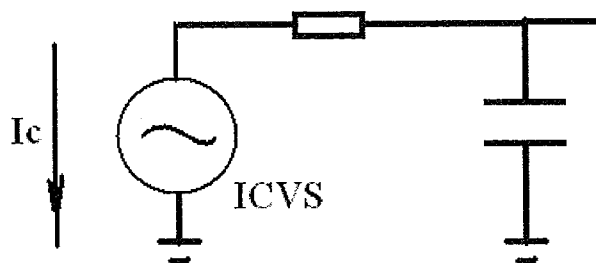


图 4.4 控制 RC 的结构之一

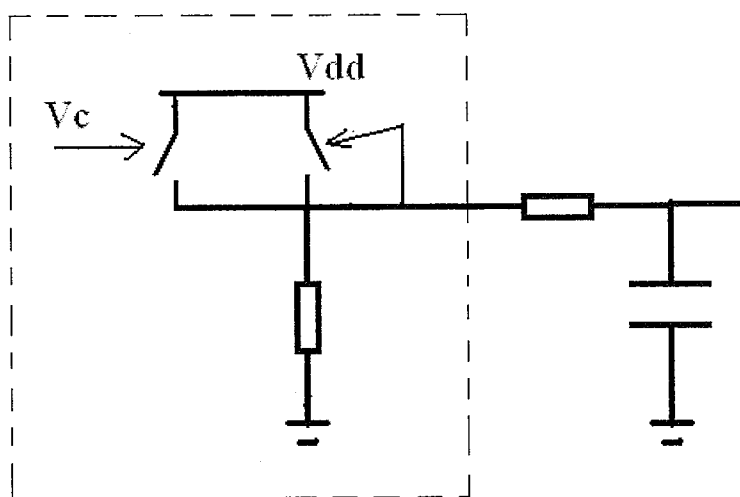


图 4.5 控制 RC 的结构之二（虚线框出带反馈的或门）

上面这个方案针对电脉冲未能实现相变的情况，如果已发生相变，则要求 VCR 一旦阻值降至  $R_{on}$  ( $R_{set}$ ) 后便不再变化，即 RC 结构的电容充电后能保持电荷。这实际上就是材料存储效应的体现，要求电路具备记忆功能。如图 4.5，我们采用一个带反馈的或门 (or gate) 来实现记忆。这个或门实际上是一对并联的开关，开关呈理想 NMOS 特性，即控制电压大于域值时闭合，小于域值时打开。这里左侧的开关，控制电压取相变材料两端的电压  $V_c$ ，域值取  $V_{th}$ ；右侧开关为输出电压所控制，呈反馈结构。初始两个开关都打开，输出低电平；当  $V_c$  大于  $V_{th}$ ，左侧开关闭合，输出高电平，同时闭合右侧开关。此后，无论相变材料两端的电压  $V_c$  如何变化，输出始终保持高电平，从而 RC 结构的电容保持电荷，VCR 保持低阻，实现了“晶化相变”。

当然，还存在其他解决方案，但效果上并没有明显差别。

#### 4.5 模型的验证和应用

我们采用 Hspice 仿真软件对模型进行验证。

图 4.6 左侧是文献[82]建立的非晶相变材料输运物理模型电学仿真的结果，其电路结构是相变材料与常规电阻串联（类似图 4.1 的配置），图中的两条曲线分别为外加电压脉冲和落在相变材料两端的电压。基于同样的电路结构，我们得到如图 4.6 右侧的仿真结果。我们的行为模型较物理模型简洁得多，但可以看到，二者的仿真结果基本一致。

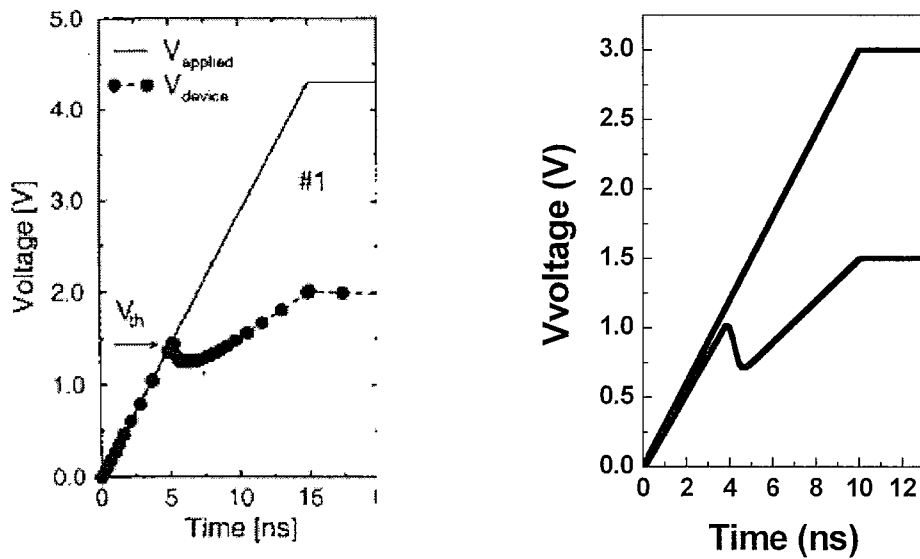


图 4.6 物理模型与行为模型的比较

将模型仿真结果与文献[91]的Set脉冲实验比较。取该实验中的参数： $R_{off}$ 为  $1.1M\Omega$ ， $R_{on}$ 为  $0.5K\Omega$ ，开启电压  $V_{th}$ 为  $1.35V$ ，串联  $2.5K\Omega$ 电阻，外加脉冲如图 4.7 中波形  $V_A$ ，相变材料两端电压为  $V_B$ 。图的下半部为相变材料中通过的电流。因为与相变材料并联的寄生电容的缘故，在相变材料开启后，电流出现一个峰值，这个电流峰可能引发额外的Reset[90][91]。

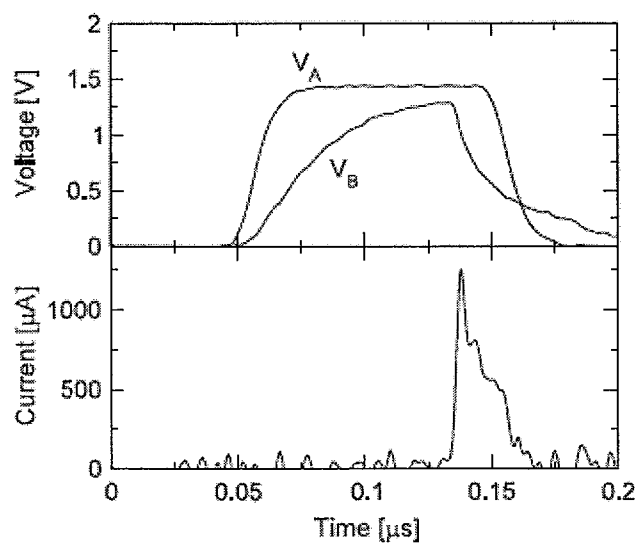


图 4.7 文献[91]中的 Set 脉冲实验波形

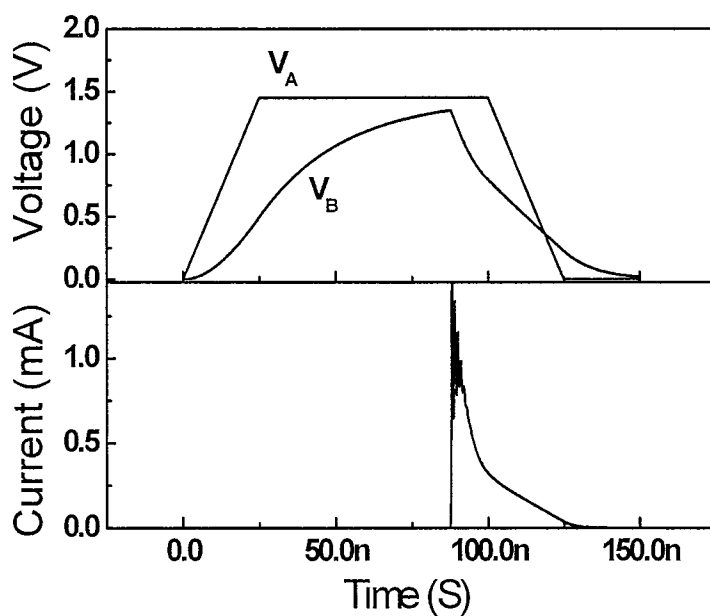


图 4.8 针对图 4.7 实验的仿真结果

图 4.8 显示仿真波形，取寄生电容为 10pF，仿真与实验符合得相当好。

以上验证表明，我们建立的行为模型与物理模型以及实验符合良好，可以较准确地模拟实际电学行为。该模型作为初步的相变存储器件电学模型，可以子

电路形式由仿真软件调用，用于功耗估计，驱动匹配等瞬态分析场合。

#### 4.6 小结

本章我们基于SPICE规范，建立了一种非晶相变材料的电学行为模型。该模型两端口，主体部分为带反馈的压控电阻（VCR），结构相当简洁。模型参数有开启电压（电流） $V_{th}$  ( $I_{th}$ )，关态电阻 $R_{off}$ ，开启电阻 $R_{on}$  ( $R_{set}$ ) 和开启时间 ( $t_{th}$ )。模型分为两套，可以分别处理有效Set（Set后材料晶化）和无效Set（Set后材料仍处于非晶态）的情况。

Hspice 软件瞬态电学分析表明，该行为模型与物理模型以及实测数据都能很好的吻合，为建立完整的相变存储器件模型提供了基础，并可实际应用于功耗估计，驱动匹配等瞬态分析场合。

## 第五章 相变材料与钨电极的粘附

### 5.1 引言

本章内容该为相变存储器件薄膜工艺中遇到的一个实际问题的分析及其解决方案，主要涉及相变材料薄膜和电极材料薄膜的力学特性。

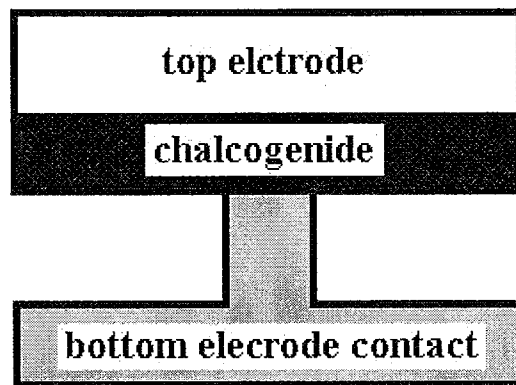


图 5.1(a) 常用的相变存储器件结构一

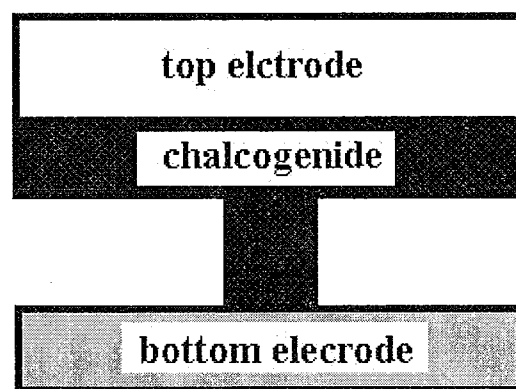


图 5.1(b) 常用的相变存储器件结构二

相变存储器件由多种可选用的结构,包括传统的光刻加热下电极[18](图 5.1(a)), Spacer 结构[8],蚀刻尖形(tapered point)下电极方法[9],沟槽侧壁 (trench/sidewall)[10],边缘接触 (Edge contact)[11],我们在第三章采用的加热上电极结构[81](参见图 3.5),以及小尺度相变材料结构(图 5.1(b))。这些结构大多含有相变材料与上电极金属材料接触的部分。

钨的电阻率较低,热稳定性好,台阶覆盖能力强,是微电子集成工艺中常用的金属导电材料[92]。因此,我们采用钨材料作为上电极与相变材料接触。对本章内容而言,相变材料 $\text{Sb}_2\text{Te}_3$ 和 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 没有显著区别,后面的实验和相关分析均以 $\text{Sb}_2\text{Te}_3$ 为例。

但在器件制备过程中,我们发现钨和相变材料不能紧密接触,往往出现薄膜剥落的情况。为此,我们研究了钨/相变材料双层薄膜的结合特性,提出解决方案且取得较优结果。

## 5.2 实验现象

我们采用钨金属靶材使用射频磁控溅射(日本真空 ULVAC)在沉积态相变薄膜(非晶)上淀积钨作为器件的上电极。相变薄膜沉积在 $\text{Si}/\text{SiO}_2$ 衬底上,具体制备参数见 2.2 节和 3.2 节。钨薄膜溅射本底真空为  $10^{-4}$  Pa,溅射气压为 0.2Pa。用台阶仪(Alpha-Step 500)测定溅射速率,溅射功率为 200W时,溅射速率为 5nm/min,通过溅射时间控制膜厚在 5~100nm。

观察我们制备的 $\text{Sb}_2\text{Te}_3/\text{W}$ 双层薄膜样品,钨表面有明显隆起,且图案十分规则(图 5.2);从截面(图 5.3)可以看到明显的分层(delamination),截面图是场发射扫描电镜(Field Emission Scanning Electronic Microscope, FESEM, HITACHI S4700)观察得到的。由以上观察结果不难判断,W没有紧密附着在 $\text{Sb}_2\text{Te}_3$ 上,两层薄膜间形成了有规律的分层结构,而 $\text{Sb}_2\text{Te}_3$ 薄膜在衬底上附着良好。我们也在 $\text{Si}/\text{SiO}_2$ 衬底上直接沉积相同厚度的W薄膜,但并未发现分层,因此W和 $\text{Sb}_2\text{Te}_3$ 间的粘附是问题的关键。

图 5.2 中的样品是在 50nm  $\text{Sb}_2\text{Te}_3$ 上生长的 75nm和 50nm W薄膜,实验表明厚于 25nm的W薄膜都会发生分层,5nm和 15nm的W薄膜则粘附较好。W薄膜隆起

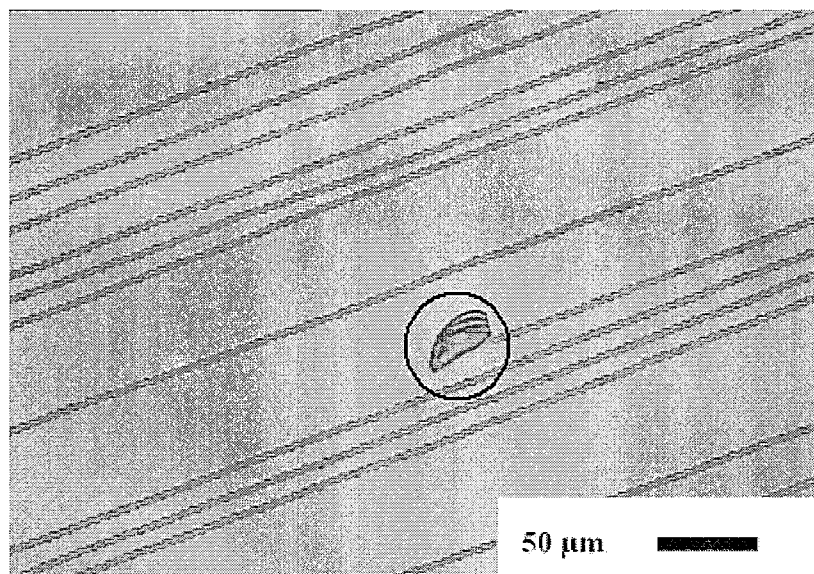


图5.2(a) 样品表面光学显微图像 50nm  $\text{Sb}_2\text{Te}_3$ 上生长75nm W

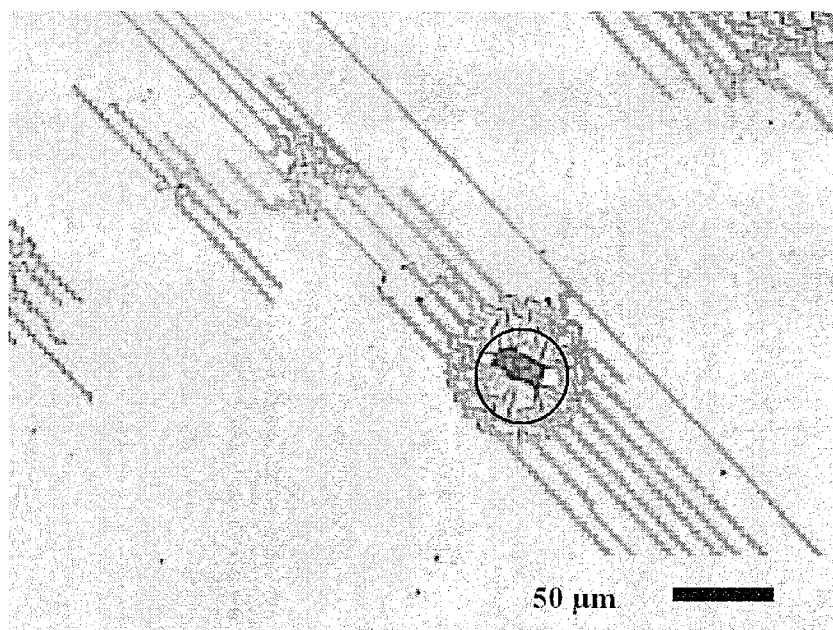


图5.2(b) 样品表面光学显微图像 50nm  $\text{Sb}_2\text{Te}_3$ 上生长50nm W

部分的图案从薄膜表面看呈方向性很强的绞线状 (telephone cord, 或称蠕虫状 worm),

绞线宽度随 W 膜厚而增加。这种图案及其规律与文献[93][94]报道的碳薄膜分层情况完全一致。

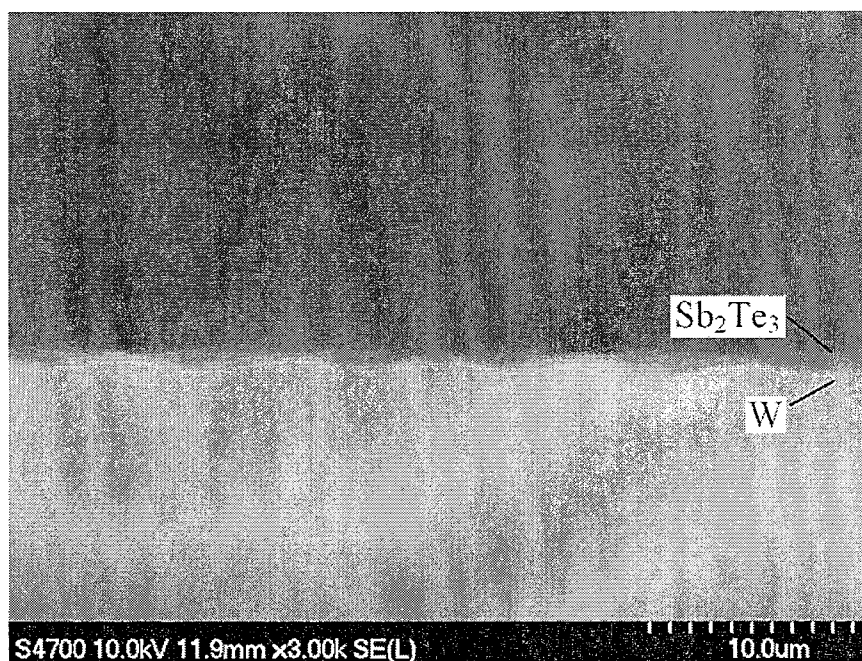


图 5.3(a) 图 5.2(a)中所示样品的截面图

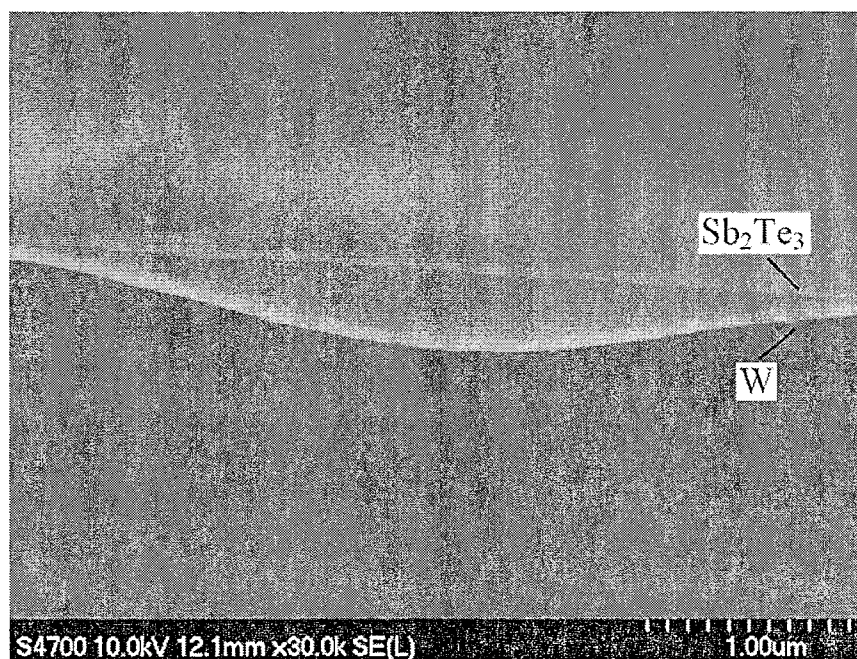


图 5.3(b) 图 5.2(a)中所示样品的截面图（局部）

我们还在光学显微镜下观察到了薄膜分层隆起部分的“生长”过程，这种动态过程与蠕虫沿直线扭动前行非常类似，前行的痕迹就呈现出图 5.2 显示的绞线状图案。一般来说，这些前行痕迹往往源自衬底表面的污染物（见图 5.2(b)中圈出的部分）或衬底边缘的缺陷。分层图案随时间的演化及其发源和终结（见图 5.2(a)中圈出的部分）在后面都会有所分析。

### 5.3 机制分析

分层现象是器件工艺中应当尽量避免的，为了克服这种缺陷，有必要从物理机制上分析分层产生的原因，为解决问题提供依据。

#### 5.3.1 物理基础

事实上，分层和剥落是薄膜工艺中常见的现象[95]。当薄膜中压应力（compressive stress）较强时，薄膜就会从附着较弱的界面处隆起并释放应力。因此分层现象是薄膜中压应力与薄膜/衬底间粘附力竞争和平衡的结果，若粘附力较强，则附着完整；反之则发生分层。从能量角度看，应力对应的应变能和粘附力对应的附着能相互作用，这一对能量支配着薄膜体系调整自己的几何构型，最终达到力学平衡能量最低的稳定状态。

在做力学分析时，一般学者都把薄膜抽象为均匀的平板来处理，膜中的应力是各向同性的双轴应力，不涉及膜的微观结构。我们研究的溅射制备的 W 薄膜处于多晶态，呈均匀双轴应力，其下的相变薄膜是非晶态，在膜平面上也是均一的。故此，以下的分析也基于平板模型。

#### 5.3.2 绞线状图形的源发点，终结点和几何形貌

一般认为[96][97]，薄膜界面分层需由界面上事先就存在的空隙引发。若界面均匀没有间隙，即便薄膜中应力很强，体系将处于能量较高的亚稳状态，很类似热力学中常见的缺乏成核中心的过冷液态。

正如有效的晶核须达到一定临界尺寸，要引发分层，空隙的大小也必须达到一定尺寸。力学上已经证明[96]，如果是圆形空隙，其临界尺寸与膜厚成正比，且随应力增加而减小。也就是说，若膜很薄或压应力很大便极易产生分层。

更一般地，可从能量角度讨论原始空隙的问题[98][99]。能量释放率 $G$ （定义为单位面积薄膜隆起可释放的应变能）和断裂韧度 $\Gamma_{int}$ （定义为单位面积薄膜的层间附着能）是描述此问题的一对物理量。若某原始间隙边缘处 $G$ 大于 $\Gamma_{int}$ ，则薄膜分层部分倾向于自此间隙向外扩张，直至某边缘处 $G$ 等于 $\Gamma_{int}$ ；若原始间隙边缘处 $G$ 小于 $\Gamma_{int}$ ，则这个间隙无法稳定存在。实际上，这种描述是前面提到的总能量最低原则的推论，因为体系总能量的微分形式是，

$$dE = (\Gamma_{int} - G) dS \quad (5.1)$$

其中 $S$ 是薄膜的面积。 $G$ 等于 $\Gamma_{int}$ 时， $dE = 0$ ，体系总能量达到极小。能量释放率 $G$ 是各种空隙不同几何形态的函数，因此这种能量描述方式较临界尺寸方法更一般，较能量极小原则更实用。

我们用上述能量描述方式阐释观察到的W薄膜分层现象。衬底表面的污染物或衬底边缘的缺陷在薄膜沉积时会起到一定掩蔽作用，在W薄膜的下界面形成空隙。图5.2(b)中污染物形成的原始间隙边缘 $G$ 大于 $\Gamma_{int}$ ，故向外扩展，是分层图形的源发点；而图5.2(a)中污染物却成为分层图形的终结，可能是因为由它产生的原始间隙不稳定，或者是它改变了局部的 $G$ 或 $\Gamma_{int}$ 。

为证实间隙诱发分层，我们在双层膜（40nm W，50nm  $Sb_2Te_3$ ）样品表面附着较好的部分制造划痕，划痕边缘形成原始间隙。结果如图5.4，绞线状分层图案很快“生长”出来。

尽管我们观察到的隆起图案自某些污染物或缺陷向外扩展，但这些污染物或缺陷并不决定图案的形貌。我们观察到的绞线状形貌（图5.2）是钨/相变材料双层薄膜体系的本征性质。各国学者通过实验观察和薄膜力学理论分析已经得到了多种由分层引起的膜表面隆起物的本征几何形貌，有直柱状（straight-sided column），绞线状（telephone cord）和曲张状（varicose）[100-104]。

准确地分析薄膜分层几何形貌要求解von Karman方程——一对非线性偏微分方程[103]，目前还没有完善的解。但是，已经分析得到绞线状图案的某些几何特征与薄膜力学性质的数学关系[102-104]。

另外，从图5.2中可以看到，绞线状图案总是沿着某一特定方向延展。我们通过实验证实，这个方向与衬底Si的晶向是无关的。因为溅射时衬底各部分与靶距离不同，得到的W薄膜膜厚有一定梯度。我们推测，绞线图案的延展方向与W薄膜的等厚线平行。理由是，沿着等厚线方向薄膜的力学性质是均匀的，这样绞线的侧壁才可能稳定存在而不向外扩展。

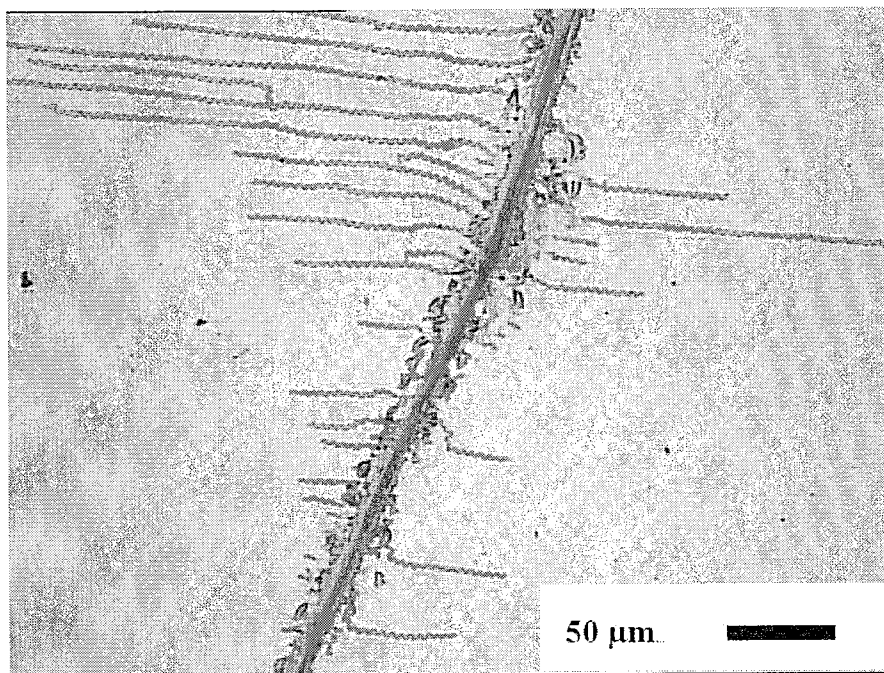


图 5.4 划痕诱发的分层图形

### 5.3.3 绞线状图形的时间演化与稳定性

5.2节提到了绞线图形的“生长”状况，这里根据前面提到的能量描述方式来阐述这种现象。图形的“生长”即是分层在某一特定方向上的延展，这个现象表明在“生长”的最前端边缘处 $G$ 始终大于 $\Gamma_{in}$ ；但在绞线的两侧壁却稳定存在，表明侧壁边缘 $G$ 与 $\Gamma_{in}$ 相等。

刚制备的样品，经过一定时间充分演化后，才能达到最终的状态，分层图案趋于“饱和”。图5.2是样品制备后一小时内拍摄的，相同样品的放置数天后的表面光学显微照片见图5.5。图5.5(a)中可以清楚地看到，绞线侧壁的某些地方向外延伸，部分绞线因此被连接到一起。图5.5(b)所示50nmW的样品，经放置后几乎无法辨别原先（图5.2(b)）的绞线图形。这可能是因为绞线侧壁边缘的附着能 $\Gamma_{in}$ 沿绞线伸展方向有

所起伏引起的，附着能小的边缘处就容易向外延展。另外，图5.5(a)中侧壁向外延伸处总在绞线向外凸出的位置，内凹位置没有出现向外延伸，这是因为外凸位置的 $G$ 较大[94]。

上面看到的随时间演化的样品最初都有较大面积附着良好，实际上处在一种亚稳态，经过一段时间“弛豫”后才进入稳态。可以人为地制造原始间隙，加速“弛豫”过程（如图5.4）。W膜较薄的样品（5nm和15nm），放置数天后仍然保持良好附着，人为划痕也无法诱发大面积分层。这是因为较薄W膜中应力较小[98]，对于任何形状的原始间隙， $G$ 总小于 $\Gamma_{int}$ 。良好附着的状态就是体系能量最低的稳定状态。

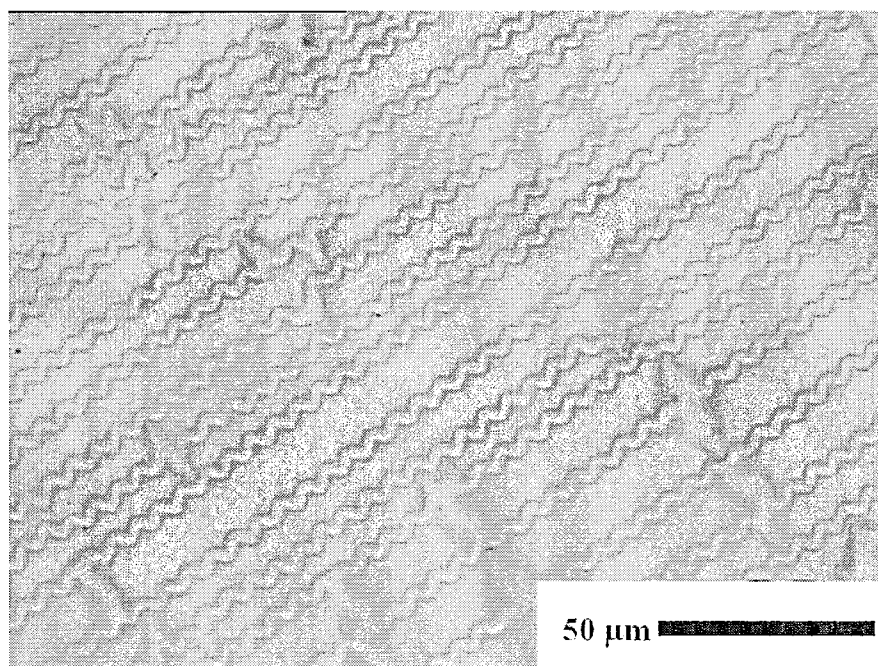


图 5.5(a) 图 5.2(a)中所示样品的最终表面形貌

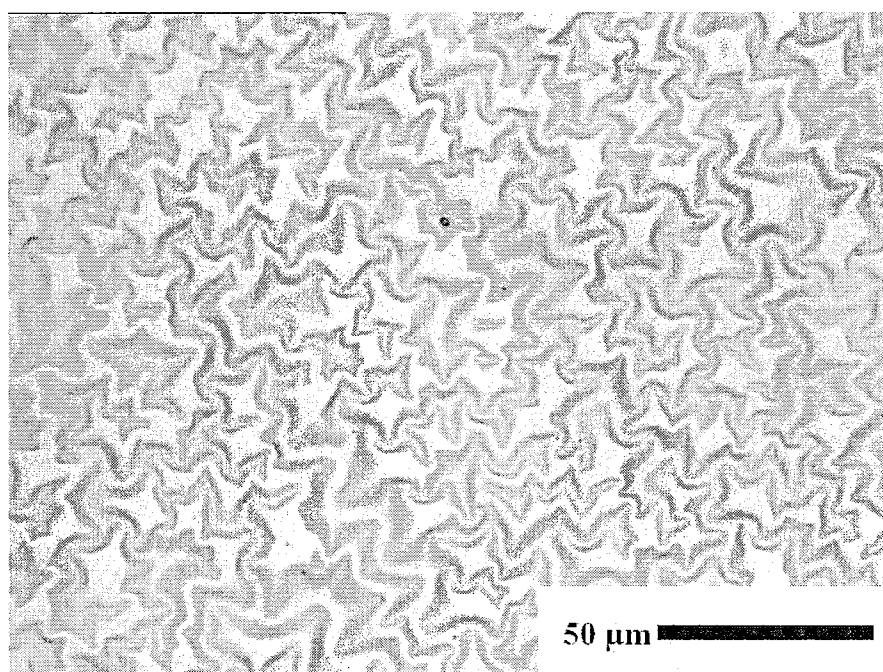


图 5.5(b) 图 5.2(b)中所示样品的最终表面形貌

#### 5.3.4 钨薄膜应力和界面附着能的估算

分层的几何形貌是薄膜体系的本征性质，因此可以由这些几何尺寸推算薄膜的力学参数。前面提到，W薄膜表面观察到的绞线图案在其侧壁处是稳定（力学平衡）的，侧壁边缘处 $G$ 等于 $\Gamma_{int}$ 。于是我们垂直于绞线延展方向作W薄膜的截面来考察侧壁的几何形态以研究薄膜力学性质。绞线状图形较复杂，直接处理是比较困难的，我们采用局部近似的办法。如图 5.6, a位置侧壁较直，局部类似于直柱状(straight-sided column); b位置有圆角，局部类似圆盘状隆起。这两种几何形态都有较成熟的分析方法，且两种办法分析得到的薄膜力学参数很接近[94][98]。我们采用较简洁的直线柱状近似，即取截面a（见图 5.6）。

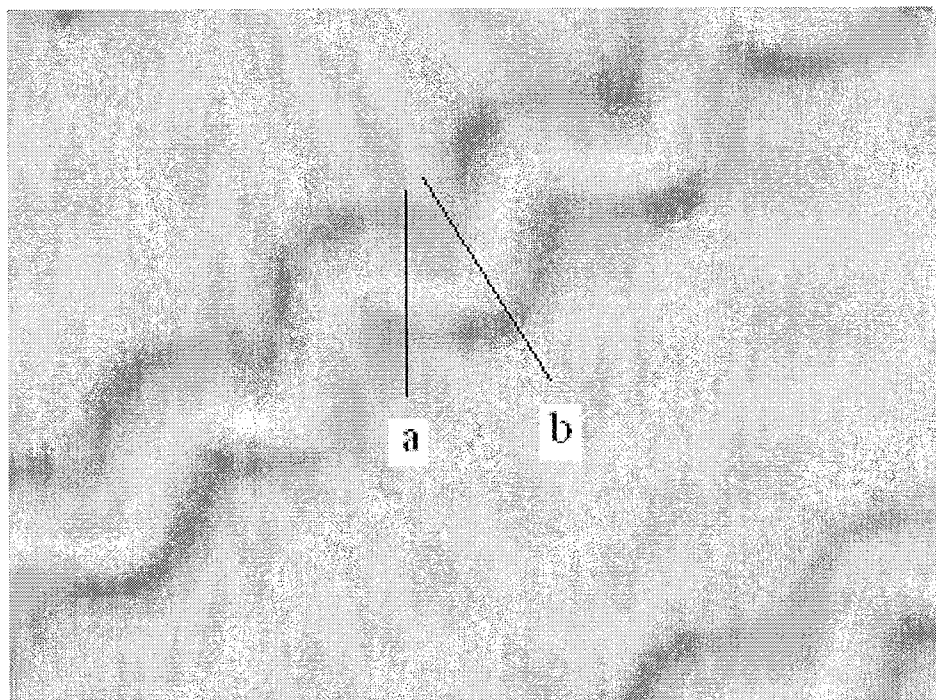


图 5.6 截面位置的选取

分析图 5.2(a)所示的样品，截面形状参考图 5.3(a)，我们用余弦函数来描述截面的形状（如图 5.7）。若 W 隆起最高点高度为  $h$ ，隆起的半宽度为  $b$ ，则截面形状描述为

$$y = h/2 \cdot (1 + \cos(\pi x/b)) \quad (5.2)$$

力学分析可知，若 W 膜厚度为  $t$ ，均匀双轴应力为  $\sigma$ ，则  $h$  可表示为

$$h = t \cdot \sqrt{4/3 (\sigma/\sigma_c - 1)} \quad (5.3)$$

(5.3)式中  $\sigma_c$  是直柱状 (straight-sided column) 隆起的特征应力参数。设 W 薄膜的泊松比为  $\nu$ ，杨氏模量为  $E$ ， $\sigma_c$  可表达为

$$\sigma_c = \pi^2/12 \cdot (E/(1-\nu^2)) \cdot (t/b)^2 \quad (5.4)$$

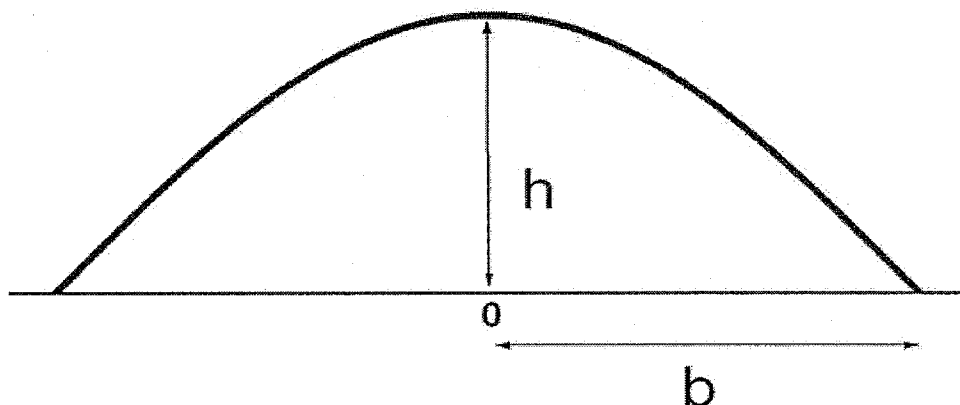


图 5.7 截面形状的数学描述

根据式(5.3)(5.4)已经可以由截面的几何尺寸推算出W薄膜中应力 $\sigma$ 的大小，相应的单位面积应变能 $G_0$ 也可以推算出来，

$$G_0 = t\sigma^2 \cdot (1 - \nu^2) / (2E) \quad (5.5)$$

我们还关心另一个重要物理量W/Sb<sub>2</sub>Te<sub>3</sub>界面单位面积的附着能 $\Gamma_{int}$ 。因为平衡状态时，侧壁边缘处 $G$ 等于 $\Gamma_{int}$ ；对于图5.5中的截面形状，

$$G = G_0 \cdot (1 - \sigma_c / \sigma) \cdot (1 + 3 \cdot \sigma_c / \sigma) \quad (5.6)$$

于是得到 $\Gamma_{int}$ 。

利用上面的公式计算。取W薄膜的泊松比为 $\nu$ 和杨氏模量为 $E$ 分别为0.28和40 GPa，膜厚 $t$ 为75nm，光学显微镜下测得 $b$ 为2 $\mu$ m（图5.2(a)），SEM下得到 $h$ 为400nm（图5.3(a)），计算得到W薄膜中压应力为1.12GPa，W/Sb<sub>2</sub>Te<sub>3</sub>界面单位面积的附着能为1.17 J/m<sup>2</sup>。我们缺乏测试上述两个物理量的实验手段，但是算得的应力与悬臂梁法测得的类似条件制备的W薄膜中的压应力[105]在同一数量级。对于不同W厚度的样品，因为测量设备精度的限制，我们无法得到可靠的可供比较的几何参数 $b$ 和 $h$ ，且某些样品长时间演化后已经很难用直柱近似来描述（如图5.5(b)），所以没有进一步计算比较这些样品的力学参量。

#### 5.4 解决方案

以上分析表明，薄膜分层的原因是W薄膜中压应力较大而W/Sb<sub>2</sub>Te<sub>3</sub>界面附着力较小。我们采取了一些措施，如改变薄膜制备参数，退火等，希望改善附着情况，但均没有明显效果。于是，我们考虑在W和相变材料之间加入粘附层TiN[92]。

我们在高纯N<sub>2</sub>和Ar混合气氛中溅射Ti靶制备TiN薄膜，N<sub>2</sub>和Ar的流量比为1: 1。在相变材料上沉积TiN后，再沉积50至150nm的W薄膜；样品经过长时间放置仍未出现分层或剥落，人为划痕也不能诱发分层。图5.8是加入TiN粘附层后，100nm W / 10nm TiN / 50nm Sb<sub>2</sub>Te<sub>3</sub>的表面光学显微图和SEM截面图，薄膜附着良好。

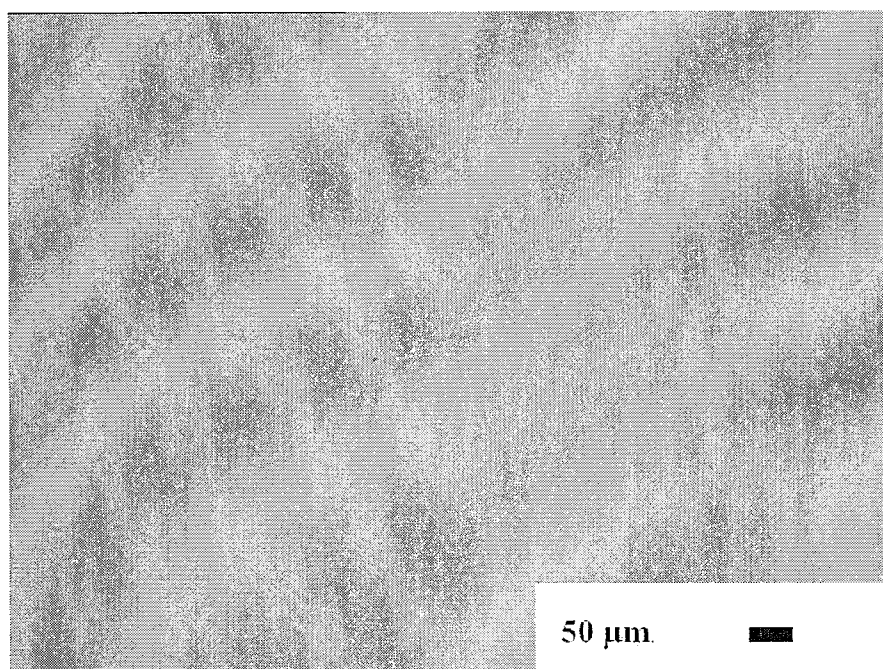


图 5.8(a) 100nm W/10nm TiN/50nm Sb<sub>2</sub>Te<sub>3</sub>表面光学显微图

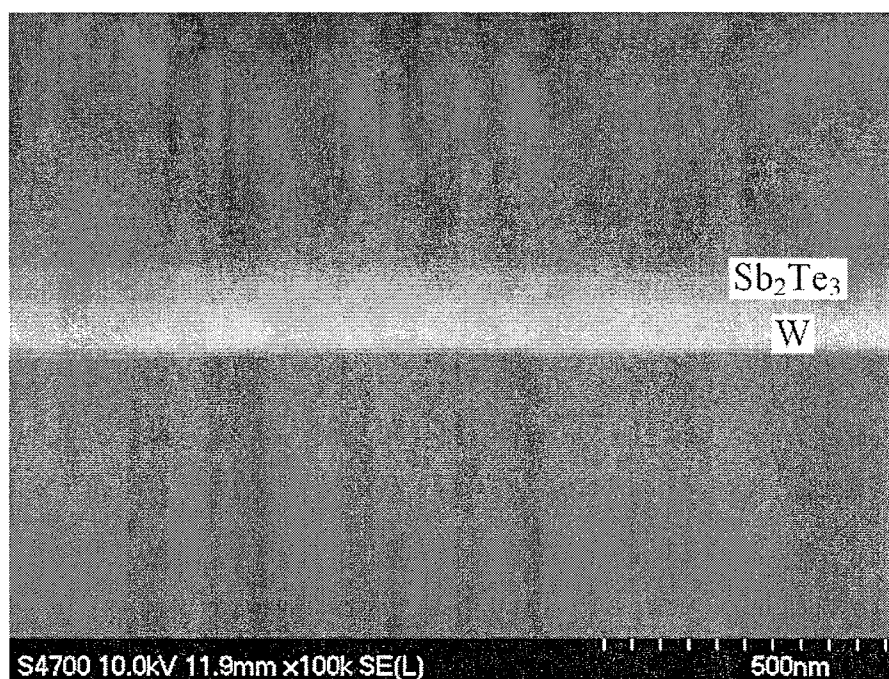


图 5.8(b) 100nm W/10nm TiN/50nm Sb<sub>2</sub>Te<sub>3</sub>截面SEM图

## 5.5 小结

本章针对器件薄膜工艺中遇到的分层问题，分析了物理机制并提出了有效的解决方案。分析表明，上电极W薄膜中的压应力较大而W/相变材料界面附着较弱导致分层现象。我们基于能量描述方法解释了观察到的分层图形的源发点，终结点和图形几何形貌，还讨论了薄膜系统的稳定性和随时间的演化规律。依据薄膜力学原理，我们由分层图形的几何尺寸推算了W薄膜中的压应力和W/相变材料界面附着能。最后，为解决分层问题，在W和相变材料之间加入TiN粘附层，结果薄膜附着良好且长期稳定。



## 第六章 总结和展望

### 6.1 总结

本文简单介绍了相变存储器（CRAM）的发展历程和基本原理，重点讨论了相变存储器的关键功能材料——相变材料的基本结构和性质。

首先从宏观角度阐述了相变材料非晶态和晶态以及相转化过程的热力学本质，又从微观角度描述了材料的结构特征，且针对相变存储器应用要求总结了相变材料的遴选和优化的一些规律。接着，从基础和应用两个方面综述了近几年来国际上重要的相变材料研究成果。本文选取研究和应用较为广泛的 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 和 $\text{Sb}_2\text{Te}_3$ 作为具体的研究对象，从基础研究和应用研究两个角度来考察相变材料，并且分析解决了相变存储器件薄膜工艺中的一个技术问题。具体成果如下：

1. 基础研究方面，采用XRD和Raman光谱实验手段研究了的非晶态和晶态的微观结构。其中Raman光谱研究采取第一性计算结合实验的方法，首次确认了六方态 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 晶格的Raman活性振动模式，验证了其原子堆垛次序，且发现其六方态和立方态结构上的相似性。 $\text{Sb}_2\text{Te}_3$ 的Raman谱的第一性计算结果与实验以及近似计算结果一致。通过Raman光谱的工作，我们建立起了一套从晶格动力学角度研究相变材料的方法，可以推广应用到新材料的结构研究中去。
2. 应用研究方面，针对 $\text{Sb}_2\text{Te}_3$ 材料非晶态稳定性较差的弱点，在材料中掺入Ag元素提高了结晶温度；进一步，考察了Ag掺杂 $\text{Sb}_2\text{Te}_3$ 的晶化机制，证实材料结晶过程中有立方结构的 $\text{AgSbTe}_2$ 出现，它与 $\text{Sb}_2\text{Te}_3$ 晶格匹配良好，可能形成共晶生长。另外，掺Ag后材料的晶态电阻提高，有利于提高器件操作电流的效率。最后还将Ag掺杂 $\text{Sb}_2\text{Te}_3$ 应用于相变存储器件中，通过测试器件的I-V和读写特征，验证了该材料在应用方面的可行性。
3. 应用方面的另一工作是从电学行为上分析了非晶态相变材料的开关和相变，基于SPICE规范，建立了一种两端口非晶相变材料的电学行为模型。Hspice软件瞬态电学分析表明，该行为模型与物理模型以及实测数据都能很好的吻合，为建立完整的相变存储器件模型提供了基础，并可实际应用

于功耗估计，驱动匹配等瞬态分析场合。

4. 针对器件薄膜工艺中的钨电极薄膜与相变材料分层的现象，分析了问题的物理机制。分析表明，分层的主要原因是薄膜界面附着力较弱而电极薄膜中压应力较强；依据薄膜力学原理还估算了钨薄膜中的应力和界面附着能。在钨和相变材料之间加入 TiN 粘附层后，分层问题基本得到解决。

## 6.2 展望

相变存储器是一种具有广阔发展前景的新型存储器。Intel 和 Samsung 等公司把相变存储器推崇为下一代新型半导体存储器，一两年内将实现商品化量产；学术界的对相变存储的研究方兴未艾。就相变材料领域而言，

1. 非晶态和晶态的基本结构还不完全清楚，微观结构与实验观察到的结晶动力学参数和材料电学性质的联系也需要全面细致的阐述[29][35][36]；
2. 局域态是非晶相变材料的重要特征，但其对输运和相变的影响长期缺乏必要的说明；
3. 目前，成核型和快速生长型相变材料都在相变存储器件中有所应用，但二者的本质区别和应用方面的优劣都需要进一步研究[22][66]；
4. 与器件应用密切相关的材料电致相变研究远没有光致相变研究广泛深刻，这方面进一步的探讨依赖实验手段的创新，还必须深入认识材料微观输运机制[53][54][82][88]；
5. 自下而上生长的相变材料纳米结构已见报道，其可控生长和性能研究可能引发学者的兴趣[106]。

中科院上海微系统与信息技术研究所纳米技术实验室率先在国内开展了相变存储方面的研究和开发。在国家和上海市资金支持下，通过扎实工作，自主创新和交流合作，已经取得了一定成果；相信不久的将来，在基础研究和开发应用两个方面都会做出令人瞩目的成绩。