



国家科技图书文献中心
National Science and Technology Library

集微技术信息简报

2019年第4期（总第31期）

中国科学院文献情报中心

2019年7月制

本期目录

政策计划

美国国防高级研究计划局公布微系统探索计划.....	1
欧盟“地平线 2020”计划资助开展 3nm 半导体技术的试点集成项目	2
日本将加码制裁，韩国半导体或遭重创.....	4
复合半导体中心、CST Global 和斯旺西大学合作项目赢得欧洲区域发展基金 资助.....	6

行业动态

英特尔发布全新工具，推进先进芯片封装技术.....	8
Yole 发布《2019 功率碳化硅 (SiC)：材料、器件及应用》报告	10
Yole 发布《2019 半导体应用的纳米压印技术趋势》报告	14

前沿研究

美国普渡大学利用“量子迪特”构建出量子版晶体管	19
纳米拼图提供更稳定的数据存储.....	21
Imec 展示 3nm 技术节点的 2 个金属层后端线路	22
日本开发出基于层状硫系化合物二维材料的连续异质外延技术.....	24

应用实施

美商应材公司为物联网和云计算提供新的存储器.....	27
西部数据发布全闪存存储系统 IntelliFlash N5100.....	29
博帝推出 P200 SATA SSD 新品	30
三星量产全球首款 12Gb LPDDR5 内存	30

群联与 Everspin 合作企业级 SSD 主控将整合 MRAM 内存31

INSTEL

政策计划

美国国防高级研究计划局公布微系统探索计划

2019 年 7 月 16 日，美国国防高级研究计划局（DARPA）微系统技术办公室（MTO）推出了一项名为“微系统探索计划”的新项目。该项目将为高风险、高回报的研究进行一系列短期投资，主要投资方向为电子材料、设备和系统等 MTO 相关技术领域。该计划将于 90 天内宣布即将资助的“ μ E 主题”项目，各项目资助金额可达 100 万美元，项目时长均为 18 个月。

微系统探索计划寻求以下领域的创新型研究理念：

- (1) 嵌入式微系统智能和本地化处理的前沿技术；
- (2) 新型电磁元件和技术；
- (3) 功能密度与安全性能的微系统集成；
- (4) 在指挥、控制、通信、计算机、情报及监视与侦察（C4ISR）、电子战和定向能中的颠覆性微系统技术应用。

与上述研究领域一致，该计划的前三个主题关注于硬件安全、新材料和异构系统的新型计算体系架构。

(1) “板级硬件安全”主题。

该主题旨在解决硬件供应链中的安全问题。国防系统越来越依赖商用货架（COTS）设备，这些设备在复杂的供应链中几经易手，不法分子有很多机会将恶意电路（或硬件木马）植入印刷电路板（PCBs）中，进行破坏活动。由于这些攻击具有隐蔽性且可以规避生产后的检查，因此很难对其进行检测。该主题可以探索对安装在复杂 COTS 电路板上的硬件木马进行实时检测的技术可行性。

(2) “氮化铁电材料与非挥发性记忆体”主题。

掺钪（Sc）氮化铝（AlN）是一种广泛应用于射频滤波器、超声波传感器和振荡器等设备的材料。最近的研究已证明了这种材料在铁电开关中的应用，在许多应用和设备中具有巨大潜力。这一课题可以在此基础上进一步拓展，确

定掺铈氮化铝的新应用。

(3) “大规模并行异构计算”主题。

该主题或可解决硬件复杂性带来的、编程人员的工作效率和业绩之间的平衡问题，探索编译器技术的研发，从而提高程序员开发大规模并行异构处理系统的效率。

王丽 于杰平摘译自

<https://www.darpa.mil/news-events/2019-07-16>

<https://mp.weixin.qq.com/s/d94Pq7IbBHYtP1uMQmUr6w>

欧盟“地平线 2020”计划资助开展 3nm 半导体技术的试点集成项目

2019 年 6 月 24 日，欧盟 CORDIS 最后更新了，“地平线 2020”计划资助的 3nm 半导体技术的试点集成（PIn3S）项目。项目周期从 2019 年 10 月 1 日至 2022 年 9 月 30 日。项目总预算达 1.196 亿欧元，其中欧盟资助达 2678.8 万欧元，由荷兰半导体制造设备提供商艾司摩尔（ASML）公司牵头，各承担机构及获资额度详见表 1 所示。PIn3S 项目的总目标是实现 3nm 半导体技术的试点集成，包括：工艺集成，光刻设备、极紫外光掩模修复设备、三维结构计量工具的开发，缺陷分析，叠加和特征尺寸评估。该项目旨在解决《欧洲国家电子元件和系统领导地位联合执行体（ECSEL JU）2018 年度工作计划》第 15 章“电子元件与系统工艺技术、设备、材料和制造”中的主要挑战 1“为纳米级集成和应用驱动性能开发高级逻辑和内存技术”和主要挑战 4“在半导体设备、材料和制造解决方案领域保持世界领先地位”。根据《多年度战略规划 2018》，PIn3S 项目通过在高级半导体制造商批量生产新设备和材料之前提前约 2 年提供这些设备材料，以此实现欧洲设备制造业在半导体小型化中保持高级半导体技术全球领先地位的愿景。得益于 PIn3S 项目的成果，集成电路制造商可以逐渐转移为依靠 3nm 技术节点，从而创造一系列功能更多、性能更佳、功耗更低的新产品。这些将

为未来的创新提供基础，产生应对通信、交通、健康、安全、能源及安防等社会挑战的解决方法。

表 1 PIn3S 项目承担机构及获资额度

承担机构	所属国家	资助经费（单位：万欧元）
ASML 公司	荷兰	450.00
应用材料比利时分公司	比利时	11.69
应用材料以色列分公司	以色列	98.42
BERLINER GLAS KGAA HERBERT KUBATZ 股份有限公司	德国	142.27
SIOUX CCM 有限责任公司	荷兰	70.39
COVENTOR SARL	法国	25.97
弗朗霍夫应用研究促进会	德国	90.31
离子束服务公司	法国	26.58
校际微电子中心	比利时	573.41
科磊 MIE 公司	德国	116.48
科磊公司（以色列）	以色列	36.86
诺瓦测量仪器公司	以色列	79.65
普发真空技术公司	法国	19.69
浦卓科技公司	荷兰	82.88
瑞斯福科技股份有限公司	法国	9.91
REDEN 公司	荷兰	7.98
SCIA SYSTEMS 公司	德国	15.76
SOLMATES 公司	荷兰	15.14
FEI 电子光学股份有限公司	荷兰	69.03
代尔夫特理工大学	荷兰	24.17
特文特大学	荷兰	97.53
布加勒斯特理工大学	罗马尼亚	/
VDL ETG 科技发展有限公司	荷兰	23.39
蔡司半导体有限公司	德国	591.32

于杰平摘译自

<https://cordis.europa.eu/search/en?q=%27PIN3S%27&p=1&num=10&srt=Relevance:decreasing>

<https://mp.weixin.qq.com/s/odqWkfo3iAcfXsrO52UHIQ>

日本将加码制裁，韩国半导体或遭重创

日本对韩国的出口管制范围可能扩及半导体制造设备及其他半导体材料，从而直接重创韩国半导体产业。韩国智库韩亚金融经营研究所指出，日本政府的下一个目标可能瞄准半导体和面板的制造设备。韩国的半导体与面板制造商重度倚赖日本设备。目前三星电子和 SK 海力士等韩国半导体制造商使用的晶圆中，日本就占 50%以上，代表若日本政府限制晶圆出口，将冲击这些韩国业者的生产。

日本政府 2019 年 7 月 4 日限制对韩输出三种高科技材料、对韩国半导体业造成不小冲击以来，半导体产业人士就在推敲这种可能性。业内人士说，设备采购也会出现问题。韩国的半导体制造商已从东京威力科创、佳能、Nikon 等公司进口许多设备，从曝光、沉积到蚀刻及测试等。韩亚金融经营研究所指出，去年日本设备占韩国企业使用进口设备的 32%。该研究所指出，韩国国内生产的设备仅占所需设备的 20%，若不计从荷兰供应商的进口，依赖日本的程度高达 46.9%。此外，韩国在湿蚀刻、清洗和运输设备等方面依赖日本的程度高达 80%至 90%。显示器产业的情况更糟，日本设备占总进口设备的比例多达 82.9%。在干蚀刻设备和 OLED 图案形成设备的依赖度更是高达 100%。

IHS Markit 的亚太首席经济学家毕斯瓦斯指出，若韩国的记忆体芯片生产因此受限，无法满足全球需求，价格将大幅上涨，包括下一代的伺服器、智能手机及个人电脑等消费电子产品都将受冲击。

日本将韩国移出白名单的征询期结束

2019 年月 24 日是日本针对是否将韩国从可信赖出口国“白名单”上移除征求公众意见的最后期限。这是一个旨在防止武器扩散的官方程序。假如从名单上移除，可能会限制数百种日本商品向韩国的出口，冲击韩国的大型科技公司，并可能影响到众多全球流行产品的生产。

日本和韩国这两个亚洲大型经济体之间的纠纷在本月升级，当时日本对向韩国出口三种至关重要的半导体和面板生产材料实施管制。在此之前，关于日

本对 1910 年至 1945 年占领朝鲜半岛期间遭受苦难的韩国人是否有足够的赔偿一事，两国关系陷入紧张。

将韩国从白名单剔除可能会进一步打击三星电子和 SK 海力士公司。高盛经济学家本周表示，此举可能会影响韩国从日本 97% 的进口产品，虽然这种供应扰乱将是暂时性的。具体而言，韩国企业需要获得日本政府的个别批准，才能从 1, 120 种日本战略材料中进口 857 种非敏感产品。

Korea Investment & Securities 的分析师 Park So-yeon 2019 年 7 月 24 日在一份报告中表示，其他 263 种产品是日本已经规定需要批准的敏感材料。分析师们表示，虽然目前尚不清楚移出白名单会使哪些产品受影响最大，但一旦从化学品到机械产品的整体批准被取消，那么半导体和新能源汽车等朝阳行业可能会受到影响。

此次日本征询公众意见的期限为 24 天，而不是大多数情况下的大约 30 天。这表明日本内阁有关将韩国移出白名单的决定可能会提前而不是推后。一旦作出决定，相关法律的修正案将会发布，并在公布 21 天后生效。

美科技行业组织警告将造成全球伤害

美国电子业界对日本的出口限制表示担忧，并致函韩日两国政府，敦促尽快解决这一问题。这是美国产业界首次对日本措施正式发表意见。

在这种情况下，正在访问美国的韩国通商交涉本部长柳明熙会见国会和政府人士，将向他们陈诉，韩国三星电子和 SK 海力士提供着占全世界半导体动态随机存取存储器（DRAM）需求 72% 的产品，并劝说他们采取行动。

美国半导体工业（SIA）协会、全美制造业协会（NAM）、国际半导体设备材料（SEMI）等 6 个协会 24 日向柳明熙和日本经济产业大臣世耕弘成发出公开信。这些协会在公开信中说：“我们敦促两国在寻求迅速解决的同时，不要使局势进一步恶化，以避免全球信息通信技术产业和制造业遭受长期损失。”

信中强调：“全球信息通信技术产业和制造业供应链互相复杂连接，并且依赖于在必要时可有效调配配件、材料、技术等体系”，“日本和韩国在这种国际分工体系中发挥着重要作用。”

这些协会警告说，此举也将令日本“自食其果”。信中说，“不透明、单方面的出口限制等政策变化，可能会导致供应链崩溃、发货延迟等”，“从长远来看，不仅对本国国内，也会对在外国经营工厂的企业和劳动者产生长期的负面影响。”

主导这一公开信的美国半导体工业协会被认为是美国电子业界最具影响力的组织。由英特尔、高通、美光科技等 5 家美国知名半导体企业主导组建，每当美国半导体产业面临危机时，都会强烈主张实行自卫。半导体业界相关人士评价称：“美国从 20 世纪 80 年代中期开始对日本半导体产业进行近 10 年的攻击时，这一团体曾冲在前面”，“该团体可能会采取具体行动。”

就在美国科技行业组织发出警告之际，美国国家安全顾问博尔顿周三在首尔，打算举行主题广泛的会谈，而日本就是否应将韩国从其所谓的受信任出口目的地“白名单”剔除的公众咨询期也将于同日结束。白名单上的国家被视作没有武器扩散风险。

这些高科技产业组织还表示，日本和韩国是这些全球价值链中的重要参与者。出口管制政策不透明、单方面的变化可能导致供应链中断、发货延迟，并最终对在日韩境内、外运营的公司，以及它们雇用的员工造成长期伤害。

于杰平选摘自

<https://mp.weixin.qq.com/s/trTE4NKWliHcFEQd6eaPBQ>

复合半导体中心、CST Global 和斯旺西大学合作项目 赢得欧洲区域发展基金资助

2019 年 6 月 3 日，复合半导体中心（CSC）宣布通过纳米和微技术商业化（ACNM）业务获得欧洲的资助。该笔资金将支持与斯旺西大学合作开发新型化合物半导体器件的制造工艺，提供更多的产品。

第一个项目建立在 CSC、卡迪夫大学、CST Global（格拉斯哥）和斯旺西大学合作的基础上，利用在纳米健康中心（CNH）开发的基片共形压印技术（SCIL）开发一个低成本、高规格的激光二极管芯片制造平台。先前的工作由 InnovateUK 资助，演示了分布反馈（DFB）二极管激光器制造平台的概念证明，该平台可以将晶圆规模的制造成本降低 30%，而且没有任何激光性能的折衷。ACNM 基金将通过提高基于 SCIL 工艺的晶圆片上的产量和将晶圆片平台从 3 英寸扩大到 4 英寸来推动新型代工产品的商业化。激光器的应用包括光纤到室内，数据中心的高容量光通信链路，以及用于痕量气体传感的相干源。

第二个项目旨在开发一种大容量、芯片规模的封装概念，用于将化合物半导体器件集成在柔性基板上。威尔士印刷和涂层中心（WCPC）开发的印刷导电轨道工艺将用于向砷化镓（GaAs）器件提供无线连接的共形互连。新产品的应用范围包括：将砷化镓传感器集成到 SMART Gaskets 中，能够监控关键管道接头中的高压（50MPa）环境；将 LED 低成本组装到化妆品和医疗保健市场的柔性可穿戴产品中，以及灵活的大面积 LED 显示器中。

于杰平摘译自

<http://www.compoundsemiconductorcentre.com/news>

<http://www.compoundsemiconductorcentre.com/the-compound-semiconductor-centre-csc-cst-global-and-swansea-university-collaborate-on-semiconductor-product-development>

行业动态

英特尔发布全新工具，推进先进芯片封装技术

2019 年 7 月，在旧金山举办的 SEMICON West 大会上，英特尔的工程技术专家们介绍了英特尔先进封装技术的最新信息，并推出了一系列全新基础工具，包括将 EMIB 和 Foveros 技术相结合的创新应用，以及全新的全方位互连（ODI, Omni-Directional Interconnect）技术。英特尔的全新封装技术将与其世界级制程工艺相结合，助力客户释放创新力，走向计算新时代。

英特尔公司集团副总裁兼封装测试技术开发部门总经理 Babak Sabi 表示：“我们的愿景是利用先进技术将芯片和小芯片封装在一起，达到单晶片系统级芯片的性能。异构集成技术为我们的芯片架构师提供了前所未有的灵活性，使之能够在新的多元化模块中将各种 IP 和制程技术与不同的内存和 I/O 单元混搭起来。英特尔的垂直集成结构在异构集成的时代独具优势，它赋予了我们无与伦比的强大能力，让我们能够对架构、制程和封装同时进行优化，从而交付领先的产品。”

芯片封装在电子供应链中看似不起眼，却一直发挥关键作用。作为处理器和主板之间的物理接口，封装为芯片的电信号和电源提供了一个着陆区。随着电子行业正在迈向以数据为中心的时代，先进封装将比过去发挥更重大的作用。

封装不仅仅是制造过程的最后一步，它正在成为产品创新的催化剂。先进的封装技术能够集成多种制程工艺的计算引擎，实现类似于单晶片的性能，但其平台范围远远超过单晶片集成的晶片尺寸限制。这些技术将大大提高产品级性能和功效，缩小面积，同时对系统架构进行全面改造。

作为先进封装技术的领导者，英特尔能够同时提供 2D 和 3D 封装技术。在 SEMICON West 大会上，英特尔分享了三项全新技术，将为芯片产品架构开启一个全新维度。

(1) Co-EMIB

英特尔的 EMIB（嵌入式多芯片互连桥接）2D 封装和 Foveros 3D 封装技术利用高密度的互连技术，实现高带宽、低功耗，并实现相当有竞争力的 I/O 密度。而英特尔的全新 Co-EMIB 技术能将更高的计算性能和能力连接起来。Co-EMIB 能够让两个或多个 Foveros 元件互连，基本达到单晶片性能。设计师们还能够以非常高的带宽和非常低的功耗连接模拟器、内存和其他模块。

(2) ODI

英特尔的全新全方位互连技术（ODI）为封装中小芯片之间的全方位互连通信提供了更大的灵活性。顶部芯片可以像 EMIB 技术下一样与其他小芯片进行水平通信，同时还可以像 Foveros 技术下一样，通过硅通孔（TSV）与下面的底部裸片进行垂直通信。ODI 利用大的垂直通孔直接从封装基板向顶部裸片供电，这种大通孔比传统的硅通孔大得多，其电阻更低，因而可提供更稳定的电力传输，同时通过堆叠实现更高带宽和更低时延。同时，这种方法减少了基底晶片中所需的硅通孔数量，为有源晶体管释放了更多的面积，并优化了裸片的尺寸。

(3) MDIO

基于其高级接口总线（AIB）物理层互连技术，英特尔发布了一项名为 MDIO 的全新裸片间接口技术。MDIO 技术支持对小芯片 IP 模块库的模块化系统设计，能够提供更高能效，实现 AIB 技术两倍以上响应速度和带宽密度。

这些全新技术共同扩充了英特尔强大的工具箱。它们将与英特尔的制程技术相结合，成为芯片架构师的创意调色板，让他们能够自由设计出创新产品。

于杰平摘译自

<https://mp.weixin.qq.com/s/Dw2zvCr6lcaQh--WrOFhZQ>

<https://www.hpcwire.com/off-the-wire/intel-unveils-new-tools-in-its-advanced-chip-packaging-toolbox/>

Yole 发布《2019 功率碳化硅 (SiC): 材料、器件及应用》报告

2019 年 7 月, Yole 发布《2019 功率碳化硅 (SiC): 材料、器件及应用》报告, 覆盖了各种 SiC 功率器件市场, 包括纯电动汽车和混合动力汽车 (EV/HEV)、充电基础设施、光伏 (PV)、供电、铁路、电机驱动、不间断电源 (UPS) 和风电, 还包括 Yole 对 SiC 应用的分析和见解; 概述了各种 SiC 器件技术, 包括分立和模块开发的介绍, 以及商业化产品的现状和可靠性; 提供了功率 SiC 产业的全面总结, 覆盖了整个价值链: 从材料到外延到模块; 以及 Yole 对当前市场动态及未来发展的解读。

一、受电动汽车 (EV) 市场推动, SiC 功率器件市场正在崛起

由于特斯拉 (Tesla) 在其主逆变器中采用了 SiC 器件, 2018~2019 年 SiC 功率器件市场吸引了广泛关注。其他汽车厂商是否会跟进应用 SiC 器件成为今年热议的话题。近年, 汽车行业已投入超过 3000 亿美元用于各类电动汽车 (xEV) 的开发, 推动了 xEV 市场爆发。这与传统内燃机汽车市场形成鲜明对比, 后者正遭遇前所未有的增长放缓。xEV 市场是硅 (Si) 功率器件的主要市场驱动因素, 它是 SiC 市场兴奋的源泉, 这一点都不意外。

不过, 就 xEV 领域的 SiC 应用市场而言, 产业厂商的预期各异, 有些很保守, 有些则非常乐观。对于 2025 年的市场规模, 产业厂商的预测范围从数亿美元到数十亿美元不等, 据意法半导体 (STMicroelectronics) 估计, 2025 年该市场将增长至 30 亿美元。大家都同意 EV 是最具潜力的市场, 但对于它将如何发展以及 SiC 将如何渗透到汽车市场的看法各不相同。这些市场预测基于厂商各自收集的数据, 以及它们对数据的解读。

通过与业内厂商的深入交流, Yole 看到了正在走向繁荣的 SiC 功率器件市场。Yole 预计, 到 2024 年, SiC 功率半导体市场规模将增长至 20 亿美元, 2018~2024 年期间的复合年增长率 (CAGR) 将高达 29%。其中, 汽车市场无疑是最重要的驱动因素, 其 SiC 功率半导体市场份额到 2024 年预计将达到 50%。

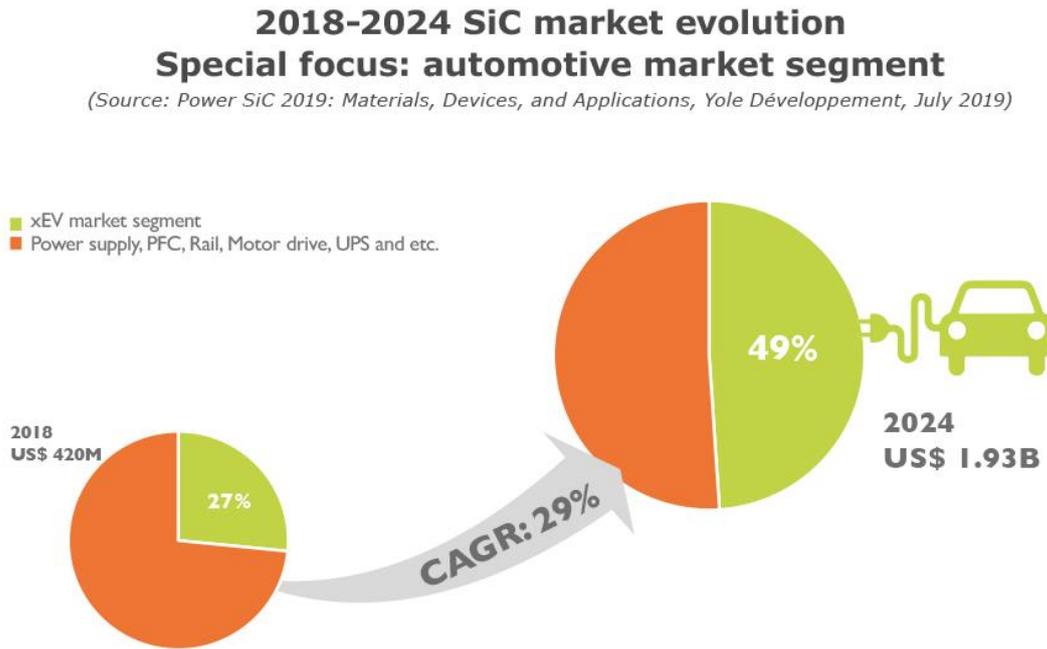


图 1 2018~2024 年汽车领域 SiC 市场发展预测

二、汽车市场增长正在重塑 SiC 市场及其生态

在硅 (Si) 功率领域，功率模块通常用于高功率额定应用（如 EV 主逆变器和铁路应用），而分立模块常用于低功率额定应用。如图 2 所示，英飞凌 (Infineon) 等部分厂商兼有分立器件和模块，而丹佛斯 (Danfoss)、赛米控 (Semikron) 等其他厂商则是纯模块封装商。还有一些分立器件封装商，其中包括多家外包半导体封测厂商 (OSAT)。

和硅绝缘栅双极型晶体管 (IGBT) 一样，对于 SiC，希望模块也扮演关键角色。但是全 SiC 模块将采用什么形式？尽管一些制造商采用了标准硅封装，但大多数制造商已经开发出自己的 SiC 模块。例如，特斯拉采用的 SiC 器件：根据对象的不同，它可以是非常小的模块，也可以是先进的分立器件。

特斯拉通过与意法半导体和博麦 (Boschman) 合作开发，已经成功打造了模块设计具有自主知识产权的 SiC 供应链，相关器件由意法半导体完成制造。随着业务量的增加，会增加第二供应商，可能是一家来自亚洲的 OSAT，在此

之前可能是一家分立器件制造商。实际上，汽车市场不仅推动了 SiC 功率器件市场，还重塑了市场竞争格局和生态系统，对该领域影响深远。

Discrete power devices vs. power modules: overview of the packaging companies*

(Source: Power SiC 2019: Materials, Devices, and Applications, Yole Développement, July 2019)

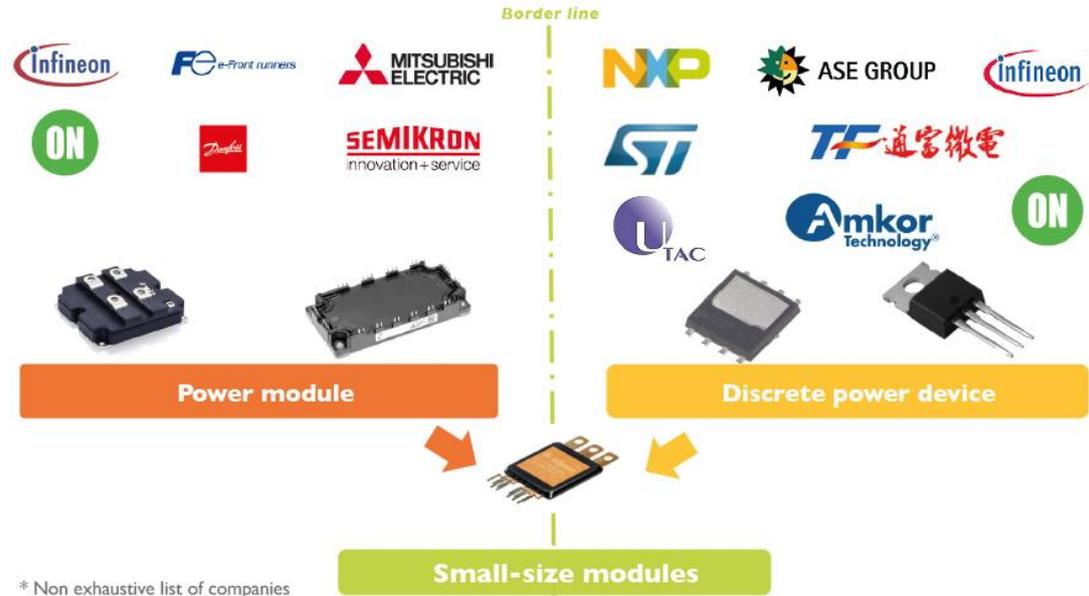


图 2 分立功率器件 vs. 功率模组：封装厂商概览

三、晶圆短缺还会持续吗？

在过去的两三年里，从 4 英寸晶圆向 6 英寸晶圆的过渡，加上晶圆需求的增加，导致晶圆供应短缺。这是功率 SiC 产业最关注的话题之一，也是 2018 年前后的一个重大产业瓶颈。

面对不断增长的需求，晶圆厂正在扩大投资。作为 SiC 晶圆市场的领导者，科锐（Cree）正在进一步巩固其领导地位。该公司已宣布投资 4.5 亿美元用于材料扩张和材料制造超级工厂的发展，并将建造第二座晶体生长工厂。与 2017 财年第一季度相比，这些举措将使 SiC 晶圆制造产能到 2024 财年增加 30 倍。随着多份长期晶圆供应协议的签署，科锐确保了未来几年可用于其材料业务的重要营收。不过，科锐并不是唯一一家投资该业务的厂商，贰陆（II-VI）、天科合达（Tankeblue）等厂商也在大举投入，此外，还有一些新面孔非常活跃，尤其是 GTAT。

在 Yole 看来，晶圆供应商的努力得到了回报，2019 年的晶圆供应形势已经好转。在外延片层面，市场状况也在快速演变。例如，随着技术日趋成熟、外包比例不断增长，昭和电工（Showa Denko）在 2015 年、2016 年和 2018 年一直在连续扩大产能。

2018 SiC wafer market share estimation*: Wolfspeed, a CREE company

(Source: Power SiC 2019: Materials, Devices, and Applications, Yole Développement, July 2019)

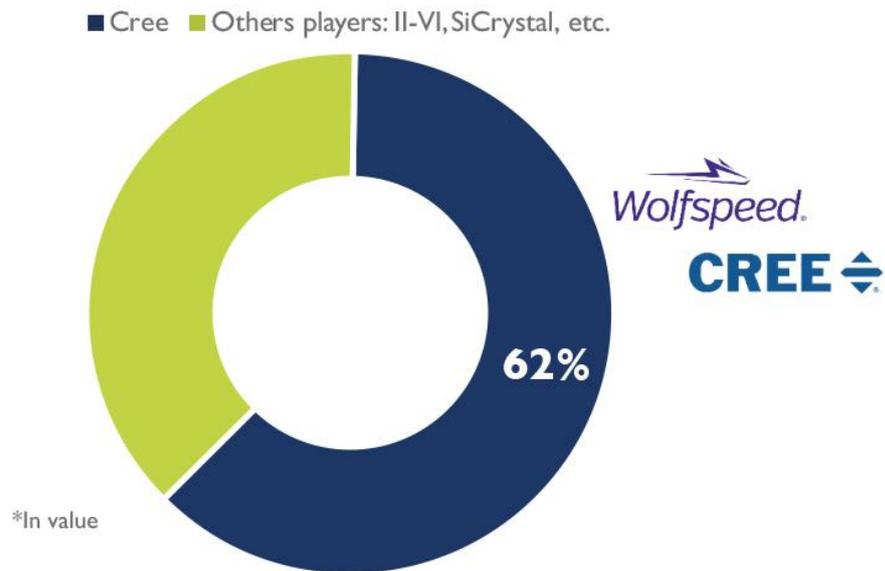


图 3 2018 年 Wolfspeed（科锐）SiC 晶圆市场份额估测

四、报告涉及的公司

Alstom, Ascatron, Aymont, Bombardier, Basic Semiconductor, Brückwell Technology, Caly Technology, Clas-SiC Wafer Fab, CREE, CRRC, Danfoss, Delphi, DENSO, Dow Corning, Epiworld, Episil, Fraunhofer IISB, Fuji Electric, GE, GeneSiC, Global Power Device, Global Power Technology, Hestia Power, Hitachi, IBS, II-VI, Infineon, MicroSemi, Mitsubishi Electric, Norstel, Northrop Grumman, NXP, ON Semiconductor, Panasonic, Philips, Powerex, Raytheon, RENESAS, ROHM, Sanrex, Schneider Electric, Semikron, Shindengen, SICC, Siemens, SMA, STMicroelectronics, Toshiba, Toyota, United Silicon Carbide, WeEn, Wolfspeed, X-Fab, Yaskawa 等。

于杰平摘译自

<https://www.i-micronews.com/products/power-sic-2019-materials-devices-and-applications/?cn-reloaded=1>

<https://mp.weixin.qq.com/s/y1QOHJ0gTD0mXe1y3qd4Bg>

Yole 发布《2019 半导体应用的纳米压印技术趋势》报告

2019 年 6 月，Yole 发布《2019 半导体应用的纳米压印技术趋势》报告，该报告对不同的纳米压印光刻（Nano-Imprint Lithography, NIL）技术及其驱动因素和主要挑战进行了技术性描述；提供了三大半导体应用的 NIL 设备市场预测：光学元件、生物芯片和 3D NAND 存储器；概述了 Yole 对当前市场动态的理解以及对 NIL 技术未来发展的展望。

一、纳米压印光刻技术具备打破半导体行业游戏规则的能力

NIL 已经在一些非半导体领域得到应用，不过大多数还停留在研究层面。绝大多数的半导体器件都需要使用光刻技术。然而，新型半导体器件需要更高纳米尺度分辨率、更复杂的形状和更具成本效益的光刻解决方案，从而对图案化工艺提出了新需求。因此，制造厂商对机械复制的 NIL 技术又重拾兴趣。这项技术能够在大面积表面上完成小于 20 纳米的纳米结构，并提供复杂的图案制作能力，因此与光学元件、生物芯片和前端 3D NAND 存储器关系尤为紧密。

对光学元件而言，NIL 技术以周期性重复的方式完成复杂图案。对于生命科学，NIL 技术能确保生物相容性，并解决日益复杂的生物技术器件面临的挑战，同时实现了更佳的特征尺寸。在存储器业务中，NIL 则是以经济有效的解决方案实现高分辨率特征尺寸的技术代表。不过，NIL 技术进入批量生产仍然面临着不少棘手的问题。一般来说，母模板（Master）是 NIL 工艺拥有成本（CoO）增加的关键环节。此外，模板（Stamper，又称为“印章”）的使用寿命以及在套刻、缺陷水平和产出量之间寻求平衡点均是批量生产的阻碍。如果解

决了上述问题，半导体行业的游戏规则可能就此发生改变。

2018 - 2024 Nano-Imprint Lithography (NIL) equipment market size

(Source: Nano-Imprint Technology Trends for Semiconductor Applications, Yole Développement, June 2019)

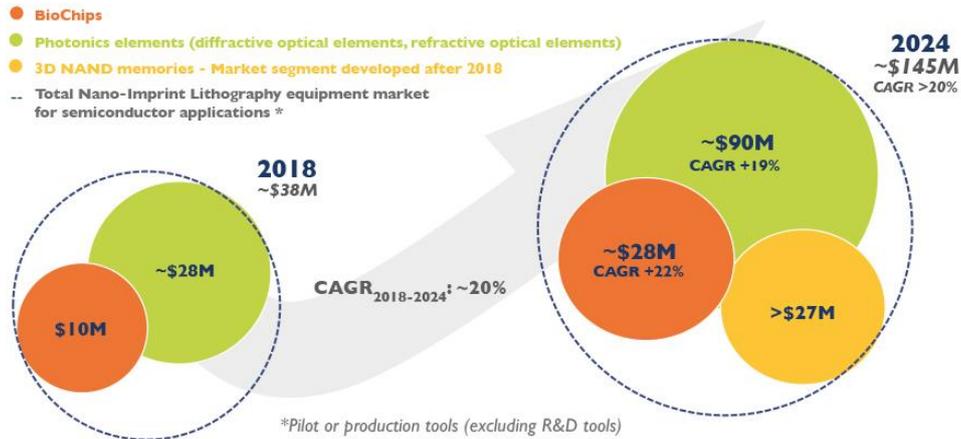


图 1 2018 年和 2024 年纳米压印光刻设备市场规模预测

二、半导体制造复杂性让纳米压印光刻设备市场获得新商机

自 2014 年佳能（Canon）完成对 Molecular Imprints 的收购以来，对 NIL 技术的兴奋度呈指数级增长。Molecular Imprints 是一家为硬盘驱动器和半导体行业提供纳米图案制造系统方案的初创公司。许多拥有不同商业模式的公司已经对 NIL 技术进行投资，包括光学元件制造商、外延片代工厂、微流控器件代工厂或集成设备制造商（IDM）。应用范围涉及增强现实（AR）、3D 传感和数据通信/电信。这为 NIL 技术的发展铺平了道路。

半导体应用对低成本光刻解决方案、集成复杂图案和纳米结构需求的日益增长，为 NIL 技术创造了许多机会，并将在未来几年推动 NIL 设备市场的增长。虽然目前 NIL 设备业务只是半导体应用领域的利基市场，但 Yole 预测其将出现爆炸性增长。2018~2024 年 NIL 设备市场规模的复合年增长率将达到 20%，这个数字令人印象深刻。到 2024 年，NIL 设备市场规模预计将达到 1.45 亿美元。现在的疑问是：“哪种半导体器件将带领 NIL 成为下一个游戏规则的改变者？”“哪些应用将使用 NIL？”目前，在增强现实、3D 传感以及数据通信/电信

应用的驱动下，光学元件有望成为 NIL 设备市场背后的真正推手。NIL 技术提供了以纳米尺度压印衍射光学元件（DOE）的能力，包括产生波导的光栅和光子晶体、光束整形元件和模式发生器。

针对生命科学领域的生物芯片，NIL 技术已经在纳米范围内实现了对 DNA 测序器件的压印。Yole 预测，DNA 测序厂商将对 NIL 进一步加大投入。Yole 还预计，在未来三年内，用于即时诊断和器官芯片的 NIL 工艺将取得突破。生物流体运输和操作系统的未来趋势是小型化和易控制，因此对 NIL 技术的渴求越发强烈。

不得不提的是，东芝对佳能的 NIL 设备已经进行了评估，旨在取代制造下一代 3D NAND 存储器甚至更长时间内其他前端存储器的步进式光刻机。NIL 设备以具有成本效益的工艺实现更高分辨率的特征尺寸，目前尚处于研发阶段。

Nano-Imprint Lithography (NIL) technology: key market drivers

(Source: Nano-Imprint Technology Trends for Semiconductor Applications, Yole Développement, June 2019)

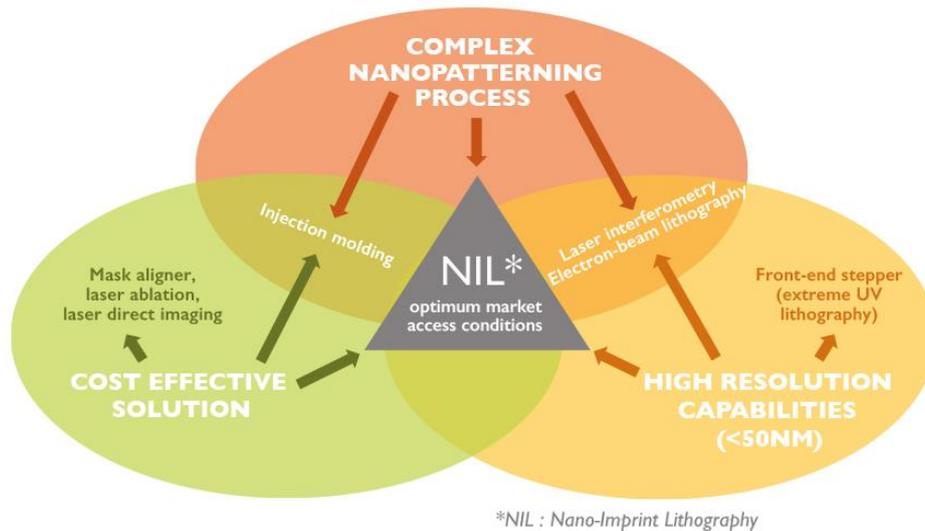


图 2 纳米压印光刻技术的三大市场驱动因素

三、纳米压印光刻技术优势：对制造厂商的吸引力越来越大

NIL 市场可分为不同的商业模式，涉及众多厂商。从设备的角度来看，增强现实、3D 传感和数据通信应用赋予了 NIL 设备市场的高度多样化。该行业十分分散，设备供应商包括 EV 集团（EVG）、SUSS MicroTec 和 Obducat。相比之下，生物芯片和存储器市场实际被 EVG 和佳能等市场活跃企业所垄断。大多数

公司都在光学元件或生物芯片方面具备一定的专业知识，但并不全面。佳能是唯一一家在存储器领域拥有专业知识的设备厂商。在不同特征尺寸范围，都存在一家遥遥领先的 NIL 设备厂商。在纳米范围内，EVG 占主导地位，尤其是在衍射光学元件加工方面。SUSS MicroTec 在微米级的制造领域中拥有绝对优势。一些材料供应商正式提供 NIL 工艺的专用树脂材料，如德国 Micro Resist Technology 和日本 DiC Color & Comfort。不过，也有一些来自不同材料行业的供应商，例如临时键合材料或光刻胶厂商，正在利用其专业知识和产能将产品组合扩展到 NIL 材料。

NIL 设备、材料或工艺制造商各采用不同的策略推进 NIL 的半导体应用市场：为了实现更大的多样化，一些 NIL 厂商通过收购方式实现。Magic Leap 收购了 Molecular Imprints，获得 NIL 技术能力，并用于其产品；为了在其他地区开拓市场份额，一些厂商提供一站式服务，包括与 NIL 设备配套的旋涂设备和烘烤设备。一些厂商把晶圆键合设备改造成 NIL 设备；其他公司如飞利浦子公司 SCIL Nanoimprint Solutions，或 Stensborg，为 NIL 行业提供了一套整体工作解决方案，包括与工艺相关的设备、材料和定制模板。

Nano-Imprint Lithography (NIL) supply chain*

(Source: Nano-Imprint Technology Trends for Semiconductor Applications, Yole Développement, June 2019)



*Non-exhaustive list of companies

图 3 纳米压印光刻产业链

四、报告涉及的公司

AMO, Akonia Holographics, AustriaMicrosystems, Canon, Dai Nippon Printing

(DNP), Daqri, DELO, Digilens, Dispelix, EVG Group, Himax, IMS Chips, IQE, Luminit, Konica Minolta, Micro Resist Technology, NIL Technology, Stensborg, SUSS MicroTec, MagicLeap, Microsoft, Obducat, Rockwell Collins, Sony, TOK, Toppan, Toshiba, TruLifeOptics, Trumpf, Viavi Solutions, Vuzix, WaveOptics 等。

于杰平摘译自

<https://www.i-micronews.com/products/nano-imprint-technology-trends-for-semiconductor-applications-2019/?cn-reloaded=1>

https://mp.weixin.qq.com/s/vL2SVvBp8ky_Lo8WRGwxxA

MSI

前沿研究

美国普渡大学利用“量子迪特”构建出量子版晶体管

2019 年 7 月，美国普渡大学的研究人员是第一批尝试利用一种类似门的“量子电码（量子迪特）”（qudits）开发量子版本晶体管（用于计算机信息处理）的研究团队。量子位只能存在于 0 和 1 的叠加态中，而“量子电码”（qudits）则可存在于 0、1 和 2 等多个态中。更多的状态意味着可以对更多的数据信息进行编码和处理。

“量子电码”（qudits）门不仅在本质上比量子比特（qubits）门更有效率，而且更稳定，因为研究人员会把这些“量子电码”（qudits）塞进光子中，而光子是一种不容易被周围环境干扰的光粒子。研究人员的相关研究论文已发表在国际权威刊物《npjQuantum Information》杂志上。

“量子电码”（qudits）门也创造了迄今为止最大的量子粒子纠缠态的纪录——在这个例子中，是光子。纠缠是一种量子现象，是指对一个粒子进行测量后自动影响另一个粒子量子状态的现象。利用量子纠缠原理可保证各方之间的通信或将量子信息从一个点传送到另一个点的过程牢不可破。

在所谓的希尔伯特空间——可实现量子信息处理的范围——纠缠越多越好。之前的光子方案能在希尔伯特空间中构建由六个纠缠光子编码组成的 18 个量子位。普渡大学研究人员在两个光子中，利用由 4 个“量子电码”（qudits）（相当于 20 个量子比特）组成的门进行编码，实现了门纠缠的最大化。

在量子通信中，少即是多。普渡大学电子与计算机工程学院的博士后研究员普尔阿德·伊曼尼指出，由于光子很难产生和控制，因此光子在量子意义上是昂贵的，所以如果能在每个光子中都装入尽可能多的信息是最理想的。

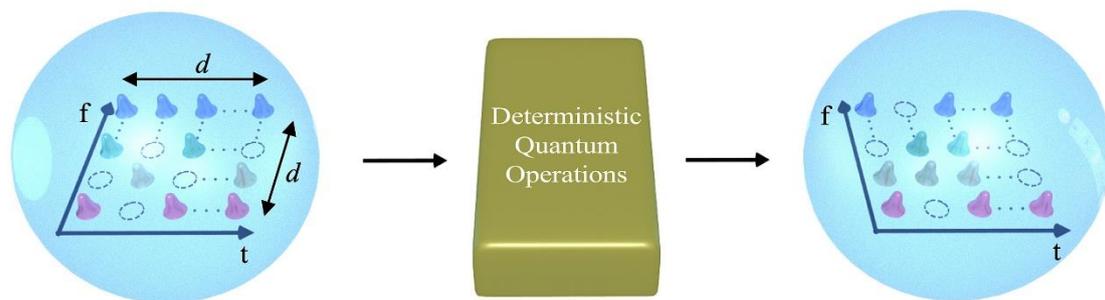


图 1：“量子电码”（qudits）门结构及原理示意图

普渡大学研究团队通过在两个光子的时域和频域分别编码一个“量子电码”（qudits），利用更少的光子实现了更多的纠缠。研究人员通过在每个光子中编码两个“量子电码”（qudits），构建出一个总共包含 4 个“量子电码”（qudits）的门，存在 32 个维度（或者说在时间和频率上存在 32 种可能性）。维度越多，纠缠就越多。

从在频域中相互纠缠的两个光子开始，通过门的控制作用再与每个光子的时域和频域进行纠缠，就可产生出 4 个完全纠缠的“量子电码”（qudits），占据了 1048576 维的希尔伯特空间，即 32 的 4 次方。

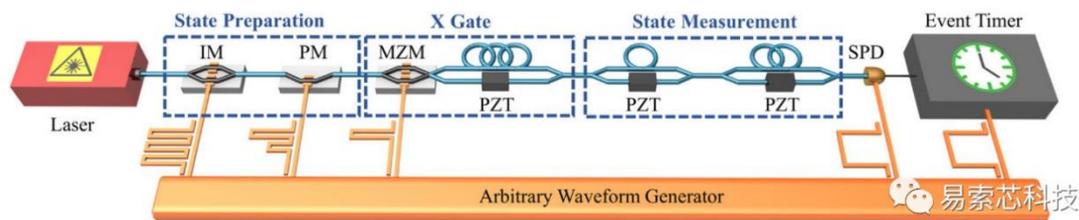


图 2：量子态制备及测量实验装置示意图

通常情况下，建立在光子平台上的门只能在某些理想情况下处理单独光子编码的量子信息，因为光子之间的相互作用不是很良好，这使得根据一个光子的量子状态来操控另一个光子的量子状态变得极其困难。普渡大学的研究人员利用一套在日常光通信行业中使用的标准商用现货器件构建出“量子电码”（qudits）门，并通过在光子的时间和频率域中编码量子信息，使量子门的操控具有确定性，而不是概率性。

普渡大学从事超快光学研究的杰出电气和计算机工程学教授安德鲁·韦纳指出，“量子电码”（qudits）门能够以可预测和确定的方式操纵量子信息，这意味

着它可以完成某些特定量子信息处理任务所需的操作。下一步，该研究团队希望“量子电码”（qudits）能在实际量子通信任务中得到应用，比如高维量子隐形传态，以及在量子机器学习或分子模拟等应用中执行量子算法。

王丽 于杰平摘译自

<https://www.nature.com/articles/s41534-019-0173-8>

<https://mp.weixin.qq.com/s/4OasVRfROcf2fLRdsMrB5g>

纳米拼图提供更稳定的数据存储

2019 年 7 月，德国利希超算中心（Jülich Supercomputing Centre, JSC）指出能够在表面上系统地排列单个原子现在已经成为研究人员的基本技能，但能够将它们用作计算机的微型磁数据存储设备还有很长的路要走。如果能实现这一点，将带来巨大的优势：更多的数据可以存储在较小的空间中、处理速度更快、能耗更低。但是，如何在单个原子中存储足够长时间的磁信息，以及如何在不影响其稳定性的情况下读出磁信息尚不清楚。

来自荷兰汉堡、利希和莱顿研究人员的研究表明，如果原子的位置选择的最佳，原子储存的磁稳定性可以增加一个数量级以上。此外，他们发现了一种不是直接从存储原子而是通过相邻原子检索信息的方法，从而保持存储阵列的磁稳定性。

这种联合理论-实验研究的主要发现：所有原子的高度对称排列是提高稳定性的关键。而单个铁原子对铂表面上三个铁原子的磁性稳定性的影响证明了这一点。使用汉堡大学的自旋极化扫描隧道显微镜，可以系统地改变单个原子的位置。根据中心三聚体周围附加原子的数量、距离和位置，附加原子的磁稳定性以最初让研究人员感到惊讶的方式发生变化。

“额外的卫星原子和磁簇的扩展应该直观地提高了稳定性。但在许多测量中，情况正好相反”，JSC 的研究人员 Sascha Brinker 解释道。在 JSC 进行的大量计算

表明，当保持三聚体的高对称性时，额外的原子只能增强磁稳定性。上述现象抑制了对称的各向异性磁相互作用，而这种相互作用到目前为止一直是未开发的，否则会产生不利影响。众所周知的各向同性磁相互作用使得通过卫星原子读出磁信息成为可能。

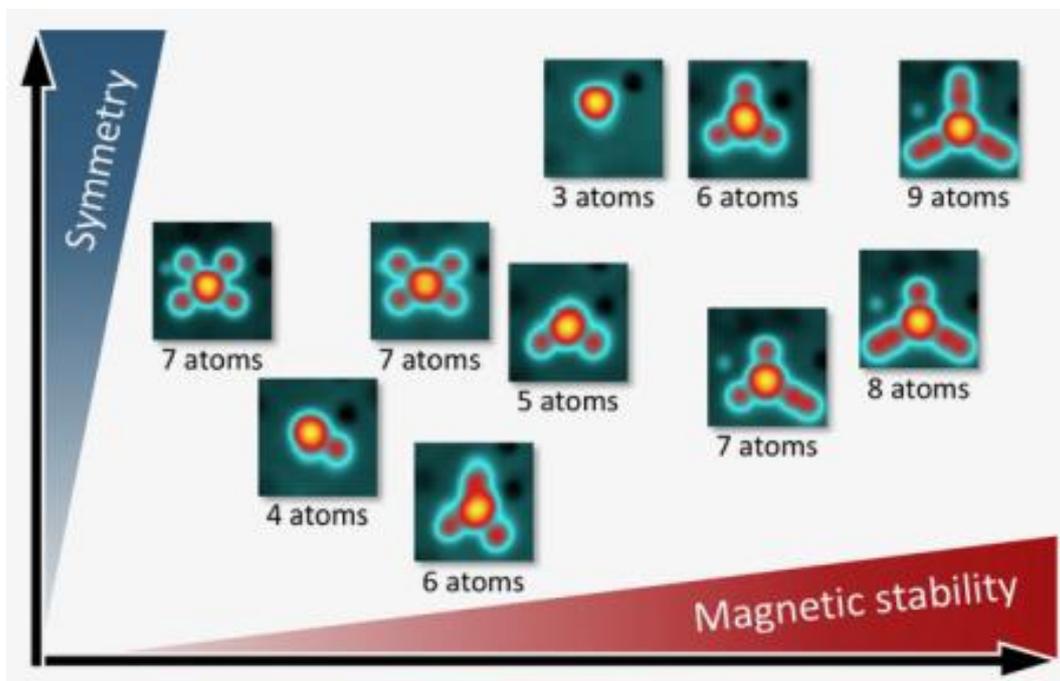


图 1：沉积在铂表面上的各种铁原子排列的对称性和磁稳定性之间的关系，每个布置由相应的扫描隧道显微镜图像表示（从左到右，磁稳定性增加；从下到上，对称性增加）

王丽 于杰平摘译自

<https://www.hpcwire.com/off-the-wire/nano-puzzle-for-more-stable-data-storage/>

Imec 展示 3nm 技术节点的 2 个金属层后端线路

2019 年 7 月，在 ITF USA 2019 的技术论坛上，IMEC（世界领先的纳米电子和数字技术研究和创新中心），推出一种双镶嵌 21nm 间距测试工具，用于制造 3nm 逻辑技术节点。利用该试验工具，在不影响可靠性的情况下，电阻电容

产品（RC）比上一代产品提高了 30%。在 3nm 及以上互连技术中实现缩放增强器（例如自对准过孔和自对准块）的需求已经得到证明。

虽然传统前端技术的尺寸缩放预计会减慢，但后端线路尺寸的缩放会保持在 0.7 倍左右，以跟上所需的面积缩放。对于 3nm 逻辑技术节点，需要制造具有 21nm 的金属间距的 M2 互连层，同时保持后端线路的性能。这意味着可以严格控制 RC 延迟，同时保持良好的可靠性。

IMEC 首次展示了双镶嵌 21nm 金属间距测试工具，该工具与 3nm 技术节点相关。与前几代产品相比，测量的 RC 显示出 30% 的改进。测试工具在可靠性方面也表现良好：在 330°C 下 530 小时后没有观察到电迁移失败，并且介电击穿（TDDDB）测量表明在 100°C 下失效时间 > 10 年。

为了对 M2 层进行图案化，提出了一种混合光刻方法，使用基于 193nm 浸入的自对准四极图案（SAQP）来印刷线和沟槽，以及使用极紫外光刻（EUVL）进行印刷块和孔结构。测试工具实施无阻碍钌（Ru）金属化方案和介电常数 $k=3.0$ 的绝缘体。

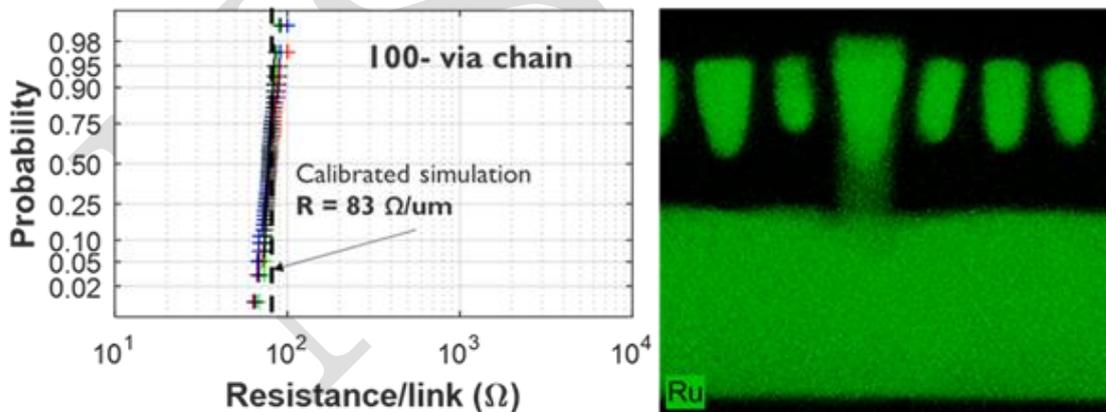


图 1：具有 21nm 金属间距的 100 个孔链，每个链路的测量电阻显示出与模拟（左）和 Ru 线和孔（右）的元素映射的极佳的一致性。

王丽 于杰平摘译自

<https://www.imec-int.com/en/articles/imec-world-first-to-demonstrate-2-metal-layer-back-end-of-line-for-the-3nm-technology-node>

日本开发出基于层状硫系化合物二维材料的连续异质外延技术

2019 年 7 月，东京城市大学的研究人员在线发表了基于层状硫系化合物二维材料的连续异质外延技术，利用该技术可得到组分随空间变化、厚度为单原子层量级的过渡金属二硫化物超薄晶体薄膜，并可不同类型的过渡金属二硫化物加入到反应腔室内，以实现材料属性的调控。

日本东京都立大学研究团队一直在构建基于不同过渡金属二硫化物的二维异质结构前沿研究领域努力探索，他们利用气相沉积的方法，使气态的前驱体材料沉积在表面，形成具有原子级平整度的晶体层。研究人员面临的最大挑战之一就是不同材料区域之间创建完美的平整界面，这是决定器件性能优良与否的关键因素。目前，研究人员已经成功开发出连续异质外延的整套工艺流程，该工艺将液态前驱体依次送入生长腔室，通过优化生长速度，得到各组分分布于不同区域的具有原子级平整异质界面的多层异质结构。如图 1 所示，研究人员利用新工艺在二硫化钨二维材料区域边缘生长出了宽度仅为 20 纳米的二硫化钼纳米晶体条带，并继续进行二硫化钨的异质外延生长，使二硫化钨将二硫化钼纳米带包裹起来形成具有原子级整齐异质界面的多层异质结构。

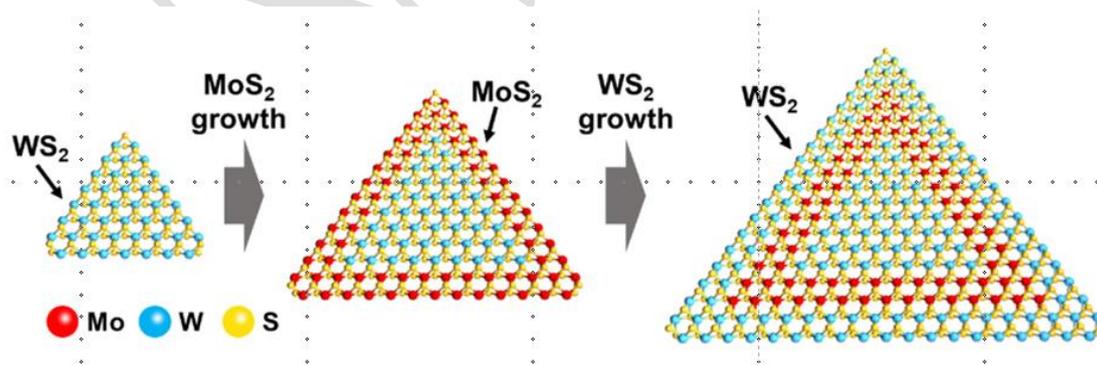


图 1: WS₂/MoS₂/WS₂ 层状异质结构生长过程示意图

研究人员使用扫描隧道显微镜 (STM) 对异质结构中不同组分连接位置进行了成像，发现实际的异质界面形态与采用第一性原理数值模拟预测得到的理想界面非常吻合。如图 2 所示，研究人员共使用了 MoS₂、MoSe₂、WS₂、WSe₂

四种不同过渡金属二硫化物成功构建出了 MoS_2/WS_2 、 WSe_2/WS_2 、 $\text{MoS}_2/\text{MoSe}_2$ 、 $\text{WSe}_2/\text{MoSe}_2$ 、 $\text{WS}_2/\text{MoSe}_2$ 、 $\text{MoS}_2/\text{WSe}_2$ 六种不同的层状异质结构。

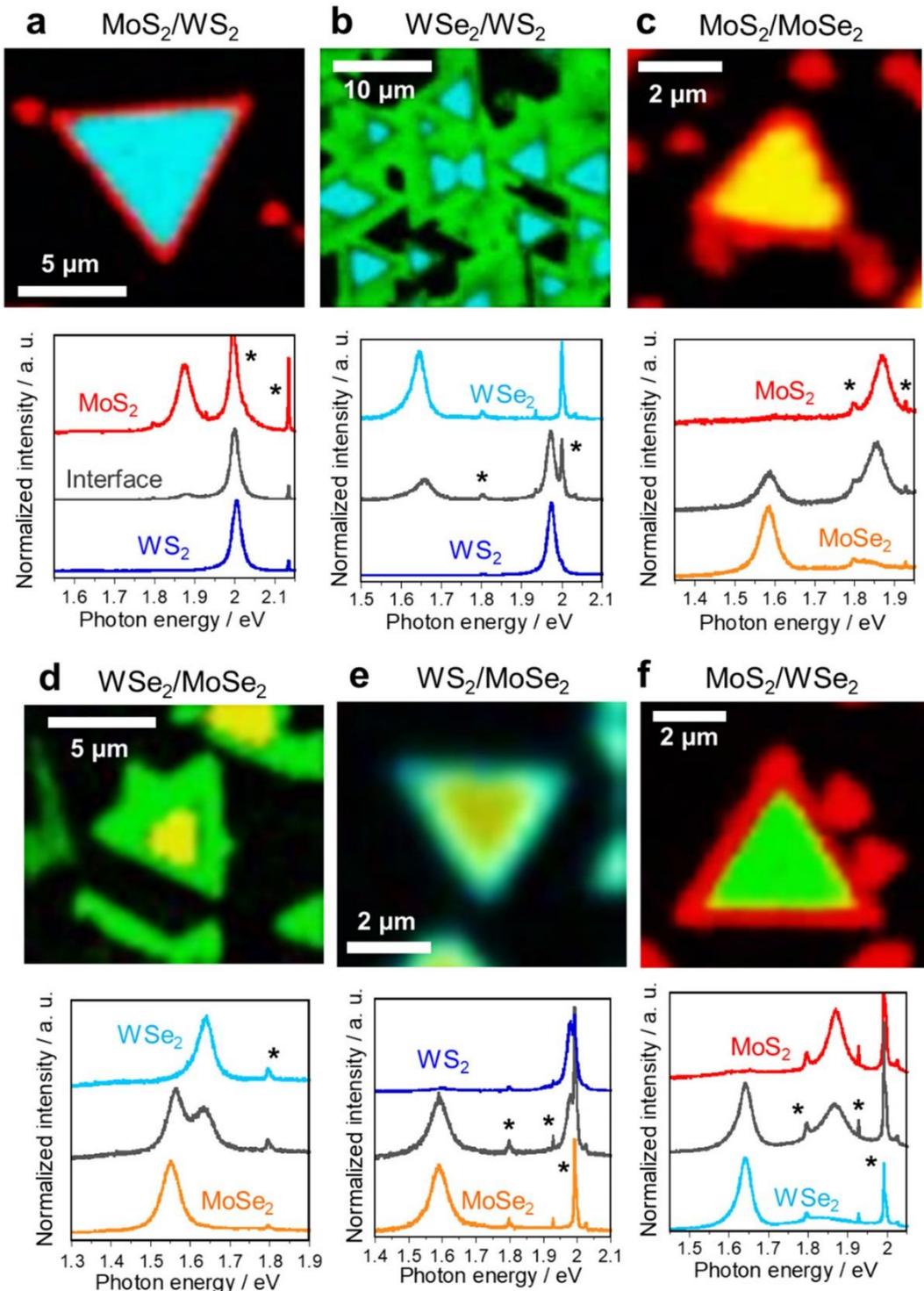


图 2: 六种异质结构的荧光强度图和荧光光谱

通过创建原子级的平整异质界面，可将电子有效限制在二维器件的一维空间中，从而实现对器件内部电子输运、电阻率及光学特性的精细控制。研究人

员预测这项新技术有望为研制能量效率更高、光学特性更新颖的下一代半导体器件铺平道路。

相关研究发表在《ACS Nano》，23 July 2019, Volume 13, Number7, Page: 7527-7535, DOI: DOI: 10.1021/acsnano.8b07991, 题目：“Continuous Heteroepitaxy of Two-Dimensional Heterostructures Based on Layered Chalcogenides”。

于杰平选摘自

http://apps.webofknowledge.com/full_record.do?product=UA&search_mode=GeneralSearch&qid=1&SID=8FrMt5MDAPXiOEMXKyU&page=1&doc=1
<https://mp.weixin.qq.com/s/Pyxn6MVmpHqVg4n00j5e8Q>

应用实施

美商应材公司为物联网和云计算提供新的存储器

2019 年 7 月，美商应材公司（Applied Materials）因应物联网（IoT）和云端运算所需的新存储器技术，日前宣布推出创新、用于大量制造的解决方案，有利于加快产业采纳新存储器技术的速度。

现今的大容量存储器技术包括 DRAM、SRAM 和快闪存储器，这些技术是在数十年前发明，已广为数字设备与系统所采用。新型存储器中，包括 MRAM、ReRAM 与 PCRAM 等将提供独特的优点。但是，这些存储器所采用的新材料，为大量生产带来了相当程度的挑战。应材公司日前率先推出新的制造系统，能够以原子级的精准度，进行新式材料的沉积，而这些新材料将会是生产前述新型存储器的关键。这是应材公司推出了该公司迄今为止所开发过最先进的系统，让这些新型存储器能够以工业级的规模稳定生产。

在储存物联网装置的软件与 AI 演算法方面，新世代的 MRAM（磁性随机存取存储器）是储存用存储器的首选之一。MRAM 采用硬盘机中常见的精致磁性材料，借由 MRAM 本身快速且非挥发性的性能，就算在失去电力的情况下，也能保存软件和资料。而因为 MRAM 速度快，加上元件容忍度高，MRAM 最终可能做为第 3 级快取存储器中 SRAM 的替代产品。MRAM 可以整合于物联网芯片设计的后端互连层中，进而达成更小的晶粒尺寸，并降低成本。而对于 MRAM 的发展，应材公司的新 Endura Clover MRAM PVD 平台，是由 9 个独特的晶圆处理反应室组成，全都是在纯净、高真空的情况下完成整合。这是业界第一个大量生产用的 300 mm MRAM 系统，每个反应室可个别沉积最多 5 种不同的材料。

MRAM 存储器需经过至少 30 种不同材料层的精密沉积制程。其中，某些材料层可能比人类的头发还细微 50 万倍。因此，在制程中即使是厚薄度只有原子直径一丁点的差异，就会对装置的效能与可靠性造成极大的影响。而 Clover

MRAM PVD 平台包括内建量测功能，可以用次埃级（sub-angstrom）的灵敏度，在 MRAM 层产生时测量和监控其厚度，以确保原子层级的均匀性，同时免除了暴露于外部环境的风险。

另外，云端资料中心也需要针对连结服务器和储存系统的资料路径，达成这些路径在速度与耗电量方面的效能提升。对此，因为新一代的 ReRAM（电阻式随机存取存储器）与 PCRAM（相变随机存取存储器）具备快速、非挥发性、低功率的高密度存储器的特性。可以成为“储存级存储器”，以填补服务器 DRAM 与储存存储器之间，不断扩大的价格与性能落差。而对于未来 ReRAM 及 PCRAM 的需求，应材公司采用新材料制程。应材公司解释，其材料的作用类似于保险丝，可在数十亿个储存单元内选择性地形成灯丝，以表示资料。对照之下，PCRAM 则式采用 DVD 光碟片中可找到的相变材料，并藉由将材料的状态从非晶态变成晶态的做法，进行位元的编程，类似于 3D NAND Flash 快闪存储器的架构。

而 ReRAM 和 PCRAM 是以 3D 结构排列，存储器制造商可以在每一代的产品中加入更多层，以稳健地降低储存成本。ReRAM 与 PCRAM 也提供编程与电阻率中间阶段的可能性，让每个储存单元可以储存多个位元的资料。相较于 DRAM，ReRAM 及 PCRAM 皆承诺未来可大幅降低成本，而且读取效能也比 3D NAND Flash 快闪存储器和硬碟机快上许多。ReRAM 能将运算元件整合于存储器阵列中，以协助克服 AI 运算相关的资料移动瓶颈情况下，也是未来存储器内运算架构的首要候选技术。对此，应用材料的 Endura Impulse PVD 平台适用于 PCRAM 与 ReRAM，包含最多 9 个在真空下进行整合的处理反应室及内建量测功能，能够以精密的方式进行沉积，以及控制这些新型存储器中所使用的多成分材料。

邹丽雪选摘自

<http://www.appliedmaterials.com/company/news/press-releases/2019/07/applied-materials-enables-emerging-memories-for-the-internet-of-things-and-cloud-computing>

西部数据发布全闪存存储系统 IntelliFlash N5100

西部数据于 2019 年 7 月 16 日发布了一款全新的入门级全闪存阵列存储系统 IntelliFlash N5100，是该企业级全闪存产品系列最便宜的成员，定位面向对性能有一定要求但不是极致要求的企业用户。

西部数据的 IntelliFlash 是面向于企业级的存储阵列产品，拥有 N、HD 和 T 三条不同定位的产品线，N 代表 NVMe，是 IntelliFlash 中最高端的产品线，N5100 是 N 系列最低端的产品，由 SN200 NVMe SSD 构成，最大可提供 92TB 的净闪存容量，还支持通过 2U 机架的 IntelliFlash SAS 模组扩展，最高可提供 400TB 的总容量。同时因为闪存的加成，N 系列的延迟仅为 200 微秒，N5100 瞄准的目标客户是对于存储有加速需求，但是又不需要极致性能的群体，这款 N5100 可以很好的满足他们的需求。

所有西部数据 IntelliFlash N 系列的产品都采用 Intel 的 Xeon 处理器，外加西部数据自家出品的双控制器，使用 2U 机架的形式，目前 N 系列共有三款产品，分别是 N5100、N5200 和 N5800，最高端的 N5800 可以提供 1.7M 的 IOPS。不过西部数据通过可扩展性来区别了不同产品的定位，最低端的 N5100 最大只能扩展到 400TB 的容量，而最高端 N5800 可以达到 2.5PB。

同时在软件层面上，最新的 IntelliFlash 都将运行西部数据自己开发的 IntelliFlash OS 3.10 操作系统，对于闪存存储设备进行了特别的优化。其支持块存储以及文件存储的各种协议，比如 FC、iSCSI 这两种块存储以及 NFS、SMB 等文件协议，并且提供了对不同制造商软件的兼容性。其他方面，IntelliFlash OS 在各种如虚拟化、数据保护、数据压缩等目前已经成为标配的功能上一应俱全。N5100 会在近日内开卖，实际售价将根据具体的配置决定，不过根据这个定位，应该会让各种中小型企业感到实惠。

邹丽雪选摘自

<https://www.expreview.com/69557.html>

博帝推出 P200 SATA SSD 新品

博帝(Patriot)推出了起价仅 31.99 美元(219 美元)的 P200 系列 SATASSD 新品。该公司称, P200 系列采用了 2.5"SATA 封装, 厚度只有 7mm。主控为慧荣 2258XT, 可选 256GB 到 2TB 容量, 读速可达 530MB/s、持续写入 460MB/s。

固态硬盘(SSD)的特性, 有助于加速系统启动和重负载应用的响应时间, 以及充分应对高速的网络传输。笔记本电脑用户经常使用“待机模式”来避免设备重启, 尽管这能够让设备从休眠状态迅速恢复, 但也让电池续航能力受到了影响。博帝 P200 系列 SSD 能够在不工作时完全切断 SATA 接口的电源, 以避免电池经历长时间的低功率损耗。30ms 的响应时间, 能够确保 P200 在被需要时即刻准备就绪, 并在闲置时节省更多电力。此外, P200 系列 SATASSD 内置了温度传感器, 可避免过热伤及盘体本身。

PatriotP200 系列 SATASSD 的完整规格: 慧荣 2258XT 系列主控; SATAIII6Gbps 接口; 支持 Trim 优化指令; 工作温度 0~70C; 平均无故障工作时间(MTBF)>200 万小时; 支持全局写入平衡, 优化 SSD 寿命; 支持 WindowsXP/Vista、WIN7/8/10、MacOS、以及 Linux 操作系统; 供 3 年有限质保。

邹丽雪选摘自

https://www.guru3d.com/news_story/patriot_now_offers_p200_series_sata_ssds.html

三星量产全球首款 12Gb LPDDR5 内存

2019年7月18日, 三星宣布开始量产全球首款 12Gb LPDDR5 内存。据悉, 12Gb LPDDR5 内存速率达 5500Mbps, 是现有 LPDDR4X 速率 (4266Mbps) 的 1.3 倍, 可在 1 秒内处理 44GB 的数据。

为配合 5G 时代的变化，12Gb LPDDR5 随机存取存储器与 Galaxy S10 上搭载的 LPDDR4X（4266MB/s/12Gb）相比，LPDDR5 移动用 DRAM 最高速度可快 1.3 倍达 5500Mb/s。三星电子表示，该芯片完美体现效能时，1 秒内能处理 44GB 的数据，相当于 12 部 Full HD 等级电影。

特别的是，LPDDR5 随机存取存储器采用新的电路结构（Clocking、Training、Low Power Feature），和现有产品相比，耗电量最多能减少 30%，外界期待，该 DRAM 能应用于 5G 手机，改善高画质影片、人工智能（AI）与机器学习的效能，并延长电池使用时间。

三星电子计划月底开始大量生产 12Gb 的 LPDDR5 随机存取存储器模块，每个模块包含 8 个 2 代 10 纳米级（1y）12Gb 芯片，企图借此抢占新一代旗舰智能手机存储器市场。不仅如此，三星电子计划抢先开发 16Gb LPDDR5 DRAM 随机存取存储器。三星电子存储器事业部 DRAM 开发室副社长李正培（音译）对此表示，三星电子将以 2 代 10 纳米工程为主力，建立新一代 LPDDR5 DRAM 供应体制，期望对全球手机制造商做出贡献之外，三星电子也将提前升级产品线，在存储器市场中持续成长。

邹丽雪选摘自

https://www.samsung.com/semiconductor/cn/dram/lpddr5/?utm_source=Baidu&utm_medium=Paid%20search&utm_term=LPDDR5&utm_content=LPDDR5&utm_campaign=Product

群联与 Everspin 合作企业级 SSD 主控将整合 MRAM 内存

群联电子 PHISON 于 2019 年 7 月与 Everspin 达成了战略合作，正式整合 Everspin 的 1Gb STT-MRAM（Magnetoresistive RAM；磁阻式随机存取内存）到群联新一代企业级 SSD 存储解决方案中。

由于企业服务器应用近年来逐渐大量采用 SSD，特别是 TLC、QLC 闪存正

在迅速普及，它们带来了更大的容量、更低的成本，但是性能、可靠性也是不断下降的，如何通过整合各种新兴内存技术来提升现行主流 SSD 的性能及可靠度也逐渐成为研发企业级 SSD 时不断探讨的议题。

MRAM 是一种非易失性内存技术，不仅断电时数据不会遗失，且有低功耗及读写速度高于 NAND 等特性，整合 MRAM 这样的新兴内存技术至群联次世代的企业级 SSD 存储方案，不仅能优化无预警断电的资料防护机制，更能提升 SSD 的性能，推动群联持续布局企业服务器 SSD 高阶储存应用市场。

企业级 SSD 制造商均不断研发更小的外观尺寸以及提升性能，STT-MRAM 提供了高效能与非易失性的写入缓冲功能，能大幅提升企业级 SSD 性能及容量。而与群联的战略结盟，将正式导入 1Gb STT-MRAM 至次世代的企业级 SSD 控制芯片设计。整合 Everspin 的 1Gb STT-MRAM 至群联的闪存主控芯片设计及 SSD 储存方案，将能协助群联的超大型数据中心客户及企业 OEM 伙伴提升整体 SSD 性能、降低数据延迟、以及提升 QoS (Quality of Service; 服务质量)。而 Everspin 的 STT-MRAM 也是目前市面上最佳的优化 SSD 性能、寿命、及可靠度的解决方案。

邹丽雪选摘自

<https://www.phison.com/en/company/newsroom/press-releases/general/1134-ever-spin-and-phison-partner-to-bring-spin-torque-transfer-mram-to-next-generation-enterprise-ssd-controllers>

《集微技术信息简报》是由中国科学院文献情报中心情报研究部承担编辑的半导体、集成电路、微电子相关领域科技信息综合报道及专题分析简报（双月报），于2014年3月正式启动，2014年为季度发行的《光刻技术信息简报》，2015年更名《集微技术信息简报》双月发行，2017-2018年根据服务内容聚焦点更名《第三代半导体技术信息简报》。2019年起卷名恢复《集微技术信息简报》。按照“统筹规划、系统布局、分工负责、整体集成、长期积累、深度分析、协同服务、支撑科研”的发展思路，规划和部署《集微技术信息简报》。《集微技术信息简报》服务对象是集成电路、微电子领域的相关领导、科技战略研究专家和科研一线工作者。《集微技术信息简报》内容力图兼顾科技决策和管理者、科技战略专家和领域科学家的信息需求，报道集成电路、微电子领域的国际科技战略与规划、科技计划与预算、科技进展与动态、科技前沿与热点、重大科技研发与应用、重要科技政策与管理等方面的最新进展与发展动态，不定期提供半导体、集成电路、微电子领域热点方向的专题分析。

《集微技术信息简报》是内部资料，不公开出版发行；除了其所报道的专题分析报告代表相应作者的观点外，其所刊载报道的中文翻译信息、汇编信息等并不代表编译者及其所在单位的观点。

NSTL 微电子器件及集成专项情报服务团队

执笔人：王丽 沈湘 邹丽雪 于杰平

联系人：王丽

电话：010-82626611-6649

电子邮件：wangli@mail.las.ac.cn

