

密级:_____



中国科学院大学
University of Chinese Academy of Sciences

博士学位论文

延伸波长InGaAs探测器的表面与界面研究

作者姓名: 石铭

指导教师: 龚海梅 研究员 邵秀梅 副研究员

中国科学院上海技术物理研究所

学位类别: 理学博士

学科专业: 微电子学与固体电子学

研究方向: 红外探测器组件技术

培养单位: 中国科学院上海技术物理研究所

2015 年 5 月

封二

学位论文版权使用授权书

本人完全了解中国科学院大学有关保留、使用学位论文的规定，即：学校有权保留学位论文的印刷本和电子版，并提供目录检索与阅览服务；学校可以公布论文的全部或部分内容，可以采用影印、缩印、数字化或其它复制手段保存学位论文。

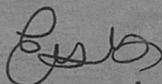
本人同意《中国优秀博硕士学位论文全文数据库》出版章程的内容，愿意将学位论文提交《中国学术期刊（光盘版）》电子杂志社，编入 CNKI 学位论文全文数据库并充实到“学位论文学术不端行为检测系统”比对资源库，同意按章程规定享受相关权益。

保密论文在解密后遵守此规定。

论文作者签名：石磊

指导教师签名：

日期：2015 年 6 月 2 日


20150602

**Study on surface and interface characteristics of
extended wavelength InGaAs infrared detector**

**By
Ming Shi**

**A Dissertation Submitted to
University of Chinese Academy of Sciences
In partial fulfillment of the requirement
For the degree of
Doctor of Science**

**Shanghai institute of technical physics,
Chinese Academy of Sciences**

May, 2015

致谢

时间总是走得很快，不经意间五年的研究生学习生涯就要过去了。回首过往岁月，有欢乐，有忧愁，有过成功的喜悦，也有过失败的沮丧，感受自己这些年的点滴成长和变化，有太多的人和事值得记忆。谨借此机会向过去几年里帮助过、鼓励过我的所有人表达无限的感激之情，并致以最诚挚的谢意。

首先我要感谢我的导师龚海梅研究员对我的教诲和鼓励，龚老师虽然平时很忙，和我在一起的时间不算很多，但龚老师刻苦工作的作风，在自信从容之中不乏睿智，严谨中不失诙谐，这些品质都时刻影响和感染着我，是我今后工作和生活努力的方向和学习的楷模。同时我也要衷心感谢我的二导邵秀梅副研究员，当我在科研上遇到困难和迷茫时，是邵老师在背后给了我极大的关心和支持，在生活上邵老师更像是朋友般的关怀，有时会耐心地跟我沟通、交流，使我深深地感动，在此我深深地感谢邵老师对我的帮助和鼓励。特别感谢李雪研究员对我的帮助和关怀，在科研和生活上给我提出了很多宝贵的指导意见。

感谢方家熊院士，微系统所的张永刚老师对我的支持和帮助。他们严谨的治学态度、渊博的学识，都一直感染和激励着我在科研的道路上前行。感谢唐恒敬副研究员和李洵副研究员给予了我很多直接的帮助，感谢实验室多年来给予我帮助的各位老师和师兄师姐：刘大福、范广宇、张海燕、洪斯敏、黄张成、黄松磊、程吉凤、邓双燕、陈郁、汪洋、张亚妮、贺香荣、吴家荣、徐勤飞、曾智江、朱龙源、叶丽萍、周青、孙晓宇、贾嘉、许金通、王妮丽、刘诗嘉、乔辉、刘向阳、赵水平、兰添翼、储开慧、汤亦聃、蔡子健、姜佩璐、马伟平、朱建妹、王建新、廖清君、施永明、张在实等。

感谢与我一起生活和学习的同学和朋友们：朱耀明、曹岚、邓洪海、魏鹏、许中华、马学亮、夏王、杨波、朱宪亮、王云姬、黄星、廖开升、丘维阳、徐勇刚、张云、习文星、曹高奇、王瑞、夏辉、仇光寅、田博博、赵晓琳、黄海、刘福浩、徐鹏霄、刘秀娟、陶利友、靳川、王立伟、卢怡丹、李平、晏宏洲、张雪、杨靖、李庆法等等。

感谢研究生部的诸位老师在学习、生活上给予的关心和帮助。

最后，我要深深感谢我的父母，感谢他们一路以来对我莫大的支持和无私的关爱，大爱无言，祝他们永远健康快乐。

谨以此文献给所有关心和帮助我的家人和朋友。

石铭

2015年5月

摘要

III-V 族的 InGaAs 探测器由于其探测率高、工作温度高、抗辐照等特性在短波红外波段显示出明显的优势。随着航天遥感及成像领域对 InGaAs 探测器应用的进一步需求,大面阵、高性能、低成本的 InGaAs 探测器成为未来发展的方向。对于延伸波长 InGaAs 探测器(截止波长 $>1.7\mu\text{m}$),由于与 InP 或 GaAs 衬底存在晶格失配,导致吸收层材料中存在较多的位错和缺陷,使得器件暗电流过大,降低暗电流对减小器件噪声、提高探测率而言显得异常迫切。本论文探索性地研究了高质量、低损伤、良好覆盖的感应耦合等离子化学气相沉积(ICPCVD)钝化工艺在台面结延伸波长 InGaAs 探测器件上的应用,并取得了相应成果。

开展了低温 ICPCVD 钝化工艺的研究,初步明确了 ICPCVD 钝化工艺的主要工艺参数。研究了 BHF 溶液处理+N₂ 等离子清洗+ICPCVD 沉积介质薄膜的表面钝化处理工艺,分别采用 SiH₄/N₂ 和 SiH₄/N₂O 生长了 SiN_x 和 SiO₂ 薄膜。采用正交试验的方法研究了 ICP 功率、RF 功率、腔体压强等生长参数对薄膜性能的影响,对 SiN_x 和 SiO₂ 薄膜沉积工艺均获得了致密性好、均匀、表面形貌良好且热稳定性好的薄膜生长条件。使用 X 射线光电子能谱(XPS)分析了 ICPCVD 工艺生长的 SiN_x 薄膜,采用高斯方法对 Si 2p 峰位进行了分峰拟合,根据拟合曲线计算的 Si⁰、Si⁺¹、Si⁺²、Si⁺³ 和 Si⁺⁴ 峰面积成分分别为 5.0%、4.8%、18.2%、36.4%和 35.6%,与文献报道的优化 PECVD 工艺生长的 SiN_x 薄膜相比,表现出了更优异的成键特性和薄膜质量。

以延伸波长 InGaAs 外延材料为基础,分别使用 ICPCVD 工艺和 PECVD 工艺生长的 SiN_x 薄膜,制备了 MIS 结构器件。采用高频 C-V 曲线的方法计算了不同工艺所制备 MIS 器件的快(慢)界面态密度、表面固定电荷密度、衬底掺杂浓度、薄膜电阻率。与 PECVD 工艺器件相比,ICPCVD 工艺 MIS 器件慢界面态密度从 $3.61\times 10^{12}\text{cm}^{-2}$ 降低为 $1.74\times 10^{12}\text{cm}^{-2}$,但是 PECVD 工艺 MIS 器件与 ICPCVD 工艺 MIS 器件快界面态密度、表面固定电荷密度与薄膜电阻率没有显示出明显的差异。

研制了 n on p 结构的截止波长到 $2.4\mu\text{m}$ 延伸波长的 8×1 元线列 In_{0.78}Ga_{0.22}As 探测器,器件采用了 ICP 刻蚀台面成型的深台面结工艺,采用了 ICPCVD 沉积的 SiN_x 薄膜作为钝化膜,在沉积薄膜之前,材料表面经过 3: 6: 10 的氢氟酸缓冲液(BHF)处理和 ICP 源激发 N₂ 等离子体进行预清洗。结果显示器件侧面电流很小,体现出了良好的表面钝化工艺,器件表现出较好的暗电流特性,在 200K 和 300K 温度下暗电流密度分别为 94.2nA/cm^2 和 $5.5\times 10^{-4}\text{A/cm}^2$,器件在室

温下长波截止波长约为 $2.37\mu\text{m}$ 。研制了 n on p 结构的截止波长到 $2.6\mu\text{m}$ 延伸波长的 8×1 元线列 $\text{In}_{0.83}\text{Ga}_{0.17}\text{As}$ 探测器, 两种吸收层浓度分别为 $1\times 10^{16}\text{cm}^{-3}$ 和 $3\times 10^{16}\text{cm}^{-3}$ 的材料结构, 分别采用了 PECVD 和 highrate 模式 ICPCVD 钝化工艺, 结果显示采用 ICPCVD 钝化工艺的器件总电流和侧面电流更小, 分析表明体电流主要成分为扩散电流和产生复合电流, 对 PECVD 工艺钝化器件侧面电流主要表现为欧姆电流和表面产生复合电流, 而 ICPCVD 工艺钝化器件侧面电流表现为表面产生复合电流。

研究了不同 N_2/SiH_4 流量比及衬底温度对 ICPCVD 生长的 SiN_x 薄膜沉积速率、BHF 湿法腐蚀速率、粘附力、元素成分、退火状态的影响, 研究了优化工艺在延伸波长 InGaAs 探测器件上的应用并有效降低了器件暗电流, 分析了不同钝化工艺薄膜的界面特性。基于不同工艺制备了 MIS 器件, 对比研究了常规工艺 (实验 3) 和提高衬底温度的实验 7 工艺 SiN_x 薄膜与延伸波长 InGaAs 外延材料之间的界面特性, 与实验 3 工艺 MIS 器件相比, 实验 7 工艺 MIS 器件界面态密度、固定电荷密度、慢界面缺陷均有所降低, 且损耗更小。制备了采用不同钝化工艺的 p on n 结构延伸波长 InGaAs 探测器, 与工艺 3 相比, 增加 N_2/SiH_4 流量比的工艺 4 暗电流得到有效降低, 而 N_2/SiH_4 流量比减小的工艺 1 暗电流密度有所增加, 提高衬底沉积温度的工艺 7 暗电流也得到了一定程度降低。对于实验 4 工艺器件, 通过增加 N_2/SiH_4 流量比可以得到 N/Si 元素比接近于 4/3 的质量更好的 SiN_x 薄膜, 使器件钝化效果得到进一步提高, 而对于实验 7 工艺器件, 通过提高衬底沉积温度使钝化膜与延伸波长 InGaAs 材料之间的界面特性得到改善, 器件钝化效果也得到提高。

综上所述, 本文研究了 ICPCVD 介质薄膜生长工艺参数; 研究了 ICPCVD 与 PECVD 工艺所生长 SiN_x 钝化膜与延伸波长 InGaAs 外延材料特性; 将 ICPCVD 钝化膜应用于延伸波长 InGaAs 探测器件; 优化薄膜沉积工艺并有效降低器件暗电流。这些工作对于 ICPCVD 薄膜沉积工艺有一定参考和指导价值, 对于半导体器件表面特性与钝化工艺的改善有一定研究意义。

关键词: 延伸波长, InGaAs 探测器, ICPCVD, 氮化硅, 界面态, 暗电流

ABSTRACT

III-V family InGaAs detectors show a clear advantage in shortwave infrared band due to their high operating temperature, high detectivity, anti-radiation, etc. With further demand in space remote sensing and imaging applications, advanced InGaAs detector with larger array, higher performance and lower cost becomes the focus of future development. For extended wavelength InGaAs detectors ($> 1.7\mu\text{m}$), due to lattice mismatching between absorbing layer and InP or GaAs substrate, InGaAs absorbing layer exists a lot of dislocations and defects such that the detectors withstand too large dark current. It is extremely urgent to reduce the noise and improve the detectivity of detectors by lowering dark current. In this paper, inductively coupled plasma chemical vapor deposition (ICPCVD) passivation process with the advantages of high-quality, low damage, good coverage was researched on the mesa structure extended wavelength InGaAs detectors, and some certain results were achieved.

Surface passivation treatment process with the BHF solution treatment + N_2 plasma cleaning + ICPCVD deposition of dielectric films was studied, and SiN_x and SiO_2 thin films were deposited by using SiH_4/N_2 and $\text{SiH}_4/\text{N}_2\text{O}$ reactants, respectively. Orthogonal experiment method was designed to study the effects of ICP power, RF power, chamber pressure and other growth parameters on the film properties of SiN_x and SiO_2 thin films. At last, optimized film growth conditions with compact, good uniformity, good surface morphology and thermal stability characteristics were obtained for SiN_x and SiO_2 thin films. The ICPCVD process SiN_x films were analyzed by X-ray photoelectron spectroscopy (XPS). The observed Si 2p peak was decomposed into five peaks by using the Gaussian method, and the integrated peak area ratio of Si^0 , Si^{+1} , Si^{+2} , Si^{+3} and Si^{+4} was 5.0%, 4.8%, 18.2%, 36.4% and 35.6%, respectively. Compared to the XPS analysis of the SiN_x films deposited by optimized PECVD technology in other reference, the SiN_x films deposited by ICPCVD showed obviously better quality.

Based on extended wavelength InGaAs epitaxial materials, MIS capacitors were fabricated by utilizing SiN_x films which were deposited by PECVD process and ICPCVD process respectively. Fast (slow) interface state density, fixed charge density, the doping concentration of the substrate and film resistivity were calculated by high frequency C-V curves for different processes based MIS capacitors.

Compared with the PECVD process MIS capacitors, the slow interface state density of ICPCVD process MIS capacitors was reduced from $3.61 \times 10^{12} \text{cm}^{-2}$ to $1.74 \times 10^{12} \text{cm}^{-2}$, but fast interface state density, the fixed charge density and film resistivity did not show a significant difference.

N on p structure 8×1 linear arrays extended wavelength $\text{In}_{0.78}\text{Ga}_{0.22}\text{As}$ detectors with cutoff wavelength of $2.4 \mu\text{m}$ were researched. Deep mesa was achieved for detectors by ICP etching process, and SiN_x films deposited by ICPCVD were applied as passivation films. Before films deposition, the material surface is rinsed in 3: 6: 10 hydrofluoric acid buffer solution (BHF) followed by ICP excited N_2 plasma pre-cleaning. The test results indicated that perimeter-dependent leakage current was negligible, illustrating the good surface passivation effect, and the devices showed better dark current characteristics that the dark current densities were 94.2nA/cm^2 and $5.5 \times 10^{-4} \text{A/cm}^2$ at 200K and 300K, respectively. N on p structure 8×1 linear arrays extended wavelength $\text{In}_{0.83}\text{Ga}_{0.17}\text{As}$ detectors with cutoff wavelength of $2.6 \mu\text{m}$ were researched. Two kinds of material structures with absorbing layer doping concentrations of $1 \times 10^{16} \text{cm}^{-3}$ and $3 \times 10^{16} \text{cm}^{-3}$ were used, and PECVD and highrate mode ICPCVD passivation processes were applied. The test results indicated that the total and perimeter-dependent leakage currents of ICPCVD process detectors were lower. The analysis of activation energy showed the major components of the area-dependent leakage current were diffusion and generation-recombination current. At reverse bias of 0.1-0.5V and temperature of 200K-300K, the perimeter-dependent leakage current is dominated by surface recombination current mechanism for ICPCVD, while it is dominated by ohmic current and surface recombination current mechanisms for PECVD.

The impacts of N_2/SiH_4 flow ratio and substrate temperature on SiN_x films deposition rate, BHF wet etch rate, adhesion, elemental composition and annealed condition were studied. MIS capacitors were fabricated by applying different passivation process, $\text{SiN}_x/\text{InGaAs}$ interface characteristics were studied with SiN_x films deposited by original process (experimental 3) and higher substrate temperature condition process (experimental 7). Interface state density, the fixed charge density and slow interface defects of experimental 7 MIS capacitors was reduced compared with the experimental 3 MIS capacitors, and the capacitance loss of experimental 7 MIS capacitors was smaller. P on n structure extended wavelength InGaAs detectors were fabricated by varied passivation process. Compared with the

original process, the dark current of experimental 4 photodiodes which increased the N_2/SiH_4 ratio decreased effectively, while the dark current of experimental 1 photodiodes which decreased the N_2/SiH_4 ratio process increased, and the dark current of experimental 7 photodiodes which increased the substrate temperature decreased slightly. For experimental 4 photodiodes, the quality of SiN_x passivation films became better with the N/Si element ratios closer to 4/3 by increasing the N_2/SiH_4 flow ratio, resulting in better passivation effect. For experimental 7 photodiodes, the interface characteristics between SiN_x passivation films and extended wavelength InGaAs epitaxial material were improved by raising the substrate temperature, also resulting in better passivation effect.

In summary, firstly, grown parameters of dielectric films based on inductively coupled plasma chemical vapor deposition (ICPCVD) were researched, secondly, the interface characteristics between passivation films produced by different processes and extended wavelength InGaAs epitaxial material were analyzed, thirdly, the passivation film grown by ICPCVD was applied to extended wavelength InGaAs detectors, finally, further improving of the ICPCVD passivation process was studied and dark current of extended wavelength InGaAs photodiode was reduced effectively. These works have some certain values for ICPCVD thin films deposition process and certain significance for improvement of interface characteristics and passivation technology of semiconductor devices.

Key Words: extended wavelength, InGaAs detector, ICPCVD, silicon film, interface state, dark current

目 录

致谢	I
摘要	III
ABSTRACT	V
1 引言	1
1.1 短波红外探测器的研究背景和意义	1
1.2 InGaAs探测器的研究进展和发展趋势	3
1.2.1 研究进展及趋势	3
1.2.1.1 国外研究进展	3
1.2.1.2 国内研究进展	8
1.2.2 关键技术研究	8
1.2.2.1 异质外延工艺	8
1.2.2.2 扩散工艺	9
1.2.2.3 台面成型工艺	9
1.2.2.4 表面钝化工艺	10
1.3 半导体器件的钝化研究	10
1.3.1 半导体的表面	10
1.3.2 钝化方法	11
1.3.2.1 化学溶剂处理	12
1.3.2.2 界面控制层	12
1.3.2.3 等离子清洗	13
1.3.2.4 特殊气体处理	13
1.3.2.5 光照处理	14
1.3.2.6 退火工艺	14
1.3.2.7 表面绝缘层薄膜	14
1.3.3 表征手段和方法	16
1.3.3.1 C-V测试法	16
1.3.3.2 电导法	18

1.3.3.3	深能级瞬态谱 (DLTS)	18
1.3.3.4	电荷泵送法	18
1.3.3.5	其他表征方法	18
1.4	InGaAs半导体器件的钝化研究进展	20
1.5	本论文的研究目的和主要内容	21
2	ICPCVD低温钝化膜工艺研究	23
2.1	前言	23
2.2	ICPCVD工作原理	24
2.3	ICPCVD技术生长氮化硅薄膜	25
2.3.1	实验	25
2.3.2	结果与讨论	27
2.3.3	ICPCVD工艺SiN _x 薄膜XPS分析	29
2.3.3.1	XPS的原理	29
2.3.3.2	XPS分析结果	30
2.4	ICPCVD技术生长二氧化硅薄膜	33
2.4.1	实验	33
2.4.2	结果与讨论	33
2.5	本章小结	35
3	延伸波长InGaAs外延材料与钝化薄膜的表面与界面特性研究	36
3.1	前言	36
3.2	MIS器件原理	36
3.2.1	MIS结构器件表面电场效应	37
3.2.2	MIS结构的电容—电压特性	39
3.2.3	MIS器件界面态的计算	40
3.2.3.1	高低频电容法	41
3.2.3.2	高频电容法 (Terman法)	41
3.2.3.3	电导法	41
3.3	MIS器件设计与工艺	42
3.4	MIS器件性能分析	44
3.4.1	ICPCVDSiN _x 薄膜与延伸波长InGaAs外延材料界面特性	45
3.4.2	PECVDSiN _x 薄膜与延伸波长InGaAs外延材料界面特性	48
3.5	本章小结	51

4 基于ICPCVD钝化工艺的深台面InGaAs探测器研究	52
4.1 前言	52
4.2 台面型n on p结构 2.4 μ mInGaAs探测器	53
4.2.1 器件制备	53
4.2.2 I-V特性分析	54
4.2.3 器件响应光谱	57
4.3 台面型n on p结构 2.6 μ mInGaAs探测器	58
4.3.1 器件制备	58
4.3.2 I-V特性分析	59
4.4 本章小结	63
5 ICPCVD钝化工艺优化与器件验证	64
5.1 前言	64
5.2 SiN _x 薄膜工艺优化实验	65
5.3 界面特性研究	69
5.4 器件验证	76
5.5 本章小结	79
6 全文总结与展望	81
6.1 全文总结	81
6.2 展望	83
参考文献	84
作者简介及在学期间发表的学术论文及研究成果	90

1 引言

1.1 短波红外探测器的研究背景和意义

红外辐射是一种电磁波, 波长介于微波与可见光之间 ($0.75\mu\text{m}$ - $1000\mu\text{m}$), 是一种非可见光, 又称红外光、红外线。1800 年, 英国天文学家 William Herschel 在用水银温度计研究太阳光谱的热效应时, 发现在可见光谱之外还有一种不可见的延伸光谱, 具有热效应, 最早发现了红外辐射的存在。绝对零度 (-273°C) 以上的物体都会辐射红外线, 红外辐射能量由物体的温度和表面条件决定, 在常温下物体的自发辐射主要是红外辐射, 这也是红外探测技术的基础。根据不同的波长, 红外辐射一般被分为 5 个区域^[1]: 近红外波段 (NIR) $0.75\text{--}1\mu\text{m}$, 短波红外波段 (SWIR) $1\text{--}3\mu\text{m}$, 中波红外波段 (MWIR) $3\text{--}8\mu\text{m}$, 长波红外波段 (LWIR) $8\text{--}15\mu\text{m}$, 远红外波段 (FIR) $15\text{--}1000\mu\text{m}$ 。

太阳光到达地球表面的辐射能量一半左右属于红外辐射^[2], 红外辐射通过大气层的过程中会产生反射、吸收和散射等现象, 使辐射能量在传输过程中逐渐衰减。大气的主要气体有 N_2 、 O_2 、 H_2 、 Ar 等, 共约占总体积的 99.9% 左右, 红外辐射不会引起这些分子电荷的振荡, 因而不吸收 $15\mu\text{m}$ 以下的红外辐射, 不会造成红外辐射在传输过程中的衰减^[3]。大气中除 N_2 、 O_2 、 H_2 、 Ar 外, 还有其他气体分子、水蒸气、尘埃、固体微粒等, 如 H_2O 、 CO_2 、 O_3 、 CH_4 、 N_2O 、 CO 等多原子气体分子, 在红外线传输过程中会引起分子的电偶极矩变化, 导致红外线的吸收和散射, 使辐射能在传输过程中逐渐衰减。在实际的大气中除了上述气体分子外, 还存在着许多大小为 $10^{-1}\sim 10^{-7}\text{cm}$ 的液态和固态的悬浮物, 如灰尘、烟、雾、云、雨、雪等, 它们对红外线也有较强烈的散射和吸收, 导致红外传输的衰减。水汽分子是红外辐射的主要吸收体, 较强的水汽吸收带位于 $0.71\text{--}0.735\mu\text{m}$, $0.81\text{--}0.84\mu\text{m}$, $0.89\text{--}0.99\mu\text{m}$, $1.07\text{--}1.20\mu\text{m}$, $1.3\text{--}1.5\mu\text{m}$, $1.7\text{--}2.0\mu\text{m}$, $2.4\text{--}3.3\mu\text{m}$, $4.8\text{--}8.0\mu\text{m}$, 在 $13.5\text{--}17\mu\text{m}$ 处出现二氧化碳的吸收带。这些吸收带间的空隙形成一些红外窗口, 其中最宽的红外窗口在 $8\text{--}13\mu\text{m}$ 处 ($9.5\mu\text{m}$ 附近有臭氧的吸收带)。图 1.1.1 给出了太阳光在海平面大气中通过 1 海里水平路径的透过光谱合成曲线, 图中下面部分表示了水蒸汽、二氧化碳和臭氧分子所造成的吸收带^[4]。常见的红外波段大气窗口有: $0.95\sim 1.05\mu\text{m}$ 、 $1.15\sim 1.35\mu\text{m}$ 、 $1.5\sim 1.8\mu\text{m}$ 、 $2.1\sim 2.4\mu\text{m}$ 、 $3.3\sim 4.2\mu\text{m}$ 、 $4.5\sim 5.1\mu\text{m}$ 和 $8\sim 13\mu\text{m}$ 。有时我们也粗略地认为有 $1\sim 3\mu\text{m}$ 、 $3\sim 5\mu\text{m}$ 和 $8\sim 14\mu\text{m}$ 三个大气窗口。这三个大气窗口对于从事红外光谱研究、红外技术应用和研究尤为重要, 一般红外仪器或红外系统的工作波段都在这三个

窗口之内。

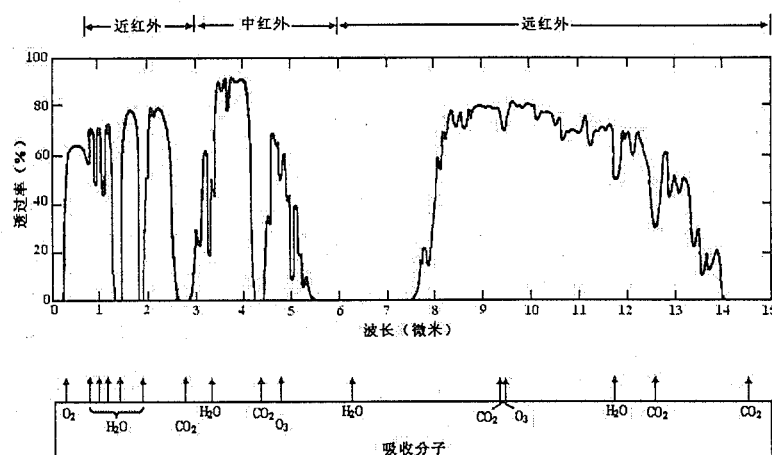


图 1.1.1 海平面大气对红外光的透射

Fig.1.1.1 Atmospheric transmission on sea level

短波红外是指 1~3 μm 波段的红外辐射。在该波段中，很多物质具有独特的光谱特性，如岩石、矿物中含有的氢氧根^[5]，农作物中的水，空气中的水蒸气、 CO_2 ， NH_3 ， H_2S ， N_2O 等^[6]。而且许多高温物体如飞机和火箭的发动机喷口，导弹尾焰等红外辐射能量也集中在这个波段。另外，夜天光的大部分能量也集中在这个波段，特别是在晴朗星空的夜间，远远超过可见光的亮度，因此短波红外探测及短波红外成像技术在空间对地探测、资源分布、土壤水分监测、大气成分分析、农作物估产，以及医学成像、工业多光谱成像分析、安全防范、军事监视、红外预警和夜视成像等众多重要的民用和军事领域有着广阔的应用前景。

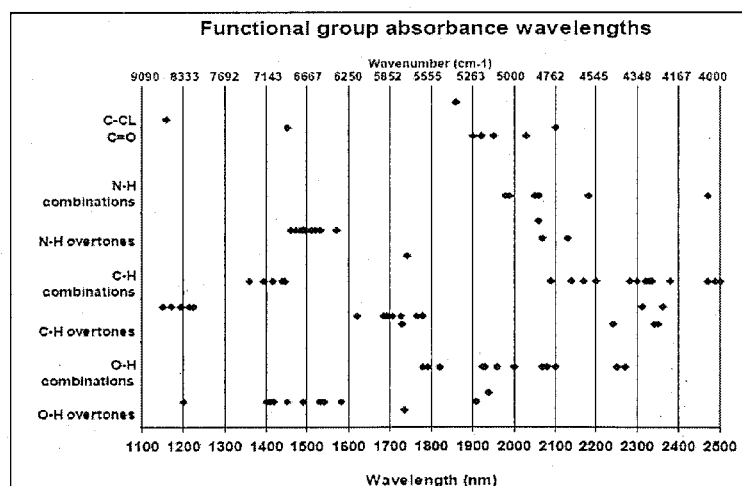


图 1.1.2 O-H、C-H、C-O、C=O 和 N-H 等功能键在短波红外波段的吸收

Fig.1.1.2 The main SWIR absorbance wavelengths of the diatomic functional groups of O-H, C-H, C-O, C=O, and N-H

1.2 InGaAs 探测器的研究进展和发展趋势

1.2.1 研究进展及趋势

图 1.2.1.1^[7]给出了各个波段不同材料的响应情况, 可用于 1-3 μm 波段的红外探测材料主要有 HgCdTe、InSb、InAs、PbS 以及 InGaAs 等材料。HgCdTe、InSb 和 InAs 等材料具有各自的特点, 但其制备的探测器一般都需要较高程度的致冷才能达到较高的探测率。而应用致冷器会有明显的缺点, 低温制冷会增加系统功耗, 并且制冷器有一定的重量和体积, 也增加了整个系统装配的复杂性, 以及一些难以解决的问题, 例如玷污、振动、可靠性和寿命等问题, 同时也增加整个红外系统的功耗等, 在航天遥感等应用方面受到约束。

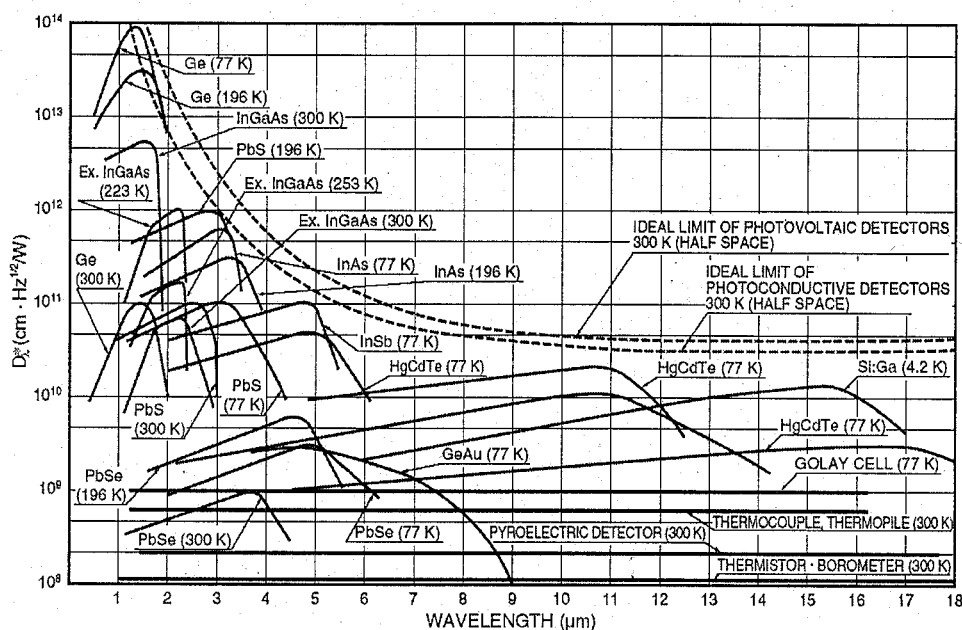


图 1.2.1.1 各种材料探测器的探测特性

Fig.1.2.1.1 Detectivity characteristics for detectors of various materials

与这些材料制备的探测器相比, 与 InP 衬底晶格匹配外延生长的 InGaAs 材料, 由其制备的探测器量子效率高、灵敏度高, 近室温工作的 InGaAs 探测器表现出与低温或深低温工作的 HgCdTe 探测器相当的性能^[7]。InGaAs 探测器可室温工作, 且具有很高的性能, 使红外探测系统摆脱致冷的制约, 从而在仪器的小型化、降低红外系统的成本等方面具有很大的竞争力, 在航天遥感领域受到广泛关注。

1.2.1.1 国外研究进展

国外对 InGaAs 红外焦平面探测器的研究起步较早, 而且从上世纪 80 年代开始, 多个国家就已经开展了其空间遥感应用方面的研究。国外的许多厂商已

经拥有非常成熟的系列产品, 如美国 Goodrich(下属的传感无限公司)的 LC 及 LE 系列, Judson 的 J 系列, 日本滨松公司的 G 系列, 比利时 XenICs 公司的 Xlin 及 Xeva 系列等, 另外, 美国 Indigo、Aerius Photonics 公司和波音 Spectrolab 公司以及法国的 Thomson 和 Sofradir 公司都有相关产品的报道。国内对于 InGaAs 探测器的研究工作一部分应用于光纤通讯, 对于 InGaAs 焦平面探测器的研究, 主要有上海技术物理研究所和重庆光电技术研究所。

晶格匹配 InGaAs 线列焦平面探测器用于空间遥感扫描成像已有多例, 如法国 THOMSON 公司在上世纪 80 年代中期研制了 3000 元 InGaAs 短波红外扫描焦平面, 工作波长为 $1.55\sim 1.70\mu\text{m}$, 由 10 个 300 元 InGaAs 小线列拼接而成, 应用在陆地卫星 (SPOT4, SPOT5) 的高分辨可见红外系统 (HRG) 和植被仪 (Vegetation) 中^[8]。印度发射的资源卫星 IRS-1C 和 IRC-P6 上 AWiFS 相机的短波红外通道分别采用了 2100 元和 6000 元拼接实现的长线列焦平面^[9,10]。XenICs 公司为欧洲航天局 (ESA) 研制了应用于 Proba-V 卫星上的 3000×1 InGaAs 线列器件, 如图 1.2.1.2 所示。

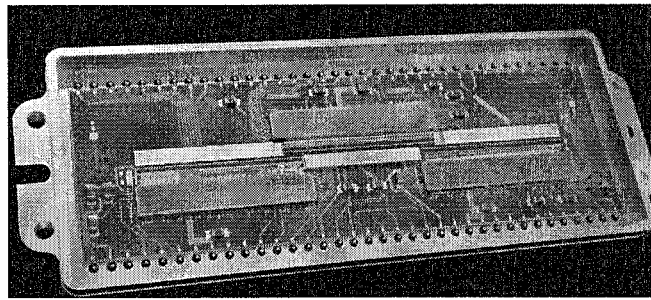


图 1.2.1.2 用于 Proba-V 的 3000×1 InGaAs 探测器模块

Fig. 1.2.1.2 Module of 3000×1 InGaAs detector used for Proba-V

原 Epitaxx 是发展延伸波长 InGaAs 的先驱, 1991 年该公司的 G.H.Olsen 等人就成功制备了 512×1 元长线列波长延展至 $2.6\mu\text{m}$ 的 $\text{In}_{0.82}\text{Ga}_{0.18}\text{As}$ 探测器焦平面^[11], 像元大小为 $30\mu\text{m}\times 30\mu\text{m}$ 。由他们研制的 1024 元 InGaAs 线列也被用在了欧洲空间局 (ESA) 新一代 ENVISAT 环境卫星上, 其核心的部件 SCIAMACHY 光谱仪中, 四个通道分别采用了 1024 元的 InP 基晶格匹配和波长扩展的 InGaAs 线列, 单元尺寸 $25\mu\text{m}\times 500\mu\text{m}$, 这是波长扩展 InGaAs 探测器阵列首次在卫星遥感上的应用。在 2011 年 3 月日本大地震后, 欧空局提供了 Spot-5 卫星、ENVISAT 卫星以及德国测绘卫星 TerraSAR-X 的观测图片, 如图 1.2.1.3 所示。

另外还有几家公司也在线列焦平面探测器研究方面取得了重大进展。比利时 XenICs 公司成功研制了截止波长分别 $1.7\mu\text{m}$ 、 $2.2\mu\text{m}$ 和 $2.5\mu\text{m}$ 的 128 元、256 元和 512 元线列焦平面, 光敏元大小为 $50\times 500\mu\text{m}^2$, 最近的新产品有 1024 元以及 2048 元线列 InGaAs 焦平面探测器, 器件响应波段 $0.9\sim 1.7\mu\text{m}$, 光敏元中心距都为 $12.5\mu\text{m}$ ^[12]。日本 Hamamatsu 公司发展了线列器件响应波段为

0.9 μm ~1.7 μm 或 0.9 μm ~2.6 μm 探测器, 焦平面探测器规模有 128 元、256 元、512 元和 1024 元^[13]。Goodrich 公司报道了其研制的单片 1024 元混合线列焦平面探测器^[14], 响应波长范围为 1.1 μm ~2.2 μm 。2013 年 1 月该公司公布其最近的 InGaAs 探测器为 2048 $\times$ 1 的线列, 并用于 3D 光学相干层析成像^[15]。

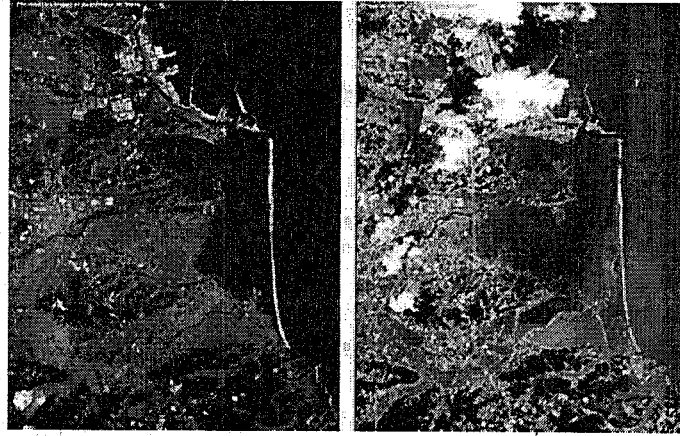


图 1.2.1.3 地震前后日本沿海卫星图片对比 (左: 2010-9-5; 右: 2011-3-12)

Fig.1.2.1.3 Satellite images of Japan seaboard before and after earthquake (left: 2010-9-5, right: 2011-3-12)

在 InGaAs 面阵焦平面探测器研究方面, 主要有以下几家公司及研究机构: 美国 Goodrich 公司、美国 Boeing Spectrolab 公司、Aerius Photonics 公司、比利时 XenICs 公司、美国 Judson 公司以及法国 III-V 实验室。近几年美国 Judson 公司以及比利时 XenICs 公司在波长扩展 InGaAs 焦平面探测器方向都取得很大进展, 其他公司及机构主要研究晶格匹配材料以及向可见方向扩展的 InGaAs 焦平面探测器。

Goodrich 是目前世界领先的 InGaAs 探测器制造商, 该公司的面阵 InGaAs 探测器主要是常规和向可见延伸的器件, 提供 128 $\times$ 128 元、320 $\times$ 240 元、640 $\times$ 512 元和 1280 $\times$ 1024 元面阵焦平面产品。在 DARPA(Defense Advanced Projects Agency), NASA, the US ARMY, Air Force Research Labs 等一系列研究计划的资助下, 其 InGaAs 焦平面探测器的性能得到了极大的提高^[16], 已经成功在 3 英寸、4 英寸的 InGaAs 外延片上制备了背照射式 1280 $\times$ 1024 的阵列焦平面器件。另外该公司在 InGaAs 焦平面系统的小型化和低功耗方面也取得了一定的进展^[17]。高质量和低暗电流的 InGaAs 探测器工作在室温下, 轻质量和低功耗配置使其可用于人便携式和无人机^[18]。

美国 Boeing Spectrolab 公司研制的 InGaAs PIN 及 APD 器件, 主要是高速器件, 用于通讯市场, 2008 年该公司在 DARPA 的 PCAR(Photon Counting Array) 计划的资助下制备了 1280 $\times$ 1024 元的 InGaAs 焦平面器件^[19]。2009 年, 美国 Raytheon 公司制备了高动态范围的 1280 $\times$ 1024 规模的读出电路, 并与 Boeing

Spectrolab 公司的低暗电流的 InGaAs 焦平面器件互连, 研制出高动态范围低噪声的军用短波红外成像系统^[20]。

Aerius Photonics 公司目前的主要产品有两种规格, 即 640×512 和 320×240 , 探测波长有 $0.6-1.7\mu\text{m}$ 和 $0.9-1.7\mu\text{m}$ 两种^[21]。在此基础之上, 他们成功研制出 1024×1024 元的平面型 InGaAs 焦平面探测器^[22], 应用在天文成像上取得了良好的效果。图 1.2.1.4 所示为用该 InGaAs 相机及 Si CCD 相机对猎户座星云的成像效果对比图, InGaAs 红外相机能获取更多的天体信息。

法国 III-V 实验室的 InGaAs 焦平面阵列有 320×256 和 640×512 两种规格, 中心距为 $30\mu\text{m}$, 探测波段为 $0.4-1.7\mu\text{m}$, 主要用于夜视 (图 1.2.1.5) 及空间成像等, 另外该公司正在研究 InGaAs APD 探测器, 用于通讯领域^[23]。

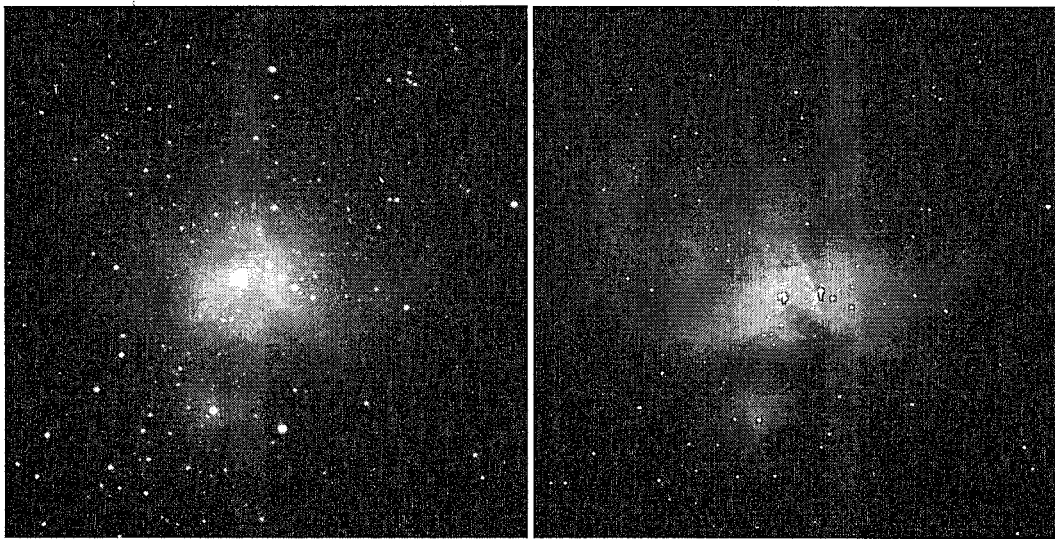


图 1.2.1.4 左) 1024×1024 InGaAs 相机对猎户座星云的成像图, 右) 2148×1472 CCD 相机成像图

Fig.1.2.1.4(left) Image of the Orion Nebula taken by 1024×1024 InGaAs camera, right) Image of the Orion Nebula taken by 2148×1472 CCD camera



图 1.2.1.5 320×256 InGaAs 相机在夜晚的成像图

Fig.1.2.1.5 Image of the night taken by 320×256 InGaAs camera

近几年, 美国 Judson 公司以及比利时 XenICs 公司在波长扩展 InGaAs 焦平面探测器方向都取得很大进展。2008 年 Judson 公司已经具备成熟的包括常规、短波方向延伸和向长波方向延伸的 320×256 元 InGaAs 焦平面探测器制备技术, Hery Yuan 等人报道了他们制备的 320×256 元高 In 组分 InGaAs 探测器, 其长波方向的截止波长为 $2.6\mu\text{m}$ ^[24,25]。另外该公司也已经研制了 1280×1024 规模的常规 InGaAs 焦平面器件, 光敏芯片为 $10\mu\text{m}$ 阵列, 在室温 22℃ 条件下暗电流密度为 $10.3\text{nA}/\text{cm}^2$ ($6\mu\text{m}$ 中心距), 如图 1.2.1.6 所示。向短波方向延伸的 InGaAs 焦平面器件采用衬底移除技术制备, 响应波段为 $0.4\sim 1.7\mu\text{m}$, 器件在 $0.5\sim 1.6\mu\text{m}$ 响应波段内的量子效率最低为 40%。XenICs 公司采用衬底减薄技术, 将探测器芯片的厚度从 $125\mu\text{m}$ 减至 $5\mu\text{m}$, 使得 InGaAs 焦平面器件的波长响应范围扩展至 $0.4\sim 1.7\mu\text{m}$, 并制备了 320×256 的焦平面器件^[26]。该公司近几年为 ESA 的 Proba-V、EarthCARE 等卫星提供了 InGaAs 探测器。其中 EarthCARE 卫星上使用的是 XenICs 的截止波长 $1.7\mu\text{m}$ 、 $2.3\mu\text{m}$ 探测器 (预计 2015 年下边年发射), 如图 1.2.1.7 所示^[27]。最近, 该公司还研制了响应波段在 $0.9\sim 2.5\mu\text{m}$ 的 320×256 元的 InGaAs 探测器^[12]。

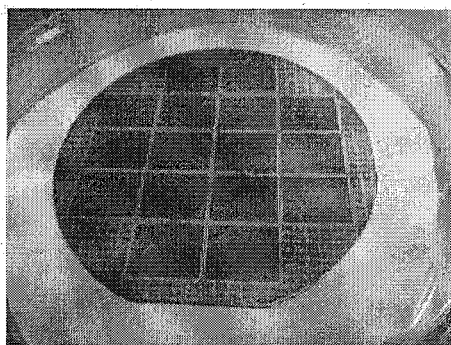


图 1.2.1.6 Judson 公司 1280×1024 InGaAs 面阵器件

Fig. 1.2.1.6 1280×1024 format InGaAs FPA fabricated by Judson corporation

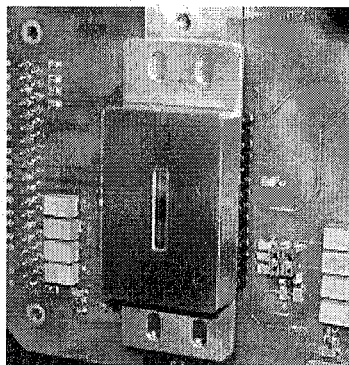


图 1.2.1.7 用于 EarthCARE 卫星 InGaAs 探测器模块

Fig. 1.2.1.7 Module of InGaAs detector used for EarthCARE

1.2.1.2 国内研究进展

在国内,重庆光电技术研究所成功研制了 $0.9\sim 1.7\mu\text{m}$ 的背照射式 320×256 规模的 InGaAs 面阵探测器^[28],光敏元中心距 $30\mu\text{m}$ 。该所也曾报道过延伸波长 InGaAs 器件,目前其能提供截止波长至 $2.2\mu\text{m}$ 的单元探测器商业产品。

上海技术物理所成功研制了多种 InGaAs 线列探测器,在常规波长方面有台面型 256×1 正照射 InGaAs 焦平面探测器,台面型 256×1 元背照射线列 InGaAs 焦平面探测器,以及台面型 512×1 元背照射 InGaAs 探测器^[29,30];平面型 10×1 元、 24×1 元正照射 InGaAs 焦平面探测器; 256×1 、 800×1 元背照射 InGaAs 焦平面探测器^[31];平面型背照射的 800×2 元 InGaAs 双波段集成探测器。该所还在延伸波长器件也有了一定的进展,成功研制了台面型背照射 n on p 结构的 640×1 InGaAs 线列探测器,室温下器件截止波长达到 $2.4\mu\text{m}$ ^[32]。已研制出截止波长至 $2.6\mu\text{m}$ 左右的台面型 32×32 、 64×16 、 64×64 及 512×256 等面阵探测器。

通过分析国际及国内 InGaAs 探测器的发展现状和对延伸波长 InGaAs 焦平面探测器的需求,今后 InGaAs 短波红外焦平面探测器的发展将会主要集中在以下几个方面:

- 低暗电流、低噪声。
- 小光敏元、大规模阵列焦平面器件。
- 响应波段向可见光或长波方向延伸。

1.2.2 关键技术研究

为了成功地制备高性能的 InGaAs 探测器,需要对器件制备过程中的关键技术进行深入地研究。

1.2.2.1 异质外延工艺

影响异质结性能的两个关键界面参数是能带补偿和界面态。异质界面处缺陷影响半导体光电探测器的 I-V 特性及光响应信号,与材料生长工艺相关,半导体异质结界面一般会存在较多的界面态缺陷,特别是对于晶格失配体系材料,更是会存在大量的界面态,形成界面复合中心,严重影响半导体器件性能,在半导体器件制备过程中,应该通过优化材料生长工艺和其他处理工艺来改善界面性能,尽量减小界面态密度;能带补偿(ΔE_C 和 ΔE_V)是异质结的一个非常主要物理参数,它在异质结设计中起着关键的作用,在异质结半导体光电探测器当中,能带补偿决定异质结的热平衡能带图以及影响载流子输运等。对于失配体系的异质外延材料而言,一般通过生长缓冲层来减小界面态以及外延材料中的缺陷。为了增大 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 探测器的探测波长,以满足更多的应用需求,

需要增大 In 的组分。对于高 In 组分 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 探测器而言,外延材料($\text{In}_x\text{Ga}_{1-x}\text{As}$)与衬底材料(InP)的晶格将不再匹配,而且两者之间的晶格失配随 In 含量的增加而增大。现在国际上普遍采用的缓冲结构主要有以下三种方案: 1)选用 In 组分渐变的 $\text{In}_x\text{Al}_{1-x}\text{As}$ 为缓冲层^[33,34], 2)选用 In 组分线性变化 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 为缓冲层^[35,36], 3)选用组分突变的 $\text{InAs}_y\text{P}_{1-y}$ 为缓冲层^[37,38]。对于 AlGaIn/GaN 结构材料,由于没有自身外延衬底,一般采用在蓝宝石、Si 或 SiC 衬底异质外延的方法,使用 GaN 或 AlN 作为缓冲层可以很大程度上改善界面及外延材料的质量。对于在 GaAs 衬底上异质外延的 HgCdTe 材料而言,一般会采用 CdTe 作为缓冲层材料。王凯等^[39]研究了延伸波长的 $\text{In}_{0.78}\text{Al}_{0.22}\text{As}/\text{In}_{0.78}\text{Ga}_{0.22}\text{As}/\text{In}_x\text{Al}_{1-x}\text{As}$ 双异质结光电探测器,在异质结界面处插入一层数字梯度超晶格(DLSI)能起到很好的效果。

1.2.2.2 扩散工艺

对于平面结构的 InGaAs 探测器,需要通过在 n-i-n 型结构材料的基础上通过扩散的方法形成 p 型掺杂,因此扩散成结工艺非常地关键,对于 InGaAs 材料要形成 p 型掺杂,一般以 ZnAs 或者 ZnP 做为扩散源,吴小利^[40]研究了 InGaAs 探测器的扩散工艺,表明扩散成结工艺直接关系到器件制备的成功与否及性能的好坏,在此基础上李永富^[41]研究了扩散工艺的进一步改进,邓洪海^[42]研究了扩散时间、温度及快速热退火对扩散结深的影响。

1.2.2.3 台面成型工艺

对于台面结器件,需要通过台面成型技术形成多个互相独立的光敏元,随着 InGaAs 焦平面探测器向大规模的长线列和面阵焦平面发展,光敏元尺寸越来越小,器件间距越来越短,对台面刻蚀工艺也提出了更高的要求,宁锦华^[43]等人对基于 Cl_2/N_2 气氛刻蚀 InGaAs 的 ICP 刻蚀技术进行了研究,包括 ICP 功率源、偏压功率源、电极温度、腔体压强以及气体流量等主要刻蚀参数对刻蚀速率的影响,并以此对这些参数进行优化,最后获得了刻蚀速率均匀可控、表面形貌良好的刻蚀条件。朱耀明^[44]等人采用正交设计试验方法研究了基于 $\text{Cl}_2/\text{CH}_4/\text{H}_2$ 气氛的刻蚀条件,并与 Cl_2/N_2 气氛进行了对比。研究表明, Cl_2/N_2 气氛 ICP 刻蚀损伤是以离子轰击造成的晶格缺陷和断键为主的,采用湿法腐蚀和硫化的方法可以一定程度的减小了表面的缺陷损伤和断键,但是深层次的缺陷仍不能避免,正交设计试验方法得到了合适的 $\text{Cl}_2/\text{CH}_4/\text{H}_2$ 气氛刻蚀条件:温度为 60°C 、ICP 功率为 600W、RF 功率为 45W、压强为 2mT,通过对比发现,该条件下刻蚀造成的晶格损伤比 Cl_2/N_2 气氛要小一些。采用该刻蚀条件研制了短波红外 InGaAs 探测器,研究结果表明其暗电流得到了改善。

1.2.2.4 表面钝化工艺

半导体材料表面由于存在着晶格中断带来的悬挂键、表面缺陷、杂质以及空气污染物等引入的杂质能级，这些杂质能级形成产生复合中心，严重影响器件的电学性能。对于航天应用的 InGaAs 探测器器件，暗电流噪声由于会降低器件的探测极限，是需要尽量降低的一项参数，器件表面缺陷产生的漏电流是暗电流的一项重要来源，因此表面钝化工艺对器件性能的提高显得十分关键。对台面型结构 InGaAs 探测器，器件在台面成型过程中使更多的材料裸露在空气中，表面钝化工艺就显得更为重要。研究表明：在器件钝化工艺不是很理想的情况下，台面型结构 InGaAs 探测器的侧表面电流是器件暗电流的主要成份，是导致器件暗电流过大的直接原因^[45]，而表面钝化工艺的改进可以使器件暗电流大大降低。

1.3 半导体器件的钝化研究

1.3.1 半导体的表面

达姆在 1932 年首先指出晶体自由表面的存在使晶体的周期性势场在表面中断，从而引起附加能级，这种能级称为达姆表面能级^[46]。在晶体表面不附着氧化层或其它任何分子的所谓理想表面情况下，对晶体表面求解薛定谔方程，结果表明电子被局限在表面附近，这种电子状态称作表面态，对应的能级称为表面能级，每个表面原子对应禁带中一个表面能级。一般半导体材料表面原子面密度在 10^{15}cm^{-2} 量级，悬挂键面密度(即表面态密度)也应该是 10^{15}cm^{-2} 量级^[47]。当硅表面被氧化后，因在表面覆盖了一层二氧化硅层，使硅表面的悬挂键大部分被二氧化硅层的氧原子所饱和，表面态密度大为降低，实验测得的表面态密度常在 $10^{10}\sim 10^{12}\text{cm}^{-2}$ 之间，比理论值低很多。由于硅与二氧化硅的格子并不能匹配得完全适合，总有一部分悬挂键未被饱和，因此表面态密度并不减小到零。理想表面并不存在，受环境影响表面可能有物理吸附层或与之接触过的物质留下的痕迹，或是生成氧化物或其它化合物，使得表面情况变得更加复杂而难以弄清。

研究表明在绝缘层和半导体材料体系中存在着四种基本形式的电荷或能态，以 Si/SiO₂ 体系为例^[48]，如图 1.3.1.1 所示：

(1) 绝缘层中可动离子。可动离子包括 Na⁺、K⁺、H⁺等，由于 Na⁺在一般环境气氛中广泛存在，可以来源于工艺中的化学试剂、器皿和各种沾污。一般 SiO₂ 中 Na⁺密度在 10^{12}cm^{-2} 以上。可动离子在 SiO₂ 中的扩散系数和迁移率都很大，受电场和温度的作用能够在 SiO₂ 层中漂移，对器件性能影响显著，是一种重要的离子沾污来源。

(2) 绝缘层中的固定表面电荷。由于在 Si-SiO₂ 界面附近存在过剩硅离子从而产生固定表面正电荷,它一般位于 Si-SiO₂ 界面 20nm 以内,并且不容易漂移。固定电荷密度与氧化层厚度、杂质类型、杂质浓度、表面电势等因素无关,一般不能充放电,不能与 Si 交换电荷。固定电荷密度与氧化工艺条件、退火条件以及 Si 单晶的晶向(晶面)有显著关系。

(3) 绝缘层和半导体界面处的界面态。界面处 Si 晶格中断,使 Si-SiO₂ 界面 Si 禁带中存在许多准连续的表面电子能级。Si-SiO₂ 界面处的界面态可以迅速地从半导体导带和价带俘获载流子或向导带和价带激发载流子,称为“快态”。与此对应,半导体表面还有一种“慢态”,慢态处于厚度为零点几纳米到几纳米的 Si 表面天然氧化层外表面上,也就是处于氧化层-空气界面上,也可能来自 Si-SiO₂ 界面附近的缺陷或位于禁带中的杂质能级。慢态与体内交换电子时必须通过氧化层,因此就比较困难,时间可能很长。界面态分施主型和受主型两种。

(4) 绝缘层中的陷阱电荷。由于 X 射线、γ 射线或电子射线的辐射,在 SiO₂ 中激发产生自由电子和空穴,如果同时存在电场,除复合作用外,电子在 SiO₂ 中可以运动至 SiO₂ 外表面或由 Si-SiO₂ 界面向 Si 中移动,而空穴由于运动困难而被 SiO₂ 中原有陷阱俘获,从而在 SiO₂ 中留下正的空间电荷。这种由辐射电离引起的电荷由退火工艺容易予以消除。

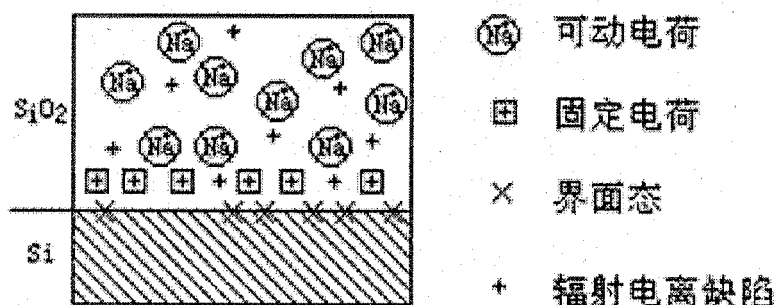


图 1.3.1.1 Si-SiO₂ 体系中的能态和电荷

Fig.1.3.1.1 Energy states and charges in Si-SiO₂ system

1.3.2 钝化方法

为获得优异的半导体表面性质,一方面要求有效地清除半导体表面处的污染物得到纯净的表面,并且要求有效地阻止纯净的半导体表面在空气中或者绝缘层界面受到污染或氧化,即化学钝化;另一方面要求能够有效地降低绝缘层和半导体材料之间的界面态密度,即电学钝化。钝化工艺做为半导体器件制备一项必不可少且十分关键的工艺,已经进行了大量有意义的研究,总结出了许多有效的方法。

1.3.2.1 化学溶剂处理

半导体材料容易受到空气中有机以及无机污染物的玷污,使表面产生额外的缺陷能级,表面溶液处理能够有效地去除表面污染物。常有的有机溶剂有:甲醇、氯仿、三氯乙烯、丙酮、酒精等,可以有效去除表面大部份的有机物及其他杂质;常用的无机溶剂有 HCl, KOH, NaOH, $(\text{NH})_4\text{S}_{1-x}$, HF, 王水^[49-51]等溶液等,能够有效去除表面处的氧化物或杂质。Byoung-Gue MIND 等^[52]研究了台面工艺的 InP/InGaAs/InP 结构 HBT 器件的钝化工艺。台面成形后采用了三种不同工艺的钝化膜:PECVD 生长的氮化硅与二氧化硅和 ALD 生长的氧化铝,结果显示对不同的钝化膜工艺,表面漏电相似。而在台面成形后采用 BOE(6:1)溶液处理后再沉积一层钝化膜方法,表面特性得到有效改善。分析可能是由于 BOE 能够有效地去除台面成形后表面过剩的 In, Ga 或 As 元素。S. SUZUKI 等^[53]研究了用 HF 溶液清洗 InGaAs 表面, XPS 分析表明表面氧化层得到有效去除。R. Driad 等^[54]研究了 InGaAs 材料(100)面的硫钝化工艺,室温下样品浸入浓度为 8.9%的 $(\text{NH}_4)_2\text{S}$ 溶液不同的时间,然后依次经过丙酮、甲醇清洗、 N_2 吹干。XPS 分析表明样品表面几个纳米范围内存在着 In, As, Ga 元素氧化物,这会导致表面产生非辐射复合缺陷中心。在经过 30 秒钟 $(\text{NH}_4)_2\text{S}$ 溶液处理后,表面氧化物被完全去掉,同时 XPS 分析显示 S 与 Ga 和 In 元素可能形成了 Ga-S-In, Ga-S-In, In-S-In 化合键。在室温下利用 632.8nm 波段 He-Ne 激光器 PL 光谱研究了硫化的影响,结果显示硫化工艺材料的 PL 峰强度增加了 40 倍,采用硫化工艺的 HBT 器件漏电流得到有效降低,电流增益更大。

1.3.2.2 界面控制层

化合物半导体绝缘层与半导体之间(I-S)界面态起源有以下物理模型:

- 统一缺陷模型;
- DIGS (disorder induced gap state) 模型;
- 有效功函数(EWF)模型。

Hideki 等^[55]提出了 DIGS 解释模型,能够很好地解释在(I-S、S-S、M-S)界面态计算分析中的很多规律。在 DIGS 模型的基础上,作者提出了在绝缘层和半导体间插入界面控制层(interface control layer)的想法。对于 InP 和 InGaAsMISFET 器件,采用自身阳极氧化(ICL)+photo-CVD 沉积 SiO_2 的工艺,界面态密度得到有效降低、沟道迁移率增加、漏极电流稳定性得到改善。对于 InGaAs 材料,采用超薄 Si (ICL)+photo-CVD 沉积 SiO_2 的工艺也是一种很有效的方法。S. SUZUKI 等^[53]研究了通过 HF 表面处理有效地去除 InGaAs 表面的氧化层,然后沉积一层 10Å 左右与 InGaAs 衬底能较好匹配的 Si 插入层

(ICL), 然后再沉积一层 Si 基介质层 SiO_2 或者 Si_3N_4 。通过研究不同工艺 MIS 器件的 C-V 曲线, 发现界面态密度能够有效降低到 $8 \times 10^{10} \text{cm}^{-2} \text{eV}^{-1}$ 。采用此工艺制备了 MISFET 结构器件, 器件电学特性得到有效改善。Hyoung-Sub Kim 等^[56]研究了在 HfO_2 和 InGaAs 界面生长 Ge 插入层, 对比分析了有和没有 Ge 插入层 HfO_2 和 InGaAs 的界面特性, 结果显示 Ge 插入层工艺的器件表现出更优异的界面特性。器件工艺为 InGaAs 材料表面采用 $\text{HCl} + (\text{NH}_4)_2\text{S}$ 清洗工艺, 然后依次沉积 $\text{Ge}/\text{HfO}_2/\text{TaN}$, 最后器件在 $\text{N}_2(5\% \text{O}_2)$ 气氛中 600°C 温度下进行退火处理。研究表明 Ge 插入层工艺 $\text{HfO}_2/\text{InGaAs}$ 界面态密度为 $4.8 \times 10^{12} \text{eV}^{-1} \text{cm}^{-2}$, 器件表现出更小的 C-V 频率色散特性以及更小的漏电流。

1.3.2.3 等离子清洗

绝缘层薄膜在衬底表面的粘附力不仅取决于衬底的类型, 而且受表面残留物的影响, 氧等离子体能有效地去除表面有机残留物, 氢等离子体能有效地去除表面的无机残留物^[57]。在薄膜沉积之前运用氢等离子体预清洗工艺能有效地改善沉积薄膜的质量及其与衬底材料的粘附力。比如 NH_3 等离子体预清洗工艺能使 NH_3 分解为 N 和 H 原子, H 原子作用于表面可以形成氢化的表面层, 在薄膜与衬底之间形成有益的夹层。Jianqiang Lin 等^[58]研究了应用于 MOS 器件 InGaAs 表面的 PH_3 等离子体钝化, 材料表面经 10% 浓度 HCl 清洗及 $(\text{NH}_4)_2\text{S}$ 溶液处理, 然后在 430°C 经 PH_3 等离子处理 60 秒, MOCVD 沉积 10nm 厚的 HfO_2 。经 PH_3 钝化器件测得界面态为 $8.6 \times 10^{11} \text{cm}^{-2} \text{eV}^{-1}$, C-V 特性显示较小的频率色散和回滞曲线。XPS 分析表明经 PH_3 钝化后 InGaAs 表面形成 P 元素的结合键, 表面的 As 氧化物得到有效去除。

1.3.2.4 特殊气体处理

与等离子体清洗类似, 在沉积薄膜之前半导体表面经特殊气体处理能有效地去除表面氧化物或杂质。Wilhelm Melitz 等^[59]研究了 InGaAs 制备的 MOSFET 器件的表面钝化工艺。 H_2 分子通过 TC-50 热裂化装置产生原子氢, 材料表面在空气中暴露后, 通过原子氢清洗能够有效地去除表面氧化层(将表面的 As 原子和 As_2O_3 转化为 AsH_3 和 H_2O , 转化物通过热退火挥发掉)和实现 $\text{InGaAs}(001)-(4 \times 2)$ 表面重构。材料表面在经过氢清洗、退火、金属有机分子钝化(TMA)、ALD 氧化物沉积之后, 可以实现表面费米能级非钉扎。 Al_2O_3 的反应前驱物三甲基铝(TMA)可以有效地去除表面的 As-O 及 Ga-O 键^[59-60]。Wipakorn Jevasuwan 等^[60]研究了 InGaAs 材料 MISFETs 器件表面 TMA 钝化工艺及界面形成过程。采用了两种不同工艺: a) 前两个生长周期, TMA 剂量较高 (5Pa.s), 后面的生长周期 TMA 正常剂量 (1Pa.s); b) TMA 正常剂量。俄歇分析(AUE)

表明 ALD- Al_2O_3 在 InGaAs 表面的沉积分两个过程: (1)界面形成过程, TMA 与 InGaAs 表面氧化物反应; (2)体生长, Al 和 O 原子的数量随 ALD 原子层周期正比例增加。XPS 分析表明高剂量 TMA 工艺使表面氧化物减少。MIS 电容器的 C-V 特性分析表明 a)工艺器件平带电压 V_{fb} 正方向的漂移及频率发散的减小。a)和 b)工艺的界面态密度分别为: $1.2 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$ 和 $3.1 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$ 。

1.3.2.5 光照处理

R. Driad 等^[61]研究了 InGaAs/InP 结构 HBT 器件 InGaAs 材料表面的钝化工艺, 采用紫外线辐射 (UV) 及臭氧 (ozone) 处理能有效地去除半导体表面的有机和无机物。器件表面通过 UV-ozone 处理后器件性能得到改善, XPS 分析显示表面形成 As_2O_3 , As_2O_5 , Ga_2O_3 和 In_2O_3 氧化物, UV-ozone 去掉了表面缺陷层, 使表面材料组分呈现化学计量比, 然而在 PECVD 沉积薄膜后, 器件性能又出现恶化。经过 UV-ozone 处理后, 在 PECVD 沉积之前, 器件表面经 HF 溶液处理后, 器件性能得到明显改善。

1.3.2.6 退火工艺

研究表明在气体气氛中适当工艺的退火条件能有效改善绝缘层和半导体之间的界面特性。M. Medjdoub 等^[62]研究了 ICPCVD 工艺生长的 SiN_x 薄膜与 InGaAs 或 InP 衬底的界面特性。 SiH_4/NH_3 反应物生长的 SiN_x 薄膜与 InGaAs 或 InP 衬底在 N_2 氛围 200°C 温度下退火 1 小时, 界面态密度得到有效降低; SiH_4/N_2 反应物生长的 SiN_x 薄膜与 InP 衬底在 ArH_2 氛围 200°C 温度下退火 1 小时, 界面态密度也得到有效降低。

1.3.2.7 表面绝缘层薄膜

为了防止半导体材料表面受到空气中水气影响、杂质吸附、再氧化, 需要在材料表面淀积一层绝缘介质薄膜。尤其对于 III-V 族砷化物半导体, 由于自身氧化物的存在会在界面处产生缺陷, 形成产生复合中心, 使器件电学特性较差, 因此需要有效抑制及去除表面氧化物以及沉积一层绝缘层作钝化保护。

● 硅半导体材料

对于 Si 半导体材料, 可以通过热氧化的方法在表面形成一层 SiO_2 层, 使 Si 表面的悬挂键大部分被 SiO_2 中的氧原子所饱和, 表面态密度大大降低。在 Si/ SiO_2 界面, 可以实现界面态密度低至 $\sim 10^{10} \text{cm}^{-2}$, 绝缘层击穿电场大于 10MV/cm ^[63]。然而随着器件尺寸越来越小, 绝缘层在变薄的同时会导致高功率消耗以及量子隧穿所引起的漏电流, 高介电常数材料成为发展趋势, 除了 SiO_2 、 SiN_x 材料外, 其他的高介电材料还有: Al_2O_3 、 Gd_2O_3 、 MgO 、 Er_2O_3 、 LaAlO_3 、

La_2O_3 、 HfO_2 等等，而在这些材料中对 Al_2O_3 和 HfO_2 有着更大的研究热情。图 1.3.2.1 为不同材料禁带宽度与介电常数的关系，表 1.3.2.1 为各高介电常数材料介电常数、禁带宽度参考值。

● II-VI族半导体材料

对于 II-VI 族半导体材料比如 HgCdTe ，在表面生长自身钝化膜后，器件的性能并不能完全满足使用的要求，特别是对于以光伏器件为芯片的 FPA，需要沉积一层介质薄膜，常用的介质膜主要有： ZnS 、低温化学气相沉积(LT-CVD) SiO_2 、低温电子回旋共振等离子体化学气相沉积(ECR-PCVD)氮化硅 SiN_x 、 CdTe 等，每种方法都有优缺点^[64-65]。目前我国 HgCdTe 光导器件基本上采用阳极氧化膜钝化，光伏器件基本上采用沉积 ZnS 来钝化。 ZnS 常用于光伏器件的钝化，可以用蒸发法，也可以用溅射法。它的自身钝化层最好用阳极硫化，可以使两层膜的结合较好。 ZnS 膜的优点是：抗反射强，且在波长 λ 大到 $14\mu\text{m}$ 时仍然无吸收，故适于长波器件的钝化。现阶段国内也开展了一些用 CdTe 钝化光伏器件的研究^[64]。

● III-V族半导体材料

对于 III-V 族半导体材料，一般在材料表面通过 CVD 的方法沉积一层 SiO_2 或者 Si_3N_4 介质薄膜，或者沉积一层聚酰亚胺，近年来原子层沉积 (atomic layer deposition) 生长的 Al_2O_3 、 HfO_2 等高 k 材料也广泛应用于 III-V 族半导体材料。

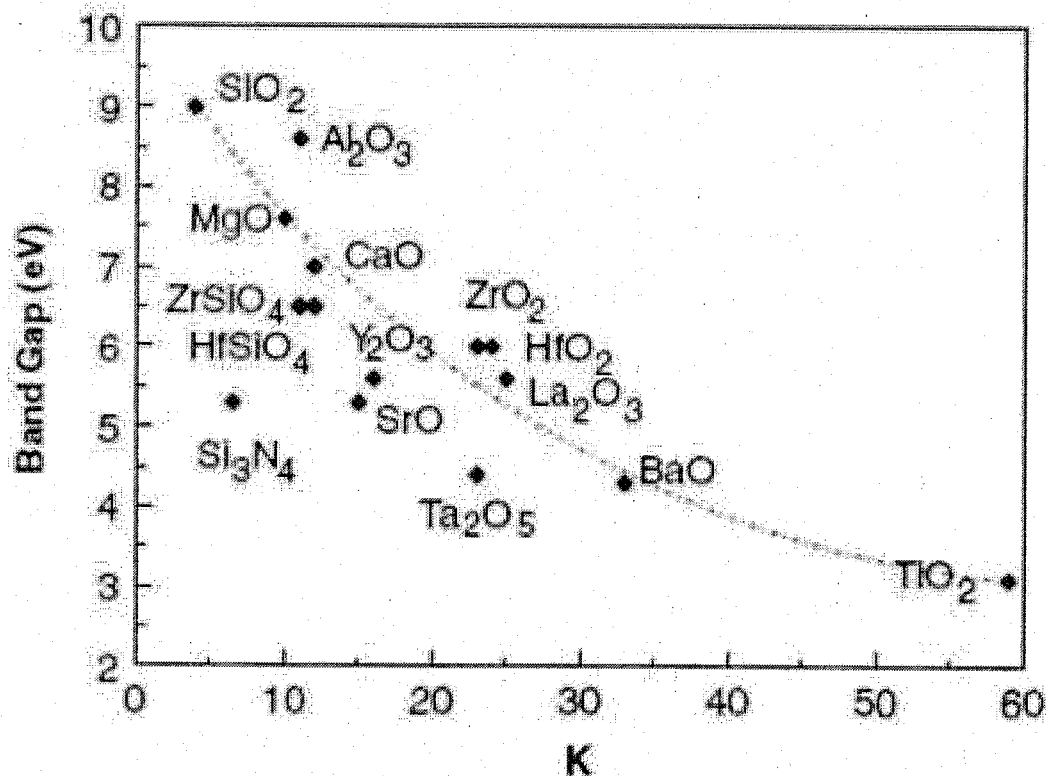


图 1.3.2.1 材料禁带宽度与介电常数的关系^[63]

Fig.1.3.2.1 Relationship of band gap with dielectric constant of varied materials

表 1.3.2.1 各绝缘材料介电常数与禁带宽度值^[63]

Table 1.3.2.1 The dielectric constant and band gap values of varied insulating materials

Dielectric	k value	Band gap (eV)
SiO ₂	3.9	9
Si ₃ N ₄	7	5.3
HfO ₂	25	5.8
Al ₂ O ₃	9	8.8
TiO ₂	80	3.5
Ta ₂ O ₅	22	4.4
SrTiO ₃	2000	3.2
ZrO ₂	25	5.8
HfSiO ₄	11	6.5
La ₂ O ₃	30	6
Y ₂ O ₃	15	6
LaAlO ₃	30	5.6

1.3.3 表征手段和方法

为了更好地表征和理解材料表面各种电荷、缺陷成分及探索去除和钝化表面缺陷的途径,精确的测试和分析方法显得尤为重要。金属-绝缘体-半导体 (MIS) 结构是研究半导体表面最常用也是最为有用的器件结构^[66]。界面态陷阱在电路中可以等效为一个电容 C_{it} 和一个电阻 R_{it} 的串联结构,然后再和半导体电容 C_s 并联。很多方法就是根据界面态陷阱的电学特性来精确计算界面态密度的大小。

1.3.3.1 C-V 测试法

Paul K. Hurley 等^[67]采用 C-V 测试研究了 ALD-Al₂O₃/In_{0.53}Ga_{0.47}As 结构 MOS 表面固定电荷及界面态特性。通过高频 C-V 曲线 (@-50°C, 1MHz) 平带电压的分析,得到了界面态在 In_{0.53}Ga_{0.47}As 带隙中的分布及氧化层中的固定电荷,在 Al₂O₃ 氧化层中存在正的密度为 $9 \times 10^{18} \text{cm}^{-3}$ 的固定电荷,而在 Al₂O₃/In_{0.53}Ga_{0.47}As 界面处存在负的密度为 $8 \times 10^{12} \text{cm}^{-2}$ 的固定电荷。经过 5%H₂/95%N₂ 气氛、350°C 退火 30min,氧化层中的电荷密度得到有效降低,通过 In_{0.53}Ga_{0.47}As 表面硫化处理及减小样品到 ALD 反应腔的转移时间等优化工艺,中间带隙界面态密度有效降低到 $6\text{-}9 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$ 。Tamotsu Hashizume 等^[68]研究了 ALD 沉积的 Al₂O₃ 与 AlGaIn/GaN 外延材料的界面特性。采用了结合标准

及光照下 C-V 测试方法得到了界面态密度的分布。C-V 曲线存在两个电容台阶，室温下界面态表现出固定电荷特性，采用光照下 C-V 方法测得 $\text{Al}_2\text{O}_3/\text{AlGaIn}$ 之间界面态密度大于 $1 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$ 。S. J. Song 等^[69]研究了光子高频 C-V (photonic high-frequency C-V) 法表征 Si/SiO_2 结构 MOS 器件的界面态。光源能量为 0.943 eV，测得 N 型和 P 型 MOS 器件界面态 D_{it} 在禁带中呈现 U 形分布。P. Muret^[70]研究了脉冲电容法 (Pulsed capacitance measurements) 和微分等温瞬态谱 (Differential isothermal transient spectroscopy) 表征 $\text{Al}/\text{SrTiO}_3/\text{Si}$ 结构 MIS 电容的界面特性，如图 1.3.3.1 和图 1.3.3.2 所示。脉冲电容测试法是 MIS 结构器件在经历积累区或者平带脉冲之后的高频 C-V 曲线，栅电压的每个测试步进历经不同的时间延迟。

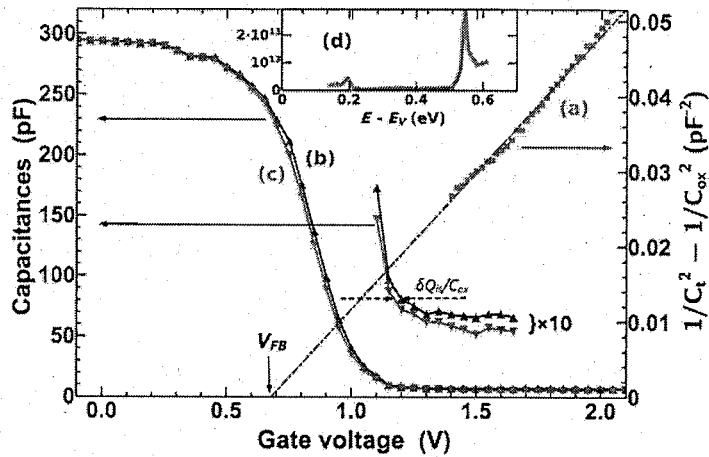


图 1.3.3.1 脉冲电容法测试 $\text{Al}/\text{SrTiO}_3/\text{Si}$ 结构 MIS 电容 C-V 曲线

Fig.1.3.3.1 The C-V curves of $\text{Al}/\text{SrTiO}_3/\text{Si}$ MIS capacitors characterized by pulsed capacitance measurements

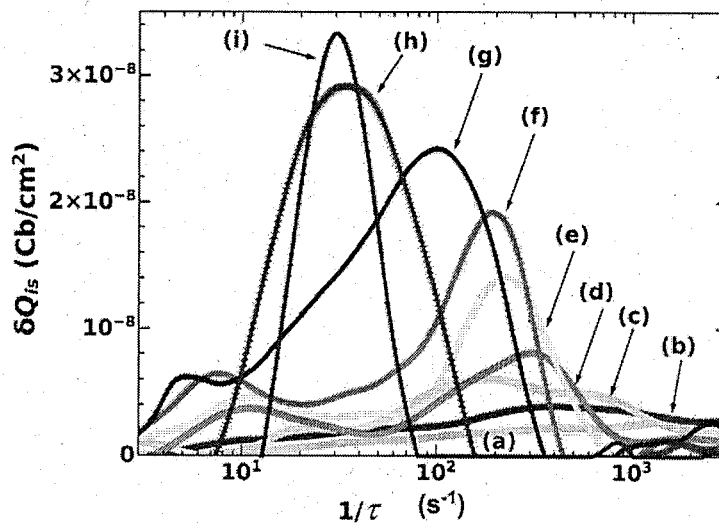


图 1.3.3.2 $\text{Al}/\text{SrTiO}_3/\text{Si}$ 结构 MIS 电容微分等温瞬态谱图

Fig.1.3.3.2 Differential isothermal transient spectroscopy of $\text{Al}/\text{SrTiO}_3/\text{Si}$ MIS capacitors

1.3.3.2 电导法

J. R. LaRoche 等^[71]研究了使用 4 种不同的方法计算了 $\text{SiO}_2/\text{4H-SiC}$ 结构 MOS 电容的界面态密度, 分别为: Terman 法、准静态电容法、高低频电容法等 C-V 测试方法和电导法。高低频电容法是最简便的方法, 容易受到测试条件的限制, 而电导法被认为是测试更精确的方法。C-V 测试交流信号 10mV, 高频测试电压扫描速率为 0.1V/s, 低频测试电压步进为 10mV, 每个步进停留 2 秒钟, 电压扫描速率为 0.004V/s。4 种方法所得到的界面态密度大小相当, 在 $10^{11}\text{cm}^{-2}\text{eV}^{-1}$ 到 $10^{12}\text{cm}^{-2}\text{eV}^{-1}$ 之间变化。

1.3.3.3 深能级瞬态谱 (DLTS)

Dong Wang 等^[72]研究了使用深能级瞬态谱 (DLTS) 精确测量 MIS 器件 Ge 与 GeO_2 之间界面态密度 D_{it} , 通过优化测试条件有效地摒除了绝缘层中的慢缺陷对 D_{it} 测试结果的影响。对于使用 TiN 栅电极的 n-和 p-Ge-MIS 电容, D_{it} 呈现非对称的 U 形分布, D_{it} 在禁带中间大小为 $5 \times 10^{10}\text{cm}^{-2}\text{eV}^{-1}$ 。通过 DLTS 研究了后金属化退火 (PMA) 对 Al 栅电极 p-Ge-MIS 电容 D_{it} 和慢缺陷钝化的影响。

1.3.3.4 电荷泵送法

Chunment Dou 等^[73]研究了使用电荷泵送法 (charge pumping method) 表征 Si/SiO₂ 界面态密度。验证了在 420℃ 温度下退火工艺能有效钝化 Si 表面悬挂键。

1.3.3.5 其他表征方法

除了以上介绍的直接测试界面态密度的方法外, 还有很多其他表征钝化效果的方法。Wilhelm Melitz 等研究了 InGaAs 材料制备的 MOSFET 器件的钝化工艺。使用扫描隧道显微镜 (STM) 表征原子级分辨的材料表面形貌特征, 使用扫描隧道谱 (STS) 研究表面电学特性 (缺陷态)。Wipakorn Jevasuwan 等研究了 ALD- Al_2O_3 在 InGaAs 表面的钝化工艺, 使用俄歇分析 (AES) 表明 ALD- Al_2O_3 在 InGaAs 表面的沉积分两个过程: (1) 界面形成过程, TMA 与 InGaAs 表面氧化物反应; (2) 体生长, Al 和 O 原子的数量随 ALD 原子层周期正比例增加。使用 XPS 分析了材料表面的氧化物变化。

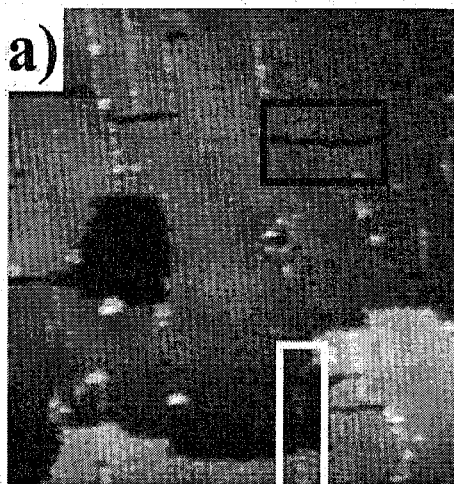


图 1.3.3.3 InGaAs 表面的 STM 表征

Fig.1.3.3.3 Graph of InGaAs surface characterized by scanning tunnel microscopy

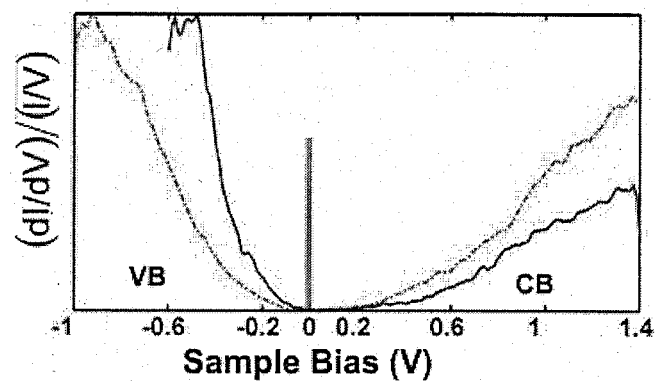


图 1.3.3.4 InGaAs 表面 STS 谱图

Fig.1.3.3.4 Scanning tunneling spectroscopy of InGaAs surface

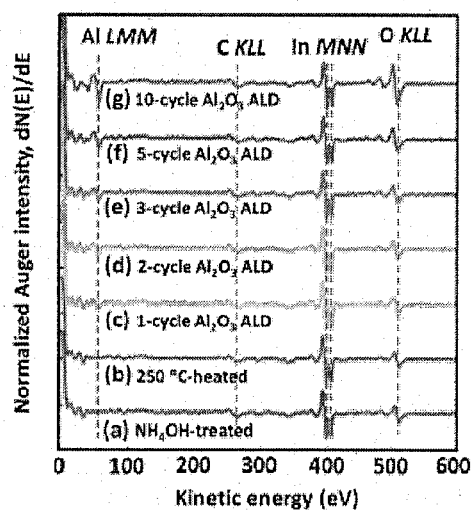


图 1.3.3.5 InGaAs(100)表面俄歇电子能谱 (AES) 分析

Fig.1.3.3.5 Auger electron spectroscopy analysis of the InGaAs(100) surface

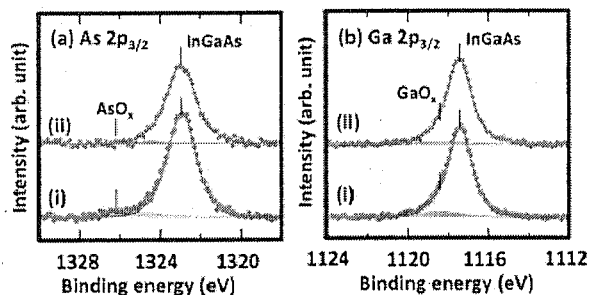


图 1.3.3.6 不同工艺 X 射线光电子能谱 (XPS) 测试

Fig.1.3.3.6 X-ray photoelectron spectroscopy measurements of varied processes

1.4 InGaAs 半导体器件的钝化研究进展

对于 InGaAs 材料半导体器件而言,一般在半导体表面经过去氧化物处理(如 BOE、 $(\text{NH}_4)_2\text{S}$ 等)之后,会立刻淀积一层 SiO_2 、 Si_3N_4 、聚酰亚胺、 Al_2O_3 等介质薄膜。自 1990 年代以来,硫钝化工艺显示出能非常有效地改善 MOS 和 MOSFET 器件的性能^[74-83],其在 III-V 族半导体器件的应用也取得了一些进展。R. Driad 等^[54]研究了 InGaAs 材料(100)面的 $(\text{NH}_4)_2\text{S}$ 溶液钝化工艺,经 $(\text{NH}_4)_2\text{S}$ 溶液处理过的样品不仅表面氧化物得到有效去除,而且材料 PL 峰提过了 40 倍,器件电学性能得到改善。Han-Chung Lin 等^[84]研究了 $\text{Al}_2\text{O}_3/\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 之间的界面特性,制备了 MOS 电容及晶体管,先后采用了 $(\text{NH}_4)_2\text{S}$ 溶液表面处理、淀积一层 $10\text{nm Al}_2\text{O}_3$ 薄膜、 $10\%\text{H}_2$ 气氛下的退火等工艺,实现了高电子迁移率及较低的界面态密度 ($3-4 \times 10^{12} \text{eV}^{-1} \text{cm}^{-2}$)。J. J. Gu 等^[85]对硫钝化工艺进行了优化,研究了不同浓度的 $(\text{NH}_4)_2\text{S}$ 溶液钝化对平面型及 3D 埋沟 InGaAs 金属氧化物半导体场效应晶体管器件的断态(off state)特性。结果表明 10%的 $(\text{NH}_4)_2\text{S}$ 溶液可以获得最优化的 Al_2O_3 与 InP 阻挡层界面特性,而 5%和 20%的 $(\text{NH}_4)_2\text{S}$ 溶液钝化的器件存在更多地未钝化的受主缺陷。

半导体表面在经过硫化处理后,能有效去除表面氧化物及在表面形成含 S 的化合键,通过等离子 CVD 的方法沉积一层薄膜后,由于受到高能量等离子体的作用可能破坏了硫化后的表面,使硫化的作用不是很明显甚至显示不出来。Z. Jin 等^[86]研究了 InGaAs/InP 结构 HBT 器件 InGaAs 材料表面的钝化工艺。材料在 40°C 恒温下浸入 3%浓度的 $(\text{NH}_4)_2\text{S}_x$ 溶液中 10 分钟,在丙醛和丙酮溶液中清洗干净,经氮气吹干,然后样品表面沉积一层 100nm 厚的 SiN_x 钝化保护层,最后样品在氮气氛围 300°C 温度下退火 5 分钟。结果显示经过 S/ SiN_x 钝化工艺,器件的电流增益增加 15%,而在经过退火后,钝化效果及电流增益进一步增强。唐恒敬等^[87]研究了 InP/InGaAs/InP 异质结短波红外探测器的钝化工艺。样品在 60°C 温度下浸入 S 质量比为 8%的 $(\text{NH}_4)_2\text{S}_x$ 溶液中 30 分钟,然后经去离子水清

洗和氮气吹干,再淀积一层 200nmPECVD 工艺的 SiN_x 薄膜。XPS 分析表明硫溶液处理能有效去除表面材料的自身氧化物,经硫化处理后表面形成了 S-In, S-Ga 和 S-As 化合键。经过 600°C 氮气氛围退火 60 秒, MIS 器件分析显示表面电荷密度和界面态密度分别为: $4.5 \times 10^{11} \text{ cm}^{-2}$, $3.92 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 。R. Driad 等^[88]研究了 InGaAs/InP 结构 HBT 器件 InGaAs 材料表面的钝化工艺。材料表面经过化学处理后产生复合速率可以得到有效降低,但是在经历表面高等离子体沉积的 SiO_x 或者 SiN_x 后,界面特性变差。材料表面在经过 30 秒钟硫溶液处理后,分别淀积一层 thermal-ALD (水汽作 O 源)、plasma-ALD (O_2 等离子体作 O 源) 沉积的 Al_2O_3 及 PECVD 工艺 SiO_2 。结果显示 PECVD 沉积 SiO_2 后由于界面特性变差导致器件性能退化,而 ALD- Al_2O_3 钝化后的器件性能不受影响。

近年来,由于 ALD (thermal atomic layer deposition) 表现出来的低损伤、对高纵横比台阶良好覆盖、高质量低缺陷密度、精确的成分及厚度控制等优势,其在高 k 介质材料的生长方面取得了一定的进展。R. Driad 等^[89]研究了采用热 ALD (thermal atomic layer deposition) 及等离子体 ALD (plasma atomic layer deposition) 沉积 Al_2O_3 工艺钝化 InGaAs/InP 异质结双极型晶体管 (HBTS) 器件,并与传统的 PECVD 沉积 SiO_2 钝化工艺进行对比。结果显示 thermal-ALD- Al_2O_3 工艺相比于 plasma-ALD 及 PECVD 工艺器件电流增益更大,相比于 PECVD- SiO_2 工艺 ALD- Al_2O_3 工艺器件共发射极特性显示非常稳定的器件击穿电压。除了 ALD 方法,对于其他生长方法淀积的高 k 介质层也有一定的研究,P. Chang 等^[90]研究了 InGaAs 材料表面采用 MBE 原位生长 $\text{Al}_2\text{O}_3/\text{HfO}_2$ 和 $\text{HfAlO}/\text{HfO}_2$ 钝化工艺,该钝化工艺的 MIS 器件 C-V 特性曲线存在明显的由积累到耗尽再到反型的变化趋势,并且没有明显的频率色散和平带电压漂移,显示其优异的表面钝化效果。

表面钝化工艺及 I-S 界面特性的优化将主要集中在以下方面:

- 超洁净表面的获取及表面悬挂键的有效中和;
- 介质材料低损伤沉积技术的发展;
- 高质量低缺陷密度,满足化学计量成分比的介质材料;
- 与衬底材料低应力介质薄膜 (低温);
- 能经受高温退火等工艺的良好热稳定性介质薄膜。

1.5 本论文的研究目的和主要内容

本论文针对高光谱航天用短波红外 InGaAs 焦平面探测器应用需求,为了获得高探测率、低暗电流噪声、高均匀性的延伸波长短波红外 InGaAs 探测器,对短波红外 InGaAs 探测器的表面钝化工艺进行了深入研究。第一章回顾了 InGaAs

红外探测器、表面钝化的研究进展,概述了 InGaAs 器件钝化工艺的发展;第二章开展低温 ICPCVD 钝化工艺方法的研究,在 InP 衬底上采用低温 ICPCVD 方法生长 SiN_x 及 SiO_2 薄膜,研究了生长工艺参数对薄膜特性的影响及探索获取与工艺兼容的高质量钝化薄膜;第三章设计并制备了 MIS 结构的器件,并定量分析了 PECVD 工艺和 ICPCVD 工艺生长的 SiN_x 薄膜与延伸波长外延材料的界面特性,从微观上理解钝化工艺对器件性能的影响以探索进一步改进钝化工艺;第四章以 ICPCVD 钝化工艺为基础,研究了其在 n on p 结构深台面延伸波长 InGaAs 器件中应用,验证了暗电流性能及表面钝化效果;第五章在前面研究的基础上,进一步优化了 ICPCVD 钝化工艺,对比分析了改进工艺薄膜材料的界面特性,并在 P/A 测试结构器件中验证了其性能;第六章是全文总结和展望。

2 ICPCVD 低温钝化膜工艺研究

2.1 前言

随着短波红外探测器在航天、国防、民用方向的发展以及向更大规模的长线列和面阵焦平面发展,对器件性能及工艺重复性、稳定性提出了更高的要求。半导体器件表面的钝化膜沉积工艺在防止半导体器件表面受到空气中杂质玷污、湿气作用、再氧化等引入额外的缺陷能级同时,可能会对器件表面造成一定的损伤,并且在薄膜中会引入缺陷和固定电荷;随着大面阵台面结 InGaAs 器件的发展,光敏元大小、间距也越来越小,钝化膜沉积面临着更大纵宽比空隙的填充问题;钝化膜在后续热处理工艺(比如高温退火等)过程中,可能会出现气泡、裂开等不良状况。因此,探索具有高质量的、低损伤的、工艺重复性好的、有利于实现较大纵宽比填充、热稳定性好的薄膜沉积工艺方法,是发展高可靠性、高性能焦平面探测器的关键技术之一。

介质薄膜以其优良的绝缘性能和介电性能在半导体集成电路、薄膜混合集成电路以及一些薄膜元器件中得到广泛应用。常用作表面钝化层的介质薄膜包括: SiO_2 、磷硅玻璃 (PSG) 膜、氮化硅 (Si_3N_4) 膜、聚酰亚胺、半绝缘多晶硅 (SIPOS) 以及氮化铝和三氧化二铝 (Al_2O_3) 等。作为钝化层,还常使用双层结构(如 SiO_2 -PSG、 SiO_2 - Si_3N_4 、 SiO_2 - Al_2O_3 和 SiO_2 -SIPOS 等)和多层钝化膜。化学气相沉积 (CVD) 是生长介质薄膜一种常用的方法,相比于电子束蒸发、溅射等方法,体现为以下优势:首先,制备条件相对容易控制,反应温度较低,薄膜均匀性较好,对于形状复杂基板沉积方便;其次,沉积速率快,薄膜致密光滑,缺陷相对较少,品质高。在比较常用的 CVD 方法中,大气压化学气相沉积 (APCVD) 和低压化学气相沉积 (LPCVD) 由于依赖于较高的生长温度 ($>400^\circ\text{C}$) 使其应用受到一定的限制。等离子体增强化学气相沉积 (PECVD) 利用辉光放电原理,在高频电场下使稀薄气体电离产生等离子体,这些离子在电场中被加速而获得能量,可在较低温度下实现薄膜的生长,由其生长的介质薄膜在半导体集成电路中得到了广泛的应用。近年来,基于射频感应耦合等离子体 (ICP) 技术,牛津仪器 (Oxford Instruments) 发展了高密度等离子体、低沉积压强、低温沉积的高质量薄膜沉积工艺^[57]。格拉斯哥大学有着成熟的 PECVD 制备 Si-Ge 和 III-V 器件绝缘层薄膜工艺,在 300°C 温度生长 SiO_2 、低应力 SiN_x 。近年来其发展了室温下的高密度 ICPCVD 工艺,得到了 H 含量低于 3%、低应力、高质量的氮化硅薄膜,将 ICP-SiN 薄膜成功应用于 Si-Ge 和 III-

V 器件制备工艺^[91]。相比于 PECVD 工艺, ICPCVD 技术在薄膜沉积方面表现出了一定的优势。J. Yota 等人^[92]研究了使用高密度 ICPCVD、PECVD 和 LPCVD 方法沉积的氮化硅薄膜。使用 FTIR、二次离子质谱 SIMS、卢瑟福背散射谱 RBS、氢前向散射谱 HFS、湿法腐蚀、应力等方法表征了不同工艺生长的氮化硅薄膜的性能。结果显示, ICPCVD 生长的氮化硅薄膜相比于 PECVD 和 LPCVD 表现出某些优势, ICPCVD 工艺生长温度更低, 相比于 PECVD 工艺 ICPCVD 生长的氮化硅薄膜中含有更少的 H 含量 (5.5%), 而 PECVD 生长的氮化硅薄膜中有一定的氧含量。ICPCVD 工艺湿法腐蚀速率 (热磷酸和缓冲 HF) 与 LPCVD 工艺相当, 明显低于 PECVD 工艺, ICPCVD 工艺薄膜表现出与 PECVD 工艺相似的压应力。

ICPCVD 工艺生长的介质薄膜在 Si 及 III-V 半导体器件中的应用已经有较多的研究和报道。Sandeep S. S. 等^[93]研究了氮化硅薄膜作为增透和表面钝化层在 p 型 Si 太阳能电池上的应用。通过优化工艺减小薄膜中 H 元素的含量之后, 测得 SiN_x/Si 之间的界面态密度 D_{it} 为 $10^{10} \text{eV}^{-1} \text{cm}^{-2}$, 薄膜固定电荷密度为 10^{11} 到 10^{12}cm^{-2} , 经 500°C 退火后表面复合速率为 1.9cm/s 。S. Dayal 等^[94]研究了 ICPCVD 生长的氮化硅薄膜应用于 AlGaIn/GaN 结构 HEMT 器件, 在薄膜沉积之前, 采用 NH_3 等离子体预清洗工艺, 获得了较优异的器件性能。Vaibhav Dubey 等^[95]研究了 ICPCVD 室温下生长的氮化硅薄膜在 MEMS (micro-electromechanical systems) 开关器件中的应用, 薄膜可以承受 3MV/cm 的高电场强度。分析了采用 ICPCVD 沉积氮化硅钝化工艺器件的性能, 研究了绝缘层中的电荷缺陷对器件性能的影响。Hyukjoo Son 等^[96]研究了 ICPCVD 工艺生长的氮化硅薄膜在薄膜晶体管中的应用 (thin-film transistor), 使用 ICPCVD 低温生长工艺沉积了作为阻挡层和电荷存储层的氮化硅薄膜, 分别为采用不同 SiH_4/NH_3 气体流量生长, 光学带隙为 2.8eV 和 5.8eV 的两种薄膜。

本章以得到 ICPCVD 工艺沉积的, 适用于 InGaAs 光电探测器的高质量介质薄膜为目的, 研究了实验生长参数对 SiN_x 及 SiO_2 薄膜特性的影响。

2.2 ICPCVD 工作原理

本文实验所用感应耦合等离子体化学气相沉积设备是英国牛津公司的 ICP180 system100, 它由腔体、射频系统、真空系统、气路系统, 软件控制系统等五部分组成。设备含两个射频 (RF) 功率源, 如图 2.2.1 所示, 在腔体周围分布着感应耦合圆筒式线圈, 其中一个 13.56MHz 的射频功率源加在这个线圈上, 功率范围 $0-3000 \text{W}$, 这个功率称作 ICP 功率, 通过它在腔体内激发等离子体并控制离子的浓度。另一个 $0-300 \text{W}$ 、 13.56MHz 的射频功率源加在与样品台

相连的下电极上，这个功率称为 RF 功率，它可以通过控制加在下电极上的偏压，控制等离子体向下的速度，这个功率会引起等离子体对衬底的损伤和增加薄膜的应力，在不需要的情况下可以设为 0。通过液氮和电加热装置控制衬底温度在 -150°C - 400°C 范围内变化。纯硅烷(SiH_4)气体通过一个分气盘进入腔体，而 N_2 或 N_2O 等气体通过 ICP 源的上面进入腔体。通过自动压力控制仪控制腔体压强 (2-20mTorr)。整个反应腔分为两个部分：上面的等离子体产生部分和下面的薄膜沉积部分。

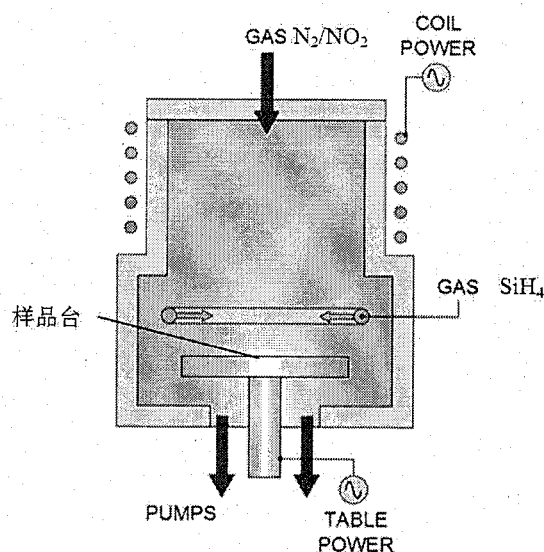


图 2.2.1 ICP-CVD 系统示意图

Fig.2.2.1 Schematic diagram of ICP-CVD system

与 PECVD 相比较，ICPCVD 反应腔体的特点有：两个 RF 功率源，分别控制等离子体的产生和向下的速度；对化学气体更高的离化效率（典型值：PECVD 约为 0.1%，ICPCVD 约为 1%），能产生更多的具有化学活性的等离子体；在 $\text{RF}=0$ 的情况下，在腔体内产生的等离子体没有一个向下的速度，可以减小等离子体对样品表面的轰击；等离子体产生部分和下面沉积部分分开，等离子在反应腔产生后扩散到样品表面进行反应，避免了样品受到高能等离子体的直接作用。

由于其反应腔的上述特点，使 ICPCVD 技术具有以下优势：更高密度的等离子体使其能够生长出更高质量的薄膜和实现更低温度下的沉积；对衬底材料的低损伤沉积；通过 RF 功率的作用，能够更好地填充纵宽比较大的空隙。

2.3 ICPCVD 技术生长氮化硅薄膜

2.3.1 实验

在薄膜沉积过程中，各个生长参数对薄膜性能会有一定的影响。Sandro Jatta 等^[97]研究了反应腔压、ICP 功率、RF 功率对 ICPCVD (Oxford Instruments Plasma

Technology) 工艺沉积的 SiN_x 及 SiO_2 薄膜特性的影响, 沉积温度固定为 80°C 。结果表明薄膜的折射率、沉积速率、应力和腐蚀速率均会受到生长参数的影响。J. W. Lee 等^[98]研究了 ICPCVD 工艺 ICP 功率、RF 功率、腔压、气体成分及温度对薄膜特性的影响, 探索了薄膜折射率、BOE 速率、应力、沉积速率随各生长参数的变化趋势。

氮化硅是一种有良好的热稳定性、化学惰性、高硬度和良好的绝缘特性的材料。以得到适合生长于 InGaAs 探测器外延材料上, 满足器件工艺流程的氮化硅薄膜为目的, 通过改变 ICP 功率、RF 功率、腔体压强研究了各生长参数下的薄膜特性。为了简化试验次数, 选择具有典型性、代表性的试验参数条件, 使其在试验范围内分布得均匀, 能反映整体规律趋势, 采用正交设计试验方法来安排试验次数和参数设置。沉积温度固定为 75°C , N_2 、 SiH_4 气体流量固定为 12.5sccm 和 15.5sccm, 生长时间均为 20 分钟。3 个可变参数均设计了 4 个不同值, 一共 16 组实验, 试验设计参数如表 2.3.1.1 所示。

表 2.3.1.1 ICPCVD 淀积氮化硅正交实验生长参数

Table 2.3.1.1 The orthogonal test process parameters of SiN_x films deposited by ICPCVD

试验次数	ICP/W	RF/W	压强/mT	厚度/埃	备注
1	250	0	8	1596	
2	250	2	10		
3	250	5	12		
4	250	10	15		
5	500	0	10	3110	
6	500	2	8		不能起辉
7	500	5	15		
8	500	10	12		
9	750	0	12	3223	
10	750	2	15		
11	750	5	8		不能起辉
12	750	10	10		
13	1000	0	15		
14	1000	2	12		
15	1000	5	10		
16	1000	10	8		不能起辉

2.3.2 结果与讨论

试验所用衬底材料为 InP，在沉积薄膜之前，衬底表面经三氯甲烷、乙醚、丙酮、酒精四步清洗，经 N_2 吹干，然后经过 40% 浓度 HF 溶液、40% 浓度 NH_4F 、水按照体积比 3: 6: 10 所配置的氢氟酸缓冲液处理，立刻转入到 ICPCVD 沉积装置，通过 ICP 源激发 N_2 等离子体对样品表面进行预清洗。通过正交试验一共获得了 3 个较理想的生长条件 1, 5, 9，如图 2.3.2.1 所示。其他条件下生长的要么裂掉，要么在清洗的时候脱落。

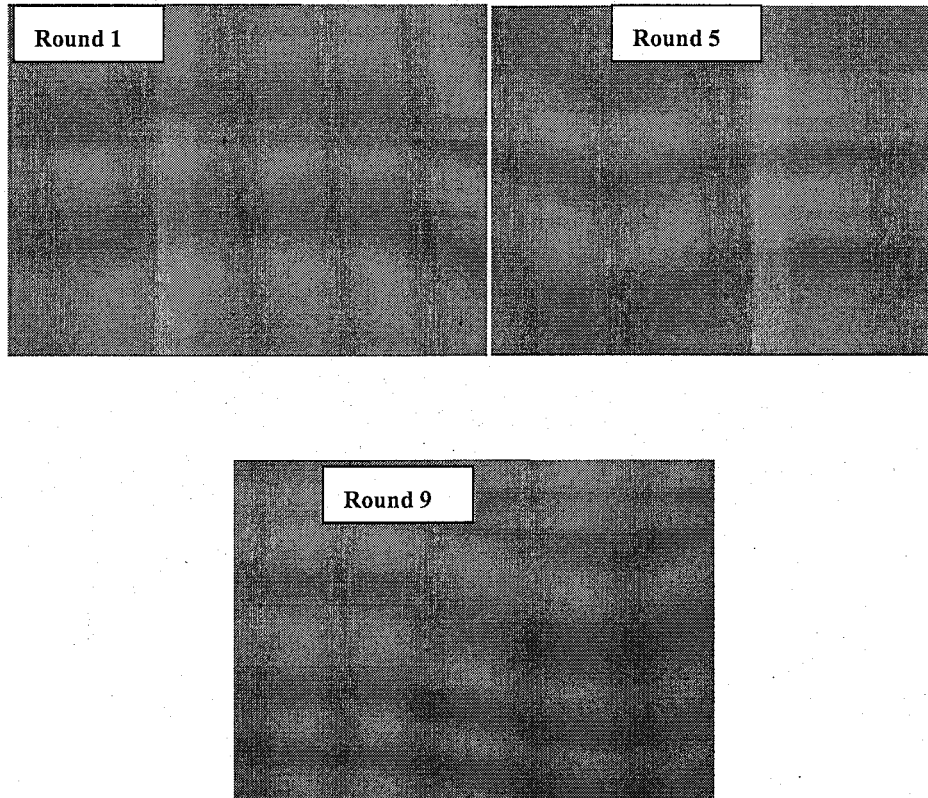


图 2.3.2.1 正交试验所获取的 3 个较理想条件下的样品显微镜下表面形貌图

Fig.2.3.2.1 Surface graph of three relative ideal samples obtained by orthogonal test

在试验 6, 11, 16 生长条件下，仪器不能正常起辉，这 3 个条件的腔体压强都是 8mT，这是因为在腔体压强太小的情况下，ICP 射频源不能正常工作。只有试验 1 在 8mT 的条件下可以正常起辉，但是试验 1 的 RF 功率设为 0，可能是 RF 功率对 ICP 射频源激发等离子体存在一定影响。可以发现，三个较好条件下试验工艺条件的 RF 都设为 0，由于 RF 功率会对等离子有一个向下的运动速度，可能是具有一定能量的等离子体不利于在样品表面发生化学反应生成 SiN_x 薄膜，这与 SiO_2 薄膜的沉积有所不同。试验 7, 8 条件 RF 功率较大，其生长的薄膜表面状态也很差，如图 2.3.2.2 所示，RF 功率不利于薄膜与 InP 衬底的匹配，生长的薄膜会存在较大的应力，不利于 SiN_x 薄膜的沉积。

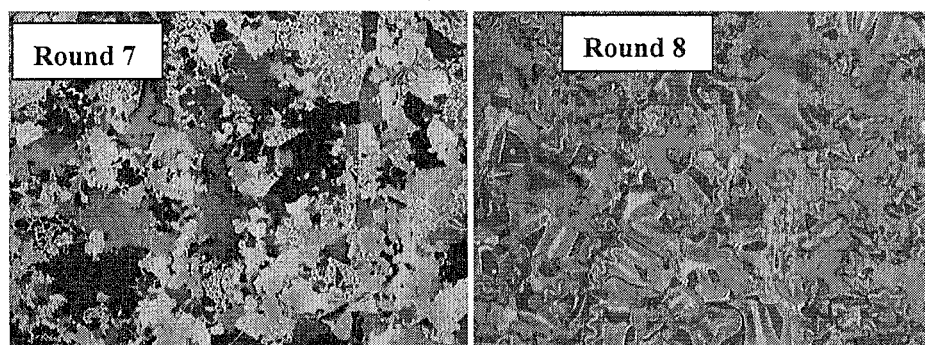
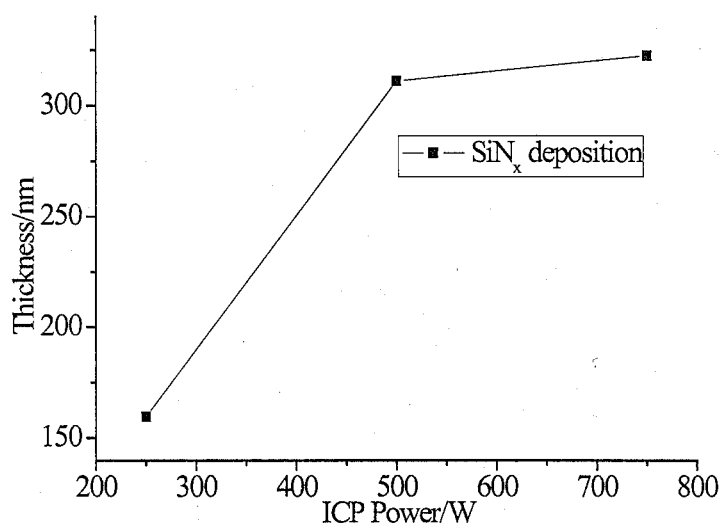


图 2.3.2.2 试验 7, 9 生长工艺薄膜表面形貌

Fig.2.3.2.2 Surface graph of SiN_x films deposited by test 7 and 9

对三个较理想条件下得到的 SiN_x/InP 样品, 分别测试了薄膜的厚度和在氢氟酸缓冲液中的腐蚀速率, 验证了在 N_2 气氛、 420°C 温度下, 退火 40s 对薄膜表面状况的影响。如图 2.3.2.3 所示, 薄膜厚度随 ICP 功率的增加有变大的趋势, 这是由于更大的 ICP 功率能够激发更多的等离子体, 与文献 97 和 98 中的结果一致。三个样品在经历高温退火工艺后, 薄膜表面状态均良好, 没有明显的气泡或裂开等不良状况, 如图 2.3.2.4 所示。三个样品浸入氢氟酸溶液中 30 分钟后, SiN_x 薄膜并没有被完全腐蚀掉, 显示出良好的致密性。

图 2.3.2.3 SiN_x 薄膜沉积厚度与 ICP 功率的关系Fig.2.3.2.3 Relationship of SiN_x films thickness with ICP power

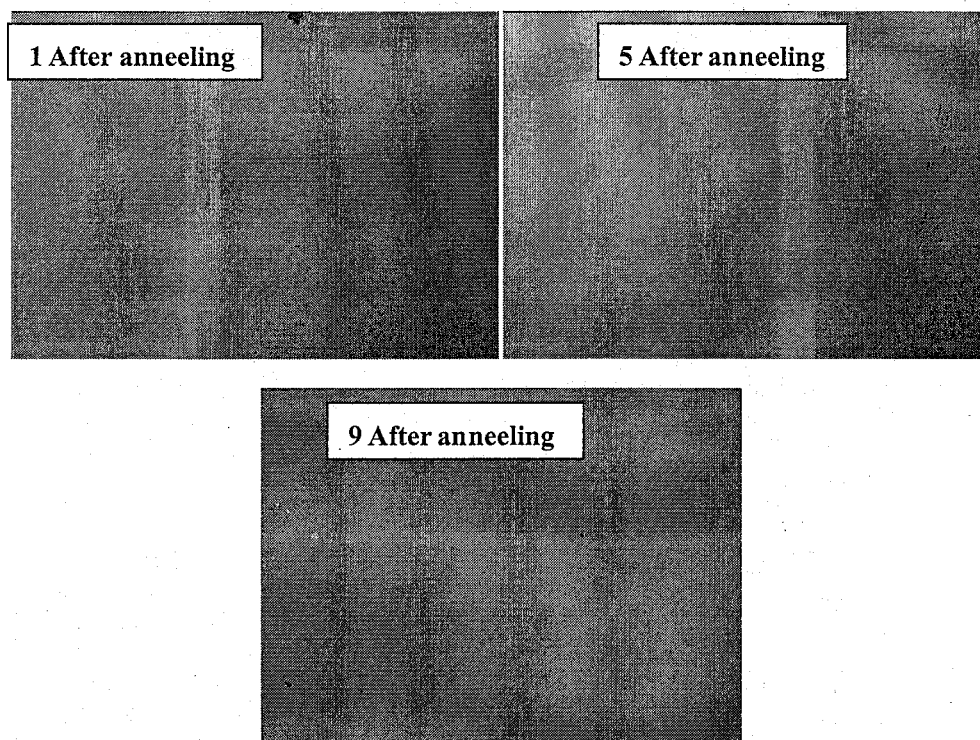


图 2.3.2.4 试验 1, 5, 9 样品退火后的表面形貌

Fig.2.3.2.4 Surface graph of test 1, 5 and 9 samples after annealing

2.3.3 ICPCVD 工艺 SiN_x 薄膜 XPS 分析

2.3.3.1 XPS 的原理

XPS 所测量的是电子的结合能，电子结合能及原子中某个电子吸收了光子的能量后，跃迁至原子的费米能级所消耗的能量。用公式表示为：

$$E_b = h\nu - E_k - \phi_{sp} \quad (3-21)$$

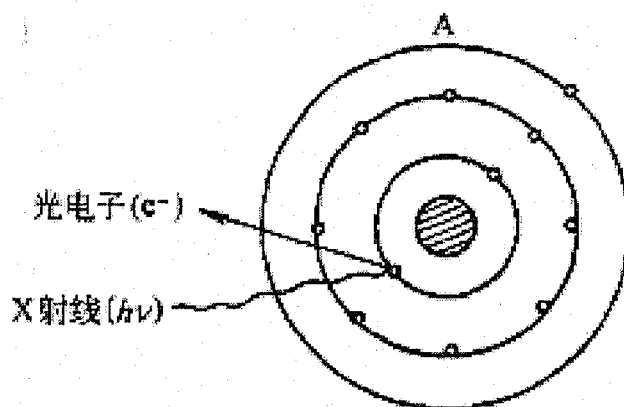


图 2.3.3.1 XPS 原理图

Fig.2.3.3.1 Schematic diagram of X-ray photoelectron spectroscopy

E_b 为电子结合能， $h\nu$ 为 X 射线光子能量， E_k 为光电子的动能，样品和仪器接触，费米能级保持一致， ϕ_{sp} 为仪器的功函数（费米能级到真空能级的能

量值)。由于原子所处的化学环境不同而引起的内层电子结合能的变化,在谱图上表现为谱峰的位移,这一现象称为化学位移。

化学位移产生的原因:原子核对内层电子有吸引力,外层电子对内层电子有排斥(屏蔽)作用。当原子的化学环境发生改变时,会引起原子核的吸引力和外层电子的屏蔽作用的改变,从而改变内层电子的结合能,因此 XPS 谱峰发生移动。化学位移能给出分子的结构信息。化学位移的分析、测定,是 XPS 分析中的一项主要内容,是判定原子化合态的重要依据。氧化价越高,结合能越大,与所考虑原子相结合的原子其元素电负性越高,结合能也越大。

2.3.3.2 XPS 分析结果

X 射线光电子能谱是使用日本岛津-Kratos 公司生产的 Kratos Axis Ultra^{DLD} 型光谱仪采集。使用单色化的 Al K α 射线源 (1486.6 eV)。分析器采用 hybrid magnification 模式。检测器与样品表面的角度为 90°。使用 slot 模式时,分析面积为 700×300 μm^2 。分析腔气压 $<5\times10^{-9}\text{Torr}$ 。收集宽谱和窄谱时通能分别设为 160eV 和 40eV。宽谱扫描步长为 1eV,窄谱扫描步长为 0.1eV。另外,宽谱的扫描能量范围一般为 0-1200eV。宽谱扫描时 Al K α 射线源功率设为 75 W;窄谱扫描时 Al K α 射线源功率设为 75~150W。单个元素窄谱扫描的能量范围的设定通常使用仪器内置的参数。窄谱扫描次数的设定以保证有满意的信-噪比和测试要求为依据。参照样品种表面上自带的空气污染碳化合物的 C1s 峰(284.8eV)对每个元素窄谱图进行能量位移校正。

图 2.3.3.2 为 Ar 离子刻蚀前样品表面的全扫描谱,从谱图可以看到明显的 O1s、N1s、C1s、Si2s、Si2p 峰位。图 2.3.3.3 为在 InP 衬底上使用 ICPCVD 条件生长的 SiN_x 薄膜的 XPS 元素深度分析谱图。从图中可以看出,只在表面处存在一定的 O 及 C 元素, Si 和 N 原子数量比 $N_{\text{Si}}/N_{\text{N}}$ 略大于 3/4。

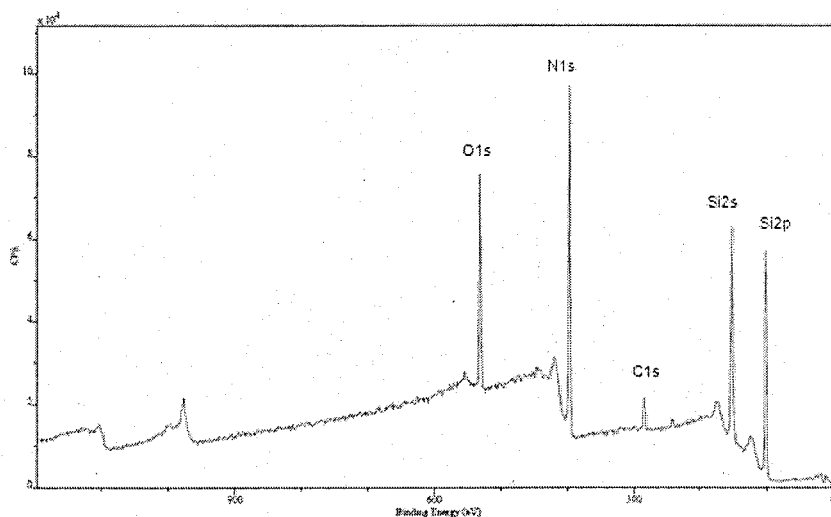


图 2.3.3.2 Ar 离子刻蚀前样品表面的全扫描谱

Fig.2.3.3.2 Full-scan spectroscopy of samples before Ar ionetching

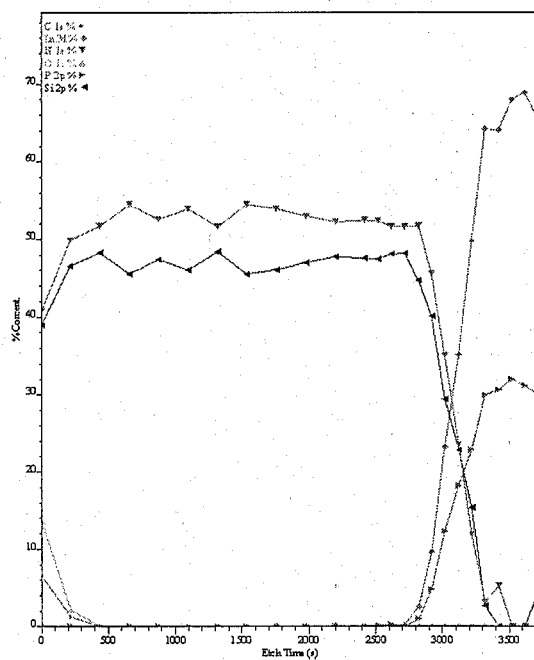


图 2.3.3.3 通过 XPS 得到的 SiN_x 薄膜不同深度处的元素成分谱图

Fig.2.3.3.3 Element composition of SiN_x films at different depth obtained by XPS analysis

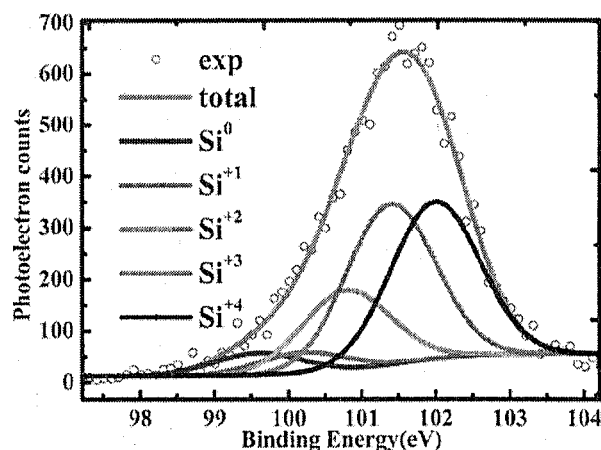


图 2.3.3.4 实验测试及拟合的 Si 2p 峰位曲线

Fig.2.3.3.4 The experimental and fitted curves of Si 2p peak

图 2.3.3.4 为 Si 2p 峰位的 XPS 曲线，实验所测得的 Si 2p 峰位曲线通过高斯方法分解为了 5 条不同峰位的曲线。结合能 102.0eV 处峰位对应于 $\text{Si-N}_4(\text{Si}^{+4})$ ，结合能 99.6 eV 处峰位对应于 $\text{Si-Si}_4(\text{Si}^0)$ [99-100]，位于两者之间的峰位对应于介于 Si 与 Si_3N_4 之间的成键状态。Si 与 N 的成键状态可以认为有 5 种不同的形式，分别为 Si、 Si_3N 、 SiN_2 、 SiN 和 Si_3N_4 ，可以表示为 Si^0 、 Si^{+1} 、 Si^{+2} 、 Si^{+3} 和 Si^{+4} 。这些峰位的结合能位置分别在 Si^0 峰位的 0.6、1.2、1.8 和 2.4eV 以上。根据拟合曲线计算的 Si^0 、 Si^{+1} 、 Si^{+2} 、 Si^{+3} 和 Si^{+4} 峰面积成分分别为 5.0%、4.8%、18.2%、36.4%和 35.6%，与文献报道的优化 PECVD 工艺生长的 SiN_x 薄膜 XPS 分析结果比较 [101]， Si^{+4} 、 Si^{+3} 成分更多而 Si^0 、 Si^{+1} 成分更少，显示出了优异的成键特性和薄膜质量。

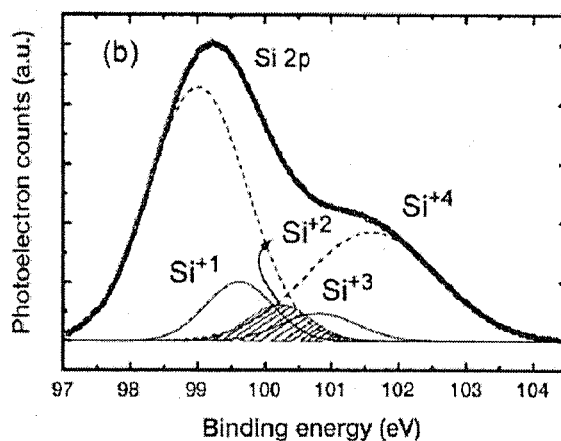


图 2.3.3.5 PECVD 工艺拟合的 Si 2p 峰位曲线

Fig. 2.3.3.5 The fitted curves of Si 2p peak for PECVD

2.4 ICPCVD 技术生长二氧化硅薄膜

2.4.1 实验

二氧化硅薄膜具有硬度高、耐磨性好、绝缘性好、抗侵蚀能力强等特点，在微电子领域作为钝化膜、介质膜等得到了大量的应用。为了得到与 InGaAs 探测器外延材料良好匹配，满足器件工艺流程的二氧化硅薄膜为目的，研究了不同 ICP 功率、RF 功率、腔体压强、SiH₄ 流量等生长参数下的薄膜特性。与生长 SiN_x 薄膜一样，试验采用了正交设计试验方法来安排试验次数和参数设置。沉积温度固定为 75℃，N₂O 气体流量固定为 13sccm，生长时间均为 30 分钟。4 个可变参数均设计了 4 个不同值，一共 16 组实验，试验设计参数如表 2.4.1.1 所示。

表 2.4.1.1 ICPCVD 淀积二氧化硅正交实验生长参数

Table 2.4.1.1 The orthogonal test process parameters of SiO₂ films deposited by ICPCVD

试验次数	ICP/W	RF/W	压强/mT	SiH ₄ /sccm	折射率	厚度(nm)	腐蚀速率(A/s)	粘附力	备注
1	500	5	1	3					不能起辉
2	700	5	2	4					不能起辉
3	900	5	3	5	1.398	553.48	2s 腐蚀完	脱落	
4	1200	5	4	6	1.518	667.6	2s 腐蚀完	脱落	
5	500	10	2	5					不能起辉
6	700	10	1	6					不能起辉
7	900	10	4	3	1.593	279.17	92.3	小部脱落	
8	1200	10	3	4	1.492	411.12		脱落	
9	500	15	3	6					不能起辉
10	700	15	4	5	1.447	469.74	>508.5	部分脱落	
11	900	15	1	4	1.52	367.83	160.8	脱落	
12	1200	15	2	3	1.519	366.31	121.2	部分脱落	
13	500	20	4	4					不能起辉
14	700	20	3	3	1.488	311.44	154.5	脱落	
15	900	20	2	6	1.356	625.25	281.38	脱落	
16	1200	20	1	5		568.21	233	未脱落	

2.4.2 结果与讨论

试验所用衬底材料为 InP，在沉积薄膜之前，衬底表面经三氯甲烷、乙醚、丙酮、酒精四步清洗法，经 N₂ 吹干，然后经过 40%浓度 HF 溶液、40%浓度 NH₄F、水按照体积比 3:6:10 所配置的氢氟酸缓冲液处理，立刻转入到 ICPCVD 沉积装置，通过 ICP 源激发 N₂ 等离子体对样品表面进行预清洗。

在 ICP 功率为 500W 的所有条件下，仪器均不能正常起辉，而在 ICP 功率

为 700W 时, 只有腔体压强较大的两个条件可以正常起辉工作。除了不能起辉的几个条件外, 其他条件下均得到了表面形貌良好、均匀的 SiO_2 薄膜。对成功制备的 SiO_2/InP 样品, 分别按顺序测量了薄膜的折射率、厚度、粘附力和腐蚀速率, 折射率和厚度是通过椭偏仪测试获得的, 粘附力通过强力胶带来表征, 腐蚀溶液为 3: 6: 10 的氢氟酸缓冲液 (BHF)。

ICP 功率、RF 功率、腔体压强以及 SiH_4 流量对折射率、厚度的影响如图 2.4.2.1 所示。折射率随硅烷流量的增加有减小的趋势, 这与在 Si 衬底上沉积趋势相反, 薄膜厚度不仅随 ICP 功率的增大而增加, 在 SiH_4 流量增大时有更明显的变厚的趋势。试验 4、5 条件下, 薄膜在溶液中 2s 钟就腐蚀干净, 致密性很差, 薄膜腐蚀速率随 SiH_4 流量的增加有变大的趋势。除了试验 7、10、12、16 在粘附力测试中未脱落或者部分脱落外, 其他生长条件下薄膜均完全脱落。几个粘附力较好的样品, 在 N_2 气氛、 400°C 温度下退火 60s, 退火后的表面状况如图 2.4.2.2 所示:

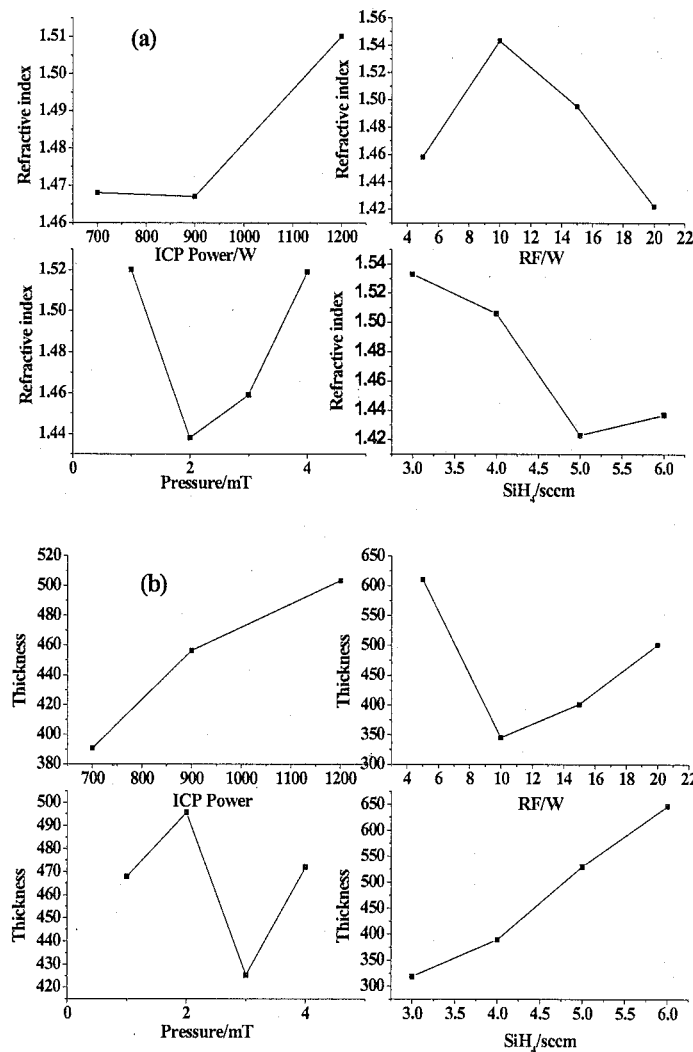


图 2.4.2.1 不同生长参数下薄膜的: (a) 折射率; (b) 厚度

Fig.2.4.2.1 (a) refractive index; (b) thickness at different growth parameters

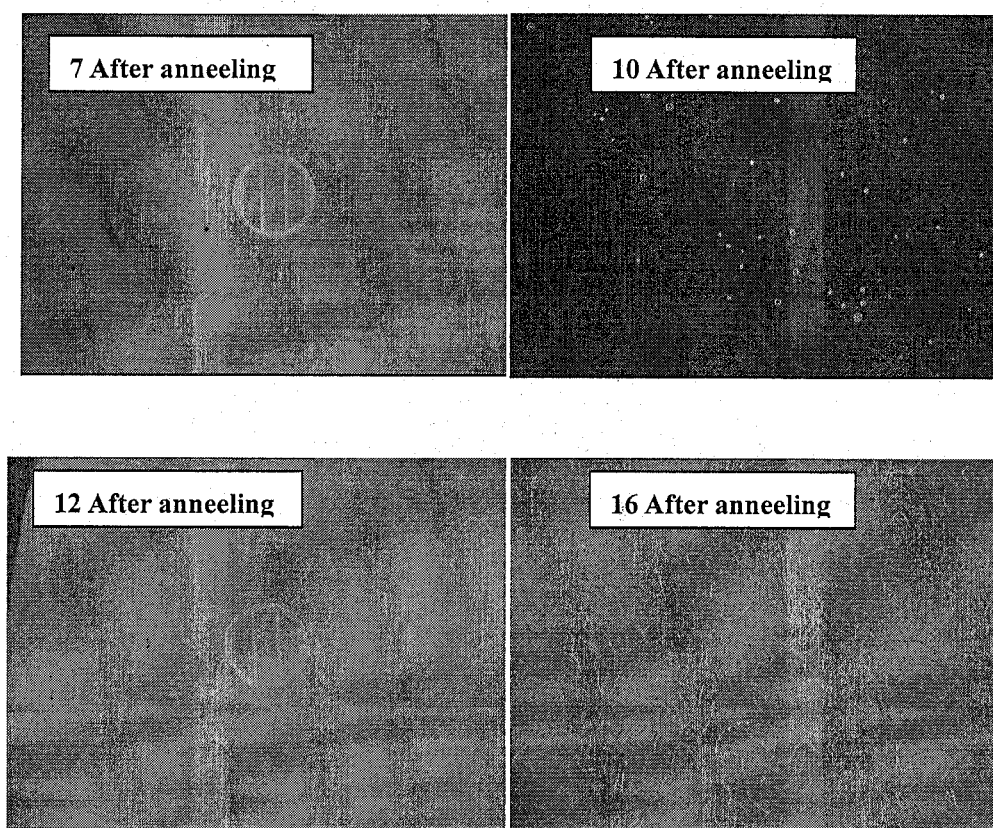


图 2.4.2.2 退火之后的薄膜表面形貌

Fig.2.4.2.2 Surface graph of SiO_2 films after annealing

经过高温退火之后，试验 7 和 12 样品表面状况较好，而试验 10 所制备样品表面出现了很多气泡，试验 16 样品表面出现了花纹状的图形。

2.5 本章小结

开展了低温 ICPCVD 钝化工艺的研究，初步明确了 ICPCVD 钝化工艺的主要工艺参数。研究了 BHF 溶液处理+ N_2 等离子清洗+ICPCVD 沉积介质薄膜的表面钝化处理工艺，分别采用 SiH_4/N_2 和 $\text{SiH}_4/\text{N}_2\text{O}$ 生长了 SiN_x 和 SiO_2 薄膜。采用正交试验的方法研究了生长参数对薄膜性能的影响，获得了致密性好、均匀、表面形貌良好且热稳定性好的薄膜生长条件，对 SiN_x 薄膜沉积，获得了试验 1、5、9 三个较好的条件，而对 SiO_2 薄膜沉积，获得了试验 12、17 两个较优异的条件。使用 X 射线光电电子能谱（XPS）分析了 ICPCVD 工艺生长的 SiN_x 薄膜，采用高斯方法对 Si 2p 峰位进行了分峰拟合，根据拟合曲线计算的 Si^0 、 Si^{+1} 、 Si^{+2} 、 Si^{+3} 和 Si^{+4} 峰面积成分分别为 5.0%、4.8%、18.2%、36.4%和 35.6%，与文献报道的优化 PECVD 工艺生长的 SiN_x 薄膜相比，表现出了更优异的成键特性和薄膜质量。

3 延伸波长 InGaAs 外延材料与钝化薄膜的表面与界面特性研究

3.1 前言

表征钝化工艺的效果，除了直接比较不同工艺器件性能外，还应该从微观层面去理解不同钝化工艺，这样便于深入地掌握工艺过程是如何影响钝化效果以及如何进一步去改进器件工艺。对于延伸波长的 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 探测器 ($x > 0.53$)，由于吸收层材料与 InP 不能晶格匹配，外延材料中存在较多的由失配位错引入的缺陷，导致器件过大的暗电流，因此对于延伸波长的 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 探测器，暗电流特性对器件显得更为关键。本章在延伸波长 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 外延材料结构上，制备了金属绝缘层半导体器件 (MIS capacitor)，对比分析了不同工艺的表面钝化薄膜与延伸波长 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 外延材料的界面特性。

3.2 MIS 器件原理

一般采用金属/绝缘体/半导体(MIS)结构研究半导体表面特性，其结构及等效电路如图 3.2.1 所示。先讨论理想情形 MIS 器件：金属和半导体功函数相等 ($W_m=W_s$)；绝缘层内无可移动电荷且绝缘层不导电；绝缘层与半导体界面处不存在界面态。在金属中，自由电子密度很高，电荷基本上分布在很薄的一个原子层的厚度范围之内；而在半导体中，由于自由载流子密度低得多，电荷必须分布在一定厚度的表面层内，即空间电荷区(space charge region)。空间电荷层两端的电势差为表面势(surface potential)，以 V_s 表示之。规定表面势比内部高时，取正值，反之 V_s 取负值。

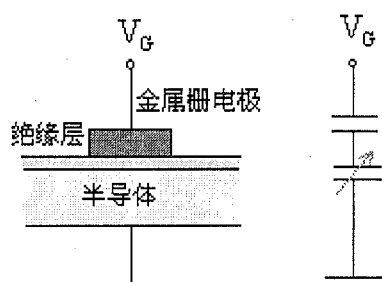


图 3.2.1 MIS 结构及其等效电路

Fig.3.2.1 The configuration and equivalent circuit of MIS capacitor

3.2.1 MIS 结构器件表面电场效应

表面势及空间区内电荷的分布情况,随金属与半导体间所加的电压 V_G 而变化,主要可归纳为堆积、耗尽和反型三种情况。现在以 P 型半导体为例,讨论表面势及空间区内电荷随栅压 V_G 的变化,如图 3.2.1.1 所示为 $V_G=0$ 时理想 MIS 结构的能带图。在金属和 P 型半导体间加上电压,则将会在半导体的表面层中产生空间电荷区。

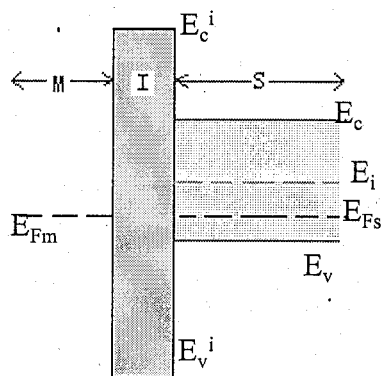


图 3.2.1.1 $V_G=0$ 时理想 MIS 电容的能带图

Fig.3.2.1.1 Energy band diagram of ideal MIS capacitor at $V_G=0$

(1) $V_G < 0$, 多子的积累, 如图 3.1.3 所示。 $V_s < 0$ 表面电势低于体内, 则表面电子能量高于体内, 表面处能带向上弯曲, 接近 E_F 。多子空穴在表面的积累, 越接近表面, 多子浓度越高。

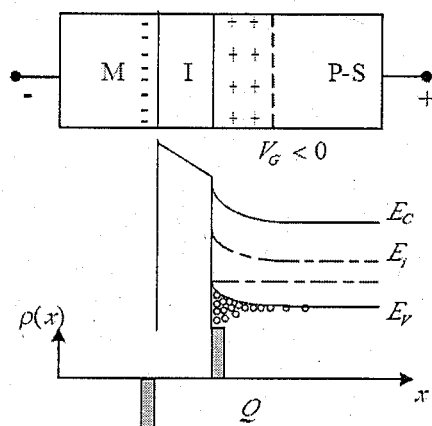
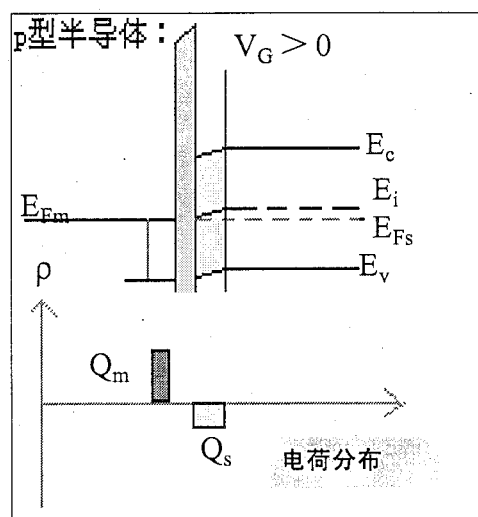


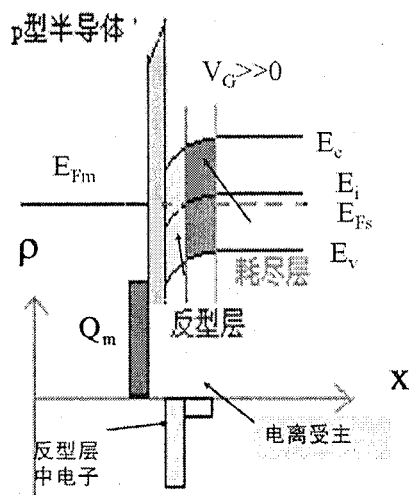
图 3.2.1.2 $V_G < 0$ 多子积累示意图

Fig.3.2.1.2 Schematic diagram of majority carrier accumulation at $V_G < 0$

(2) $V_G > 0$, 耗尽状态, 如图 3.2.1.3 所示。P 型半导体表面感生一个带负电的空间电荷层, 空间电荷层内的电场是由半导体的表面指向体内的, 电子的静电势能逐步升高, 能带向下发生弯曲, 表面势为正, 表面处能带向下弯曲, 越接近表面。费米能级离价带越远, 空穴浓度越小。

图 3.2.1.3 $V_G > 0$ 耗尽状态示意图Fig.3.2.1.3 Schematic diagram of depletion condition at $V_G > 0$

(3) $V_G \gg 0$, 反型状态, 如图 3.2.1.4 所示。能带进一步下弯, 在表面处 E_F 可能高于中间能级 E_i , E_F 离 E_c 更近; 表面区的多子空穴被耗尽, 出现更多的电子—表面反型出现; 反型层发生在表面处, 和半导体内部之间还夹着一层耗尽层; 反型层很薄。

图 3.2.1.4 $V_G \gg 0$ 反型状态示意图Fig.3.2.1.4 Schematic diagram of depletion condition at $V_G \gg 0$

取 x 轴垂直于表面指向半导体内部, 规定表面处为 x 轴的原点。鉴于表面线度远比空间电荷层厚度要大。把表面近似看成无限大的面, 故可以看成一维情况处理。取半导体内电势为 $V=0$, 考虑在表面层中载流子满足经典统计, 表面空间电荷层中的电离杂质浓度为一个常数, 与体内相等。半导体的空间层中的电势 $V(x)$ 满足泊松方程:

$$\frac{d^2V}{dx^2} = -\frac{\rho(x)}{\epsilon_{rs}\epsilon_0} \quad (3-1)$$

解泊松方程, 得到 $|E| = -dV/dx$, 根据高斯定律等到 $Q_s = -\epsilon_{rs}\epsilon_0|E|$, 表面空间

电荷层的电荷密度随表面势而变化（如图 3.2.1.5 所示），这相当于电容效应，可用微分电容表示：

$$C_s = \left| \frac{\partial Q_s}{\partial V_s} \right| \quad (3-2)$$

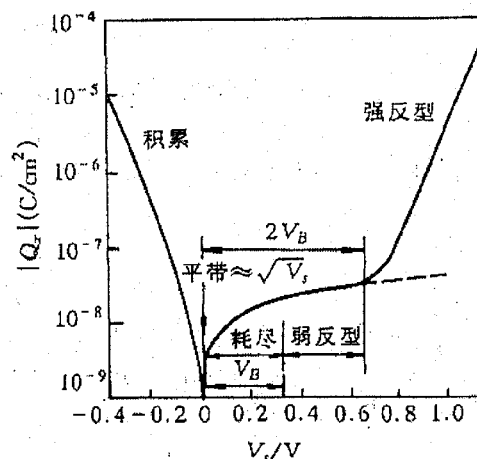


图 3.2.1.5 P 型半导体 MIS 电容 Q_s 与表面势 V_s 的关系

Fig.3.2.1.5 The relationship of Q_s and V_s of p-MIS capacitor

3.2.2 MIS 结构的电容—电压特性

MIS 结构实际上构成了一个电容器：金属层和半导体是它的两个电极，伴随着外加偏压的变化，半导体表面形成的空间电荷层也随之变化，这相当于一个电容器的充放电过程。在 MIS 结构上加一偏压，同时测量小信号电容随外加偏压变化的电容—电压特性，即 C-V 特性。图 3.2.2.1 为理想情形下 P 型半导体的高频与低频 C-V 曲线，不同之处在于：强反型层出现后，大量的电子聚积在半导体的表面，绝缘层两边堆积了电荷，并且在低频信号时，少子的产生和复合跟得上低频小信号得变化，如同只有绝缘层电容一样；而在高频条件下，反型层中的电子的产生和复合将跟不上高频信号的变化，即反型层中的电子数量不随小信号电压而变化，所以对电容没有贡献。

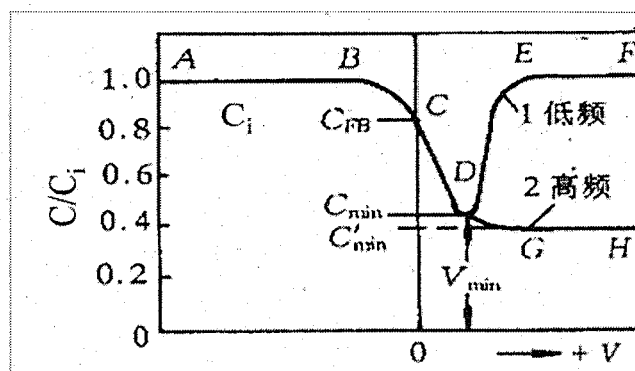


图 3.2.2.1 P 型半导体 MIS 电容高低频 C-V 曲线

Fig.3.2.2.1 C-V curves of p-MIS capacitors at high and low frequency conditions

在实际的 MIS 结构中, 存在一些因素影响 MIS 的 C-V 特性, 如: 金属和半导体之间的功函数的差、绝缘层中的电荷等。电子将由费米能级高的材料流向费米能级低材料, 从而产生接触电势差, 使能带弯曲, 形成接触电势差: $qV_{ms}=W_s-W_m$ 。所以, 在偏压 $V=0$ 时, 半导体的表面层不处于平带状态。理想 MIS 结构的平带点受到金属和半导体功函数的影响, 由 $V_G=0$ 处移到了 $V_G=V_{FB}$ 处。要恢复平带状态, 必须在金属和半导体之间加一定的负电压, 以抵消由于功函数不同而引起的电场和能带弯曲, 使能带恢复平直的栅电压平带电压 V_{FB} 。

$$V_{FB1}=-V_{ms}=\frac{W_m-W_s}{q} \quad (3-3)$$

绝缘层电荷对 MIS 结构 C-V 特性也会有所影响, 由于这些电荷的存在, 将在金属和半导体表面感应出相反符号的电荷, 在半导体的空间电荷层内产生电场使得能带发生弯曲。即没有偏压, 也可使得半导体表面层离开平带状态。

$$V_{FB2}=-\frac{1}{C_i} \int_0^{d_i} \frac{x\rho(x)}{d_i} dx \quad (3-4)$$

$$V_{FB}=V_{FB1}+V_{FB2}=\frac{W_m-W_s}{q}-\frac{1}{C_i} \int_0^{d_i} \frac{x\rho(x)}{d_i} dx \quad (3-5)$$

一般表面固定电荷在靠近半导体的绝缘层内, 因此在知道金属半导体功函数差, 从 C-V 曲线的平移可以得到 V_{FB} , 就可以计算表面固定电荷。

3.2.3 MIS 器件界面态的计算

当外加电压时, 费米能级相对于界面陷阱能级向上或向下移动, 界面陷阱上的电荷发生变化, 这种电荷变化可以影响 MIS 电容并使理想 MIS 曲线形状发生改变。与界面陷阱效应相关的基本等效电路示于图 3.2.3.1(a)^[66]。

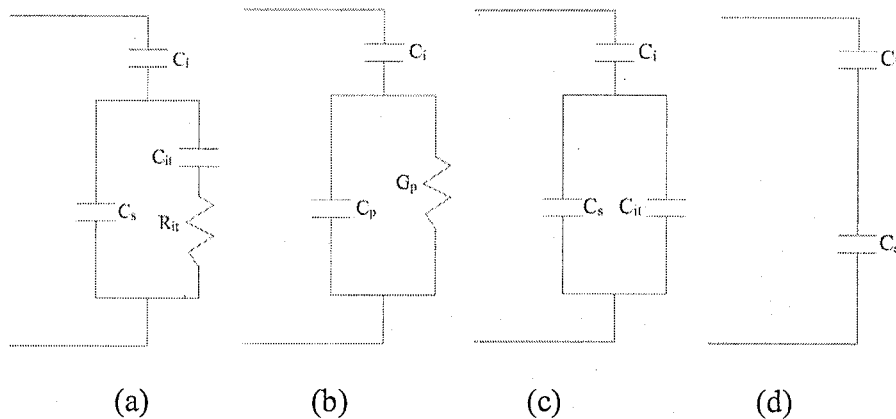


图 3.2.3.1(a)、(b)包含界面陷阱效应 C_{it} 和 R_{it} 的等效电路; (c)低频极限; (d)高频极限
Fig.3.2.3.1 (a) and (b) equivalent circuit of MIS capacitor including interface trap C_{it} and R_{it} ; (c) high frequency condition; (d) low frequency condition

图中 C_i 和 C_s 分别为绝缘体和半导体耗尽层电容, C_{it} 和 R_{it} 为界面陷阱有关

的电容和电阻，二者均为能量的函数。乘积 $C_{it}R_{it}$ 定义为界面陷阱寿命 τ_{it} ，它决定了界面陷阱的频率特性。图 3.2.3.1(a)等效电路中的并联支路可以转换为与频率有关的电容 C_p 和与频率有关的电导 G_p 的并联，如图 3.2.3.1(b)所示，

$$C_p = C_s + \frac{C_{it}}{1 + \omega^2 \tau_{it}^2} \quad (3-6)$$

且

$$\frac{G_p}{\omega} = \frac{C_{it} \omega \tau_{it}}{1 + \omega^2 \tau_{it}^2} \quad (3-7)$$

低频极限和高频极限下的等效电路也示于图 3.2.3.1(c)和(d)中，低频极限下 R_{it} 为 0， C_s 与 C_{it} 并联，高频极限下， $C_{it}-R_{it}$ 支路可以忽略或开路状态，这在物理上意味着陷阱充放电不够快，跟不上信号的变化。这两种情况下的总的端电容（低频 C_{LF} ，高频 C_{HF} ）为：

$$C_{LF} = \frac{C_i(C_s + C_{it})}{C_i + C_s + C_{it}} \quad (3-8)$$

$$C_{HF} = \frac{C_i C_s}{C_i + C_s} \quad (3-9)$$

3.2.3.1 高低频电容法

该方法的优点在于无需用作比较的理论计算，由低频和高频极限表达式 3-8 和 3-9，可以得到^[66]：

$$C_{it} = \left(\frac{1}{C_{LF}} - \frac{1}{C_i} \right)^{-1} - \left(\frac{1}{C_{HF}} - \frac{1}{C_i} \right)^{-1} \quad (3-10)$$

运用关系式 $D_{it} = C_{it}/q^2$ 可以直接得到每个偏置点下的陷阱密度。

3.2.3.2 高频电容法（Terman 法）

Terman 首先提出了高频法，等效电路如图 3.2.3.1(d)所示，这种方法的优点是不包括电路元件 C_{it} ，用测量的 C_{HF} 通过式 3.9 直接得到 C_s ，一旦 C_s 已知，从理论上由 3.11 可以计算 V_s ， V_s-V 关系就可以得到，再用式 3.13 确定 D_{it} ^[46,66]。

$$V_s = \begin{cases} -\frac{2k_0T}{q} \ln \frac{\sqrt{2}C_s L_D}{A \epsilon_{rs} \epsilon_0} & (\text{积累}) \\ \frac{k_0T}{q} \left(A \frac{\epsilon_{rs} \epsilon_0}{\sqrt{2}C_s L_D} \right)^2 & (\text{耗尽}) \end{cases} \quad (3-11)$$

$$L_D = \left(\frac{\epsilon_{rs} \epsilon_0 k_0 T}{q^2 N_D} \right)^{1/2} \quad (3-12)$$

$$D_{it} = \frac{C_i}{q^2} \left[\left(\frac{dV_s}{dV} \right)^{-1} - 1 \right] - \frac{C_s}{q^2} \quad (3-13)$$

3.2.3.3 电导法

电容和电导均为电压和频率的函数，都同样包含有界面陷阱信息。在电容

测量中必须计算两个电容之差, 因而从实测电容中提取界面陷阱信息会有较大的不精确性, 但测量电导并不存在这种困难, 因为它与界面陷阱有直接的联系, 电导测量能得到更精确和更可靠的结果^[66]。MIS 电容的阻抗是利用搭在电容两端的电桥测得的, 测量的导纳为: $G_{in}+i\omega C_{in}$, 将测量的导纳转换为界面陷阱支路的电导的表达式为

$$\frac{G_p}{\omega} = \frac{\omega C_i^2 G_{in}}{G_{in}^2 + \omega^2 (C_i - C_{in})^2} = \frac{C_{it} \omega \tau_{it}}{1 + \omega^2 \tau_{it}^2} \quad (3-14)$$

给定一个偏置, 可以测量 G_p/ω 与 ω 的关系, 当 $\omega \tau_{it}=1$ 时, G_p/ω 与 ω 的关系曲线通过一个极大值, 直接得到 τ_{it} 。 G_p/ω 的极大值为 $C_{it}/2$, 因此, 可从实测电导中, 由对 C_i 进行校正后的等效并联电导直接求得 C_{it} 和 τ_{it} ($=R_{it}C_{it}$), 一旦已知 C_{it} , 应用关系式 $D_{it}=C_{it}/q^2$ 即可得到界面陷阱密度。

3.3 MIS 器件设计与工艺

制备 MIS 器件的半导体材料是延伸波长 InGaAs 外延材料, 材料各层结构和参数如表 3.3.1 所示。材料结构为 n^- - i - n^+ 型 $In_{0.82}Al_{0.18}As/In_{0.82}GaAs_{0.18}/In_xAl_{1-x}As$ 双异质结, 图 3.3.1 为 SCM 分析得到的材料不同深度的电容微分曲线, 与表 3.3.1 所示各层材料厚度和浓度均较好符合。

表 3.3.1 制备 MIS 器件 InGaAs 外延材料参数

Table 3.3.1 Parameters of InGaAs epitaxial material prepared for MIS capacitors

	导电类型	掺杂物质	厚度 (μm)	掺杂浓度(cm^{-3})
$In_{0.82}AlAs$	n^-	Si	1	$3E16$
$In_{0.82}GaAs$	n^-	Si	1.5	$1E17$
$In_{0.82}AlAs$	N^+	Si	0.6	$2E18$
$In_xAl_{1-x}As$	N^+	Si	2.0	$2E18$
InP	N^+	Si	0.2	$2E18$
InP substrate	SI	Fe	350	$\rho \geq 1E6 \Omega cm$

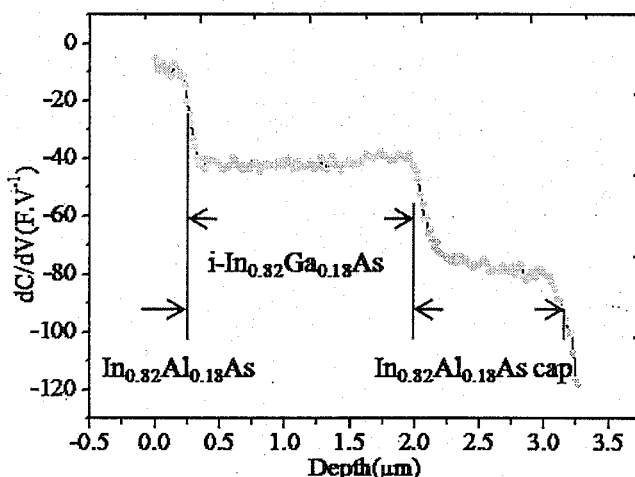


图 3.3.1 延伸波长 InGaAs 外延材料 SCM 分析

Fig.3.3.1 SCM analysis of extended wavelength InGaAs epitaxial material

在测试高频 C-V 时，器件在进入强反型区后的最小电容值：

$$C_{\min}/C_i = \frac{1}{\left\{1 + \frac{2\epsilon_{rs}}{q\epsilon_{rs}d_i} \left[\frac{\epsilon_{rs}\epsilon_0 k_B T}{N_D} \ln\left(\frac{N_D}{n_i}\right) \right]^{1/2} \right\}} \quad (3-15)$$

N_D 为半导体材料施主掺杂浓度， $C_{\min}$ 与 C_i 的比值随着 N_D 的增大而增大，一方面可以根据测得的 $C_{\min}/C_i$ 大小计算 N_D 值，另一方面当 N_D 太大时 ($> 10^{18} \text{cm}^{-3}$)， $C_{\min}/C_i$ 值接近 1，在 C-V 图形上不直观，而且不方便计算，因此选用了帽层掺杂浓度较低 ($3 \times 10^{16} \text{cm}^{-3}$) 的平面结材料。在强反型时，最大耗尽区宽度 W_{dm} 根据：

$$W_{dm} = \left[\frac{4\epsilon_{rs}\epsilon_0 k_B T}{q^2 N_D} \ln\left(\frac{N_D}{n_i}\right) \right]^{1/2} \quad (3-16)$$

为 244.5nm， $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 介电常数为 14.3，此时半导体电容 C_s 根据：

$$C_s = \frac{\epsilon_{rs}\epsilon_0 A}{W_{dm}} \quad (3-17)$$

为 52.7pF，栅电极 A 大小为 $\pi \times 180^2 \mu\text{m}^2$ ，而绝缘层电容 C_i 根据：

$$C_i = \frac{\epsilon_i \epsilon_0 A}{d_i} \quad (3-18)$$

设计 d_i 为 150nm，SiN 薄膜介电常数 $\epsilon_i = 7.5$ ， C_i 值为 45.06pF，与 C_s 大小相差不多。器件详细参数见表 3.3.2 所示。

表 3.3.2 MIS 器件参数

Table 3.3.2 Parametres of MIS capacitor

	$A/\mu\text{m}^2$	ϵ_{rs}	ϵ_i	C_i/pF	W_{dm}/nm	N_D/cm^{-3}
Value	$\pi \times 180^2$	14.3	7.5	45.06	244.5	3×10^{16}

材料表面在经三氯甲烷、乙醚、丙酮、酒精四步清洗后，经 N_2 吹干，经过 3: 6: 10 的氢氟酸缓冲液 (BHF) 处理，然后采用 PECVD 沉积一层 SiN_x 薄膜或是通过 ICP 源激发 N_2 等离子体对样品表面进行预清洗再沉积一层 ICPCVD 生长的 SiN_x 薄膜。PECVD 采用了常用的 SiN_x 薄膜沉积工艺，衬底温度: $330^\circ C$ ，RF 功率: 40W， SiH_4 流量: 50sccm， N_2 流量: 900sccm。ICPCVD 采用了第 2 章中 SiN_x 薄膜正交实验试验 9 生长参数制备的 SiN_x 薄膜，ICP 功率: 750W，RF 功率: 0，腔压: 12mTorr，沉积温度: $75^\circ C$ ，气体流量 SiH_4/N_2 : 15.5/12.5sccm。与半导体材料的 N 接触电极采用离子溅射的 Cr/Au (20/300nm)，在 SiN_x 上的栅电极为采用离子溅射的 200nm Au，器件制备工艺流程如图 3.3.3 所示，图 3.3.2 为所制备 MIS 器件的截面图和正视图。

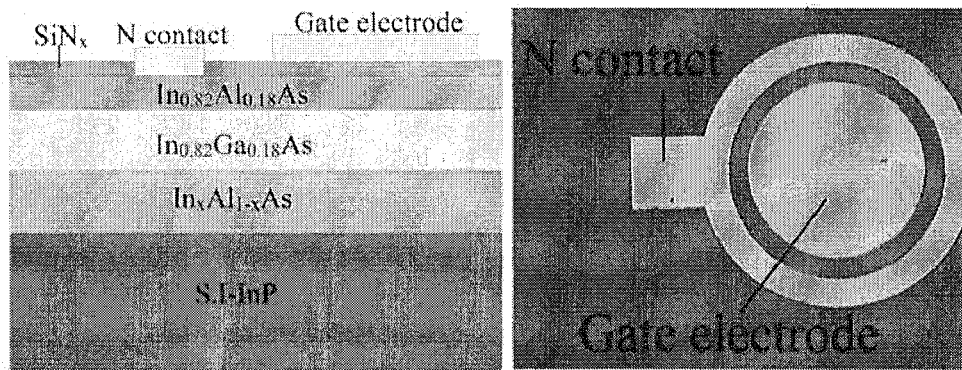


图 3.3.2 MIS 器件，左) 截面图和右) 正视图

Fig.3.3.2 left) sectional view, right) front view of MIS capacitor

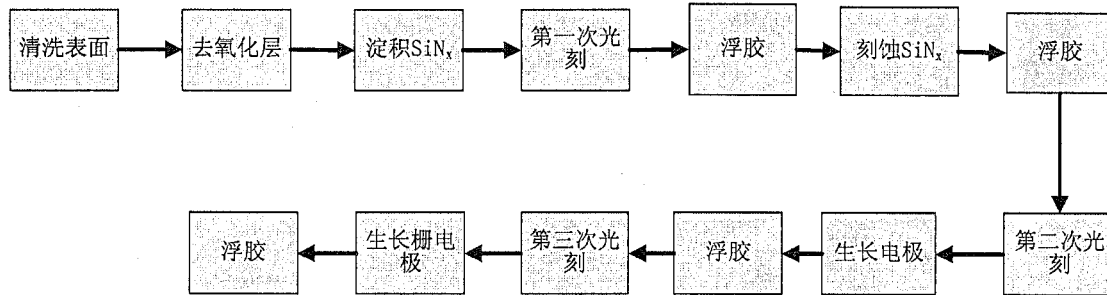


图 3.3.3 MIS 器件制备工艺流程图

Fig.3.3.3 Process flow diagram of MIS capacitor

3.4 MIS 器件性能分析

测试了 MIS 器件在常温和变温下的 C-V 特性，将 MIS 器件通过宝石电极版焊接到变温杜瓦，通过液氮和加热电阻控制测试器件的温度。C-V 测试仪器采用了 Agilent B1500A 半导体器件分析仪。在测试 MIS 器件之前，先要测试空管教的寄生电阻。根据变温和变频测试得到的 MIS 器件高频 C-V 曲线，使用 Terman 法计算了不同工艺器件的界面态密度。

3.4.1 ICPCVDSiN_x 薄膜与延伸波长 InGaAs 外延材料界面特性

图 3.4.1.1 所示为 240K 温度下, ICPCVD 工艺 MIS 器件在不同频率下的 C-V 曲线, 可以看到随着频率的增加, 曲线逐渐从准静态特征向高频特征转变, 但是直到 5MHz 都没有显示出明显的高频 C-V 特性, 图 3.4.1.2 为 5MHz 频率下, ICPCVD 工艺 MIS 器件在不同温度下的 C-V 曲线, 当温度降低到 180K 时, C-V 曲线显示出明显的高频 C-V 特性。随着温度的下降, 半导体材料中载流子的产生复合速度变慢, 因此 MIS 器件就更容易显示出高频特性。

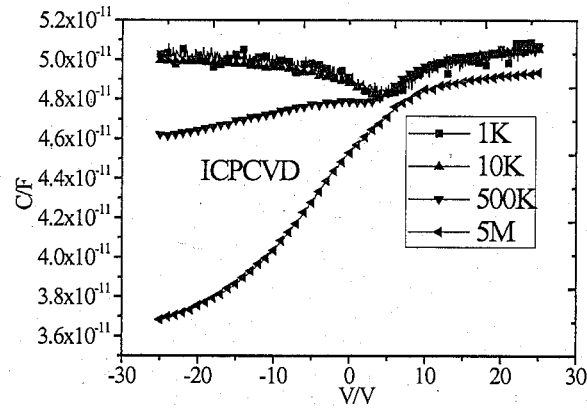


图 3.4.1.1 ICPCVD 工艺 MIS 器件在不同频率下的 C-V 曲线@240K

Fig.3.4.1.1 The C-V curves of MIS capacitors at 1k to 5MHz frequency and 240K (ICPCVD)

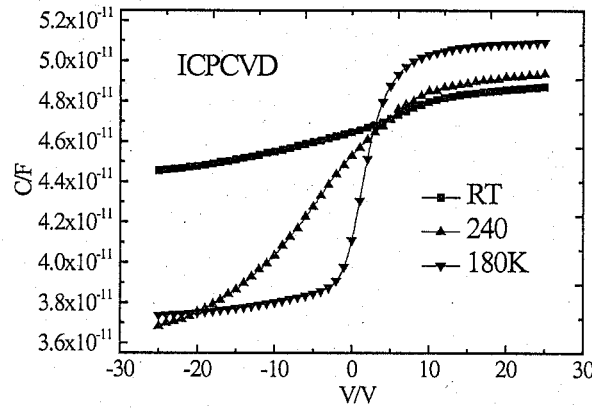


图 3.4.1.2 ICPCVD 工艺 MIS 器件在不同温度下的 C-V 曲线@1MHz

Fig.3.4.1.2 The C-V curves of MIS capacitors at 1MHz frequency and 180K to RT temperatures (ICPCVD)

图 3.4.1.3 为 ICPCVD 工艺 MIS 器件在不同扫描电压范围内的 C-V 回滞曲线, 可以看到随着扫描电压范围的增大, 回滞电压 ΔV 也会随着增大, 这是因为更大的扫描电压会激发更多的慢界面态缺陷^[102]。可以通过平带电压 V_{FB} 的偏移来计算绝缘层中的固定电荷密度 N_f , 根据式 3-19:

$$N_f = \frac{C_i(V_{ms} - V_{FB})}{qA} \quad (3-19)$$

V_{ms} 为金属和半导体的功函数差值, 可以得到 ICPCVD 工艺 MIS 器件的固定电荷密度为 $-9.27 \times 10^{11} \text{cm}^{-2}$ 。通过回滞电压 V_h 的大小可以来表征 MIS 器件的慢界面态缺陷 N_{si} , 根据式 3-20:

$$N_{si} = C_i V_h / q \quad (3-20)$$

得到 ICPCVD 工艺 MIS 器件的慢界面态缺陷密度为 $-1.74 \times 10^{12} \text{cm}^{-2}$ 。

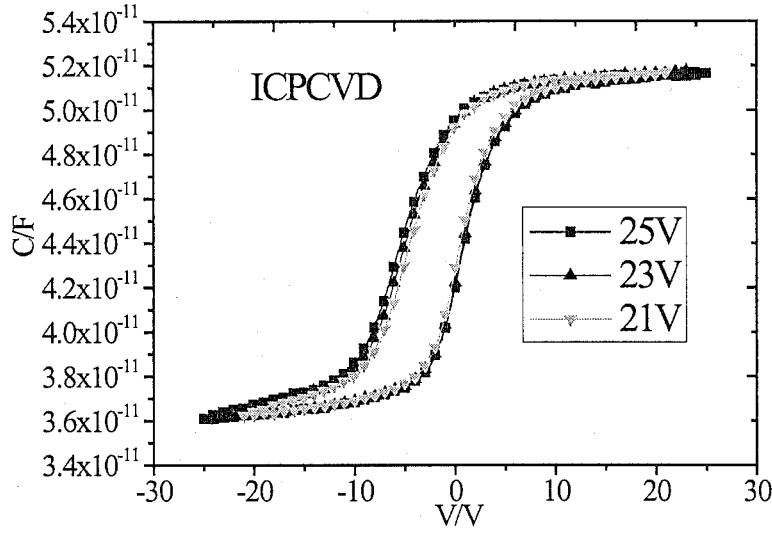


图 3.4.1.3 ICPCVD 工艺 MIS 器件在不同扫面偏压范围内的 C-V 回滞曲线

Fig.3.4.1.3 The C-V hysteresis curves at different sweep voltage ranges of ICPCVD MIS capacitors

使用高频电容法 (Terman), 根据公式 3-11-13 计算了 ICPCVD 工艺 MIS 器件的快界面态密度。结果显示快界面态密度在 $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 禁带中呈现 U 形分布, U 形分布的极值大小为 $4.16 \times 10^{13} \text{cm}^{-2} \text{eV}^{-1}$ 。

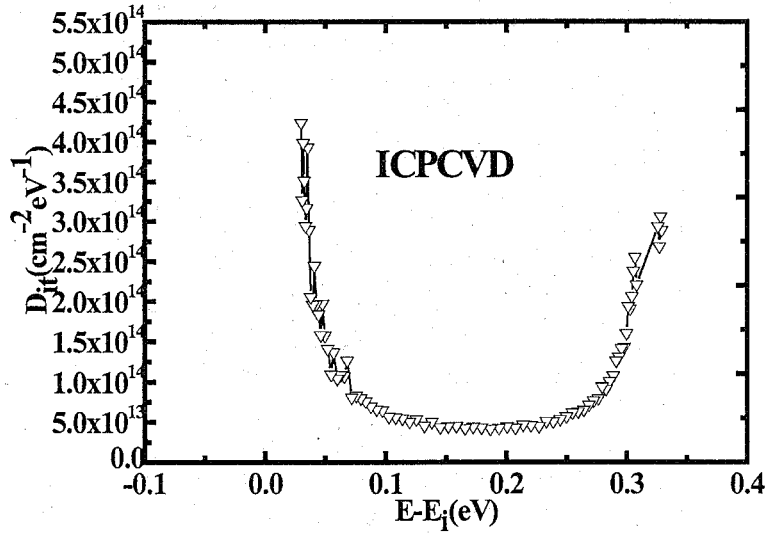


图 3.4.1.4 ICPCVD 工艺 MIS 器件的快界面态密度在 $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 禁带中的分布
Fig.3.4.1.4 $D_{it}(E)$ distribution curves in the forbidden band of $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ for ICPCVD MIS capacitors

测试了常温下 ICPCVD 工艺 MIS 器件的 I-V 曲线，如图 3.4.1.5 所示，根据 3 条 I-V 曲线取平均值得到了 SiN_x 薄膜的电阻率为 $7.02 \times 10^{11} \Omega \cdot \text{cm}$ 。

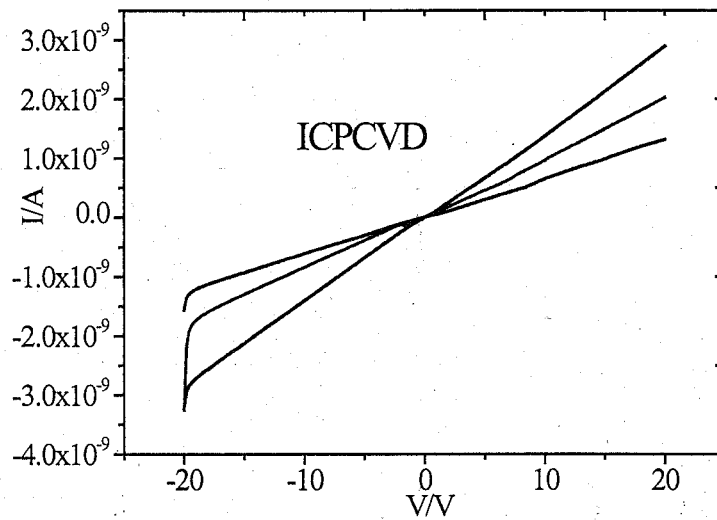


图 3.4.1.5 ICPCVD 工艺 MIS 器件常温下的 I-V 曲线
Fig.3.4.1.5 I-V curves of ICPCVD MIS capacitors at room temperature

3.4.2 PECVDSiN_x 薄膜与延伸波长 InGaAs 外延材料界面特性

图 3.4.2.1 所示为 240K 温度下, PECVD 工艺 MIS 器件在不同频率下的 C-V 曲线, 可以看到随着频率的增加, 曲线逐渐从准静态特征向高频特征转变, 但是直到 5MHz 都没有显示出明显的高频 C-V 特性, 图 3.4.2.2 为 5MHz 频率下, PECVD 工艺 MIS 器件在不同温度下的 C-V 曲线, 与 ICPCVD 工艺类似, 当温度降低到 180K 时, C-V 曲线显示出明显的高频 C-V 特性。

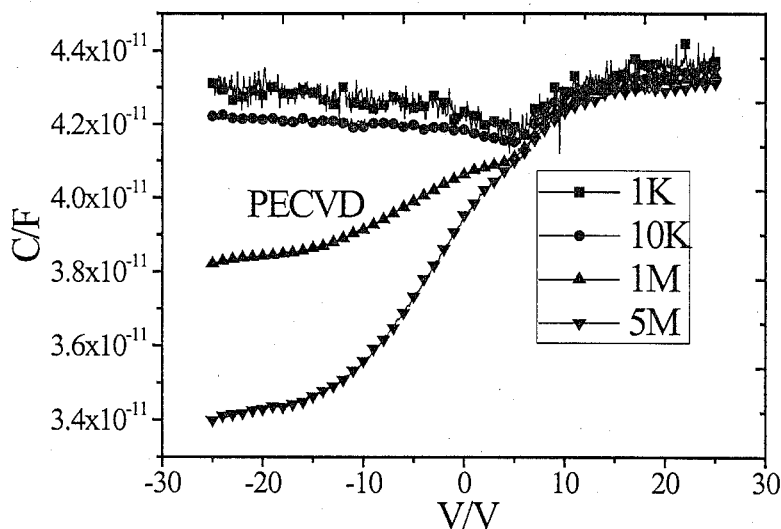


图 3.4.2.1 PECVD 工艺 MIS 器件在不同频率下的 C-V 曲线@240K

Fig.3.4.2.1 The C-V curves of MIS capacitors at 1k to 5MHz frequency and 240K (PECVD)

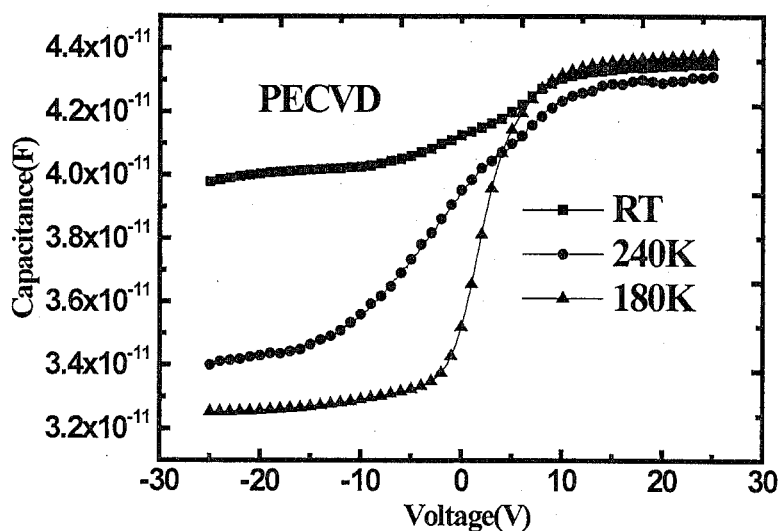


图 3.4.2.2 PECVD 工艺 MIS 器件在不同温度下的 C-V 曲线@1MHz

Fig.3.4.2.2 The C-V curves of MIS capacitors at 1MHz frequency and 180K to RT temperatures (PECVD)

图 3.4.2.3 为 PECVD 工艺 MIS 器件在不同扫描偏压范围内的 C-V 回滞曲线, 可以看到随着扫描偏压范围的增大, 回滞电压 ΔV 也会随着增大。根据式 3-19, 通过平带电压 V_{FB} 的偏移来计算绝缘层中的固定电荷密度 N_f 为 $-1.11 \times 10^{12} \text{cm}^{-2}$ 。根据式 3-20, 通过回滞电压 V_h 的大小得到 PECVD 工艺 MIS 器件的慢界面态缺陷密度为 $3.61 \times 10^{12} \text{cm}^{-2}$ 。

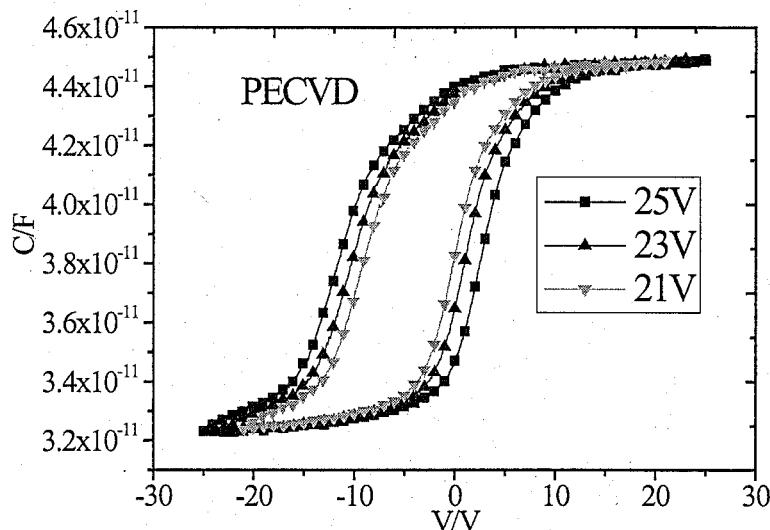


图 3.4.2.3 PECVD 工艺 MIS 器件在不同扫描偏压范围内的 C-V 回滞曲线

Fig.3.4.2.3 The C-V hysteresis curves at different sweep voltage ranges of PECVD MIS capacitors

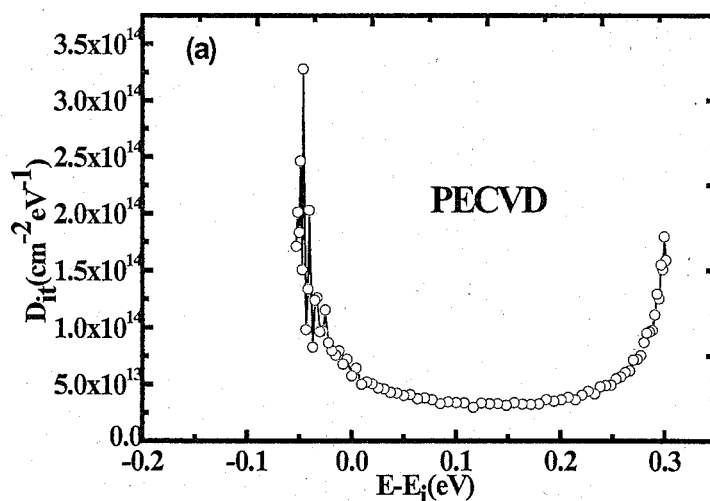


图 3.4.2.4 PECVD 工艺 MIS 器件的快界面态密度在 $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 禁带中的分布

Fig.3.4.2.4 $D_{it}(E)$ distribution curves in the forbidden band of $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ for PECVD MIS capacitors

使用高频电容法 (Terman), 根据公式 3-11-13 计算了 PECVD 工艺 MIS 器

件的快界面态密度。结果显示快界面态密度在 $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 禁带中呈现 U 形分布, 如图 3.4.2.4 所示, U 形分布的极值大小为 $3.29 \times 10^{13} \text{cm}^{-2} \text{eV}^{-1}$ 。测试了常温下 PECVD 工艺 MIS 器件的 I-V 曲线, 如图 3.4.2.5 所示, 根据 2 条 I-V 曲线取平均值得到了 SiN_x 薄膜的电阻率为 $8.2 \times 10^{11} \Omega \cdot \text{cm}$ 。

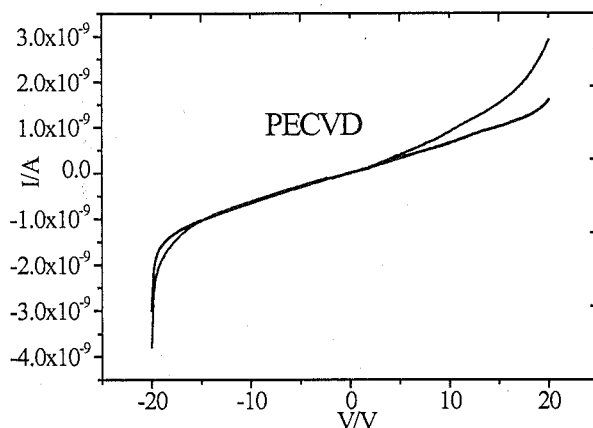


图 3.4.2.5 PECVD 工艺 MIS 器件常温下的 I-V 曲线

Fig.3.4.2.5 I-V curves of ICPCVD MIS capacitors at room temperature

根据公式 3-15 计算了 $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 衬底掺杂浓度为 $6.7 \times 10^{16} \text{cm}^{-3}$, ICPCVD 和 PECVD 工艺 MIS 器件计算结果见表 3.4.1 所示。ICPCVD 工艺 C-V 曲线回滞电压 V_h 明显更大, 计算出来的慢界面态密度更大, 而其他计算参数在计算和测试误差之内可以认为无明显差异。离界面较近的绝缘层也可以与界面处进行相对较慢的载流子交换, 因此绝缘层中的缺陷也会影响表面载流子的产生复合速度^[103-104], 会导致器件表面漏电^[105], ICPCVD 工艺相比于 PECVD 工艺而言, 主要表现为慢界面态密度有所降低, 这个结果与 XPS 分析所显示 ICPCVD 工艺 SiN_x 薄膜质量较好的结果能较好地吻合。

表 3.4.1 ICPCVD 和 PECVD 工艺 MIS 器件界面计算参数

Table 3.4.1 Calculated interface parameters of ICPCVD and PECVD MIS capacitors

	PECVD	ICPCVD
快界面态密度($\text{cm}^{-2} \text{eV}^{-1}$)	3.29×10^{13}	4.16×10^{13}
慢界面态密度(cm^{-2})	3.61×10^{12}	1.74×10^{12}
固定电荷密度(C)	-1.11×10^{12}	-9.27×10^{11}
SiN_x 薄膜电阻率($\Omega \cdot \text{cm}$)	8.2×10^{11}	7.02×10^{11}
$\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 衬底浓度(cm^{-3})	6.7×10^{16}	

3.5 本章小结

本章概述了 MIS 器件的原理及表征绝缘层与半导体材料之间界面态的方法。以延伸波长 InGaAs 外延材料为基础,分别使用 ICPCVD 工艺和 PECVD 工艺生长的 SiN_x 薄膜,制备了 MIS 结构器件。采用高频 C-V 曲线的方法计算了不同工艺所制备 MIS 器件的快(慢)界面态密度、表面固定电荷密度、衬底掺杂浓度、薄膜电阻率,结果显示 ICPCVD 工艺器件慢界面态密度得到明显降低,而其他计算参数没有明显的差异。

4 基于 ICPCVD 钝化工艺的深台面 InGaAs 探测器研究

4.1 前言

对于目前大多数 InGaAs 焦平面器件, 器件前电极需要通过 In 柱与 CMOS 读出集成电路实现互联, 在这种情况下光从背面透过衬底材料到吸收层。对于背入射结构的器件而言, p on n 型结构在光谱响应方面有一定的限制, 因为入射光要先进入耗尽层之外靠近背面的吸收层被吸收, 且光强随距离的增加指数性下降, 到耗尽层的光就更少了, 这个过程产生的光生载流子通过扩散作用进入耗尽层而被收集, 一方面收集效率没有直接被耗尽层吸收高, 而且响应速度也会更慢。田招兵等^[106-107]研究了基于 InP 衬底 InGaAs 探测器的量子效率, 对于背照射结构的器件, n on p 结构可以实现更高的量子效率。根据模拟计算结果, 对常规波长的 n on p 结构器件, 在吸收层厚度为 $1.5\mu\text{m}$ 和掺杂浓度为 $2\sim 5\times 10^{16}\text{cm}^{-3}$ 时, 内量子效率可以达到 95% 以上。张永刚等^[108]研究了 n on p 结构截至波长分别为 $2.0\mu\text{m}$ 和 $2.4\mu\text{m}$ 的 InGaAs/InAlAs/InP 器件, 缓冲层采用 Be 作 p 型掺杂生长出来的 n on p 外延材料比 p on n 结构的材料有着更好的质量, 器件室温下的峰值探测率分别为 $1.3\times 10^{11}\text{cmHz}^{1/2}$ 和 $6.5\times 10^{10}\text{cmHz}^{1/2}$, 性能要优于 p on n 结构器件。朱耀明等^[109]基于 n on p 结构, 制备了性能优异的背后照射延伸波长 640×1 线列 InGaAs 器件。

对于台面成型工艺的 InGaAs 光探测器件, 需要通过刻蚀成型工艺形成独立的光敏元, 而 n on p 结构的器件由于需要刻蚀到材料较下面处, 如图 4.1.1 所示。刻蚀工艺不仅会形成更多地侧表面, 而且使整个吸收层都裸露在空气中, 这样引起的表面漏电会严重影响器件的电流特性。对于低背景航天应用而言, 暗电流噪声会影响器件的探测极限, 是一项需要尽量减小的衡量器件性能的关键参数。在 n on p 结构的 InGaAs 探测器制备过程中, 表面钝化工艺显得尤为关键, 本章基于 ICPCVD 低温生长的低损伤、高质量钝化膜工艺, 制备了 n on p 结构截至波长 $2.4\mu\text{m}$ 和 $2.6\mu\text{m}$ 的延伸波长台面型 InGaAs 器件, 分析了器件的暗电流特性及侧表面钝化效果。

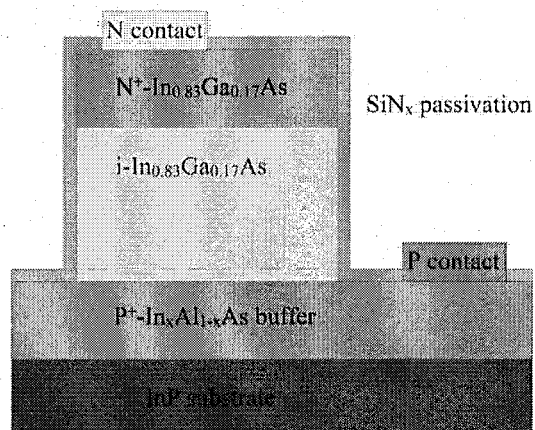


图 4.1.1 n on p 台面结器件横截面示意图

Fig. 4.1.1 Sectional view of the mesa n on p photodiode

4.2 台面型 n on p 结构 2.4 μ m InGaAs 探测器

4.2.1 器件制备

为了表征表面钝化工艺的作用，器件结构采用了不同光敏元大小的 8 $\times$ 1 元线列结构，如图 4.2.1.1 所示。所用材料为 GSMBE 生长的 n on p 结构可响应到 2.4 μ m 的 In_{0.78}Ga_{0.22}As/In_{0.78}Ga_{0.22}As/In_xAl_{1-x}As 外延材料，材料各层详细参数见表 4.2.1.1 所示。

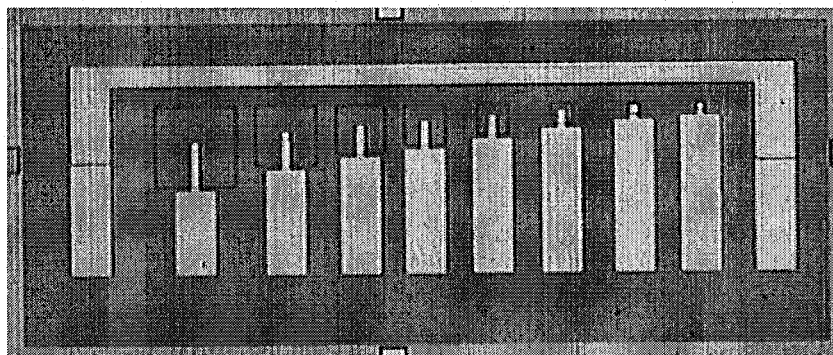


图 4.2.1.1 不同光敏元大小的 8 $\times$ 1 元线列结构示意图

Fig.4.2.1.1 Schematic diagram of 8 $\times$ 1 linear arrays with different area photodiodes

表 4.2.1.1 截止波长 2.4 μ m 的 n on p 结构外延材料参数

Table 4.2.1.1 Parameters of n on p structural epitaxial material with 2.4 μ m cutoff wavelength

	导电类型	掺杂物质	厚度(um)	掺杂浓度(cm ⁻³)
In _{0.78} Ga _{0.22} As	N+	Si	0.25	$\geq 1 \times 10^{18}$
In _{0.78} Ga _{0.22} As	n-	Si	2.0	$\sim 4 \times 10^{16}$
In _{0.78} Al _{0.22} As buf.	P+	Be	1.4	$\geq 2 \times 10^{18}$
InP substrate	S.I.	Fe	350 $\pm$ 20	$\rho \geq 1 \text{E}6 \Omega \text{cm}$

8 $\times$ 1 元线列结构光敏元均为正方形，光敏元大小从 20 $\times$ 20 μm^2 到 200 $\times$ 200 μm^2

之间变化,各光敏元具体尺寸见表 4.2.1.2 所示。器件表面在沉积钝化薄膜之前,经过 3: 6: 10 的氢氟酸缓冲液 (BHF) 处理,立即转移到 ICPCVD 装置反应腔体,通过 ICP 源激发 N_2 等离子体对样品表面进行预清洗。钝化膜为试验 9 生长参数制备的 SiN_x 薄膜, ICP 功率: 750W, RF 功率: 0, 腔压: 12mTorr, 沉积温度: $75^\circ C$, 气体流量 SiH_4/N_2 : 15.5/12.5sccm。采用 ICP 刻蚀技术实现台面的成型,刻蚀所用掩膜为 PECVD 工艺所生长厚度 600nm 的 SiN_x 薄膜,刻蚀台面为一直到缓冲层的深台面结构,在台面成形后用非选择性湿法腐蚀 (H_3PO_4 : H_2O_2 : $H_2O=1:3:5$) 去除刻蚀残留物及修复部分晶格损伤。p 电极采用电子束蒸发的 Ti/Pt/Au (20nm/30nm /20nm), p 电极后形成欧姆接触的退火条件为 $420^\circ C$ 温度、 N_2 氛围下退火 40s。器件的 n 电极 (加厚电极) 采用离子溅射的 Cr/Au (20/400nm)。器件制备工艺流程如图 4.2.1.2 所示,在生长 p 电极退火之后再沉积 SiN_x 薄膜。

表 4.2.1.2 8×1 元线列结构各光敏元尺寸Table 4.2.1.2 The sizes of each photodiodes of 8×1 linear arrays

	1	2	3	4	5	6	7	8
光敏元边长/ μm	200	150	120	100	75	50	30	20

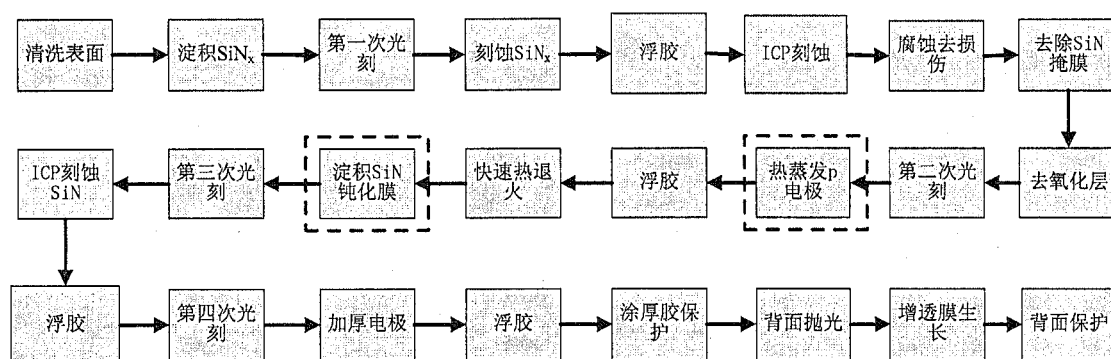


图 4.2.1.2 n on p 结构深台面 InGaAs 光敏芯片制备流程

Fig.4.2.1.2 Process flow diagram of n on p deep mesa structural InGaAs photodiodes

4.2.2 I-V 特性分析

I-V 测试系统采用了 Agilent B1500A 半导体器件分析仪,样品通过宝石电极版焊接在变温杜瓦内,通过液氮和加热铂电阻控制测试器件的温度。对于 8×1 元线列各光敏元,每隔 20K 温度一个点,测试了其在 200-300K 温度范围内的 I-V 曲线,300K 温度下线列各光敏元的电流特性曲线及 $200 \times 200 \mu m^2$ 光敏元在不同温度的 I-V 曲线如图所示:

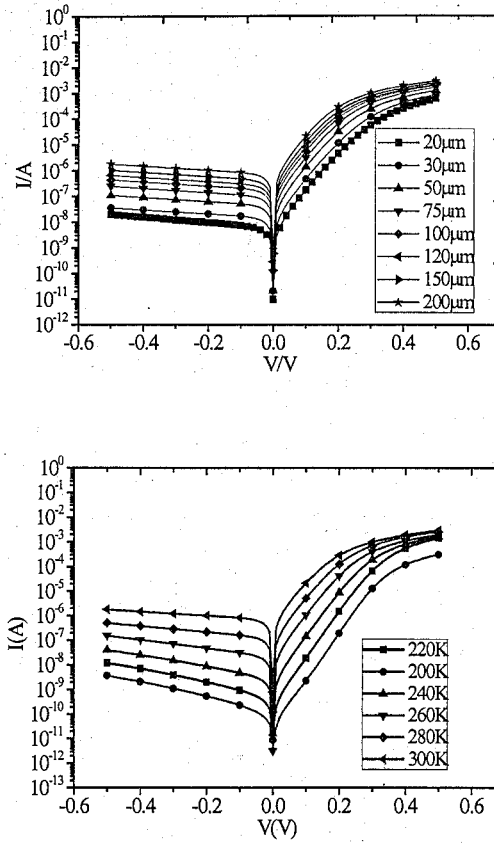


图 4.2.2.1 上) 300K 温度下线列各光敏元的电流特性曲线, 下) $200 \times 200 \mu\text{m}^2$ 光敏元在不同温度的 I-V 曲线

Fig.4.2.2.1 Top) I-V curves of each photodiode at 300K, bottom) I-V curves of $200 \times 200 \mu\text{m}^2$ size photodiode at varied temperatures

对于 300K 温度下的各光敏元, 随着各光敏元的变大, 器件电流也逐渐变大, 在反向偏压下, 各 I-V 曲线基本平行; 对于 $200 \times 200 \mu\text{m}^2$ 光敏元, 随着温度的增加, 电流也逐渐变大, 在反向偏压下, I-V 曲线随着温度的降低变得更加陡峭, 这是由于随着温度的降低, 对电压变化更敏感的隧穿电流及欧姆电流在总电流成份中会占据更大的比例。对于台面结构的 InGaAs 探测器, 其电流成份可以分为与面积成正比的成份和与周长成正比的成份^[110], 分别表示为: $Ad^2(I_a)$ 和 $Bd(I_p)$, d 为方形光敏元的变长, 总电流 I 表示为:

$$I = Ad^2(I_a) + Bd(I_p) \quad (4-1)$$

4-1 式两边除以 d^2 , 变为:

$$I/d^2 = A + B/d \quad (4-2)$$

I/d^2 与 $1/d$ 成线性关系, 根据不同大小光敏元的 I/d^2 和 $1/d$ 就可以线性拟合出 A 和 B 值的大小, 即可以得到各器件与面积相关的体电流和与周长相关的侧面电流成份。对于台面结器件而言, 侧面电流大小可以体现出钝化工艺的好坏, 器件在 220K 和 300K 下的 I/d^2 与 $1/d$ 的关系曲线如图所示:

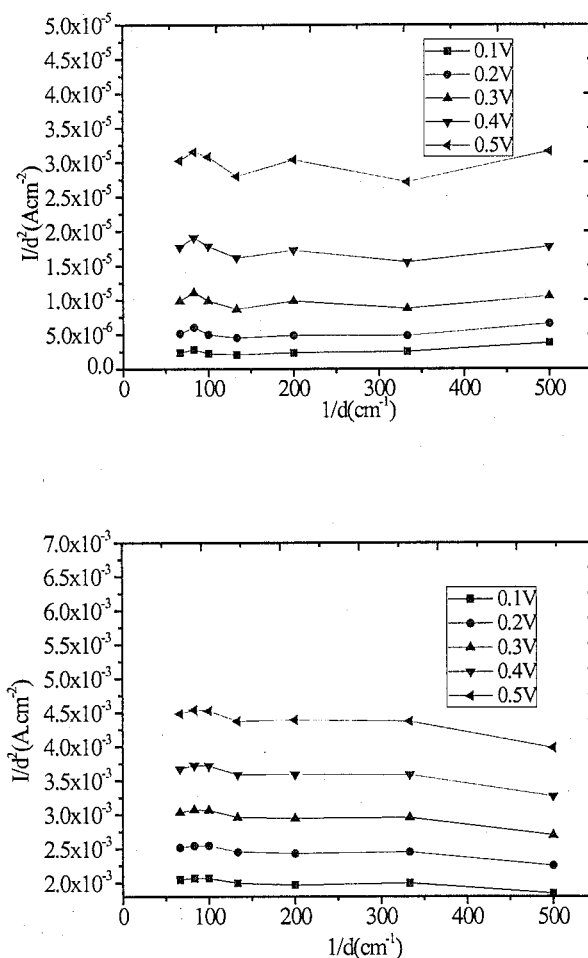


图 4.2.2.2 上) 220K 温度下的 I/d^2 与 $1/d$ 关系曲线, 下) 300K 温度下的 I/d^2 与 $1/d$ 关系曲线
Fig.4.2.2.2 Top) relationship of I/d^2 and $1/d$ at 220K, bottom) relationship of I/d^2 and $1/d$ at 300K
可以看到在 220K 及 300K 温度下, 曲线几乎水平, 没有一个正向的斜率, 表明 B 值几乎为 0, 这说明了器件侧面电流成份很小, 钝化效果较为理想。

器件的电流与温度的变化关系可以表示为:

$$I = C \exp(-E_a/KT) \quad (4-3)$$

通过不同温度下得到的 $\ln I$ 与 $1/T$ 的关系可以提取 E_a 的大小, E_a 称为激活能, 可以通过它来分析器件的电流成份。图 4.2.2.3 为反向不同偏压下 $\lg I$ 与 $1000/T$ 关系曲线, 曲线可以分为两段线段, 这是由于电流成份在不同的温度段会有所区别, 由曲线拟合出的激活能大小见表 4.2.2.1 所示:

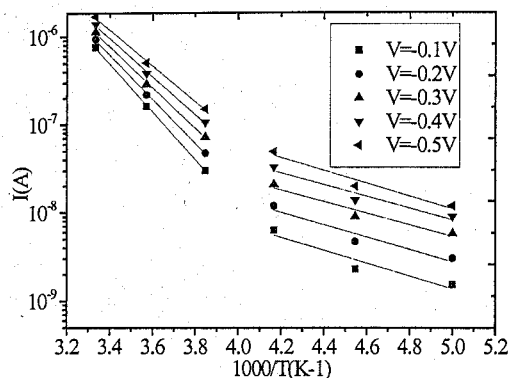


图 4.2.2.3 不同反向偏压下电流随温度变化曲线

 Fig.4.2.2.3 Curves of electric current varied with $1000/T$ at different reverse bias

表 4.2.2.1 反向偏压下拟合的激活能大小

Table 4.2.2.1 Fitted activation energy values at different reverse bias

	$E_a(\text{eV})$	
-0.1V	0.54(260-300K)	0.144(200-240K)
-0.2V	0.50(260-300K)	0.139(200-240K)
-0.3V	0.46(260-300K)	0.13(200-240K)
-0.4V	0.43(260-300K)	0.133(200-240K)
-0.5V	0.41(260-300K)	0.145(200-240K)

随着温度的降低，隧穿电流在总电流成份中所占比重会逐渐增加，而隧穿电流与温度并不成指数变化的关系，因此主要参考在较高温度下（260-330K）的激活能值。 $\text{In}_{0.78}\text{Ga}_{0.22}\text{As}$ 在 300K 时禁带宽度约为 $0.51\text{eV}^{[11]}$ ，当反向偏压从 0.1-0.5V 变化时， E_a 从 0.54 到 0.41eV 范围内逐渐减小，因为在反向偏压更大时，产生复合电流所占比重会更大，在 260-300K 温度范围内，总电流成份主要由扩散电流和产生复合电流组成，扩散电流（尤其在低反向偏压）占有较大的比例，说明器件从材料到工艺较优异的性能。在 -10mV 偏压下，在 200K 和 300K 温度下暗电流密度分别为 $94.2\text{nA}/\text{cm}^2$ 和 $5.5 \times 10^{-4}\text{A}/\text{cm}^2$ ，器件在 200K 温度下优质因子 R_0A 值为 $126.7\text{k}\Omega\cdot\text{cm}^2$ ，相比于同样采用 GSMBE 方法生长的相同材料结构截至波长 $2.4\mu\text{m}$ 的 n on p 结构 $\text{In}_{0.78}\text{Ga}_{0.22}\text{As}$ 器件，文献 109 中采用 PECVD 钝化工艺器件在 195K 温度下 R_0A 值为 $16.8\text{k}\Omega\cdot\text{cm}^2$ ，而文献 108 中器件在 210K 温度下 R_0A 为 $76.2\text{k}\Omega\cdot\text{cm}^2$ 。

4.2.3 器件响应光谱

图 4.2.3.1 为 n on p 结构 $\text{In}_{0.78}\text{Ga}_{0.22}\text{As}$ 器件在 220K、250K 以及室温下的相对光谱响应曲线，曲线经标准器件校准。室温下长波截止波长约为 $2.37\mu\text{m}$ ，当温度下降到 220K 时，截止波长蓝移到 $2.26\mu\text{m}$ 。

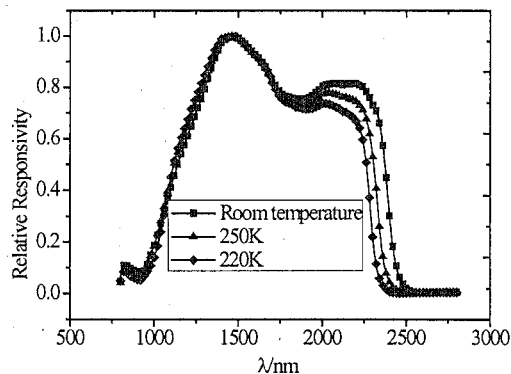


图 4.2.3.1 不同温度下器件的相对光谱响应曲线

Fig. 4.2.3.1 Curves of relative responsivity for photodetectors at different temperature

4.3 台面型 n on p 结构 2.6μmInGaAs 探测器

4.3.1 器件制备

器件所用材料为 GSMBE 生长的 n on p 结构可响应到 2.6μm 的 $\text{In}_{0.83}\text{Ga}_{0.17}\text{As}/\text{In}_{0.83}\text{Ga}_{0.17}\text{As}/\text{In}_x\text{Al}_{1-x}\text{As}$ 外延材料, 有两种不同结构参数的材料 M119L 和 M103L, 见表 4.3.1.1 和表 4.3.1.2 所示, 主要区别是吸收层掺杂浓度有所不同。与 4.2 节相同, 为了表征不同表面钝化工艺的效果, 制备了不同光敏元大小的 8×1 元线列结构器件。

表 4.3.1.1 n on p 结构 M119L 外延材料参数

Table 4.3.1.1 Parametres of n on p structural epitaxial material named M119L

	导电类型	掺杂物质	厚度(μm)	掺杂浓度 (cm^{-3})
$\text{In}_{0.83}\text{GaAs}$	N^+	Si	0.25	$2\text{E}10^{18}$
$\text{In}_{0.83}\text{GaAs}$	n^-	Si	2.0	$1\text{E}10^{16}$
$\text{In}_x\text{AlAs buf}$	P^+	Be	2.0	$2\text{E}10^{18}$
InP substrate	SI	Fe	350 ± 20	

表 4.3.1.2 n on p 结构 M103L 外延材料参数

Table 4.3.1.2 Parametres of n on p structural epitaxial material named M103L

	导电类型	掺杂物质	厚度 (μm)	掺杂浓度 (cm^{-3})
$\text{In}_{0.83}\text{GaAs}$	N^+	Si	0.25	2E18
$\text{In}_{0.83}\text{Ga}_{0.17}\text{As}$	n^-	Si	2.0	3E16
$\text{In}_x\text{AlAs buf}$	P^+	Be	1.9	2E18
InP substrate	S.I.	Fe	350 ± 20	

器件表面在沉积钝化薄膜之前, 经过 3: 6: 10 的氢氟酸缓冲液 (BHF) 处理, M119L 样品立刻送入到 PECVD 装置反应腔体, 而 M103L 样品转移到

ICPCVD 装置反应腔体, 通过 ICP 源激发 N_2 等离子体对样品表面进行预清洗。PECVD 采用了常用的 SiN_x 薄膜沉积工艺, 衬底温度: $330^\circ C$, RF 功率: 40W, SiH_4 流量: 50sccm, N_2 流量: 900sccm。ICPCVD 采用了 highrate 模式的 SiN_x 薄膜沉积工艺, ICP 功率: 2000W, RF 功率: 0, 腔压: 8mTorr, 沉积温度: $75^\circ C$, 气体流量 SiH_4/N_2 : 45/38sccm。M119L 与 M103L 样品均采用了先生长钝化膜, 然后电子束蒸发 p 电极, 再退火的工艺顺序。与 4.2 节 n on p 台面结工艺不同的是钝化膜都经过了高温退火工艺, 除此之外其他各工艺均保持不变。

4.3.2 I-V 特性分析

I-V 测试系统采用了 Agilent B1500A 半导体器件分析仪, 样品通过宝石电极版焊接在变温杜瓦内, 通过液氮和加热铂电阻控制测试器件的温度。对于 M119L 与 M103L 样品 8×1 元线列各光敏元, 每隔 20K 温度一个点, 测试了其在 200-300K 温度范围内的 I-V 曲线。

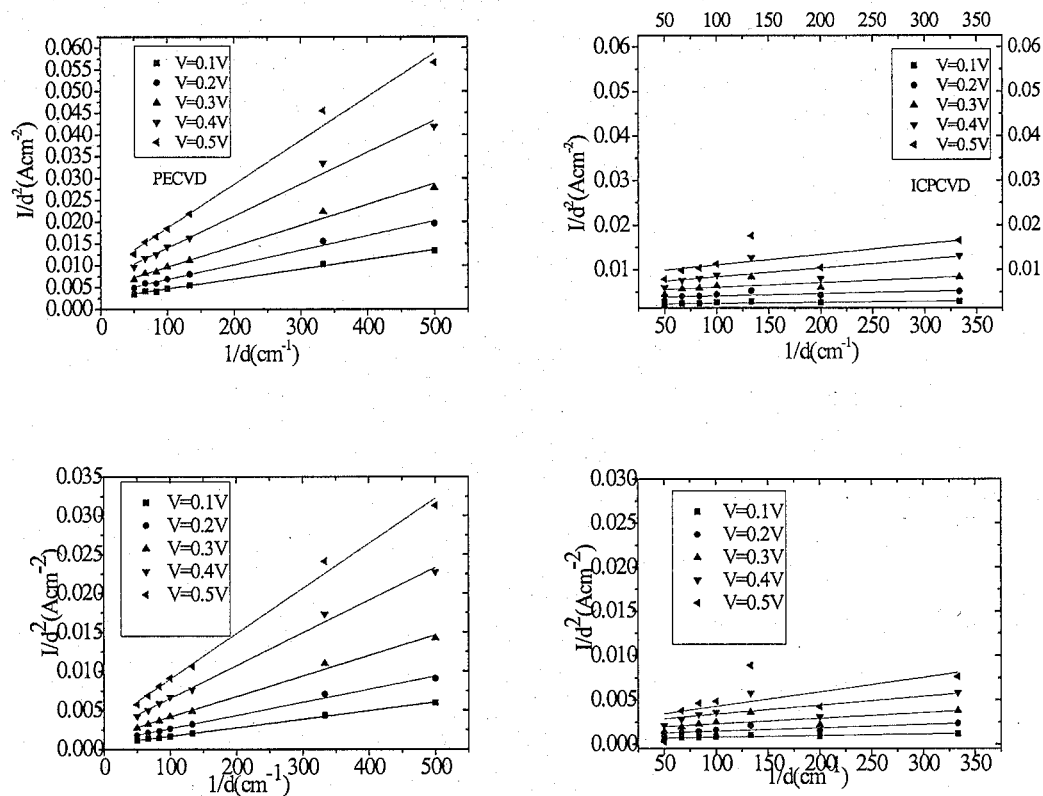


图 4.3.2.1 M119L(左)与 M103L(右)样品分别在 300K (上) 和 280K (下) 温度下的 I/d^2 与 $1/d$ 关系曲线

Fig.4.3.2.1 Relationship of I/d^2 and $1/d$ of M119L (left) and M103L (right) samples at 300K (top) and 280K (bottom), respectively

图 4.3.2.1 为 M119L 与 M103L 样品在不同反向偏压下, 在 280K 和 300K 温度下的 I/d^2 与 $1/d$ 关系曲线, 随着反向偏压的逐步增大, 曲线的正向斜率也

会随着变大。与采用 ICPCVD 的 M103L 样品相比,采用 PECVD 工艺的 M119L 样品的 I/d^2 与 $1/d$ 关系曲线斜率明显更大,表明了其更大的侧边电流成份。图 4.3.2.2 为分别采用 PECVD 和 ICPCVD 工艺钝化的器件 I-V 曲线对比图,ICPCVD 工艺钝化的器件显示出更低的暗电流,对于光敏元更小的 $30\times30\mu\text{m}^2$ 光敏元差异会更加明显,因为对于小光敏元器件,会有相对更到侧面面积裸漏在空气中。

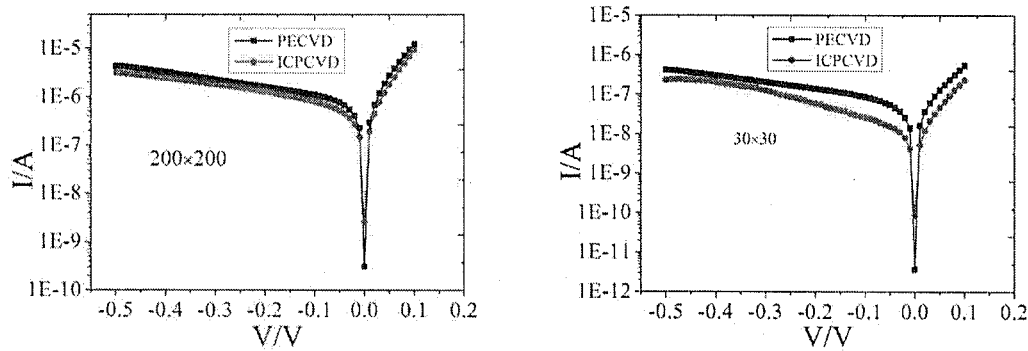


图 4.3.2.2 PECVD 工艺与 ICPCVD 工艺 30×30 与 $200\times200\mu\text{m}^2$ 大小器件在 300K 温度下的 I-V 对比曲线

Fig.4.3.2.2 The I-V curves of 30×30 , $200\times200\mu\text{m}^2$ area photodiodes passivated by PECVD and ICPCVD at room temperature (300K)

表 4.3.2.1 M119L 样品拟合得到的 A、B 值大小

Table 4.3.2.1 Fitted A and B values for M119L sample (PECVD)

V	0.1V		0.2V		0.3V		0.4V		0.5V	
	A	B	A	B	A	B	A	B	A	B
T										
200K	1.12E-5	1.91E-7	3.01E-5	6.05E-7	6.55E-5	1.16E-6	1.07E-4	2.23E-6	1.56E-4	3.11E-6
220K	4.45E-5	5.43E-7	4.62E-5	1.52E-6	1.17E-4	2.82E-6	2.20E-4	4.86E-6	3.43E-4	6.34E-6
260K	1.71E-4	4.69E-6	3.58E-4	7.59E-6	5.65E-4	1.34E-5	8.69E-4	2.30E-5	0.00126	3.19E-5
280K	6.00E-4	1.09E-5	9.99E-4	1.68E-5	0.00154	2.62E-5	0.00234	4.20E-5	0.0032	5.81E-5
300K	0.00244	2.24E-5	0.00347	3.35E-5	0.00485	4.80E-5	0.00671	7.32E-5	0.00858	1.00E-4

表 4.3.2.2 M103L 样品拟合得到的 A、B 值大小

Table 4.3.2.2 Fitted A and B values for M103L sample (ICPCVD)

V	0.1V		0.2V		0.3V		0.4V		0.5V	
	A	B	A	B	A	B	A	B	A	B
T										
200K	1.58E-5	2.63E-7	5.69E-5	5.63E-7	1.37E-4	8.07E-7	2.51E-4	1.07E-6	3.78E-4	1.53E-6
220K	4.07E-5	3.10E-7	1.11E-4	6.63E-7	2.06E-4	1.19E-6	3.51E-4	1.75E-6	5.42E-4	2.27E-6
240K	8.71E-5	5.61E-7	1.81E-4	1.37E-6	3.40E-4	2.14E-6	5.56E-4	2.93E-6	8.08E-4	3.92E-6
260K	2.09E-4	9.47E-7	4.04E-4	2.21E-6	7.45E-4	3.35E-6	0.00119	4.71E-6	0.0017	6.40E-6
280K	6.16E-4	1.79E-6	0.00109	3.86E-6	0.00168	6.30E-6	0.00239	1.01E-5	0.00261	1.65E-5
300K	0.00232	2.15E-6	0.00371	4.90E-6	0.00509	1.02E-5	0.00649	1.96E-5	0.00874	2.37E-5

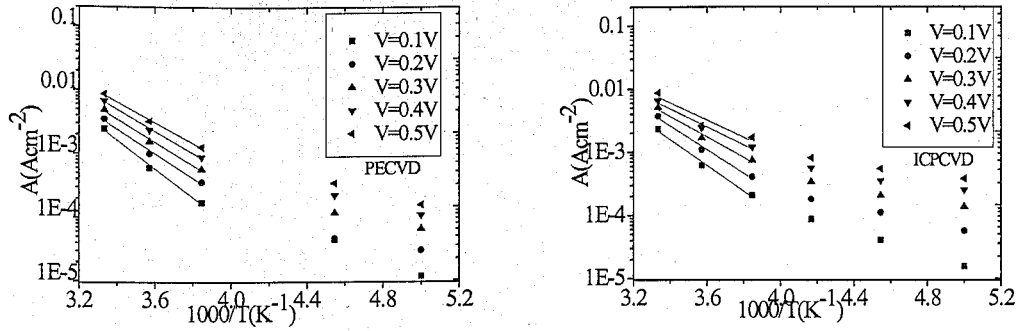


图 4.3.2.3 PECVD 工艺与 ICPCVD 工艺器件不同反向偏压下 A 与 1000/T 的关系
Fig.4.3.2.3 Relationship of A and 1000/T of PECVD and ICPCVD photodiodes at different reverse bias

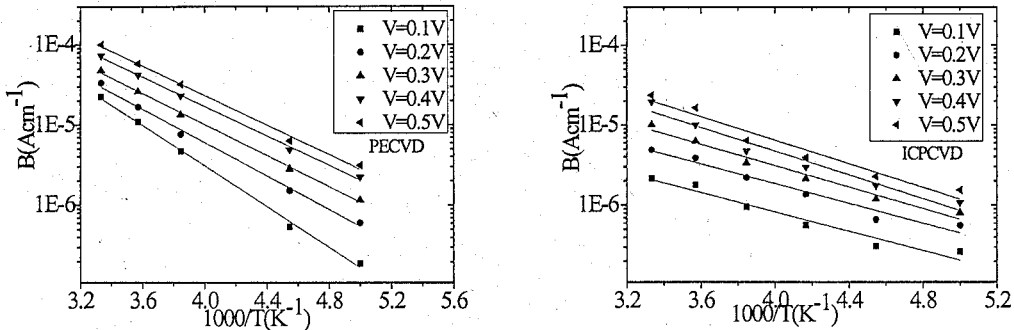


图 4.3.2.4 PECVD 工艺与 ICPCVD 工艺器件不同反向偏压下 B 与 1000/T 的关系
Fig.4.3.2.4 Relationship of B and 1000/T of PECVD and ICPCVD photodiodes at different reverse bias

表 4.3.2.1 与表 4.3.2.2 为 M119L 与 M103L 所制备器件根据 I/d^2 与 $1/d$ 关系曲线拟合得到的反向偏压不同温度下的 A 和 B 值。对 M119L 与 M103L 所制备器件, A 值相差不大, B 值存在较大差别, 在 300K 温度下, A 值大小非常接近, 而 M103L 器件 B 值要小 4-10 倍。根据 M119L 与 M103L 器件拟合提取出来的在不同温度和偏压下的 A 和 B 值大小, 得到了不同偏压下 A、B 值随温度的变化关系, 如图 4.3.2.3 和图 4.3.2.4 所示。 $\lg A$ 与 $1000/T$ 曲线在 260K 存在一个拐点, 线性拟合了在 260-300 温度段的曲线; 而 $\lg B$ 与 $1000/T$ 在 200-300K 温度范围内存在较好的线性关系。根据 $\lg A$ 、B 与 $1000/T$ 拟合计算出的激活能大小见表 4.3.2.3 所示。

表 4.3.2.3 不同反向偏压下 $E_a(A,B)$ 值大小
Table 4.3.2.3 The values of $E_a(A,B)$ at different reverse bias

V/V		0.1	0.2	0.3	0.4	0.5	
E _a /eV	A	PECVD	0.4464	0.3807	0.3605	0.3431	0.322
		ICPCVD	0.40365	0.3681	0.3216	0.2837	0.2719
	B	PECVD	0.25046	0.20664	0.19239	0.18249	0.18319
		ICPCVD	0.11931	0.12192	0.13271	0.1475	0.14665

在反向 0-0.5V 偏压下, 200-300K 温度范围内, $In_{0.83}Ga_{0.17}As$ pin 器件的总暗电流主要由以下电流成份组成: 扩散电流 I_{dif} , 产生复合电流 I_{gr} , 欧姆电流 I_{oh} 和表面产生复合电流 I_s , 总电流 $I=I_{dif}+I_{gr}+I_{oh}+I_s$ 。各电流成份与 $1/T$ 的指数关系可以表示为^[112-113]:

$$n_i \propto \exp(-E_g/2KT) \quad (4-4)$$

$$I_{gr} = q \frac{A n_i W}{\tau_{eff}} [\exp(\frac{qV}{k_B T}) - 1] \propto \exp(-E_g/2KT) \quad (4-5)$$

$$I_{dif} = \frac{A q n_i^2}{N_D} \sqrt{\frac{D_p}{\tau_p}} [\exp(\frac{qV}{k_B T}) - 1] \propto \exp(-E_g/KT) \quad (4-6)$$

$$I_{oh} \propto \exp(-E_g/2KT) \quad (4-7)$$

$$I_s \propto \sqrt{abs(V)} \exp(-E_g/4KT) \quad (4-8)$$

n_i 是 $In_{0.83}Ga_{0.17}As$ 的本征载流子浓度, E_g 为禁带宽度, k_B 为波尔兹曼常数, W 为耗尽区宽度, τ_{eff} 为有效载流子寿命, N_D 为吸收层掺杂浓度, τ_p 为少数载流子寿命, D_p 为空穴扩散系数。 $In_{0.83}Ga_{0.17}As$ 在常温下的禁带宽度为 0.48eV, 对应 I_{gr} , I_{dif} , I_{oh} , I_s 电流成份的激活能大小为 0.24, 0.48, 0.24, 0.12eV。

在反向 0-0.5V 偏压下, 260-300K 温度范围内, 对于 M119L 与 M103L 器件, $E_a(A)$ 分别在 0.45~0.32eV 和 0.40~0.27eV 范围内变化, 体电流主要由扩散电流和产生复合电流组成, M119L 器件 $E_a(A)$ 值要略大, 表明更多地扩散电流成份, 这应该与 M119L 材料吸收层掺杂浓度更低有关, 因为根据 I_{dif} 与 I_{gr} 公式, 扩散电流与产生复合电流的比值随着吸收层掺杂浓度的降低而变大。

在反向 0-0.5V 偏压下, 200-300K 温度范围内, 对于 M119L 与 M103L 器件, $E_a(B)$ 分别在 0.25~0.18eV 和 0.12~0.15eV 范围内变化, M119L 器件侧面电流主要表现为由欧姆电流和表面产生复合电流, 而 M103L 器件侧面电流表现为表面产生复合电流。采用 ICPCVD 工艺的 M103L 器件更好的侧面钝化效果可能是因为其能有效地抑制侧面欧姆电流。

4.4 本章小结

本章研制了 n on p 结构的截至波长到 $2.4\mu\text{m}$ 延伸波长的 8×1 元线列 $\text{In}_{0.78}\text{Ga}_{0.22}\text{As}$ 探测器, 器件采用了 ICP 刻蚀台面成型的深台面结工艺, 采用了 ICPCVD 沉积的 SiN_x 薄膜作为钝化膜, 在沉积薄膜之前, 材料表面经过 3: 6: 10 的氢氟酸缓冲液 (BHF) 处理和 ICP 源激发 N_2 等离子体进行预清洗。结果显示器件侧面电流很小, 体现出了良好的表面钝化工艺, 器件表现出较好的暗电流特性, 在 200K 和 300K 温度下暗电流密度分别为 $94.2\text{nA}/\text{cm}^2$ 和 $5.5\times 10^{-4}\text{A}/\text{cm}^2$, 器件在室温下长波截止波长约为 $2.37\mu\text{m}$ 。

另外研制了 n on p 结构的截至波长到 $2.6\mu\text{m}$ 延伸波长的 8×1 元线列 $\text{In}_{0.83}\text{Ga}_{0.17}\text{As}$ 探测器, 两种吸收层浓度分别为 $1\times 10^{16}\text{cm}^{-3}$ 和 $3\times 10^{16}\text{cm}^{-3}$ 的材料结构, 分别采用了 PECVD 和 highrate 模式 ICPCVD 钝化工艺, 结果显示采用 ICPCVD 钝化工艺的器件总电流和侧面电流更小, 进一步分析表明体电流主要成分为扩散电流和产生复合电流, 对 M119L 器件侧面电流主要表现为由欧姆电流和表面产生复合电流, 而 M103L 器件侧面电流表现为表面产生复合电流。

5 ICPCVD 钝化工艺优化与器件验证

5.1 前言

本文第 2 章研究了采用 ICPCVD 工艺不同 ICP 功率、RF 功率、腔体压强下生长的 SiN_x 薄膜特性, 为了简化实验, 沉积温度和气体流量均设为固定值。然而, 气体流量和温度对薄膜特性均会存在一定影响, YOUNG-BAE PARK 等^[101]研究了温度和 NH_3/SiH_4 气体流量比对 PECVD 工艺生长的 SiN_x 薄膜特性以及薄膜与材料界面特性的影响, 结果显示适当增加 NH_3/SiH_4 气体流量比可以减小薄膜中 Si 介质物, 降低 Si/ SiN_x 之间的界面态密度。对于 ICPCVD 沉积的 SiN_x 而言, 沉积温度对薄膜特性也会存在影响, 如图 5.1.1 和表 5.1.1 所示, 更高的沉积温度会提高薄膜的致密性和增加薄膜的击穿电压^[57]。ICPCVD 工艺由于能产生更多化学活性强的等离子体, 因此能够在较低的温度下生长出高质量的介质薄膜, 尤其适用于要求避免高温过程的器件工艺, 然而根据第 3 章的研究, SiN_x 薄膜的质量会影响与材料之间的界面特性, 因此有必要研究在不同温度下 SiN_x 薄膜的性质及与半导体材料之间的界面特性。本章研究了采用 ICPCVD 工艺不同 N_2/SiH_4 气体流量及温度下生长的 SiN_x 薄膜特性, 研究了不同工艺 SiN_x 薄膜与 InGaAs 材料之间的界面特性以及采用不同 SiN_x 钝化膜制备器件的暗电流特性。

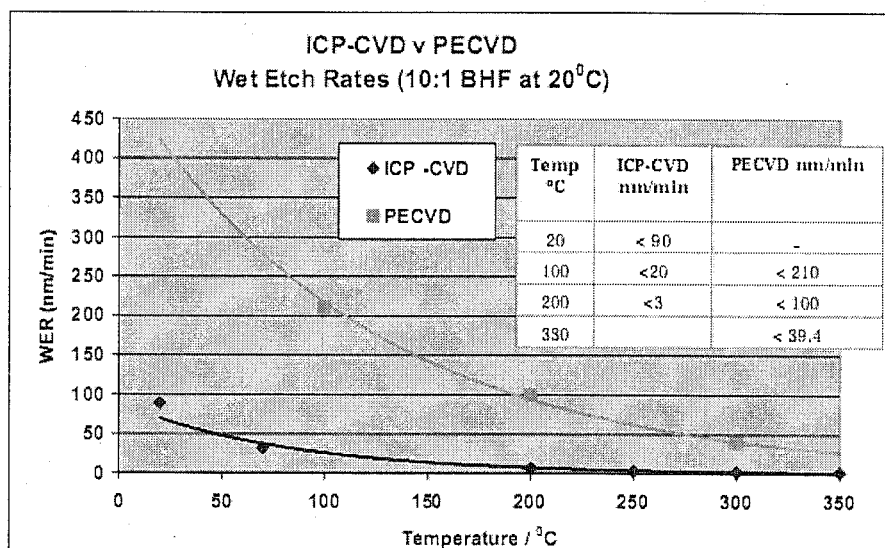


图 5.1.1 温度对 SiN_x 薄膜湿法腐蚀速率的影响

Fig.5.1.1 Effect of temperature on wet etching rate of SiN_x films

表 5.1.1 温度对 SiN_x 薄膜击穿电压的影响Table 5.1.1 Effect of temperature on breakdown voltage of SiN_x films

Temperature ($^{\circ}\text{C}$)	Breakdom Voltage for ICPCVD (MV/cm)	Breakdom Voltage for PECVD (MV/cm)
20	> 3	-
150	> 7	> 3
200	-	> 4
300	-	> 5

5.2 SiN_x 薄膜工艺优化实验

为了进一步改进基于 ICPCVD 沉积 SiN_x 薄膜的器件表面钝化工艺, 研究了 N_2/SiH_4 流量比及衬底温度对沉积的 SiN_x 薄膜性质的影响。设置 ICP 功率、RF 功率、腔体压强为固定值保持不变, ICP 功率: 750W, RF 功率: 0, 腔压: 12mTorr。实验采用了 InP 材料作为衬底, 表 5.2.1 为 ICPCVD 沉积 SiN_x 薄膜优化实验的各实验参数, 实验 1-5 条件固定衬底温度为 75°C , N_2 和 SiH_4 总气体流量固定为 28sccm, 通过改变 N_2/SiH_4 气体流量比, 而实验 6-8 固定 N_2/SiH_4 气体流量比为 12.5/15.5sccm, 通过改变衬底材料温度。

表 5.2.1 不同温度和 N_2/SiH_4 流量比条件下 SiN_x 生长参数Table 5.2.1 Growth parameters of SiN_x films with different temperature and N_2/SiH_4 flow ratio

参数编号	N_2/sccm	SiH_4/sccm	N_2/SiH_4	温度/ $^{\circ}\text{C}$
1	6	22	0.273	75
2	9	19	0.474	75
3	12.5	15.5	0.806	75
4	17	11	1.545	75
5	22	6	3.667	75
6	12.5	15.5	0.806	25
7	12.5	15.5	0.806	150
8	12.5	15.5	0.806	200

采用 SEM 测试了生长的 SiN_x 薄膜厚度, 测试结果如表 5.2.2 所示。图 5.2.1 为 SiN_x 薄膜沉积厚度随不同气体流量及温度的变化, 分析表明随着 N_2/SiH_4 气体流量比的增大, 薄膜沉积速率先逐步上升, 当 N_2 流量过大而 SiH_4 流量过小时, 沉积速率有所下降, 而薄膜沉积速率随温度的增加并没有明显变化。

表 5.2.2 使用 SEM 测试不同工艺 SiN_x 厚度值Table 5.2.2 Thickness of SiN_x films characterized by SEM

实验	1	2	3	4	5	6	7	8
厚度/nm	/	287	321	591	357	312	274	286

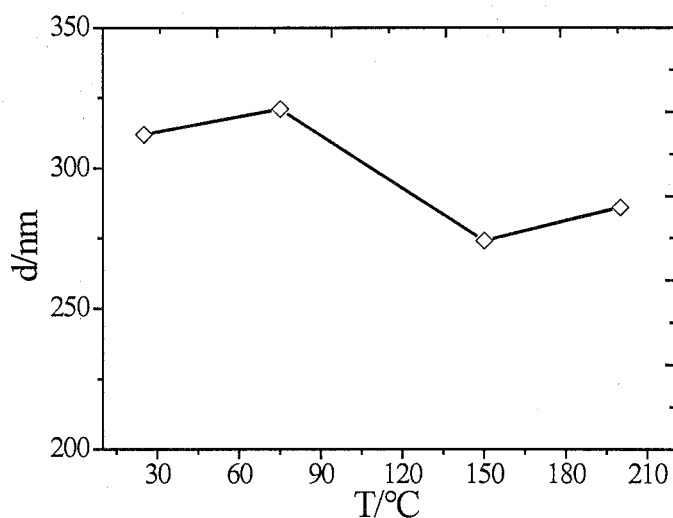
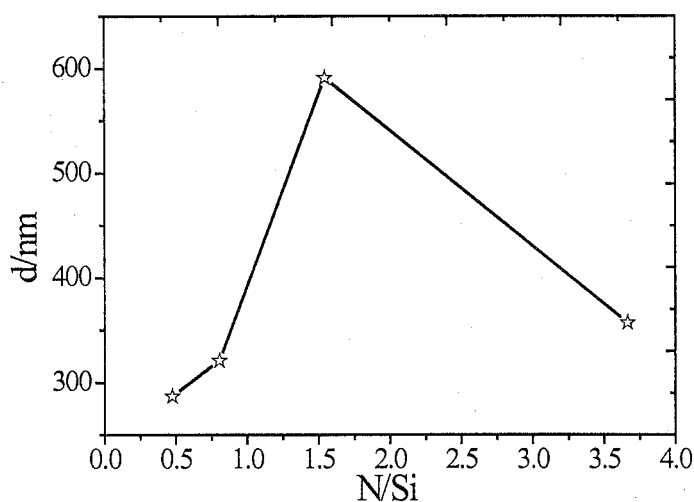


图 5.2.1 上) 薄膜沉积厚度随气体流量比的变化, 下) 薄膜沉积厚度随衬底温度的变化

Fig.5.2.1 Top) thickness of SiN_x films varied with N_2/SiH_4 flow ratio, bottom) thickness of SiN_x films varied with temperature

表 5.2.3 为 ICPCVD 工艺不同生长参数 SiN_x 薄膜的湿法腐蚀实验, 腐蚀溶液为 40% 的 HF 溶液和 40% 的 NH_4F 溶液按照体积比 1: 5 比例配置而成的腐蚀缓冲液, 腐蚀时间均设置为 1 分钟。为了结合器件制备工艺, 在薄膜腐蚀之前, 样品采用 P/A 器件光刻版进行光刻。结果显示腐蚀速率随着 N_2/SiH_4 气体流量比的增大先增大然后减小, 对于实验 4-5, 薄膜在 1 分钟之内腐蚀干净, 光刻胶

存在明显的横向钻蚀，如图 5.2.2 所示。而随着衬底温度的增加，生长的 SiN_x 薄膜腐蚀速率更小，薄膜更致密，与文献中结果一致，实验 7 由于薄膜腐蚀速率小，光刻胶没有明显钻蚀。

表 5.2.3 ICPCVD 工艺不同生长参数 SiN_x 薄膜的湿法腐蚀实验

Table 5.2.3 Wet etching experiment of SiN_x films with different growth parameters

	表面状况	钻蚀	台阶仪厚度 (nm)	腐蚀速率 (nm/min)	备注
1	花	轻微	268	268	
2	干净(腐蚀完)	轻微	235	> 235	
3	干净	少许钻蚀	86.4	86.4	部分光刻胶脱落
4	很多小黑点 (腐蚀完)	严重	642.7	> 642.7	
5	少量黑点(腐 蚀完)	严重	388	> 388	部分光刻胶脱 落
6	干净	严重	84.5	84.5	
7	干净	无	21.5	21.5	台阶难以分辨
8	干净	无	39.2	39.2	台阶难以分辨

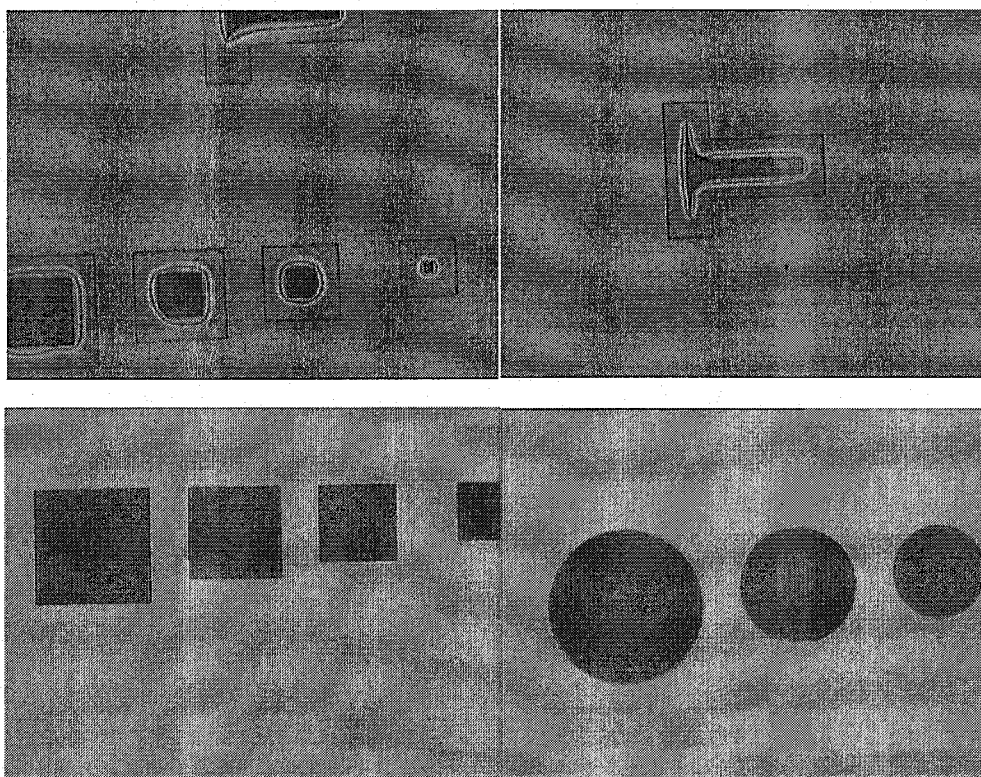


图 5.2.2 上) 实验 4 样品湿法腐蚀后的表面形貌，下) 实验 7 样品湿法腐蚀后的表面形貌
Fig.5.2.2 Top) surface graphs of sample 4 after wet etching, bottom) surface graphs of sample 7 after wet etching

对实验制备的样品做了粘附力及退火的实验,实验顺序依次为粘附力测试,表面镜检,高温退火,表面镜检,粘附力测试。退火实验条件为 420℃温度、N₂ 氛围下退火 40s。粘附力实验结果如表 5.2.4 所示,只有实验 4-5 生长的 SiN_x 薄膜在退火前后均没有脱落。对于所有的 8 个样品,样品表面在经历退火过程后表面状态良好,与退火之前状态没明显差异,如图 5.2.3 所示。

表 5.2.4 不用工艺生长的 SiN_x 薄膜退火前后的粘附力情况

Table 5.2.4 Adhesion force of SiN_x films with different growth parameters before and after annealing

	退火前	退火后	注:
1	不脱落	大部分脱落	
2	小块脱落	小块脱落	脱落地方相同
3	小块脱落	全脱落	
4	不脱落	不脱落	
5	不脱落	不脱落	
6	全脱落	全脱落	
7	全脱落	全脱落	
8	全脱落	全脱落	

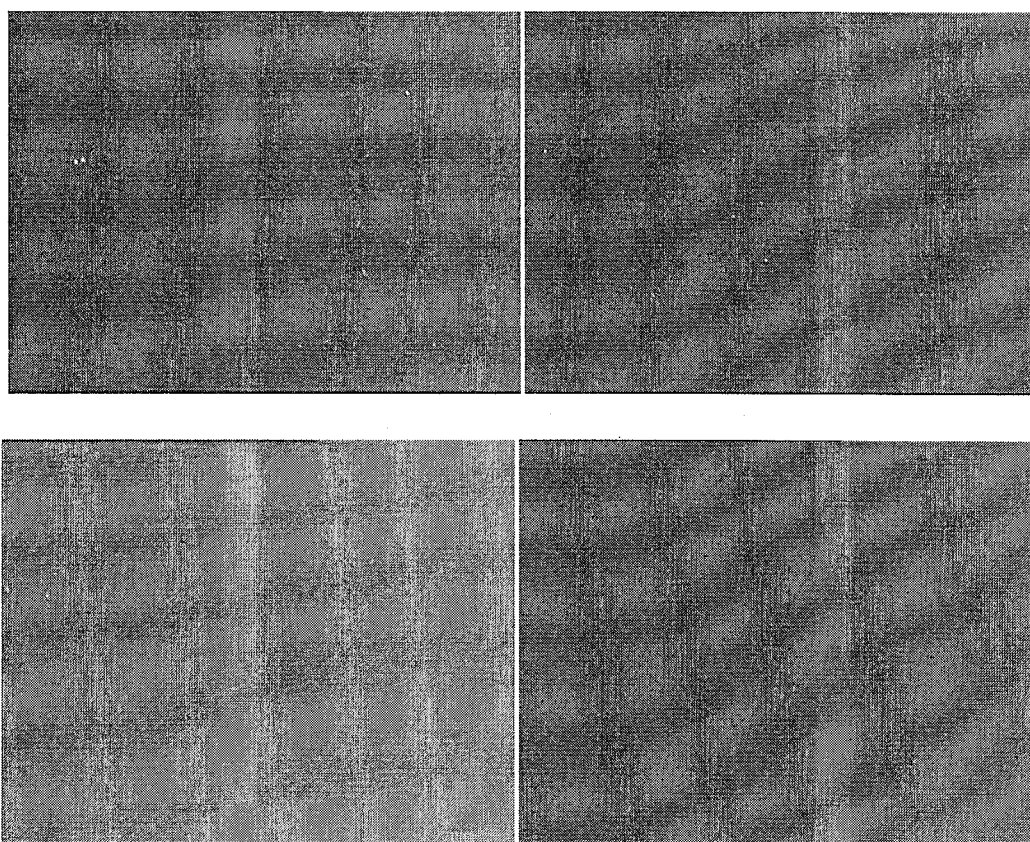


图 5.2.3 退火前后样品表面形貌图

Fig.5.2.3 Surface graphs of samples before and after annealing

对实验 1、3、5 所制备的样品进行了 SIMS 元素分析, 得到了 SiN_x 薄膜不同厚度处及 InP 衬底的各元素成分, 图 5.2.4 为实验 1、3、5 所制备样品 N/Si 原子浓度比在 SiN_x 薄膜不同深度出的数值, 实验 1、3、5 由于 N_2/SiH_4 气体流量比逐渐增大, N/Si 原子浓度比也逐渐增大, 实验 3 条件 N/Si 原子浓度比约为 1.18, 而实验 5 条件 N/Si 原子浓度比约为 1.3, 接近 Si_3N_4 比例的化学计量比原子成分。

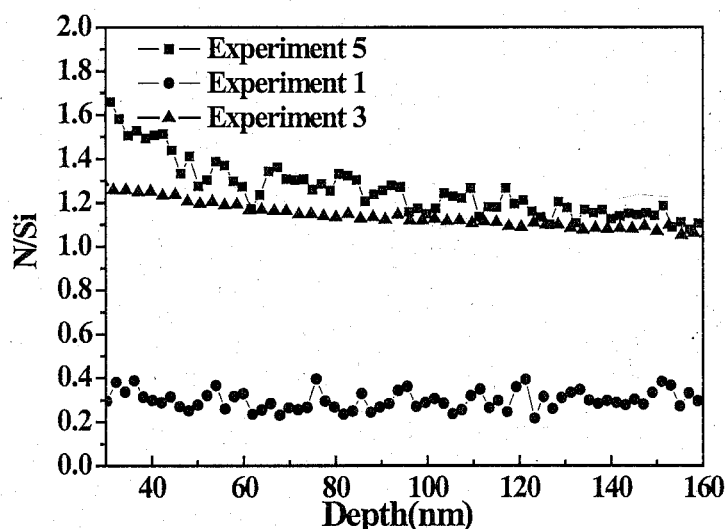


图 5.2.4 不同工艺生长的 SiN_x 薄膜不同深度处 N/Si 元素比

Fig.5.2.4 N/Si element ratio of SiN_x films at different depth for different growth parameters

5.3 界面特性研究

为了研究上一节优化实验中改变工艺条件后 SiN_x 薄膜与 InGaAs 材料界面性质的变化, 制备了采用不同钝化膜工艺的 MIS 器件。制备 MIS 器件的半导体材料是延伸波长 InGaAs 外延材料, 与第三章制备 MIS 器件所使用材料相同, 材料各层详细结构和参数如表 3.3.1 所示。材料表面在经三氯甲烷、乙醚、丙酮、酒精四步清洗后, 经 N_2 吹干, 经过 3: 6: 10 的氢氟酸缓冲液 (BHF) 处理, 然后通过 ICP 源激发 N_2 等离子体对样品表面进行预清洗, 再沉积一层 ICPCVD 生长的厚度为 150nm 的 SiN_x 薄膜。ICPCVD 采用了本章前一节 SiN_x 薄膜工艺优化实验条件 3 和 7, ICP 功率: 750W, RF 功率: 0, 腔压: 12mTorr, 沉积温度分别为 75°C 和 150°C , 气体流量 SiH_4/N_2 : 15.5/12.5sccm。与半导体材料的 N 接触电极采用离子溅射的 Cr/Au (20/300nm), 在 SiN_x 上的栅电极为采用离子溅射的 200nm Au。器件工艺流程与第三章 MIS 器件工艺流程基本相同。

测试了 MIS 器件在常温和变温下的 C-V 特性, 将 MIS 器件的栅电极和 N 电极通过金丝焊接到变温杜瓦, 通过液氮和加热电阻控制测试器件的温度。C-V

测试仪器采用了 Agilent E4980A 半导体器件分析仪。在测试 MIS 器件之前, 先要测试空管脚的寄生电阻。根据变温和变频测试得到的不同工艺 MIS 器件高频 C-V 曲线, 使用 Terman 法计算了不同工艺器件的界面态密度。

图 5.3.1 图 3.4.1.1 所示为实验 3 工艺 MIS 器件在 230K 温度不同频率下的 C-V 曲线, 可以看到随着频率的增加, 曲线逐渐从准静态特征向高频特征转变, 图 5.3.2 为实验 7 工艺 MIS 器件在 190K 温度不同频率下的 C-V 曲线, 与实验 3 工艺 MIS 器件一样, 随着频率的增加, 曲线逐渐从准静态特征向高频特征转变。

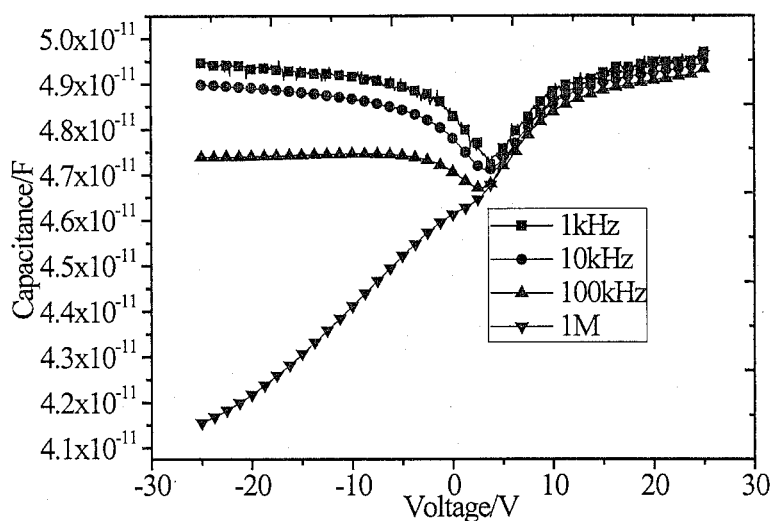


图 5.3.1 实验 3 器件 C-V 曲线随频率的变化

Fig.5.3.1 C-V curves of experimental 3 MIS capacitors at different frequencies

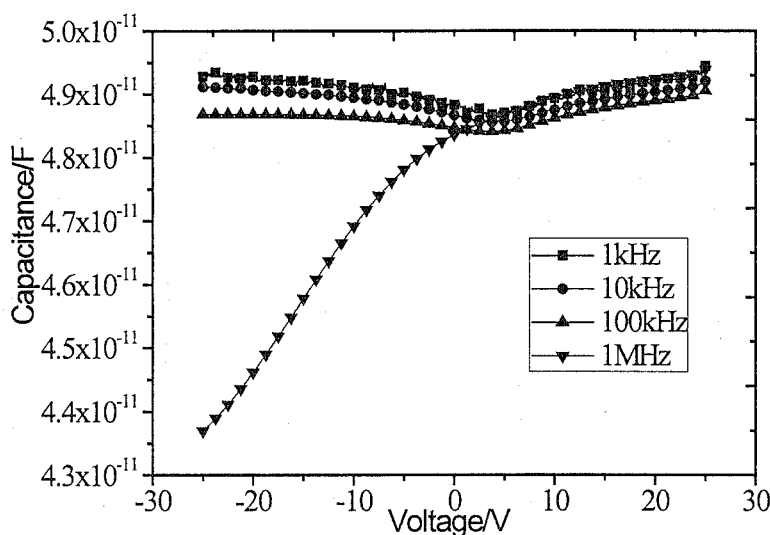


图 5.3.2 实验 7 器件 C-V 曲线随频率的变化

Fig.5.3.2 C-V curves of experimental 7 MIS capacitors at different frequencies

图 5.3.3 和图 5.3.4 为 1MHz 频率下, 实验 3 工艺和实验 7 工艺 MIS 器件在不同温度下的 C-V 曲线, 随着温度的下降, 载流子的产生复合速率随着变慢, C-V 曲线逐步显示出高频特性。

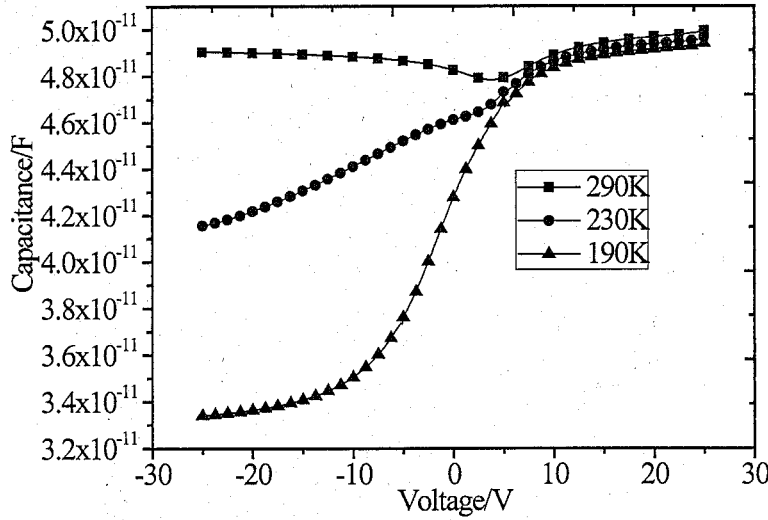


图 5.3.3 实验 3 器件 C-V 曲线随温度的变化

Fig.5.3.3 C-V curves of experimental 3 MIS capacitors at different temperatures

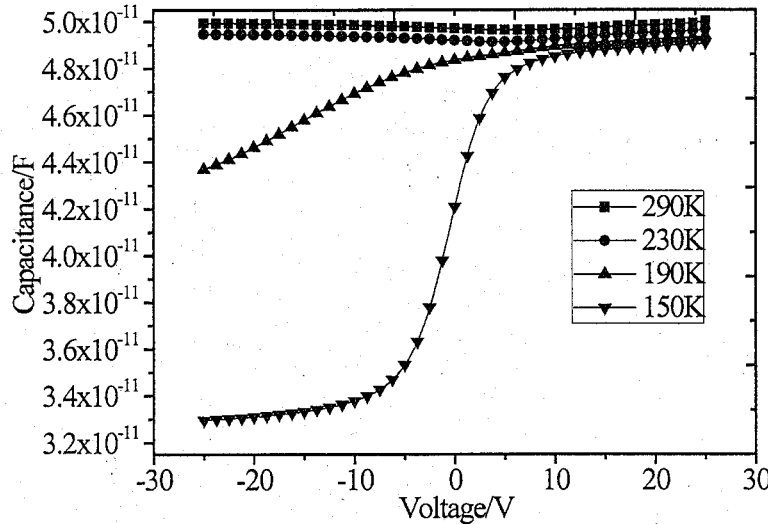


图 5.3.4 实验 7 器件 C-V 曲线随温度的变化

Fig.5.3.4 C-V curves of experimental 7 MIS capacitors at different temperatures

图 5.3.5 为实验 3 和实验 7 工艺 MIS 器件高频 C-V 回滞曲线, 相比于实验 3 工艺器件, 实验 7 工艺 MIS 器件的 C-V 曲线从正向偏压到负偏压过程中下降更加陡峭, 由于界面态会使陡峭的曲线变得更加平缓, 因此实验 7 工艺 MIS 器件从直观上看来界面态会更小。实验 7 工艺 MIS 器件的 C-V 曲线回滞电压 V_h

也更小, 慢界面缺陷也更少。使用 Terman 法计算了实验 3 和实验 7 工艺 MIS 器件界面态密度在 $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 禁带中的分布, 如图 5.3.6 和图 5.3.7 所示, 界面态密度在 $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 禁带中均呈现 U 型分布, U 型分布的极值大小分别为 $5.77 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$ 和 $2.93 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$, 实验 7 工艺 MIS 器件界面态密度降低了接近一倍。实验 3 工艺 MIS 器件与第三章内容中 ICPCVD 工艺 MIS 器件采用的同样的工艺, 但是算出的结果却相差数倍, 其原因可能是测试仪器和条件的不同引起的误差波动, 因为电容法计算界面态容易受到测试条件的限制^[66], 另外也可能是不同批次制备的器件工艺流程中工艺因素的影响。实验 3 和实验 7 工艺 MIS 器件 V_{FB} 分别为 3.375V 和 2.5V, 根据 V_{FB} 计算固定电荷密度分别为 $8.1602 \times 10^{11} \text{cm}^{-2}$ 和 $5.4698 \times 10^{11} \text{cm}^{-2}$ 。实验 3 和实验 7 工艺 MIS 器件回滞电压 V_h 分别为 7.25V 和 6.75V, 根据 V_h 计算满界面缺陷分别为 $2.2 \times 10^{12} \text{cm}^{-2}$ 和 $2.035 \times 10^{12} \text{cm}^{-2}$ 。

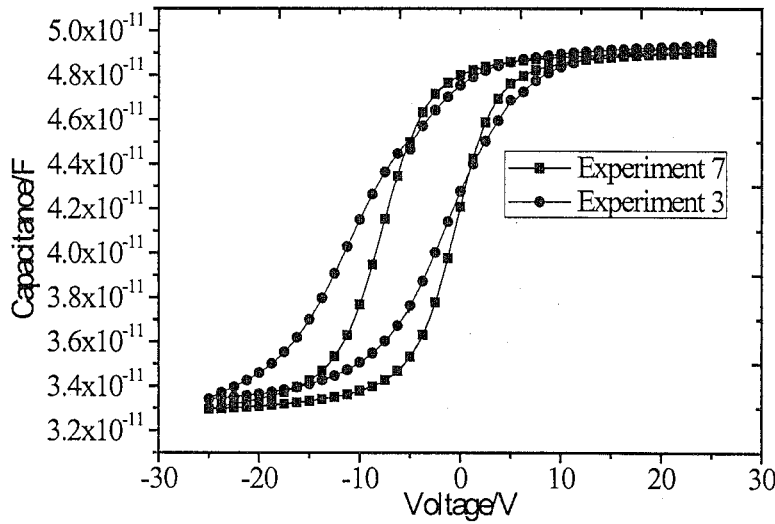


图 5.3.5 实验 3 和 7 器件高频 C-V 回滞曲线

Fig.5.3.5 The C-V hysteresis curves of experimental 3 and 7 MIS capacitors at high frequency condition

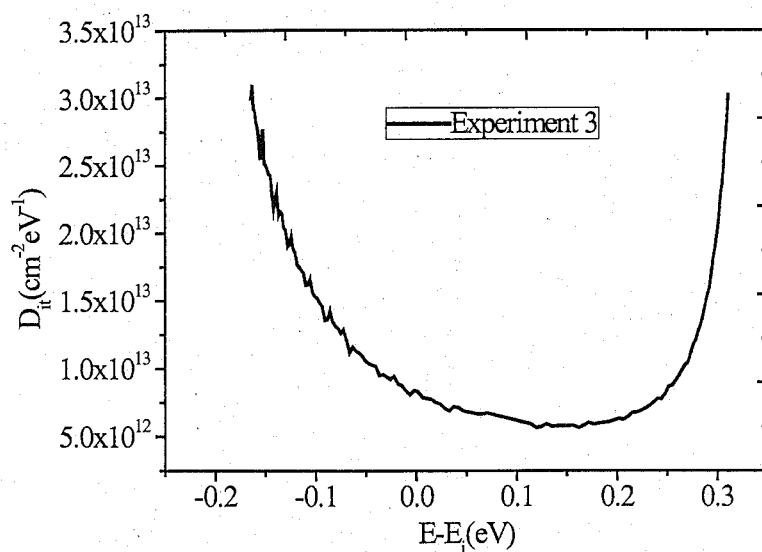


图 5.3.6 实验 3 工艺 MIS 器件界面态密度在 $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 禁带中的分布

Fig.5.3.6 $D_{it}(E)$ distribution curves in the forbidden band of $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ for experimental 3 MIS capacitors

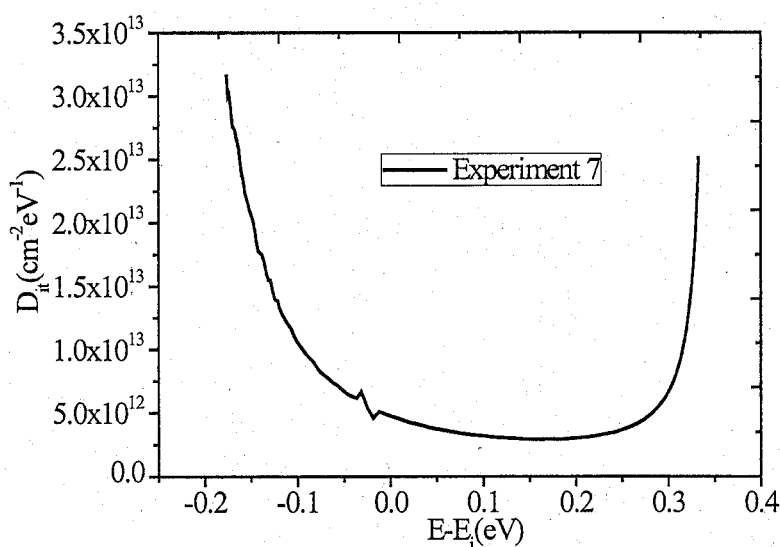


图 5.3.7 实验 7 工艺 MIS 器件界面态密度在 $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ 禁带中的分布

Fig.5.3.7 $D_{it}(E)$ distribution curves in the forbidden band of $\text{In}_{0.82}\text{Al}_{0.18}\text{As}$ for experimental 7 MIS capacitors

当对一个电容加上一个电压时，除了对电容充电的电流外还包括漏掉的电流（电容的漏电流）部分，漏电流被消耗成了热能，因此表示为电阻上的电流。介质损耗是电容能量损耗的一项重要来源，介质损耗包括介质漏电流引起的电导损耗和介质极化引起的极化损耗。由于电容器损耗的存在，使加在电容器的电压与电流之间的夹角（相位角）不是理想的 90 度，而是偏离了一个 δ 度，这个 δ 角就称为电容器的损耗角。电力电容器是一种实际电容器、不是理想电容

器，在外施交流电压的作用下，除了会输出一定容量的无功功率 Q 之外，在电容器的内部介质中、在电容器的极板（铝箔）中、引线等导体中，以及在瓷瓶间的漏泄电流等都会产生一定的有功损耗功率 P 。

通常把电容器的有功功率 P 与无功功率 Q 的比值称做为该电容器的损耗角正切，并用下式表示：

$$\tan\delta=P/Q \quad (5-1)$$

实际电容器可以等效于一个理想电容器和电阻的串联，如图 5.3.8 所示。在此等值电路中，理想电容器 C 产生的无功功率为：

$$Q_C=I_C^2 X_C \quad (5-2)$$

Q_C 为电容器的无功功率， X_C 为电容器 C 的容抗， I_C 为流过电容器的电流，在此电路中由电阻 r 产生电容器的损耗功率为：

$$P_r=I_r^2 \times r \quad (5-3)$$

式中 P_r 为由 r 产生的等值损耗功率， I_r 为流经等值电阻 r 的电流，由于 $I_r=I_C$ ，可得：

$$\tan\delta=\frac{I_r^2 r}{I_C^2 X_C}=r/X_C \quad (5-4)$$

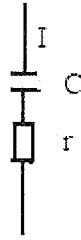


图 5.3.8 实际电容器串联等效电路

Fig.5.3.8 Series connection equivalent circuit of actual capacitor

实际电容器也可以等效于一个理想电容器和电阻的并联，如图 5.3.9 所示，理想电容器 C 产生的无功功率为：

$$Q_C=U_C^2/X_C \quad (5-5)$$

U_C 为理想电容器两端的电压，电路中由电阻 R 产生电容器的损耗功率为：

$$P_R=U_R^2/R \quad (5-6)$$

U_R 为等值电路两端的电压，由于 $U_R=U_C$ ，可得：

$$\tan\delta=X_C/R \quad (5-7)$$

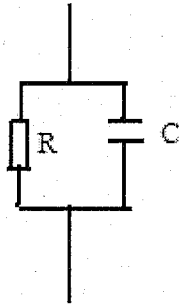
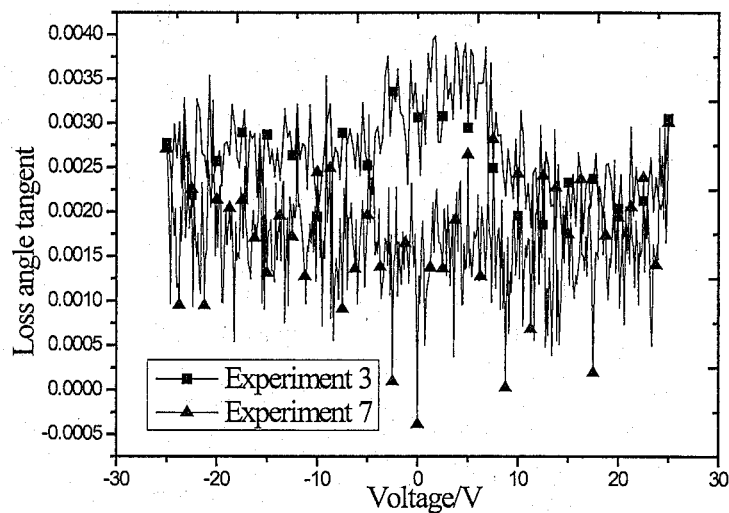
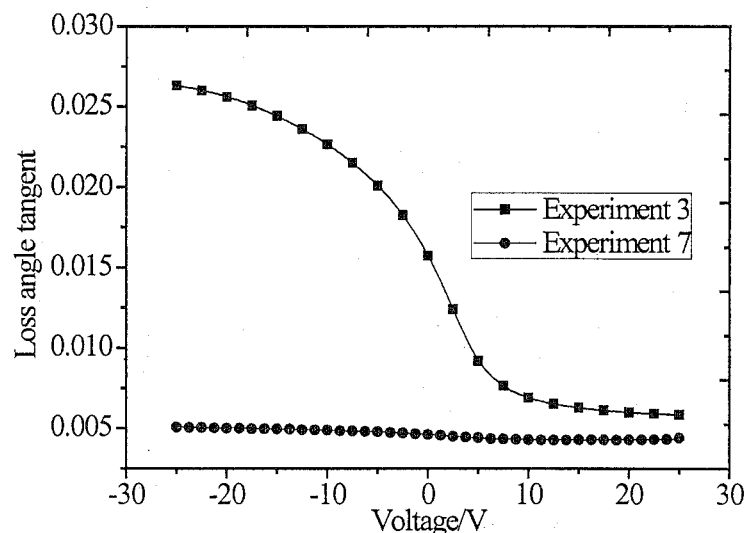


图 5.3.9 实际电容器并联等效电路

Fig.5.3.9 Parallel connection equivalent circuit of actual capacitor

图 5.3.10 与图 5.3.11 为实验 3 与实验 7 工艺 MIS 器件 1kHz 和 1MHz 频率下损耗角正切 $\tan\delta$ 与偏压变化关系曲线。相比于实验 3 工艺 MIS 器件, 实验 7 工艺 MIS 器件的 $\tan\delta$ 更小, 实验 3 与实验 7 工艺 MIS 器件除了钝化膜工艺, 其他工艺都一致, 因此可能原因是采用实验 7 工艺 MIS 器件的钝化膜有着更小的漏电损耗。

图 5.3.10 实验 3 与实验 7 工艺 MIS 器件 1kHz 频率下 $\tan\delta$ 与偏压变化关系Fig.5.3.10 Relationship of $\tan\delta$ and bias at 1kHz frequency for experimental 3 and 7 MIS capacitors

图 5.3.11 实验 3 与实验 7 工艺 MIS 器件 1MHz 频率下 $\tan\delta$ 与偏压变化关系Fig.5.3.11 Relationship of $\tan\delta$ and bias at 1MHz frequency for experimental 3 and 7 MIS capacitors

5.4 器件验证

为了验证工艺优化钝化薄膜的钝化效果,制备了与第 4 章相同的不同光敏元大小的 8×1 元线列结构(如图 4.2.1.1 所示)器件并测试和分析了采用不同钝化膜工艺器件的暗电流特性。器件所用材料为 GSMBE 生长的 p on n 结构可响应到 $2.6\mu\text{m}$ 的 $\text{In}_{0.83}\text{Al}_{0.17}\text{As}/\text{In}_{0.83}\text{Ga}_{0.17}\text{As}/\text{In}_x\text{Al}_{1-x}\text{As}$ 外延材料,材料各层详细参数见表 5.4.1 所示。

表 5.4.1 p on n 器件制备所采用的外延材料结构参数

Table 5.4.1 Parameters of InGaAs epitaxial material prepared for p on n photodiodes

	导电类	掺杂物质	厚度	掺杂浓度
$\text{P}^+\text{In}_{0.83}\text{AlAs}$ cap	P^+	Be	$0.6\mu\text{m}$	$\sim 2\text{E}18\text{cm}^{-3}$
$\text{In}_{0.83}\text{GaAs}$	n^-	Si	$1.5\mu\text{m}$	$\sim 3\text{E}16\text{cm}^{-3}$
N^+InAlAs	N^+	Si	$2.0\mu\text{m}$	$\sim 2\text{E}18\text{cm}^{-3}$
N^+InP	N^+	Si	$0.2\mu\text{m}$	$\sim 2\text{E}18\text{cm}^{-3}$
InP 衬底	SI	Fe	$350\mu\text{m}$	$\rho \geq 1\text{E}6\Omega\text{cm}$
外延层总厚度	$4.3\mu\text{m}$			

器件表面在沉积钝化薄膜之前,经过 3: 6: 10 的氢氟酸缓冲液(BHF)处理,立即转移到 ICPCVD 装置反应腔体,通过 ICP 源激发 N_2 等离子体对样品表面进行预清洗。制备了采用 4 种不同钝化膜工艺的器件,分别为本章优化实验 1、3、4、7 工艺生长的 SiN_x 钝化膜。采用 ICP 刻蚀技术实现台面的成型,

刻蚀所用掩膜为 PECVD 工艺所生长厚度 400nm 的 SiN_x 薄膜, 刻蚀台面为一直到吸收层的浅台面结构, 在台面成形后用非选择性湿法腐蚀 (H_3PO_4 : H_2O_2 : H_2O =1:3:5) 去除刻蚀残留物及修复部分晶格损伤。p 电极采用电子束蒸发的 Ti/Pt/Au (20nm/30nm/20nm), p 电极后形成欧姆接触的退火条件为 420℃ 温度、 N_2 氛围下退火 40s。器件的 n 电极(加厚电极)采用离子溅射的 Cr/Au (20/400nm)。器件制备工艺流程如图 5.4.1 所示, 在生长 p 电极退火之后再沉积 SiN_x 薄膜。

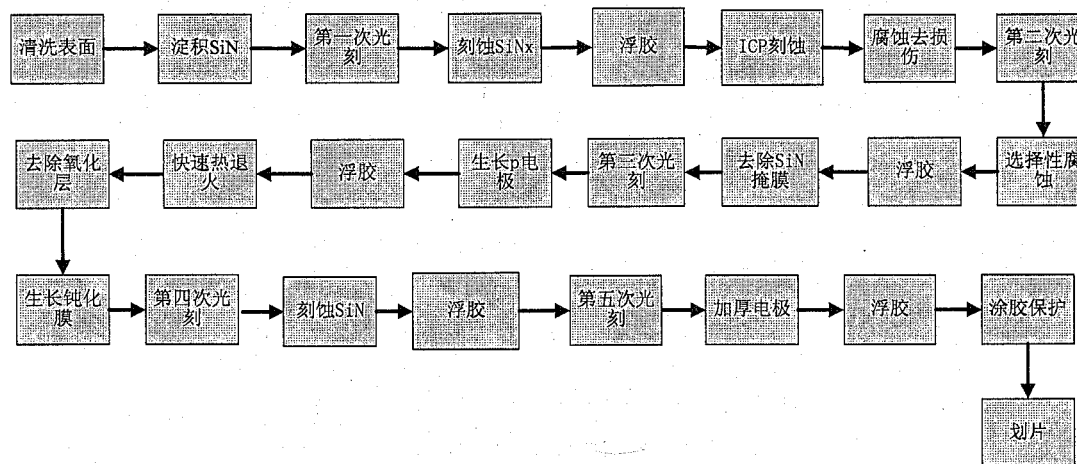


图 5.4.1 p on n 台面型结构 InGaAs 光敏芯片工艺流程

Fig.5.4.1 Flow process diagram of p on n mesa structural InGaAs photodiodes

测试了不同工艺制备器件的 I-V 特性, I-V 测试系统采用了 Agilent B1500A 半导体器件分析仪, 样品通过宝石电极版焊接在变温杜瓦内, 通过液氮和加热铂电阻控制测试器件的温度。图 5.4.2 为采用不同钝化工艺所制备器件常温下的 I-V 对比曲线, 与原工艺 3 相比, 增加 N_2/SiH_4 流量比的工艺 4 暗电流得到有效降低, 而 N_2/SiH_4 流量比减小的工艺 1 暗电流密度在较大反向偏压下, 暗电流有所增加, 提高衬底沉积温度的工艺 7 暗电流也得到了一定程度降低。延伸波长 InGaAs 探测器由于暗电流较大一般需要在制冷条件下工作, 因此对比了器件在较低温度的暗电流特性, 如图 5.4.3 所示(工艺 1 器件在低温条件下电流过大, 没有列出)。实验 4 工艺器件在 190K 和 200K 温度下, 暗电流密度分别降低为实验 3 工艺器件的 29.5% 和 37.3%; 实验 7 工艺器件在 190K 和 200K 温度下, 暗电流密度分别降低为实验 3 工艺器件的 68.2% 和 65.3%。图 5.4.4 为实验 3、4、7 工艺器件室温下 I/d^2 与 $1/d$ 关系曲线, 实验 3、4 工艺器件 I/d^2 与 $1/d$ 关系曲线基本水平, 而实验 7 工艺器件 I/d^2 与 $1/d$ 关系曲线有较小的正向斜率, 均表现出较好的侧面钝化效果。

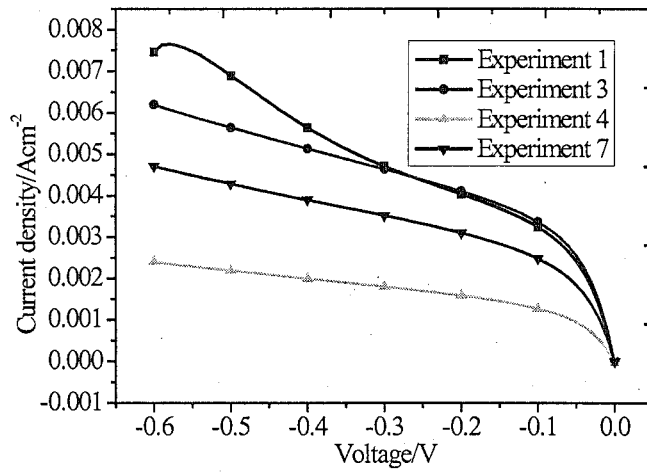


图 5.4.2 不同工艺器件常温下的 I-V 曲线

Fig.5.4.2 I-V curves of photodiodes with different passivation technologies at room temperature

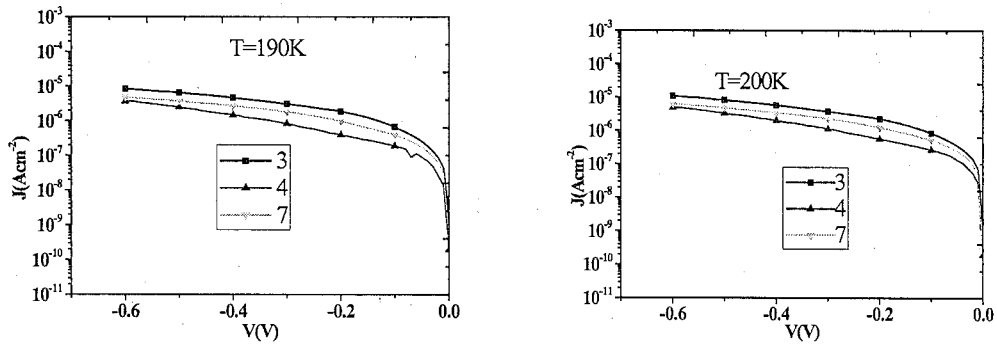


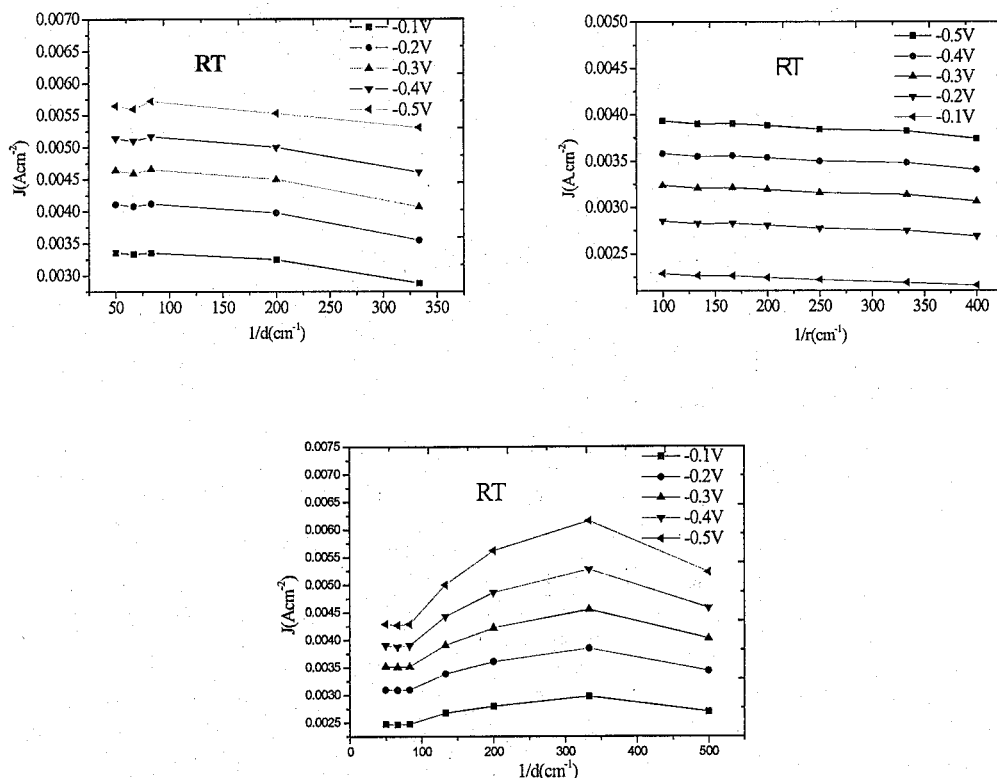
图 5.4.3 实验 3、4、7 工艺器件低温 I-V 曲线

Fig.5.4.3 I-V curves of experimental 3, 4 and 7 photodiodes at relatively lower temperature

表 5.4.2 实验 3、4、7 工艺器件暗电流大小@-10mV

Table 5.4.2 Dark current values of experimental 3, 4 and 7 photodiodes at -10mV bias

	暗电流密度(nA/cm2)	
	190K	200K
工艺 3	44	75
工艺 4	13	28
工艺 7	30	49

图 5.4.4 实验 3、4、7 工艺器件室温下 I/d^2 与 $1/d$ 关系曲线Fig.5.4.4 Relationship of I/d^2 and $1/d$ at room temperature for experimental 3, 4 and 7 photodiodes

因此, 对于实验 4 工艺器件, 通过增加 N_2/SiH_4 流量比可以得到 N/Si 元素比接近于 4/3 的质量更好的 SiN_x 薄膜 (如图 5.2.4 所示), 使器件钝化效果得到进一步提高, 而对于实验 7 工艺器件, 通过提高衬底沉积温度使钝化膜与延伸波长 InGaAs 材料之间的界面特性得到改善, 器件钝化效果也得到提高。

5.5 本章小结

本章研究了通过改变 N_2/SiH_4 流量比及衬底温度对 ICPCVD 生长的 SiN_x 薄膜沉积速率、BHF 湿法腐蚀速率、粘附力、元素成分、退火状态的影响。基于不同工艺制备了 MIS 器件, 对于研究了实验 3 和实验 7 工艺 SiN_x 薄膜与延伸波长 InGaAs 外延材料之间的界面特性, 与实验 3 工艺 MIS 器件相比, 实验 7 工艺 MIS 器件界面态密度从 $5.77 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$ 降低为 $2.93 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$, 固定电荷密度从 $8.1602 \times 10^{11} \text{cm}^{-2}$ 降低为 $5.4698 \times 10^{11} \text{cm}^{-2}$, 回滞电压 V_h 从 7.25V 降低为 6.75V, 根据 V_h 计算慢界面缺陷从 $2.2 \times 10^{12} \text{cm}^{-2}$ 降低到 $2.035 \times 10^{12} \text{cm}^{-2}$ 。与实验 3 工艺 MIS 器件相比, 实验 7 工艺 MIS 器件电容损耗更小, 可能原因是采用实验 7 工艺 MIS 器件的钝化膜有着更小的漏电损耗。制备了采用不同钝化工艺的 p on n 结构延伸波长 InGaAs 探测器, 与原工艺 3 相比, 增加 N_2/SiH_4 流量比的

工艺 4 暗电流得到有效降低, 而 N_2/SiH_4 流量比减小的工艺 1 暗电流密度有所增加, 提高衬底沉积温度的工艺 7 暗电流也得到了一定程度降低。实验 4 工艺器件在 190K 和 200K 温度下, 暗电流密度分别降低为 13nAcm^{-2} 和 28nAcm^{-2} ; 实验 7 工艺器件在 190K 和 200K 温度下, 暗电流密度分别降低到 30nAcm^{-2} 和 49nAcm^{-2} 。对于实验 4 工艺器件, 通过增加 N_2/SiH_4 流量比可以得到 N/Si 元素比接近于 4/3 的质量更好的 SiN_x 薄膜, 使器件钝化效果得到进一步提高, 而对于实验 7 工艺器件, 通过提高衬底沉积温度使钝化膜与延伸波长 InGaAs 材料之间的界面特性得到改善, 器件钝化效果也得到提高。

6 全文总结与展望

6.1 全文总结

短波红外 InGaAs 探测器具有成熟的材料制备工艺、抗辐照和工作温度高等优点, 在航天遥感及成像领域有着广泛的应用需要和研究前景, 随着 InGaAs 短波红外焦平面探测器向更小光敏元、更大面阵、高探测率、高可靠性等方向的发展, 对器件制备关键工艺有着更高的要求。本文研究了 InGaAs 探测器的表面钝化工艺, 以获得成熟可靠、工艺稳定、质量优异、界面特性良好且能有效降低器件暗电流的钝化膜为主要目的。主要包括: 开展了低温 ICPCVD 钝化工艺方法研究, 采用 ICPCVD 工艺以生长表面特性良好、工艺稳定的 SiN_x 与 SiO_2 薄膜, 研究了生长参数对薄膜性能的影响; 分析了不同钝化工艺制备的钝化薄膜与延伸波长 InGaAs 外延材料之间的界面特性; 研究了 ICPCVD 在深台面结延伸波长 InGaAs 探测器中的应用; 研究了 ICPCVD 沉积 SiN_x 薄膜工艺的改进及改进工艺钝化薄膜对界面特性的影响, 并进一步降低了器件暗电流。所取得的主要研究成果如下:

1. ICPCVD 技术沉积 SiN_x 及 SiO_2 薄膜工艺研究:

1) 开展了低温 ICPCVD 钝化工艺的研究, 初步明确了 ICPCVD 钝化工艺的主要工艺参数。采用正交试验的方法得到了 ICP 功率、RF 功率等生长参数对薄膜性能的影响, 获得了试验 1、5、9 三个致密性好、均匀、表面形貌良好且热稳定性好的薄膜生长条件。研究了 BHF 溶液处理+ N_2 等离子清洗+ICPCVD 沉积介质薄膜的表面钝化处理工艺, 采用 SiH_4/N_2 生长了 SiN_x 薄膜, 使用 X 射线光电子能谱 (XPS) 分析了 ICPCVD 工艺生长的 SiN_x 薄膜, 采用高斯方法对 Si 2p 峰位进行了分峰拟合, 根据拟合曲线计算的 Si^0 、 Si^{+1} 、 Si^{+2} 、 Si^{+3} 和 Si^{+4} 峰面积成分分别为 5.0%、4.8%、18.2%、36.4%和 35.6%, 与文献报道的优化 PECVD 工艺生长的 SiN_x 薄膜相比, 表现出了更优异的成键特性和薄膜质量。

2) 研究了 BHF 溶液处理+ N_2 等离子清洗+ICPCVD 沉积介质薄膜的表面钝化处理工艺, 采用 $\text{SiH}_4/\text{N}_2\text{O}$ 生长了 SiO_2 薄膜。采用正交试验的方法研究了 ICP 功率、RF 功率、腔体压强、 SiH_4 流量对薄膜性能的影响, 获得了试验 12、17 两个致密性好、均匀、表面形貌良好且热稳定性好的薄膜生长条件。

2. 钝化薄膜与延伸波长 InGaAs 外延材料之间的界面特性研究:

以延伸波长 InGaAs 外延材料为基础, 分别使用 ICPCVD 工艺和 PECVD 工艺生长的 SiN_x 薄膜, 制备了 MIS 结构器件。采用高频 C-V 曲线的方法计算了

不同工艺所制备 MIS 器件的快（慢）界面态密度、表面固定电荷密度、衬底掺杂浓度、薄膜电阻率。与 PECVD 工艺器件相比，ICPCVD 工艺 MIS 器件慢界面态密度从 $3.61 \times 10^{12} \text{cm}^{-2}$ 降低为 $1.74 \times 10^{12} \text{cm}^{-2}$ ；PECVD 工艺器件与 ICPCVD 工艺 MIS 器件快界面态密度分别为 $3.29 \times 10^{13} \text{cm}^{-2} \text{eV}^{-1}$ 和 $4.16 \times 10^{13} \text{cm}^{-2} \text{eV}^{-1}$ ，没有明显差异；表面固定电荷密度与薄膜电阻率也没有明显的差异。

3. 采用 ICPCVD 钝化工艺的 n on p 结构 InGaAs 探测器研究：

1) 研制了 n on p 结构的截至波长到 $2.4 \mu\text{m}$ 延伸波长的 8×1 元线列 $\text{In}_{0.78}\text{Ga}_{0.22}\text{As}$ 探测器，器件采用了 ICP 刻蚀台面成型的深台面结工艺，采用了 ICPCVD 沉积的 SiN_x 薄膜作为钝化膜，在沉积薄膜之前，材料表面经过 3: 6: 10 的氢氟酸缓冲液（BHF）处理和 ICP 源激发 N_2 等离子体进行预清洗。结果显示器件侧面电流很小，体现出了良好的表面钝化工艺，器件表现出较好的暗电流特性，在 200K 和 300K 温度下暗电流密度分别为 94.2nA/cm^2 和 $5.5 \times 10^{-4} \text{A/cm}^2$ ，器件在室温下长波截止波长约为 $2.37 \mu\text{m}$ 。

2) 研制了 n on p 结构的截至波长到 $2.6 \mu\text{m}$ 延伸波长的 8×1 元线列 $\text{In}_{0.83}\text{Ga}_{0.17}\text{As}$ 探测器，两种吸收层浓度分别为 $1 \times 10^{16} \text{cm}^{-3}$ 和 $3 \times 10^{16} \text{cm}^{-3}$ 的材料结构，分别采用了 PECVD 和 highrate 模式 ICPCVD 钝化工艺，结果显示采用 ICPCVD 钝化工艺的器件总电流和侧面电流更小，进一步分析表明体电流主要成分为扩散电流和产生复合电流，对 M119L 器件侧面电流主要表现为由欧姆电流和表面产生复合电流，而 M103L 器件侧面电流表现为表面产生复合电流。

4. ICPCVD 工艺钝化膜工艺优化与器件验证：

研究了不同 N_2/SiH_4 流量比及衬底温度对 ICPCVD 生长的 SiN_x 薄膜沉积速率、BHF 湿法腐蚀速率、粘附力、元素成分、退火状态的影响，研究了优化工艺在延伸波长 InGaAs 探测器件上的应用并有效降低了器件暗电流，分析了不同钝化工艺薄膜的界面特性。基于不同工艺制备了 MIS 器件，对比研究了常规工艺（实验 3）和提高衬底温度的实验 7 工艺 SiN_x 薄膜与延伸波长 InGaAs 外延材料之间的界面特性，与实验 3 工艺 MIS 器件相比，实验 7 工艺 MIS 器件界面态密度、固定电荷密度、慢界面缺陷均有所降低，且损耗更小。制备了采用不同钝化工艺的 p on n 结构延伸波长 InGaAs 探测器，与原工艺 3 相比，增加 N_2/SiH_4 流量比的工艺 4 暗电流得到有效降低，而 N_2/SiH_4 流量比减小的工艺 1 暗电流密度有所增加，提高衬底沉积温度的工艺 7 暗电流也得到了一定程度降低。实验 4 工艺器件在 190K 和 200K 温度下，暗电流密度分别降低为 13nAcm^{-2} 和 28nAcm^{-2} ；实验 7 工艺器件在 190K 和 200K 温度下，暗电流密度分别降低到 30nAcm^{-2} 和 49nAcm^{-2} 。

6.2 展望

虽然本论文在 ICPCVD 钝化工艺的研究及其在延伸波长 InGaAs 探测器应用方面取得一定成果,但是为了进一步改进器件表面钝化工艺,实现器件性能的进一步提升,仍然有众多问题需要解决和大量研究工作需要展开。

1. 其他低损伤、高质量表面钝化膜沉积工艺

随着材料技术的进一步发展,涌现出更多先进的介质薄膜沉积工艺。例如,原子层沉积工艺(thermal atomic layer deposition)表现出低损伤、对高纵横比台阶良好覆盖、高质量低缺陷密度、精确的成分及厚度控制等优势,其在高 k 介质材料的生长方面取得了一定的进展。

2. 表面钝化薄膜退火工艺

尽管为了形成 p 电极欧姆接触的退火工艺使得 ICPCVD 工艺钝化膜钝化效果变差,研究表明,在合适气氛和合理条件下的退火工艺,能有效地改善钝化薄膜与半导体材料之间界面特性。

3. 材料表面硫溶液钝化工艺的进一步研究

研究表明,硫溶液钝化工艺能有效地去除 III-V 族半导体材料表面的氧化层,并能有效中和表面悬挂键,有效降低表面产生复合速度。但目前硫钝化工艺效果不是很稳定,其主要可能原因有:硫溶液中的杂质和沉淀物使得材料表面特性变得更糟;硫钝化工艺在材料表面形成的悬挂键容易受到后续薄膜沉积工艺的破坏。

4. n on p 结构器件的研究

本论文制备了 n on p 结构 8×1 元线列 InGaAs 器件,但对于 n on p 结构要在背照射的面阵器件中才体现出其光响应优势,因此有必要研究 n on p 结构面阵探测器。在大面阵的 n on p 台面结 InGaAs 探测器的制备过程中,由于 n on p 结构器件台面较深,因此台面空隙处纵宽比较大,介质钝化膜对于这种纵宽比较大空隙的填充也是应该考虑的问题。