

分类号_____

密级_____

UDC _____

编号_____

中国科学院研究生院

博士学位论文

碲镉汞红外光伏探测器表面钝化特性与可靠性研究

邓 屹

指导教师 胡晓宁 研究员 叶振华 副研究员

中国科学院研究生院上海技术物理研究所

申请学位级别 理学博士 学科专业名称 微电子学与固体电子学

论文提交日期 2010.05 论文答辩日期 2010.06

培养单位 中国科学院研究生院上海技术物理研究所

学位授予单位 中国科学院研究生院

答辩委员会主席 杨平雄 教授

学位论文原创性声明

本人郑重声明：所呈交的学位论文，是本人在导师指导下，进行研究工作所取得的成果。除文中已经注明引用的内容外，本学位论文的研究成果不包含任何他人创作的、已公开发表或者没有公开发表的作品的内容。对本论文所涉及的研究工作做出贡献的其他个人和集体，均已在文中以明确方式标明。本学位论文原创性声明的法律责任由本人承担。

学位论文作者签名：邓屹 2010年6月7日

学位论文使用授权说明

本人同意：中国科学院上海技术物理研究所有权保留学位论文的印刷本和电子版，并采用影印、缩印、扫描、数字化或其它手段保存论文；有权提供目录检索以及提供本学位论文全文或者部分的阅览服务；有权按规定向国家有关部门或者机构送交论文的复印件和电子版；在不以赢利为目的的前提下，有权复制论文的部分或全部内容用于学术活动。

经指导教师审核，本学位论文属于保密，密级为：_____。涉密论文在解密后，以上学位论文使用授权说明适用。

论文作者签名：邓屹 2010年6月7日

指导教师签名：胡晓宁 2010年6月7日

摘 要

钝化是碲镉汞 (HgCdTe) 红外焦平面探测器的关键工艺技术。本研究基于电子束蒸发镀膜和选择性腐蚀电极开口技术对 HgCdTe 红外探测器展开了表面 CdTe/ZnS 双层钝化的工艺与可靠性研究。主要研究了钝化前表面预处理工艺、双层钝化膜生长工艺、双层钝化金属电极开口工艺、栅控二极管 (GATE) 器件制备与表面漏电流研究, 以及焦平面器件实用化过程中的器件真空烘烤与抗辐照的可靠性。主要内容如下:

1. HgCdTe 钝化表面的预处理工艺。通过 X 射线光电子能谱 (XPS) 测试, 发现传统溴基溶液腐蚀得到的碲镉汞表面富 Te, 并易在较短时间内被氧化。而对于溴基溶液腐蚀后的表面, 再进行乳酸醇等工艺处理, 可以有效减少氧化态 Te 的产生。
2. 电子束蒸发生长的双层钝化膜物理特性研究。胶带粘拉实验得到钝化膜的具有很好的粘附性的实验结果。通过原子力显微镜 (AFM) 分析了电子束蒸发镀膜的表面粗糙度和致密性, 得到钝化膜表面粗糙度 (RMS) 小于 2nm, 晶粒小于 15nm, 具有较好的物理特性。同时通过一系列对比实验, 得到了稳定生长的工艺参数。
3. 双层钝化后金属电极开口的工艺研究。完善了浮胶剥离开电极孔工艺。发现了 CdTe/HgCdTe 选择性腐蚀液, 并首次实现 HgCdTe/CdTe 选择性湿法腐蚀金属化开口工艺。基于系列实验获得的金属电极开口工艺参数, 得到了 CdTe/ZnS 双层钝化的 HgCdTe 探测芯片制作流程。双层钝化的金属化电极孔开口技术的突破, 成功实现了 CdTe/ZnS 双层钝化技术在 HgCdTe 工程器件上的应用。
4. 器件表面漏电机理的初步研究。制备了栅控二极管器件, 对碲镉汞探测器的表面漏电流进行了研究。通过对器件施以不同栅压, 分析了器件的平带电压范围和表面固定电荷的极性, 得到目前的 HgCdTe 双层钝化器件的表面漏电主要为表面沟道电流。
5. 长波和中波 CdTe/ZnS 双层钝化器件的热烘烤稳定性研究。实验发现双层钝化器件相比于 ZnS 钝化器件有更好的烘烤稳定性。同时, 发现特定烘烤条件可

以提高 CdTe/ZnS 双层钝化器件动态阻抗，为提升碲镉汞器件性能提供了一种简便而有效的方法。

6. CdTe/ZnS 双层钝化器件的抗辐照特性研究。针对空间应用的辐照特性和机理，设计了具有针对性的 γ 实时辐照实验和瞬态损伤恢复实验。实验发现双层钝化器件具有更好的抗辐照能力。并且，双层钝化器件的动态阻抗在停止辐照后，15 分钟内可以基本恢复，而 ZnS 钝化器件不仅辐照后动态阻抗快速降低，且不可恢复。此外，中波器件具有更好的抗辐照能力，表明中波器件禁带宽度较大，受辐照电离效应的影响相对长波器件而言比较小。

关键词：碲镉汞、双层钝化、湿法腐蚀、真空烘烤、实时辐照、可靠性

作 者：邓屹

学 科：电子科学与技术

专 业：微电子学与固体电子学

导 师：胡晓宁 研究员，叶振华 副研究员

字 数： 45000 字

ABSTRACT

Yi Deng (Solid electronics and microelectronics)

Directed by Prof. Xiaoning Hu, Zhenghua Ye

Surface passivation is a crucial step in fabrication of HgCdTe infrared focal plane array detectors (IRFPDAs). Recent investigations have shown that CdTe/ZnS passivation significantly reduces surface leakage current, eliminates instabilities and improves reliability of detectors. In this paper, a study on some key issues related to the CdTe/ZnS passivation of HgCdTe photovoltaic detectors was carried out. The main work is summarized as follows.

1. We have compared different HgCdTe surface preparation procedure of Br-based treatment and lactic acid by X-ray photoelectron spectroscopy(XPS). The results show that the bromine etching forms the Te-rich HgCdTe due to the depletion of Hg and Cd. This Te-rich surface is easily oxidized when exposed to air or acids, and this native oxide is one of the main causes degrading the passivation properties. The results also show that additional treatment effect of lactic acid-glycol solution is helpful to remove oxide and keep the surface from contaminating, thus it can be a feasible surface preparation treatment combined with bromine etching.
2. The physical characteristics to double-layer passivation films fabricated by electron beam evaporation were carried out by atom force microscopy (AFM). It was achieved that the sample's root-mean-square value of surface roughness is less than 1.5nm and the grain size is nearly 15nm.
3. Different methods by lifting off and wet etching CdTe passivant for electrode fabrication were studied. The lift-off techniques was completed and we have also found a solution which can etch CdTe smoothly and stop etching in HgCdTe surface, corresponding etching techniques was summarized. This technique is key to the application of CdTe/ZnS passivation in project items.

4. The surface leakage current mechanism was studied by gate-controlled photodiode. By changing bias voltage, we analyzed the I-V characteristics of detectors. Other parameters such as flat band voltage and surface fixed charges were also discussed.
5. The study of devices reliability of vacuum baking and gamma irradiation were also carried out. It is found CdTe/ZnS passivated devices show better reliability than ZnS passivated devices in both heat processing and gamma irradiation. ZnS passivated devices cannot afford even 70°C vacuum baking and the performance of CdTe/ZnS passivated devices increased after baking even to 110°C. ZnS passivated devices also showed poor irradiation tolerance. The R_0 of ZnS passivated devices degrade by 97% in irradiation dose of 3.4×10^5 rad Si and the R_0 of dual-layer-passivated devices reduced only 34% at 1×10^6 rad Si dose.

Authors: Deng Yi

Subject: Electronics Science and Technology

Major: Microelectronics and Solid Electronics

Key words: HgCdTe, passivation, wet etching, vacuum baking, real-time irradiation, reliability

目录

摘要	I
Abstract	III
目录	V
第一章 引言	1
1. 1HgCdTe 红外焦平面探测器发展概况	1
1. 1. 1 红外光电探测器现状	1
1. 1. 2 HgCdTe 红外焦平面探测器	2
1. 2 HgCdTe 红外焦平面探测器的表面钝化	5
1. 2. 1 表面钝化技术的概况	5
1. 2. 2 表面钝化的关键技术	7
1. 2. 2. 1 钝化前表面处理	7
1. 2. 2. 2 钝化介质膜的生长	8
1. 2. 2. 3 钝化介质膜的金属电极开口工艺	9
1. 2. 2. 4 钝化后处理工艺	10
1. 3 HgCdTe 红外焦平面探测器表面钝化存在的问题	11
1. 4 本论文的出发点和研究内容	12
本章参考文献	13
第二章 HgCdTe 光伏探测器的表面钝化工艺研究	15
2. 1 HgCdTe 光伏探测器制备工艺	15
2. 2 钝化预处理表面的 X 射线光电子谱(XPS)研究	16
2. 3 钝化介质膜的生长	21
2. 3. 1 钝化膜的生长方法	21
2. 3. 2 钝化膜的物理特性	22
2. 4 与 CdTe/ZnS 钝化工艺兼容的电极孔工艺研究	26
2. 4. 1 电极孔开口工艺概述	26
2. 4. 2 浮胶剥离工艺研究	27
2. 4. 3 选择性湿法腐蚀电极孔开口方法研究	29
2. 5 采用不同电极孔开口方法的器件对比实验	32
2. 6 钝化后处理工艺	33
2. 7 本章小结	34
本章参考文献	35
第三章 HgCdTe 光伏焦平面探测器钝化界面的检测与评价	36
3. 1 碲镉汞红外器件表面物理性质	36
3. 1. 1 表面层的物理问题	36
3. 1. 2 表面能带结构和空间电荷层分类	37
3. 2 常用表面分析技术	38
3. 3 HgCdTe 红外探测器常用表面测试手段	39
3. 4 栅控(GATE)二极管的表面沟道漏电研究	40
3. 4. 1 栅控二极管的基本结构	40
3. 4. 2 栅控二极管的版图设计	41
3. 4. 3 样品制备	43

3.4.4 实验结果和讨论	43
3.4.5 实验小结	47
本章参考文献	48
第四章 不同钝化表面 HgCdTe 光伏探测器的烘烤热稳定性研究	49
4.1 真空烘烤的研究意义	50
4.2 真空烘烤对于 HgCdTe 光伏器件性能的影响	50
4.2.1 器件制备和实验介绍	50
4.2.2 真空烘烤实验结果	52
4.2.2.1 长波器件烘烤结果	52
4.2.2.2 中波器件烘烤结果	56
4.2.3 真空烘烤实验结果分析与讨论	56
4.3 本章小结	63
本章参考文献	64
第五章 不同钝化表面的 HgCdTe 红外光伏探测器抗辐照特性研究	66
5.1 辐照可靠性在空间探测领域的意义	66
5.2 辐照损伤机理	68
5.2.1 概述	68
5.2.2 基本损伤机理	69
5.2.2.1 电离效应	69
5.2.2.2 位移效应	70
5.2.3 辐射效应对器件特性的影响	71
5.2.3.1 光伏器件的暗电流机制	71
5.2.3.2 电离损伤的影响	72
5.2.3.3 位移损伤的影响	73
5.3 HgCdTe 光伏探测器实时 γ 辐照研究	73
5.3.1 实时 γ 辐照实验准备和器件抗辐照能力的评价	73
5.3.2 不同波长 HgCdTe 光伏器件的实时 γ 辐照实验	74
5.3.3 不同表面钝化 HgCdTe 光伏器件的实时 γ 辐照实验	76
5.3.4 HgCdTe 光伏器件瞬时效应研究实验	78
5.4 实验结果和讨论	78
5.5 小结	81
本章参考文献	83
第六章 结束语	84
6.1 主要结论	84
6.2 问题与展望	85
发表论文目录	86
致 谢	87

第一章 引言

随着碲镉汞 (HgCdTe) 红外焦平面探测器在各领域应用的深入, 探测器的性能和可靠性正逐渐成为制约其迅猛发展的瓶颈。针对目前 HgCdTe 面临的种种工艺制约, 本章主要通过总结红外光电探测器的历史和现状¹⁻¹⁵, 分析了碲镉汞红外焦平面钝化工艺和器件可靠性各关键技术的研究意义、国内外发展状况和技术挑战。最后是本文的研究目的和结构安排。

1.1 HgCdTe 红外焦平面探测器发展概况

1.1.1 红外光电探测器现状

红外辐射为波长介于可见光和微波之间一种电磁波。以通常探测波长划分, 可以分为长波 (8~14 μm)、中波 (3~5 μm) 和短波 (1~3 μm)。通过红外探测器, 可以探测其存在, 进而加以利用。目前红外探测器在遥感、夜视、制导、气象和环境监测等多个领域均有重要应用。

红外探测器经过近 70 年的发展, 种类繁多。其材料包括半导体、氧化物和聚合物材料等, 通过人工设计, 将各类物质材料按特定结构生长, 还能获得如半导体低维结构、薄膜异质结、量子阱、量子线、量子点等多种探测器制备方式。

表 1.1 各类经典红外探测器的优缺点

探测器种类	优势	劣势
热敏探测器	可靠性、成本低 不用致冷	高频下探测率低 响应慢
IV - VI族探测器	材料研究深入	机械性能差 介电常数高
II - VI族探测器	能带可剪裁性 多色探测器	大面积材料的非均匀性 成本高
III - V 族探测器	成熟的材料和掺杂技术 单片集成	异质外延中的晶格不匹配
非本征型探测器	长波器件 工艺简单	需超低温致冷
量子阱探测器	成本低, 产率高 易于集成二维列阵	低量子效率 需超低温致冷

目前应用于红外探测器制备的材料有 HgCdTe、InSb、PbTe、InAsSb、III-V 族半导体量子阱、量子线、量子点，以及氧化物铁电薄膜 PZT（锆钛酸铅 $\text{Pb}(\text{Zr}_{0.52}\text{Ti}_{0.48})\text{O}_3$ ）、SBT（钽酸锶铋 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ ）与 BST（钛酸锶钡 $\text{Ba}_{1-x}\text{Sr}_x\text{TiO}_3$ ）等。在各种红外探测器中，半导体光电探测器是红外探测器中最灵敏的一类，探测率很高。表 1.1 是各种经典光电探测器的优缺点。

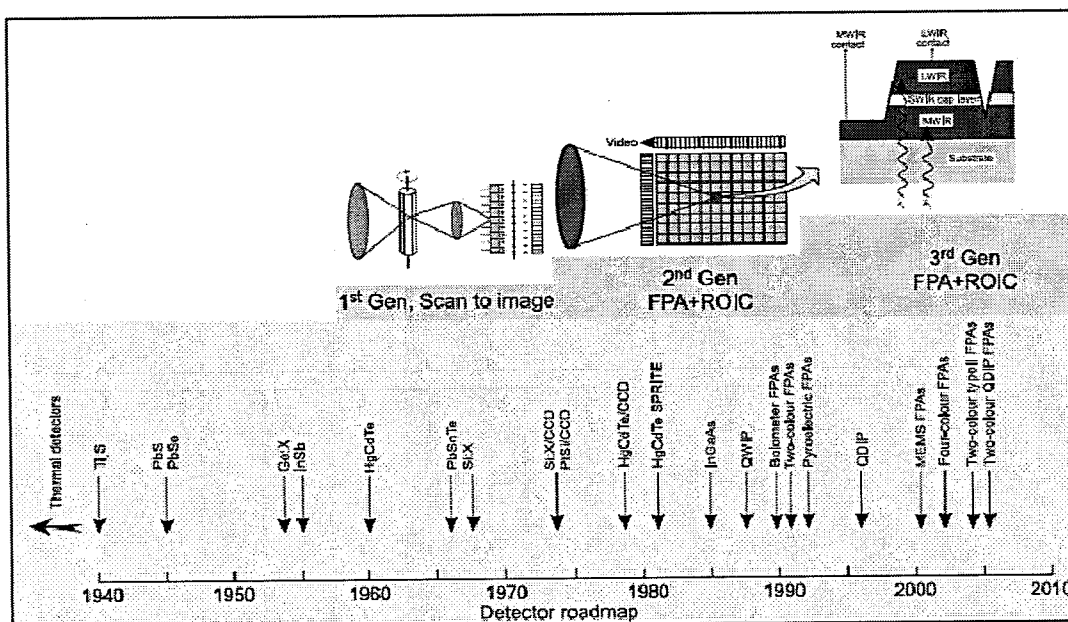


图 1.1 红外探测器的发展历史

图 1.1 列出了红外探测器的发展历程。最早的热红外探测器距今已超过 70 年的应用。随后，红外探测器的发展经过多种材料的相继竞争。HgCdTe 和量子阱最终凭借其各自的优点成为目前红外探测器两类重要的材料体系。

1.1.2 HgCdTe 红外焦平面探测器

碲镉汞 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ (MCT) 是一种三元系合金化合物，由于其诸多优点，至今仍是高性能红外探测器所使用的首选材料。相比于其他红外探测器，它具有诸多优点，具体如下：^{10~15}

1. 电子迁移率高，并有较大的电子空穴迁移率比；
2. 有较长的少子寿命和较低的热产生率；
3. 禁带宽度可调节，能覆盖整个红外波段；

4. 直接带隙半导体材料，能制成本征型红外探测器，具有量子效率高和响应快的特点；
5. 晶格常数几乎不随 x 变化，利于生长多层异质结构；
6. 光吸收系数大，使在 10~15 微米厚的器件芯片中，吸收效率接近 100%；
7. 制备方法成熟，可通过液相外延 (LPE)、分子束外延 (MBE)、金属有机化学汽相外淀积(MOCVD)等多种方法制备薄膜敏感材料；
8. 可掺杂成 p 型、n 型材料；
9. 比较适中的介电常数，能得到较小的 p-n 结电容；
10. 热膨胀系数比较接近读出电路的 Si 材料，可采用倒装混成的互连技术；
11. 可以通过钝化减小表面复合速率，提高器件性能；

HgCdTe 与其他红外材料的参数对比见表 1.2，从表中可以获知，HgCdTe 材料相比于量子阱和 InAs 等材料具有两字效率高、覆盖波段广等诸多优点，这也成为了 HgCdTe 目前仍然是红外探测器首选材料的原因。

表 1.2 77k 下红外材料的部分参数

Essential properties of LWIR HgCdTe and type II SL photodiodes, and QWIPs at 77 K

Parameter	HgCdTe	QWIP (n-type)	InAs/GaInSb SL
IR absorption	Normal incidence	$E_{\text{optical}} \perp$ plane of well required normal incidence: no absorption	Normal incidence
Quantum efficiency	$\geq 70\%$	$\leq 10\%$	$\approx 30-40\%$
Spectral sensitivity	Wide-band	Narrow-band (FWHM $\approx 1-2 \mu\text{m}$)	Wide-band
Optical gain	1	0.2 (30-50 wells)	1
Thermal generation lifetime	$\approx 1 \mu\text{s}$	$\approx 10 \text{ ps}$	$\approx 0.1 \mu\text{s}$
R_0A product ($\lambda_c = 10 \mu\text{m}$)	$300 \Omega \text{ cm}^2$	$10^4 \Omega \text{ cm}^2$	$100 \Omega \text{ cm}^2$
Detectivity ($\lambda_c = 10 \mu\text{m}$, FOV = 0)	$2 \times 10^{12} \text{ cm Hz}^{1/2} \text{ W}^{-1}$	$2 \times 10^{10} \text{ cm Hz}^{1/2} \text{ W}^{-1}$	$5 \times 10^{11} \text{ cm Hz}^{1/2} \text{ W}^{-1}$

目前使用 HgCdTe 制备的短波 ($1-3\ \mu\text{m}$)、中波 ($3-5\ \mu\text{m}$) 和长波 ($8-14\ \mu\text{m}$) 红外焦平面探测器, 在国际上的科研和军事等多个领域已经得到了广泛的应用, 从而使它成为仅次于 Si 和 GaAs 而排列第三的半导体材料, 是几十年来红外研究的热点。特别是近年来, 碲镉汞红外焦平面在各项重要的国防体系中的应用逐渐趋于成熟, 发展碲镉汞红外焦平面技术的重要性已不再有任何争议。在其他方面, 碲镉汞的应用主要有地球资源的探测、气象和灾害预报和预警等, 对于国民经济发展具有重要意义。

制备碲镉汞红外焦平面阵列需要高质量、大面积、组分均匀的薄膜材料, 这对碲镉汞材料的生长提出了更高的要求。用液相外延 (LPE)、金属有机化合物气相外延 (MOCVD)、分子束外延 (MBE) 等技术可以提供满足焦平面器件要求的碲镉汞薄膜材料。

早期的 HgCdTe 材料是通过液相外延 (LPE) 制备的。经过 20 多年的发展, 利用该技术生长的碲镉汞薄膜材料已达到实用化的水平。通常的 LPE 工艺采用 CdTe 或 CdZnTe (111) B 作为衬底, 氢气为保护气体, 在已配好组分的富 Te 或富 Hg 饱和母液中生长, 温度约为 450°C 左右。

通过 MBE 和 MOCVD 可以获得性能优良的外延薄膜。MBE 技术具有生长温度低 ($180-200^\circ\text{C}$) 和超高真空生长环境等优点, 可以进行多层异质结构生长、原位掺杂, 在生长过程中能实时监测、调控晶体生长状态, 因此这种技术具有更大灵活性。MBE 技术生长的材料具有很好的表面, 更大的面积和更好的组分均匀性。MOCVD 技术有许多优点, 如能生长多层异质结构, 进行原位掺杂等。但国内较少用这种技术外延碲镉汞薄膜。

碲镉汞探测器分为光伏型 (PV) 和光导型 (PC) 探测器, 其中光伏型探测器通常工作在零偏压或小负偏压, 具有功耗低特点, 此外, 碲镉汞光伏型探测器通常具有更高的动态阻抗, 作为输入级能更好地匹配 Si-CMOS 读出电路。光导型探测器则需要工作时施加偏压, 并且由于其阻抗较小, 需要在与读出电路互联时加入前置放大, 这无疑会进一步增加探测器的功耗损耗, 并且加入的放大电路, 会占用芯片上读出电路的空间, 对读出电路芯片的设计提出更高的要求。目前碲镉汞光伏器件工艺已较为成熟, 结构示意图 1.2。

由于碲镉汞红外探测器在军事预警、资源探测和灾害预报等各方面的重要应用价值，使得各国的研究都在相互独立之中进行。与国外相比，国内的碲镉汞外延材料的研制起步较晚。目前国内的外延技术以 LPE 和 MBE 技术为主，上海技术物理研究所材料器件中心对于两种外延技术均积累了大量的经验，目前生长工艺稳定，材料性能在国内居于领先地位。

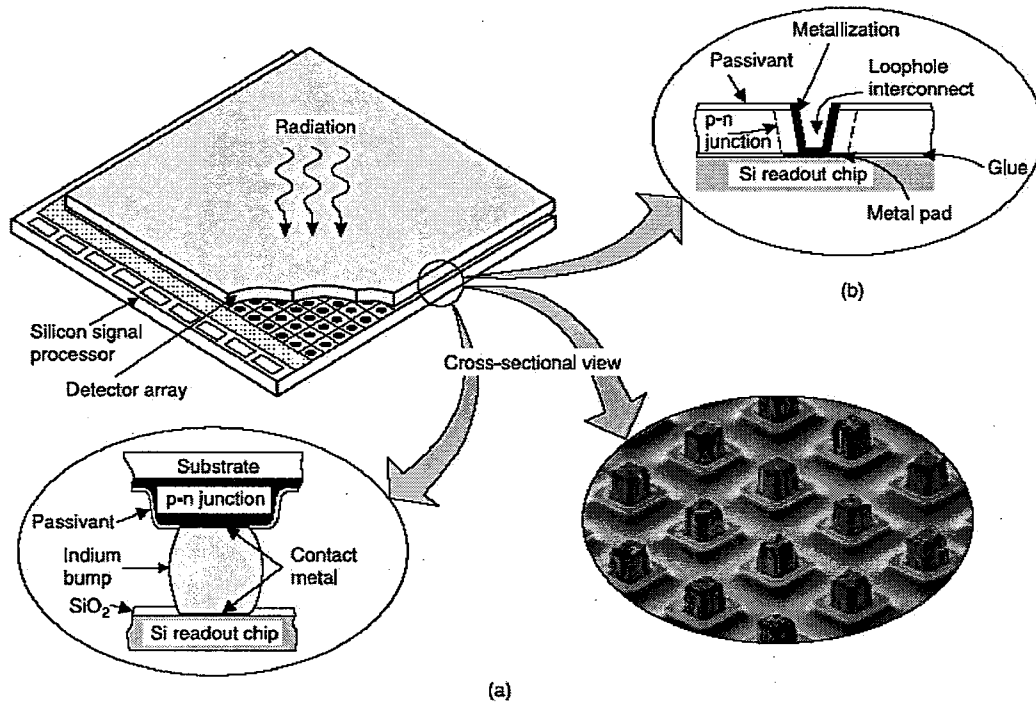


图 1.2 HgCdTe 光伏探测器部分工艺示意图

1.2 HgCdTe 红外焦平面探测器的表面钝化

1.2.1 表面钝化技术的概况

作为窄禁带宽度的半导体器件，碲镉汞红外焦平面探测芯片表面的固定电荷会引起一个或者几个禁带宽度数量级的能带弯曲，致使表面出现严重的积累、耗尽或反型^{8,14}，进而大大降低红外探测器的性能。因而，为获得接近平带的能带结构，HgCdTe 红外探测芯片需要有效地进行表面钝化。

钝化膜所采用的生长方式有通过各类外延方式原位生长钝化膜、通过电子束蒸发及磁控溅射等镀膜方法生长多晶类钝化膜、通过阳极氧化在器件表面形成氧

化膜等方法。其中阳极氧化的方式会导致器件表面固定电荷积累,致使光伏探测器表面耗尽或反型,导致表面漏电的增加,因而主要应用于光导型探测器的制备工艺。采用 MOCVD 或 MBE 原位生长的钝化工艺可以获得接近理想的钝化层/碲镉汞界面,然而,钝化前的表面处理对于器件钝化的最终性能有重要作用,采用原位钝化方式将限制器件的钝化前表面处理及相关工艺。磁控溅射镀膜和电子束蒸发等方法具有工艺简单等优点,其中磁控溅射由于生长时温度较高以及粒子所带能量较大,可能会对碲镉汞器件造成影响,因此电子束蒸发镀膜更适用于碲镉汞钝化膜的制备。

钝化所采用的材料分为多种。图 1.2 是各低温下各半导体的晶格常数。从图中可以发现,多种 II-VI 族化合物与 HgCdTe 均有接近的晶格常数,因此非常适合用于 HgCdTe 的钝化。除了晶格的匹配性,II-VI 化合物作为钝化材料,还具有禁带宽度、化学键、粘附性、生长方法和透红外性能等多方面的优势。目前 ZnS、CdTe 等已经作为成熟的钝化材料应用于器件工艺中,而 CdZnTe 则多作为的衬底材料应用于 HgCdTe 器件中。

在各类钝化膜中,ZnS 具有绝缘性好,生长和腐蚀工艺简单等特点,然而近年来的一些研究表面,ZnS 作为钝化层材料可能会给器件的可靠性和表面性能带来问题。

WenBin Sang¹⁸对不同沉积方法对 ZnS/HgCdTe 界面性能的影响进行了研究。通过实验发现 ZnS 虽然能阻止 HgTe 键的断裂以及 Hg 原子的逃逸,然而 Zn 和 S 原子会扩散到,其中用电子束蒸发的硫原子扩散的较深,用磁控溅射方法钝化的钝化层界面有 O 原子的存在。在 HgCdTe 的表面用 RFPCVD 沉积一层 DLC

(diamond-like carbon),然后再覆盖一层 ZnS,观察到少量的 C 原子扩散到 HgCdTe 中,用这种复合膜钝化的 HgCdTe 的 IR 透过率增加,较单纯 ZnS 钝化的高。

为了解决 ZnS 钝化存在的问题,CdTe、CdS 和 ZnTe 等与碲镉汞材料晶格匹配较好的材料的钝化效果被进行了研究。Virt¹⁹采用几种 II-VI 族化合物 CdTe、CdS 和 ZnTe 对碲镉汞表面进行钝化。结果表明用 CdTe 钝化的 HgCdTe 表面近似平带,而 CdS 和 ZnTe 钝化的略微反型。同时当沉积粒子的能量过大时,会影响钝化效果。另外 Sher²⁰认为,由于 ZnTe/HgCdTe 之间的界面较 CdTe/HgCdTe 不易扩散,可在 HgCdTe 表面先沉积一层很薄的 ZnTe,然后再沉积一层较厚的 CdTe,可获得较好

的钝化效果，但是其他的一些研究人员认为CdTe/HgCdTe界面间的扩散有利于钝化效果。

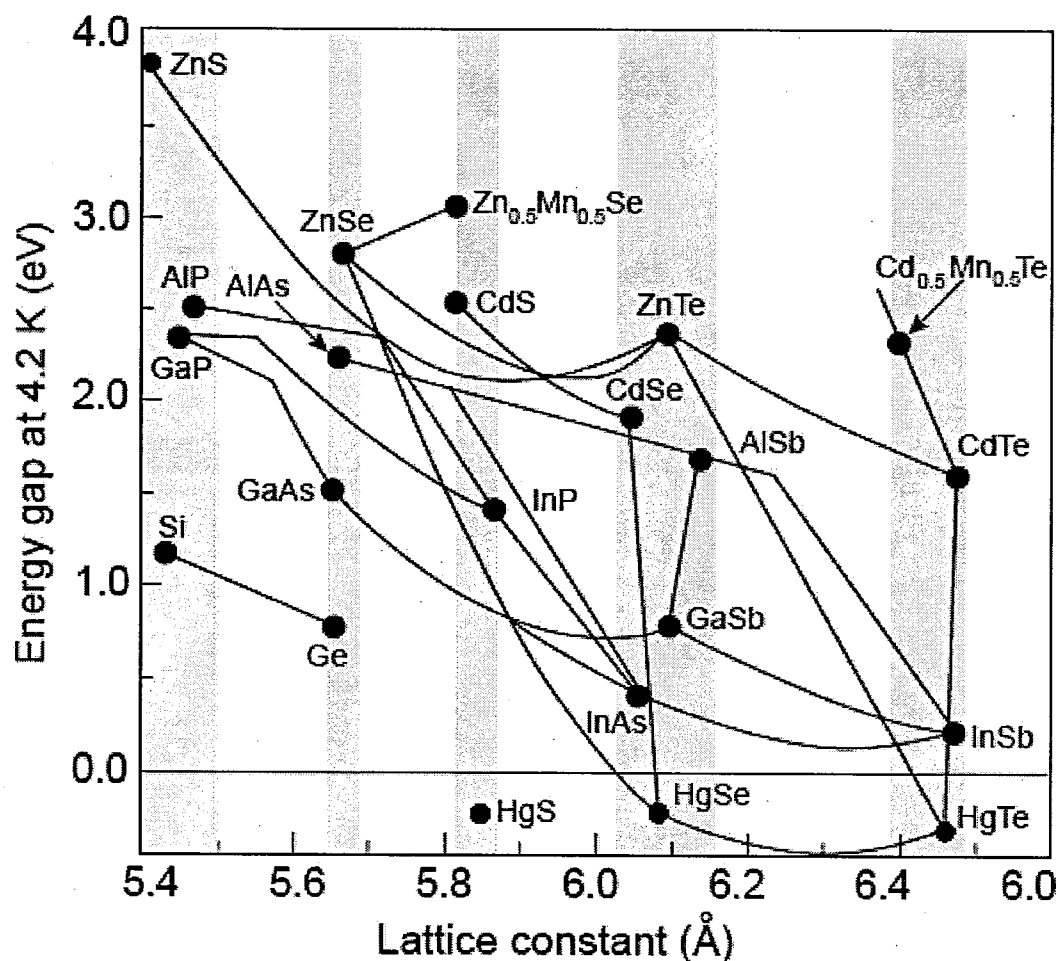


图 1.3 低温下各半导体的晶格常数

1.2.2 表面钝化的关键技术

要期望取得良好的钝化层界面，仅靠钝化工艺是难以实现的。钝化前表面的预处理、钝化过程中芯片表面与钝化膜的结合以及钝化后处理，都是取得良好钝化的重要环节²¹。

1.2.2.1 钝化前表面预处理

Nemirovsky²¹用 C-V、I-V、Auger depth profile 和双晶衍射研究了 MOCVD 生长的 CdTe/HgCdTe 界面情况，作者指出单纯的钝化是不够的，表面预处理和后退火也相当重要，仅对 HgCdTe 表面进行化学机械抛光和刻蚀将会使 HgCdTe 表面 Cd 耗尽和 Te 富余，还应该对表面进行进一步的处理。

Seong Hoon Lee^{16,17} 用 HNO_3 对表面进行预处理,大大提高了 $\text{CdTe}/\text{HgCdTe}$ 的界面性能,这是由于传统的溴腐蚀会使 HgCdTe 表面 Te 和 Hg 富裕而 Cd 耗尽,而 Te 极易被氧化,从而大大降低钝化效果,而 HNO_3 可去除这些氧化物,从而获得较低的界面态。之后的研究表明,对碲镉汞表面采用硝酸处理,在人为形成氧化层后,采用氢氧化铵、双氧水等碱性试剂对酸性氧化物进行清除,可以达到去除器件表面氧化层的效果。实验结果显示,通过该类表面处理, MIS 结构显示器件表面的固定电荷密度得到了明显降低。

Li yi²² 用 XPS 和 SEM 分析表明,对腐蚀过后的 HgCdTe 表面用乳酸醇溶液处理,可以除去表面的氧化物。

Ragini Raj Singh²³ 等通过 X 射线衍射 (XRD) 对 CdS 钝化前的表面进行了研究。发现化学腐蚀和原位电化学腐蚀相结合的方法,可以有效去除碲镉汞表面的氧化态 Te 。

J. B. Varesi²⁴ 等通过椭偏光谱仪和 X 射线光电子谱对溴基腐蚀后的碲镉汞表面进行了研究,实验发现存在于碲镉汞表面的氧化物主要为 TeO_2 和 CdO ,并报道了基于异丙酮等的表面处理方法。

1.2.2.2 钝化介质膜的生长

表面钝化膜可以使器件保持稳定的表面性质,在器件工作状态时降低表面复合速率,减少器件的表面漏电。同时,在非工作状态可以保护器件不受外界环境影响,保持器件表面的物理和化学状态稳定。

钝化膜的生长可以通过离子溅射镀膜、热蒸发镀膜、电子束蒸发镀膜等方法生长非晶薄膜钝化层,或者通过金属氧化物淀积(MOCVD)、分子束外延(MBE)、液相外延(LPE)等方法在材料上外延出所需钝化膜。受限于 HgCdTe 材料本身的特性以及各种生长方式对实际工艺的限制,并非每一种方法都适用于 HgCdTe 光伏探测器钝化膜的生长。例如 MOCVD 方法会在生长过程中产生较高温度,可能造成 HgCdTe 材料受热 Hg 溢出以及材料性能变差。离子溅射镀膜会产生能量较高的粒子,可能在钝化的同时破坏 HgCdTe 表面。分子束外延和液相外延对钝化前表面洁净度要求较高,这 and 实际工艺可能不一定兼容。

1.2.2.3 钝化膜的金属电极开口工艺

电极孔工艺是指通过光刻、腐蚀、lift off 等工艺方法，在钝化层上开出所需电极孔图形。金属电极开孔工艺通常通过干法刻蚀、湿法腐蚀以及浮胶剥离等方法实现。

由于 CdTe 与 HgCdTe 材料的晶格匹配，可以降低 HgCdTe/CdTe 介面处的缺陷与固定电荷。并且 CdTe 作为钝化介质膜具有非常好的化学和物理稳定性，而 ZnS 较好的绝缘性可以弥补 CdTe 在此方面的不足，因此目前采用 CdTe/ZnS 双层钝化是一种最为理想的钝化方式。

传统的 HgCdTe 焦平面器件采用 ZnS 钝化方式，电极孔工艺可以通过光刻、腐蚀和镀膜准确地将需要进行金属化的图形转移到 HgCdTe 表面。采用 CdTe/ZnS 双层钝化膜，电极孔开口可以通过浮胶剥离、干法刻蚀和湿法腐蚀的方法进行。然而因为 CdTe 与 HgCdTe 物化性能极为相近，常规的溴基湿化学腐蚀或诱导耦合等离子体（ICP）干法刻蚀都不具有高的选择性，难以准确控制金属化开口终点；而采用浮胶剥离开电极孔的金属化开口技术虽然可以避免腐蚀终点难控的缺点，但于钝化前进行芯片光刻，不仅增加了工艺步骤，也极大地限制了钝化前的表面处理选择。

随着 HgCdTe 红外焦平面技术的发展，表面漏电流已极大地影响着器件性能的进一步提高。是否能解决好 CdTe 钝化膜的金属化开孔的问题，对于 CdTe 钝化能否成功应用于焦平面器件工艺中至关重要，因而成为了这一领域工作者高度重视的问题。

由于 CdTe 材料本身大量应用于辐射探测等领域，对于 CdTe 作为钝化材料的湿法腐蚀报道并不多见。

O. R Gumenyuk²⁵ 等以及 V.G Ivanitska²⁶ 等分别报道了基于双氧水、氢碘酸和柠檬酸的 CdTe 腐蚀方法。结果显示腐蚀后的表面平滑，且界面具有较少的氧化物生成，然而该腐蚀方法主要针对 CdTe 和 CdZnTe 材料，对于碲镉汞和 CdTe 的腐蚀选择性未见报道。

K.D. Doboson²⁷ 等比较了硝酸：磷酸（NP）腐蚀液和溴乙醇腐蚀液（BM）的腐蚀效果，并比较了各类腐蚀方法腐蚀后的表面在环境中的氧化情况。结果显示 NP 腐蚀后的表面置于空气中约 1 小时开始氧化，而 BM 腐蚀后的表面随即就开始氧化。

1.2.2.4 钝化后处理工艺

氢钝化、紫外光和热退火是钝化后处理常用手段。由于钝化后处理工艺在工艺安排上可以较为灵活，因此国内外对此进行了大量研究。

Agnihotri²⁸研究了 HgCdTe 晶片和 Cd/HgCdTe 在 Hg 蒸气和紫外光下退火对器件性能的影响，C-V 性能表明，可通过优化退火工艺大大提高器件性能，紫外光在其中起到了重要作用，由于吸收了 UV 光子，气相下的 Hg 原子活性大大增加，与高活性的氢激化子碰撞，从而减少界面态。Ha Soo Kim²⁹用电子束蒸发 CdTe 钝化 HgCdTe，在未用 UV 对表面进行预处理时，MIS 结构的平带电压为 1~2V，而用 UV 对表面进行预处理后的平带电压为 0.5~1.3V，能大大降低界面电荷。

White³⁰将 ZnS 钝化后的 HgCdTe 用反应离子刻蚀仪中的 H₂/CH₄ 氢化，结果表明 ZnS/HgCdTe 间的固定电荷降低为 $3.5 \times 10^{10} \text{cm}^{-2}$ ，较未氢化的降低了 6 倍，这种钝化的另一个好处是可以将钝化与光伏器件中的刻蚀台面和 p 到 n 反型等工艺集合在一起。Han M S³¹用 EER、FTIR 和 Hall 测试研究了氢化和退火对 MOCVD 生长的 CdTe/HgCdTe 表面电荷的影响，EER 的结果表明经过氢化和退火后，由于受主减少，表面电场增加，与 Hall 测试的结果相同。

Youn g Ho Kim³²研究了氢化的长波 HgCdTe 光电二极管，结果表明退火后氢化的二极管较单纯退火的 R₀A 提高了数倍，他认为这是由于氢化能提高少子寿命。另外从 Hall 测量中发现经过氢化，衬底的 Hg 空位浓度降低而迁移率提高，并且在经过强氢化过后，剩余杂质和 p 型载流子出现渐变。从测量结果中，他提出了一种渐变二极管扩散电流模型，这个模型表明渐变结的扩散电流较突变结低两个数量级，这与实验结果中 R₀A 提高相吻合，而且从 LBIC 信号的 Medici 模拟也表明载流子浓度出现渐变。从测量结果和模型中，他认为氢化下由于氢原子的扩散作用使得 Hg 空位浓度发生了渐变。M S Han³¹也得到了相似的结论，他将 HgCdTe 的表面氢钝化后发现，用 FTIR 测量的吸收边向较短波长方向移动，而且吸收强度增强，吸收边的移动是由于氢原子同杂质和缺陷相结合，吸收增强是由于 Hg 空位被氢原子钝化，NNR 分析表明氢原子在 Hg_{0.77}Cd_{0.23}Te 中的穿透深度为 640Å，载流子浓度为 $4.39 \times 10^{15} / \text{cm}$ ，Hall 测试中载流子浓度和迁移率也发生了变化，这是由于 Hg 空位缺陷被氢原子钝化，载流子浓度和迁移率也随之

变化,说明氢钝化可改善 HgCdTe 的电学性能,而且氢钝化可使 p-HgCdTe 变为 n-HgCdTe。

1.3 HgCdTe 红外焦平面探测器表面钝化存在的问题

HgCdTe 探测器的表面钝化是制备红外探测器的关键工艺。对于目前常用的钝化工艺,可能存在以下一些问题。

首先,光伏型探测器对于器件的表面固定电荷相比于光导型探测器更为敏感,积累的表面电荷会引起器件的表面的反型或耗尽,从而导致器件的表面沟道漏电或隧道漏电。因此,一些会引起表面电荷积累的钝化方式,诸如阳极氧化工艺等,将不适用于光伏型碲镉汞探测器的制备工艺。

其次,采用 MOCVD 或 MBE 原位生长的钝化工艺可以获得接近理想的钝化层/碲镉汞界面,然而,钝化前的表面处理对于器件钝化的最终性能有重要作用,采用原位钝化方式将限制器件的钝化前表面处理及相关工艺。

再次,CdTe 作为钝化材料,具有多项优点,目前 CdTe/ZnS 双层钝化工艺已经被普遍采用,然而,不同的 CdTe 膜生长方式以及钝化前后的处理工艺仍然较大程度影响了最终器件的表面电学性能和可靠性。因此该项工艺还有较大优化空间,需要进行更深入的研究。

最后,一些新的钝化方式也在研究之中,其中通过形成组分渐变的 CdTe/HgCdTe 界面以及利用 HgCdTe 异质结进行钝化等方式具有较大发展空间。目前已有多篇文献对此做了一定研究,其作用有待进一步发展。

1.4 本论文的出发点和研究内容

本论文对影响钝化效果的各部分工艺技术做了探究,包括钝化前表面处理工艺、钝化膜的生长、钝化后处理工艺以及电极孔开口工艺。并结合实际应用的需要,对各部分工艺进行了多组实验,得到了可直接应用于焦平面器件制备并可重复的实用化工艺。主要研究思路示意图见图 1.4。

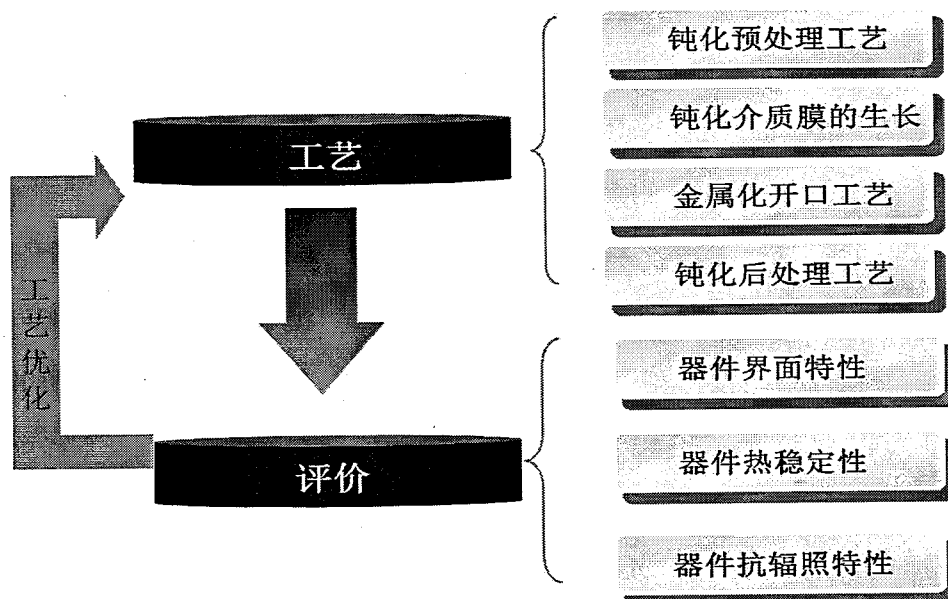


图 1.4 本论文研究思路示意图

同时，针对钝化工艺对于器件可靠性的重要性，我们进行了双层钝化对于器件真空烘烤热稳定性影响以及不同剂量 γ 辐照下器件可靠性的研究。

文章的内容如下：

第一章 引言

第二章 HgCdTe 光伏探测器的表面钝化工艺研究

第三章 HgCdTe 光伏探测器的表面检测与评价方法

第四章 HgCdTe 光伏探测器的烘烤热稳定性研究

第五章 HgCdTe 光伏探测器的抗辐照性能研究

第六章 总结和展望

参考文献

1. Antoni Rogalski, "Infrared detectors: status and trends", *Progress in Quantum Electronics*, v27, 2004, p59-210;
2. A. C. Goldber, T. Fischer and Z. Derzko, "Application of dual-band infrared focal plane arrays to tactical and strategic military problems", *SPIE proceedings* 4820, 2003, p500-514;
3. A.Rogalski, "New material systems for third generation infrared photodetectors", *Opto-electronics review*, v16,n4,2008, p458-482;
4. Reago Donald A., Horn Stuart, Campbell James, "Third generation imaging sensor system concepts", *Proceedings of SPIE*, v3701, 1999, p108-117;
5. Rogalski Antoni, "Toward third generation HgCdTe infrared detectors", *Journal of Alloys and Compounds*, v371, n1-2, 2004, p53-57;
6. Rogalski Antoni, "Material considerations for third generation infrared photon detectors", *Infrared Physics & Technology*, v50, 2007, p240-252;
7. Brochier Elisabeth, Tribolet Philippe; Chorier Philippe; Costa Patricia; Fillon Patrice, "Cooled large IR staring arrays: Towards third generation Source", *Proceedings of SPIE*, v5251, 2004, p26-36;
8. Lawson W D, Wielsen S, Putley E H , et al, *J.Phy.chem.Solids*, 1959, 19:325-329;;
9. Paul R. Norton, "status of infrared detectors", *proceeding of SPIE*, VOL.3379, 1998, p102-114;
10. Kozłowski L.J. Vural K.; Cabelli S.A.; Chen A.;et al, "Next generation focal plane array for infrared astronomy", *Journal De Physique. IV: JP*, v8, n3, 1998, Pr3-p141-145;
11. Sarusi Gabby, "QWIP or other alternative for third generation infrared systems Source", *Infrared Physics and Technology*, v44, n5-6, 2003, p439-444;
12. Paul R.Norton, "HgCdTe infrared detectors", *Opto-Electron*, Vol 10,no.3,2002, p159-174;
13. W. Cabanski, R. Breiter, "3rd Gen focal plane array IR detection Modules at AIM", *proceeding of SPIE*, Vol.4369, 2001, p547;
14. Rogalski A. Photovoltaic Detector in Infrared Photon Detectors, edited by Rogalski A., *SPIE Optical Engineering Press*, Bellingham, Washington, USA, 1996, chap.3;
15. Rogalski A. *Infrared Detectors*, edited by Donard de Cogan. D. S. Campbell, Norwich, UK, 2000, chap.8, 2000;
16. Seong Hoon Lee, Hyungcheol Shin, Hee Chul Lee and Choong Ki Kim. *Journal of Electronic Materials*. Vol26,No61995:556

17. Seong Hoon Lee, Journal of Electronic Material, 1997, vol26, no.6
18. WenBin Sang, Jianhua Ju, Weiming Shi and Yongbiao Qian et al. Journal of crystal growth. 214/215(2000):265
19. I Virt, M Bilyk, I Stefaniuk and M Kuzma. Solid-state Electronics. 45(2001):1743
20. A Sher, M A Berding, M van Schilfgaarde and An-Ban Chen. Semicond. Sic. Technol. 6(1991):59
21. Y Nemirovsky, N Amir,etc. Journal of Electric Material, Vol.24, No.5, 1995:647
22. Li Yi et al. Chinese Journal of Semiconduct. Jan.2000,21(11):8
23. Ragini Raj Singh,etc, Semicondutor Science and Technology, 2008, 015016
24. J.B Varesi, etc, Journal of Electronic Material,2006.vol35no.6
25. O. R Gumenyuk, etc, Physics and Chemistry of Solid State,2003,c401
26. V.G Ivanitska,etc , Journal of Electronic Material, 2007, vol36, no.8
27. K.D.Dobson, etc 未发表
28. O P Agnihotri and H K Sehgal. Applied Physics Letters. 2000, Vol.77 (28): 1330
29. Ha Soo Kim, Soo Ho Bae, Hee Chul Lee and Choong Ki Kim. Journal of the Korea Physical Society. April 1997.30(2)pt1:271
30. J K White and A Musca. Applied Physics Letters. Vol(76):17,24 April 2000:2448
31. M S Han et al. Applied Surface Science.1997,120:287
32. Yong Ho Kim et al. Journal of Electronic Materials. Vol.29,No.6,2000:859

第二章 HgCdTe 光伏探测器的表面钝化工艺研究

表面钝化工艺能够降低 HgCdTe 光电二极管的表面漏电并提高器件的表面稳定性,是制备高效 HgCdTe 探测器的关键工艺之一¹⁻⁴。

对于 HgCdTe 表面钝化的研究主要包括钝化前表面处理、钝化膜的生长、钝化后表面处理以及钝化膜的电极孔开口工艺。每一步工艺对于钝化的最终效果都具有重要意义。

本章从器件制备工艺出发,对 HgCdTe 表面钝化工艺进行了相关研究,具体包括:通过 X 射线光电子能谱(XPS)分析了各种钝化前表面处理方法对表面元素和化学价态的影响;通过原子力显微镜(AFM)和表面粘拉等实验分析了钝化膜的物理性能;最后为了使双层钝化工艺付诸实用,对相关的电极孔开口工艺进行了研究,分别通过浮胶剥离和选择性湿法腐蚀的方法,获得了具有实际应用价值的电极孔开口工艺。

2.1 HgCdTe 光伏探测器制备工艺

制备性能优良的 HgCdTe 光伏探测器的前提是高品质的 HgCdTe 材料。通常可以通过 HgCdTe 体材料切片、在 CdZnTe 衬底上液相外延生长 HgCdTe 薄膜以及在 GaAs 衬底上以分子束外延方法生长 HgCdTe 薄膜来获得制备器件所需的碲镉汞材料⁵⁻⁸。

在进行硼离子注入形成 pn 结前,需要进行表面清洗、腐蚀、注入阻挡层生长、光刻注入图形等步骤。获得 pn 结之后,需要进行表面钝化使器件保持表面的稳定。通常钝化前需要进行去胶、去注入阻挡层和表面前处理。钝化层选用电子束蒸发进行器件表面 CdTe/ZnS 双层钝化。

器件钝化后通常进行电极孔开口、金属电极制备和钢柱的生长(部分特殊工艺,如氢钝化等需在电极孔开口前进行)。电极孔开口工艺可以选择湿法腐蚀、干法刻蚀以及浮胶剥离方法进行。金属电极和钢柱可以通过离子溅射镀膜等方法形成金属膜,并通过光刻和剥离在电极孔位置获得所需电极。至此,器件在光照条件下两极会有光电压产生,实现对红外光探测。器件的性能可以通过冷探针台和数字源表进行 pn 结的 I-V 特性测量。

探测器最终付诸应用还要进行抛光或腐蚀减薄、电路芯片互联、封装等步骤。

图 2.1 和图 2.2 分别显示了器件基本结构和器件工艺流程示意图。

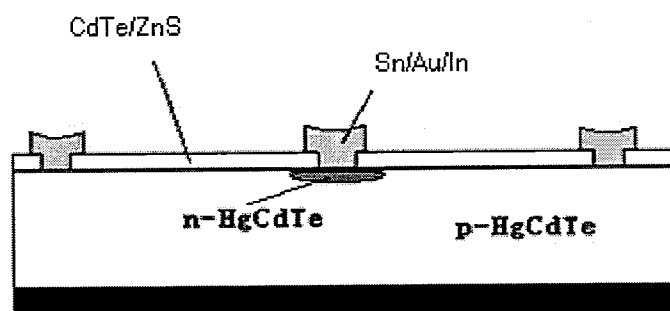


图 2.1 HgCdTe 器件基本结构示意图

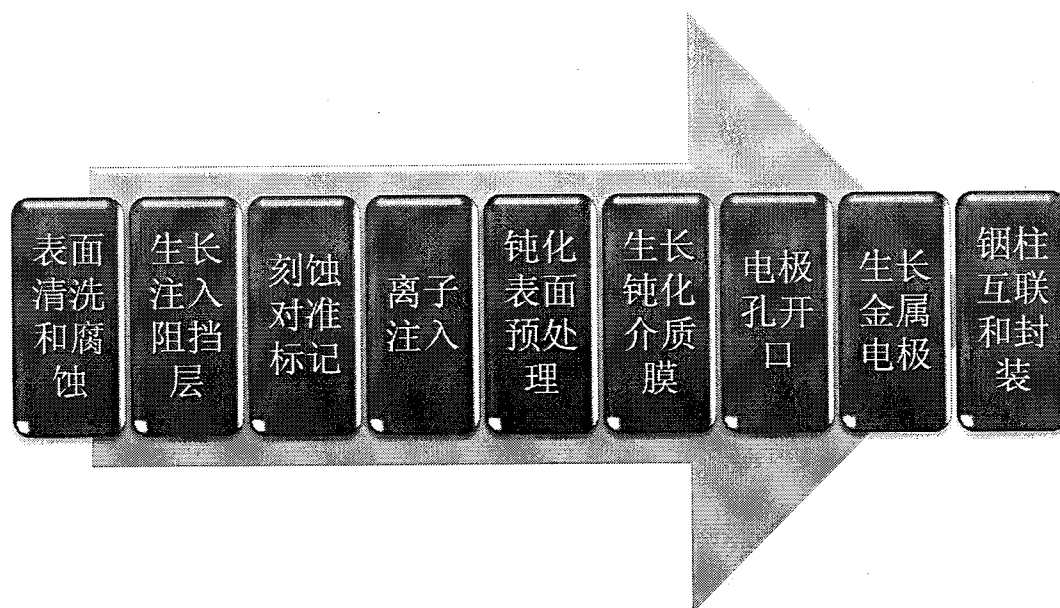


图 2.2 HgCdTe 器件工艺流程图

2.2 钝化预处理表面的 X 射线光电子能谱（XPS）研究

Nemirovsky⁵的研究结果表明，器件表面钝化的效果如何，不仅仅取决于钝化膜的选择和制备方法，钝化膜蒸镀前的样品表面预处理也具有非常重要作用。在本节中主要针对几种常用的预处理方法，通过 X 射线光电子能谱（XPS）对器件表面组分和价态进行了研究，并比较了不同预处理工艺对器件最终性能的影响。

离子注入形成 pn 结后，应该马上对器件进行表面钝化。通常器件表面会有一层薄损伤层或表面可能仍会有残余物，需要对 HgCdTe 表面进行一定的腐蚀以

获得新鲜洁净的表面。一般可以使用溴乙醇来对表面进行腐蚀。根据 Seong Hoon Lee 等人的实验结果⁶，传统的溴腐蚀会使 HgCdTe 表面的 Te 和 Hg 富余而 Cd 耗尽，而 Te 极易被氧化，从而大大降低钝化效果。而 Liyi¹的研究则表明，通过乳酸醇等溶液对溴腐蚀后表面处理，可以去除表面的氧化物。因此，我们希望通过 XPS 分析了解溴乙醇腐蚀后产生的氧化情况以及通过乳酸醇等工艺去氧化后的表面状况。

本实验针对溴乙醇腐蚀表面的实际情况，共分三组实验样品，分别为

- 样品 a 经溴腐蚀 30s 并放置一周，任其表面氧化，实验前丙酮+乙醇清洗后进行测量。
- 样品 b 实验前丙酮+乙醇清洗 30min，溴乙醇腐蚀 30s，乳酸乙二醇腐蚀 2min，乙醇、去离子水清洗后进行测量。
- 样品 c 实验前丙酮+乙醇清洗 30min，溴乙醇腐蚀 30s，乙醇、去离子水清洗后进行测量。

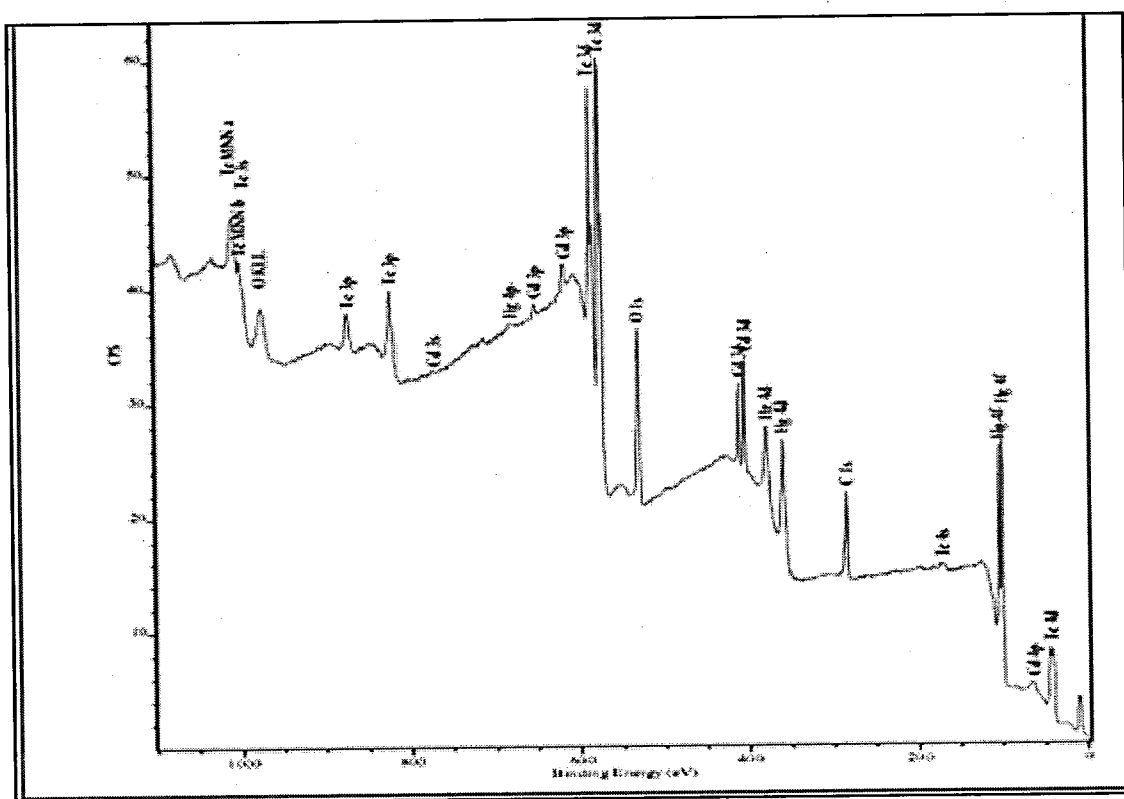
所有样品在以上步骤前都已进行三氯乙烯、乙醚、丙酮、乙醇清洗干净，实验前再根据实验设定进行不同的表面处理。XPS 分析实验在上海计量院理化中心进行，实验所用设备为 Kratos Axis Ultra DLD X-ray photoelectron spectroscopy (XPS)，X 射线为单色 Al K α 射线（15 kV, 10mA）。

图 2.3 显示了样品 a 的 XPS 初扫谱图，从初扫结果可以看到，Te、Cd、Hg 三种元素在谱图中峰位明显，可以较好地通过初扫确定各元素的对应最强峰位，并进行进一步精扫。（仅列出样品 a 初扫谱图）

初扫后，对 Hg 4f/2, C 1s/3, Cd 3d/4, O 1s/5, Te 3d/6 各峰进行精细扫描，比较分析各样品的元素谱峰并查找相关数据库后可以得到以下结果：

1) Te 元素价态的变化。如图 2.4 至 2.6 所示，通过溴乙醇腐蚀后的表面（样品 c）几乎没有峰值在 576.5eV 左右的峰，而溴腐蚀并经一周暴露空气后的表面其 576eV 峰强于 572eV 峰，双峰明显。样品 b 经乙酸乙二醇处理后 576eV 峰进一步减少。通过查找数据，Te⁻² 对应的峰值为 572.3eV，Te⁺⁴ 峰值对应 576.3eV。因此可以说明经过溴乙醇腐蚀后的表面仅有少量氧化态的 Te，但暴露空气后材料表面的 Te 会逐渐被氧化并多于负二价的 Te。乙酸乙二醇腐蚀工艺对于材料进

2) 对比 C 元素谱图 (图 2.7), 样品 b 中 C 的峰值是样品 a 和 c 的近十倍, 查找数据库可知该能量值对应的是有机物 C, 因此很有可能是乳酸和乙二醇工艺的残留。鉴于实验时腐蚀后的表面已进行了充分的清洗, 因此该工艺可能在进行时已经和材料表面发生了化学反应, 并对抑制表面 Te 氧化有一定作用。



18

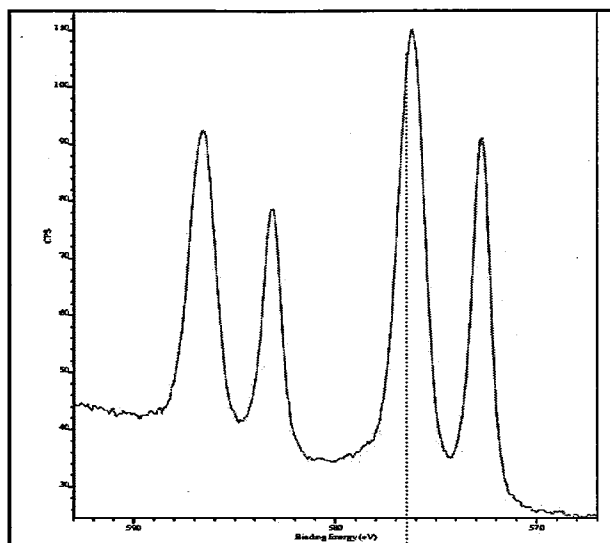


图 2.4 样品 a 的 XPS 精扫图谱，图中可以看到两组 Te 峰，代表有两种价态的 Te

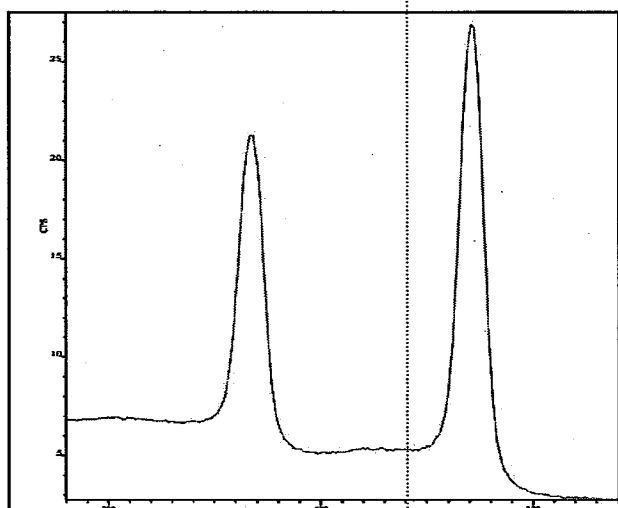


图 2.5 样品 b 的 XPS 精扫图谱，图中仅可以看到一组 Te 峰，代表只有一种价态的 Te

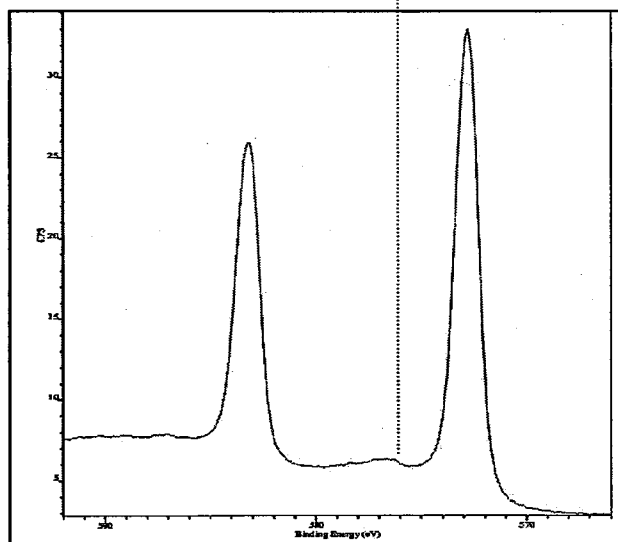
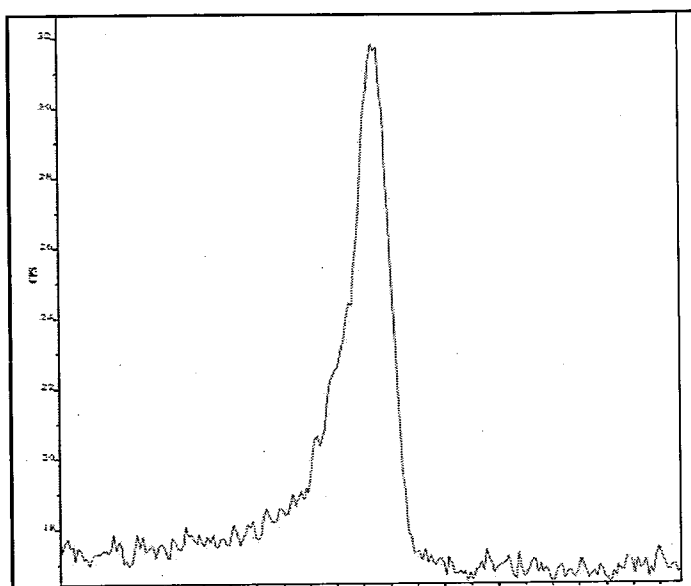
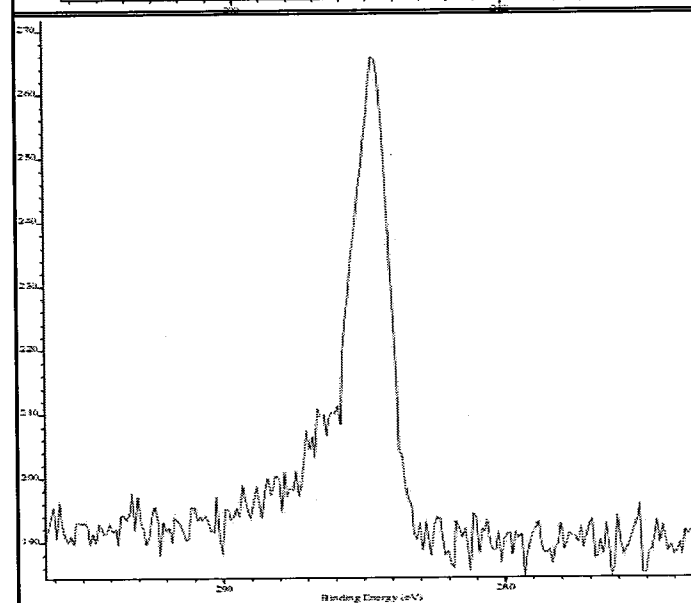


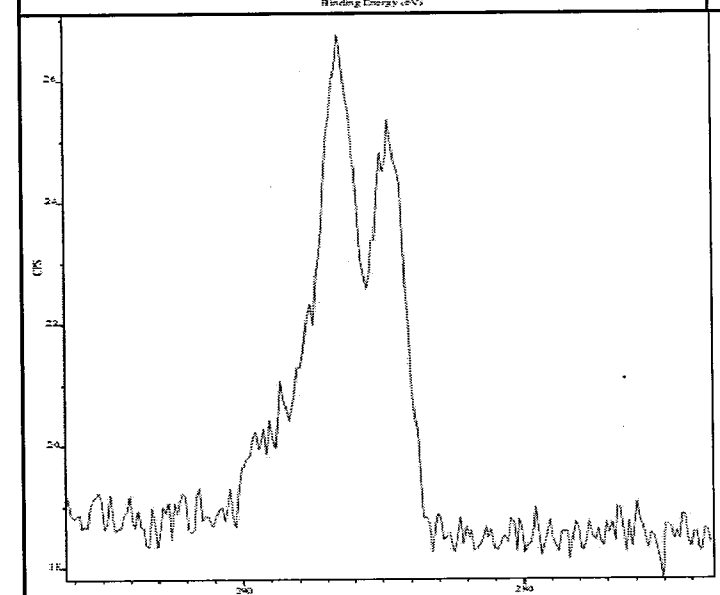
图 2.6 样品 c 的 XPS 精扫图谱，图中出了明显的一组 Te 峰，还有一组微弱的氧化态峰



样品 a



样品 b



样品 c

图 2.7 样品 a~c 的 C 1s/3 峰对比, 其中峰值对比约为 32: 270: 26

2.3 钝化介质膜的生长

2.3.1 钝化膜的生长方法

表面钝化膜可以使器件保持稳定的表面性质,在器件工作状态时降低表面复合速率,减少器件的表面漏电。同时,在非工作状态可以保护器件不受外界环境影响,保持器件表面的物理和化学状态稳定。

钝化膜的生长可以通过离子溅射镀膜、热蒸发镀膜、电子束蒸发镀膜等方法生长非晶薄膜钝化层,或者通过金属氧化物淀积(MOCVD)、分子束外延(MBE)、液相外延(LPE)等方法在材料上外延出所需钝化膜。受限于 HgCdTe 材料本身的特性以及各种生长方式对实际工艺的限制,并非每一种方法都适用于 HgCdTe 光伏探测器钝化膜的生长。例如 MOCVD 方法会在生长过程中产生较高温度,可能造成 HgCdTe 材料受热 Hg 溢出以及材料性能变差。离子溅射镀膜会产生能量较高的粒子,可能在钝化的同时破坏 HgCdTe 表面。分子束外延和液相外延对钝化前表面洁净度要求较高,这 and 实际工艺可能不一定兼容。

因此,从工艺兼容和对材料的影响等几方面综合比较,电子束蒸发和热蒸发镀膜是比较理想的钝化膜生长方法。目前我们采用的是美国 Vacuum Process Technology 的 precision Optical Coating System。

该系统可以进行热蒸发和电子束蒸发镀膜,并具有以下特点:

a) 蒸发速率稳定性好

通过石英晶体控制仪和电子枪或电阻蒸发的功率反馈,可以较好地控制蒸发速率,达到稳定的蒸发速率,并当膜厚达到预设值时电脑软件自动通过系统关闭蒸发源和蒸发挡板。

b) 蒸发镀膜均匀性好

由于系统采用了公转与自转相结合的样品工作盘,在镀膜过程中,工作盘不仅可以通过自转确保每个样品的立体角位置相同,并且工作盘本身绕蒸发源的旋转也能够使蒸发的均匀性进一步得到保证。

c) 保持稳定的真空度

通过前级泵、低温泵以及真空规和系统压强控制系统的联动,可以使腔体始终保持在稳定的设定真空度下。

腔体真空度的稳定性、生长的均匀性以及蒸发速率的可控性是影响薄膜蒸发生长重复性的主要因素。为了检验电子束蒸发钝化膜生长的重复性和物理特性，我们进行了下一步实验。

2.3.2 钝化膜物理特性实验

本节我们对电子束蒸发镀膜制备的样品进行了薄膜粘附度实验和表面致密度和平整度实验。其中粘附度测试是通过胶带对薄膜粘撕方法来测试，钝化膜的致密性和平整度则通过原子力显微镜来测试。

测试样品和相关参数如表 2.1 所示

表 2.1 钝化膜物理性能实验样品参数

样品编号	衬底及材料	钝化膜厚度	生长速率	备注
1	CdZnTe 衬底 LPE 外延片	CdTe: 1003A	1.5A/s 左右	未测表面致密性和平整度
2	CdZnTe 衬底 LPE 外延片	CdTe: 2004A	1.5A/s 左右	
3	GaAs 衬底 MBE 外延片	CdTe: 1002A ZnS: 2303A	均为 1.6A/s 左右	腐蚀去 ZnS 后测 RMS 等

为了了解膜厚和单双层钝化对钝化膜物理性能的影响，我们对三组样品分别进行了单层 CdTe1000A、单层 CdTe2000A 和双层 CdTe1000A/ZnS2300A 的钝化。其中对于双层钝化样品，通过稀盐酸腐蚀去掉 ZnS 层后再进行相关试验。样品 1 由于操作原因未进行原子力显微镜检测。

通过胶带粘撕实验结果发现，三组样品的钝化膜均表现出较好的粘附特性，经过胶带多次粘撕，未有钝化膜脱落现象。通过显微镜观测，没有发现钝化膜的局部脱落或受损。说明样品表面钝化膜粘附性较好。

样品钝化膜致密性和平整度实验结果如图 2.8 至图 2.12 所示，对于样品表面粗糙度采用 RMS (roughness mean statistic) 来衡量，其意义为样品表面所有采样点与平均高度的均方根，单位为纳米（下文省略单位），计算方法如公式 1 所示。

$$R = \frac{\overline{\sum(Z_i)^2}}{n} \quad (1)$$

其中 Z_i 指表面 i 点的高度（相对于平均值）， n 指采样点总数。

结果显示，对于样品 2，在 2×2 （微米，下同）区域范围内，其 RMS 值约为 1.7， 0.5×0.5 范围 RMS 值约为 1.8。对于样品 3，在 2×2 范围内，包含表面突起时 RMS 值为 4.02，忽略突起时为 0.9， 1×1 区域为 1.365， 0.6×0.6 约为 1.134。

同时，图 2.13 和 2.14 显示了薄膜表面晶粒的状态，根据图中显示和探针半径 5nm 估算样品 2 晶粒直径约为 15nm，样品 3 晶粒直径约为 10nm。

从实验结果看，两组样品均有较好的表面平整度，除去样品 3 表面起伏这一偶然因素，其表面平整度略好于样品 2。这可能是源于两者 HgCdTe 外延方式的差异。通常样品 3 采用的 MBE 制备的薄膜平整性要优于样品 2 通过 LPE 制备的 HgCdTe 薄膜。

两组样品的晶粒大小接近，作为 CdTe 多晶薄膜，均反映出较好的致密性。这也说明了该 3 组样品所采用的电子束蒸发镀膜工艺条件可以制备出物理性能优良的 CdTe 钝化膜。

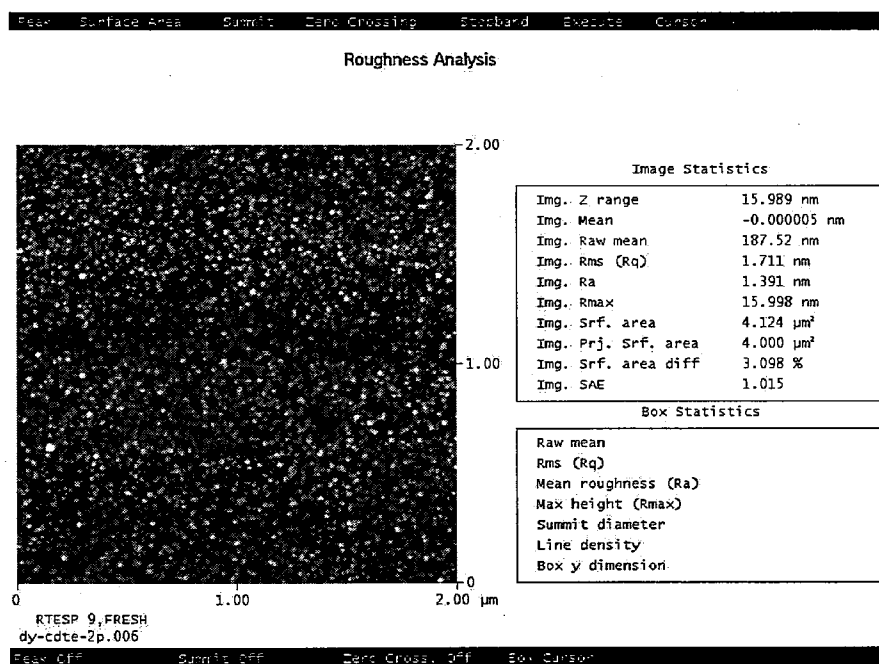


图 2.8 样品 2，2 微米 $\times$ 2 微米区域范围内的原子力显微镜扫描图像

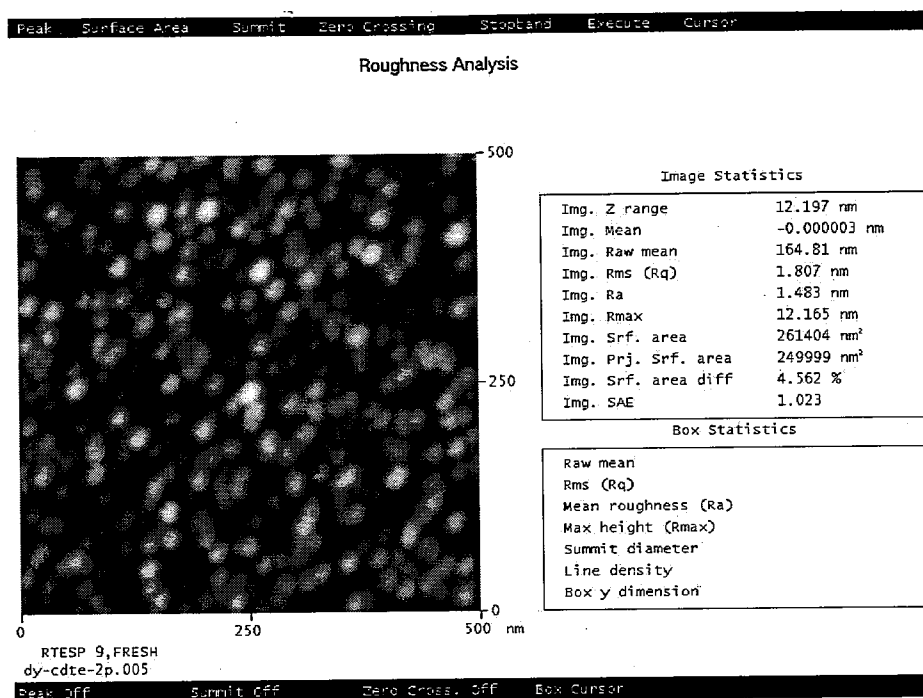


图 2.9 样品 2, 0.5 微米×0.5 微米区域范围内的原子力显微镜扫描图像

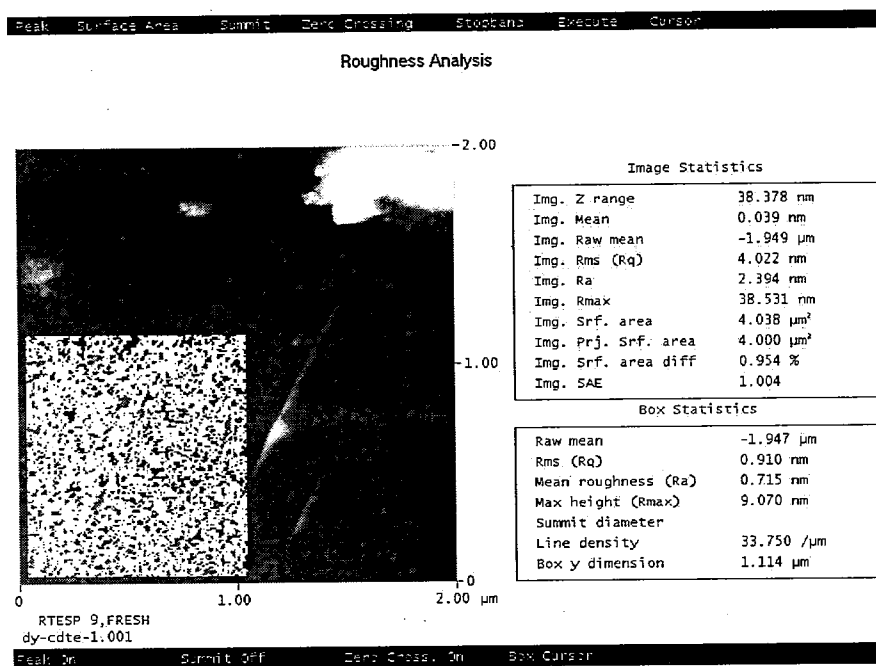


图 2.10 样品 3, 2 微米×2 微米区域范围内的原子力显微镜扫描图像

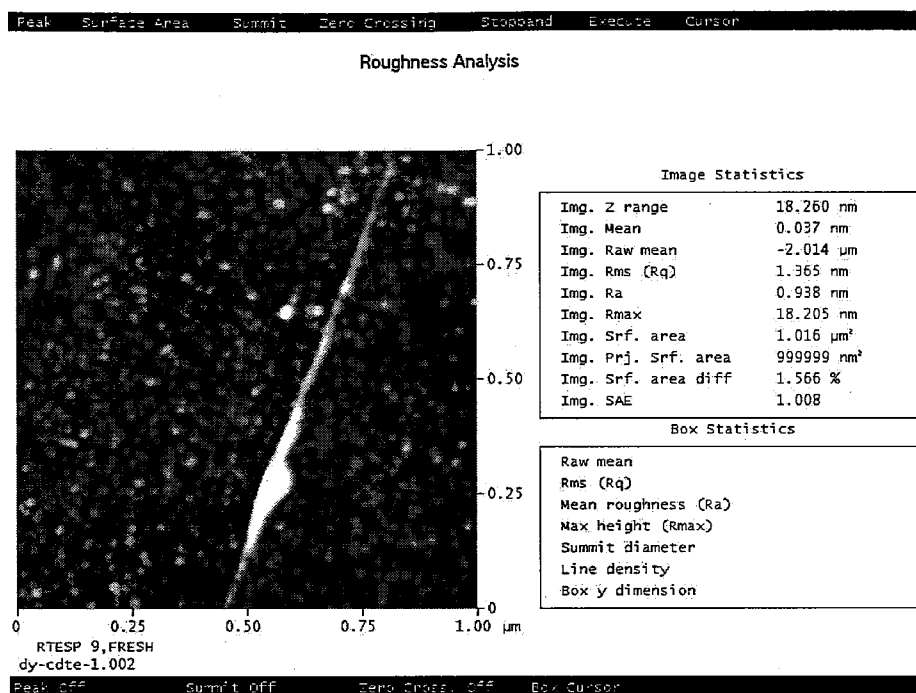


图 2.11 样品 3, 1 微米×1 微米区域范围内的原子力显微镜扫描图像

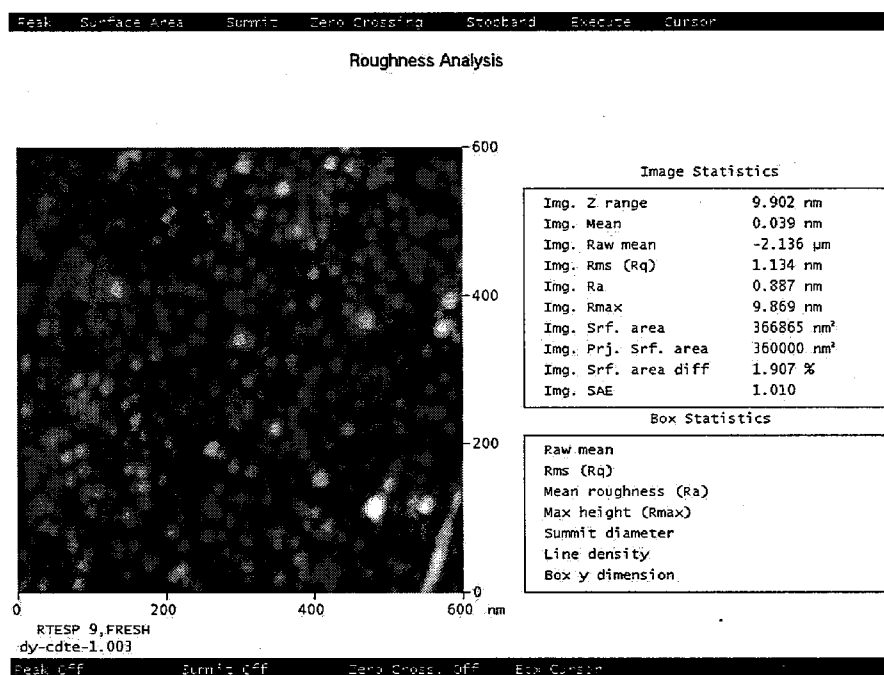


图 2.12 样品 3, 0.6 微米×0.6 微米区域范围内的原子力显微镜扫描图像

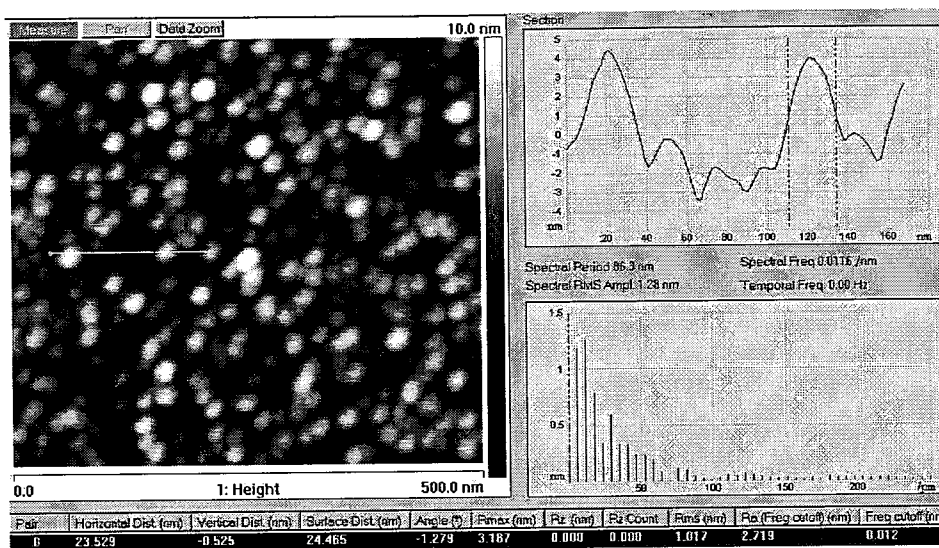


图 2.13 样品 2，0.5 微米×0.5 微米区域内晶粒大小图象

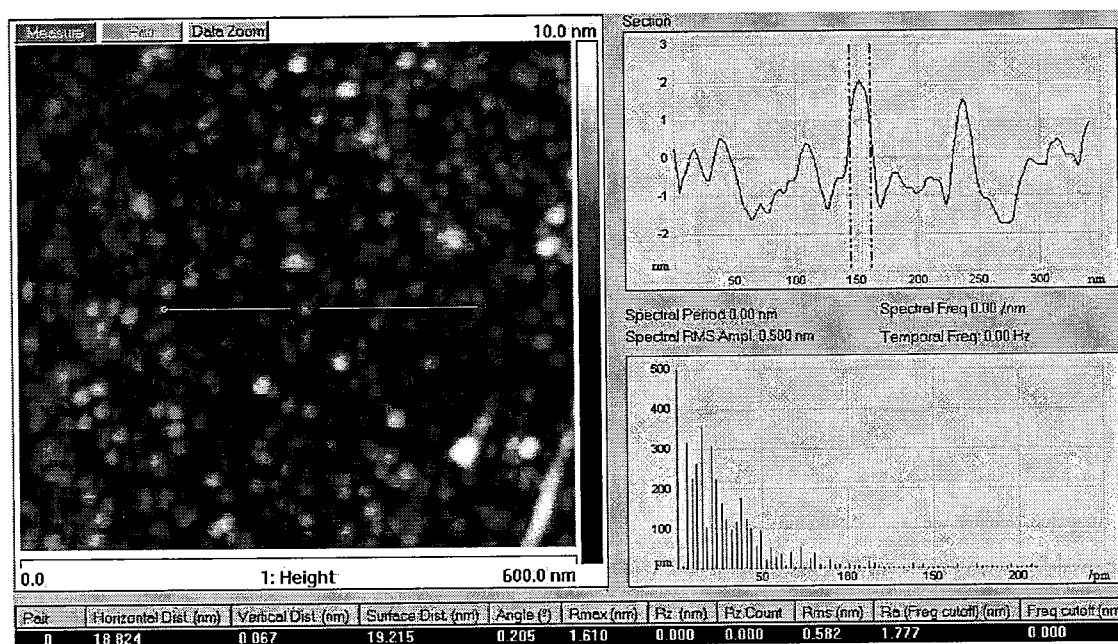


图 2.14 样品 3，0.6 微米×0.6 微米区域内晶粒大小图象

2.4 与 CdTe/ZnS 钝化工艺兼容的电极孔工艺研究

2.4.1 电极孔开口工艺概述

电极孔工艺是指通过光刻、腐蚀、lift off 等工艺方法，在钝化层上开出所需电极孔图形。

由于 CdTe 与 HgCdTe 材料的晶格匹配，可以降低 HgCdTe/CdTe 介面处的缺陷与固定电荷。并且 CdTe 作为钝化介质膜具有非常好的化学和物理稳定性，

而 ZnS 较好的绝缘性可以弥补 CdTe 在此方面的不足, 因此目前采用 CdTe/ZnS 双层钝化是一种最为理想的钝化方式。

传统的 HgCdTe 焦平面器件采用 ZnS 钝化方式, 电极孔工艺可以通过光刻、腐蚀和镀膜准确地将需要进行金属化的图形转移到 HgCdTe 表面。采用 CdTe/ZnS 双层钝化膜, 电极孔开口可以通过浮胶剥离、干法刻蚀和湿法腐蚀的方法进行。然而因为 CdTe 与 HgCdTe 物化性能极为相近, 常规的溴基湿化学腐蚀或诱导耦合等离子体 (ICP) 干法刻蚀都不具有高的选择性, 难以准确控制金属化开口终点; 而采用浮胶剥离开电极孔的金属化开口技术虽然可以避免腐蚀终点难控的缺点, 但于钝化前进行芯片光刻, 不仅增加了工艺步骤, 也极大地限制了钝化前的表面处理选择。

随着 HgCdTe 红外焦平面技术的发展, 表面漏电流已极大地影响着器件性能的进一步提高。是否能解决好 CdTe 钝化膜的金属化开口的问题, 对于 CdTe 钝化能否成功应用于焦平面器件工艺中至关重要, 因而成为了这一领域工作者高度重视的问题。

2.4.2 浮胶剥离工艺研究

由于传统溴基湿化学腐蚀和干法刻蚀方法对于 CdTe 和 HgCdTe 的腐蚀速率不具有高的选择性, 仅靠腐蚀速率的估算难以控制金属化开口终点。因此我们对浮胶剥离开电极孔的方法进行了各项实验, 以寻求工艺解决办法。

浮胶剥离包括光刻图形、去 ZnS 注入阻挡层、钝化、丙酮浸泡、表面剥离等工艺步骤, 各步工艺器件镜检图见图 2.14 至图 2.18。

在实际操作中, 保证探测器面阵各光敏元的高剥离率是该工艺的难点, 为了提升浮胶剥离工艺的剥离率, 我们对工艺的条件和参数进行了摸索, 分别是:

- a) 了解正胶, 负胶剥离效果差异
- b) 曝光、显影、坚膜时间等光刻工艺的改进
- c) ZnS 腐蚀条件的摸索: 腐蚀时间, 盐酸浓度等
- d) 剥离方法和操作的影响
- e) CdTe 钝化膜的厚度与丙酮浸泡时间的最佳关系

经过多项比对试验，我们发现了以下一些问题，并通过工艺修正和改进，对问题进行了解决。

1) 正胶直接剥离不干净，需要外力擦拭的问题。通过样品放置方向、改进光刻条件、采用负胶剥离等方法使剥离率得到显著提高。

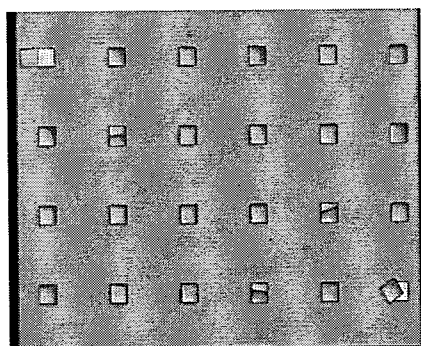


图 2.15
正胶剥
离率较
低

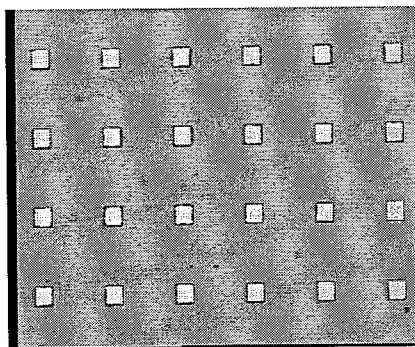


图 2.16
采用负胶
和改进其
他工艺后
剥离率
100%

2) 钝化前表面胶残余。通过改进曝光、显影、坚膜时间等光刻工艺使问题得到解决。

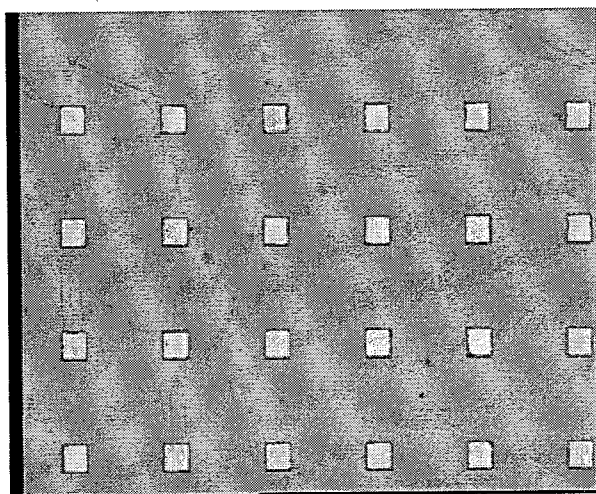


图 2.17 钝化前表面有胶残余

3) ZnS 腐蚀不均匀，腐蚀后表面有残留。通过多次试验获得 ZnS 腐蚀精确实验条件并通过改进腐蚀方法，减小操作带来的腐蚀各向异性以及多次腐蚀的人为差异，使问题得到了改善。

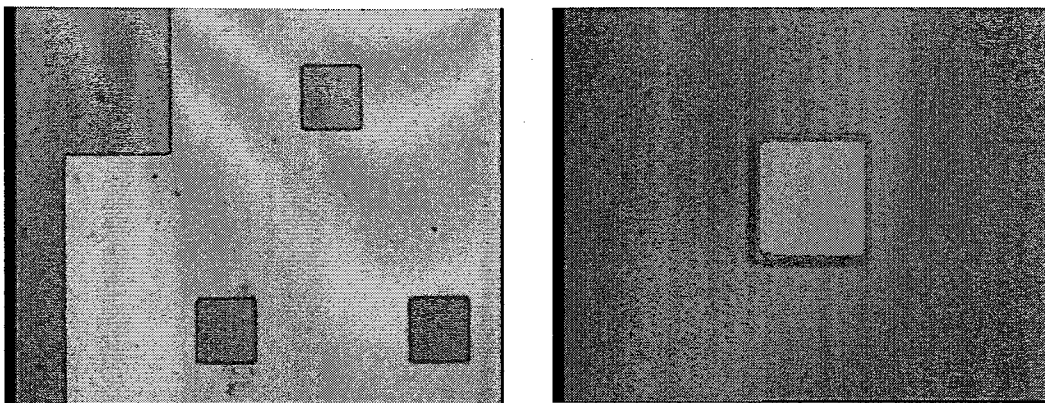


图 2.18 ZnS 腐蚀的一些问题（左图为腐蚀后残留，右图为腐蚀不均匀）

通过多次工艺试验，我们最终确定了以负胶剥离的一系列工艺参数，已能通过浮胶剥离实现理想的电极孔开口。最终工艺实现见图 2.19。

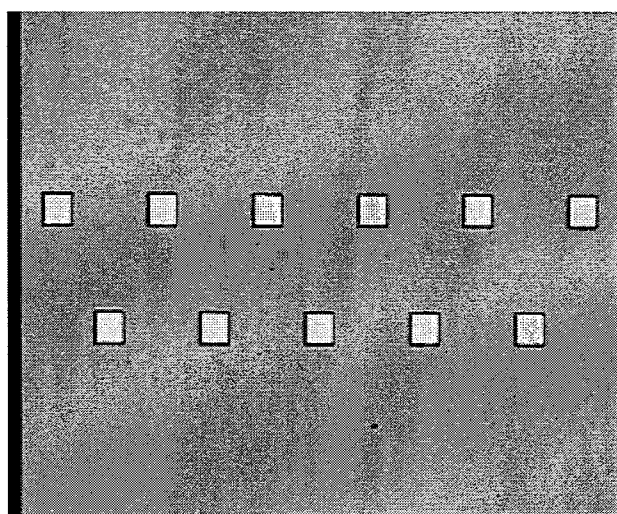


图 2.19 改进工艺参数后的浮胶剥离工艺

2.4.3 选择性湿法腐蚀电极孔开口方法研究

采用 CdTe 钝化的 HgCdTe 红外探测芯片，会遇到金属化开口的技术难题。这是因为 CdTe 与 HgCdTe 物化性能极为相近，常规的溴基湿化学腐蚀或诱导耦合等离子体（ICP）干法刻蚀都不具有高的选择性，难以控制金属化开口终点；

采用浮胶剥离开电极孔的金属化开口技术虽然可以避免腐蚀终点难控的缺点，但于钝化前进行额外的芯片光刻，不仅增加了工艺步骤，也极大地限制了钝化前的表面处理选择。本章 2.2 节已阐述了表面预处理对于获得理想器件钝化的

重要性。因此，为了获得更好的 CdTe 钝化效果和其后的金属-半导体接触性能，我们希望获得一种具有以下特性的 CdTe 腐蚀液：

- 1) 对 CdTe 和 HgCdTe 材料具有高腐蚀选择比
- 2) 不会影响其他表面处理工艺
- 3) 腐蚀速率可控、工艺稳定便捷
- 4) 溶液稳定，不易在常温下变化

通过反复试验，我们在用于 HgCdTe 表面位错检测的一种腐蚀液基础上，获得了一种对 CdTe 和 HgCdTe 具有高腐蚀选择性，且具有诸多优点和实际应用可行性的腐蚀液。

经过对原液多种稀释配比的腐蚀速率试验，我们获得了一系列腐蚀工艺参数，并总结出了一套最佳化利用该腐蚀液的双层钝化金属化开口工艺。

具体而言，该腐蚀液进行电极孔开口的工艺操作流程如下：

- 1) 将氟塑料杯置于装有冰水混合物的玻璃器皿中，置于磁力搅拌器上，待温度达到稳定；
- 2) 按照配比加入所需氢氟酸，打开磁力搅拌器，缓缓加入重铬酸钾和硝酸，待其充分溶解后加入乳酸。
- 3) 按照所需腐蚀钝化层厚度（见表 2.2）以及电极孔孔径大小用去离子水稀释腐蚀液原液，稀释后的原液仍然保持在 0C° 左右，并用氟塑料器皿密封盖住，以免溶液挥发产生危险并影响腐蚀液浓度；
- 4) 将光刻后的芯片样品装于自行设计的氟塑料腐蚀架上，使用纯盐酸进行 3~5 秒腐蚀。完成腐蚀电极孔 ZnS 层后，用去离子水冲洗样品表面 1~2 分钟。
- 5) 在冰水混合物温度下，使用磁力搅拌，用稀释后的 CdTe 腐蚀液腐蚀 CdTe 层 3~10 秒，置于流动的去离子水中冲洗 5 分钟，完成整个双层钝化开电极孔工艺。

腐蚀液的选择性腐蚀特性可以从腐蚀后台阶仪扫描结果清晰显示（图 2.20 和 2.21）。图 2.20 为腐蚀 8 秒时钝化层厚度（4300+750 Å，腐蚀液为原液 1: 4 稀释），图 2.21 为 11 秒腐蚀后的厚度；从图 2.20 可以看出，ZnS750 Å（左侧台阶）与 CdTe4300 Å（最大落差）厚度与生长时设定值 ZnS750 Å+CdTe4300 Å 非常吻合，且横向距离（约 200-450 微米），与电极孔光刻孔径大小相符。这表

示经过 8 秒腐蚀, CdTe 层已去除干净, 且没有产生钻蚀, 图 2.21 表示 11 秒过量腐蚀后只产生了横向钻蚀, 而纵向深度不变。综上可以看出该腐蚀液仅对 CdTe 进行选择性的腐蚀, 且腐蚀均匀易控。

表 2.2 各钝化层厚度的推荐腐蚀液浓度选择

原液与水的比例 (体积比)	CdTe 钝化层厚度 (Å)	腐蚀时间 (s)
1: 2	5000	8~10
1: 4	3000	5~8
1: 8	1000	2~4

该腐蚀液原液包括氢溴酸、硝酸等和一种强氧化剂。配制时由于氢氟酸会对玻璃器皿产生腐蚀，故需置于氟塑料杯中配制混合。整个配制过程将用于混合的氟塑料杯放置在装有冰水混合物的大玻璃器皿中，目的是确保腐蚀液配制过程中温度恒定，减少人为误差，避免可能造成的腐蚀速率偏差。此外为使溶液混合均匀，溶液配制时使用了磁力搅拌器，目的是减少人为误差以及手动搅拌可能产生的安全问题。

对于该腐蚀液的原理我们有以下推测：首先利用溶液的氧化性物质对 CdTe 进行氧化，分别产生 Cd 和 Te 的氧化物，并利用硝酸和氢氟酸等混合液与之反应，最终生成可溶物质。而当该腐蚀液与 HgCdTe 接触时，会快速形成 Hg 的氧化沉淀物，使反应终止。

目前该工艺实际应用已较为成熟,相比于其他电极孔开口方法,具有工艺简单、工艺窗口宽、可控性好及不会与其他工艺冲突等特点,具有较高的实际应用价值。该工艺方法已申请国家发明专利。

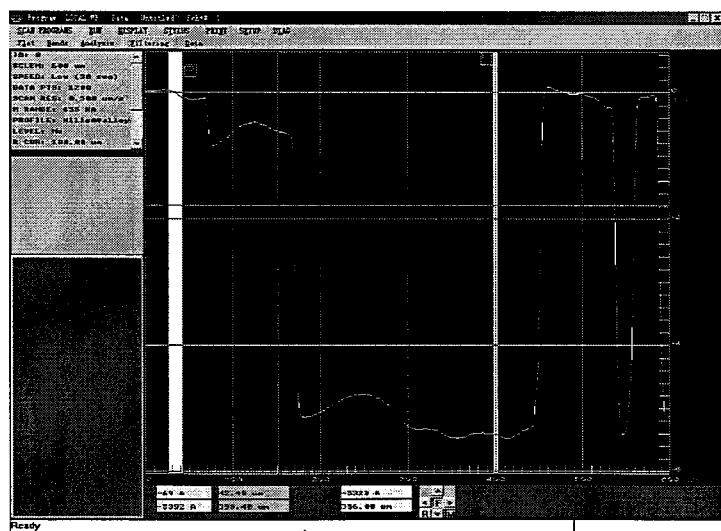


图 2.20 腐蚀 8 秒后台阶仪扫描结果

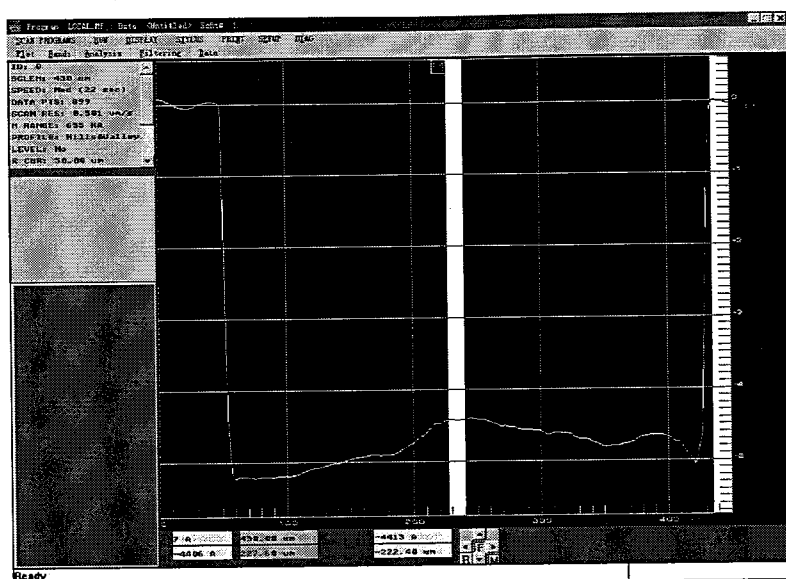


图 2.21 腐蚀 11 秒后台阶仪扫描结果

2.5 采用不同电极孔开口方法的器件对比实验

金属电极开口工艺是 CdTe/ZnS 双层钝化应用于工程项目的关键工艺技术。通过系列实验我们已经取得了具有应用价值的浮胶剥离开口工艺和湿法腐蚀开口工艺。为了对比两种工艺对器件的影响，我们对比了两种工艺制备的器件的动态阻抗。两组器件采用了相同材料参数的样品，除电极开口工艺外其余工艺保持一致。

图 2.22 显示了未加冷屏和添加冷屏条件下测得的 I-V 和 R-V 特性曲线。从图中可以看出，无论何种条件下，采用选择性湿法腐蚀方法制备的器件均具有更小的反向漏电流和更高的动态阻抗。

此外，虽然浮胶剥离方法能够实现双层钝化的电极孔工艺，但同时该工艺也具有以下一些不足：

- 1) 剥离过程影响钝化膜物理性能
- 2) 带着光刻胶进真空腔体对真空度的影响
- 3) 光刻胶存在限制其他表面预处理

因此，无论从工艺窗口和对器件性能的影响等方面，选择性湿法腐蚀方法均比浮胶剥离方法更适用于 HgCdTe 器件工艺。

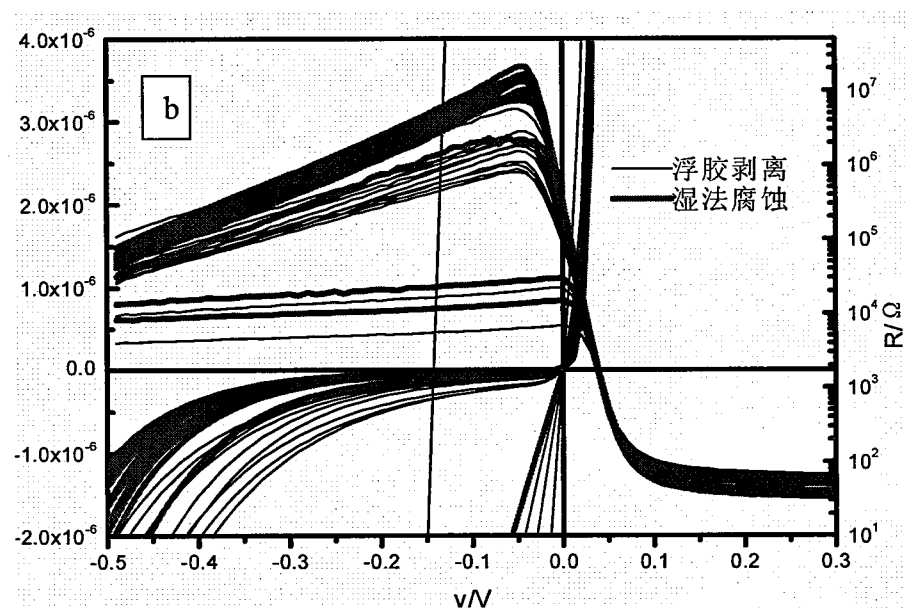
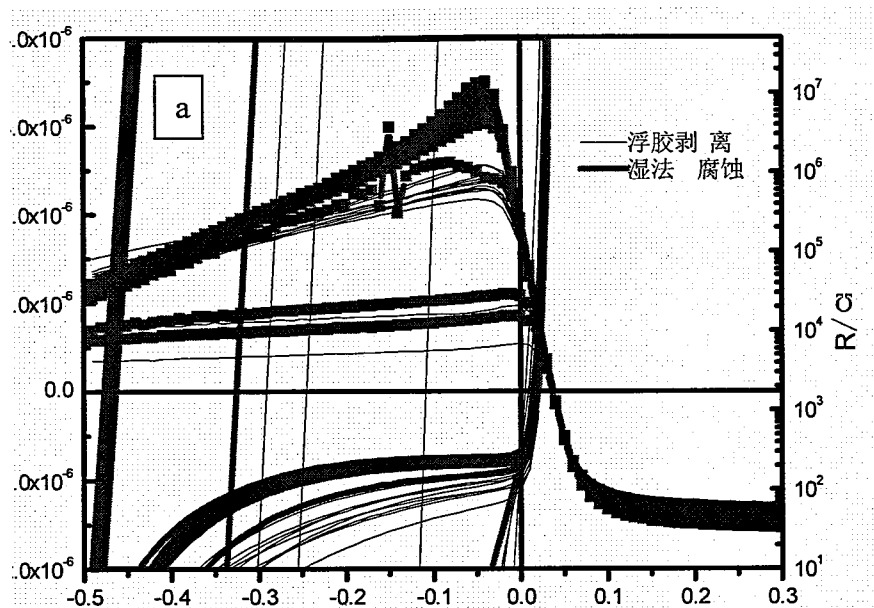


图 2.22 不同开口方法器件 I-V 和 R-V 特性曲线比较 (a 未加冷屏, b 加冷屏)

2.6 钝化后处理工艺

引言中已详细介绍了各种后处理工艺对器件的影响, 尤其是各种后续热处理, 往往能改善 pn 结和钝化层的特性, 提高器件性能。我们在进行器件真空烘烤的

可靠性实验时，发现了对于 CdTe/ZnS 双层钝化制备的器件，合适的烘烤温度可以提高器件的动态阻抗，具体内容见本论文第四章。

2.7 本章小结

本章从器件制备工艺出发，对 HgCdTe 表面钝化工艺进行了相关研究，具体包括：

通过 X 射线光电子能谱(XPS)分析了各种钝化前表面处理方法对表面元素和化学价态的影响，发现 HgCdTe 表面经过溴乙醇处理后容易产生 Te 富裕并在空气中较快氧化，而修乙醇腐蚀后的表面经过乳酸醇等处理，可以减少氧化态的 Te 产生。

通过原子力显微镜（AFM）和表面粘拉等实验分析了钝化膜的物理性能，结果显示电子束蒸发生长的钝化膜具有较好的粘附性，晶粒大小为 10~15nm，表面起伏度 RMS 为 1~2 之间，表明钝化膜的致密性和平整度较好。

对相关的电极孔开口工艺进行了研究，分别通过浮胶剥离和选择性湿法腐蚀的方法，获得了具有实际应用价值的电极孔开口工艺。其中选择性湿法腐蚀开口方法具有 1)对 CdTe 和 HgCdTe 材料具有高腐蚀选择比;2)不影响其他表面处理工艺 3)腐蚀速率可控、工艺稳定便捷 4)不会影响表面洁净度等多个特点。器件性能对比实验也显示，采用湿法腐蚀方法制备的器件由于较宽的工艺窗口和较好的电极接触等因素，最终器件具有更高的动态阻抗。因此，选择性湿法腐蚀开口工艺相比其他开口工艺，具有多方面优势，是一种更适合 HgCdTe 制备工艺的开口方法，目前已应用于工程项目中。

参考文献:

- ¹ Y Nemirovsky, N Amir, etc. Journal of Electric Material, Vol.24, No.5, 1995:647
- ² Y Nemirovsky, J.Vac. Sci Technol.A8(2), Mar/Apr 1989:450
- ³ Y Nemirovsky, D Rosenfeld, etc. Sci Technol, A7(2) Mar/Apr 1989:528
- ⁴ Y Nemirovsky, R Fastow, etc. Sci Technol B9(3), May/Jun 1991:1829
- ⁵ 袁浩心 中科院上海技术物理研究所博士论文 1992
- ⁶ 赵军 中科院上海技术物理研究所博士论文 1996
- ⁷ 孙涛 中科院上海技术物理研究所博士论文 2005
- ⁸ 周文洪 中科院上海技术物理研究所博士论文 2009
- ⁹ Seong Hoon Lee, etc. Journal of Electric Material, Vol.26, No.6, 1995:556
- ¹⁰ Li Yi, etc, Chinese Journal of Semiconduct, Jan, 2000, 21

第三章 HgCdTe 光伏焦平面探测器钝化界面的检测与评价

器件暗电流是影响 HgCdTe 光电二极管性能的主要因素之一。由于 HgCdTe 材料的特殊性, 容易受到制备工艺的影响, 从而导致 HgCdTe 表面复合中心增加以及表面能带弯曲, 进而导致表面产生-复合电流、表面沟道电流以及表面隧道电流的增加。

HgCdTe 表面物理性质的研究对于减少表面漏电, 减小工艺对器件的损伤具有重要意义。本章节介绍了 HgCdTe 红外器件表面物理性质和各类检测方法, 并通过 GATE 结构栅控二极管方法对器件的表面暗电流机制进行了研究。

3.1 碲镉汞红外器件表面物理性质

3.1.1 表面层的物理问题

平衡状态下的均匀半导体体内是电中性的, 并且没有电场, 但是在表面附近, 由于存在着悬挂键, 材料表面会和空气中的氧以及表面吸附原子反应, 并在表面逐渐形成氧化层。在半导体和氧化层的界面以及氧化层内部, 通常存在着带电中心或界面态。我们令 Q_0 为单位表面面积内这些中心上的电荷密度。由于整个结构必须是电中性的, 所以在半导体表面层内具有的电荷密度 Q_{sc} 为 $Q_{sc} = -Q_0$, 两者形成一个偶极层¹⁻⁵。

为了减少界面电荷和界面态, 在器件工艺中, 必须进行表面钝化以免表面直接暴露在空气中形成不均匀的氧化层。但是由于钝化工艺和钝化膜材料的影响, 在界面和钝化层内部, 仍会有电荷和界面态存在。因此对于碲镉汞红外器件, 表面空间电荷层是影响器件性能的一个重要因素。3.1.2 表面能带结构和空间电荷层分类

图 3.1 分别是 n 型半导体体内和界面处能带结构图。 E_C 、 E_F 、 E_I 、 E_V 分别表示导带底、费米能级、本征能级和价带顶。根据上文所述, 半导体在表面层的电荷将产生电场, 此电场将产生一个相对于体内的电势差 V , 此电势差同至界面的距离 z 有关。因此, 电子的势能随 $-eV(z)$ 而变化。相应的 E_C 、 E_I 、 E_V 也相应产生变化。

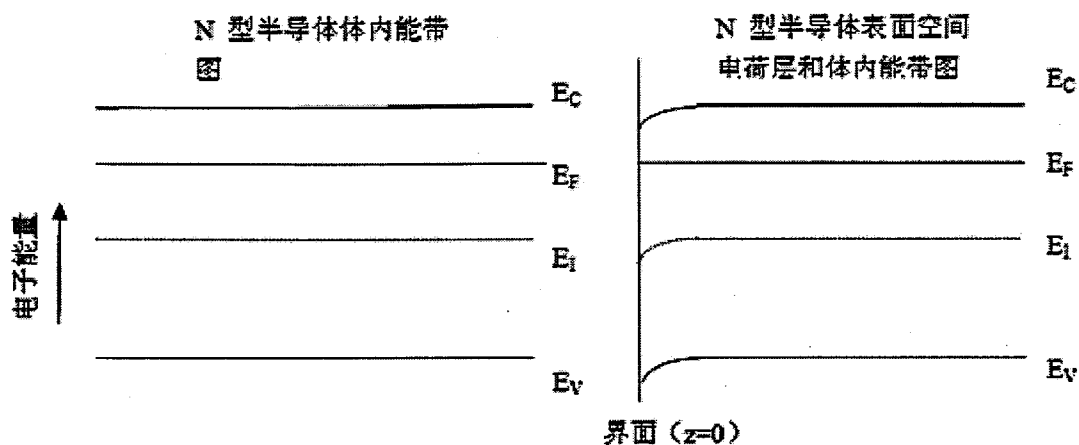


图 3.1 体内和界面处能带结构图

另一方面，在平衡状态下，整个半导体的费米能级 E_F 必须保持不变。所得到的能带图如图 3.1 右图所示。图 3.1 所示能带结构是基于氧化层（或钝化层，下同）电荷为正的 n 型材料的假设。根据氧化层电荷和表面空间电荷区载流子密度的大小，表面层可以分为四类。

对于体内为 n 型的材料 ($n_b > p_b$)，这四类表面层的定义如下：

- 积累层: $n_s > n_b$
- 平带: $n_s = n_b$
- 耗尽层: $n_s < n_b, p_s \leq n_b$
- 反型层: $p_s > n_b$

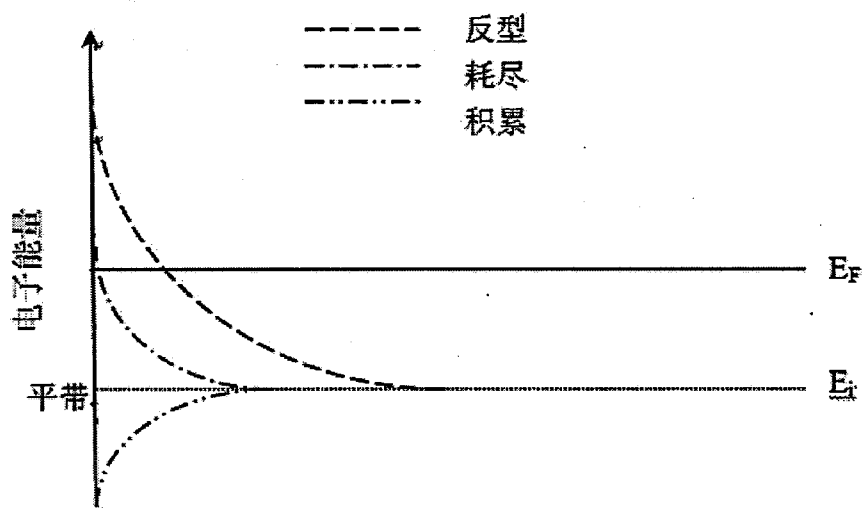


图 3.2 表面空间电荷层的分类

下标 s , b 分别表示表面和体内。反之, 用 p_s , p_b 代替 n_s , n_b , 则同样的定义也适用于 p 型材料。相应的能带如图 3.2

3.2 常用表面分析技术^{6,7}。

表面科学是一项综合性非常强学科, 它涉及物理学、化学、材料科学、生物学等许多领域。对于大多半导体材料, 表面与体内的材料特性往往不同, 那是因为材料体内, 理想的晶体由“原胞”在三维空间重复排列而形成无限“连续体”, 而当这种“连续体”到达表面时, 晶胞连续性被中断, 因此在表面会存在诸多与材料体内的不同。简单而言有以下几点:

- 组分不同。例如在材料表面某种元素会富集, 形成表面偏析或表面分凝。此外, 在表面处往往还吸附有一些外来原子, 这些原子可能随着价电子与材料交叠而形成化合物。
- 表面原子排列与体内不同。即所谓的重构和弛豫现象。重构是指表面最外层原子的排列周期与体内不同。弛豫则是表面最外层与次外层间距产生增大或缩小。
- 表面原子的电子结构与体内不同。表面原子周围的电子就能量或空间分布都不同于体内, 他在很大程度上决定了物体表面的化学性质。

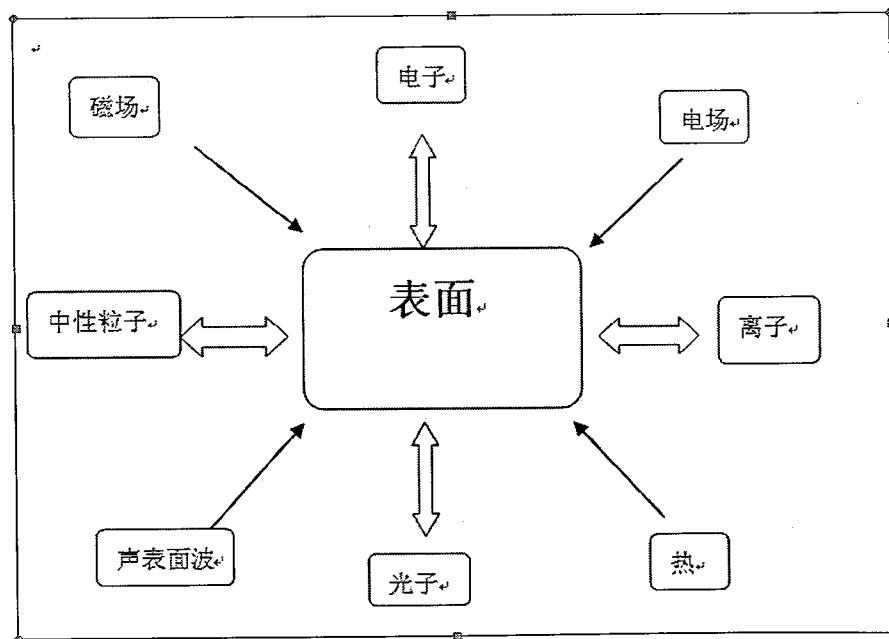


图 3.3 表面分析分类

为了研究表面的性质，最有效的手段是引入某种“探针”，然后考察它与表面原子的相互作用。D.Lichtman 曾用图 3.3 来表示各种表面分析技术的组合。在这里他列举了八种探针，即：电子、离子、中子、光子等粒子，以及热、声、磁场和电场（指稳恒磁场和电场），它们与表面相互作用后发出电子、离子、中子、光子中的一种或数种。这些出射粒子携带有关表面的信息而被相应的探测器所接收。通过分析这些出射的粒子的种类、数目、空间分布和能量分布等，就可以得到相应的谱，如电子谱、光谱、离子谱。

如果把常用的表面分析技术按入射和出射粒子分类，可以得到表 3.1。表 1 并没有包含一些研究表面的分析仪器，它们是：利用高电场的场发射谱（FES），扫描隧道显微镜（STM），场电子/离子显微镜（FEM/FIM），原子探针式场离子显微镜（APFIM），场脱附谱（FDS），利用热能的程序升温脱附谱（TDS），以及常用的表面形貌分析设备扫描电子显微镜（SEM）。

表 3.1 常用检测方法

入射粒子	出射粒子	常用谱仪名称
电子	电子	AES, LEED, RHEED, EELS, ILS
电子	离子/原子	ESD
电子	光子	SXAPS, EPMA, IPES
光子	电子	XPS, UPS, EXAFS, XPAPS
离子	离子	SIMS, ISS, RBS
离子	原子	SNMS
离子	光子	PIXE, NIIR
光子	光子	IRRAS, ELL, 光致荧光分析
光子	离子/原子	PDMS
中性粒子	中性粒子	分子散射

3.3 HgCdTe 红外探测器常用表面测试手段

HgCdTe 作为一种三元合金窄禁带半导体。其表面相对于其他半导体容易产生能带弯曲，因此所用的检测方法应尽量避免产生表面沾污、破坏。通常使用的分析手段可分为以下四类：

- a) 光电检测技术
- b) 显微观察与分析技术
- c) 质谱分析技术
- d) 通过器件设计进行表面电学性能分析技术

其中，光电检测技术主要包括 1) 红外光谱测试，通过材料对红外入射光的吸收分析得出器件表面的材料组分和响应波长的参数。2) 光激发载流子衰退微波检测，用于检测材料少子寿命等。3) LBIC, EBIC 技术，即利用激光或电子束诱导器件表面产生电压，通过电学方法分析材料均匀性等性能。4) X 射线衍射光谱，用于分析材料晶格常数、位错等的一种分析技术。5) X 射线光电子谱 (XPS)，用于分析表面元素组成和相应的价态。

显微观察与分析技术包括 1) 光学显微镜、2) 电子显微镜和 3) 探针显微镜等。主要用于分析器件表面物理特性及在工艺流程中的一种辅助观察手段。

质谱分析方法包括 SIMS，四极质谱等方法，用于分析器件的组分或表面杂质等。由于离子的穿透深度小于电子，因此可做表面浅层分析。可探测痕量元素约 5×10^{-8} ，探测极限为 0.01%。

除了上述表面分析方法，还可以通过设计特定的器件对器件的表面电学性能进行测试。常用的方法包括，通过栅控电压结构器件测试表面沟道漏电、通过变结面积分析表面漏电、通过金属-绝缘体-半导体 (MIS) 结构测试器件表面态等等。

在本论文第二章我们基于 XPS 对 HgCdTe 钝化前的表面成分和元素价态分析，研究了钝化预处理工艺。在本章中，将结合栅控二极管器件研究 HgCdTe 探测器的表面电学性质。

3.4 栅控 (GATE) 二极管的表面沟道漏电研究

3.4.1 栅控二极管的基本结构

PN 结特性与理想情况的偏离常常可归因于表面漏电，半导体的表面状况主要取决于表面预处理、表面钝化及钝化后处理工艺。通常这些工艺在器件表面和

钝化层内可能引入固定电荷，快界面态以及慢界面态。这些影响可能引起器件表面能带弯曲和引入产生-复合中心，导致表面耗尽、累积和反型，并由此导致一系列与表面有关的漏电。

利用 GATE 结构的栅控二极管从外部改变和控制 pn 结附近的表面势是认识表面漏电和评价表面钝化工艺的一种有效手段⁸。图 3.4 显示了 GATE 结构栅控二极管的器件结构示意图。如图所示，该结构器件可以通过 Gate 连接的外部电压 Gate Bias，改变器件的表面电势。通过对不同表面电势下二极管 I-V 特性的分析，可以全面了解器件的各项表面状态。

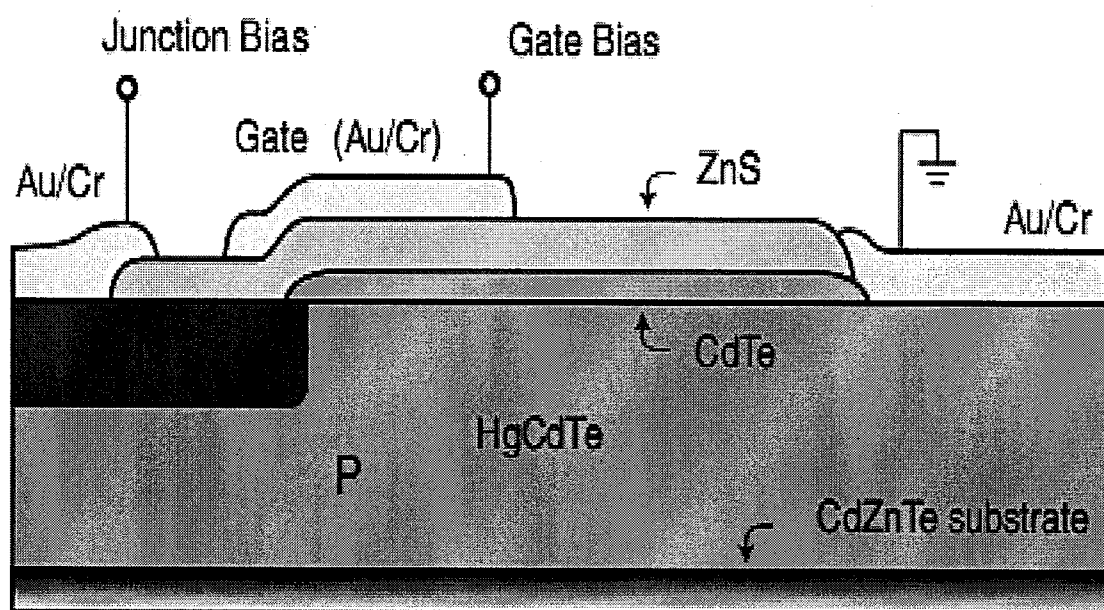


图 3.4 GATE 结构栅控二极管的器件示意图。

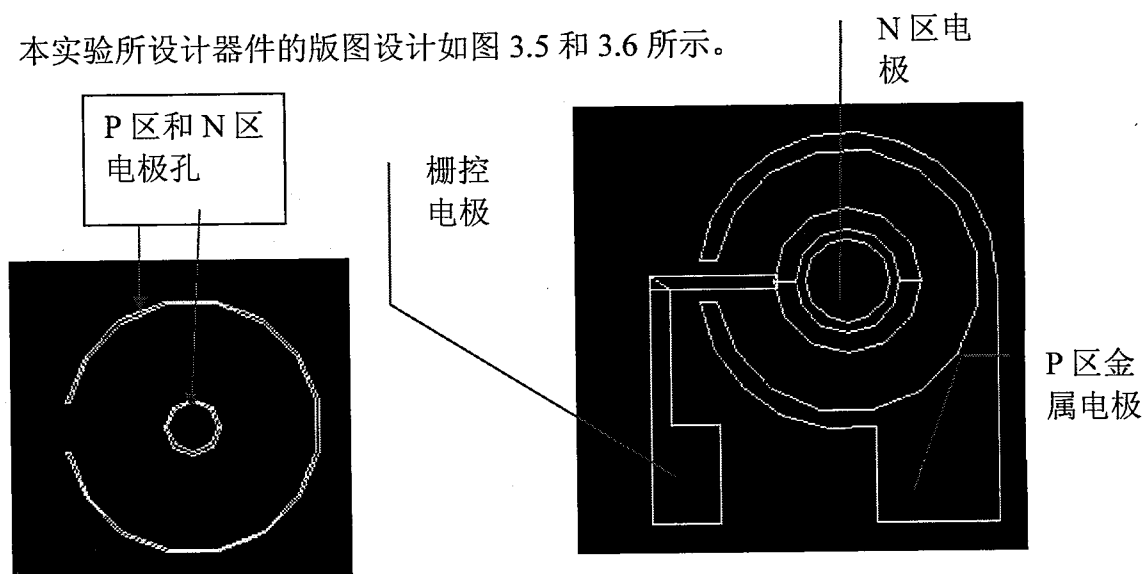
3.4.2G 栅控二极管的版图设计

制备所需结构的光电二极管器件需要通过特殊设计的光刻板版图来实现。制版的基本流程包括：

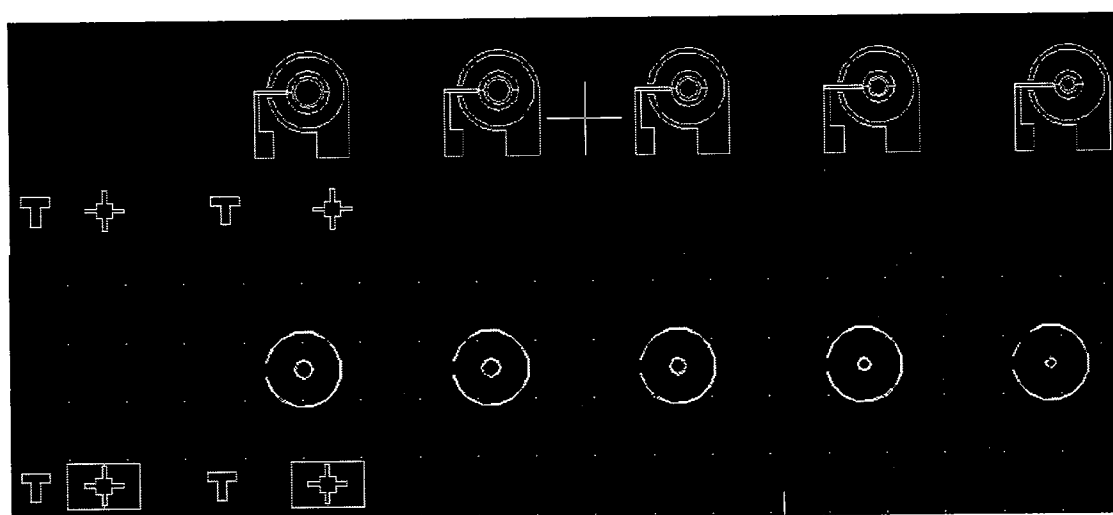
- 1) 器件结构初步设计
- 2) 利用 AUTOCAD 等制图软件精确绘制对准标记、切割槽、离子注入孔、电极孔、金属电极等各部分图形。
- 3) 通过 GDS 转换，将设计图形文件转换为半导体制版专用文件格式。

- 4) 通过 LEdit 等软件进行版图修改和检查
- 5) 送半导体厂制版

本实验所设计器件的版图设计如图 3.5 和 3.6 所示。



3.5 电极孔和金属电极部分版图设计



3.6 单组版图图形

考虑到在器件制备过程中,电极孔的腐蚀过程中容易因过腐蚀而产生电极孔面积扩大,这有可能会产生金属栅电极与 n 区电极短路。同样在实际的离子注入工艺中,实际的注入面积可能大于设计的注入孔开口面积,这可能会造成栅控电极所施加的电压完全作用于 n 区的极端情况。为了避免版图的设计冗余不够导致栅控器件无法正常工作,实际版图将以组为单位,如图 3.6 所示。每组图形的各离子注入孔、电极孔和金属电极均由右至左逐渐增大。每组的最左边电极孔和电

极图形空缺。这样，一旦离子注入面积扩散较大或电极孔过腐蚀的情况发生，可以通过光刻版图向右平移，以较大的图形来套取以便可以继续流片过程。

3.4.3 样品制备

实验样品采用液相外延(LPE)长波 HgCdTe 材料制备，其截止波长约为 10.3 微米，其中 Cd 组分约为 0.225，衬底材料为 CdZnTe。

器件通过 B⁺注入形成 pn 结，器件结构为 n-on-p。随后通过电子束蒸发镀膜对器件进行 CdTe 1000Å+ZnS 2300Å 的双层钝化。器件的电极孔通过盐酸和 CdTe 选择性腐蚀液进行湿法腐蚀开口。最后通过再次光刻，在电极孔位置及钝化膜上栅生长位置进行 Sn/Au 200Å/4000Å 生长，完成器件的制备。

为了进行器件的 I-V 特性测量，首先器件的电极和栅极通过金丝与宝石片互连，进而封装到真空杜瓦中。测量时通过在杜瓦中放置液氮，使器件始终保持在 77K 温度下。实验所用测试设备为 Keithley 4200。实验时，以器件 p 区为地，在 p 区和栅极间置入偏压，并对 p 和 n 电极进行 I-V 测量。

3.4.4 实验结果和讨论

通过调节栅压，我们获得了一系列不同偏压下的 I-V 特性曲线。选取的栅压分别为 +3V、0V、-1V、-5V（以 p 区为地）。测得的结果如图 3.7 所示。

从图 3.7 可以发现，随着栅压向负偏压方向逐渐增大，器件的反偏电流随之减小。而当在栅上施加正电压时，器件的反偏电流相对于无偏压时略有增大。通常器件的 R-V 特性曲线能更好地反应器件各部分暗电流对器件的影响。

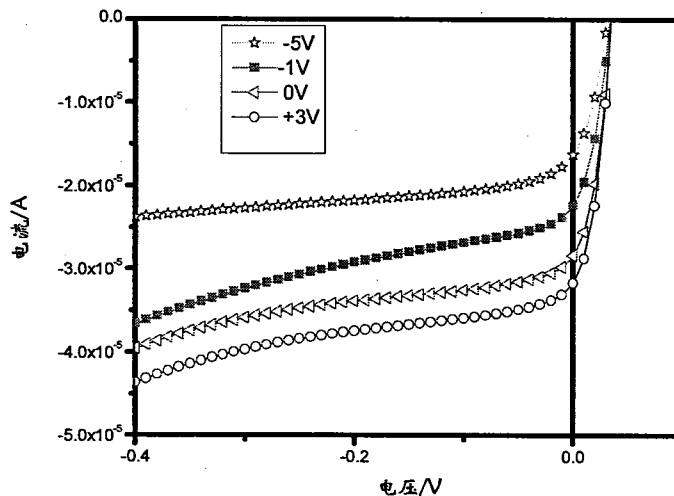


图 3.7 不同栅压下的 I-V 特性曲线

因此，对相应的数据微分并求倒数，最终获得了器件的 R-V 特性曲线。相应的结果见图 3.8。

$$R = \left(\frac{\partial I}{\partial V} \right)^{-1} \quad (3.1)$$

通过 R-V 曲线的比较，我们还可以发现，当器件施加了不同栅压后，其整体 R-V 曲线都会随之变化。在接近零偏和正偏时，其 R-V 特性不随栅压变化。这可能是由于在此部分器件暗电流以扩散电流 (I_{diff}) 为主，而该电流几乎不受器件表面特性的影响。

图 3.8 中，未施加偏压的器件 R-V 曲线在反偏部分动态阻抗快速下降，根据文献报道⁹，这可能是由于表面漏电所引起。当栅极施加了负偏压后，器件的动态阻抗随之增大，其中偏压为-1V 时，R-V 曲线变化不明显，偏压为-5V 时，器件的 R-V 曲线在反偏部分得到了较大提升。此外，当施加栅压为正时，器件的动态阻抗整体均有下降，仅在约-0.5V 处略有提升。其原因还有待进一步探究。

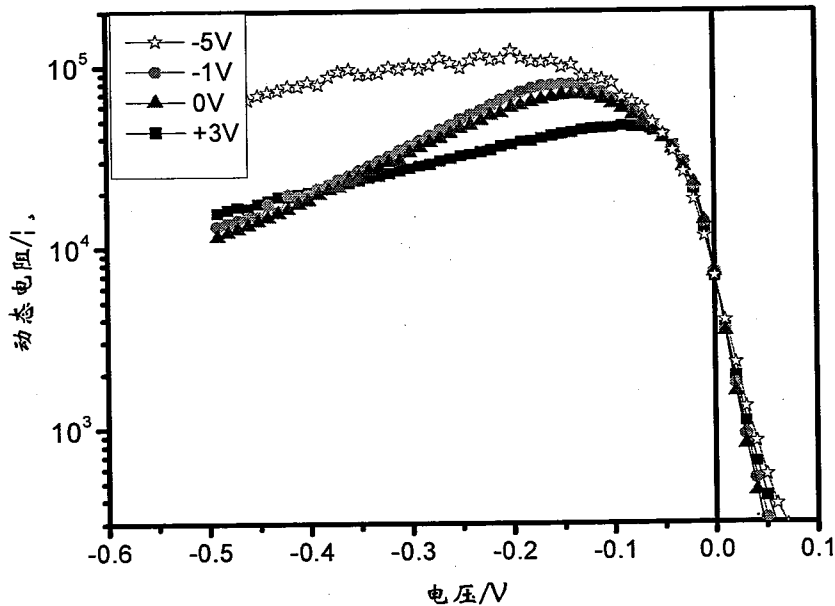


图 3.8 不同栅压下的 R-V 特性曲线

图中观察还可以得到，对于不同的栅压，器件的 R-V 特性曲线的最大值会发生移动。这与本论第四章真空烘烤器件的 R-V 曲线变化，以及周文洪⁹在氢钝

化部分实验结果具有相似特性。由于栅控二极管是通过改变表面电势来改变器件的 R-V 特性。因此类似地，诸如真空烘烤与氢钝化等处理工艺，本质上可能也是通过器件表面的固定电荷的变化，最终影响器件性能。

由于栅控二极管通过控制表面电势来影响器件的表面电学特性，对于不同栅压下的结果变化，可以通过现有表面沟道电流理论加以分析¹⁰⁻¹²。

表面漏电流大致可以分为三种，即表面产生复合电流，表面隧道电流和表面沟道电流。表面产生复合电流包括表面态作为产生复合中心的贡献以及表面空间电荷区中的体产生-复合中心的贡献。对于光伏器件，表面固定电荷等产生的电场会对弱掺杂的 p 区表面产生耗尽、积累或反型等影响，最终引起靠近表面的 pn 结耗尽区的变化，引起表面漏电。图 3.9 (a~d) 显示了理想器件表面、表面隧道漏电和表面沟道漏电三种情况。

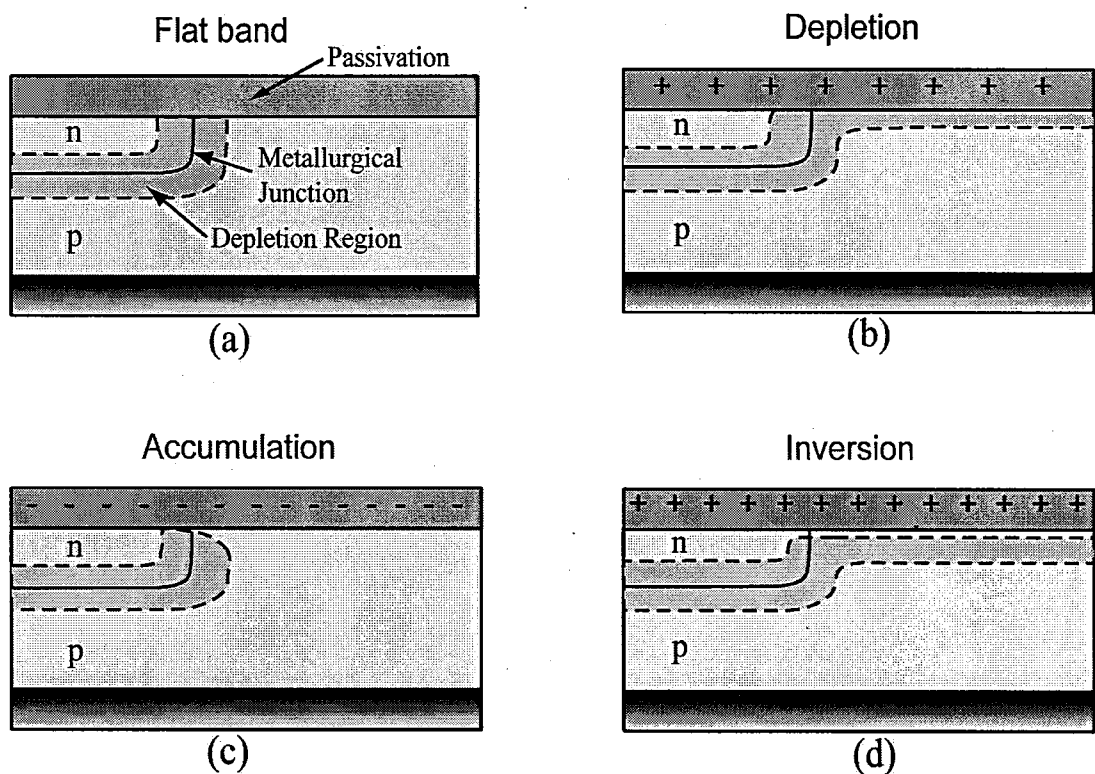


图 3.9 器件的表面沟道漏电和隧道漏电

如图 3.9(a)图显示了理想表面的表面空间电荷区和 pn 结。当钝化层及界面存在固定电荷累积，会对器件表面电学性质产生影响。由于 n+ 型碲镉汞为重掺杂

杂强简并，通常对 p 区材料影响远大于 n 区。对于图 (b)，正电荷的存在导致 p 型材料表面反型，当正电荷较大时 (d)，p 区反型并形成了器件的表面沟道漏电。当固定电荷为负时 (c)，p 区表面产生积累并导致 p-n 结耗尽区在表面处被压窄，表面处耗尽区宽度减少，造成局部强电场；同时，p 区表面由非简并变为弱简并甚至简并。隧道跃迁几率增加，相当于在表面处感应出一个 n⁺-p⁺ 隧道结。这时的 p-n 结特性将受到表面隧道电流的限制，在小偏压甚至零偏压附近就可能产生表面隧道击穿，相应的就会产生表面隧道电流。表面隧道电流可以通过公式 (3.2) 求出 13-16:

$$J_z = qaWE^2 \exp(-b/E) \quad (3.2)$$

$$\text{其中 } a = \frac{q^2 m_r^{1/2}}{18\pi\hbar E_g^{1/2}}, \quad b = \frac{\pi m_r^{1/2} E_g^{1.5}}{2 q\hbar},$$

$$E = \frac{(kT/q) \ln\left(\frac{N_A N_D}{n_i^2}\right)}{(2\varepsilon_s/q) [(N_A + N_D)/(N_A N_D)] \left[(kT/q) \ln\left(\frac{N_A N_D}{n_i^2}\right) - V \right]}$$

在低界面电荷 Q_f 和低掺杂下，光电二极管的 R_0A 由热激发的少数载流子的扩散电流决定，当高掺杂时，表面隧道电流能大大降低光电二极管的 R_0A 。在高界面电荷 Q_f 下，低掺杂时， R_0A 由表面隧道电流决定，高掺杂时， R_0A 由体内隧道电流决定。另外掺杂能强烈影响 Q_f ，可通过设计 n⁺-n⁻-p 结构减少对 Q_f 影响。

当栅控电压 V_g 大于平带电压 V_{fb} 时，同样地，会造成 n⁺-on-p 器件的 p 区耗尽，当栅压逐渐增大时，p 区表面也由表面耗尽变为表面反型。导致在 n 型沟道和 p 型衬底之间形成一个与 n⁺-p 结并联的场感应 n-p 结。（如图 3.9b 所示）这个场感应结往往具有较小的击穿电压。因为离子注入 n⁺-p 结介于突变结和线性缓变结之间，而场感应突变结接近于理想的单边突变结，因此场感应结与离子注入结相比，电场强，而击穿电压低。当反向偏压达到场感应结的击穿电压时，场感应结将首先被击穿，造成表面沟道漏电。

沟道电流可从公式(3.3)进行计算。¹⁴⁻¹⁷

$$I_{sc}(V_G, V_D) = \text{Sgn}(V_D) \{-2Z^2 \mu_{ne} \int_0^{V_D} Q_n(V_G, V_D) J_{FIJ}(V_G, V_C) dV_C\}^{1/2} \quad (3.3)$$

其中，沟道电流 I_{sc} 通过反型层电荷密度 Q_n 和场感应结电流密度 J_{FIJ} 依赖于栅压 V_G 和结偏压 V_D 。 Q_n 越大， I_{sc} 越大。当表面完全反型后， Q_n 的变化范围不大，这时候 I_{sc} 的数值主要取决于 J_{FIJ} 。袁皓心¹⁸认为通过场感应结的任何电流成份都将对表面沟道电流有贡献，它们分别在不同的偏压和温度范围起主要作用。起源于扩散电流和产生-复合电流的表面沟道电流 p-n 结正向伏安特性的 β 因子比正常情况增大 2 倍。在反向偏压下，带间隧道产生明显的反向饱和沟道电流，且场感应结击穿电压（一次击穿）远小于体 p-n 结击穿电压（二次击穿）。

通过图 3.9 的几种表面漏电机制对栅控电压的实验结果进行分析，我们还可以得到以下一些结论：

- 1) 器件表面由于固定电荷的存在，不可避免会造成能带弯曲而无法形成理想的平带电压。当器件表面施加特定栅压后，器件的动态阻抗发生变化，当动态阻抗最大时，可以认为此时的栅压即接近于平带电压。通过图 3.8 的实验结果，我们可以发现，当施加负偏压时，器件动态阻抗提高，因此可以推断器件的平带电压为负值。
- 2) 由于器件施加负栅压后动态阻抗的到提升，可以推测未加偏压时的器件表面应该带有正的固定电荷。该电荷可能由钝化等工艺所引入，最终引起器件表面的感应结产生，导致器件表面的沟道漏电。

3.4.5 实验小结

在本节试验中，我们通过对栅极施加正压和负压以模拟不同的表面电势。通过实验结果，我们发现，器件在施加负压后动态阻抗提升，正电压动态阻抗下降。在栅极施加 -5V 时，器件 R-V 特性最佳。这可以说明我们器件钝化工艺所获得的 HgCdTe 表面并非理想表面。由于 ZnS 容易积累正电荷，而实验中施加负压后器件动态阻抗提升，我们推断实际器件的表面钝化层内存在正的固定电荷积累。该类正电荷的存在可能会引起 p 型材料表面的耗尽或反型，从而造成器件表面的沟道漏电。

参考文献

1. 杨建荣等, 碲镉汞材料物理与技术, 2009
2. F.伯兹等, 磷光体和半导体的表面物理, 1989
3. 刘传玺,陈进来, 半导体元件物理与制程, 2006
4. Hong Xiao, Introduction To Semiconductor Manufacturing Technology, 2000
5. Horst Stocker, 物理手册, 2004
6. 黄金林等, 表面分析, 1987
7. 吴自勤, 王晓平, 刘文汉, 王晓蒲, 固体物理实验, 2005
8. A.S.Grove, Physics and Technology of Semiconductor Devices,1987
9. 周文洪, 中科院上海技术物理研究所博士论文, 2009
10. S.R Hofstein and G.Warfield, IEEE Trans, Electron Devices, 1965, 66
11. J.C. Inkson, Solid-St Electron,1970,1167
12. R.F.Pierret, Solid-St Electron,1974.1257
13. Gopal Vishnu, Gupta Sudha, Bhan R K, etal. Infrared Physics & Technology,2003(44):143
14. Rais M H, Musca C A, Antoszewski J etal. J.Crystal Growth,2000,(214/215):1106
15. Nemirovsky Y, Unikovsky A. J.Vac.Sci.Technol.B,1992,10(40):1602
16. V.Gopal Semicond.Sci.Technol. 1996 (11):1070
17. 袁浩心, 中科院上海技术物理研究所博士论文, 1992

第四章 不同钝化表面 HgCdTe 光伏探测器的烘烤热稳定性研究

真空烘烤是 HgCdTe 红外探测器实际应用不可或缺的工艺步骤,该工艺对器件可能造成的影响包括 pn 结的 I-V 特性、信号响应大小、噪声、光谱等多个方面,牵涉因素包括表面、电极以及材料电学性质变化。在本章节中我们主要研究了不同真空烘烤温度和烘烤时间对器件电学动态阻抗的影响,比较了 ZnS 单层钝化和 ZnS/CdTe 双层钝化制备的器件在真空烘烤后动态阻抗的变化,并对比了不同波长器件的对于真空烘烤热稳定性。

4.1 真空烘烤的研究意义

HgCdTe 材料的特性决定了 HgCdTe 红外光伏探测器必须在低温下工作。这是因为随着温度的上升, HgCdTe 材料将由低温时的杂质导电逐渐变为由本征激发导电。由于空穴的迁移率远小于电子,在常温下,即使 p 型参杂 HgCdTe 材料也将显现 n 型而无法形成 p-n 结。

通常将探测器封装在真空杜瓦中(注入液氮或连接制冷机等)来实现低温的工作条件。在器件封装前需要通过在一定温度下的真空烘烤,以去除吸附在器件表面和杜瓦内壁的污染物,确保真空度能够长时间维持,避免因真空度的下降导致环境热量破坏器件工作温度的稳定。通常真空烘烤的温度越高、时间越长,真空度保持的效果越好。

HgCdTe 探测器的实际应用必须通过长时间一定温度下的真空烘烤,然而探测器的材料本身以及界面对于温度的敏感性,导致了该步工艺可能会对器件动态阻抗产生影响。根据 White¹ 的研究, ZnS 钝化的 HgCdTe 二极管在真空中 100℃ 烘烤 12 小时后,利用 XPS 观察到 ZnS/HgCdTe 之间出现互扩散, Zn 取代了 Hg 而与 Te 结合,而被取代的 Hg 逃逸出表面,由于 ZnTe 较小的晶格常数,将会产生晶格失配应力,并产生位错,最终导致暗电流增加。同时,也有研究表明,采用 CdTe/ZnS 双层钝化制备的器件不仅可以经受较高烘烤温度,一定时间的烘烤甚至可以提升器件的动态阻抗²。因此,对于真空烘烤下 HgCdTe 器件的热稳定性研究对于器件的实际应用有着重要的意义。

目前国内在 HgCdTe 红外探测器的热稳定性方面做了一定的研究。其中孙涛³研究了热烘烤对 ZnS 钝化器件电性能的影响,研究表明光伏器件经过烘烤反向电流出现一定的离散性, 1/f 噪声增加。徐勤飞⁴研究了 HgCdTe 光导器件的侧面钝化热稳定性,发现侧面钝化的碲镉汞探测器具有较常规器件更好的热稳定性。徐春华⁵研究了 1-3 微米碲镉汞光伏型探测器的真空热浸。刘大福⁶从芯片键合工艺、长波光导芯片的低温及室温大电流加速应力和短波光伏芯片的温度加速应力等可靠性方面对星载碲镉汞红外探测器芯片进行了较为系统的研究。孙柏威⁷对碲镉汞器件的钢柱回熔和离子注入后退火等热处理作了研究,发现钢柱回熔过程会使器件 ZnS 钝化层缺陷增多。

真空烘烤是 HgCdTe 红外探测器实际应用不可或缺的工艺步骤,该工艺对器件可能造成的影响包括 pn 结的 IV 特性、信号响应大小、噪声、光谱等多个方面,牵涉因素包括表面、电极以及材料电学性质变化。在本章节中我们主要研究了不同真空烘烤温度和烘烤时间对器件电学性能的影响,比较了 ZnS 单层钝化和 ZnS/CdTe 双层钝化制备的器件在真空烘烤后动态阻抗的变化,并对比了不同波长器件的对于真空烘烤热稳定性。

4.2 真空烘烤对于 HgCdTe 光伏器件动态阻抗的影响

4.2.1 器件制备和实验介绍

我们采用液相外延和分子束外延材料制备的器件作为实验的样品。实验所用样品均采用硼离子注入方式形成 p-n 结,同时选用金属 Sn/Au 和 In 作为金属电极材料。双层钝化钝化膜 CdTe 和 ZnS 均使用电子束蒸发方式成膜,生长速率约为 1.3 埃/秒。烘烤设备采用的是真空恒温箱,温度范围为 0 至 200 摄氏度,箱体内的真空通过机械泵维持。

制备的碲镉汞光电焦平面通过铝丝键压方式与基板相连,并在烘烤后封装入真空杜瓦进行测量。I-V 测试设备采用的是 Keithley 4200 多用途数字源表。在 I-V 测试期间,杜瓦窗口均装有冷屏以减少光电流影响。烘烤实验连接示意图如图 4.1 所示。

通过实验我们希望了解不同钝化效果的长波和中波器件经不同真空烘烤条件后动态阻抗的变化。因此样品被分为 A、B、C、D 三组,其中前三组为长波器件,第四组 D 为中波器件,每组样品均采用相同材料和相同的工艺,仅在钝

化时采用了不同的方式。为了提高实验结果可信度，每一个样品芯片设计均包含多个光敏元，因此每个样品实验结果包含多根曲线。样品 C 由于设计为变面积结构，样品中的光敏元不具有可比性，因此仅选用了光敏元面积 100 微米的样品进行实验。

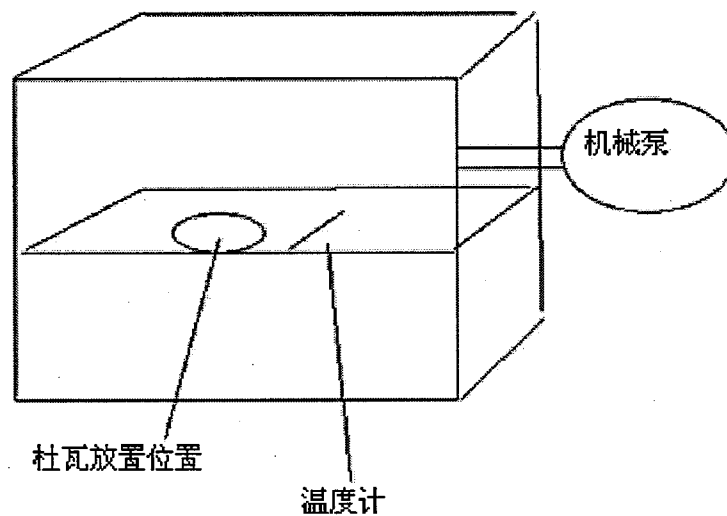


图 4.1 烘烤实验示意图

相应地，烘烤条件也分为四组，其中长波器件三组样品采用烘烤温度递增，总烘烤时间加长的三种实验条件。中波器件采用累积式实验条件，样品每隔 6 小时进行一次测量。具体烘烤条件如表 4.1 所示。实验样品参数见表 4.2。

表格 4.1 实验样品的烘烤条件

样品编号	烘烤条件
A 组 (A1, A2)	70 摄氏度下 6 小时
B 组 (B1, B2)	90 摄氏度下 15 小时
C 组 (C1, C2)	80 摄氏度 3 小时+110 摄氏度 7 小时
D 组 (D1, D2)	80 摄氏度 6 小时+80 摄氏度 6 小时+100 摄氏度 6 小时

表格 4.2 试验样品分组和具体参数

样品 编号	衬底材料和材 料外延方式	钝化方 式	测量温 度 (K)	Cd 浓度 (Δx)	截止波长 (μm)	迁移率 ($cm^2V^{-1}s^{-1}$)	掺杂浓度 (cm^{-3})
A1	LPE 外延 CdZnTe 衬底	ZnS	77	0.231	9.322	786	9.12×10^{15}
A2	LPE 外延 CdZnTe 衬底	ZnS/Cd Te	77	0.231	9.322	786	9.12×10^{15}
B1	LPE 外延 CdZnTe 衬底	ZnS	77	0.230	9.436	828	8.92×10^{15}
B2	LPE 外延 CdZnTe 衬底	ZnS/Cd Te	77	0.230	9.436	828	8.92×10^{15}
C1	MBE 外延 GaAs 衬底	ZnS	77	0.225	10.05	858	7.47×10^{15}
C2	MBE 外延 GaAs 衬底	ZnS/Cd Te	77	0.225	10.05	858	7.47×10^{15}
D1	MBE 外延 GaAs 衬底	ZnS	77	0.298	5.1695	324	8.53×10^{15}
D2	MBE 外延 GaAs 衬底	ZnS/Cd Te	77	0.298	5.1695	324	8.53×10^{15}
D3	MBE 外延 GaAs 衬底	ZnS/Cd Te	77	0.3169	4.5954	298	8.53×10^{15}

4.2.2 真空烘烤实验结果

4.2.2.1 长波器件烘烤结果

实验样品 A、B、C 三组的烘烤前后的 IV 测量数据如图 4.2 至图 4.4 所示。

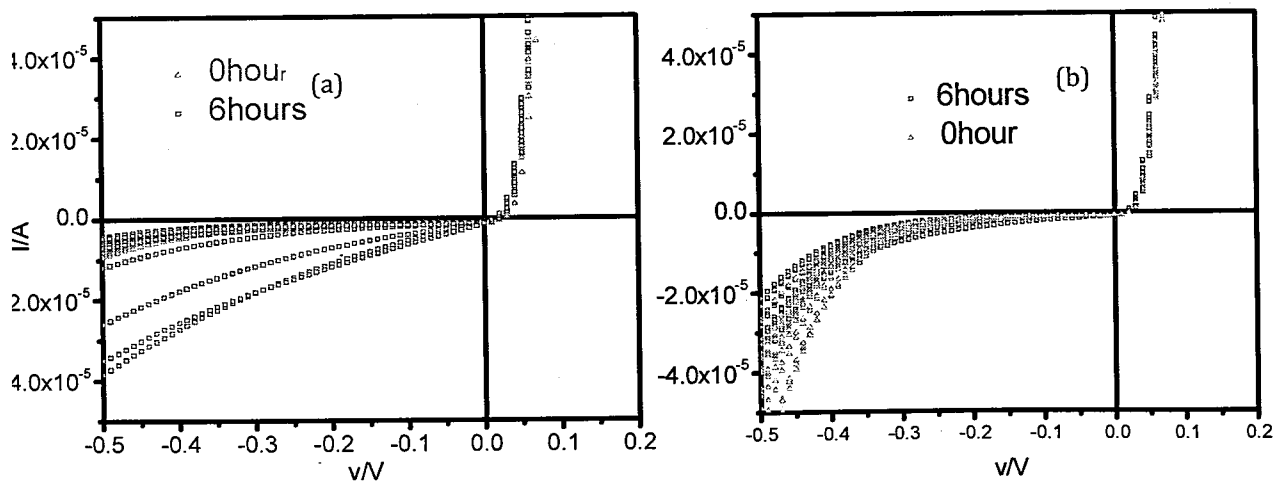


图 4.2 样品 A 的 I-V 特性曲线 (图 a 对应样品 A1, 图 b 对应 A2)

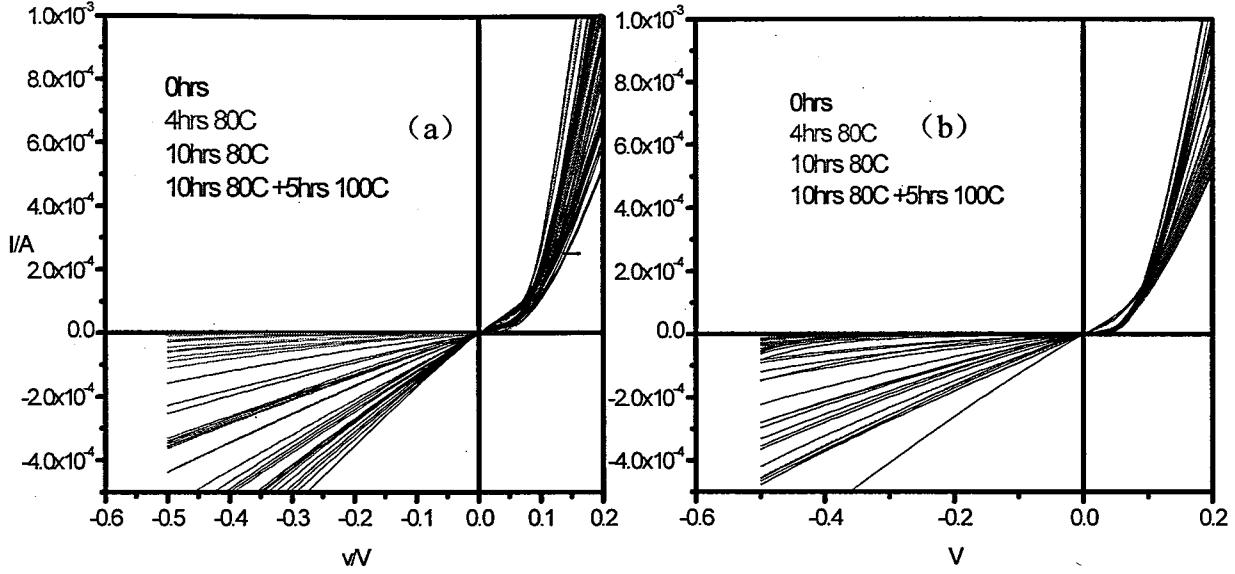


图 4.3 样品 B 的 I-V 特性曲线 (图 (a) 为 ZnS 钝化, 图 (b) 为双层钝化)

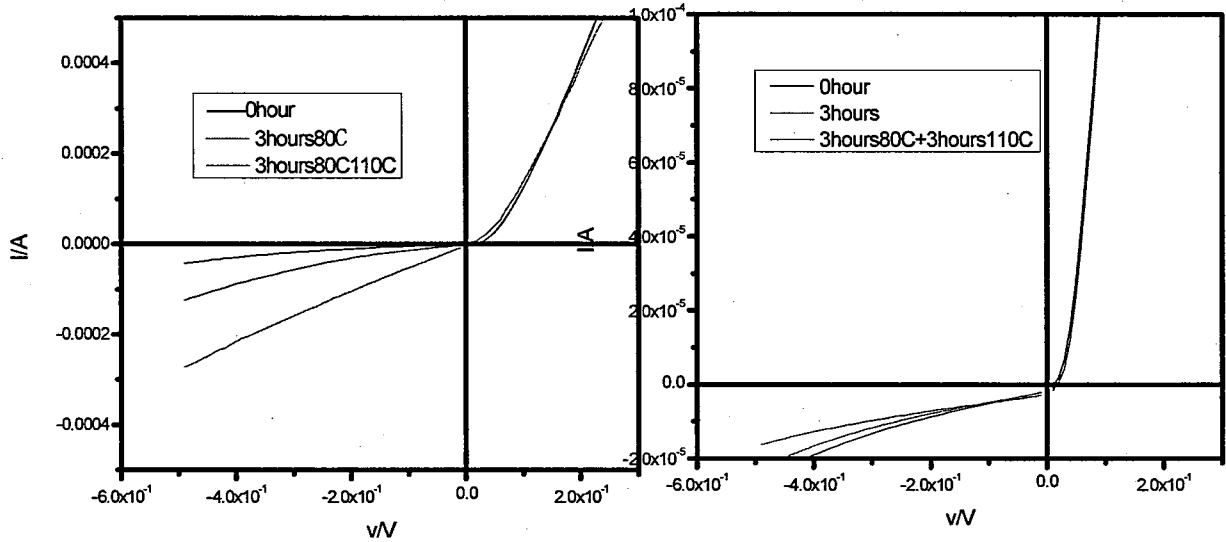


图 4.4 样品 C 的 I-V 特性曲线 (上图为 C1, 下图为 C2)

鉴于动态阻抗-电压(R_d -V)曲线能更好地分析和反映器件的暗电流特性,我们将所有实验所得的电流-电压(I-V)特性曲线通过数据处理软件转换为 R_d -V 特性曲线,并采用对数坐标以便能更好地显示。 R_d -V 数据结果通过对 I-V 结果求导并取倒数得到,具体公式见公式 (4.1):

$$R(V) = \left(\frac{\partial I}{\partial V} \right)^{-1} \quad (4.1)$$

从实验结果可以发现,在图 4.5 中, A 组器件经过仅 70℃ (6 小时) 烘烤后, ZnS 钝化的 A1 样品动态阻抗已开始降低,其中大多光敏元动态阻抗下降约半个

数量级，部分元动态阻抗下降超过一个数量级，而相反地双层钝化器件动态阻抗则均略有提升。在图 4.6 中，B 组样品经过 4 小时 90℃ 烘烤后，动态阻抗下降，继续烘烤至 15 小时，器件动态阻抗大幅下降，动态阻抗最大值 R_d 下降约三个量级，而双层钝化器件的动态阻抗普遍先升再降。图 4 显示了经过短时间（3 小时）80℃ 烘烤后器件的动态阻抗变化，其中 ZnS 钝化器件动态阻抗随着烘烤时间增加始终下降，双层钝化器件动态阻抗则反之，为始终上升。

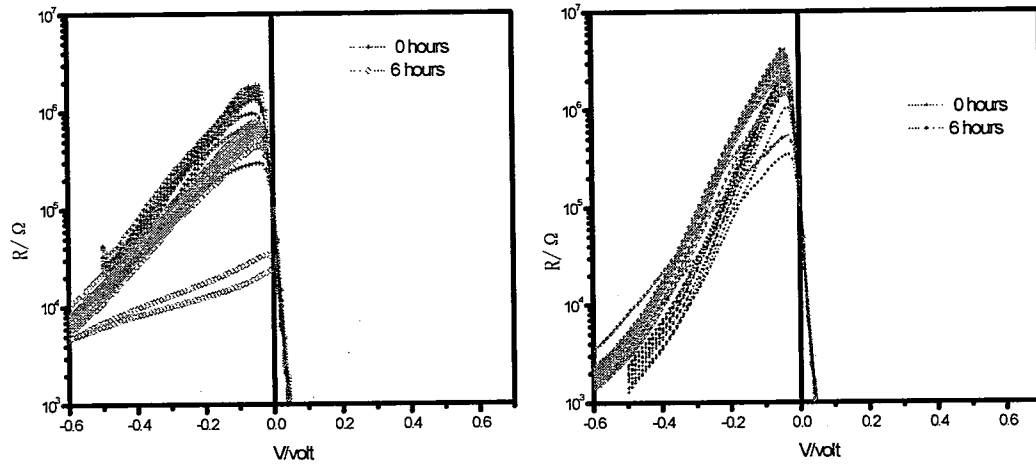


图 4.5, A 组样品烘烤结果, 上图左为 A1 (ZnS 钝化) 右为 A2 (CdTe/ZnS 钝化), 70 C° 下烤 6 小时

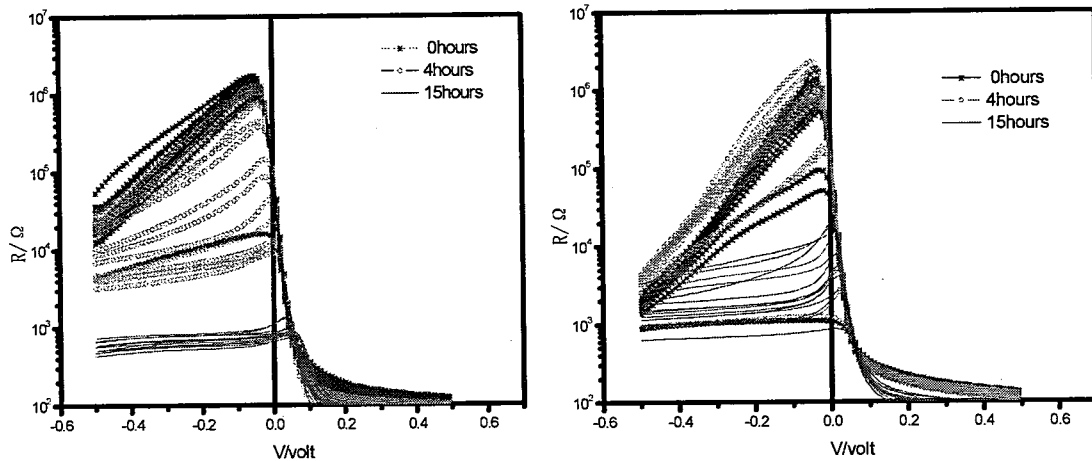


图 4.6, B 组样品烘烤结果, 上图左为 B1 (ZnS 钝化) 右为 B2 (CdTe/ZnS 钝化), 90C° 下烤 15 小时

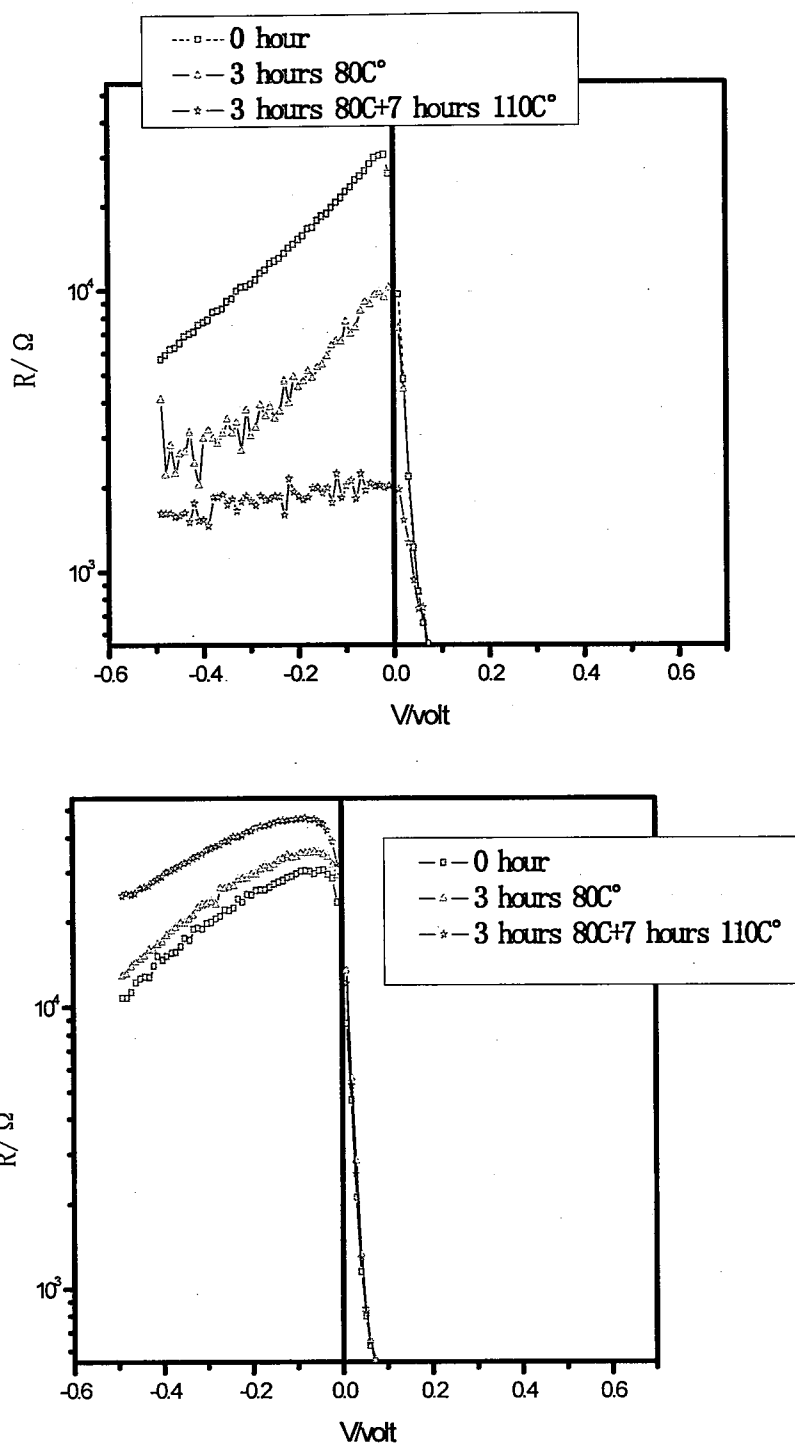


图 4.7, C 组样品烘烤结果,上图为 C1 (ZnS 钝化) 下图为 C2 (CdTe/ZnS 钝化), 不同温度烘烤 10 小时

4.2.2.2 中波器件烘烤结果

图 4.8 中波器件经过 80°C (12 小时) 烘烤后, 不论 ZnS 钝化的 D1 样品或是双层钝化的 D2 样品, 动态阻抗都有所上升。但光敏元的噪声明显增大。之后

再通过 6 小时 100 摄氏度烘烤后, ZnS 钝化器件阻抗有所下降, 双层钝化器件的阻抗相比初始动态阻抗仍有提高。

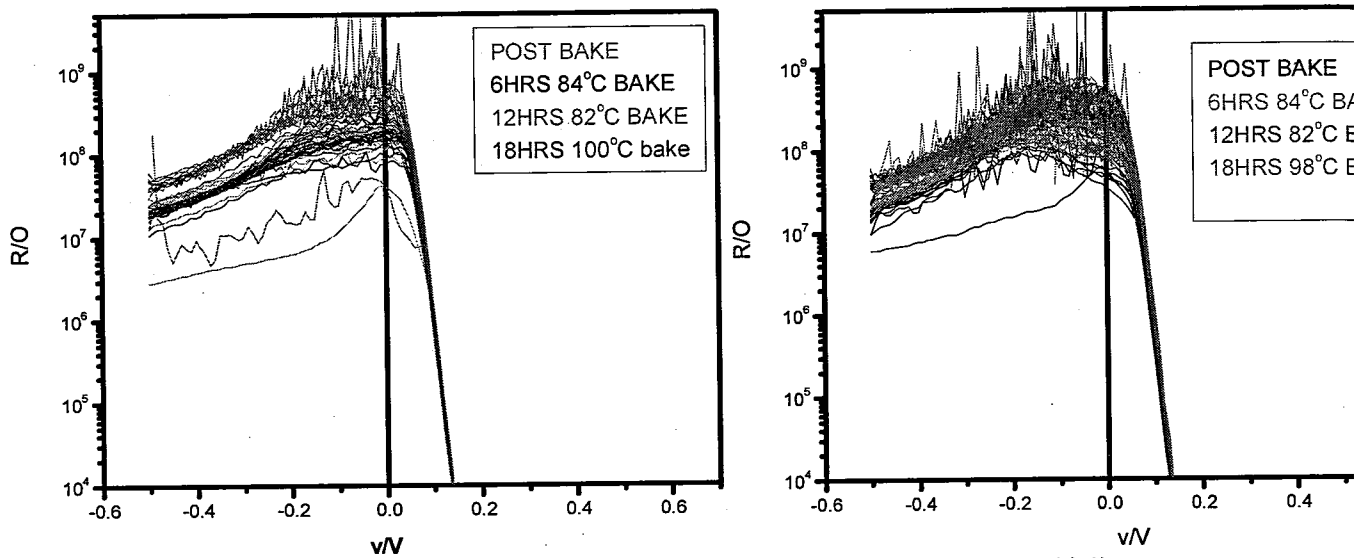


图 4.8 中波器件烘烤 R-V 曲线 (左图为 ZnS 钝化, 右为双层钝化)

4.2.3 真空烘烤实验结果分析与讨论

综合分析以上三组实验, 我们得到以下结论:

1. 不同的表面钝化方式对 HgCdTe 光伏器件的热稳定性影响很大。
2. ZnS 单层钝化器件对于真空烘烤工艺表现出较差的热稳定性, 即使在 70°C 3 小时的真空烘烤工艺条件下, ZnS 单层钝化器件也会受到损伤。
3. CdTe/ZnS 双层钝化器件表现出较好的热稳定性, 在较短的烘烤时间内, 器件动态阻抗反而会有所提升, 特别当 C 组实验中温度提升至 110°C 时, 经过 3 小时烘烤, 器件动态阻抗约有 25%-50% 提升 (反映在对数坐标上约为 0.1-0.2)。
4. 从实验结果很难判断 LPE 外延材料和 MBE 外延材料所制备器件的热稳定性区别, 因此, 我们可以认为材料及衬底的不同对于常规真空烘烤除气工艺 (70-110°C, 15 小时以内) 没有影响, 同时我们也可以推断出真空烘烤工艺对器件 pn 结阻抗的影响主要发生在器件的表面层。
5. 在正向电压区域, 可以看到无论何种钝化方式制备的器件, 烘烤之后其正向电阻都开始减小, 这说明烘烤可能会减小器件的正向串联电阻。由

于烘烤温度对于金属电极-半导体的影响大于对 p 区材料特性的影响,受影响的串联电阻应以接触电阻为主。

6. 中波器件烘烤后无论何种钝化前器件, 噪声都有明显提高。经过 80 度烘烤, 两种器件阻抗都有一定提高。然而当温度提高至 100 摄氏度后, ZnS 钝化器件动态阻抗下降, 双层钝化器件动态阻抗不变。

对于以上归纳的实验现象, 我们也希望通过分析暗电流的构成来分析影响器件性能的成因。

在一定的偏压下, 器件的暗电流可以看成是多种暗电流机制各自作用的总和。按照电流的机理暗电流可以分成扩散电流(I_{diff})、产生-复合电流(I_{gr})、陷阱辅助隧道电流(I_{tat})以及带间隧穿电流(I_{btb})⁷⁻¹⁰。在不同偏压范围下, 起主导作用的暗电流也不尽相同。为了更好地分析真空烘烤对于长波 HgCdTe 探测器性能的影响, 我们通过对 R-V 曲线的拟合来分析起主导作用的暗电流机理。实验结果的拟合数据见下图 4.5-4.7, 拟合所用实验参数见表 4.2 和表 4.3:

表格 4.3 拟样品材料和工艺参数

样品	材料生长方式	钝化方式	测试温度 (K)	Cd 组分 (Δx)	迁移率 ($\text{cm}^2\text{V}^{-1}\text{s}^{-1}$)	受主 参杂 浓度 (cm^{-3})
C1C2	MBE	CdTe/ZnS	77	0.225	858	7.47×10^{15}

表格 4.4 实验参数拟合结果

样品	$N_d(\text{cm}^{-3})$	τ_0 (ns)	Et/Eg	Nt(cm^{-3})	Rs(Ω)
C1C2	8.09×10^{15}	0.127	0.8	2.5×10^{12}	376.3

如图 4.9 至图 4.14 所示, 拟合曲线与实验结果在 $0 < V < 0.05\text{V}$ 区域内拟合较好。而在较大正向偏压范围内, 两者差异较大。这可以解释为随着偏压的增加, 扩散电流的影响逐渐增大, 而这会导致正向串联电阻的作用增加并导致拟合误差被放大^{7,8}。其中, 部分拟合图由于扩散电流较大, 未在图中坐标范围内显示。

对于 ZnS 钝化器件, 如图 4.9~图 4.11 所示。在 -0.4 至 -0.1V 范围内, 限制器件动态阻抗的主要暗电流机制为陷阱辅助隧穿电流, 在 -0.1 至 0V 范围内, 陷阱

辅助隧穿电流和产生-复合电流共同限制了器件性能。对比烘烤前后的暗电流曲线变化（图 4.9~图 4.11），经过 3 小时烘烤，ZnS 钝化器件在小反偏区域产生-复合电流变化较大， R_{gr} 下降约一半，同时 R_{tat} 在该区域内也有一定下降，造成烘烤后器件的 R - V 曲线在 $-1\sim 0V$ 范围内变化较大。对于 3 小时 80 摄氏度加上 7 小时 110 摄氏度的烘烤，在 $-0.1\sim 0V$ 范围内， R_{gr} 下降较快，而在 $-0.4\sim 0$ 范围内， R_{tat} 下降约一半，可以发现两种暗电流机制在 $-0.4\sim 0V$ 范围内的不同区域分别限制了器件性能。由于经过 3 小时 80 摄氏度加上 7 小时 110 摄氏度的烘烤，器件动态阻抗下降较大，部分区域暗电流理论值与实验值无法拟合，因此图 11 横坐标范围为 $-0.5\sim -0.05V$ 。

对于双层钝化器件，在图 4.12 中我们可以看到烘烤前在零偏附近及小反偏压（ $-0.1V < V < 0V$ ）区域内，起主导作用的暗电流机制是产生-复合电流，当反偏大于 $0.1V$ （ $V < -0.1V$ ），陷阱辅助隧道电流开始起主要作用。这两种暗电流造成了器件暗电流的增加，同时可以发现即使在正偏区域（ $V > 0V$ ），陷阱辅助隧道电流仍然不可忽略。

在图 4.13 中我们发现经过 3 小时烘烤后， R_{g-r} 有所增加了。而在正偏区域， R_{diff} 有所减少。这说明了经过烘烤，器件的产生复合电流减少，而扩散电流有所增加。这种趋势在图 4.14 中继续发展，即扩散电流继续增加，产生复合电流大为减小。

比较图 4.9~图 4.14 可以发现，烘烤对于 HgCdTe 长波器件的影响主要以陷阱辅助隧道电流和产生-复合电流为主。对于 ZnS 器件，烘烤后陷阱辅助隧道电流和产生-复合电流两种暗电流均有明显增加，其中 3 小时 80 摄氏度烘烤主要引起产生复合电流的增加，7 小时 110 摄氏度烘烤主要引起陷阱辅助隧道电流的增加。对于双层钝化器件，不论 80 摄氏度烘烤或是 110 摄氏度烘烤，器件的 R_{gr} 均增大，而 R_{tat} 略有增加，显示烘烤后器件的产生复合电流有较大减小。

对于产生复合电流（公式 4.2）

$$[I_{g-r}]_{V<0} = \frac{qA\alpha n_i W_{dep} V}{V_i \tau_{g-r}} \quad (4.2)$$

式中， A 为结面积， τ_{g-r} 为产生-复合寿命， α 为乘法因子， W_{dep} 为耗尽层宽度：

$$W_{dep} = \left[\frac{2\varepsilon_0\varepsilon_i V_i (N_a + N_d)}{qN_a N_d} \right]^{1/2} \quad (4.3)$$

$$V_i = V_{bi} - V$$

$$V_{bi} = \frac{kT}{q} \ln \frac{N_a N_d}{n_i^2}$$

V_{bi} 为内建电场电势， V 为外加电压。

由于产生复合电流主要与产生复合寿命和耗尽层宽度等因素有关,因此可以推测烘烤会造成 ZnS 钝化器件的复合寿命减少,双层钝化器件的复合寿命增加。

对于陷阱辅助隧穿电流, 见公式 4.4

$$I_{tat} = qAB \exp\left(\frac{-c}{V_i^{1/2}}\right) \quad (4.4)$$

$$c = \left[\frac{4.3 \times 10^{10} E_g^{1/2} (E_g - E_i)^{3/2}}{N_a^{1/2}} \right]$$

式中, B 是与缺陷中心密度相关的参数。 E_t 是缺陷辅助隧穿中心相对于导带的能级, A 是结面积。

从拟合结果图 4.9~图 4.11 可以发现, 对于 ZnS 钝化器件, 烘烤后器件在 -0.4~-0.1 范围内陷阱辅助隧穿电流有较大增加, 因此, 对于 ZnS 器件, 烘烤会造成器件的缺陷中心密度的增加。

对于双层钝化器件烘烤后 R - V 动态阻抗的提升, 我们认为可能得益于 HgCdTe 和 CdTe 之间界面的改善。一种合理的解释是, 在烘烤的过程中, Hg 在 CdTe/HgCdTe 界面间的扩散形成了表面的组分缓变层, 而这会减少器件的表面沟道漏电¹⁰⁻¹²。此外, 从烘烤前后结果对比可以发现目前器件的表面漏电仍然严重影响着 HgCdTe 红外焦平面探测器的性能, 而真空烘烤有可能成为一项简便而有效的改善性能的工艺步骤。

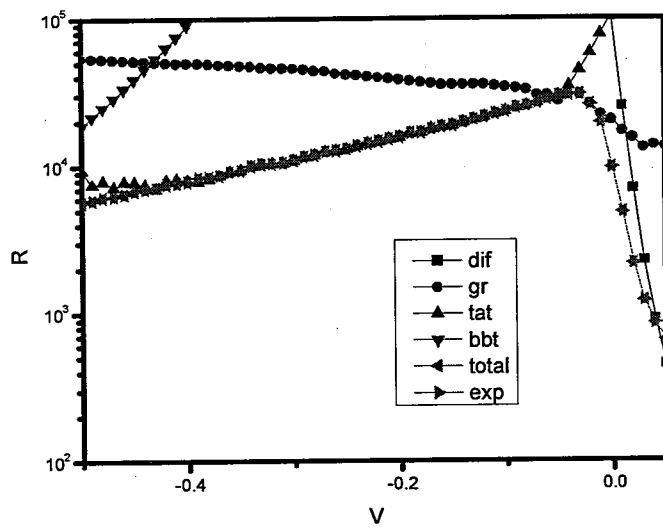


图 4.9 ZnS 钝化器件烘烤前拟合曲线

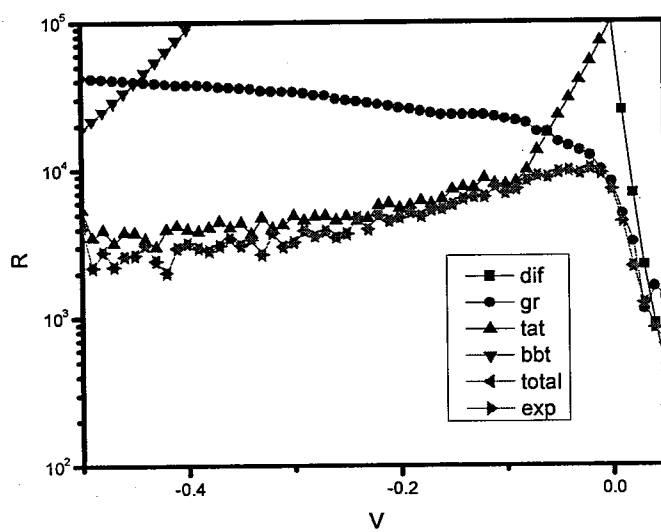


图 4.10 ZnS 钝化器件 3 小时 80 摄氏度烘烤后曲线拟合

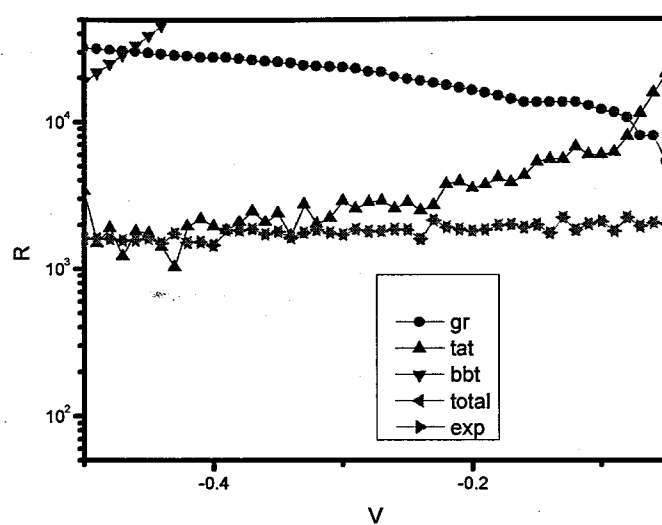


图 4.11 ZnS 钝化器件 10 小时烘烤曲线拟合

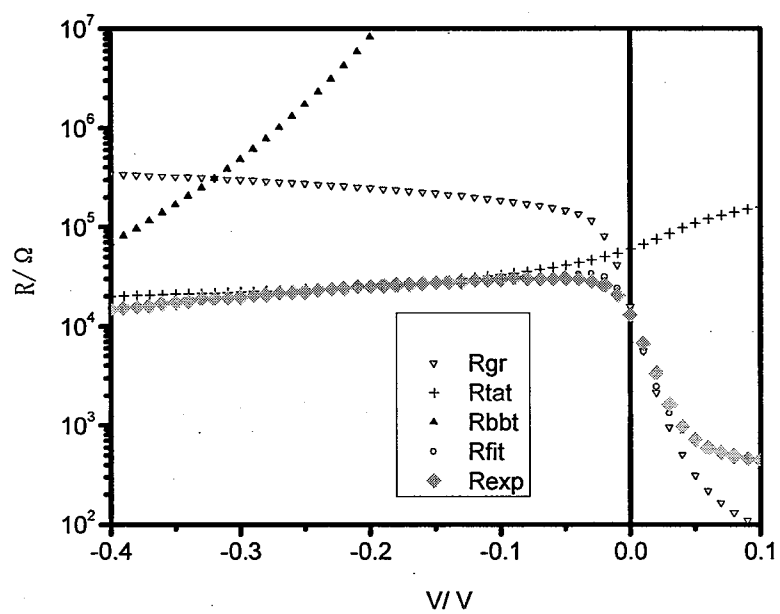


图 4.12 双层钝化器件烘烤前 R-V 拟合曲线

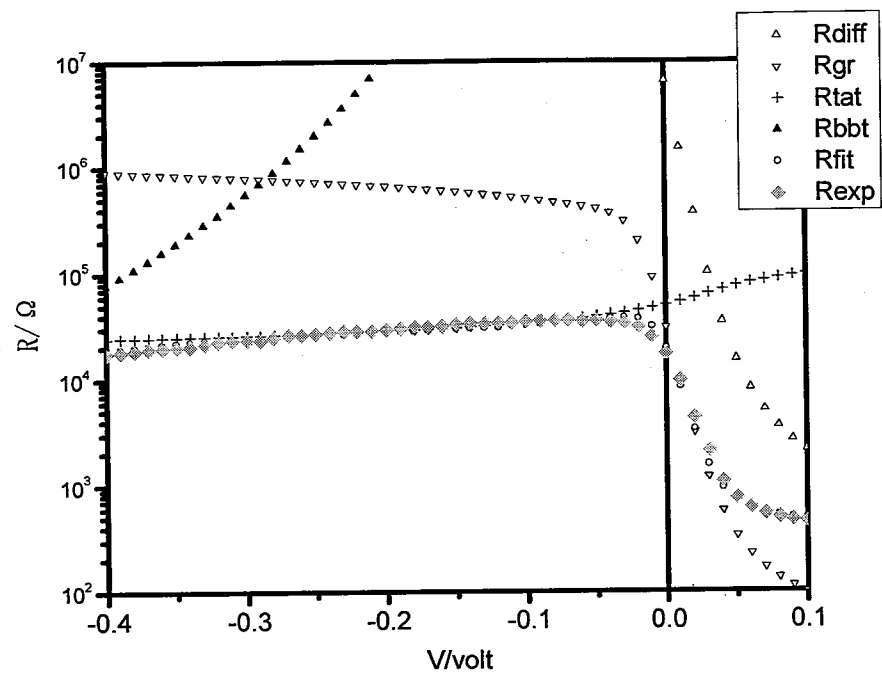


图 4.13 双层钝化器件 3hrs 80°C 烘烤后 R-V 拟合曲线

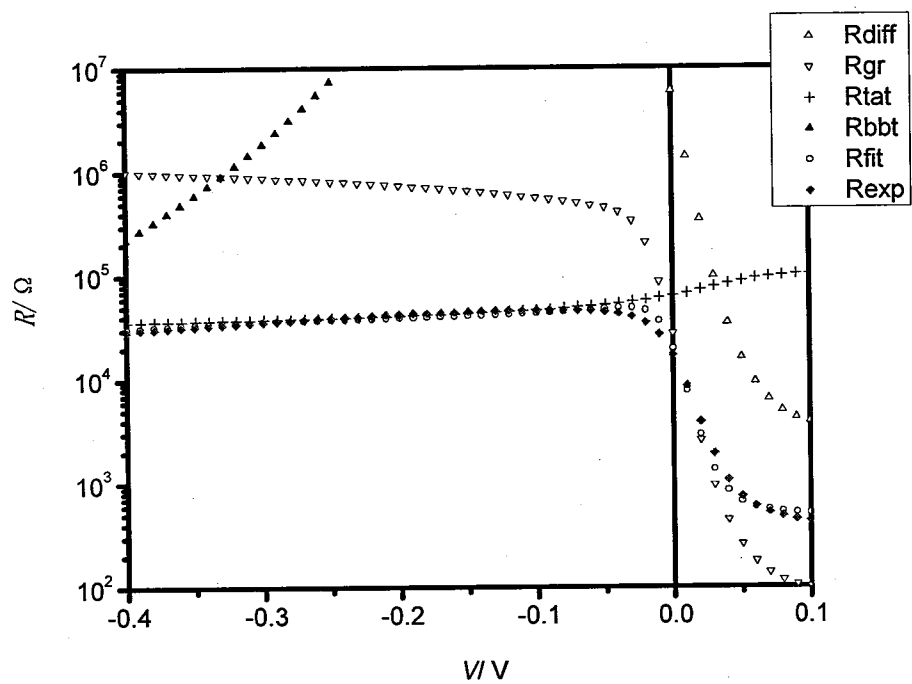


图 4.14 双层钝化器件 3hrs 80°C + 7hrs 110°C 烘烤后 R-V 拟合曲线

4.3 本章小结

实验结果表明,对于中波器件,经过6小时80摄氏度烘烤,不同钝化器件的动态阻抗都有一定增加,12小时相同温度烘烤后,ZnS器件动态阻抗下降,双层钝化器件动态阻抗不变。18小时烘烤后,不论何种钝化方式制备的器件动态阻抗均有下降。

对于长波器件,即使70℃短时间的烘烤也会导致以ZnS钝化制备器件动态阻抗大幅下降。而另一方面,采用CdTe/ZnS双层钝化制备的器件即使在烘烤温度达到110℃时,pn结阻抗仍会有一定提高。通过R-V曲线拟合,双层钝化器件烘烤后动态阻抗的提升主要因为器件的产生复合电流减小,ZnS钝化器件3小时80摄氏度烘烤后,器件的产生复合电流明显增加,接着进行得7小时110摄氏度烘烤则对于器件的陷阱辅助隧道电流有较大增加。

根据结果,可以推测烘烤能改善HgCdTe和CdTe之间的界面,而这将能够减少器件的表面漏电。实验结果同样表明LPE和MBE外延方式及衬底材料的不同对于器件的热稳定性没有显著不同。最后,作为航天探测器封装的一步必须工艺,对于真空烘烤工艺的研究不应仅着眼于器件的可靠性方面,从采用CdTe/ZnS双层钝化制备器件的实验结果显示,该工艺对于器件动态阻抗的提升也有可能成为一项简便有效的提升器件动态阻抗工艺。

参考文献:

- ¹ K White, J Antoszewski and R Pal et al. Journal of Electronic Materials. Vol31, No.7, 2002:743
- ² T.Nguyen, CA.Musca, J.M.Dell, etc, The effects of vacuum baking on the I-V characteristics of LWIR HgCdTe photodiodes SPIE VOL.5274, 433, 2004
- ³ 孙涛, CdTe 光伏探测器的介质膜特性研究, 中国科学院上海技术物理研究所博士学位论文
- ⁴ 徐勤飞, HgCdTe 光导探测器的钝化特性研究, 中国科学院上海技术物理研究所硕士学位论文
- ⁵ 徐春华, 1-3 微米碲镉汞 PN 结的真空热浸效应, 中国科学院上海技术物理研究所硕士学位论文
- ⁶ 刘大福, 星载碲镉汞红外探测器的可靠性研究, 中国科学院上海技术物理研究所博士学位论文
- ⁷ 孙柏蔚, 热处理过程对碲镉汞红外探测器性能的影响, 中国科学院上海技术物理研究所硕士学位论文
- ⁸ Z.J. Quan, Z.F. Li, W.D. Hu, Z.H. Ye, X.N. Hu and W. Lu, Parameter determination from resistance-voltage curve for long-wavelength HgCdTe photodiode, J. Appl. Phys., 100: 084503(2006).
- ⁹ Z.J. Quan, G.B. Chen, L.Z. Sun, Z.H. Ye, Z.F. Li, and W. Lu, Effects of carrier degeneracy and conduction band non-parabolicity on the simulation of HgCdTe photovoltaic devices, Infrared physics & technology, in press (2006).
- ¹⁰ 袁皓心, HgCdTe 红外光伏探测器的暗电流机构和表面钝化, 中国科学院上海技术物理研究所博士学位论文
- ¹¹ Z.J. Quan, X.S. Chen, W.D. Hu, Z.H. Ye, X.N. Hu, Z.F. Li and W. Lu, Modeling of dark characteristics for long-wavelength HgCdTe photodiode, Optical and Quantum Electronics, 38: 1107-1113..

¹² T.Nguyen,etc, The effects of vacuum baking on the I-V characteristics of LWIR HgCdTe photodiodes,SPIE Vol5274,2004

第五章 不同钝化表面的 HgCdTe 红外光伏探测器抗辐照特性研究

HgCdTe 红外探测器是红外探测系统的核心部件,在航天航空等工作环境中,器件会受到来自宇宙的各类射线的影响,而器件一旦损坏往往难以维修或替换,将对整个系统造成巨大影响。因而,对于 HgCdTe 探测器的辐照可靠性研究具有重要实际意义。

目前的研究表明³⁻⁶,采用 ZnS 钝化的 HgCdTe 探测器在 γ 辐照下,ZnS 钝化层及其与 HgCdTe 界面处产生的缺陷和固定电荷会导致器件性能下降。针对 ZnS 钝化器件的抗辐照能力不足缺陷,我们采取将抗辐照能力显著的 CdTe 钝化方式与绝缘性能优异的 ZnS 钝化方式相结合的器件制备方式,以期获得更好的器件抗辐照效果。

本章首先介绍了辐照可靠性在空间探测领域的意义以及辐照损伤的机理和分类。并结合 γ 实时辐照实验,对比了不同钝化和不同波长器件的抗辐照能力。最后分析和讨论了造成各类不同器件辐照损伤的机理,以期得到一种最好的抗辐照器件工艺。

5.1 辐照可靠性在空间探测领域的意义

HgCdTe 红外探测器具有工作波段广、量子效率高等特点¹⁻²,是目前制备红外光伏探测器的首选材料。近二十年来,随着红外探测器的快速发展以及各国航天探测任务的增加,器件的空间可靠性问题研究正逐渐成为一项重要的研究课题。不同辐照应用环境具有不同的抗辐照能力要求。(见图 5.1)众所周知,航天仪器的设计由于其特殊性,需要考虑基于空间环境的一系列问题。而其中最重要的一点就是器件的可靠性问题。由于航天探测器在太空中较难维修或替换,当其出现问题或失效时,不仅使得其本身的功能失效,还有可能影响到其他相关设备的工作。对于空间应用红外探测器的使用寿命,卫星所处轨道的辐照环境是一个重要的影响因素。根据图 5.1 所示,一般低轨卫星所处的空间环境会受到达 200Krad(Si)的辐照,一些更为特殊的环境甚至可能至 1Mrad(Si)的辐照剂量,尽管有卫星星体和抗辐照保护设施等的屏蔽,红外探测器的抗辐照能力仍然十分重要。不仅如此,一个合格的空间应用红外探测器器件,在太空辐照环境下的失效

函数应该是一条平缓递减的曲线，并且应与之前地面模拟实验的曲线相吻合。

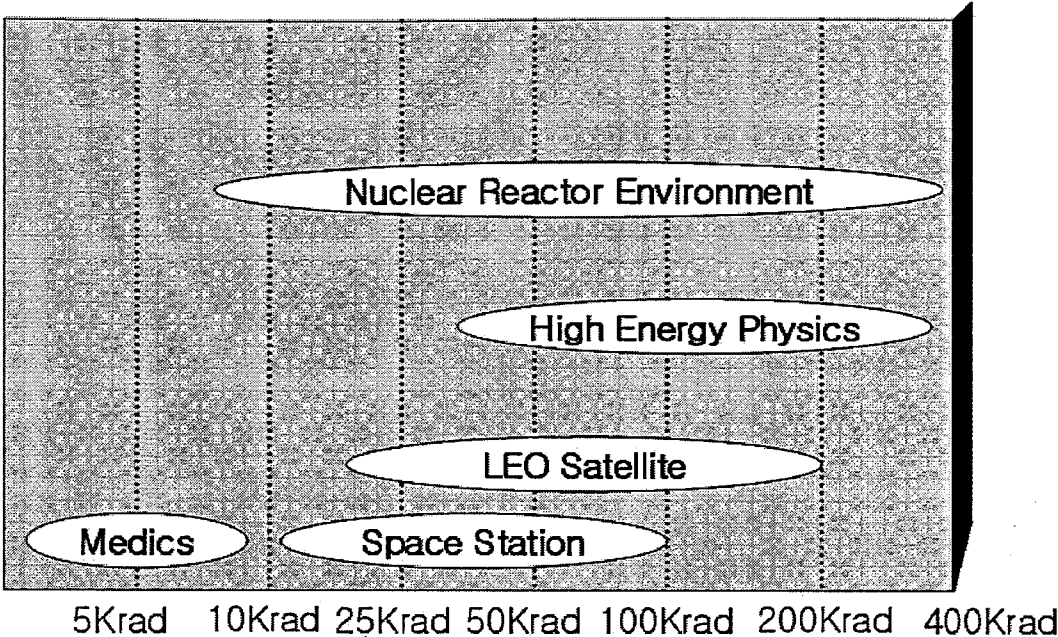


图 5.1 不同应用环境的器件抗辐照能力要求

航天探测器系统在发射并进入轨道后即面临着辐照环境的挑战。在表 5.1 中归纳总结了主要的空间辐射种类。

表格 5.1 主要空间辐射

辐射源	影响轨道
捕获的质子	地球低轨，椭圆高轨
银河系离子射线	地球低轨，地球静止轨道，椭圆高轨等
太阳风所带质子流	地球低轨，地球静止轨道，椭圆高轨等
太阳风所带重离子	地球低轨，地球静止轨道，椭圆高轨等

合理的封装和器件设计可以有效减少低能粒子产生的破坏，但是仍然无法抵御高能入射粒子。这是因为当高能粒子入射时，与星体和屏蔽罩等的碰撞会产生其他高能粒子。通常屏蔽罩所用材料包括 Ta, Mo 和 Al 等。除了屏蔽罩材料的选择，其位置也应该保持最大限度保护焦平面探测器方向。除了屏蔽罩，其它系统设计减低损伤的措施还包括探测器在系统内的安装位置、杜瓦内部结构等等。

除了系统设计上的方法，不同钝化方式制备的器件抵御辐照的能力也不同。

ZnS 具有禁带宽度大, 绝缘性好, 生长及腐蚀工艺简单等特点, 是一种广泛应用于 HgCdTe 钝化的材料。然而该材料制备的器件在诸如 γ 辐照、电子辐照等辐照下表现出较差的抗辐照能力, 不仅在辐照环境下性能快速衰减、失效临界点较低, 而且性能多为永久性衰退而不可恢复。

同时, 采用 CdTe 钝化制备的器件则表现出显著的抗辐照能力。根据文献³报导, 该钝化层可以有效减少辐照所带来的损伤, 尤其是对于电离损伤的抵抗能力和恢复能力, 远胜于 ZnS 钝化器件。虽然由于材料禁带宽度的缘故, CdTe 材料在绝缘性等方面表现不如 ZnS (CdTe 禁带宽度约 1.6eV, ZnS 为 3.9eV, 77K)。但是通过将具有较好绝缘性的 ZnS 材料与较好抗辐照性能的 CdTe 材料组合应用于钝化工艺的 CdTe/ZnS 双层钝化方法则可以很好解决以上问题。因此, CdTe/ZnS 双侧钝化方法也因其较好的抗辐照特性和综合优势, 而成为空间红外探测器的一种较为理想的钝化方法。

5.2 辐照损伤机理

5.2.1 概述

在各种不同辐照环境中, 对半导体器件或系统造成损害的粒子或光子的种类也不尽相同。比如宇宙射线中 85% 的高能粒子流成分为质子, 而 Van Allen 地球辐射带则夹杂着大量的高能电子流。不同的粒子或光子, 在材料中不同的通过路径以及不同方式的能量损失等等, 形成了多种不同的辐射效应。对于辐照如何对电子元器件及系统形成影响, 即损伤机理的研究也有多重划分方法。

空间辐照对于半导体探测器器件的损伤可以分为电离辐射损伤和非电离损伤 (位移损伤)。电离辐射损伤主要是辐射造成能带平衡被打破而产生电子和空穴。其对器件损坏的影响又可以分为短期和长期效应。短期效应是一种弛豫效果, 在停止辐照等影响后会逐渐恢复。长期效应对器件的影响包括导致平带电压上升, 表面漏电流增加和噪声增大等。

非电离损伤又称为位移损伤, 即入射粒子导致原来的晶格结构被破坏, 原子被粒子或空位取代, 导致缺陷的产生。该损伤往往是一种永久损伤, 会导致体漏电流增大, 材料性能变差等影响。

由于辐照对材料产生的影响较为复杂,且器件的不同部分材料在辐照环境中产生的影响也会相互作用,因此器件的阈值辐照剂量成为了评估器件抗辐照能力的重要参数。

辐照剂量 (D)⁶ 指每 1g 物质在辐照时所吸收的入射能量,其单位一般用拉德 (rad) 或戈瑞 (Gray) 表示。并且,

$$1\text{rad}=100\text{erg/g}=6.24\times 10^{13}\text{eV/g}$$

$$1\text{Gray}=1\text{J/kg}=100\text{rad}$$

由于一个入射粒子或光子穿过芯片时,其损失的能量与靶材料的原子序数和质量直接相关,因此在说明辐照剂量的同时,还要表明所参考的靶材料。例如,对于硅,辐照剂量单位为 rad (Si)。不同材料辐照剂量之间的换算可以通过转换因子计算得到。

此外,辐照通量也常用来衡量辐照强度。单位面积和时间撞击材料的粒子密度称为通量 (Φ , 单位是粒子/(cm² s)),而在总的作用时间内积分的通量称为积分通量,单位为粒子/cm²。

5.2.2 基本损伤机理

5.2.2.1 电离效应

辐射粒子通过半导体器件时会和器件各部分相互作用,在能量转换的过程中,当这部分能量大于材料结合能时会导致材料的电子受到激发,产生激发电子。在各种辐射粒子中,光子 (γ 射线和 X 射线) 最为容易引起电离效应。各种激发情况见图 5.2。

在一定能量范围内,能量较小的光电子(如软 X 射线),光子的能量将被激发的电子完全吸收,即所谓的光电效应。对于半导体而言,辐照光子的能量必须大于材料的禁带宽度,受激发电子从价带跃迁至导带,并留下空穴,形成一个电子空穴对。

对于处在能谱范围中间的光子,其主要引起的是康普顿效应。即光子与电子产生弹性碰撞,光子的能量被不完全吸收。产生受激电子和损失部分能量的二次光子。对于半导体,如果此时二次光子的能量仍大于材料的禁带宽度,它可以再次通过光电效应或康普顿效应被吸收,产生二次电子空穴对。

当入射光子能量远大于半导体材料的禁带宽度时，受激发的电子获得的初始能量远大于跃迁至导带的能量，这一份能量通过动能的形式，有可能再次激发电子空穴对，或者通过与晶格的热交换等，引起其他影响。

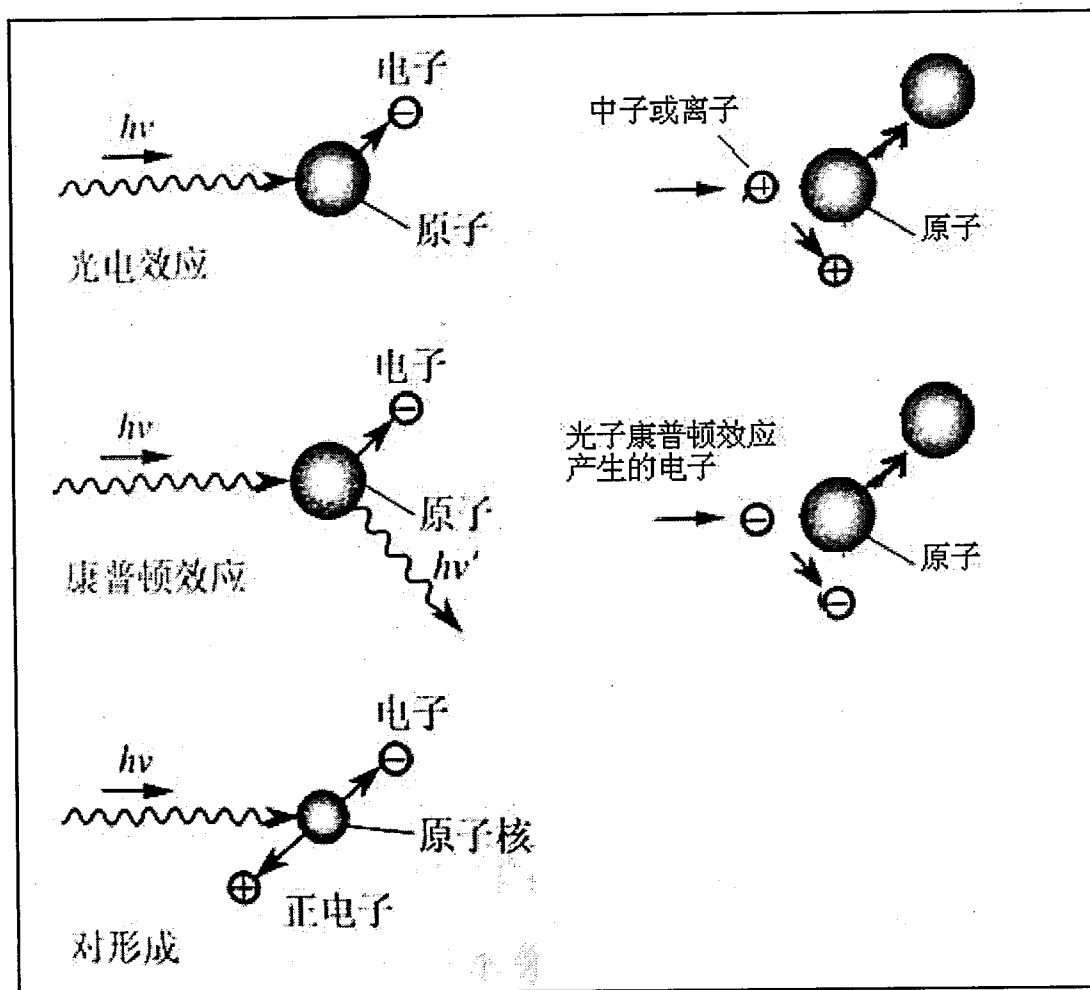


图 5.2 电离效应（左）和位移效应（右）示意图

5.2.2.2 位移效应

位移辐射效应是指入射粒子与材料原子发生弹性或非弹性碰撞产生的一种效应。在辐射粒子入射入材料后，入射粒子会与材料的原子核发生碰撞，对于入射能量较大的粒子，碰撞后转移的能量足以撞击一个原子离开其原先位置，形成一个空位和一个间隙原子。

原则上光子不可能直接产生位移损伤,但是通过康普顿散射引发的次级电子效应可以在半导体晶体内形成级联损伤。这也解释了 MeV 量级的 γ 辐照也会造成器件的位移损伤。

5.2.3 辐射效应对器件特性的影响

以上部分介绍了两种基本辐照效应的机理。相应地,不同辐射效应对于器件产生的影响,也就是辐照损伤也具有不同特性。本节首先介绍 HgCdTe 光伏探测器的暗电流机制,然后分析各种辐照损伤对器件的损伤。

5.2.3.1 光伏器件的暗电流机制

光伏器件的暗电流机制是分析光伏器件性能的重要理论基础,已有许多作者对此进行了分析⁷⁻⁹。光伏器件的暗电流机制主要包括: n 区和 p 区的扩散电流 I_{dif} 势垒区的产生-复合(g-r)电流 I_{g-r} ; 直接隧道电流 I_{btb} , 以及通过缺陷中心的间接隧道电流 I_{tat} 。

根据 Shockley 方程⁷⁻¹⁰以及动态电阻(公式 5.1):通过这些不同的电流机制可以得到相应的电阻 R_{dif} , R_{g-r} , R_{btb} , R_{tat} , 总的电阻 R_{total} 为:

$$R = \left(\frac{dI}{dV} \right)^{-1} \quad (5.1)$$

$$\frac{1}{R_{total}} = \frac{1}{R_{dif}} + \frac{1}{R_{g-r}} + \frac{1}{R_{btb}} + \frac{1}{R_{tat}} \quad (5.2)$$

5.2.3.2 电离损伤的影响

对于半导体材料,在辐照的电离效应下,会产生大量激发的电子空穴对。这些电子空穴对的产生会影响半导体本身电子空穴对的产生和复合平衡,形成大量非平衡载流子。在辐照环境下,这类非平衡载流子会持续存在,直到器件不再受到辐照,非平衡载流子才逐渐复合。由于在辐照环境下的器件往往处于工作状态,在有外加电场的情况下,这些过剩的载流子会分别流向正极和负极形成额外的电流。这种电流无疑会对工作中的器件造成噪声增加,动态阻抗下降等影响。

辐照的电离效应首先会使器件产生大量非平衡载流子,并且这种影响是一种瞬时效应。随着辐照的结束,多余的非平衡载流子可以通过直接复合、间接复合、表面复合等方式来逐渐消除,电离辐照造成的损伤也将会消失。

然而，电离效应也可能在器件的钝化层和表面形成固定电荷和界面态，造成器件表面耗尽、积累或反型，对器件性能产生影响。这类影响并不会随着辐照结束而消失，但是可以通过诸如退火等合适的后续处理来逐渐消除此类损伤的影响。由于不同钝化材料在辐照情况下产生的固定电荷和界面态程度不同，并且后续的各类处理工艺也有差异，因此，采用不同钝化方式制备的器件在抗辐照方面也会有很大的差别。

5.2.3.3 位移损伤的影响

位移辐射效应通过入射粒子与晶格原子的碰撞产生晶体点缺陷，这类缺陷反应在能带结构中，通常是存在于带隙中的一个或多个缺陷能级。⁶ 辐射位移效应通过产生此类缺陷能级，进而对器件的电学性能强产生影响。

C.Claeys, E.Simon 等⁶从辐照粒子与原子碰撞的微观角度分析了辐照位移对电学性质的影响。首先对于中性粒子的入射，由于粒子本身不带电荷，其往往会与晶格原子发生剧烈碰撞，碰撞截面一般较小，容易形成空位和间隙点缺陷。如果入射粒子为带电离子，则由于库伦力的作用，导致碰撞截面大，单个带电粒子在入射过程中，可能经过多次碰撞和反弹，最终往往会形成多个点缺陷组成的缺陷团，甚至损伤区。

根据文献报导⁴⁻⁶，位移辐射效应产生的损伤会以以下形式对器件的电学性能产生影响（图 5.2）：

- a) 由辐射引入的缺陷产生电子空穴对
- b) 由辐射引入的缺陷使电子空穴对复合
- c) 由辐射引入的缺陷俘获载流子
- d) 施主与受主补偿
- e) 载流子的隧穿

针对以上几种损伤形式，器件的电学性能可能受到以下一些影响：

- 1) 辐照效应形成的缺陷增加了晶体对电子的散射，可能会导致载流子迁移率的降低；
- 2) 辐照效应在禁带中形成的能级可能减弱或抵消杂质能级，从而减少价带的空穴或者导带的电子，导致材料的电阻率上升。

- 3) 辐照效应产生的缺陷可以导致少子的复合, 相当于增加了少子复合中心, 最终可能会引起少子寿命的减少。

由于材料的各项重要参数, 都会受到以上 a~e 所列 5 种载流子运动的影响, 因此, 位移辐照对于材料电学性能的实际影响可能更为复杂。不同的辐照射线、不同的辐照剂量、不同的材料特性和器件工艺以及不同的外部环境(温湿度)等因素, 都可能造成辐照效应的增减或改变。

5.3 HgCdTe 光伏探测器实时 γ 辐照研究

5.3.1 实时 γ 辐照实验准备和器件抗辐照能力的评价

辐照产生的各类缺陷(如空位, 间隙原子以及杂质团)会使辐照损伤的结果复杂化。为了评估器件的抗辐照能力, 一般通过使器件失效的辐照总剂量以及实时辐照下器件性能随辐照剂量的变化曲线相结合的方法来研究器件的抗辐照能力。

除了实时辐照环境下器件的性能变化, 在停止辐照后, 器件性能的恢复能力也是器件抗辐照能力的重要部分。通过这部分研究, 可以了解辐照的瞬时效应对器件的影响和永久损伤造成的器件不可恢复程度, 进而了解器件各部分可能受到的辐照损伤类型和形成机理。对于器件实际抗辐照能力的评估以及通过改善器件设计和工艺提高器件的抗辐照能力都有重要意义。

为了研究 HgCdTe 红外光伏探测器的抗辐照能力。我们比较了不同波长和不同钝化方式的器件在 γ 实时辐照下的 I-V 和 R-V 特性的变化, 研究了总辐照剂量和器件优值 R_0A 的对应关系。同时还测试了双层钝化制备器件在 γ 辐照后短时间内的性能变化, 研究了辐照瞬时效应对器件的影响。

本章所进行的实时辐照实验均在上海原子物理研究所进行。 γ 辐照源采用 Co^{60} , 辐照剂量率为 50~100rad(Si)/s。由于中波和长波 HgCdTe 光伏器件均需要工作在液氮温度, 因此需要将样品封装在低温真空杜瓦中。杜瓦内灌满液氮, 器件装于杜瓦冷头上, 通过装于冷头上的铂电阻来监测辐照过程中冷头的温度, 确保辐照过程中器件温度维持在 77K; 在辐照实验时, 将封装有探测器器件的杜瓦置于辐照室内, 通过屏蔽引线与控制室内的 I-V 测试设备 Keithley4200 相连接, 如图 5.3 所示。辐照开始前对器件的 I-V 特性进行测试, 然后开始固定剂量率的 γ 辐照。

实验中由于信号和噪声测试无法在辐照现场进行，只对器件的 I—V 特性进行了实时动态测试，记录了零偏电阻 R_0 随辐照剂量的变化。

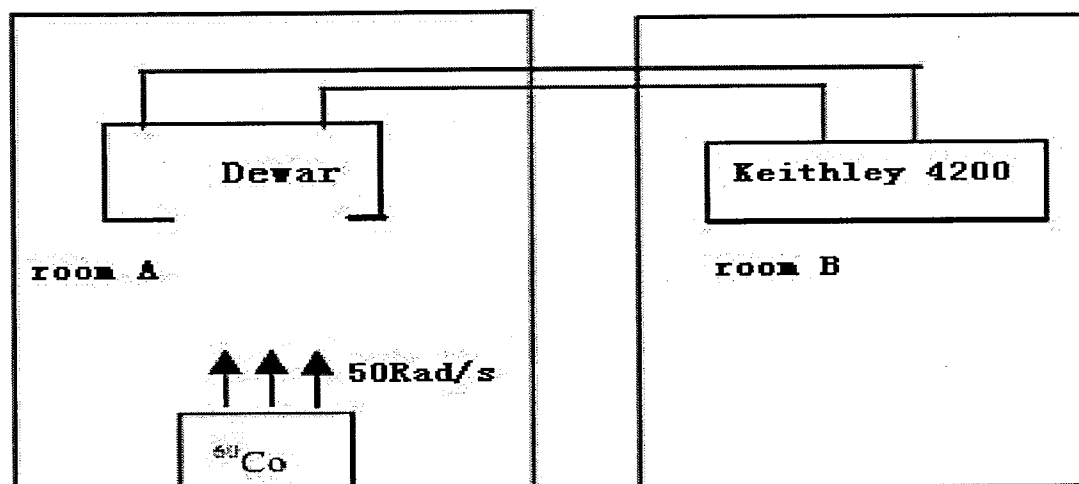


图 5.3 辐照实验示意图

5.3.2 不同波长 HgCdTe 光伏器件的实时 γ 辐照实验

本实验采用辐照剂量率为 $100\text{rad}(\text{Si})/\text{s}$ 的 γ 辐照条件。随着辐照时间的延长，器件的辐照剂量也逐渐增大，辐照剂量可以通过剂量率与辐照时间的乘积得到。实验前对各组样品性能进行了测试，实验中选择测试点为 $1 \times 10^4\text{rad}(\text{Si})$, $5 \times 10^4\text{rad}(\text{Si})$, $1 \times 10^5\text{rad}(\text{Si})$, $2 \times 10^5\text{rad}(\text{Si})$ 。辐照过程中对 I—V 特性进行实时测试并作记录。

表 5.2 为两组样品的各项性能参数，两组样品均采用 ZnS 钝化。表 5.3 和表 5.4 则罗列了不同波长器件零偏电阻 R_0 在 γ 辐照下的变化。

表 5.2 实验样品各参数

波段	温度 (K)	x 组分	迁移率 ($\text{cm}^2\text{V}^{-1}\text{s}^{-1}$)	掺杂浓度 (cm^{-3})	截止波长 (μm)
中波	77	0.3035	312	2.57×10^{16}	4.99
长波	77	0.224	828	8.92×10^{15}	10.18

表 5.3 长波器件零偏电阻 R0 随辐照剂量的变化

辐照剂量 (rad)	0	1×10^4	5×10^4	1×10^5	2×10^5
Ro (Ω)	9.4×10^4	9.2×10^4	5.0×10^4	3.4×10^4	6.1×10^3

表 5.4 中波器件零偏电阻 R0 随辐照剂量的变化

辐照剂量 (rad)	0	1×10^4	5×10^4	1×10^5	2×10^5
Ro (Ω)	1.04×10^5	1.01×10^5	9.97×10^7	1.04×10^5	1.62×10^5

从表 5.3 和表 5.4 的实验结果可以看到，随着辐照剂量的增加，长波器件的 R_0 持续下降，在达到 $2\times10^5\text{rad(Si)}$ 的总辐照剂量时，代表探测器性能的 R_0 下降约一个数量级。同时，中波器件 R_0 在辐照计量逐渐增加的过程中，性能变化不大，其趋势为先减小后增大。器件实时辐照下的 R-V 曲线变化见图 5.4 和图 5.5。

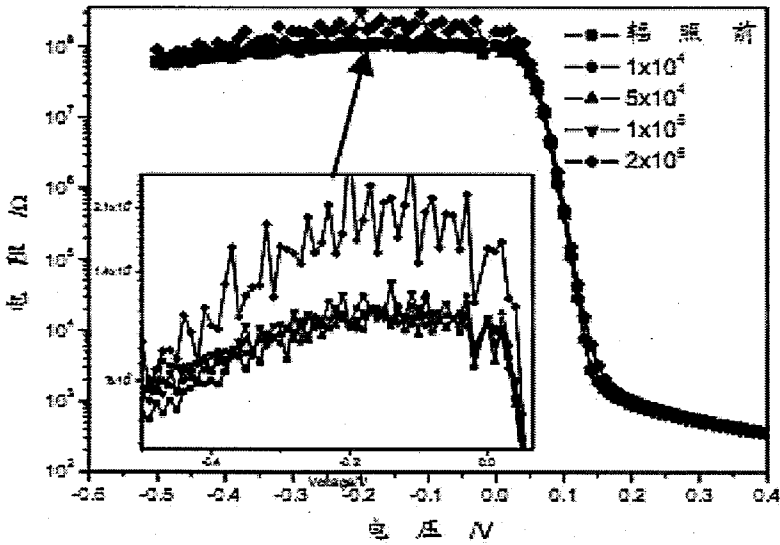


图 5.4 中波器件实时辐照下的 R-V 特性变化

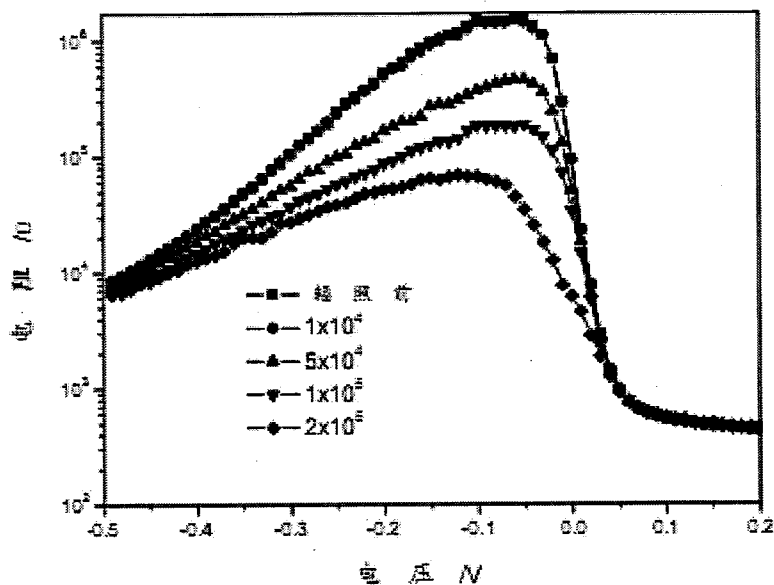


图 5.5 长波器件实时辐照下的 R-V 特性变化

5.3.3 不同表面钝化 HgCdTe 光伏器件的实时 γ 辐照实验

本实验对比了不同钝化方式制备的长波器件在实时 γ 辐照下的性能变化。实验样品的参数见表 5.5。

表 5.5 不同钝化样品参数

样品 编号	钝化	测试温度 (K)	Cd 组 分	迁移率 ($\text{cm}^2\text{V}^{-1}\text{s}^{-1}$)	参杂浓度 (cm^{-3})	截止波长 (μm)
A	ZnS	77	0.2240	828	8.92×10^{15}	10.18
B	ZnS/CdTe	77	0.2285	554.5	9.51×10^{15}	10.37

实验时经过计算选择辐照剂量率为 $50\text{rad}(\text{Si})/\text{s}$, 两组样品在实时辐照下的 R_0 变化见表 6 和表 7。从表 6 和表 7 结果可以发现, 对于 ZnS 钝化器件, 随着辐照剂量的增加, 器件性能下降迅速, 而双层钝化器件性能下降平缓, 显示了较好的抗辐照能力。图 5.6 和图 5.7 为两组器件的 R-V 特性变化。

表 5.6 ZnS 钝化器件零偏电阻 R_0 随辐照剂量的变化

辐照剂量 ($\text{rad}(\text{Si})$)	0	2×10^4	8.5×10^4	1.4×10^5	2.6×10^5	3.4×10^5
$R_0(\Omega)$	1.1×10^6	8×10^5	6.5×10^4	3.8×10^4	3.4×10^4	3.4×10^4

表 5.7 CdTe/ZnS 钝化器件零偏电阻 R_0 随辐照剂量的变化

辐照剂量 (rad(Si))	0	1×10^4	5×10^4	1×10^5	5×10^5	1×10^6
R_0 (Ω)	3.5×10^4	3.4×10^4	3.1×10^4	2.9×10^4	2.5×10^4	2.3×10^4

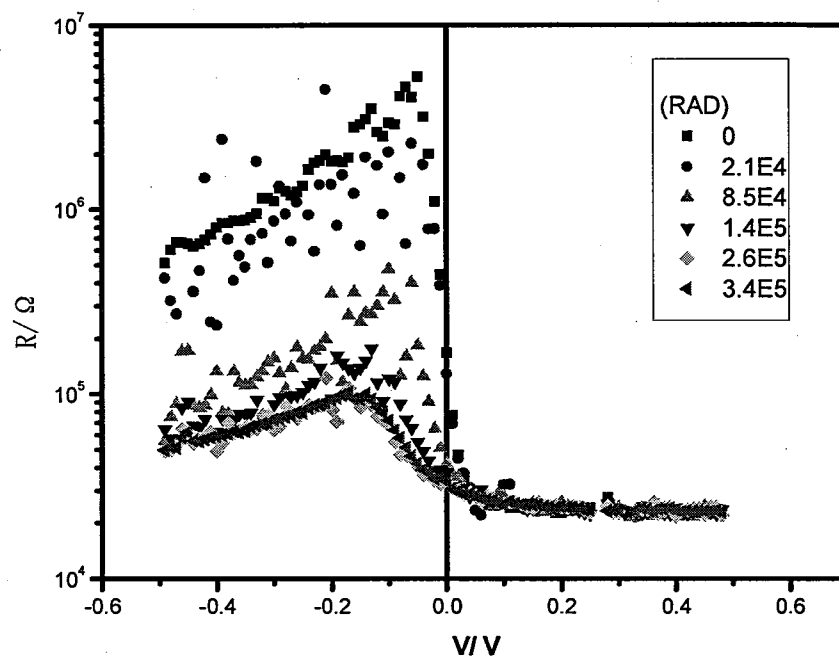


图 5.6 长波 ZnS 钝化器件实时辐照下的 R-V 特性变化

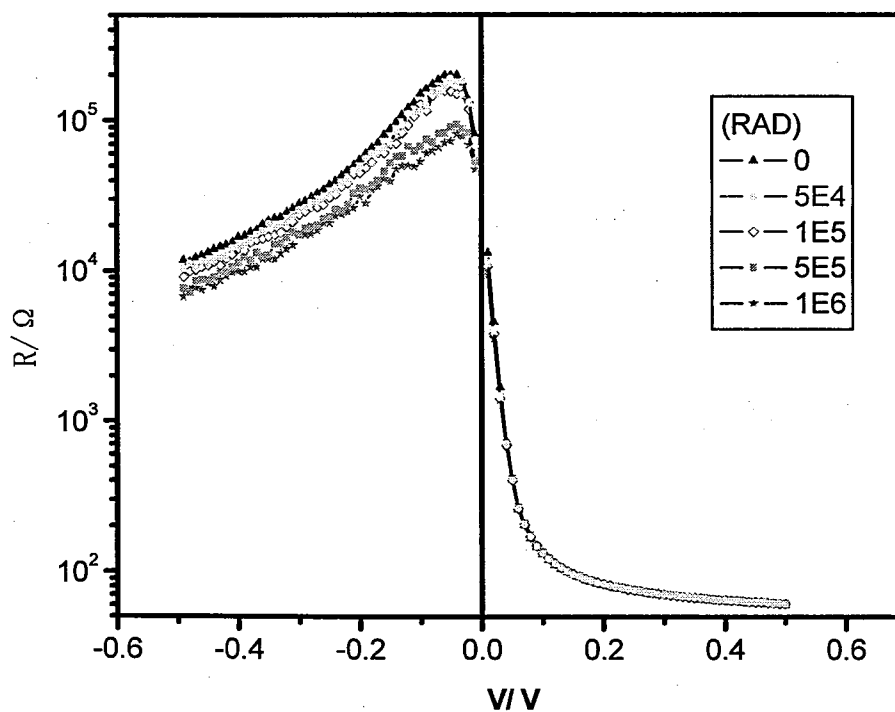


图 5.7 长波双层钝化器件实时辐照下的 R-V 特性变化

5.3.4 HgCdTe 光伏器件瞬时效应研究实验

实验样品为长波 CdTe/ZnS 双层钝化器件。在器件进行实时辐照过程中(辐照总剂量 1Mrad(si)时), 我们对辐照源进行了暂停, 同时测量了器件在停止辐照 1 分钟、15 分钟后的 I-V 特性。

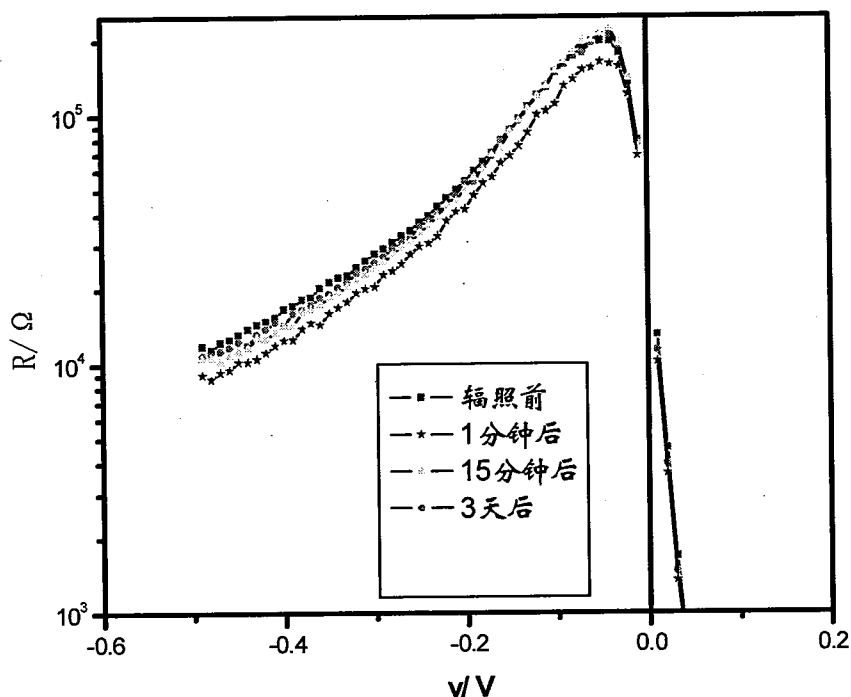


图 5.7 长波双层钝化器件辐照后性能的回复

通过与器件辐照前和辐照 3 天后 R-V 曲线的对比, 我们发现器件在停止辐照后 15 分钟性能已基本恢复, 3 天后的测试显示在 R-V 曲线的大部分区域性能已接近辐照前器件水平。

5.4 实验结果和讨论

对于 HgCdTe 探测器的抗辐照研究, 我们一共进行了三组实验。分别对比了长波和中波器件在实时 γ 辐照下器件电学性能的变化, ZnS 钝化和 CdTe/ZnS 双层钝化制备器件实时 γ 辐照下器件电学性能的变化以及研究了双层钝化器件在辐照后的性能回复情况。对于上述实验结果, 有以下是一些分析:

- 1) 由于光伏器件的零偏电阻 R_0 直接与器件的响应率有关¹¹。从以上实验结果可以认为, 随着辐照剂量增加, 长波器件的信号响应率的衰减要甚于中波器件。由于两种器件的制备工艺完全相同, 因此波长的差异, 即材料组分所决定的禁带宽度不同, 造成了两种器件抗辐照能力的不同。

根据 5.2 节所述, γ 辐射对碲镉汞器件的影响主要分为电离效应和位移效应, 其中 γ 射线的光电效应引起的电离效应与入射半导体的禁带宽度相关, 而位移损伤则由于辐照粒子在半导体中产生各类缺陷所引起, 仅与入射粒子的能量和材料的原子序数有关。因此 γ 辐照对长波和中波器件具有类似的位移效应; 对于电离效应, γ 射线辐照到器件上产生电子-空穴对所需的平均能量约是其材料禁带宽度的 3-5 倍¹²。根据碲镉汞材料的禁带宽度 E_g 的计算公式⁷⁻⁹, 可以得到试验中所用中波材料的禁带宽度约为长波材料的 2 倍, 这样相同能量的 γ 辐照对于长波器件的影响也要甚于中波器件了。

2) 从图 5.6 和图 5.7 实验结果可以发现, 不同钝化器件在辐照环境下器件性能的变化主要有两方面明显差异。首先, ZnS 钝化器件在辐照后器件的 R-V 特性曲线由平滑变得波动很大, 而双层钝化器件则无明显变化。这可以理解为 ZnS 钝化器件在辐照条件下噪声的增加要甚于双层钝化器件。其次, ZnS 钝化器件在 $8.5 \times 10^4 \text{ rad(Si)}$ 辐照总剂量下, 性能开始大幅度衰减, 双层钝化器件在 $5 \times 10^5 \text{ rad(Si)}$ 总剂量下性能略有下降。对比两者的 R_0 变化趋势, ZnS 钝化器件在 $3.4 \times 10^5 \text{ rad(Si)}$ 剂量时, 器件性能下降约 97%, 而双层钝化器件在高达 $1 \times 10^6 \text{ rad(Si)}$ 总剂量时, 性能仍未有较大衰减, 仅下降约 34%。从结果看双层钝化制备的器件也具有更好的抗辐照能力。

3) 对以上试验结果进行分析, 原因可能有以下几点。首先, ZnS 钝化层对于电离效应的加强。根据 Min Yun Lee³ 的实验分析, ZnS 钝化层在辐照环境下, 容易产生陷阱并积累固定电荷。因此, ZnS 钝化层在受到辐照时, 可能更容易产生和积累固定电荷, 从而加深了器件的电离损伤效应。其次, 晶粒间界相对于材料, 由于其晶体的不完整性, 更容易造成入射粒子的散射¹³, 从而吸收辐射粒子的能量, 部分屏蔽了辐射粒子对 HgCdTe 器件的轰击, 降低辐射位移损伤。对于双层钝化器件, 其 ZnS/CdTe 界面由于晶格失配较大, 能更好地吸收辐射粒子, 并且该界面距 pn 结较远, 吸收辐射粒子能量产生的损伤不会直接影响 pn 结性能。同样地, 对于 ZnS 钝化器件, HgCdTe/ZnS 界面也容易对辐射粒子产生散射, 然而由于该界面对于器件结的位置较近, 通过能量传递和动量传递可能会直接对器件浅层表面造

成位移损伤。此外, 根据对材料辐照后导电性变化的研究¹³, CdTe 材料在辐照后最终会逐渐变为 n 型半导体材料。对于 n-on-p HgCdTe 器件, 由于 p 型材料为浅掺杂, 更容易受表面的固定正电荷影响, 产生反型并引起沟道漏电¹⁴, 而辐照后产生的 n 型钝化层, 可以抑制器件的表面沟道漏电, 防止因辐照效应引起表面漏电, 并导致器件性能降低。

4) 廖毅⁵曾在实验结果中报道了 ZnS 钝化的中波器件在停止辐照后性能的变化。其结果如图 5.8 所示。从结果可以发现, ZnS 钝化的器件在辐照之后的 1 至 4 天的测试中, 反向电流均约为辐照前的 3 倍。说明对于 ZnS 钝化器件, γ 辐照后器件受到损伤以永久损伤为主, 性能基本无法恢复。为此我们对双层钝化器件的辐照恢复能力做了研究。

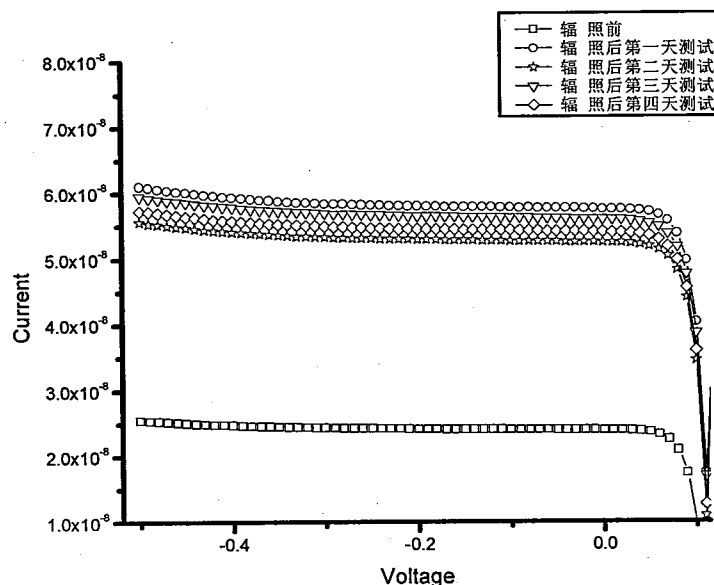


图 5.8 ZnS 钝化器件 γ 辐照后随时间 IV 特性曲线的变化

从图 5.7 和 5.9 实验结果看, 器件在停止辐照后 15 分钟, 随着辐照效应产生的额外载流子的逐渐复合, 器件的性能已回复到接近辐照前器件的性能水平。因此, 可以推断 γ 辐照对于双层钝化器件的损伤应以电离损伤为主。此外, 在 R-V 曲线大反偏部分, 器件性能在 3 天后仍未回复。图 5.7 实验对应的 I-V 结果如图 5.9 所示。对比图 5.8 与图 5.9 并结合本文 5.2 章节中分析, 辐照位移损伤对材料的影响最终会导致材料的陷阱增加。该部分陷阱可以作为产生复合中心, 相应地可能导致器件的陷阱辅助隧穿电流

和产生复合电流的增加。HgCdTe pn 结各暗电流对器件主要影响的偏压区域不同，其中扩散电流在器件正偏时起主导作用，扩散电流和陷阱辅助隧穿电流在零偏压和小反偏压下是器件的主要暗电流机制，而带间隧穿电流在器件大反偏时影响器件性能¹⁵。因此从结果对比中可以发现辐照前后 R-V 曲线反偏部分的差别可能是由辐照位移损伤引起陷阱辅助隧穿电流和产生复合电流的增加而引起的。

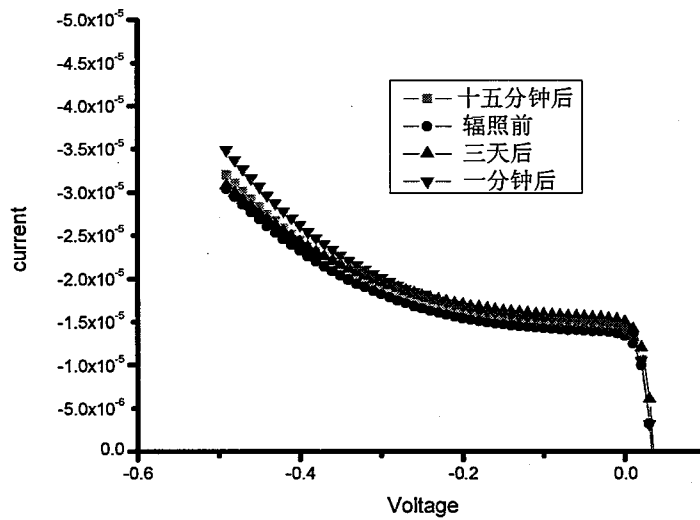


图 5.9 双层钝化器件 γ 辐照后随时间 IV 特性曲线的变化

5.5 小结

本章节对 HgCdTe 器件的抗辐照能力做了一定的研究。得到以下结论：

分别比较了不同波长（长波和中波）和钝化方式（ZnS 钝化和 CdTe/ZnS 双层钝化）HgCdTe 探测器在 γ 实时辐照条件下的性能变化。其中中波器件由于本身能带较宽，相比于长波器件具有更好的抗辐照能力。ZnS 钝化器件在实时辐照条件下，R-V 曲线由平滑变为波动很大，双层钝化器件无明显变化。此外 ZnS 钝化器件在 $8.5 \times 10^4 \text{ rad(Si)}$ 辐照总剂量下，性能开始大幅度衰减，双层钝化器件在 $5 \times 10^5 \text{ rad(Si)}$ 总剂量下性能略有下降。对比两者的 R_0 变化趋势，ZnS 钝化器件在 $3.4 \times 10^5 \text{ Rad(Si)}$ 剂量时，器件性能下降约 97%，而双层钝化器件在高达 $1 \times 10^6 \text{ Rad(Si)}$ 总剂量时，性能仍未有较大衰减，仅下降约 34%。据此我们推测 ZnS 材料在辐照下容易产生陷阱和正电荷、CdTe 在辐照下会逐渐转为 n 型以及各界

面对辐照损伤的吸收以及其所处位置等,都是影响不同钝化器件抗辐照能力差别的因素。

通过与廖毅的实验结果⁵对比,分析了不同钝化器件的辐照恢复能力。通过实验结果对比我们发现双层钝化器件在停止辐照后 15 分钟,随着辐照效应产生的额外载流子的逐渐复合,器件的性能已回复到接近辐照前器件的性能水平,可以推断 γ 辐照对于双层钝化器件的损伤应以电离损伤为主。ZnS 钝化的器件在辐照之后的 1 至 4 天的测试中,反向电流均约为辐照前的 3 倍。说明对于 ZnS 钝化器件, γ 辐照后器件受到损伤以永久损伤为主,性能基本无法恢复。因此,相比于 ZnS 钝化器件,双层钝化制备的器件具有更好的辐照恢复能力。

参考文献

1. 褚君浩。《窄禁带半导体物理学》，科学出版社，2005 年
2. Antoni Rogalski, Infrared Detectors: An Overview
3. Min Yung Lee, Young Ho Kim, Nam Ho Lee, Yong Soo Lee, Siva Sivananthan, Hee Chul, "An analysis of gamma radiation effects on ZnS- and CdTe-passivated HgCdTe photodiodes," Infrared Technology and Applications, Proc.of SPIE, vol. 6206, pp. 6206J1-6206J8, 2006.
4. J C Pickel, A H Kalma, G R Hopkinson, C J Marshall, "Radiation effects on photonic imagers-a historical perspective," Nuclear Science,IEEE Transactions on, Volume 48, Issue 6, Part 1, pp.1865 – 1871, December 2001
5. 廖毅，中科院上海技术物理研究所硕士论文，2006
6. C.Claeys, E.Simon, Radiation Effects in Advanced Semiconductor Materials and Devices, Springer
7. Gopal V, Gupta S, Bhan R K, Pal R, Chaudhary P K, Kumer V, Infrared Physics & Technology, 2003.,44 143
8. Nguyen T H, Musca C A, Dell J M, Antoszewski J, Faraone L, Proceedings of SPIE ,2004,5274 433
9. 孙涛、陈兴国、胡晓宁、李言谨，2005 物理学报 54 3357
10. 黄杨程、刘大福、梁晋穗、龚海梅 2005 物理学报 54 2261
11. 汤定元等，光电器件概论，上海科技出版社，1989
12. 曹建中等，半导体材料的辐射效应，科学出版社，1993
13. H.F.马特瑞 半导体缺陷电子学，北京出版社
14. 袁皓心，中科院上海技术物理研究所博士论文，1992
15. 全知觉，中科院上海技术物理研究所博士论文，2007

第六章 结束语

6.1 主要结论

钝化工艺是 HgCdTe 红外焦平面探测器的关键工艺技术。通过采用新型 CdTe/ZnS 双层钝化工艺,可以显著减少器件的表面漏电流、提升器件的可靠性以及排除环境对器件的各种影响。本研究通过电子束蒸发镀膜对 HgCdTe 红外探测器进行了表面 CdTe/ZnS 双层钝化工艺研究,主要研究了钝化前表面处理工艺、双层钝化膜生长工艺、双层钝化金属电极开口工艺、GATE 结构栅控电压表面漏电流研究,以及焦平面器件实用化过程中的器件真空烘烤可靠性问题、抗辐照特性等。主要结论如下:

1) 研究了用于碲镉汞钝化的表面前处理工艺,通过 X 射线光电子谱(XPS)测量了多种钝化前处理工艺的表面成分以及主要元素价态,对比了传统溴基溶液腐蚀(氢溴酸或溴乙醇等)和乳酸醇等表面处理方法对器件表面组分和元素价态的影响。通过 XPS 结果可知,传统溴基溶液腐蚀虽然能够得到清洁的碲镉汞表面,但腐蚀后同样会形成富 Te 的表面,该表面的 Te 会在较短时间内被氧化,从而影响表面钝化效果。而对于溴基溶液腐蚀后的表面,通过乳酸醇等工艺处理,可以有效减少氧化态的 Te 的产生,有助于保持钝化前的表面不被氧化,是一种较好表面前处理工艺方法。

2) 对电子束蒸发生长的双层钝化膜物理性能进行了研究。通过胶带粘拉实验分析了钝化膜的粘附性。通过原子力显微镜(AFM)分析了电子束蒸发镀膜的表面平整度和致密性,其中钝化膜表面平整度(RMS)小于 1.5nm,晶粒小于 15nm,显示出了较好的物理性能。同时通过实验对比,对各项设备参数进行了归纳,总结出了完整的最佳生长工艺参数。

3) 对双层钝化金属电极开口工艺进行了研究。包括对浮胶剥离开电极孔工艺进行多项工艺完善、首次实现 HgCdTe/CdTe 选择性湿法腐蚀金属化开口工艺等,并通过多项实验归纳了金属电极开口工艺参数并总结出了一套完善的工艺操作流程,得到较好的工艺窗口。

4) 对器件表面漏电机理进行了分析,并通过 GATE 结构栅控电压结构器件对碲镉汞探测器的表面漏电流进行了研究。通过对器件施以不同栅压,分析了器件的平带电压范围和表面固定电荷的组成。主要结论是钝化等器件工艺会导致长

波器件钝化层积累正电荷,从而导致器件的平带电压为负,并最终导致器件表面的沟道漏电。

5) 研究了真空烘烤工艺对不同波长和不同钝化制备器件的性能影响,通过不同烘烤温度和烘烤时间等实验条件,发现双层钝化器件相比于 ZnS 钝化器件有更好的烘烤稳定性。同时发现特定烘烤条件可以提高 CdTe/ZnS 双层钝化器件动态阻抗,并通过实验,归纳和总结了相关工艺参数,为提升碲镉汞器件性能提供了一种简便而有效的方法。

6) 研究了辐照可靠性在空间探测领域的意义以及辐照损伤的机理和分类。并结合 γ 实时辐照实验,对比了不同波长和不同钝化方式制备的器件的抗辐照能力,分析和讨论了造成各类不同器件辐照损伤的机理。通过实验发现双层钝化器件具有更好的抗辐照能力,并且在停止辐照后,器件性能在 15 分钟内可以基本恢复,而 ZnS 钝化器件不仅辐照后性能快速降低,且辐照后性能不可恢复。对于不同波长器件的抗辐照能力研究,中波器件显示了更好的抗辐照能力,推断其中的原因可能是中波器件禁带宽度较大,从而导致辐照电离效应的影响小于长波器件。

6.2 问题与展望

钝化工艺对于器件表面性能有着重要影响,本论文对于 CdTe/ZnS 双层钝化工艺的实用化工艺和可靠性进行了一定的研究,其中的各项研究还有很多不足,有一些值得展开和深入的研究方向尚待后续研究,具体如下:

1) 表面预处理方法对器件性能影响的研究。由于时间进度安排原因,目前该实验还在流片中,因此相应结果还无法收录本文中。

2) 选择性湿法腐蚀方法的化学机理研究。在本文中主要进行了腐蚀工艺的研究,对于其化学机理,仅进行了一些调研和推测,还有待进一步实验研究。

3) 双层钝化器件的热处理研究。可以进行更多条件下的热处理实验,例如不同的烘烤气体氛围(真空或氮气氛围等)、不同的热处理方式的影响对比(烘烤、回熔处理等)。

4) 各类后处理方法对器件影响的对比研究。由于在真空烘烤和氢钝化等实验中,器件性能的变化曲线有类似之处。可以进行对比实验和表面分析手段,分析各种处理方法对器件的性能影响和对器件的主要影响位置(如表面、结等)等。