

第一章 绪 论

1.1 引 言

以硅材料为基础的集成电路产业引导人类社会进入了信息时代，它和锗一起被称为第一代半导体材料。60 年代开发出第二代半导体材料，即化合物半导体材料，包括砷化镓、磷化镓、磷化铟等及其多元合金材料，这些化合物半导体材料成为制作光电子器件的基础并且为高性能微波和数字系统拓展了新的市场。

传统半导体在许多方面已不能满足日益发展的要求。全色显示、高密度的信息存储、高清晰度激光打印和海底通讯等要求有短波长的光电二极管和激光器；汽车引擎、航空电子设备和微波通讯等都要求适用于高温、高频、大功率的电子器件。根据需求而逐渐发展起来的第三代半导体材料，即宽禁带半导体材料，它们对微电子和光电子工业将会长期而又重大的影响。这些半导体材料的禁带宽度一般大于 2.3 eV，包括碳化硅（SiC），立方氮化硼（c-BN），氮化镓（GaN），氮化铝（AlN），硒化锌（ZnSe），氧化锌（ZnO）和金刚石等^[1]。

表 1.1 列举了 GaN 和 SiC 等宽禁带半导体材料与 Si、GaAs 材料的一些基本性质^[2]。与前二代半导体材料相比，此类半导体材料不但禁带宽度较宽，在室温下价带内的电子很难由于热激发而跃迁到导带，并且它们有比硅材料高得多的临界雪崩击穿电场强度和载流子饱和漂移速度、较高的热导率等特性。例如，SiC 的热导率是 Si 的 3 倍多，击穿场强是 Si 的 10 倍，饱和电子漂移速率是 Si 的 2.2 倍，键合能也很高，这些特点使它们特别适合于制作高频大功率、抗辐射、抗腐蚀的电子器件。有报道碳化硅器件可以在 600°C 左右工作；用金刚石制作的半导体器件，可以在更高的温度下工作，此类器件可用在石油钻探头上收集相关的信息。它们还在航空、航天等恶劣环境中有重要应用。现在广播电视台使用的大功率发射管还是电子管，没有被半导体器件代替。这种电子管的寿命只有两三千小时，体积大且非常耗电；如果用碳化硅的高功率发射器件，体积至少可以减少几十到上百倍，寿命也会大大增加。ZnO 的紫外发光是正在研究的新课题之一。它的发光波长很短，又是优良的透明导电薄膜、化学稳定性好、价格低。既可以用于制作透明导电玻璃，也可以用于制作太阳能电池窗口层材料，是目前光电材料的研究热点之一。

表 1.1：常用半导体基本性质^[2]

特性	GaN	AlN	β -SiC	4H-SiC	Si	GaAs
晶格常数(Å)	$3.189 a_0$ $5.1879 c_0$	$3.11 a_0$ $4.979 c_0$	4.359	$3.073 a_0$ $10.053 c_0$	5.43	5.65
热膨胀系数 ($\times 10^{-6}^{\circ}\text{C}$)	5.6	4.5 a_0	4.7	$4.20 a_0$ $4.68 c_0$	2.6	5.9
密度 (g.cm ⁻³)	6.095	3.255	3.210	3.211	2.328	
熔点 (°C)	1700		2830	2830	1430	
禁带宽度 (eV)	3.45	6.2	2.2	3.26	1.1	1.43
电子饱和速度 ($\times 10^7 \text{cm/s}$)	2.2		2.2	2.0	1.0	≈ 1.0
电子空穴迁移率 (cm ² /V.s)	1250 850		1000 50	1140 50	1500 600	8500 400
击穿电场 ($\times 10^5 \text{V.cm}^{-1}$)	>10		20	30	3	6
相对介电常数	9	8.5	9.7	9.6/10	11.8	12.5
电阻率 ($\Omega \cdot \text{cm}$)	$>10^{10}$	$>10^{13}$	>150	$>10^{12}$	1000	10^8
热导率 (W.cm ⁻¹ K ⁻¹)	1.3	3.0	4.9	4.9	1.5	0.46

GaN 及相关氮化物材料是指元素周期表中 IIIA 族元素铝、镓、铟和 V 族元素氮形成的化合物 (GaN, InN, AlN) 以及由它们组成的多元合金材料 (InGaN, AlGaN 等)。其中, GaN 是到目前为止所有 III-V 族氮化物中研究最多的材料, 与常用的 Si 和 GaAs 材料相比, 对 GaN 的了解是远远不够的。过去, 由于较高的本底载流子浓度、缺乏合适的衬底材料、p 型 GaN 掺杂困难及加工等因素使研究人员屡屡受挫, 研究工作一度陷入困境。然而, 由于 GaN 为直接带隙半导体

材料，在制作蓝色发光器件方面有着诱人的前景，因此重新引起人们对 GaN 及相关氮化物材料的兴趣。另外，氮化镓及相关化合物在高频器件制作方面的突出优点在于它结合了碳化硅的高击穿电场特性和砷化镓、锗硅合金和磷化铟等材料的高频特性，比碳化硅的潜力更大，应用前景更好。

1.2 GaN 基半导体材料的基本性质

1.2.1 GaN 基半导体材料的化学性质

GaN 及相关氮化物材料的化学键主要是共价键，由于 III 族原子和 V 族原子在电负性上存在着较大的差异，在该共价键中有相当大的离子键成分，决定了它们的结构是比较稳定的。1928 年，Johnson 等人首次合成了 GaN，他们就注意到 GaN 是极为稳定的化合物^[3]。Maruska 和 Tietjen 也报道了 GaN 在室温下非常稳定，不溶于水、酸和碱，可以缓慢地溶于热的强碱性溶液。质量较差的 GaN 能以较快的速度被 NaOH、H₂SO₄ 和 H₃PO₄ 等溶液腐蚀，该特性适用于评估 GaN 薄膜中的缺陷种类及密度。GaN 在 HCl 或 H₂ 气氛中，在高温下呈现不稳定特性，而在 N₂ 气氛保护下相对稳定。GaN 是种坚硬的高熔点材料，由于其硬度较高，GaN 还是一种良好的保护性涂层材料。

由于具有化学稳定性及较宽带隙的特点，使得 GaN 基材料成为制备高温和高频环境应用器件的首选材料之一。然而 GaN 及相关氮化物的化学稳定性对于利用现有设备制作器件来说却是一种挑战，因为 GaN、AlN 和 InN 的键能较高，分别为 8.92, 11.52 和 7.72eV/原子，很难用半导体工艺中成熟的湿法工艺对 GaN 基材料进行刻蚀，基本上所有的氮化镓基器件图形都是用干法工艺（如 Cl₂ 基反应离子刻蚀）实现的。

1.2.2 GaN 及相关氮化物材料的结构特性

III 族氮化物 AlN、GaN 和 InN 可以结晶成下列三种结构：纤锌矿（ α 相），闪锌矿（ β 相）和岩盐矿。

纤锌矿结构是由两套六方密堆积结构沿 c 轴方向平移 $5c/8$ 套构而成。Juza 和 Hahn 最早报道了 GaN 是纤锌矿结构，其晶格常数 $a=3.18 \text{ \AA}$, $c=5.16 \text{ \AA}$ 。随后进行了许多关于 GaN 晶格常数的测量，最后确认 GaN 晶格常数 $a=3.189 \text{ \AA}$,

$c=5.165\text{ \AA}$ 。闪锌矿结构则由两套面心立方结构沿对角线方向平移 $1/4$ 对角线长度套构而成。这两种结构基本类似，每个III(V)族原子都与最近邻的 4 个 V(III)族原子成键，其区别在于堆垛顺序。纤锌矿沿 c 轴 $\langle 0001 \rangle$ 方向的堆垛顺序为 ABABAB…，闪锌矿沿 $\langle 111 \rangle$ 方向的堆垛顺序为 ABCABC…。在通常条件下，热力学稳定相是纤锌矿结构，而闪锌矿结构是亚稳态。两种结构的能量差序列是： $\Delta E(\text{GaN}) < \Delta E(\text{InN}) < \Delta E(\text{AlN})$ 。镓氮基材料是宽禁带半导体材料，纤锌矿结构的 III-N 材料都是直接带隙材料，其禁带宽度随着合金组分的改变，可以从 InN 的 1.4 eV 连续变化到 GaN 的 3.4 eV，再到 AlN 的 6.2 eV，覆盖光谱中整个可见光及远紫外光范围。实际上还没有一种其它材料体系具有如此宽的和连续可调的直接带隙。

理论计算表明，GaN 和 InN 无论是纤锌矿结构还是闪锌矿结构都是直接带隙，而 AlN 只在纤锌矿结构时才是直接带隙，闪锌矿结构的 AlN 是间接带隙，镓氮基材具有很强的热电和压电效应。GaN(c 轴)热电系数估计达 $7 \times 10^5 \text{ V/m}\cdot\text{K}$ ，GaN 的压电常数是 GaAs 的 4~5 倍。

1.2.3 GaN 及相关氮化物材料的电学性质

GaN 电学性质是人们关注的主要因素。据报道，GaN 在室温下电子迁移率可达 $1260\text{ cm}^2/\text{V}\cdot\text{s}$ ^[4]，它具有很高的电子饱和速度，并受掺杂浓度影响不大，外加场强为 180 kV/cm 时的饱和电子漂移速度为 $2.5 \times 10^7 \text{ cm/s}$ ^[5]。在很宽的场强范围内，直到 10^{12} Hz 频率下，它的迁移率和介电常数基本保持不变，这对制作微波器件非常有利。GaN 大的禁带宽度使得在很宽的温度范围内本征载流子浓度很低，这一性质使得它在光探测器和高温电子器件中具有很低的暗电流和漏电流。GaN 的电子和空穴的有效质量比其他传统的半导体材料大，这导致它载流子迁移率较低，但是很高的饱和电子漂移速度又弥补了这一不足。

GaN 基材料中载流子的输运性质受材料中缺陷和杂质浓度的影响较大。目前 GaN 基材料大多在蓝宝石或 SiC 衬底上外延生长，外延层和衬底之间晶格失配较大，会在外延层中产生很高密度的位错。这些位错俘获电子后就形成带电的散射中心。Keller 等人^[6]指出当位错密度从 4×10^8 增加到 $2 \times 10^{10}\text{ cm}^{-2}$ 时，300K 时电子迁移率从 $600\text{ cm}^2/\text{V}\cdot\text{s}$ 下降到 $150\text{ cm}^2/\text{V}\cdot\text{s}$ 。Weimann 等人^[7]研究了不同位错密度和掺杂浓度材料的输运特性，发现当位错密度高于 10^9 cm^{-2} 时垂直于位错方

向的电子迁移率显著降低。当电子密度低于 10^{18} cm^{-3} 时，以带电位错散射为主。由于电子的屏蔽效应，迁移率随电子浓度增加而升高。在高电子密度下，以电离杂质散射为主，迁移率随掺杂浓度增大而下降。Misra 等人^[8]研究了外延 GaN 膜沿水平和垂直两个方向的不同输运特性：用霍尔测试方法测到其横向迁移率为 $150\sim200 \text{ cm}^2/\text{V}\cdot\text{s}$ ，掺杂浓度为 $1\sim2\times10^{17} \text{ cm}^{-3}$ ；而用台面型肖特基二极管测到的垂直方向迁移率竟高达 $950 \text{ cm}^2/\text{V}\cdot\text{s}$ 。由于垂直方向同位错延伸方向平行，位错对电子运动的散射降低，使迁移率显著提高。

1.2.4 GaN 及相关氮化物材料的光学性质

与其它半导体材料相比，宽禁带 III—V 族氮化物半导体材料具有较低的折射率，这使得它在界面处具有较低的反射率，这有利于光探测器探测效率的提高。GaN 是直接带隙的半导体材料，非常适合制作光学器件，与 GaN 的光学特性相联系最紧密的是其能带结构，1969 年 Maruska 和 Tietjen 等人首次精确测量到 GaN 直接禁带宽度为 3.39 eV ^[9]。GaN 具有一个最低的直接能带，在布里渊区的 Γ 点导带有一最低点。等方向性的具有约 0.22 的有效电子质量^[10, 11]，在布里渊区的 Γ 点由于晶体场和轨道旋转的联合作用下导致价带顶部分裂，这种分裂与自由激子的带间激发跃迁有关，自由激子的束缚能足够大，就可导致室温下激子复合过程占优势，如果在重掺杂或载流子注入不是很大 ($>10^{18}/\text{cm}^3$) 的情况下，室温下是自由激子控制着 GaN 的光致发光^[12, 13]。

1.3 GaN 基材料的制备

GaN 的研究始于 20 世纪 30 年代。Johnson 等人首次得到了 GaN 材料，它们采用金属镓和氨气反应得到 GaN 小颗粒和粉末。1969 年，Maruska 和 Tietjen 利用气相外延方法在蓝宝石衬底上生长了大面积 GaN 薄膜，并测得室温下 GaN 的带隙宽度。金属有机物气相外延 GaN 的工作始于 1971 年，而分子束外延 GaN 工作则是始于 1975 年。在 80 年代中期以前，用各种方法生长的 GaN 材料质量都不能令人满意。里程碑的工作是由 Akasaki 小组奠定的，1986 年该小组的 Amano 等人首次发现采用低温生长的 AlN 缓冲层可以提高 GaN 外延膜的质量的^[14]。继而在 1991 年 Nakamura 等人发现采用低温生长的 GaN 缓冲层也具有相同的功效^[15]。低温缓冲层的作用在于，它解决了大失配外延体系中外延层与衬底互

不浸润的问题，为高温下的外延生长提供了成核中心。另外，低温缓冲层也是应力释放中心。如今采用低温缓冲层的两步生长工艺几乎成了 GaN 外延的标准工艺。 p 型掺杂层是另一个长期困扰 GaN 器件应用的问题。Amano 等人无意间发现掺 Mg 的半绝缘 GaN 经过电子束照射后的 GaN 发光增强。他们对该现象进一步研究发现，Mg 受主被低能电子束激活。这一发现的意义与使用低温缓冲层的意义同样重大^[16]。很快，Nakamura 等人发现 700-800℃左右在氮气中退火也可以活化受主 Mg，并阐明了在原生掺 Mg 的 GaN 中，Mg 受主是被 H 原子所钝化，低能电子束辐照或中温退火可破坏 Mg-H 络合体，激活受主，实现高浓度 p 型掺杂^[17]。至此，通往 GaN 器件应用的道路基本被疏通。

目前，卤（氢）化物气相外延(HVPE)，金属有机物气相外延(MOVPE)和分子束外延(MBE)是外延 GaN 基材料的主要方法。

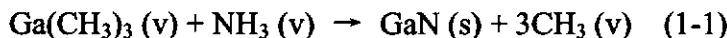
1.3.1 衬底材料的选择

阻碍 GaN 研究的主要困难之一是缺乏晶格及热膨胀系数匹配的衬底材料，蓝宝石和碳化硅是氮化镓基材料外延中普遍采用的衬底，其中蓝宝石衬底因为价格相对较低、耐热、透明、可大面积获得，并具有与 GaN 相似的晶体结构而使用最为广泛。蓝宝石衬底的缺点是导热性能较差且为绝缘，解理面与外延的氮化物不一致以及与 GaN 晶格失配率高达 14% 等。碳化硅衬底也是较为常用的一种衬底。碳化硅衬底与 GaN 的晶格失配率仅为 4%，热导率比蓝宝石高，且导电性能良好，更适合于制作大功率器件。现在的碳化硅衬底制作工艺还不成熟，价格昂贵。此外，III-V 氮化物在如下衬底上生长：Si，GaAs，SiC，ZnO，MgAl₂O₄ 等等。GaN 外延层的晶体结构和质量受到衬底及其取向的强烈影响^[3, 18]。

1.3.2 金属有机物气相外延

MOVPE 的外延过程是反应物质从气相向固相转移为主的过程。含外延膜成分的气体被气相输运到加热的衬底或外延层表面上，通过气体分子热分解、扩散以及在衬底或外延层表面上的化学反应，构成外延膜的原子沉积在衬底或外延面上，并按一定晶体结构排列形成外延膜。含 IIIA 族元素的气体是金属有机物的蒸汽，这些蒸汽通常用高纯氢气或氮气携带到衬底附近。这些金属有机物现在通常使用三甲基镓(TMГ)或三乙基镓(TEГ)、三甲基铝(TMA)以及三甲基铟(TMI)。而

含氮的气体通常使用 NH_3 。n 型和 p 型掺杂剂使用氢化物(SiH_4 或 Si_2H_6)和金属有机物(Cp_2Mg 或 DEZn)。外延 GaN 时，在衬底和外延面上的化学反应如下：



1.3.3 分子束外延

MBE 技术是真空中外延技术。在真空中，构成外延膜的一种或多种原子，以原子束或分子束形式喷射到衬底或外延面上，其中的一部分经过物理-化学过程，在该面上按一定结构有序排列形成晶体薄膜。镓、铝或铟束源是通过在真空中加热并蒸发这些IIIA 族元素形成的，而 V 族氮束流则有不同的形成方式。直接采用氨气作氮源的分子束外延，称为气态源分子束外延(GSMBE)；采用氮等离子体作为氮源的有射频等离子体辅助分子束外延(RF-MBE)和电子回旋共振等离子体分子束外延(ECR-MBE)两种。与 MBE 技术相比，MOVPE 技术在生长氮化镓基光电子器件材料方面具有明显的优势；在外延的微电子器件材料性能，特别是高电子迁移率晶体管性能方面两者相差不多。MBE 技术的特点是：生长过程简单，可以实时表征或监控生长表面的结构、成分以及生长条件；生长温度较低；没有气相外延中与气流有关的材料不均匀性问题。

另外两个重要的适合 MBE 生长的材料：其一是立方相 GaN 。在 $\text{GaAs}(001)$ 上外延的立方 GaN 可以解理，有利于制作激光器。MBE 的生长温度比 MOVPE 和氢化物气相外延 (HVPE) 都低得多，这有利于亚稳态立方相的生长。第二个是(In) GaAsN 材料，它近年来受到越来越多的关注。理论上预计该种材料的禁带宽度可以包括从零到相关二元材料（如 GaAs ）禁带宽度之间的所有禁带能量^[19]。适当调整其材料组分可以使该材料的晶格常数和带隙同时满足设计要求。例如，可以使用在 GaAs 衬底上外延晶格匹配的 GaInNAs 材料，并能用它制作 $1.3\mu\text{m}$ 波长的激光器。由于在热平衡条件下氮在 GaAs 中或砷在 GaN 中的几乎不互溶。因此这种材料多数是用远离热平衡的 MBE 技术制作的，当氮元素的掺入量达 15% 也没有出现相分离。用 RF-MBE 已获得 $1.3\mu\text{m}$ 室温连续波工作的激光器，它使用了赝配 GaInNAs 量子阱，其 In 组分 30%，氮含量为 1%。Nahash 等人已报道了这些激光器具有低阈值电流密度和高特征温度^[20]。

1.3.4 氢化物气相外延

除了上述两项重要外延技术之外, HVPE 是有希望制作准同质衬底的重要技术之一。该技术的命名源于 20 世纪 60 年代末气相外延技术的发展过程。该外延技术是早期研究 III-V 族氮化物最成功的技术之一, Maruska 和 Tietjen 首先用来外延大面积 GaN 膜。该方法是在金属 Ga 上流过 HCl 形成 GaCl 蒸气, GaCl 由载气运输到衬底处与 NH₃ 反应, 淀积形成 GaN。该方法的生长速率相当高(可达 400μm/h), 可生长很厚的外延层, 从而减少来自衬底的热失配和晶格失配对材料性质影响。Maruska 等随后表明可以在 HCl 气流中同时蒸发掺杂剂 Zn 或 Mg 实现 p 型掺杂。该项技术在 100 μm 厚的 SiC 衬底外延 200 μm 厚的 GaN, 然后用反应离子刻蚀技术除去 SiC 衬底, 形成自支撑的 GaN 衬底。

1.3.5 GaN 体材料的合成

波兰科学家在高温 (1600℃) 高压 (15-20kbar) 下采用金属镓与氮气直接合成 GaN。这一技术的关键是加入了 LiNH₂ 或 KNH₂, 在适合的比例下, 镓溶解热氨和矿化剂的溶液, 因此可以采用温度梯度法液相外延生长 GaN, 目前 GaN 体材料尺寸仅有十几毫米。此外还有用升华方法生长 GaN 或 AlN 衬底等方法。

1.4 GaN 基光电子和微电子器件应用与研究

1.4.1 GaN 基光电子器件应用与研究

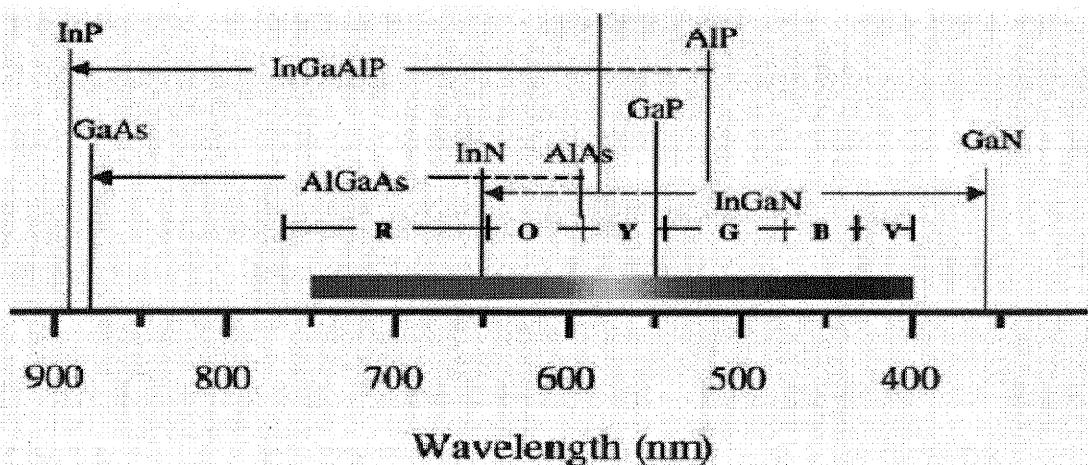


图 1.1: 半导体光电器件的波长范围^[2]

GaN, InN 和 AlN 是直接跃迁型宽禁带半导体材料, 它们组成的三元或四元

化合物半导体的禁带宽度从 1.9 eV (红光) 到 6.2 eV (紫光) 连续变化，目前还没有一种体系的半导体材料制成光电器件的波长可在如此宽的范围内连续可调。

1.4.1.1 发光二极管 (LED)

第一个基于 GaN 的 LED 是 20 世纪 70 年代由 Pankove 等人研制的，其结构为金属—绝缘层—半导体(MIS)型器件，由于没有实现 p 型掺杂，只能通过调节掺杂浓度来改变发射峰的位置，实现了蓝、绿、黄、红光发射。在提高了 GaN 外延层质量和获得了高浓度 p 型 GaN 之后，Amano 等人首先制作了 GaN pn 结蓝色发光管，实现了蓝光及紫外光波段的发射^[21]。其后 Nakamura 等在进一步提高材料质量，特别是大大提高 p 型 GaN 的空穴浓度后，报告了性能更佳的 GaN pn 结蓝色发光管，其外量子效率达 0.18%，至少是当时 SiC LED 的 6 倍^[22]。1994 年，Nakamura 开发的第一个蓝色 InGaN/AlGaN 双异质结 LED^[23]。1995 年及其后两三年，Nakamura 等人又实现了蓝色、绿色、琥珀色、紫色及紫外光 InGaN 量子阱 LED，把蓝绿光氮化镓基发光管的发光效率提高到 10% 左右，亮度超过 10 个烛光，寿命超过 10^5 小时^[24]。这些 LED 的电荧光光谱是在室温、20mA 直流偏置电流条件下测量的。对于发射峰值波长分别为 370nm, 450nm 和 520nm 的紫外、蓝色和绿色 InGaN 单量子阱 LED，典型外量子效率分别是 7.5% (紫外光)、11.2% (蓝光)，11.6% (绿光)。发射最短波长的 LED 是用 AlGaN 作有源区的 LED，其发射波长为 350nm。亮度超过 10 烛光的高亮度蓝光、绿光、黄光的 LED 已商品化。GaN 基白光 LED 是目前很受关注的研究方向，白光 LED 应用范围很广，例如由全色液晶显示的背光照明，替代传统白炽灯用于照明等。用 LED 做照明光源的优势在于量子效率高，利于节能；工作寿命长达 10^6 小时，可以实现一次安装后不需更换。

1.4.1.2 GaN 基激光二极管 (LD)

GaN 材料用于制作半导体短波长激光器方面也具有相当大的魅力。由于其波长很短，光波长越短聚集直径越小，能记录的信息密度就越多。采用蓝光和紫外光波长的半导体激光器能够提供的储存密度将超过 $1\text{Gbs}/\text{cm}^2$ 。光在海水里传输存在一个波长为 470-540 nm 的低损耗窗口，波长为 470-540 nm 的蓝光或绿光穿透海水时衰减最小，因而蓝绿光在海水中的穿透能力可达 600 米以上，且传播

方向性好，因而在军事领域中应用非常广泛。1995 年，日本日亚公司的 Nakamura 等人实现了第一个 InGaN 多量子阱蓝光 LD 的室温脉冲发射，12 个月后实现了室温连续激射^[25]。1998 年他们应用二氧化硅掩膜和选区横向外延生长技术，实现了室温下连续工作 10000 小时以上的 InGaN 多量子阱蓝光 LD，达到了实用化水平。

1.4.1.3 GaN 基光电探测器

由于六方 GaN 基宽禁带半导体材料的能带为直接带隙结构，可大大提高量子效率，并且易于实现 GaN/AlGaN 异质结，低的表面复合率，固有的日光盲区避免了可见光波段的干扰等优点，性能远优于传统的硅和碳化硅探测器，对紫外信号有很强的响应。它能够在大气层内探测飞机和火箭的尾焰，能够探测轨道飞行器反射的太阳紫外线，能够探测高温炉内的火焰光，能够作臭氧层监测和紫外弱光成像。第一个光导型紫外 GaN 基探测器是 Khan 等人于 1992 年研制成功的，它的响应度达 $2000\text{A/W}^{[26]}$ 。此后，各种光导型，光伏型 GaN 紫外探测器相继出现，Z. C. Huang 等人将响应度提高到 $3200\text{A/W}^{[27]}$ 。

1.4.2 GaN 基微电子器件应用与研究

氮化镓基材料是非常适合于制作微波大功率电子器件的材料，它们比 GaAs, Si 等材料禁带宽，击穿电压高、电子饱和漂移速率较高，在两种氮化物相接触的界面处形成二维电子气面密度也特别高。另外 III-N 材料有很高的键能，具有高的热与化学稳定性。GaN 的热导率也较高，约为 GaAs 的 3 倍。GaN 的本征点缺陷形成能很大，二次缺陷难以生成，这对制备高温、大功率器件来说也是非常有利的。表 1.2 列出了包括 GaN 的几种材料在内的各项优值。其中 Keye 优值表明材料适合于集成电路的程度，Johnson 优值用以衡量高功率器件，Baliga 优值是做功率开关的指标。GaN 各项优值仅次于金刚石薄膜，远大于硅、砷化镓等常用半导体材料，也大于颇具竞争力的碳化硅材料。金刚石薄膜难以掺杂，其研究和应用都还没有取得突破性进展。

表 1.2：常用半导体材料的优值

	Si	GaAs	β -SiC	GaN	金刚石
Keye's	1380	630	9030	11800	44400
Johnson's	9.0	62.5	2533	15670	73856
Baliga's (相对于 Si 而言)	1	15.7	4.4	24.6	101

具体来说，我们可以用 GaN 基材料制作如下一些电子器件：

1.4.2.1 高温大功率及恶劣环境下工作的电子器件

高温器件一般是指能工作在大于 300°C 环境温度下的器件。它有如下应用场合：核反应设备、航天航空、石油勘探、汽车引擎和电机等。高温器件对减轻设备重量或使用小型化也非常有利，因为它们可以不用或少用制冷和散热装置。在大功率器件领域里，固态电子器件主要占据了 100Hz 到 100GHz 的频段。在低频段里，大功率器件应用于功率传输系统和马达控制；在高频段里，则被应用于军用或民用微波传输。高功率密度使器件尺寸小型化，这不仅方便制造且大大提高了器件的阻抗和输出功率，使微波系统的综合特性从根本上得到了改观。

1.4.2.2 高速及微波器件

GaN 体材料的电子迁移率并不高，但它适合制作高速微波器件。这是因为：

(1) 两种或两种以上氮化镓基材料长在一起可以形成所谓的异质结。有人估算 GaN-AlN 异质结两边自由电子能量差可大于 1eV。这样的异质结有两个用途，其一是可制作异质结双极晶体管(HBT)的发射极(用 AlGaN 作发射极, GaN 作基极)，形成从 AlGaN 到 GaN 热电子注入。对于一般的微波器件，基区非常短，注入的电子如果形成弹道电子发射(即在传输过程中不损失能量)，电子将高速渡越基区，这样的 HBT 有很高的截止频率 f_T 。在 GaN/SiC HBT 中，GaN 在高温晶体管

中作为异质结发射极使用，SiC 作基极和收集极，这种结构既可以利用 GaN/SiC 异质结提高电子发射率，又可以利用 SiC 优良的高热导率进行散热，是一种能够在高温下工作也适合在大功率条件下工作的器件。硅功率晶体管要加散热片、水冷或温差电冷却等。GaN/SiC HBT 可以工作在高温而无须冷却，因此这种新型 HBT 是高功率应用的候选者。氮化镓基异质结的第二个用途是用来实现二维电子气，这里的二维电子气是指那些聚集在异质结界面处的薄层电子。由于 AlGaN 和 GaN 之间的电子亲和势相差较大，因而可以形成较高密度的二维电子气，并且二维电子气的迁移率比 GaN 单层的电子迁移率高得多，有利于提高诸如场效应晶体管这类器件的性能。(2)当场效应晶体管的栅长缩短到亚微米级时将形成所谓的短沟器件，短沟中的电场非常大，沟道电子一般以饱和漂移速率从源极漂移到漏极，而 GaN 的电子饱和漂移速度很大，因此适合制作高速微波器件。另外，GaN 的介电常数比硅和砷化镓等常用材料都小，这将形成更小的器件寄生电容，从而使得它更适合于制作高速微波器件。Pankove 等人在 1994 年报道了第一个 GaN/6H-SiC^[28]。理论计算表明，GaN/6H-SiC 价带偏移为 0.2-0.25eV，实验测试达 0.38eV。无论怎样，这么大的价带偏移对 HBT 都非常有利（提高注入比）。另外，SiC 可以进行高浓度的 p 型掺杂（降低基区电阻）又是间接带隙材料（减少基区辐射复合），因此，可望 GaN/6H-SiC 有好的器件性能。实际上，在 $V_{CB}=2V$, $I_E=100mA$ 下，获得的电流增益达 10^5 。该器件工作温度可达 535 °C，AlGaN/GaN npn HBT 也已做出，但制作全氮化物 npn HBT 的困难在于 n 型基区电阻及其接触电阻较高。异质结场效应晶体管(HFET)又称为调制掺杂场效应晶体管(MODFET)或高电子迁移率晶体管(HEMT)。目前，在蓝宝石上外延的 AlGaN/GaN 的二维电子气(2DEG)材料的室温迁移率已达 $1500\text{cm}^2/\text{V}\cdot\text{s}$ ，在 SiC 衬底上外延的这种结构的室温电子迁移率达 $2000\text{ cm}^2/\text{V}\cdot\text{s}$ ，2DEG 的面密度在 $1\times 10^{13}\text{cm}^{-2}$ 左右。由于 AlGaN 材料具有较大的压电效应，即使 AlGaN 层是非故意掺杂，在 AlGaN 与 GaN 界面也可能因极化引起高浓度的 2DEG。利用外延的 GaN/AlGaN 异质结材料制备的 HFET 晶体管具有突出的直流和高频特性：最大源漏电流密度为 1.43A/mm ；击穿电压分别为 340V（栅漏间）和 100V（源漏间，栅长 $1\mu\text{m}$ ）；室温跨导 270mS/mm ；截止频率 50GHz ；最高振荡频率 97GHz ^[29]；输出功率密度 $9.1\text{W/mm}(8\text{GHz})$ ；输出功率 $9.8\text{W}(8.2\text{GHz}, 2\text{mm 栅宽})$ ^[30]；

GaN/AlGaN HEMT 的工作温度高达 750℃。

1.4.2.3 电荷耦合器件（CCD）及动态随机存取器（DRAM）

由于 GaN 的禁带宽，其热激发漏电流是常规半导体材料的 10^{-10} — 10^{-14} ，具有制作非挥发随机存储器的潜能。这就意味着数据可以百年不必刷新。经过适当设计，这些存储器在断电情况下也能保留数据。

1.4.2.4 高速大功率开关和整流器件

可以在恶劣环境中工作的高速大功率开关和整流器件在高效高功率密度转换和自动控制领域中有着广泛应用，如重型马达的固态驱动器，电动车辆或者船舶的脉冲功率源，电动汽车和设备发射机以及配电器，特别是在精确武器控制和其它工作于恶劣环境中的武器装备有着重要的应用价值^[31]。由于武器装备的体积重量及工作条件限制，这些器件需要工作在数百千赫兹以上的频率，同时要求可以在零下几十度至零上几百度可靠地工作。由于传统的半导体材料 Si 的物理特性的限制，Si 器件的反向击穿电压仅为几十伏，工作温度不能超过 110℃，难以实现高温大功率应用。同 SiC 器件相比，GaN 单极晶体管具有较高的开关速度和较低的导通电压。根据报道，已经研制出反向击穿电压达到 350-450V 的肖特基整流器件^[32]。美国 Sandia 国家实验室等也研制出 GaN 肖特基整流器件，其反向击穿电压达到 2kV 以上，对于制作高压开关器件具有特别重要的意义^[33]。

1.4.2.5 其它电子器件

AlN 表面具有负电子亲和势，因而可能有负电子亲和势器件的应用，如做单色冷阴极，改善电子显微镜的分辨率和许多真空电子器件的性能。主要的困难在于降低 AlN 的串联电阻或者说是在于它的 n 型掺杂。AlN 材料因其具有较强压电效应和非常高的表面波速度，故还可以做表面声波器件。如同多数宽禁带半导体一样，III-V 氮化物器件预计具有比 GaAs 和 Si 器件更优异的抗辐射性能，因而适合于空间应用；III-V 材料体系可以形成多种如 GaN/AlGaN，InGaN/GaN 量子阱超晶格/双异质结等结构，有利于改善器件质量和进行新器件设计。

1.5 GaN 基微电子器件研究热点及存在问题

尽管目前国外 GaN 基微电子器件研究已达到很高水平，但大多处于实验室研究阶段，离实用化还有相当距离。无论是材料还是器件都涉及到 GaN 基宽禁带半导体材料特有的新的物理和技术问题，有待于深入研究和解决。

1.5.1 GaN/AlGaN 异质结特性

GaN/AlGaN 异质结构材料体系是发展 GaN 及相关氮化物微电子器件的最重要最基本的结构。GaN/AlGaN 异质结有两个突出的优点，使其在器件应用方面显示出巨大的应用价值。一是 GaN/AlGaN 异质结导带不连续性较大，二是存在较强的自发极化和压电极化效应。二者都能有效地提高异质结界面二维电子气浓度。

GaN 和 AlGaN/GaN 异质结能带特点：

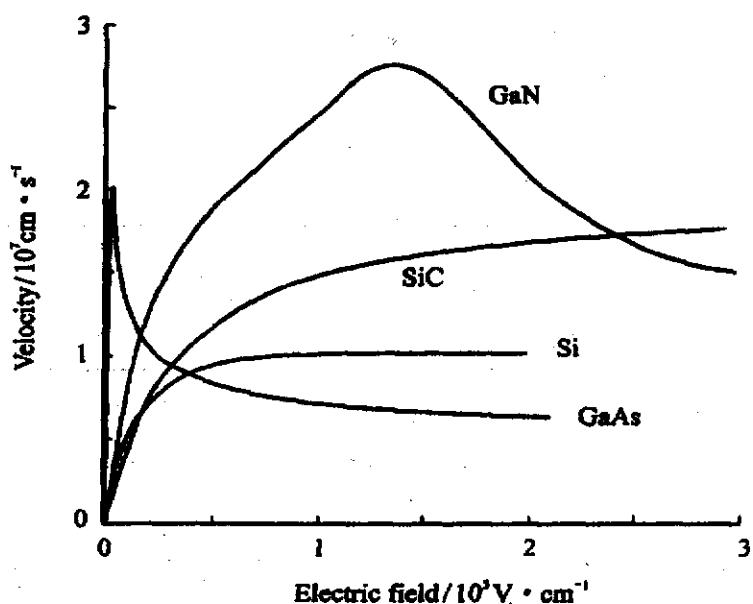


图 1.2：硅，砷化镓，碳化硅和氮化镓速场特性比较图

GaN 的禁带宽度为 3.42eV，比 GaAs 高 2eV，而且导带中的卫星谷都比较高，在低电场下电子集中在导带低的 Γ 谷中。电子的漂移运动主要受声学声子、杂质和光学声子散射所约束。由于导带底电子的有效质量比较大，其电子迁移率比较低。图 1.2 中给出了 Si、GaAs、SiC 和 GaN 速场特性。这些材料中的 L 谷与导带底靠得很近，在较低的电场下就产生能谷间的电子转移，使漂移速度下降而出现耿氏负阻。而 GaN 的低场迁移率比 GaAs 低，其漂移速度随电场增大上升得

比较慢，而后就偏离线性区，进入强场范围。强场下的漂移速度取决于电子谷间散射。表 1.3 中列出了 GaN 的导带底 Γ_1 和各卫星谷能量及其有效质量^[34]。这些数据同 GaAs 材料间有明显的差异。首先卫星谷的能量都比较高，因此谷间电子转移产生在更高的电场范围内；其次，卫星谷的有效质量与导带底有效质量间的差别不象 GaAs 中那样大，使所产生的耿氏负阻比较低。此外，GaN 的光学声子能量比较高，降低了强电场下的散射率。因此，在很宽的电场范围内电子速度高于 GaAs 峰值漂移速度，当电场超过 1.4×10^5 V/cm 以后由谷间电子转移产生不太显著的耿氏负阻区。

电离杂质散射和声子散射是 GaN 材料中的重要散射机构，特别在高温下极性光学模散射起重要的作用，使迁移率和强场漂移速度显著下降。随着温度升高，迁移率因极性光学模散射而下降，低掺杂浓度材料的下降尤为显著。强场下的饱和漂移速度主要取决于电子谷间散射，随温度的变化就比较缓慢。

表 1.3: GaN 导带卫星谷能量及其有效质量

Valley	Γ_1	Γ_3	U	M	K
Energy (eV)	0	1.75	1.49	2.15	2.6
$M_{\text{eff}} (m_0)$	0.2	0.4	0.24	0.57	0.3

图 1.3 为典型的 AlGaN/GaN 异质结的能带图。其能带结构有两个明显特点：一是导带不连续性 ΔE_C 大，这是由于 GaN 和 AlN 的禁带宽度差达 2.8 eV；二是 AlGaN 层中 MV/cm 量级的极化电场对能带的调制。大的 ΔE_C 有利于对二维电子气的限制效应，增加二维电子气浓度。极化场在金属表面和异质结界面分别诱导产生一层下的面电荷和负的面电荷，从而补偿极化场，使整个系统费米能级平衡。

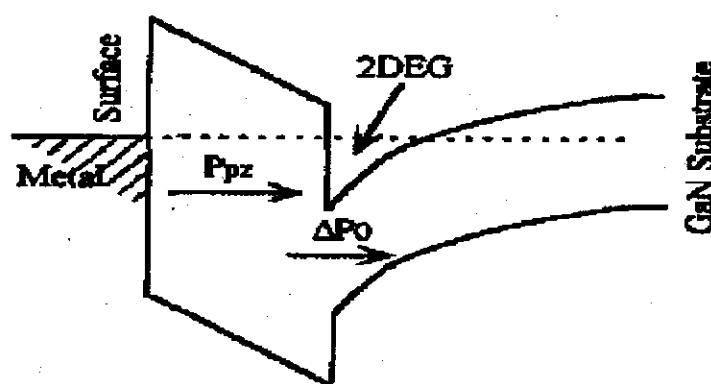


图 1.3: AlGaN/GaN 异质结能带图

GaN/AlGaN 异质结构的自发极化与压电极化：

GaN 及相关氮化物半导体材料的压电极化系数很大，同时，Bernardini 等人预言了 III 族氮化物中自发极化系数也很大，从 GaN 到 InN 再到 AlN 依次增加^[35]，这使 GaN 上 AlGaN 层中的极化场高达 MV/cm 量级^[36,37]。在 GaN 或 AlGaN 的生长过程中，基面可能是 Ga 面的，也可能是 N 面的。对于 Ga 面，Ga 原子在 {0001} 双层结构的顶端，对应于 [0001] 的方向。GaN 的 Ga 面和 N 面在化学和物理性质上是不同的。图 1.4 分别为 Ga 面和 N 面 GaN 结构示意图。研究表明，MOCVD 在蓝宝石衬底上生长的 GaN 层大多为 Ga 面的，而用分子束外延方法在蓝宝石衬底上生长 GaN 的极性取决于工艺控制，可以是 Ga 极的，也可以是混合极性或是 N 极性的^[38]。

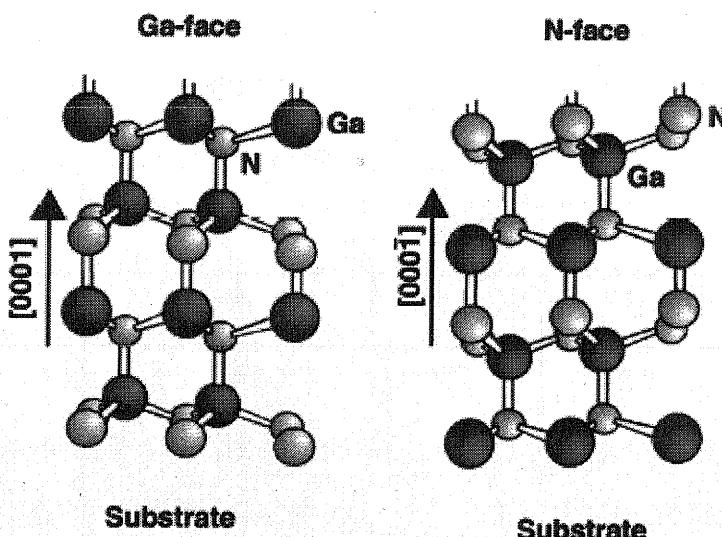


图 1.4：Ga- 和 N- 面 GaN 结构示意图

极化电场能够诱发很高密度的二维电子气^[36,37]。极化场能被用来增加 III 族氮化物的等效肖特基势垒高度^[39]。极化效应还可以用于增强 GaN 基 HBTs 基区二维空穴浓度或者增加 p 型欧姆接触区的有效 p 型掺杂浓度。

常见的纤锌矿结构的 GaN 及相关氮化物半导体材料缺乏反演对称性，存在极强的压电效应，其压电系数远高于其它半导体材料。压电极化电场对 AlGaN/GaN 二维电子气的形成和输运性质影响较大，这是 GaN 基半导体材料所特有的物理现象，也是 GaN 基电子器件的重要物理依据。

在 AlGaN/GaN 两种半导体接触时，由于 AlGaN 的晶格常数比 GaN 的晶格常数小， $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 与 GaN 的晶格常数有约 0.5% 的失配，AlGaN 表层原子为了

能和 GaN 的表面原子成键，必须在六方面内将原子间距加大，导致 AlGaN 沿 c 轴方向的原子间距减小，从而在 AlGaN 上表面或下表面出现极化电荷，这种由形变引起的极化称为压电极化。理论分析和实验结果都表明，如果晶体生长取向为 Ga 极性，则压电极化方向同自发极化方向相同，可以在异质结界面 GaN 一侧生成高浓度的二维电子气^[40]。

在 AlGaN/GaN 异质结中，压电极化强度取决于 AlGaN 层中的应变，但是，GaN 上的 AlGaN 的应变弛豫机制和压电系数随应变的变化目前还不清楚^[37]。

图 1.5 为 Ga 面和 N 面 GaN/AlGaN 异质结中的自发极化方向和界面极化电荷示意图。其中 P_{SP} 为自发极化矢量， P_{PE} 为压电极化矢量， σ 为异质界面的极化诱导面电荷大小，前面的正负号表示其电性。在图 1.5(b)所示的结构中，由于 AlN 的自发极化比 GaN 强，自发极化和压电极化的效果互相增强，能有效地提高 GaN/AlGaN 异质结二维电子气浓度。

大的导带不连续性和强的自发极化和压电极化效应，感生出极强的界面电荷和电场，积聚起浓度极高的二维电子气，使 AlGaN/GaN 异质结界面二维电子气面密度高达 $2 \times 10^{13} \text{ cm}^{-2}$ ^[36, 37]。高的二维电子气密度可以大大提高微波功率器件性能。二维电子气的迁移率也是影响器件性能的一个重要因素。二维电子气的散射机制主要有：电离杂质散射，晶格振动散射，界面粗糙散射，异质结界面电荷散射，合金无序散射等^[41]。二维电子气的迁移率受到载流子浓度和分布等影响，进而与 AlGaN 的组分、厚度等结构性质相关。二维电子气屏蔽了杂质和缺陷对电子的散射，达到了较高的迁移率。因此氮化物总的输运性能不亚于 GaAs，弥补了宽禁带半导体输运性能较差的缺点。GaN/AlGaN 异质结场效应晶体管就是利用这一特性制作的。

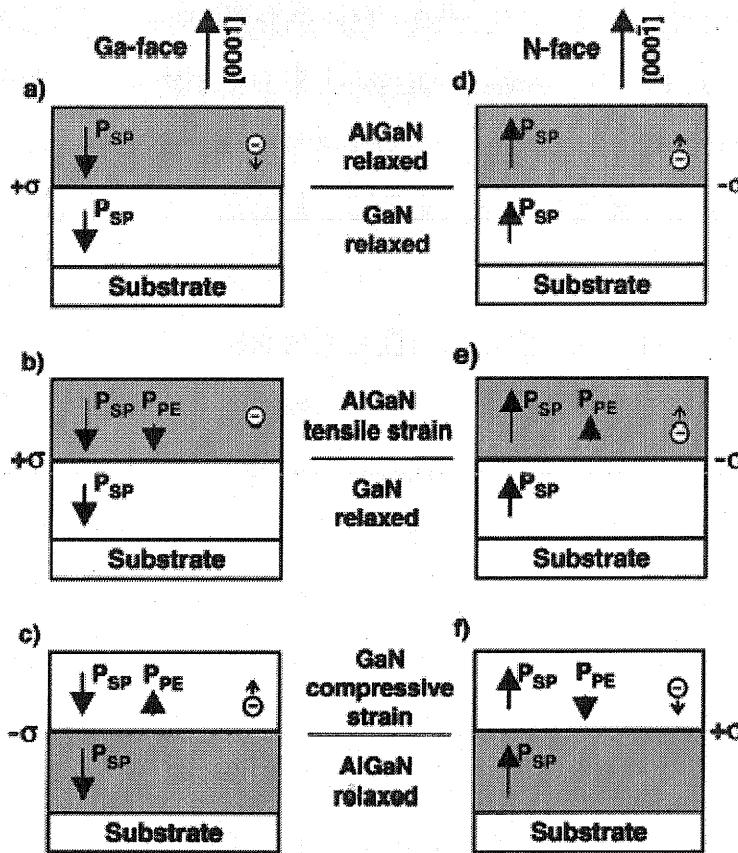


图 1.5: Ga 面和 N 面 GaN/AlGaN 异质结中的自发极化方向
和界面极化电荷示意图

目前对 GaN/AlGaN 异质结性能的研究已取得一定的进展, 但材料生长及特性研究尚处于初级阶段, 异质结构中的缺陷、应变、结构弛豫、异质界面平整度、二维电子气浓度及其输运特性都未实现优化, 器件的性能还远未达到预期的水平。异质结构中的极化电场产生了很强的二维电子气, 如何提高电子气的输运性能成为器件研究的一个关键。研究表明, 器件由电子的输运特性依赖于异质结能带结构、器件中的电场分布、栅电压和漏电流偏置等种种因素。其低场输运性能比 GaAs 差, 而强场输运性能又优于 GaAs。根据其独特的输运性能来优化器件结构和工艺, 扬长避短, 已成为研制高性能 GaN 基器件的关键。

1.5.2 GaN 基器件肖特基接触和欧姆接触制备

制作优质的肖特基接触和欧姆接触是改善器件性能的关键。由于 GaN 基材料具有许多不同于 GaAs 等半导体材料的新特征, 所以肖特基接触势垒和欧姆接触的工艺制作方法和形成机理有一定的差别。根据 Schottkey-Mott 理论, 金属—半导体接触的势垒高度等于金属功函数与半导体亲和势之差。然而当半导体表面

存在高密度的表面态时，就会屏蔽外场的作用，产生费米能级钉扎，减小了势垒高度的变化。实验发现表面态依赖于氮化物材料的质量和制作金属接触前的表面处理工艺。GaN 基材料是一种极性很强的材料，经过适当的表面处理，其表面态密度要比 GaAs 低一个量级，因此可以通过改进表面处理工艺和选取适当功函数的金属来改善接触性能。另外，材料表面的氧化层、沾污和接触合金过程中金属间化合物的形成都会显著改变接触的特性。

制作欧姆接触应该选取势垒高度尽量低的金属或者通过重掺杂从而使电子能够隧穿越过势垒。GaN 的电子亲和势为 4.2 eV，对于 n 型 GaN 来说，应选功函数接触 4.2 eV 的金属。这些金属有铝、钛、钽和钨等。Lin 等人^[42]报道了 n-GaN ($\sim 1 \times 10^{17} \text{ cm}^{-3}$) 的 Ti/Al 双层接触方案。经过 900°C 30 秒退火后形成非常稳定的 Al₃Ti，得到的接触电阻率为 $8 \times 10^{-6} \Omega \text{cm}^2$ 。由于 Ti 和 Al 在空气中都非常容易氧化，因此为了进一步提高欧姆接触性能，在 Al/Ti 上增加一层低阻且抗氧化的金属如 Au，同时在 Au 和 Al/Ti 之间加一层扩散阻挡层以降低 Al/Ti 与 Au 之间的反应。Fan 等人^[43]报道了利用反应离子腐蚀工艺处理 n-GaN ($\sim 4 \times 10^{17} \text{ cm}^{-3}$) 表面，再用热蒸发和电子束蒸发 Ti/Al/Ni/Au 多层金属，在氮气保护下经 900°C 30 退火后得到低达 $8.9 \times 10^{-8} \Omega \text{cm}^2$ 的接触电阻率。高温退火虽然可以降低欧姆接触电阻，但所产生的缺陷也会对器件性能和可靠性产生负面影响。Lin 等人^[44]研究了消除 GaN 上的氧化物来制作非合金欧姆接触。他们在淀积多层金属前用各种化学方法来处理样品表面，通过 X 射线光电子能谱来检测表面成分。发现用 $(\text{NH}_4)_2\text{S}_x$ 处理样品后，可以全部去除表面氧化层。并且硫化物处理产生的 Ga-S 键能防止 GaN 的再次氧化。经过一系列处理后的样品用电子束蒸发 Ti/Al 金属层后，不经退火就达到了 $5 \times 10^{-5} \Omega \text{cm}^2$ 的接触电阻率。

GaN 基器件肖特基势垒要求降低界面态密度并达到较高的势垒高度，从而降低泄漏电流和提高击穿电压，同时要求肖特基接触在高温下保持稳定。对于 n 型 GaN 基材料可选用高功函数的金属。目前研究较多的是 Pd, Au, Pt 和 Ni 等金属。Pt 和 Ni 有相近的功函数，与 n 型 GaN 能生成大约 1eV 的势垒高度，理想因子为 1.1。Ni 的化学性质比 Pt 活泼，与 GaN 之间的粘附性比 Pt 好，且热稳定性比 Pt 也略好。但在 400°C 退火 2 小时后热稳定性变差，难以满足器件高温工作

的要求。Lee 等人^[45]研究了 RuO₂/GaN 肖特基势垒，发现经 500℃半小时热处理后接触的伏安特性和容压特性显著改善。Ao 等人^[46]研究了 AlGaN 上的 Cu 势垒，发现其势垒高度比 Ni 高 0.18eV，因而泄漏电流比 Ni 势垒低 2-3 个量级，同 Pt 势垒相当，而且它同 Ni 一样，能同势垒层保持良好的粘附。

GaN 基宽禁带半导体与金属的接触是一个复杂的理论问题，它涉及到界面态的分布、界面的载流子、空间电荷和能带弯曲等物理过程。金属—GaN 基材料接触的研究从 GaAs 系金属半导体接触得到很多启发，但由于 GaN 基材料独特的性质，其肖特基势垒接触和欧姆接触制作难度较大，常常妨碍器件性能的提高。因此，在器件研制中必须开展广泛的物理和化学方面的研究，从而提高器件的性能。

1.5.3 GaN 基器件制备工艺及制程设备

GaN 基器件刻蚀工艺最关键的问题之一是在半导体中引入刻蚀损伤。由于 GaN 基材料的化学性质特别稳定，很难用常规半导体工艺如湿法工艺进行刻蚀，因此基本上所有的 GaN 基器件图形都是用干法工艺（如反应离子刻蚀、感应耦合等离子体刻蚀等）实现的，但干法工艺会对半导体表面产生损伤。一方面干法刻蚀工艺产生的表面损伤会对肖特基势垒性能产生影响，这是因为用氯基等离子体刻蚀过程中会导致 GaN 基材料表面失氮，形成强 n 区，使势垒的反向击穿电压显著降低^[47]。Battari 等人^[48]用低功率 Cl₂ 反应离子刻蚀工艺，制成了高性能的 AlGaN/GaN HEMT 器件，并成功地控制了器件的跨导。Wang 等人^[49]为了减少反应离子刻蚀产生的缺陷，研究了用 Ar/Cl₂/CH₄/O₂ 气体的刻蚀工艺，表明 O₂ 的引入可有效地降低缺陷密度。另一方面，在欧姆接触制备过程中，通过反应离子刻蚀产生的缺陷形成强 n 型层，可以增加隧穿电流，从而得到优质的欧姆接触^[50]。干法刻蚀对半导体材料表面的损伤直接影响 GaN 基器件工艺的设计，尤其是与刻蚀工艺密切相关的欧姆接触和肖特基接触制备工艺。随着对氮化物器件性能要求的不断提高，如何利用刻蚀工艺提高器件金属一半导体接触性能是需要深入研究的问题。

掩膜制作工艺是器件金属电极间隔离并对半导体表面钝化从而抑制电流崩

塌的一项关键工艺。实验中发现 SiO_2 在淀积过程中会引入氧化，产生较高的界面态密度，不利于抑制电流崩塌。 Si_3N_4 不仅可以降低表面态密度，而且电阻率高，是最为常用的制作掩膜的材料之一。Hashizume 等人^[51]使用电子回旋共振 N_2 等离子体化学气相淀积技术制作的 Si_3N_4 膜达到 $1 \times 10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$ 的低界面态密度，有效地抑制了电流崩塌。

高性能半导体器件的制作离不开高性能的制程设备。 GaN 基材料的特性决定了它们的制作工艺和设备有别于常规半导体的制作工艺和设备。利用低能量的等离子体对样品表面进行干法清洗降低材料表面玷污，它与金属化设备集成于一体可提高金属—半导体接触性能。刻蚀速率快、选择比高、各向异性好、刻蚀表面平整及刻蚀轮廓可控性高等要求设备具有高密度低能量的等离子体刻蚀设备。目前，高性能半导体工艺设备大多为进口产品，而且价格昂贵，不利于多种工艺集成，因此如何设计性价比合理的制程设备也是 GaN 基器件研制中面临的问题之一。

1.6 本文研究主要内容

本论文主要开展了以下几方面的工作：

1. 根据等离子体原理设计制作适用于 GaN 基器件的工艺设备，包括高密度等离子体刻蚀系统、高密度等离子体化学气相淀积系统、超高真空磁控溅射靶及溅射系统和干法清洗装置即霍尔型离子源等。
2. 研究 GaN 基器件制备过程中的关键工艺，包括 SiN 掩膜制备、刻蚀、光刻、金属化及剥离等。
3. 研究 GaN 和 AlGaN 材料上欧姆接触和肖特基接触的制备工艺和提高接触性能的方法。
4. 研究改进 AlGaN/GaN 异质结界面处二维电子气输运性能的关键因素。设计制作 AlGaN/GaN 异质结肖特基整流二极管，并研究提高击穿电压的方法以及对器件高温性能进行初步研究。

第二章 半导体器件工艺设备的研制

2.1 引言

自从进入新的世纪以来，我国半导体行业迎来了一个前所未有的大发展时期。随着国内半导体分立器件和集成电路产业的迅速发展，对半导体设备的需求也大幅增加。据 SEMI 统计，2003 年中国半导体生长设备销售总额为 95 亿元，预计其后 5 年中保持 48% 的年平均增长率，远高于全球平均水平^[52]。

GaN 基材料和器件逐渐成为研究和产业的热点之一，对半导体工艺设备提出了新的要求。低温等离子体技术大量用于半导体工艺中使用的关键设备的设计和制造，这类设备主要有等离子体增强化学气相沉积系统、干法刻蚀系统、溅射以及干法清洗系统等等。为开展宽禁带半导体器件的研制工作，节约研究成本，根据低温等离子体基本原理设计制作了适用于 GaN 基器件工艺要求的关键设备。

2.2 等离子体概述及应用

由于气体分子热运动而相互间发生碰撞，会使气体分子产生电离，这样物质就形成了自由运动并相互作用的正离子和电子组成的混合物。因为电离过程中正离子和电子总是成对出现的，所以等离子体中正离子和电子的总数大致相等，人们将物质的这种存在状态称为“物质的第四态”，即等离子体。

“物质第四态”的等离子体有许多独特的物理和化学性质。首先，它们的温度高，粒子动能大。其次，作为带电粒子的集合体，具有类似金属的导电性能。第三，它们的化学性质活泼，容易发生反应。

等离子体的产生方法有多种多样，其中包括宇宙星球、星际空间及地球高空的电离层等均属于自然界产生的等离子体，以及通过放电、激光、放射线和反应堆等人为产生的等离子体。在气体空间中形成等离子体最为基本的方法是基于电子的碰撞激发电离，即在空间中使电子加速到一定能量，与气体分子碰撞，致使气体电离或激发。

若等离子体是在接近于大气压条件下产生的，那么电子、离子和中性粒子会

通过激烈碰撞而充分交换动能，从而使等离子体达到热平衡状态，此时电子、离子和中性粒子的温度近似相等，而气体温度极高，称为高温等离子体。若等离子体是在数百帕以下的低气压下产生的，此时电子在与离子或中性粒子的碰撞过程中几乎不损失能量，所以电子温度远高于离子和中性粒子的温度，而气体温度处于低温，这样的等离子体称为低温等离子体。

当代薄膜技术和薄膜材料，包括成膜、加工、检测、应用等，许多都涉及气体放电和低温等离子体。常用等离子体最基本的形成方式有热电子发射型、二极放电型、磁控放电型、无极放电型和电子回旋共振放电型五种。在低温等离子体中，尽管气体处于低温，其中存在大量离子、激发粒子、活性基等反应活性粒子，故在低温就可以实现普通气体在高温下才能发生的反应。例如，对于薄膜淀积来说，低压气体放电等离子体使气体和淀积原子激活，增加淀积能量及反应活性，可以改善涂层的组织结构和促进化学反应过程，有利于淀积物的形成；对于刻蚀加工来说，等离子刻蚀、反应离子刻蚀等都是利用气体放电和等离子体，增加气体原子的反应活性和能量，实现高效、高精度、各向异性的干法刻蚀；溅射镀膜是通过加速气体放电中产生的离子，轰击靶表面，使溅射出的原子淀积在基板表面上。

2.3 高密度等离子体反应离子刻蚀系统设计与制作

2.3.1 刻蚀技术简介

微电子器件和电路的制作过程中，需要多次重复在基片上形成金属、半导体、绝缘体等薄膜并选择性去除的工艺过程。对刻蚀技术提出了以下五个方面的要求：

- (1) 刻蚀速率适中。速率太快难以控制，速率太慢生产效率太低；
- (2) 加工精度高。特别应保证尺寸精度，为此需要各向异性刻蚀；而在制作特殊图形时，又可采用各向同性刻蚀；
- (3) 刻蚀不同材料时的选择比高；
- (4) 不造成基板和薄膜的损伤，不会引起半导体性能的劣化；
- (5) 成品率高，生产效率高，不发生异物、颗粒，特别是重金属的沾污；

刻蚀可分为湿法和干法刻蚀两大类。总的来说，湿法刻蚀不适合微细加工，但对于去除表面上的玷污和异物、表面平坦化、厚物减薄及某些形状的成型加工等方面具有很大的优势。干法刻蚀一般是通过气体放电，使刻蚀气体分解、电离，由产生的活性基及离子对基片进行刻蚀，适合于微细加工。

干法刻蚀的刻蚀机制可分为三种类型：

- (1) 物理机制：利用离子碰撞刻蚀表面的溅射效应。
- (2) 化学机制：通过反应气体与被刻蚀材料的化学反应，产生挥发性化合物而达到刻蚀目的。
- (3) 物理化学机制：通过等离子体中的离子或活性基与被刻蚀材料间相互作用达到刻蚀目的。

基于物理化学机制的干法刻蚀的代表是反应离子刻蚀 (RIE)。RIE 是在高频放电型溅射刻蚀中，用卤化物气体等反应气体进行刻蚀。除了这种采用高频等离子体的 RIE 外，还有用电子回旋加速振荡 (ECR) 等离子体、螺旋波等离子体、电感耦合等离子体 (ICP) 的刻蚀等。这些刻蚀兼有物理和化学机制的优点，如良好的选择比，高刻蚀速率，各向异性刻蚀等，从而在精细图形制作、刻蚀精度、生产效率等方面都具有较大的优势。

先进的半导体制造技术中用于刻蚀关键层最主要的刻蚀方法是单片处理的高密度等离子体刻蚀技术。在工艺过程中，标准等离子体刻蚀系统通常工作于几帕以上，这对于 0.25 微米级以下尺寸的几何图形，它难以进行高深宽比图形加工并使刻蚀生成物从高深宽比图形中引出。刻蚀反应速率降低并实际停止于图形的底部。

解决的办法是降低系统的工作压力到 0.13-1.3Pa，以增加气体分子或离子的平均自由程。然而，这样做的缺点是由于压力的降低而降低了离子密度，从而降低了刻蚀速率。为了解决这个问题，需要形成高密度等离子体以产生足够的反应离子，从而实现在较低的工作气压下获得可接受的刻蚀速率。高密度指的是在同样的工作压力下，相对于传统等离子体中活性基的数目。在传统等离子体中，典型的离化度是 0.01-0.1%。高密度等离子体技术可以更有效地使输入功率耦合等离子体，产生较大的刻蚀基分解，从而获得 10% 以上的离化率。这种技术产生高方向性的低能离子，在高宽深比图形加工中实现各向异性刻蚀并降低对样品表面

的损伤。

ECR 反应器是最早商用化的高密度等离子体反应器之一，ECR 反应器在 0.13-1.3Pa 的工作压力下，采用 2.45GHz 微波激励源产生高密度等离子体。另一种低压刻蚀反应器是 ICP 反应器。ICP 通过绝缘板或石英管与等离子体隔开的螺旋线圈产生等离子体。此外还有双等离子体源 (DPS) 反应器，海利空波 (helicon wave) 反应器等。

以上产生高密度等离子体的刻蚀系统价格高昂，而普通平板型 RIE 刻蚀系统刻蚀速率低，入射离子能量高（约 800eV），对基片表面损伤较大。作为干法刻蚀的设备，应该满足下述三个要求：

- (1) 流向基板的带电粒子的密度要高，且分布均匀；
- (2) 带电粒子所带的能量要适度；
- (3) 结构简单，不产生颗粒、灰尘等污染。

根据干法刻蚀设备的要求，本工作设计了一种结构简单、性价比合理并且可在较低工作压力的条件下实现大面积均匀的高密度等离子刻蚀设备。利用电磁场来得到高密度等离子体以达到半导体工艺中刻蚀要求。

2.3.2 设计方案

高密度等离子体刻蚀设备的主要结构如图 2.1 所示：用一个绕有多层线圈水平放置的圆管来提供大面积均匀的磁场，它由一个恒流源为线圈提供稳定的电流，电流的大小可以根据不同的需要进行调节；在该装置的放电空间中，电场和磁场相互垂直正交分布，等离子体中的电子被束缚于相互垂直的电磁场中，这种电子与气体原子碰撞，可高效率地使反应气体电离，从而产生高密度等离子体。线圈经特殊的绕制，可在较大范围内保持磁场大小一致，从而在刻蚀系统中得到大面积均匀的高密度等离子体密度，保证了刻蚀一致性。

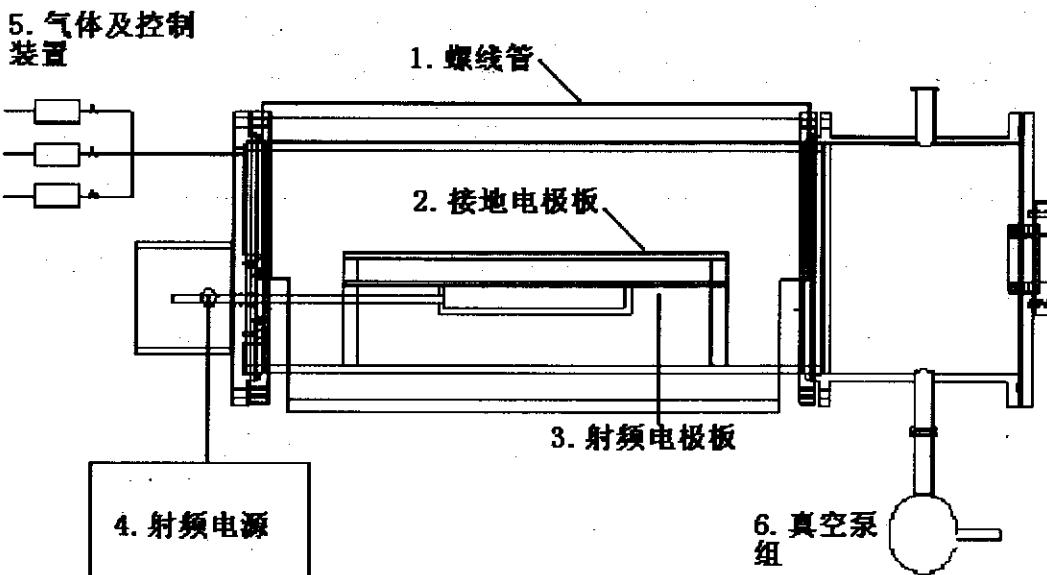


图 2.1：高密度等离子体刻蚀设备结构示意图。

1—螺线管，2—接地电极板，3—接射频源电极板，4—射频功率源，

5—气体及控制装置，6—真空泵组

该系统是由一个真空室及真空泵组、两块平行放置的金属电极板、一组气路控制系统用于提供精确的气体种类和流量，射频电源及其调节匹配电路以及提供磁场的螺线管组成。

本设计采用内部电极型方案，即将电极安装在真空系统内部。平行电极板高密度等离子体刻蚀设备中有两块面积不等的平行放置的金属板作为电极，下电极板（阴极）接射频电源，上电极板（阳极）接地。在这种平行电极等离子体反应腔体中，由于两块电极板之间面积的差异，在阴极表面形成自偏压，而被刻蚀和基片置于该阴极板上，等离子体在自偏压的作用下冲击基片表面，增强溅射刻蚀作用。

对于电极置于等离子体中的情况，由于电子迁移率与离子迁移率的差异，在高频放电开始时，当高频电极（阴极）处于正电位的半周期，向其流入的是大量的电子电流，而处于负电位的半周期，向其流入的是少量的离子电流；当高频电极通过串联阻塞电容而处于直流浮动电位时，这相对于等离子体来说应会产生负的自偏压。

现假设：正离子电流在电极上相等；正离子在不发生非弹性碰撞的情况下，

通过暗区；暗区的静电容量与电极的面积成正比，而与暗区的厚度成反比。在上述假设下，若高频电极的面积为 S_1 ，接地电极的面积为 S_2 ，每个电极与等离子体的电位差为 V_1 和 V_2 ，并假设两电极的鞘层宽度分别为 d_1 和 d_2 ，则流入其中的空间限制电流密度 i_1 和 i_2 可分别表示为

$$i_1 \propto (V_1 - V_0)^{3/2} / (d_1)^2 \quad (2-1)$$

$$i_2 \propto (V_2 - V_0)^{3/2} / (d_2)^2 \quad (2-2)$$

$$\text{由于流入两电极的电流相等, 即 } i_1 S_1 = i_2 S_2 \quad (2-3)$$

将(2-1)-(2-2)代入(2-3)式, 且满足 $V_1 \gg V_0$, $V_2 \gg V_0$ 时有

$$(V_1)^{3/2} S_1 / (d_1)^2 = (V_2)^{3/2} S_2 / (d_2)^2 \quad (2-4)$$

另一方面, 设两电极的电容分别为 C_1 ($\propto S_1/d_1$), C_2 ($\propto S_2/d_2$)。由于电极上积蓄的电荷相等, ($C_1 V_1 = C_2 V_2$), 即 $V_1 S_1 / d_1 = V_2 S_2 / d_2$ (2-5)

$$\text{将(2-5)代入(2-6), 得到 } V_1 / V_2 = (S_2 / S_1)^2 \quad (2-6)$$

也就是说, 因各电极上所带电荷产生的自偏压与电极面积之比的平方成反比。对于阳极接地的情况, 一般要求满足接地电极面积/阴极电极面积大于 1 的条件, 从而会在阴极电极表面产生数百伏到一千伏左右的相当高的自偏压。

该设备采用接地电极面积为阴极电极面积的 2 倍, 从而在阴极表面产生了 200-300 伏的自偏压, 既增加了刻蚀速率, 又减小了对样品表面损伤。

高频放电装置采用北京微电子中心生产的 13.56MHz 的工业射频功率源, 高频功率输入用电容耦合方式。对于采用电容耦合方式的装置来说, 为保证高频电极与基板电极所对的范围之外不产生放电, 高频电极周围用接地电位的屏蔽罩保护, 屏蔽罩与高频电极之间保持 5 毫米以下的间隙。

在等离子体的作用下, 放置基片的阴极电极板的温度会升高, 不仅会影响刻蚀的速率, 使得刻蚀难以控制, 而且会对损害以光刻胶为掩膜的样品。因此阴极电极板采用水冷方式, 从而保证了刻蚀速率的一致性并且对掩膜进行充分的保护。

反应气体的流量由质量流量控制器进行调节。采用北京七星华创公司生产的型号为 D07-7M/ZM 的质量流量控制器, 该控制器具有精度高、响应速度快、软启动、稳定可靠和工作压力范围宽等特点。根据系统的真空度要求在 10^{-1} ~ 20Pa

之间以及反应气体的流量等因素的要求,选择抽速为30升/秒的罗茨泵和抽速为6升/秒的前级机械泵组成的组合排气系统。真空测量设备为四川振华公司生产的ZDR-II型真空计,测量范围为 $10^{-1} \sim 10^5$ Pa。

整个设备真空部件均由无磁不锈钢制作,减少了金属部件对磁场的屏蔽作用。真空密封由氟胶圈密封,可达到刻蚀所需的真空度。

2.3.3 设备特点:

该设备采用了磁控 RIE 方式,工作气压从 $10 \sim 1$ Pa 降低到 $5 \sim 10^{-1}$ Pa,但离化率、等离子体密度却明显增大,刻蚀速率比普通平板型 RIE 的刻蚀速率提高 10 倍以上;离子的平均自由程比等离子体鞘层厚度大得多,因此离子在等离子体鞘层被加速时很少发生与原子间的碰撞,可保证离子垂直入射基片表面,从而实现微细加工的要求;入射离子能量大约为 200eV,比普通平板型设备中离子能量低得多;在均匀磁场的作用下得到均匀的等离子体,从而实现大面积均匀刻蚀。性价比高,对硅片的刻蚀速率可达到国外 ICP 刻蚀的标准。

系统参数:

系统极限真空: 优于 10^{-1} Pa;

工作气压: $10^{-1} \sim 10^3$ Pa;

样品尺寸: Φ50mm;

样品冷却方式: 水冷;

刻蚀适用范围: 硅, 氮化硅, 光刻胶, 砷化镓, 氮化镓, 铝镓氮等。

2.4 高密度等离子体化学气相沉积系统设计

2.4.1 化学气相沉积技术简介

在半导体器件和集成电路的制造过程中介质膜都起着重要作用。现代电路设计的集成度要求使用多层金属化系统来实现器件之间互连以及作为信号传输线或作为电源总线通路,金属层之间都必须用介质膜进行隔离,这时介质膜可以在半导体和金属层或金属层与金属层之间起到电学和机械隔离的作用。介质材料也可以通过续接悬挂键对半导体材料进行表面钝化处理,降低表面态密度。介质层

也用于在制造过程中保护化合物半导体不受化学侵蚀和沾污，并提供对表面的机械保护。封闭的介质膜亦可用于退火期间阻止材料表面分解。所以介质膜必须是有适当的介电强度、物理和化学性质稳定的高度完整均匀的薄膜。

介质膜的沉积可以用多种技术完成。利用物质的物理变化，如蒸发等，即从固态到气态再到薄膜，这种方法称为物理气相沉积。由于这种方法需要将衬底暴露于高温，并且介质组分的控制非常困难，它随时间、速率的变化会引起源的成分变化从而导致介质膜组分发生变化，因此该方法在化合物半导体制作中的应用是非常有限的。

在高温空间以及活化空间中发生化学反应制作薄膜，这种方法称为化学气相沉积（CVD）。早期的化学气相沉积主要利用的是在大气压空间中的气相反应，后来逐渐过渡到以真空空间中的气相反应来进行薄膜沉积，如减压化学气相沉积（LPCVD）、等离子体气相沉积（PCVD）、光气相沉积（photo-CVD）等，并且近年来获得重大进展。尤其在半导体制造领域，由于这种方法能获得良好的台阶覆盖和孔底涂敷率，并能埋入微细的深孔之中，因此正成为各类薄膜沉积的主流。

无论是常压 CVD 还是 LPCVD 都是利用发生在基片表面的反应来制作薄膜，因此必须使基片温度达到数百摄氏度以上。而现代集成电路和电子元器件制作往往难以承受如此高温，必须开发能低温成膜的 CVD 工艺。目前最常用的化学气相沉积方法是等离子体增强化学气相沉积（PECVD）。在 PECVD 工艺过程中，等离子体的激励给予的能量在数百电子伏特范围或更小，离子轰击带来的表面损伤很小；反应气体简单，灵活性高；衬底仅需加热到 200-400℃，而自加热效应就可以将衬底带入这一温度范围。由于温升低，可以通过特征的发射和吸收能量直接监测气相反应、反应标样和副产品，容易实现过程控制或终点检测。

高密度等离子体增强化学气相沉积（HDPECVD）技术是先进集成电路制造技术中的关键技术，这里的高密度是指相对于传统等离子体中活性基的比例。常规刻蚀系统中活性基的数目占 0.01~0.1%，而高密度等离子体中可得到 10% 的活性基。在常规等离子体刻蚀系统，工作气压一般在 10 至 10^2 Pa。随着器件尺寸的减小，对于有较高的深宽比的间隙难以沉积，在工艺过程中出现针孔或空洞。解决的办法是降低系统工作压力至 0.1~10 Pa 来增加分子的平均自由程，有效地减少对图形剖面侧壁的碰撞。随之带来的缺点是由于工作压力降低，单位体积中

分子数目减小，导致了等离子体密度减少，因此沉积速率也降低了。为了解决这个问题，需要在较低的压力下产生足够的等离子体，获得较高的沉积速率。

本工作的目的在于设计一种结构简单、性价比合理并且可在较低工作压力的条件下实现大面积均匀的高密度等离子体增强化学气相沉积设备。主要是利用电磁场来得到高密度等离子体以达到半导体工艺中介质膜沉积要求。

2.4.2 设计方案：

高密度等离子体增强化学气相沉积设备的主要结构如图 2.2 所示：用一个绕有多层线圈水平放置的圆管来提供大面积均匀的磁场来实现高密度等离子体增强化学气相沉积的，它由一个恒流源为线圈提供稳定的电流，电流的大小可以根据不同的需要进行调节；线圈经特殊的绕制，可在较大范围内保持磁场大小一致，从而在等离子体增强化学气相沉积系统中得到大面积均匀的等离子体密度，保证了沉积一致性。该系统是由一个真空室及真空泵组、两块平行放置的金属电极板、一组气路控制系统用于提供精确的气体种类和流量，射频电源及其调节匹配电路以及提供磁场的螺线管组成。

5. 气体及控制装置

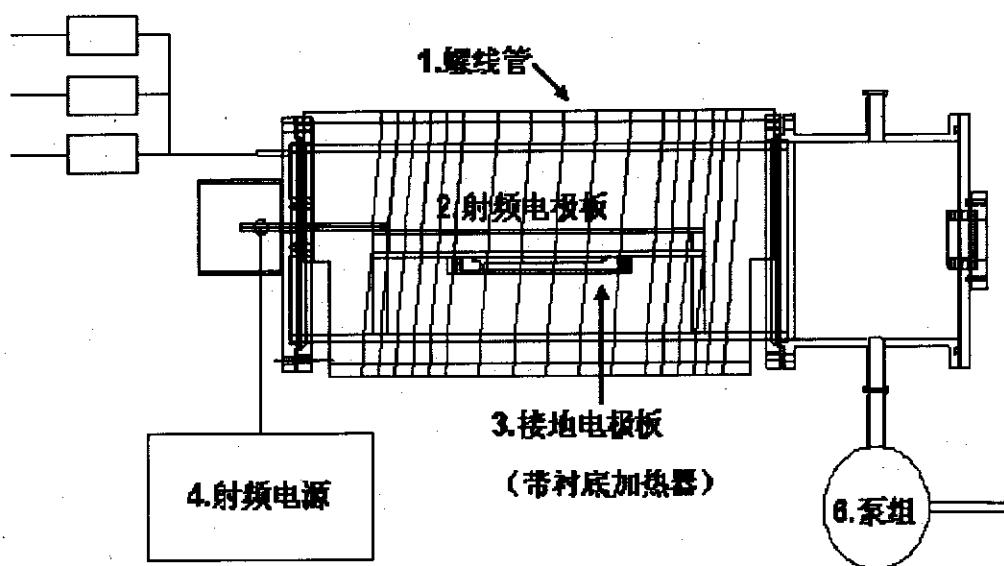


图 2.2 高密度等离子体化学气相沉积设备结构示意图。

图中：1—螺线管，2—接地电极板，3—接射频源电极板，
4—射频功率源，5—气体及控制装置，6—真空泵组

本设计采用内部电极型方案，即将电极安装在真空系统内部。内部电极采用平行平板，可以在较低的温度获得高品质介质薄膜，特别是容易实现大面积批量化生产。平行电极板等离子体增强化学气相沉积设备中有两块面积相同的平行放置的金属板作为电极，一块接射频电源，另一块电极接地。在这种平行电极等离子体反应腔体中，等离子体的电势高于接地板极的电势，被沉积的基片置于接地的电极板上，反应离子会沉积在基片上从而实现化学气相沉积。

用一个绕有三组多层金属线圈水平放置的圆管来提供磁场。在反应腔室周围加上磁场后，由于电子在磁场和电场的共同作用下将作圆柱状回旋运动而不是电场下的直线运动，磁场的存在将直接导致反应气体电离截面的增加，从而增强等离子密度，并使得等离子体增强化学气相沉积技术可以在更低气压下得以运用（小于 0.5 Pa），使得该技术可用于特征线宽小于 0.25 微米的微工艺中，另外由于等离子密度的增加，使反应活性基的数量增多，提高介质膜的沉积速率。

为了使反应室内部的磁感应强度沿着轴线和径向是均匀分布的，通过数值计算的方法，得出磁场线圈的设计优化方案，并通过实测值与计算值的比较，验证了这个方案的可行性。对于无限长螺线管内部的磁场是均匀分布的，然而如果线圈的长度有限，则螺线管内部两端的磁场将比中部的磁场要小，为了克服这种不均匀性，在设计磁场时采用如图 2.3 所示的方案。具体绕法为：磁场线圈绕在反应室的侧壁上，在线圈中部的一定长度范围内，线圈绕 3 层。在两端的一定长度范围内，线圈绕 6 层。

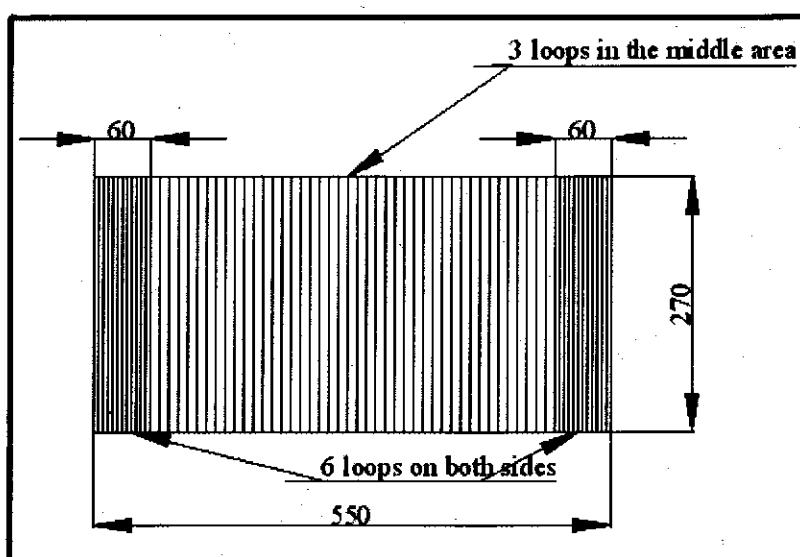


图 2.3：反应室侧壁磁场线圈的绕法

理论计算结果表明：当通以一定电流时，反应室圆筒轴线附近磁感应强度在一定的区域范围内是大致均匀的。例如：当通以 4A 电流时，轴线附近的磁感应强度沿轴向和径向的分布图如图 2.4 所示。从图中可以看出，反应室中部的磁感应强度在一定的范围内的确是均匀的。并且通过磁感应强度测试仪测得，在系统中部的磁感应强度的确约 110Gs，与计算结果几乎一致。

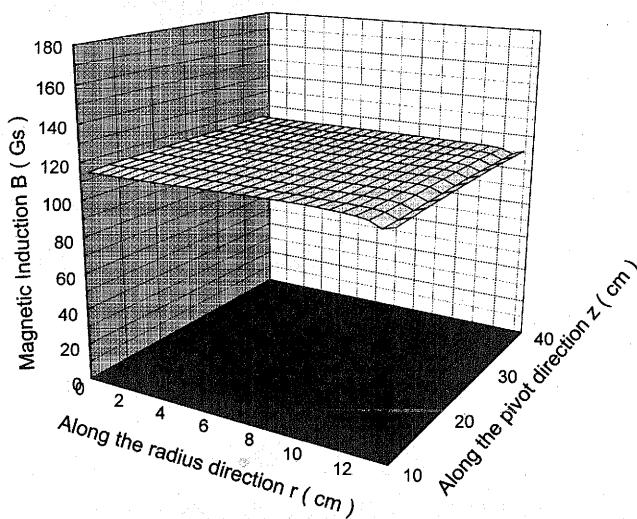


图 2.4：磁感应强度沿轴向和径向的分布

除了磁感应强度的均匀性可调之外，磁感应强度的大小也以根据需要进行调整。根据毕奥-萨伐尔定律^[53]，磁感应强度值正比于电流强度，在上述绕线情况下，磁感应强度随电流强度的变化规律如图 2.5 所示：

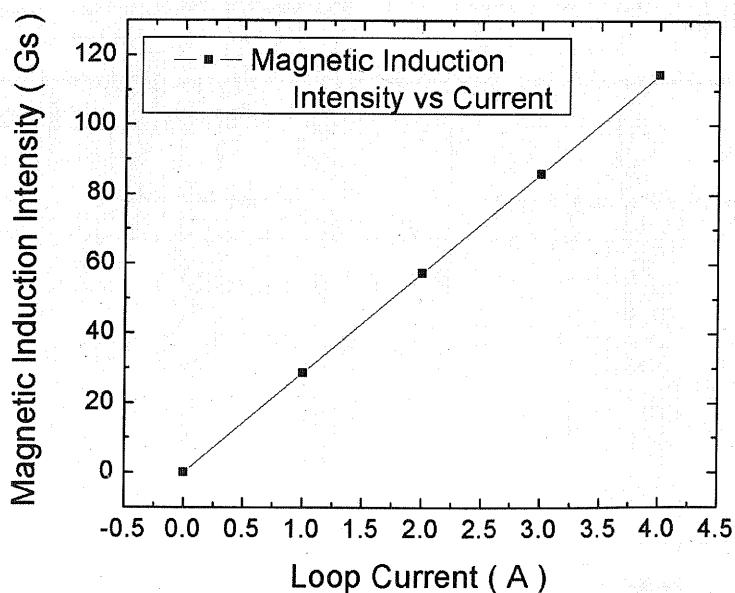


图 2.5：磁感应强度随线圈电流的变化图

实验证明，磁场的引入有效地提高了样品表面的等离子体密度。磁场的均匀性也由实验加以验证，均匀的磁场对于提高等离子体密度的均匀性起到重要的调控作用，尤其对于保证大面积淀积薄膜厚度和质量的均匀性有重要意义。

高频放电采用北京微电子中心生产的 13.56MHz 的工业射频功率源，高频功率输入用电容耦合方式。对于采用电容耦合方式的装置来说，为保证高频电极与基板电极所对的范围之外不产生放电，高频电极周围要用接地电位的屏蔽罩保护，屏蔽罩与高频电极之间保持 5 毫米以下的间隙。根据帕邢定律，在这种接地屏蔽间隙中，由于压力和间隙的乘积不满足开始放电条件，故间隙中不会产生放电。据此，放电仅在高频电极和基板之间的范围内发生，因此可高效地使源气体激发、离解，并在基板上形成所需要的薄膜。

基片的加热使用电阻丝加热方式，加热丝为高温下性能稳定的钽丝经特殊方式绕制而成，供电方式为直流供电。由于样品淀积温度在室温~400℃之间，因此温度传感器要选择测温精度高且再现性好的测温元件，通过对比我们选用镍铬-镍硅的 K 型热电偶作为测温传感器。用厦门宇电生产的 AI708 型温控仪表，AI708 型温控仪表是一种结合 PID 调节、自学习及模糊控制技术，实现了自整定/自适应功能，及无超调、无欠调的精确调节，性能优于传统 PID 调节器的温度控制器。实验表明，上述温控方式的控温精度可达 $\pm 1^{\circ}\text{C}$ 。

反应气体的流量由质量流量控制器进行调节。采用北京七星华创公司生产的型号为 D07-7M/ZM 的质量流量控制器，该控制器具有精度高、响应速度快、软启动、稳定可靠和工作压力范围宽等特点。根据系统的真空度要求在 $10^{-1} \sim 20\text{Pa}$ 之间以及反应气体的流量等因素的要求，选择抽速为 30 升/秒的罗茨泵和抽速为 6 升/秒的前级机械泵组成的组合排气系统。真空测量设备为四川振华公司生产的 ZDR-II 型真空计，测量范围为 $10^{-1} \sim 10^5\text{Pa}$ 。

用 HDPECVD 生长化合物半导体器件所需的介质膜有氮化硅或二氧化硅等，源气主要使用硅烷和氢气、氮气或氧气等，这样反应室内会产生大量的硅或氧化硅等粉尘以及没有反应的硅烷等，所以尾气处理时必须要考虑这些问题。尾气通过粉末过滤器和硅烷过滤器的二级过滤系统排入大气。粉末过滤器采用粗细两级过滤，用丝状材料制作粗滤部分，用不锈钢网做细滤部分。硅烷过滤器中装有碱性溶液，碱液可有效地去除硅烷。该方法不仅大大延长了真空泵组的维护间隔时

间，提高了机械泵的使用寿命，并且降低了硅烷的危险程度。

整个设备真空部件均由无磁不锈钢制作，减少了金属部件对磁场的屏蔽作用。真空密封由氟胶圈密封，可达到淀积介质膜所需的真空度。

2.4.3 设备特点：

本设备结构简单，通过外置线圈形成均匀的电磁场得到均匀的高密度等离子体，从而实现大面积均匀致密的介质薄膜。性价比合理，可达到国内外同类产品的性能。

系统参数：

极限真空： 优于 10^{-1} Pa；

工作气压： 10^{-1} - 10^3 Pa；

衬底温度： 室温~400℃；

样品尺寸： Φ100mm；

淀积介质种类： 多晶硅，二氧化硅，氮化硅等。

2.5 磁控溅射靶及溅射系统的设计

2.5.1 磁控溅射技术简介

真空薄膜技术的迅猛发展起因于现代科学技术发展的需求。薄膜技术可有效而经济地改变零件表面功能，防止因磨损、腐蚀或氧化引起的失效，延长其使用寿命^[54]。此外，相对传统材料制备技术，薄膜技术能制备多种新型材料，满足特殊使用条件和功能对新材料的需求。磁控溅射可以认为是镀膜技术中最突出的成就之一。它以溅射率高、基片温升低、膜与基片结合力好、装置性能稳定和操作控制方便等优点，成为镀膜工业应用领域（如建筑镀膜玻璃、透明导电膜玻璃、柔性基材卷绕镀等等）的首选方案^[55-57]。在半导体器件和集成电路制造过程中，由于磁控溅射具有可以在较低的电压及溅射压力下获得较高的功率密度、淀积膜的质量较好、晶片受到的辐射损伤轻、所需的衬底温度较低、膜的晶粒尺寸容易控制、可用直流电源或射频电源并通过加偏压的方法进行溅射以得到高质量的台阶覆盖等特点而把它作为金属化工艺的重要方法之一。

半导体工艺是工艺复杂、加工精细的工艺，这种特点决定了它对系统工作环境有较高的要求。在溅射铝的工艺中，如果真空系统的真空度太低，存在较多的水汽分子和氧分子等，会造成铝层颜色不正常，有灰暗浑浊区域、反光度差和可焊性差等，严重影响了半导体器件及电路的性能和成品率。

目前市场上销售的磁控溅射设备提供的真空指标，极限真空度基本上在 10^{-5} Pa 到 10^{-4} Pa。通过对这些磁控溅射设备的分析可知，除了溅射靶因其特定结构，大都需要使用氟胶圈密封真空外，其余均用金属刀口法兰密封，漏率极低。一般氟胶圈可用于 10^{-5} Pa~ 10^{-7} Pa 的超高真空密封，所以要使溅射系统真空度的提高，必须通过改进胶圈密封结构来提高磁控溅射靶的密封程度。

2.5.2 设计方案

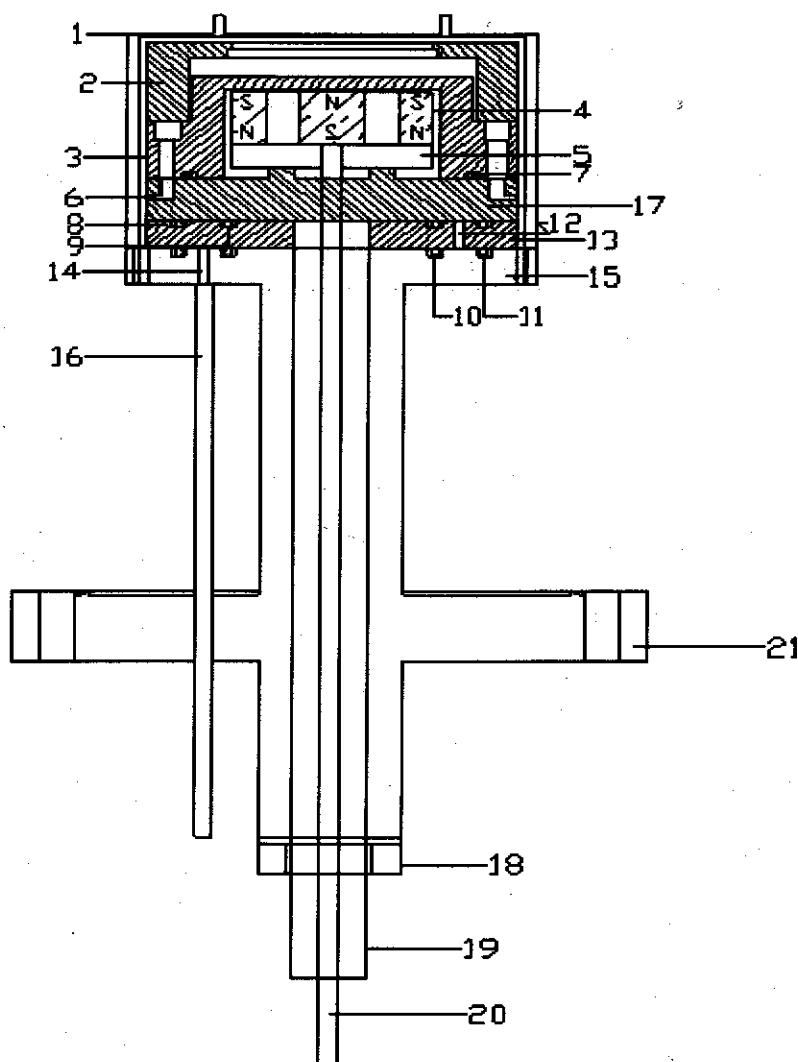


图 2.7：圆形平面磁控溅射靶结构示意图

为了避免胶圈的出气和渗漏会影响超高真空的获得，采用双重“O”型维通（Viton）氟胶圈，并在双重维通氟胶圈中抽预真空等方法，降低氟胶圈密封的漏率，使系统的真空中度提高到 10^{-8} Pa，从而极大的提高了溅射环境的清洁程度，提高了器件和电路的性能。

该靶主要由屏蔽罩（1）、靶材安装罩（2）、水冷腔（3）、经合理磁场分布设计的磁钢（4）、软铁（5）、水冷腔密封法兰（17）、电极绝缘层（13）、靶支撑座（15）、抽气管道（16）、紧固螺母（18）、冷却水进水管（20）、冷却水出水管（19）和安装法兰（21）等主要部件构成，如图 2.7 所示。

该靶是通过冷却水出水管（19）给水冷密封腔（3）、水冷腔密封法兰（17）及磁钢（4）、溅射材料共同构成的阴极体上加一负电位，真空室接地，基片接地或悬浮。磁钢（4）置于水冷腔内，一方面使其接近靶表面，在其上形成足够大小的磁场，另一方面避免了磁钢受热而退磁，沿长了磁钢的使用寿命。电子在电场的作用下加速飞向基片，足够能量的电子能将溅射气体（一般为氩气）电离出 Ar^+ 并产生二次电子， Ar^+ 在电场的作用下加速飞向阴极（溅射靶）并以高能量轰击靶表面使靶材料发生溅射。二次电子在磁场的作用下改变运动方向，束缚和延长电子的运动路径，提高了气体的电离概率和有效利用了电子的能量，使对靶材料溅射更加有效，达到“低温”“高速”的特点。

基于平面溅射靶的工作特点即在阴极体上加一负电压，真空室接地，阴极体与地之间必须有良好的绝缘，因此在阴极体与靶支撑座之间加有电极绝缘层，而电极绝缘层为非金属材料制成不能通过焊接方法达到密封，一般采用氟胶圈来密封。本设计方案中是这样实现靶的超高真空密封的：

- (1) 水冷腔（3）和水冷腔密封法兰（17）同为阴极体组成部分，因此它们之间是通过用铝丝、银丝等制成的金属“O”型圈（7），用螺丝将它们连接在一起。为了避免螺孔内封闭的气体对超高真空产生影响，在水冷腔密封法兰（17）侧壁开孔（6），该孔一端与螺孔底端相通，另一端与真空系统相连。这样在系统建立真空时就将螺孔底端的气体同时抽出系统；
- (2) 在阴极体与电极绝缘层（13）之间放置两个同心不同直径的“O”型氟胶圈（8）（9），在电极绝缘层（13）与靶支撑座（15）之间同时放置

两个与(8)(9)直径相同的氟胶圈(10)(11),这些氟胶圈通过螺母(18)将阴极体、电极绝缘层(13)与靶支撑座(15)拉紧,从而对密封的氟胶圈产生压力,达到密封效果。对于胶圈密封,造成真空泻漏主要原因是气体分子通过胶圈从压力高的一侧进入真空室内及胶圈自身的出气率。为了减少气体分子,要将不同直径的氟胶圈(8)(9)和(10)(11)之间形成的腔室内的气体抽出。因此在电极绝缘层上两个不同直径氟胶圈(8)(9)之间开一小孔(12),使氟胶圈(8)(9)形成的腔室与氟胶圈(10)(11)形成的腔室相连,在靶支撑座(15)上氟胶圈(10)(11)之间开另一小孔(14),小孔(14)通过不锈钢管连接到真空系统外与一泵相接,通过泵建立另一辅助真空,将氟胶圈(8)(9)形成的腔室与氟胶圈(10)(11)形成的腔室中气体抽出,大大减小了气体分子进入主真空系统的几率。氟胶圈选用出气率极低的维通(Viton)型氟胶圈。

2.5.3 本设计方案的优点

- (1) 该圆形平面磁控溅射靶可用于超高真空环境。在实际运行过程中,该靶安装在真空系统中,经烘烤后系统真空可达到 6×10^{-8} Pa;
- (2) 结构合理,能够方便地实现溅射靶材和磁钢的更换;
- (3) 能够实现高质量高纯度金属或非金属薄膜的制备;
- (4) 所有部件均为机加工零件,制备工艺简单,避免了在超高真空系统中电极引入必须使用金属陶瓷焊接密封和高成本的金属波纹管连接。

2.5.4 真空清洗和金属淀积系统的设计与制作

真空清洗及金属淀积系统的结构示意图如图 2.8 所示。系统分为两个部分,即进样及预处理室和淀积处理室。进样室由样品传递杆,低真空计,气路流量计及阀门,CF63 及 CF35 法兰标准接口各一和泵组等部分组成。进样室和淀积处理室之间由超高真空金属闸板阀隔离。淀积处理室由溅射靶,高真空计,观察窗和高真空泵组等组成。淀积处理室与高真空泵组之间用超高真空闸板阀隔离。

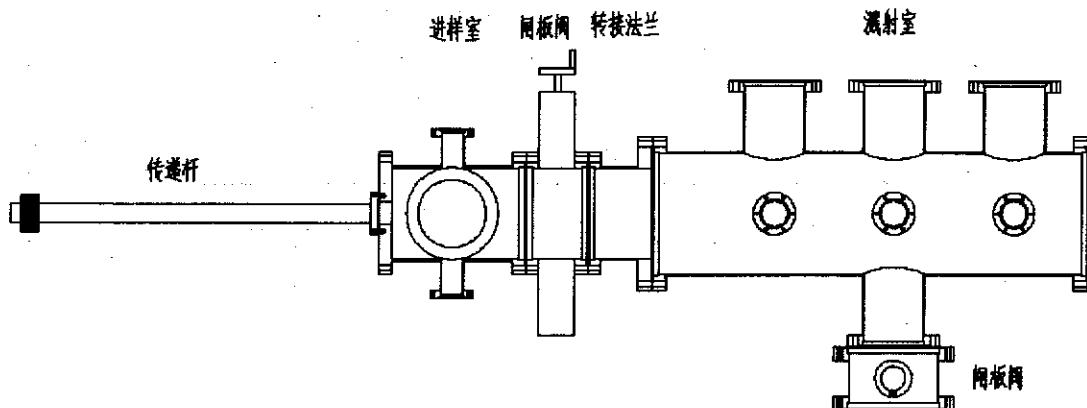


图 2.8：真空清洗及金属沉积系统的结构示意图

进样及预处理室中，低真空计为成都四川振华公司生产的 ZDR-II 型真空计，测量范围为 $10^{-1} \sim 10^5 \text{ Pa}$ 。设置两路进气，分别为 N_2 和 Ar，气体流量控制用北京七星华创公司生产的型号为 D07-7M/ZM 的质量流量控制器。泵组由前级机械泵和后级分子泵组成。由于进样及预处理室与沉积处理室之间有超高真空金属闸板阀隔离，进样时可以不破坏沉积处理室真空，减小了溅射靶被玷污的机率，并保证了工艺的连续性。在进样和预处理室建立真空后，通过阀门控制，该泵组可维持溅射靶的预真空，维持整个系统高真空度。CF63 法兰接口可安装射频离子体清洗设备，CF35 法兰可接入电极或其它装置。

沉积处理室中，高真空计为北京大学微电子中心生产的 DL-7 型超高真空计测试范围在 $10^{-2} \sim 10^{-9} \text{ Pa}$ 。高真空泵组由分子泵和机械泵组成，在系统真空检测过程中可接入溅射离子泵。预留两个 CF100 标准法兰接口和一个 CF150 标准法兰接口，前者可直接安装磁控溅射靶，后者可安装霍尔型离子源或考夫曼型离子源，或是经 CF150 转 CF100 法兰转换接口安装磁控溅射靶。每个安装位置下方均安装有观察窗，可观察溅射或清洗时的状况。

系统参数：

进样及预处理室极限真空： 10^{-5} Pa ；

沉积处理室极限真空：在配置分子泵组进行沉积时，真空可优于 $5 \times 10^{-5} \text{ Pa}$ ；

配置离子泵进行真空检测时可达 $7 \times 10^{-8} \text{ Pa}$ 。

样品尺寸： $\Phi 50 \text{ mm}$ ；

系统功能：离子束清洗；直流或射频溅射；反应离子溅射等。

2.6 半导体表面干法清洗装置—霍尔型离子源的设计

2.6.1 等离子体干法清洗技术简介

由于半导体晶片关键尺寸的持续缩小，晶片表面在经受工艺之前必须是洁净的。晶片清洗的目的是去除所有的表面沾污：颗粒、有机物、金属和自然氧化层。每一工艺步骤都是器件潜在的玷污源，因此清洗工艺贯穿了整个材料和器件的制造工艺。清洗工艺可分为湿法和干法清洗两大类。目前，湿法清洗仍旧满足晶片工厂和实验室中大多数的清洗需要，但由于干法表面清洗技术在集群设备中得以实现，最终通过增加成品率而获得成本优势决定了干法清洗在晶片制造中使用频度将会逐步提高。

等离子体干法清洗是目前考虑作为湿法清洗的主要替代技术。由于等离子中存在电子、离子和自由基等活性粒子，其本身很容易与固体表面发生反应^[58]。就反应机理而言，等离子体清洗通常包括以下过程：气体被激发为等离子体态；气相物质被吸附在固体表面；被吸附基团与固体表面分子反应生成产物分子；产物分子解析形成气相；反应残余物脱离表面等步骤。

等离子体清洗技术的最大特点是不分处理对象的基材类型，均可进行处理，对金属、半导体、氧化物和大多数高分子材料都能很好地处理，并可实现整体和局部以及复杂结构的清洗。

等离子体清洗具有以下几个特点：容易采用数控技术进行控制，自动化程度高；正确的等离子体清洗不会在表面产生损伤层，表面质量得到保证；由于在真空中进行，减小了对环境的污染，并保证清洗表面不被二次污染。2002年，保加利亚固体物理研究所的Szekeres等人^[59]用氢等离子体对硅片进行清洗，所得到的超细SiO₂的光学性能，较之传统的湿法清洗后所形成的性能更有应用价值。2003年，捷克Buschbeck等人^[60]研究出一种新式氩/氢等离子体在低温下清洗硅片的技术，该技术不会损伤硅片表面的单晶结构。

等离子体技术作为干法清洗的一种常见的方法，其研究相当活跃，目前已用来去除有机光刻胶，或作为工艺设备中的集成预处理步骤去除自然氧化层。

霍尔离子源是近年来出现的一种用于离子束辅助沉积、离子束清洗的新设备，它已在薄膜沉积和表面处理中得到日益广泛的应用，特别适用于薄膜沉积过程中的改性或薄膜特性的增强。霍尔效应离子源是一种热阴极离子源，与考夫曼型离子源相比，具有操作方便、机械性能可靠、无需栅极、离子能量低、发散角大、离子束流密度大、分布均匀等特点，在半导体干法清洗工艺、增强材料硬度、钝化表面、产生优选的晶向和激活表面的化学反应等方面都有很好的应用前景^[61]。

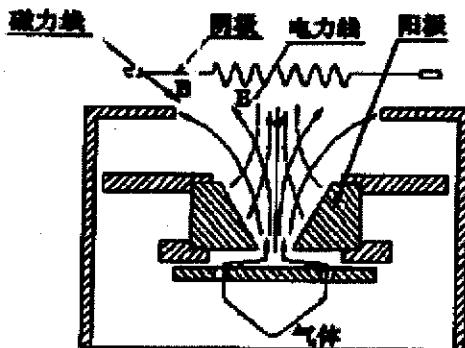


图2.9：霍尔型离子源的基本原理^[62]

图2.9表示了霍尔型离子源的基本原理。在这种离子源中，环状的阳极被设置在离子源的一端，阴极则是被加热至炽热的钨丝。由阳极围住的空间构成离子源的电离室。在离子源的下部装有电磁线圈或永磁体，以产生沿轴线方向并逐渐发散的磁场，其作用是对电子流产生一定的约束作用，使从位于离子源上方的热阴极发射出的电子在阴极和阳极电压的作用下，沿磁力线向阳极移动，由于在阳极极靴表面附近区域磁力线和电力线几乎是正交的，所以在交叉的电磁场作用下，电子在阳极表面附近区域形成环形的霍尔电流。由于霍尔电流的存在，增加了电子与所充入气体分子或原子的碰撞机率，提高了离化率，在阳极放电区域形成了一个球状等离子体团，等离子体团中的离子在阳极和阴极电位差以及交叉电磁场所形成的霍尔电流的共同加速作用下，从离子源体内引出，其速度矢量一般包含两个分量，一个是直接指向阴极的分量，另一个是指向离子源轴线的分量。后者使离子穿过轴线，但又会不断地被轴线附近电子流的电场反射。因此霍尔型离子源产生的离子束具有较大的发散角。另外，离子在离开加速区时，正好处于磁场的端部，并且引出的离子束在离子源出口处被阴极所发射的部分电子中和，形成等离子体，因此又把这种离子源称为端部霍尔型等离子体源。

本工作是根据以上原理设计出一种结构简单易加工，满足光学领域中离子束辅助沉积、离子束清洗和半导体技术中要求超高真空等需求、性价比合理的霍尔型离子源。

2.6.2 霍尔型离子源的设计

设计关键：

在文献^[63]通过对电磁场和永久磁场两种模式下端部霍尔离子源的工作稳定性和离子能量的研究和比较，采用永久磁场提供磁场不仅可使离子源结构简化，电源使用上也可减少一路电源使操作更方便，并在不影响离子能量的基础上使离子源工作稳定性范围增大，离子束分布均匀性提高。因此在本设计中采用了钕铁硼永磁体提供稳定的磁场。

由于改变放电室结构可以得到不同的离子流^[64]，并借鉴了S枪离子溅射源的设计方法^[65]，设计了如图2.10(a)-(c)三种型号的阳极放电室：倒锥形阳极放电室，如图2.10(a)所示，该结构简单易于加工，可满足高压大离子流的要求；多台阶倒锥形阳极放电室，如图2.10(b)所示，具有能控制离子流立体角的优点，可满足低压大离子流的要求；磁增强形阳极放电室，如图2.10(c)，利用磁场中具有使电子向心移动的圆周分量，该离子源束流均匀。

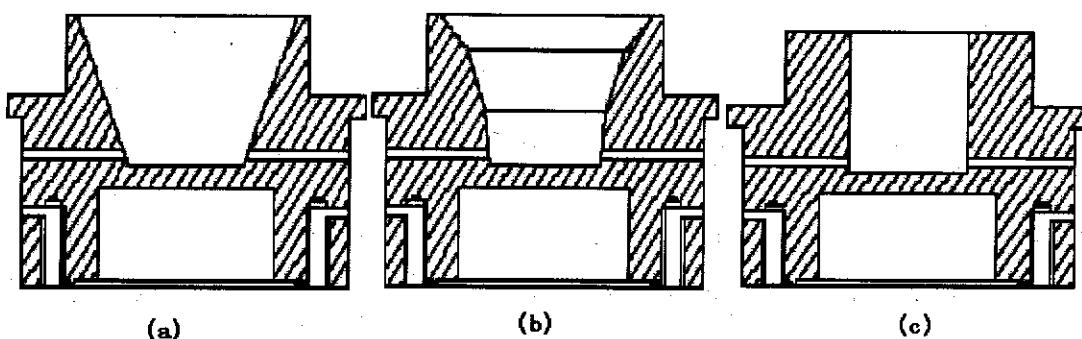


图2.10：阳极放电室结构示意图(a)倒锥形结构：

(b)多台阶倒锥形结构；(c)磁增强形结构。

由于采用钨丝或钼丝作为阴极灯丝，灯丝位于等离子体发射的路径中，不可避免地被等离子体腐蚀，影响了灯丝的使用寿命。另外Kaufman认为污染来自炙热的灯丝^[66]。为了减小灯丝对半导体器件或某些敏感器件的污染，可采用空心阴极代替阴极灯丝。虽然这种方法需要增加控制电源，但大大降低了污染并提高

了霍尔源的使用寿命。

由于半导体工艺要求高真空环境，针对该霍尔型离子源结构的特点，采用了金属刀口法兰密封，满足了超高真空环境的要求。

霍尔型离子源结构设计：

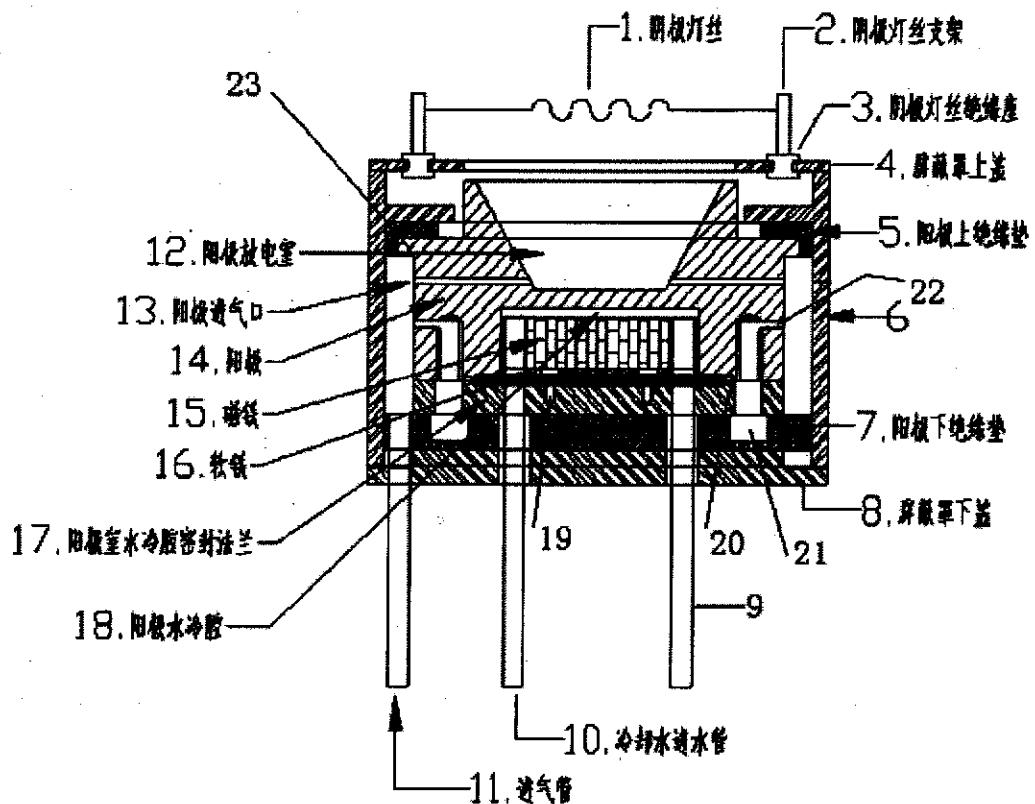


图2.11：霍尔型离子源结构示意图

霍尔型离子源主要由以下主要部件组成（如图2.11所示）：屏蔽罩6、阳极14、磁铁15、阳极水冷腔密封法兰17、电极绝缘层（5, 8）、进气管11、冷却水进水管10、冷却水出水管9、屏蔽罩密封盖8和阴极灯丝1（可选用空心阴极装置）等部分组成。具体组成是：在屏蔽罩上盖4上面安装有可以发射电子的阴极灯丝1，灯丝1可用钨、钽等具有高热电子发射率的材料制造，灯丝1通过阴极灯丝绝缘座3与屏蔽罩上盖4固定。在阳极放电室12底部沿圆周分布了八个阳极进气口13；在阳极14内制作一个阳极水冷腔18，通过冷却水进、出水管（10, 9）直接对阳极14进行冷却，避免了阳极14过热而对离子源造成损害；在阳极水冷腔18内放置磁铁15，为离子源提供磁场；磁铁15与阳极水冷腔密封法兰17之间放置一块软铁16，用来进行背面磁场短路；冷却水在对阳极14冷却的同时也对磁铁15进行冷却，避

免磁铁15因为过热而失去磁性；阳极室水冷腔密封法兰17与冷却水进、出水管（10，9）焊接在一起，它与阳极14之间的密封是通过密封件20来实现的，密封件20可选用金属刀口法兰，也可以用金属丝密封的方法实现；阳极室水冷腔密封法兰17经螺钉21与阳极14相固定连接，阳极14表面镀有氮化钛等耐腐蚀高强度的材料，以防止阳极14表面被等离子体或其它气体腐蚀，延长了阳极14寿命；阳极14放置在屏蔽罩6内，它与屏蔽罩6之间的绝缘是通过阳极上、下绝缘垫（5，7）之间实现的；屏蔽罩上盖4、屏蔽罩下盖8均通过螺丝与屏蔽罩6相连，它们共同为阳极14提供屏蔽作用。19是软铁固定螺丝，22和23是螺栓出气通道。

离子源是按如下方式工作的：通过冷却水管9或10给阳极14加一正电位，阴极灯丝1通直流或交流电流使其加热至热电子发射出来，这些电子在阳极电场的作用下向阳极14移动，同时这些电子在磁场的作用沿磁力线以螺旋运动方式进入阳极放电室12；工作气体经过进气管11，13进入阳极放电室12与电子发生碰撞产生大量的离子和二次电子，产生的二次电子在磁场与电场的共同作用下继续与工作气体进行碰撞，而离子在霍尔电场的作用下被加速并与阴极灯丝1产生的部分电子中和后形成等离子体射出离子源。

2.6.3 霍尔型离子源的特点：

与其它霍尔型离子源相比，该离子源有以下优点：

- 利用更换不同形状的阳极室可满足不同工艺目的，并且各种阳极室的形状都可以通过简单的机构加工实现，无需设计特别的控制电源来控制等离子体密度。
- 磁铁可以紧靠阳极放电室，增加了放电室内的磁场强度，尤其增加了阳极放电室侧壁上的磁场强度，能够在其侧壁上产生高密度等离子体；
- 在阳极水冷腔的密封上，采用了金属刀口法兰密封或是金属丝密封的方法，这样的密封方式可以满足半导体领域中超高真空工作环境的需求，而且用法兰密封能够方便地更换磁钢。

2.7 本章小结

本章研究了半导体器件加工工艺的特点并结合等离子体的特性，设计了高密

度等离子体刻蚀系统、高密度等离子体化学气相沉积系统、超高真空磁控溅射靶及溅射系统和霍尔型离子源清洗装置。这些设备不仅满足了半导体器件工艺的需求,而且根据磁控溅射靶设计思想而设计制作的矩形磁控溅射靶已用于硬质薄膜淀积的工业设备中。所有设计的系统或装置均申请了发明专利并获得了专利申请号,拥有自主的知识产权。

第三章 GaN 基半导体器件工艺研究

3.1 引言

化合物器件和集成电路的制造综合了材料科学、材料表征技术和半导体制造工艺。一个关于材料生长和器件制造的隐含规则是：这种制造工艺必须是可控的，并得到实际制造和工作容错的支持，尤其是针对精细特征尺寸几何图形。与制造工艺有关的关键问题有两方面：一是选择材料和设计标准，以获得预想的器件特性和性能；二是确定及控制必要的工艺流程中的每一环节。典型的工艺流程包括光刻、隔离、退火、刻蚀、金属化以及芯片检测等。

化合物半导体器件制造的先驱是金属/半导体场效应晶体管（MESFET）及其相关的器件。这些分立器件制作相对于集成电路制备来说比较简单，但是必须严格控制栅的制作过程（特别是表面的制备和栅凹槽的刻蚀工艺），从而实现对整个器件阈值电压和均匀性的控制。从 80 年代初开始，异质结场效应晶体管就因其较高的频率特性、较好的载流子输运特性并实现与 MESFET 器件相似的性能，可以放宽对光刻的要求而得到特别的关注，但同样要求在制作过程中很好地加以表征和控制，因为刻蚀栅凹槽时每相差一个原子层，会引起阈值电压 5-15mV 的变化^[67]。表面工艺中的极小误差、光刻中的随机材料损失或离子注入及干法刻蚀引入的损伤都会导致器件性能的巨大变化。因此，半导体制备工艺是制作器件或电路的关键因素之一。

目前，逐渐发展起来的第三代宽禁带半导体材料对微电子和光电子工业将会产生长期而又重大的影响。由于这类半导体材料表现出与常规半导体材料不同的物理和化学性质，因此对材料制备和器件制造技术都提出了新的挑战，需要对制造工艺进行研究以满足它们在应用方面的迫切需求。

本章针对 GaN 基器件制备工艺中常用清洗、刻蚀、介质膜淀积、光刻和金属化以及金属剥离等工艺进行研究。

3.2 清洗技术

在半导体器件制造过程中，芯片表面的清洗极其重要。实践证明，杂质玷污表面可引起器件性能恶化，甚至失效。在芯片加工过程中，环境气氛、人体以及

各道工序直接接触的化学试剂等都可能成为污染源，造成芯片表面的玷污。这些污染杂质可以分为以下几类：

- (1) 有机物杂质及疏水性无机物杂质，如油脂、残留的胶块、人的指纹等；
- (2) 金属杂质，如化学试剂中所含的各类金属离子；
- (3) 化学处理过程中所产生的表面膜，如快速化学腐蚀后产生的较厚的残留膜；
- (4) 粒子型杂质，如尘埃、细菌等；
- (5) 水溶性的酸、碱溶液等。

上述各类杂质都是通过与芯片表面的互相作用玷污表面的，其作用力分为化学力及分子间力。表面清洗就是通过物理或化学作用破坏玷污杂质与表面的作用力，达到消除杂质、清洁表面的作用。

3.2.1 常用清洗方法^[68]

1. 擦洗法：是清洗的头道工序，对除去晶片表面的大块污物效果较好；
2. 浸泡法：使用清洗剂对晶片表面进行清洗。如利用有机溶剂的结构相似者相溶原理溶解有机物；
3. 微腐蚀法：根据被腐蚀材料的特性选择腐蚀液体系，确定腐蚀液配比及腐蚀条件，以便获得合适的腐蚀速率以去除部分晶片材料并得到光亮平整的表面；
4. 超声法：当声波频率高于 20kHz 的声波通过液体内部时，可使液体内部各部分压强交替变化，当液体内的压强低于该温度下液体的蒸气压时，产生出成千上万个微小的蒸气泡；当液体内部的压强高于液体的蒸气压时，则蒸气泡便冷凝成液体，从而又形成成千上万个真空泡。当样品放置于超声清洗器内，超声能通过洗涤液在样品表面每秒钟形成大量的蒸气泡向真空泡的转化，从而冲刷了样品表面，并阻止粒子粘附到样品表面。同时，超声波通过液体内部时，可使液体温度升高，促进了洗涤液的化学激活。该方法是一种有效的清洗方法，一直广泛用于电子器件的生产工艺中；

5. 超高真空热清洗法：将晶片在高真空加热条件下解吸表面吸附的气体，热解蒸发自体氧化物、热解蒸发表面残留的有机物的方法；
 6. 等离子体清洗：是一种新兴的干式清洗方法，它通过在高真空下产生等离子体轰击晶片表面以去除表面粘附的玷污物。
- 此外，还有紫外线或远紫外线辐照方法，电化学法和化学气相清洗法等。

3.2.2 GaN 基器件和材料制备的常用清洗工艺

1. 工具清洗^[69]

- (1) 石英器皿：液体洗洁剂浸泡、刷洗；HF:H₂O=1:2（体积比）浸泡 10 分钟；自来水冲洗；王水浸泡 10 分钟；自来水冲洗；去离子水冲洗；烘干。
- (2) 玻璃器皿：液体洗洁剂浸泡、刷洗；自来水冲洗；铬酸洗液泡 8 小时以上；自来水冲洗；去离子水煮；烘干。
- (3) 金属工具：液体洗洁剂浸泡、刷洗；自来水冲洗；金属洗液浸泡 1 小时以上；自来水冲洗；去离子水煮；烘干。

2. 蓝宝石衬底清洗

- (1) 将蓝宝石衬底放入三氯乙烯中超声 10 分钟，重复三次；
- (2) 将蓝宝石衬底放入丙酮中超声 10 分钟，重复三次；
- (3) 将蓝宝石衬底放入无水乙醇中超声 10 分钟，重复三次；
- (4) 用去离子水冲洗 3 分钟，去掉蓝宝石衬底表面的无水乙醇；
- (5) 在 H₂SO₄ 和 H₃PO₄ 混合溶液（体积比为 3:1）中沸煮 15 分钟，去除衬底表面玷污层和大部分损伤；
- (6) 用去离子水冲洗 3 分钟，去除蓝宝石衬底表面的残留的腐蚀液；
- (7) 用氮气将样品吹干，放入超净柜中。

经过以上化学清洗，得到清洁的蓝宝石衬底。

3. GaN 和 AlGaN 材料清洗

湿法清洗：用三氯乙烯，丙酮，酒精在超声池中各超声三次（每次超声时间为 3~5min），以去除 GaN 衬底表面的微尘和油脂，然后将 GaN 片在稀盐酸

溶液中浸泡 3~5min 以去除 GaN 表面的氧化层, 用去离子水冲洗 40~50 遍, 最后用 N₂ 吹干。

干法清洗: 经湿法清洗的样品放入真空室内, 利用自制的霍尔型离子源装置对其进行干法清洗。阳极电压为 150V, 相应的离子束能量是 100eV, 阴极电流为 2.2A, Ar 流量为 5sccm, 系统相应的压力为 6×10^{-2} Pa(用分子泵组维持真空), 清洗时间为 20 分钟。根据需要, 清洗气体可以为 N₂、H₂、O₂ 或是几种气体组成的混合气体。

3.3 光刻工艺

光刻技术是随着印刷工业发展起来的一种表面加工技术, 又称为图形转移技术。光刻技术的利用和发展, 使器件在缩小尺寸、改善性能、提高集成度及提高产量等方面获得了很大进展。光刻技术在晶片上确定关键尺寸(例如微处理器的栅长)是传统的技术, 由于关键尺寸是制造过程中最难控制的尺寸, 所以它也就成为其它工艺所需要达到的尺寸。光刻中的关键尺寸常用做描述器件工艺技术的节点或称为某一代。

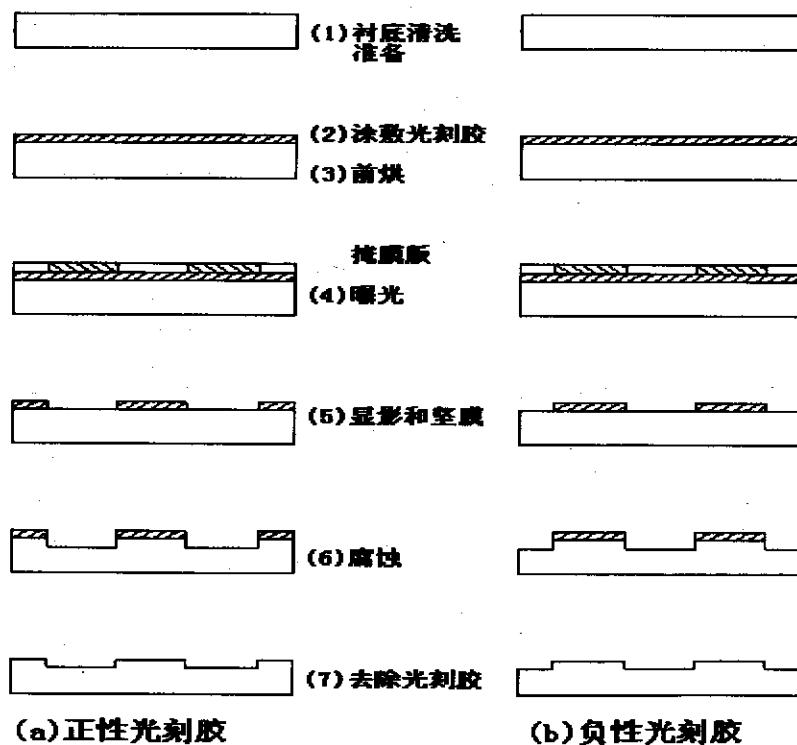


图 3.1: 接触式曝光工艺流程图

光刻工艺中的每一个步骤对光刻质量都有直接影响, 所以必须选择合适的工

艺条件，严格做好光刻过程中的每一步操作。光刻质量的好坏对半导体分立器件和集成电路的性能有很大关系，是影响成品率的主要原因之一，同时光刻的精度往往是某些新型器件能否研制成功的关键工艺。

以目前实验室普遍使用的接触式曝光为例，一般都要经过如图 3.1 所示的工艺流程：清洁处理、涂胶、前烘、曝光、显影、坚膜、腐蚀和去胶等步骤。经过以上主要工序就可以在晶片表面刻蚀出与掩膜版相应的图形。

3.3.1 光刻胶的选择

光刻胶是一种对光敏感的高分子化合物，它经过光照会发生交联、分解或聚合等光化学反应，使涂敷在晶片表面的感光胶膜改变性质。在光刻成像过程中，用它将掩膜版上的图形转移到晶片上，作为下一步刻蚀或离子注入时的保护膜。

按其光化学反应不同，光刻胶可分为正、负光刻胶。正性光刻胶经光照射后，曝光的部分会变得容易溶解，经显影处理后即不存在，只留下未曝光的部分而形成图形；负性光刻胶特性与正性光刻胶相反，曝光部分的光刻胶结合成高分子的聚合物而不易被溶解，所以经过显影处理后只留下被曝光部分的图形。

这两类光刻胶各有优缺点。对扩散和接触孔掩膜来说，负性光刻胶更可取，因为在这种掩膜中，图形一般由遮光的小正方形阵列所组成，而掩膜的对准比采用相同的正性光刻胶来得容易；过量曝光会使光刻胶的线条变宽；粘附性较好；成本低，产量高；缺点是分辨率会因高分子聚合物吸收显影液而膨胀。而正性光刻胶更适用于金属反刻，因为正性光刻胶的掩膜图形是由小窗口阵列组成，而掩膜其余部分则是不遮光的；过量曝光会使光刻胶的线条变窄；光刻胶中的尘粒产生的针孔的可能性要比负性光刻胶小得多；分辨率较高。

光刻胶的性能指标主要有感光度、分辨率、留膜率、抗蚀性、粘附能力和针孔密度等指标。

3.3.2 光刻对准曝光设备

光刻对准曝光设备分为三类，即接触式对准机，间隙式对准机及投射式对准机。

接触式曝光方法是将掩膜版与晶片直接密合接触，故其分辨率高，但也具备

了易污染掩膜版、缺陷密度高的短处，所以这使它在工业上没有实用价值，而在实验室大量使用。间隙式曝光方法是将掩膜版与晶片间隔分开 5~50 微米的距离进行曝光，但由于衍射效应的影响使得分辨率变差。在对准方法上和接触式对准机一样，多使用人工对准，由于掩膜版与晶片图形必须分别成像在显微镜内，由于焦距不同，使对准变得非常困难。为了改善接触式对准机对掩膜版的污染，同时又要维持较高的分辨率，利用在掩膜版与晶片之间增加一个镜面组合，使掩膜版远离晶片又可以获得较好的影像。以光刻成像的图形转换来看，此系统只是利用镜面反射，将掩膜版上图形转换到晶片上，所以一般光学透镜存在的像扭曲、倍率差等几乎为零。

3.3.3 光刻工艺

1. 涂胶

涂胶是将光刻胶涂在等光刻的晶片上。要求涂布好的光刻胶层粘附良好、均匀、无针孔、厚度合适。

涂胶的方法有喷涂法和旋转法等几种，国内用得较多的是旋转法。自旋涂胶法是使晶片中心与旋转盘的轴心重合。涂胶时把晶片放在圆盘上，并采用真空吸附法把晶片固定在转盘的轴心上。滴上胶后先低速旋转，使滴在晶片上的胶匀开，紧接着进行高速旋转，以得到所需要的均匀的涂层厚度。

对于选定的光刻胶而言，胶膜越薄、分辨率越高。但光刻胶的厚度不能太薄，否则光刻胶上的针孔密度就大大增加。另外膜厚还与刻蚀图形的深度、晶片图形的台阶高低有关，刻蚀时间越长，就需要用较厚的胶膜来保护要屏蔽的部分。晶片图形台阶越高，同样也要求胶膜越厚，否则台阶区会由于胶的覆盖不好而损坏光刻图形。

目前常用的控制膜厚的方法有：改变光刻胶的浓度、在旋转法涂胶时采用转速控制胶膜厚度、采用多次涂胶等方法。其中采用转速控制膜厚的方法最常用。实验中测得膜厚与转速的关系如图 3.2 所示。

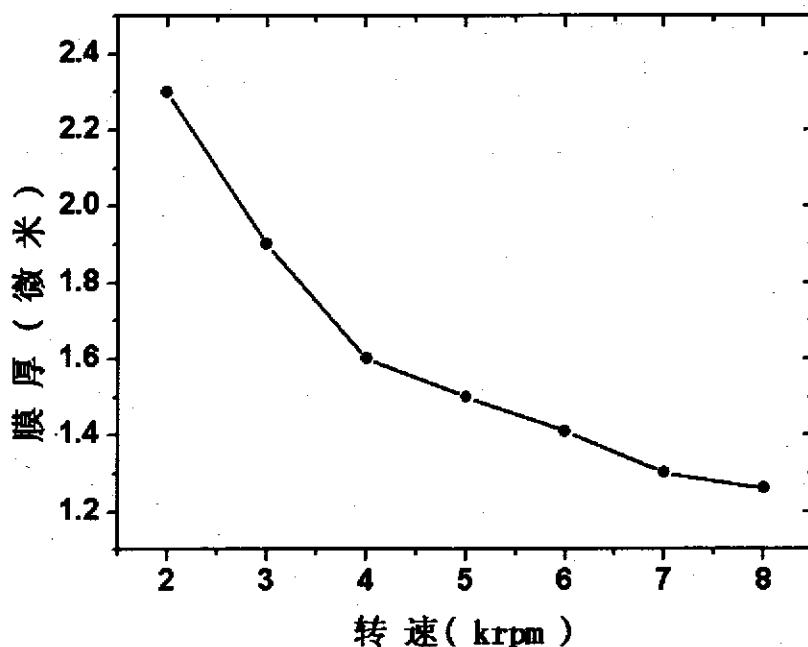


图 3.2: BP212 型正胶膜厚与匀胶机转速关系图

(KW 型匀胶机: 中科院微电子所生产)

2. 前烘

前烘是把涂好光刻胶的晶片在一定条件下放在烘箱中烘焙，其作用是使溶剂挥发、胶膜干燥。因为旋转过程中表面涂层的溶剂逐渐挥发而硬化，其下面部分溶液不易扩散出去，或被吸附在表面，烘焙能增加溶剂的蒸气压和系统的动力学能量，使里面的溶剂从薄膜中逸出，从而使光刻胶与晶片表面更紧密接触，显影时能经得起畸变的应力，同时使显影时间比较稳定。对于负性光刻胶而言，如果前烘不足，则胶中的溶剂未能完全挥发，曝光时阻碍抗蚀剂中分子交联，因而显影时有部分胶被溶解，形成浮胶或图形变形等；但过高的烘焙温度可使聚合物发生热交联或使胶膜翘曲硬化，在显影时留下底膜。而对正性光刻胶时，前烘不足会造成显影不稳定，同时出现较差的粘附性能；显影时易出现浮胶，甚至全部接脱落；在接触曝光时易粘版等。

前烘的温度与时间依赖于光刻胶的性质和光刻过程。因此具体适用于这一过程的前烘时间及温度由实验决定。

经实验得到：对于 BP212 型正性光刻胶，当膜厚为 $1\mu\text{m}$ 时，最佳前烘温度为 90°C ，时间 15-30 分钟。

3. 定位与曝光

曝光的方法包括接触式曝光、接近式曝光、投影曝光等。接触式曝光是国内半导体分立器件制作过程中普遍采用的曝光方法。这种方法的优点是设备简单，成本低，操作容易，产量大，并且已实现微米以下条宽工艺。它的缺点是在各次光刻对准过程中，掩膜版与晶片重复接触，晶片表面的光刻胶易磨损，掩膜使用寿命短。

定位对光刻精度影响很大，是光刻过程中十分重要的一环。操作过程是：正式曝光前先预热紫外灯约 10 分钟，以便光源发光稳定，再把经前烘的晶片放入可微调的工作台上，然后进行定位。在显微镜下仔细调节微动装置，使掩膜版上图形与晶片的相应图形准确套合，再将晶片与掩膜版紧紧相帖，然后再检查一下是否对准。定好位后在曝光灯下进行曝光。

曝光条件主要是选择曝光强度和时间，一般用曝光量 E 来表达这两者之间的关系：

$$E = I \cdot t \quad (3-1)$$

式中， I 为光强， t 为时间。而在进行某一次光刻的实际操作过程中，光源、光源和晶片之间的距离等因素都是固定的，所以通常用曝光时间来表示曝光量。曝光时间又与光刻胶的厚度和种类等因素相关。

曝光时间是由光源到衬底的距离，光源强弱，光刻胶的感光性能和光刻版玻璃厚薄等因素决定。对于负性光刻胶，在曝光过程中，若曝光时间过短，胶感光不足，光刻胶的光化学反应不充分，光刻胶的抗蚀性能就会降低，显影时胶会部分溶解，此时在显微镜下可观察到胶膜发黑；若曝光时间过长，会使光刻胶不感光部分的边缘微弱感光，产生光晕现象，腐蚀后边界模糊或出现皱纹，使分辨率降低。对于正性光刻胶，在曝光过程中，若曝光时间过短，胶感光不足，光刻胶的光化学反应不充分，部分光刻胶还未软化，显影时无法将曝光部分的光刻胶全部溶去，在显微镜下可观察到光刻的窗口内还残留少量的光刻胶，这样将影响下一步的刻蚀和以后的金属化；若曝光时间过长，同样使光刻胶不感光部分的边缘微弱感光，产生光晕现象，腐蚀后边界同样模糊，效果不佳。

经实验得到：对于 $1\mu\text{m}$ 厚的 BP212 型光刻胶掩膜，最佳曝光时间为 15 秒。

4. 显影

显影的目的是在曝过光的晶片表面的胶膜上显影出与掩膜版相同(正性光刻胶)或相反(负性光刻胶)的图形。显影的方法有两种，即浸泡法和喷雾法。目前广泛用于生产线上的是喷雾法，而实验室里使用最多的是浸泡法，即将经曝光后的晶片浸渍在装有显影液的容器中，并不断地将晶片晃动，以达到显影目的。

影响显影速率的主要因素有显影液的温度和浓度。通常显影时温度越高则溶解速率越快，所以必须控制显影液的温度变化。对于负性光刻胶而言，显影液采用有机溶剂，通常不存在浓度的问题；而采用正性光刻胶时，碱性水溶液浓度对显影速率有较大影响，必须严格按照规定的比例配制。如果配制不当，会由于显影过快或过慢而不易掌握显影时间，并呈现出较差的图形边缘。

显影液与去离子水的比例为 1:1，显影液最佳温度是 20℃。当温度确定后，误差必须被控制在±1℃以内，显影时间为 60 秒。

5. 坚膜

坚膜可以除去显影后溶入胶膜中的溶剂，使胶膜与晶片之间帖附得更牢，还可以增强胶膜本身的抗蚀能力。坚膜的方法与前烘相同。

坚膜的温度与时间必须选择适当。由于高聚物在玻璃化温度范围内会产生微量的塑性流动，如果晶片界面的粘附能力较强而不致因这种微量的塑性流动使图形变形，则这种微量流动能改善光刻胶与表面的粘附。当温度过高，则会发生较大的塑性流动，使图形变形；温度过低时，则不发生塑性流动。只有当温度合适时可使胶膜既有微量的塑性流动，又不会使图形变形。

坚膜时采用缓慢升温和自然冷却，可以使胶膜更坚固，而且可以防止胶的细小裂纹和毛刺等。

通过实验得到：对于 BP212 型光刻胶，最佳坚膜温度为 120℃，时间为 20 分钟。

6. 腐蚀

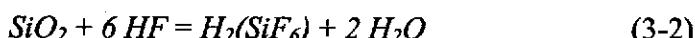
腐蚀是用适当的方法将无光刻胶覆盖的晶片材料腐蚀掉，而有光刻胶覆盖的区域保留下来。因此所用的腐蚀液必须既能腐蚀掉裸露的晶片表面材料，又不损伤光刻胶层。

腐蚀的方法可分为干法和湿法两种。干法腐蚀见 RIE 工艺。

常见的材料湿法工艺如下：

(1) 二氧化硅

二氧化硅主要用氢氟酸进行腐蚀，可在腐蚀液中加入适当的氟化铵作为缓冲剂。腐蚀过程的化学反应方程式为



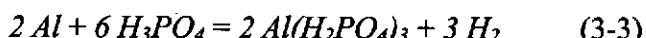
(2) 氮化硅

目前在半导体器件制造中常用氮化硅作为保护膜。由于氮化硅化学性质稳定，氢氟酸对它的腐蚀速率较慢。

通常采用 180℃ 磷酸，腐蚀速率约为 10 nm/min。

(3) 铝

常用纯磷酸作为腐蚀液。用水浴加热磷酸到 65-70℃，放在超声槽上，放入晶片，开动超声发生器，进行超声腐蚀。在腐蚀过程中不断将晶片从腐蚀液中取出，放入无水乙醇中以去除气泡。其化学反应式为：



7. 去胶

为了给下一步操作留下一个清洁的没有玷污的表面，必须将晶片表面的胶膜除去。去胶的方法有：溶剂去胶，氧化法去胶和干法去胶等。

最为常用的方法是溶剂去胶，即把带有光刻胶的晶片浸泡在适当的有机溶剂中，使聚合物溶胀而把胶去除的方法。

3.4 氮化硅介质膜淀积

在半导体器件和集成电路的制造过程中介质膜都起着重要作用。现代电路设计的集成度要求使用多层金属化系统来实现器件之间互连以及作为信号传输线或作为电源总线通路，金属层之间都必须用介质膜进行隔离，这时介质膜可以在半导体和金属层或金属层与金属层之间起到电学和机械隔离的作用。介质材料也可以通过续接悬挂键对半导体材料进行表面钝化处理，降低了表面态密度。介质层也用于在制造过程中保护化合物半导体不受化学侵蚀和玷污，并提供对表面的机械保护。封闭的介质膜亦可用于退火期间阻止表面分解。所以介质膜必须是有

适当的介电强度、物理和化学性质稳定的高度完整并且均匀薄膜。

化合物半导体材料没有硅工艺中可用的坚固基质氧化层作为介质膜，所以必须用化学淀积或其它淀积等方法来淀积介质膜。目前常用的介质膜主要有氮氧化硅 (SiO_xN_y)，氮化硅 (Si_xN_y) 和氧化硅 (SiO_x) 等几种。

目前最常用的化学气相淀积方法是等离子体增强化学气相淀积 (PECVD)。在 PECVD 工艺过程中，等离子体的激励给予的能量在数百电子伏特范围或更小，离子轰击带来的表面损伤很小；反应气体简单，灵活性高；衬底仅需加热到 200-400°C，而自加热效应就可以将衬底带入这一温度范围。由于温升低，可以通过特征的发射和吸收能量直接监测气相反应、反应标样和副产品，容易实现过程控制或终点检测。

氮化硅膜是致密的绝缘体材料，介电常数为 5.8~6.1，折射率为：1.98~2.05，密度为 $2.3\sim2.8\text{ g/cm}^3$ ，不易潮解，对碱离子的迁移是极好的阻挡层。正是由于 SiN 的高折射率、高致密度，它在半导体器件工艺中的地位逐渐超过 SiO_2 。例如应用于半导体器件衬底的表面，作为器件的掩模使用，具有减少器件表面的氧化、饱和衬底材料表面的悬挂键以及防潮和防止碱金属杂质扩散的作用，从而有效地减少器件的反向漏电流，提高器件的工作性能。事实上，氮化硅是 GaN 基异质结场效应晶体管最为有效的掩模材料，能对 GaN 基异质结场效应晶体管存在的表面态引起的深能级起到有效的钝化作用，从而大幅度降低电流崩塌效应对器件性能的影响，提高器件工作特别是高频工作时的稳定性和可靠性^[70]。在浅槽隔离 (STI) 和自对准接触工艺中，氮化硅也被广泛用作掩模^[71]。另外，将 SiN 作为多晶硅太阳能电池表面的减反射层^[72]，可以大大提高电池的效率。因此它在半导体、微机械电子系统等领域中被大量用于器件钝化或是作为电容介质、隔离和结构材料。相对于其它介质膜来说，由于氮化硅性能的优势而使它逐渐成为研究热点，但高质量的氮化硅薄膜生长难度大，PECVD 制作过程所需控制的参数多。

为了提高氮化硅薄膜的性能，Dun Haiping 等人^[73]详细研究了用 PECVD 淀积氮化硅薄膜的机理；V. T. Volkov 等人^[74]分析了氮化硅薄膜成份和性能；S. W. Hsieh 等人^[75]讨论了在 PECVD 工艺中使用不同载气对淀积的氮化硅薄膜性能的影响；柳襄怀等^[76]采用 PECVD 法分别在金属基片和硅片上淀积具有高绝缘耐压

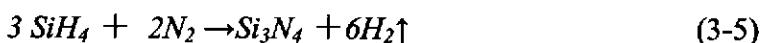
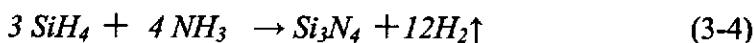
性能的氮化硅薄膜。但是，目前在 GaN 基材料上沉积氮化硅薄膜的研究较少。实验中，我们在 GaN 材料（分子束外延方法在蓝宝石衬底上生长）上生长氮化硅薄膜，分析了在制备过程中沉积温度、射频功率、气体流量等对氮化硅薄膜性能的影响。

1. 工艺原理：

PECVD 中所用的等离子体是由离子、电子和热中性物质组成的非平衡等离子体，其中浓度为 $10^9\text{-}10^{12}\text{cm}^{-2}$ 能量为 1-10eV 的电子使气态物质激活，产生化学活化分子，它们在比较低的温度下就可以在晶片上发生化学反应，生成介质膜。

2. 反应气体

氮化硅的沉积可以使用高纯硅烷，氨气或氮气等。在平行板反应器中氮气的解离速率比硅烷低，易生成富硅膜，且呈张应力，易龟裂^[77]。载气通常选用高纯氮气，也可以用氦气、氢气、氩气或者氮气-氩气混合气体。最为常用的反应气体为硅烷 (SiH_4) 和氨气 (NH_3) 或 SiH_4 和氮气 (N_2)，反应式为：



3. 典型工艺流程

反应室充入氮气，打开反应室，装好待沉积的晶片；抽真空到 0.1Pa；回充氮气到几百 Pa 压力，然后再抽真空到 0.1Pa，如此反复三次，实现真空清洗；加热晶片至沉积温度；反应室充氮气，压力维持在 60Pa，起辉 10 分钟，进行干法清洗；调节反应气体到预定流量，同时将背景压力到预定值，接通射频电源，完成沉积；关闭射频电源，切断反应气体，并对流量计进行氮气清洗；整个系统充氮气至常压，开炉取片。

4. 工艺参数对沉积的影响

在自制的 HD-PECVD 设备上进行氮化硅沉积工艺参数研究，这些参数主要包括射频功率、反应气体组分及分布、气体流量、衬底温度和极板间距等。

(1) 极板间距的调整：

根据两个原则选择极板间距即一是要求射频起辉电压尽量低，以便减弱紫外线和软 X 射线的强度，同时以可以降低等离子体电位，使晶片表面减少射频辐

射损伤；另是根据气体放电的邢巴定律^[78]，综合考虑气压和极板间距，使之有比较稳定而又尽可能小的起辉电压。

平行板反应器一般板间距要选择大于五倍的高频暗区，才不妨碍放电及淀积反应。对于常用的反应压力，暗区的宽度为 1-5 毫米，因此一般选择极板间距为 15-30 毫米^[79]。另外极板间距对淀积均匀性有较大影响，间距不宜过大，否则会加重电场的边缘效应^[80]。经实验研究表明（如表 3.1 所示），我们自制的高密度等离子体化学气相淀积设备的最佳极板间距为 25 毫米。

表 3.1：氮化硅成膜均匀性与极板间距关系

极板间距	30	25	20	15
成膜情况	不均匀	均匀蓝色	不均匀	不均匀

(2) 射频功率

保持 N₂ 的流量为 10sccm，SiH₄ 的流量为 10sccm，反应室总压强为 1.4Pa，磁场强度为 110Gs，衬底温度为 350℃不变的条件下，通过改变射频功率来进行实验。射频功率对淀积速率的影响如图 3.3 所示。

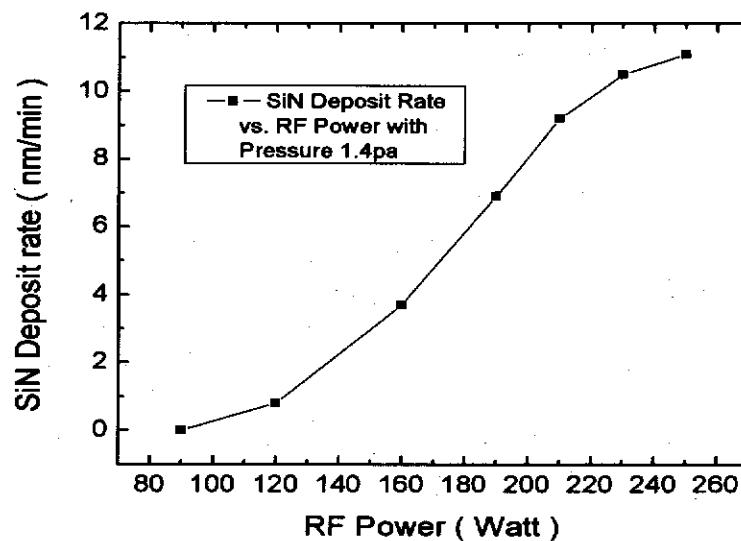


图 3.3：氮化硅淀积速率与射频功率关系图

当 SiH₄ 浓度足够高时，增加功率会增加反应自由基的浓度，因而淀积速率上升。但 SiH₄ 浓度过低时，因激活率达到饱和，这时淀积速率基本不受射频功率的影响。但功率密度不宜过大，超过 1W/cm² 时器件会造成严重的射频损伤[78]

(3) 衬底温度

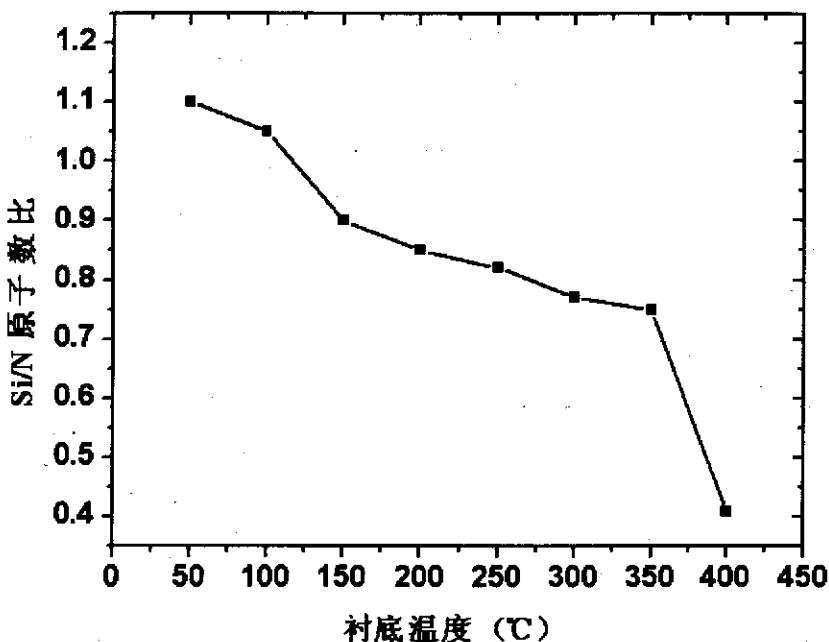


图 3.4: 衬底温度与 Si/N 原子比关系

衬底温度对淀积速率的影响甚小。但对样品的物理化学性质有着重大影响，这包括温度升高时膜的折射率和密度曾直线上升，并因增强了表面反应而降低了膜中的含氢量，改进了化学组分，如图 3.4 所示。

当淀积温度低于 150°C 时，氮化硅薄膜的 Si/N 比值大于 0.9，其电阻率和击穿场强较小。这是由于当淀积温度较低时，N₂ 和 SiH₄ 等气体分子分解成氮等及原子团、硅离子及原子团等活性粒子的几率较小，并且活性粒子的能量较低，因此在基片上合成氮化硅分子的能量也较低。由于氮化硅的分解反应也同时存在，因此在温度较低的情况下，硅在基片表面的吸附大于氮的吸附，因此薄膜中 Si/N 比值大，即生成富硅膜。在温度较低的工艺条件下生长的氮化硅薄膜附着力小，厚度薄，强度低，其电阻率和击穿场强小，在较低温度淀积的薄膜，本征应力大而为张应力，热处理时易出现龟裂。随着淀积温度的升高，气体分子分解成活性粒子的几率增加，活性粒子的能量增大，基片温度的升高使得在基片上合成的氮化硅分子能量增强，提高了粒子在基片表面的迁移，分解反应的几率减小，使得薄膜的 Si/N 比值趋于标准计量比 0.75，薄膜的电阻和击穿场强增大，并且薄膜的致密度得到提高。当淀积温度高于 400°C 时，活性粒子的能量大大增加，活性粒子间的反应加剧，制备薄膜的真空室粉尘增多，薄膜的针孔和缺陷增多，因而

电阻率和击穿场强下降，同时由于硅在基片上的吸附率低于氮的吸附率，致使薄膜中氮的含量增加，薄膜的结构发生改变。另外由于淀积温度的升高，薄膜的热应力增加，当温度降至室温时，薄膜出龟裂甚至脱落的现象。

从图 3.4 可以看出，PECVD 淀积氮化硅的温度选择 250-350℃左右，这样既可以保证膜的本征压应力，从而有良好的热稳定性和抗裂能力。

(4) SiH₄ 流量对氮化硅淀积速率的影响

将磁场强度保持在 110Gs，衬底温度设定为 350℃，射频功率为 230W。改变 SiH₄ 和 N₂ 的流量，得到如图 3.5 所示的 SiH₄ 流量与淀积速率的关系曲线。

从图 3.5 可以看出，随着 SiH₄ 流量的增大，氮化硅淀积速率逐渐增大；随着 SiH₄ 流量的进一步增加，反应速率增加的趋势变缓。

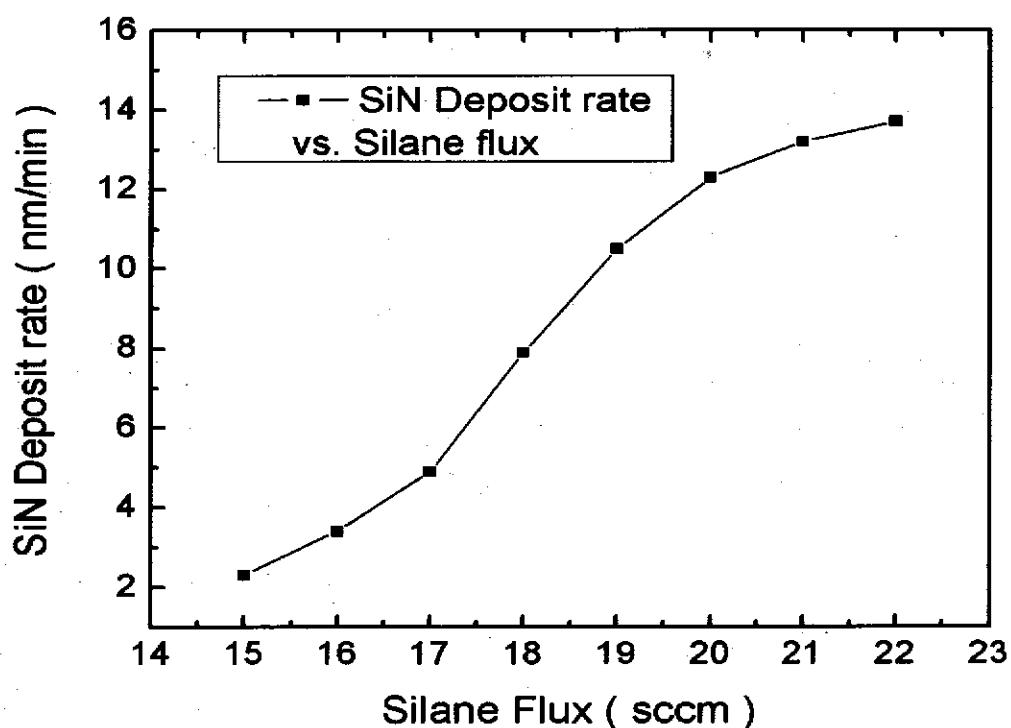


图 3.5：氮化硅淀积速率随 SiH₄ 的流量变化关系图

(5) 磁场强度对氮化硅淀积速率的影响

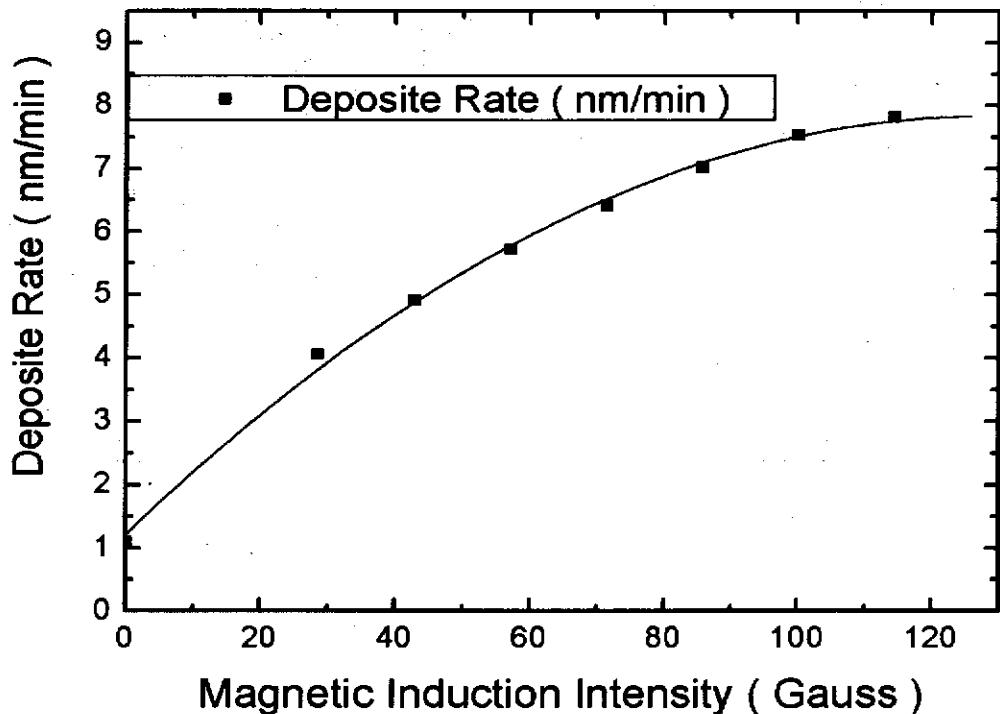


图 3.6: 氮化硅沉积速率与磁场强度变化图

N_2 流量为 10sccm, SiH_4 流量为 10sccm, 反应室压力为 1.4Pa, 衬底温度为 350℃, 射频功率为 230W, 通过改变磁场大小就可以得到如图 3.6 所示的氮化硅沉积速率与磁场强度的关系图。

从图中可以得到: 当系统中增加磁场强度, 氮化硅沉积速率随磁场强度成正比变化。这是由于增大磁场强度后, 电子的运动轨迹从原来无规则运动变为在磁场作用下做螺旋运动, 电子与气体分子的碰撞截面增大, 单位时间内反应气体电离的速率增大, 所以氮化硅沉积速率地就相应地加快。

此外, 我们还研究了磁场强度大小对氮化硅折射率的影响。图 3.7 给出的是椭偏仪测得的 SiN 折射率在不同的磁场强度下随椭偏仪入射光波长的变化。从图中看出, 当磁场强度增大时, 氮化硅的折射率随之增大。这里我们给予的可能解释是: 由于磁场对 SiN 沉积过程中辉光放电产生的等离子体的空间限制, 使等离子体内部粒子之间的碰撞几率加大, 等离子体激发加强, 密度增大, 因此沉积的氮化硅较为致密。根据绝缘体的 Clausius-Mossotti 方程:

$$\epsilon = \epsilon_0 (1 + \chi_e) = \epsilon_0 \left(\frac{1 + \frac{2}{3} N \gamma_{mol}}{1 - \frac{1}{3} N \gamma_{mol}} \right) \quad (3-6)$$

其中, N 为分子数密度, γ_{mol} 为分子的极化率, 在 γ_{mol} 不变的情况下, 介电常数将增大^[81]。

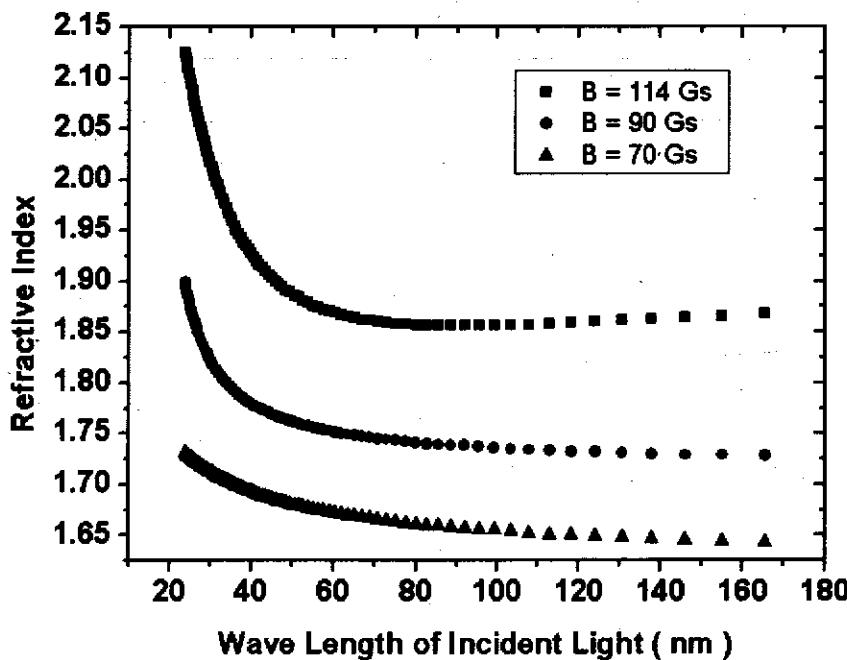


图 3.7: 氮化硅折射率随磁感应强度的变化图

(6) 反应室压力

淀积期间反应室内气体总压力对淀积的影响一般是压力增加时淀积速率大。选择压力的准则通常是对特定反应及特定结构的反应器保持稳定的等离子体, 以保证膜的均匀性及重复性。对于实验所用的自制设备, 反应室压力选择在 1.4Pa。

5. 氮化硅质量检测

(1) 厚度和折射率:

比色法: 利用白光在介质膜-空气界面反射形成干涉色与标准色对照, 推断膜厚度, 该方法操作简便, 但精度较差;

$$\text{干涉法: 膜厚度 } d = \text{条纹位移} \times (\lambda/2) \quad (3-7)$$

式中 λ 为入射光波波长。当使用多光束干涉仪可测量最小厚度为 5 nm, 最大厚度为 2 μm 的范围。该方法需要在膜与衬底之间制备一个台阶;

椭偏法: 利用椭圆偏振光入射介质膜前后偏振态的变化, 测量计算膜厚, 是目前测量最精确的方法。同时可测量膜的折射率, 测量方法简便且无损伤。

(2)介电常数 ϵ_r :

$$\text{介电常数表达式为 } \epsilon_r = Ct / \epsilon_0 A \quad (3-8)$$

式中, C 为由介质构成的金属-绝缘体-金属 (MIM) 电容, t 为介质厚度, ϵ_0 为真空电容率, A 为电容电极面积。利用椭偏法测量得到介质厚度, 用电容-电压法测量得到电容值, 由形成电容的几何尺寸得到 A, 根据公式可计算得到。

(3)击穿电场强度:

用晶体管图示仪测量厚金属 ($>100\text{nm}$) 所形成的 MIM 电容的 I-V 特性, 当电压增加时, 传导电流相应增加, 当电压达到最大值时电流从微安量级向毫安量级急剧转折。此最大电压用膜的厚度归一, 得到膜的击穿电场强度。

(4)电阻率:

$$\text{介质膜的电阻率 } \rho \text{ 表达式为 } \rho = (V/I)/(A/t) \quad (3-9)$$

式中, A 为电极面积, t 为介质膜厚度, I 为电压 V 下的电流

6. 氮化硅测量结果

当 N_2 的流量为 10sccm, SiH_4 的流量为 10sccm, 反应室总压强为 1.4Pa, 衬底温度为 350°C, 射频功率为 230W, 磁场强度为 110Gs 时, 淀积速率为 7.5nm/min, Si/N 原子比例约 0.75, 折射率为 1.8~2.03。生长 20 分钟得到 150nm 厚 SiN 材料的击穿场强为 $8 \times 10^6 \text{V/cm}$, 介电常数为 6.0, 电阻率为 $8.3 \times 10^{10} \Omega\text{cm}$ 。

3.5 刻蚀工艺

刻蚀工艺是用化学或物理方法有选择地从晶片表面去除不需要的材料的过程。在半导体制造工艺中有两种基本的刻蚀工艺即干法刻蚀 (又称为等离子体刻蚀) 和湿法刻蚀。

早期的刻蚀工艺大多为湿法刻蚀, 该工艺简单, 设备易于建立, 成本低, 而且具有非常好的选择性。湿法腐蚀包括扩散机制和反应限制两种机制, 扩散限制的速率取决于表面生成物扩散的快慢, 而反应限制中样品表面的化学反应会逐步限制腐蚀速率^[82]。III族氮化物与其它半导体材料相比, 它们的化学性质不活泼, 并且有很强的化学键, 如 GaN, InN, AlN 的键能分别为 8.92, 7.72 和 11.52eV,

而 GaAs 的键能为 6.52 eV^[83]。高键能特性使得在刻蚀III族氮化物时需要比其它半导体材料更高的激活能。室温下对III族氮化物进行湿法腐蚀时，表面只有极少的一部分键能被打断，因此腐蚀速率极低。Pearlton 等人^[84]在 30-50% 的 NaOH 溶液中腐蚀 GaN，腐蚀速率约为 2nm/min。在较高温度下用高化学活性的熔融 KOH 或 NaOH 溶液腐蚀 GaN 材料速率会提高一些。不同组分的III族氮化物腐蚀情况有很大差异，单晶 GaN 用 NaOH 腐蚀时需要不停地搅拌以防止不可溶生成物镓的氢氧化物覆盖在表面阻碍反应的进行。但用 NaOH 可有效地腐蚀 AlN，其腐蚀速率主要取决于腐蚀剂的温度和浓度，而与是否搅拌无关，说明它属于反应限制机制^[85]。另外研究人员利用光或电流来辅助提高湿法腐蚀速率^[86]，如 Youtsey 等人采用汞灯照射，在 KOH 溶液中腐蚀 GaN 的速率可达到 20nm/min^[87]。氮化物经腐蚀后的外延层很容易与衬底分离，这是由于在衬底材料和外延层界面处存在大量缺陷的原因。利用辅助增强腐蚀技术虽然可以提高腐蚀速率，但是高速率导致腐蚀速率不均匀，从而使表面变得更粗糙，在腐蚀后的表面上常常可以看到很多线位错或其他缺陷。总之湿法腐蚀速率低，腐蚀后的样品表面和侧壁都很粗糙，工艺过程难以控制，并且腐蚀图形精度低，限制了图形关键尺寸，不能满足日益减小的特性线宽和更陡直结构的要求。

干法刻蚀技术应集成电路制造的需要逐渐发展起来，并为现在大部分的刻蚀工艺所采用。干法刻蚀是把晶片表面暴露于气态中产生的等离子体，等离子体通过光刻胶或其它掩膜中开出的窗口与晶片表面材料发生物理或化学反应，从而去掉暴露的表面材料。干法刻蚀是亚微米尺寸以下刻蚀器件的主要方法。而在湿法刻蚀中，液体化学试剂（如酸、碱和溶剂等）以化学的方法去除晶片表面的材料。干法腐蚀具有如下优点：（1）避免了由于液体试剂毛细管作用而引起的光刻胶玷污或者脱落；（2）能获得高度的各向异性腐蚀，刻蚀侧壁陡峭，具有高的刻蚀深宽比；（3）通入的反应气体量少，排出物的量也相应少，因此减少了反应原料和产物处理的成本；（4）便于工艺监控，实现工艺自动化^[82]。

由于反应离子刻蚀（RIE）既包含物理的溅射过程，又包含化学反应过程，因此具有较大的腐蚀速率、较好的刻蚀选择性、表面损伤较小、仅在中等真空条件下就能进行。化学反应过程指刻蚀气体通过辉光放电产生活性粒子，活性粒子与样品表面相互作用产生易挥发产物而脱离样品表面，从而达到刻蚀的目的；物

理溅射过程是指活性粒子对样品表面的轰击作用，它可以起到打断化学键、加速反应物脱附、促进样品表面的化学反应等作用。如果刻蚀时只有化学反应起作用，虽然离子能量低会降低刻蚀损伤，但是低离子能量将导致在纵横方向的刻蚀速率基本相同，从而表现出各向同性刻蚀特性，这将缺失关键尺寸的图形传输；反过来，如果刻蚀以物理溅射为主，由于高能离子垂直轰击样品表面使其分解形成刻蚀产物，因此表现出各向异性刻蚀特性，但同时会带来很明显的刻蚀损伤、低选择比和偏离化学计量比的表面，因此理想的刻蚀工艺设计应该平衡刻蚀机制中的化学和物理过程，从而实现低损伤、高精度图形传输的刻蚀结果。

干法刻蚀技术具有各向异性、均匀性与重复性好等优点，所以被广泛用于GaN 基电子器件工艺中。下面研究了反应离子刻蚀的工艺参数对 Si_3N_4 、GaN 和 AlGaN 等材料刻蚀速率等的影响。

1. 刻蚀材料和刻蚀气体的选择

表 3.2 反应离子刻蚀III族氮化物器件工艺常用气体种类

材料	刻蚀气体
Si_3N_4	$\text{CF}_4, \text{CF}_4 + \text{H}_2, \text{CF}_4 + \text{O}_2, \text{SF}_6$
Al	$\text{CCl}_4, \text{CCl}_4 + \text{Ar}, \text{CCl}_4 + \text{Cl}_2, \text{BCl}_3, \text{PCl}_3, \text{SiCl}_4, \text{Cl}_2$
Ti	$\text{CCl}_4, \text{CF}_4, \text{CF}_4 + \text{O}_2$
GaN 或 AlGaN	$\text{CCl}_4, \text{CCl}_2\text{F}_2$

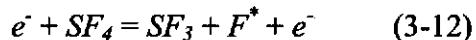
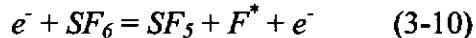
由于反应离子刻蚀（RIE）是利用刻蚀气体在电场加速作用下形成的等离子体中的活性基，与被腐蚀材料发生化学反应，形成挥发性物质并随气流带走。所以在刻蚀过程中，选择合适的刻蚀气体，使材料转变为挥发态是至关重要的。表 3.2 列举出了与 III 族氮化物器件制备相关的 RIE 工艺中常用的气体种类。

2. 刻蚀参数对 Si_3N_4 刻蚀速率的影响

从上表中看出：用 RIE 方法刻蚀氮化硅材料时，刻蚀气体中都含有氟原子活性基，使其反应生成 SiF_4 挥发性物质并随气流带走。在实验过程中使用 SF_6 刻

蚀氮化硅，用 CCl_2F_2 刻蚀 GaN。刻蚀氮化硅时发生的反应分为两个阶段：

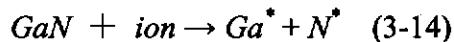
SF₆的离化



氮化硅与活性 F* 的反应



刻蚀 GaN 和 AlGaN 材料时，用含氯其等离子体进行刻蚀，刻蚀 GaN 材料的反应方程式为：



在反应离子刻蚀中，总的刻蚀速率受到两个方面的限制即活性物质供应速率和未经反应的活性物质抽出速率的限制。

(1) 射频功率对刻蚀速率的影响

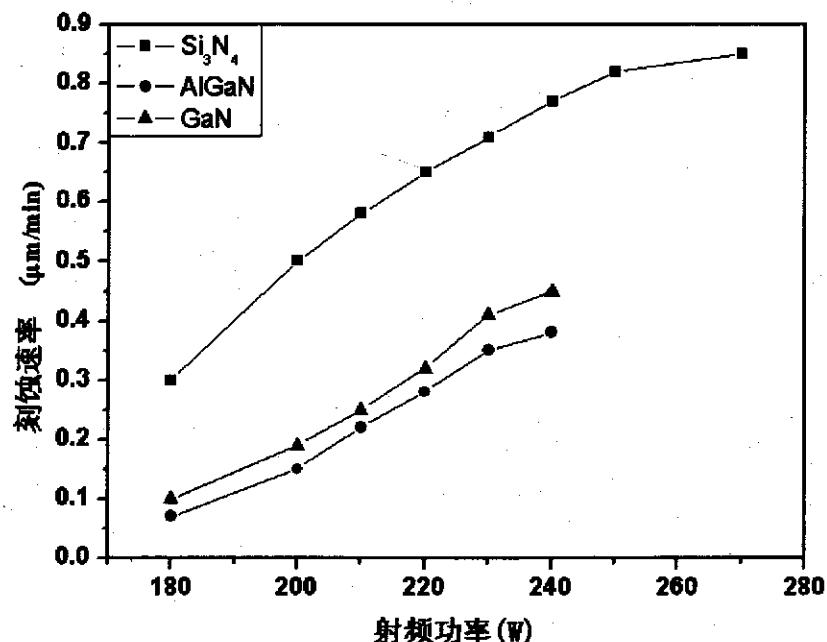


图 3.7：刻蚀速率随射频功率的变化图

刻蚀氮化硅时，将 SF₆ 的流量设定为 40sccm；刻蚀 GaN 和 Al_{0.25}Ga_{0.75}N 时，

将 CCl_2F_2 流量固定为 40sccm。反应室压强固定在 2Pa, 磁场强度控制在 110Gs., 可以得到如图 3.7 所示的刻蚀速率随射频功率变化曲线。

当射频功率增大时, 刻蚀速率随之增大。这是因为当射频功率增大时, 单位时间内电离的等离子体密度增加, 而且功率增大时板压增大、自偏压增大, 单位时间内到达衬底表面的离子增多, 所以刻蚀速率也随之增大。

(2) 刻蚀速率随磁感应强度的变化

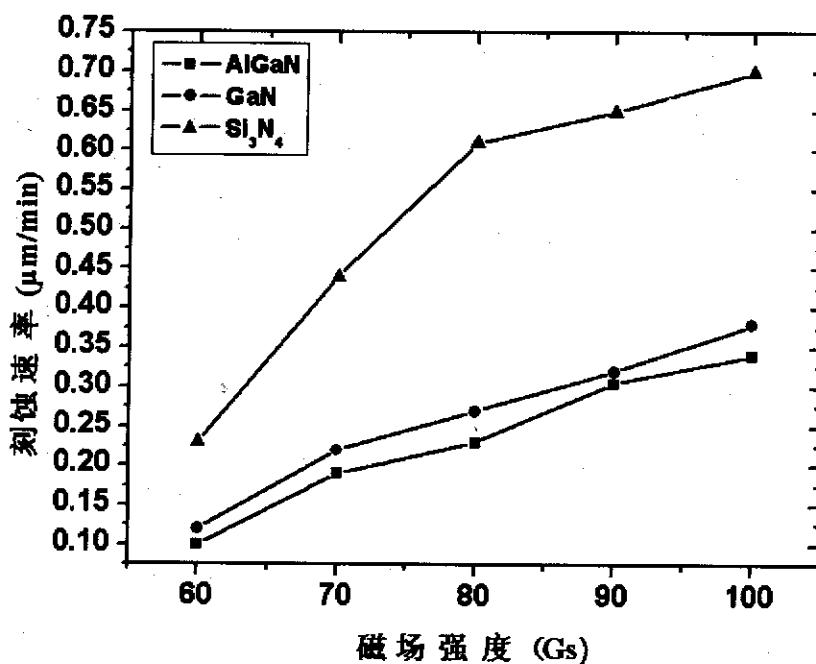


图 3.8: 刻蚀速率随磁感应强度的变化图

在保持 SF_6 的流量为 40sccm; 刻蚀 GaN 和 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 时, 将 CCl_2F_2 流量固定为 40sccm。气体压强为 2Pa, 射频功率为 230W 的条件下, 通过改变磁感应强度的大小进行实验, 可以得到如图 3.8 所示的刻蚀速率随磁感应强度的变化曲线图。

随着磁感应强度的增大刻蚀速率增加。这是由于磁场对电子运动的约束作用, 使电子与等离子体碰撞的截面增大, 单位时间内等离子体的电离速率加快, 反应速率加快, 刻蚀速率增大。

(3) 刻蚀速率随刻蚀气体流量的变化

保持磁场强度为 110Gs, 射频功率为 230W 的条件, 改变 SF_6 气体的流量, 得到图 3.9(a)所示的氮化硅刻蚀速率随 SF_6 流量的变化曲线图。

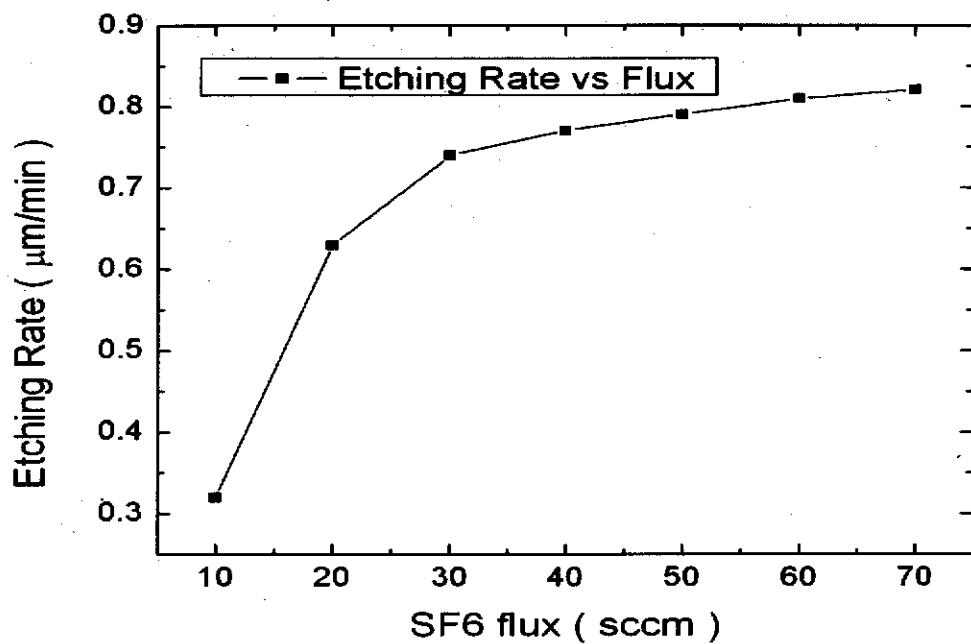
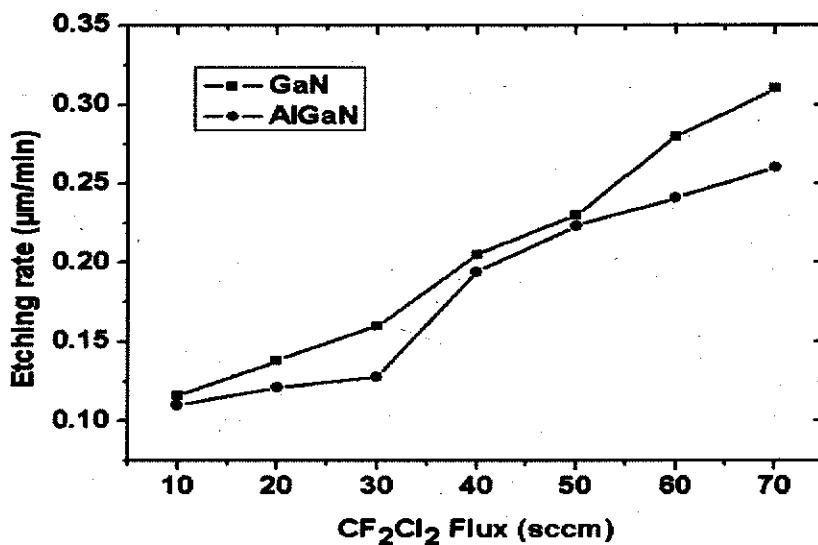


图 3.9(a): 氮化硅刻蚀速率随刻蚀气体流量的变化图

保持磁场强度为 110Gs, 射频功率为 230W 的条件, 改变 CF₂Cl₂ 气体的流量, 得到图 3.9(b)所示的 GaN 和 Al_{0.25}Ga_{0.75}N 刻蚀速率随 CF₂Cl₂ 流量的变化曲线图。

图 3.9(b): GaN 和 Al_{0.25}Ga_{0.75}N 刻蚀速率随刻蚀气体流量的变化图

综合以上工艺条件, 总结出对氮化硅的最佳刻蚀条件为: 射频电源的入射功率为 230W, 磁场电流为 4A, 相应的磁感应强度为 111.4Gs, SF₆ 的流量为 40sccm, SiN 刻蚀速率为每分钟 0.67μm ; 而 CF₂Cl₂ 流量为 60sccm 时, GaN 和 AlGaN 的刻蚀速率分别为每分钟 0.38 和 0.34μm。

3. 选择性刻蚀 AlGaN/GaN

制作 AlGaN/GaN 异质结的器件工艺过程中需要选择性地去除 AlGaN 层或是 GaN 层。在常规 GaAs/AlGaAs(InGaP)体系材料的刻蚀过程中,用 $H_2SO_4:H_2O_2:H_2O = 3:1:1$ 溶液进行湿法刻蚀,可以得到大于 20:1 刻蚀选择比^[88]。由于 Ga-N 键能达到 8.92eV, Al-N 键能达到 11.52eV, 采用传统的湿法刻蚀难以获得令人满意的效果,而干法刻蚀技术则是不加选择地去除被刻蚀的材料。因此必须采用新的工艺来增加 AlGaN/GaN 体系材料的刻蚀选择比,以满足器件工艺的需要。

在文献^[89]中报道了在刻蚀气体中加入适量的氧气可以提高对 AlGaN 和 GaN 的刻蚀选择比。在分析高密度等离子体刻蚀工艺的基础上,研究了氧气的加入对刻蚀选择比的影响。

$Al_{0.25}Ga_{0.75}N$ 和 GaN 材料是用分子束外延方法在(0001)面蓝宝石衬底上生长的。刻蚀工艺参数为: 射频电源的入射功率为 230W, 磁场电流为 4A, 相应的磁感应强度为 111.4Gs, CF_2Cl_2 流量为 60sccm 时, GaN 和 AlGaN 的刻蚀速率分别为 0.38 和 $0.34\mu m$ 。 O_2 流量从 0 增加到 20sccm。

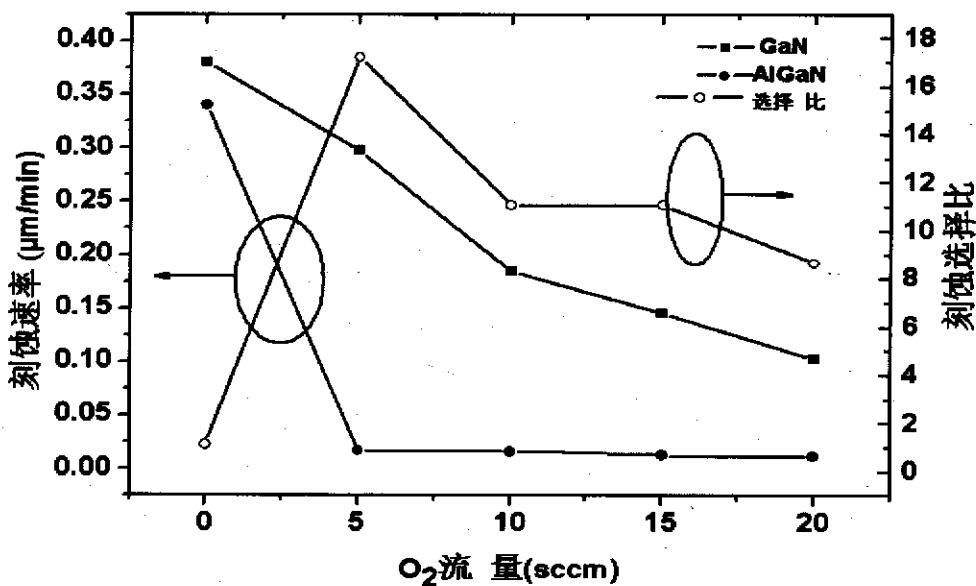


图 3.10: GaN 和 AlGaN 的刻蚀速率及刻蚀选择比随氧气流量的变化关系图

图 3.10 是 GaN 和 AlGaN 的刻蚀速率及刻蚀选择比随氧气流量的变化情况。在氧气加入前, GaN 和 AlGaN 之间刻蚀速率相差不大, 而随着氧气的引入, AlGaN 刻蚀速率下降幅度远大于 GaN 刻蚀速率下降的幅度。当氧气流量为 5sccm 时达到最大值 17 左右。这是由于在刻蚀 AlGaN 材料时加入氧气会生成氧化层, Al-O 的键能高达 21.2eV, 因此明显地降低了 AlGaN 的刻蚀速率, 而氧气的加入对 GaN

的刻蚀速率影响要比 AlGaN 小得多。

4. 刻蚀参数对刻蚀形貌的影响

在实验过程中，我们研究了射频功率、磁感应强度和反应室压强三个实验参数对刻蚀表面形貌的影响。

1) 射频功率

图 3.11 给出的是射频电源在不同入射功率条件下刻蚀过后的 SEM 扫描图。

从图中看出，当射频功率从 210W 到 250W 依次增大时，衬底表面损伤逐渐增多。这些特征说明增大射频电源的功率，将使表面的形貌变坏。分析其可能的原因，增大射频电源的入射功率，则 RIE 系统的板间电压和自偏压都会升高，则 F 离子在触及衬底表面时的速率加快，加剧了表面的损伤，因此如图 3.11 所示，大的输入功率使表面形貌变坏。

然而，从图 3.15 得出，当射频功率增大时，刻蚀速率增大。因此为了有较大的刻蚀速率，也为了有较好的表面形貌，我们在实验过程中采用 230W 的输入功率。

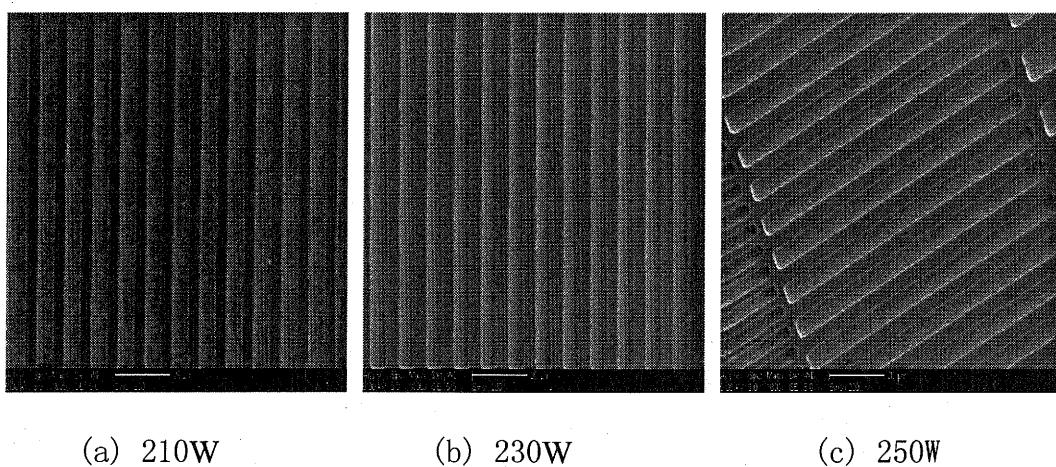


图 3.11: 射频电源在不同入射功率条件下氧化硅刻蚀表面的 SEM 图

2) 磁感应强度

图 3.12 给出的是反应过程中，加不同磁感应强度时的刻蚀图形的 SEM 图。

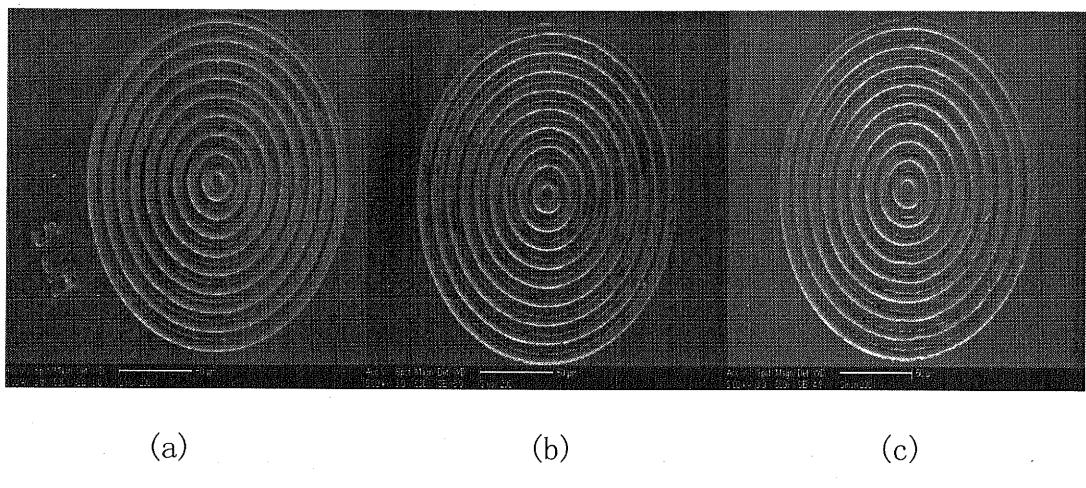


图 3.12 不同磁感应强度条件下氮化硅刻蚀表面的 SEM 图

(a) $B=70\text{Gs}$; (b) $B=85\text{Gs}$; (c) $B=114\text{Gs}$, 对应的磁场电流分别为

2.5A, 3A, 4A

比较(a), (b), (c)三幅图, 随着磁场的增大, 刻蚀的立体感逐渐增强。由于这三个样品刻蚀的时间均是 70s, 所以立体感的增强正印证了图 3.16 给出的刻蚀速率随磁感应强度的增强而增大的规律。由于在设计磁场的时候考虑到磁场线圈散热性的问题, 我们在实验中采用线圈电流 4A 作为最佳参数, 相应的磁感应强度为 114.4Gs。

3) SF₆的流量

图 3.13 给出了不同 SF_6 流量条件下刻蚀的氮化硅的 SEM 图。

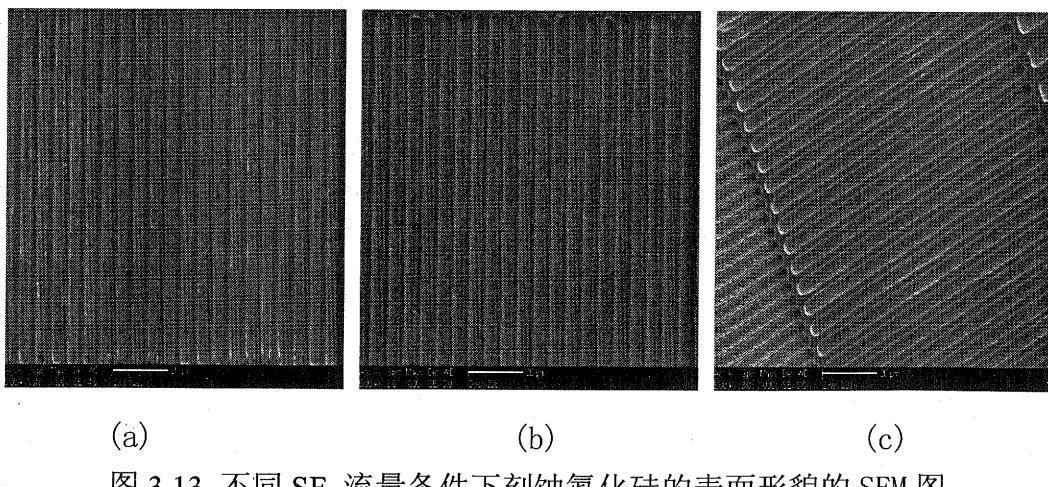


图 3.15 不同 SF₆ 流量条件下刻蚀氟化硅的表面形貌的 SEM 图
 (a)20sccm; (b) 30sccm; (c)40sccm

(a) 20 sec/m; (b) 50 sec/m; (c) 40 sec/m

从图中看出, SF₆流量的增大, 并未对样品表面造成很明显的损伤。而从图 3.17 给出的刻蚀速率随 SF₆流量的变化看出, 如果进一步增大 SF₆的流量, 不会对刻