

MOS结构中具有较大漏电流时 准静态C-V曲线的测量

天津大学电子工程系半导体科研室 刘 凌

摘要: 当MOS电容漏电流大时,往往使得准静态I-V曲线变形(上翘),从而给界面态陷阱密度 N_{it} 的测量和计算带来了很大的妨碍。本文提出了一种简单方法,可以将准静态I-V曲线进行修正,使得漏电较严重的MOS电容的界面态密度 N_{it} 计算得出满意的结果。

众所周知,MOS结构中界面态陷阱密度 N_{it} 以及它在半导体禁带中的分布对于MOS FET器件电参数的稳定性有着直接的影响。因此,MOS电容界面态密度的测量不论对半导体界面物理的研究还是MOS器件特性的监控都是非常重要的。目前对界面态密度的测量方法较多,如热激电流法、交流电导法、准静态C-V等^[1~4]。但常见的是准静态I-V法。虽然该方法测量简单,但对于MOS电容的介质薄膜要求较高。如果绝缘层的漏电流较大,使之可以与扫描电压 $dV/dt = \alpha$ 感生的MOS位移

看到有人报导,它的等时退火特性和H(0.35)能级相同,而俘获截面却比H(0.34)能级大两倍,可见它是更有效的复合中心。

电子辐照技术在控制晶体管 h_{FE} 这点上可以补扩散技术之不足,两者结合起来可以大大提高成品率,特别是目前有些工厂进口部分高 h_{FE} 的管芯利用此技术使其达到最佳值很有效。

感谢浙江桐庐晶体管厂为此实验提供样品。

参 考 资 料

- (1)L.C.Kimerling, IEEE Trans. Nuclear Sci., 23, p.1497~1505, 1976

电流 I_D 相比拟时,I-V测量曲线就会倾斜,这给计算带来了很大的误差。针对上述的情况,我们提出了一种克服漏电流干扰的方法。

1. 实验样品的制作

实验样品的衬底是p型〈100〉晶向的硅单晶片,其电阻率 ρ 为 $2\sim 4 \Omega \cdot \text{cm}$ 。利用PECVD工艺在 250°C 温度条件下淀积 1000\AA 左右的氧化硅膜,然后用氮气进行 500°C 、30分钟的低温退火,使得该氧化硅膜的致密度提高。经过蒸铝、光刻制成MOS电容结构,其铝电极面积为 $2.83 \times 10^{-3} \text{ cm}^2$ 。

- (2)S.D.Brotherton et al., Semiconductor Silicon, Electrochemical Society, New York, p.779~787, 1981,
(3)P.M.Mooney et al., Phys.Rev., B15, p.3836~3843, 1977
(4)王忠安、郭世民,《电子学报》16卷,第2期, 135~137页, 1983年3月
(5)D.V.Lang, J.Appl.Phys., Vol.45, p. 3023~3032, 1974
(6)Y.H.Lee et al., Phys.State.sol., (a) 57, p. 697~704, 1980
(7)Y.H.Lee et al., Solid state commun., 21, p.109~111, 1977

2. 测量方法的工作原理

准静态法测量界面态密度 N_{it} 的工作原理，在文献[4]中曾有过详细的论述。本实验就是利用准静态I-V曲线和高频C-V曲线联合法对界面态密度 N_{it} 进行测量的。准静态I-V曲线要通过下面的公式：

$$C(V) = I_D \left[\frac{dV_G}{dt} \right]^{-1} \quad (1)$$

转换成准静态C-V曲线。但该公式只适用于没有漏电流干扰的情况。

对于p型硅为衬底的MOS电容，栅电极上的扫描电压 V_G 由负电压(堆积电压)扫向正电压(反型电压)。扫描电压变化速率($\alpha = dV_G/dt$)为常数，而且在扫描过程中 α 始终是大于零的。如果氧化层的电阻率小于 $10^{18} \Omega \cdot \text{cm}$ ，MOS电容中的漏电流 $I_{\text{漏}}$ 就可与准静态条件下样品中的位移电流 I_D 相比拟。在 V_G 扫描过程中，负电压到零伏范围内， $I_{\text{漏}}$ 的电流方向与 I_D 相反；而零伏到正电压范围内， $I_{\text{漏}}$ 的电流方向与 I_D 相同(对于n型衬底也有相似的分析)。

所以实际测量得到的电流为：

$$I_1 = I_D + I_{\text{漏}}(V_G) \quad (2)$$

从而 $I_{\text{漏}}$ 引起准静态I-V曲线的倾斜。所以从测量电流 I_1 中减去 $I_{\text{漏}}$ 成分是该实验的关键。我们知道在某一固定电压 V_G 值，其 $\alpha = 0$ ，则MOS样品中位移电流 $I_D = 0$ ，这时测量得到的电流 $I_2 = I_{\text{漏}}(V_G)$ 。由此得到启发，我们在扫描电压变化范围内不同固定电压 V_G 处，测量 $I_{\text{漏}}$ ，从而得出一条漏电流 $I_2 - V$ 曲线。这样把两次测量的曲线相减，就是较为实际的 $I_D - V_G$ 曲线。修正后的准静态I-V曲线，堆积和反型段是水平的。

3. 实验结果

准静态法测量 N_{it} 的实验系统原理图以及设备可以参考文献[5]。实验参数如表1所示。

表 1

PECVD	V_G 的扫描	实验温度	栅电极面积 S
氧化硅厚度	速率		
1115 Å	19.4mV/sec	30°C	$2.53 \times 10^{-2} \text{ cm}^2$

图1 中曲线a、b、c分别为修正前的 $I_1 - V_G$ 曲线、漏电流 $I_{\text{漏}} - V_G$ 曲线和修正后的C-V曲线。

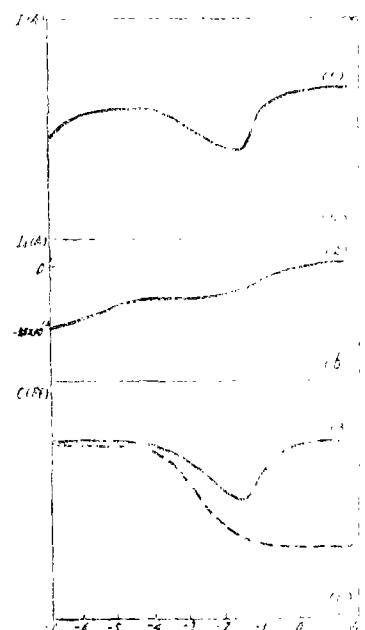


图 1

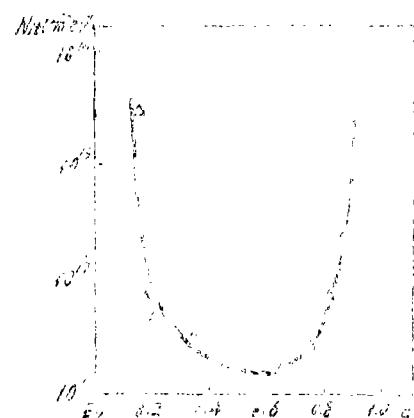


图 2 $N_{it} \sim V_G$

具体的数据处理方法参见文献[5]，计算结果如图2所示。由于曲线修正是两条曲线的差，所以此方法不但可以消除 $I_{\text{漏}}$ 的干扰还可以抵消测量仪器的寄生因素。

4. 结 论

- (1) 在测量准静态I-V_G曲线之后，再计算
(下转19页)

果。经测试MOS单管 $\mu_{Neff} = 440 \text{ cm}^2/\text{V}\cdot\text{s}$, $\mu_{p_{eff}} = 199 \text{ cm}^2/\text{V}\cdot\text{s}$, N沟MOS管漏电流为 $\leq 2.8 \times 10^{-12} \text{ A}$ 。同时研制出沟道为 $6\mu\text{m}$ 的LC4023和LC4027两种电路,其电路参数全部达到国际同类产品的性能指标。经辐射实验表明,抗瞬时辐照剂量达 5.02×10^{10} 拉德/秒。

五、结 论

我们研制的SOS材料不仅在MOS集成电路上而且在敏感器件方面的应用取得成功,再一次表明SOS技术先进,SOS材料性能优良。SOS材料制成的压力传感器及CMOS/SOS集成电路,其主要性能为国内领先,达到八十年代的国际同类产品水平,符合电子工业和传感技术发展的需要,应于大力推广。

参 考 资 料

[1] 陈庆贵等《仪器制造》, No.3, p.5, 1984

(上接54页)

压,由于上述的背栅调制效应的作用引起开启电压 V_{TN} 的变化,从而使 I_{DS} 发生变化,进而使调零放大器的起始失调电压调到零。

四、结束语

在充分研究了不同的衬底浓度下,正、负置电压对N-MOS晶体管开启电压的影响后,设计和研制成功CMOS斩波稳零单片集成运放,从而使我国运算放大器进入低失调、低漂移、高增益的第四代范畴,具有明显的先进性和实用价值,获得了较高的经济效益。

大能量的离子注入机是本工艺的关键设备之一。又因为P阱浓度较低,还必须通过栅注入硼离子来调整开启电压,即适当调高 V_{TN} 和适当调低 V_{TP} 到规定范围。

- [2] D.Bhogeswara et al., J.Crystal Growth, Vol. 58, p.79, 1982
- [3] C.De Vices et al., J.Chem.Phys., Vol.31, p.1256, 1959
- [4] R.W.Brickrell et al., Phil.Mag., Vol.14, p.31, 1966
- [5] Qinggui CHEN et al., Materials Letters, Vol.3, No.9-10, p.372, 1985
- [6] S.S.Lau et al., Applied Physics Letters, Vol. 34, No.1, p.76, 1979
- [7] T.Inoue et al., Applied Physics Letters, Vol. 36, p.64, 1980
- [8] Junn Amano, Radiation Effect, 61, p.195, 1982
- [9] Golecki, H.L., et al., Applied Physics letters, Vol.40, p.670, 1982
- [10] 陈庆贵等,“86年哈尔滨中日电子敏感技术科学讨论会”英文论文集

(上接52页)

描电压范围内测量一条 $I_{漏}-V_G$ 曲线,两条曲线相减可以使倾斜的原 $I-V_G$ 曲线得到较好的修正。

(2) 实践证明该方法的确是一种简单实用的方法。实验仪器设备在原基础上不必增加和改动,计算也不太繁琐。

参 考 资 料

- [1] J.G.Simmons, IEEE Trans ED-24, No.5, p.540
- [2] P.V.Gray et al., Appl.Phys Letters, Vol.18, p.31, 1968
- [3] E.H.Nicollian et al., Bell Syst.Tech. J., Vol.46, p.1055, 1967
- [4] M.Kuhn, Solid State Electronics, Vol. 13, p.873, 1970
- [5] 《硅-二氧化硅界面物理》 郭维廉著 1982