

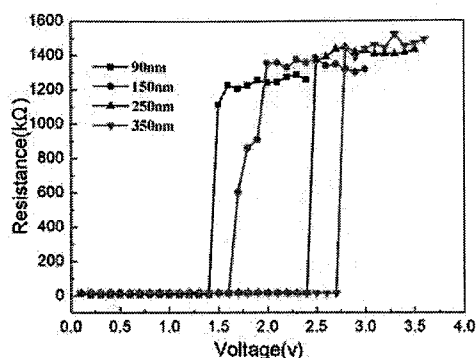


图 5.12 RESET 电阻与脉冲电压的关系

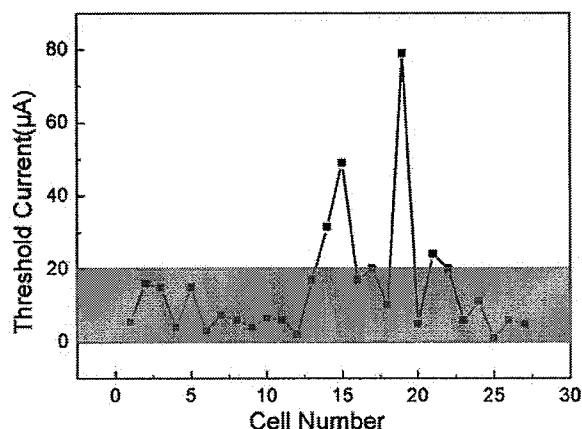


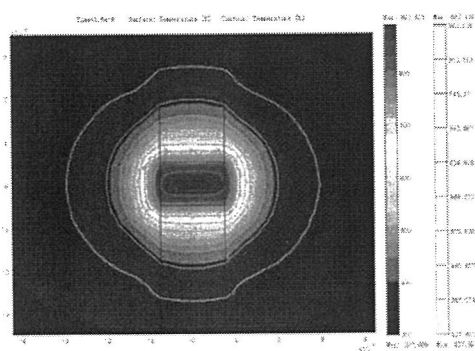
图 5.13 SiSb 阈值电流统计

5.3.3 横向结构的热模拟

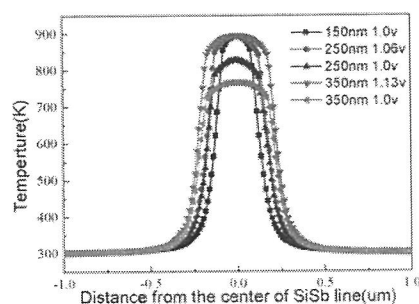
在上节中研究了相变材料的尺寸效应：阈值电压、SET 操作时的电压脉冲宽度和 RESET 操作时的脉冲电压的幅度随材料纳米线长度之间变化的关系。由实验得出，随着纳米线的增加，也就是电极间距的加大，要实现相变需要阈值电压增加，SET 操作时脉冲电压的宽度加大，RESET 操作时脉冲电压的幅度加大。这些结论只是通过实验获得的，为了证实这些结论是否可靠，对横向结构单元进行热模拟，其主要目的是考证随着电极加宽纳米线加长的情况下，单元的热分布情况以及这种尺寸效应与施加的脉冲电压量之间的关系。在模拟时选定纳米线在电极间的长度分别为 150nm、250nm、350nm，并且以 150nm 单元发生相变时施加的电压量为基准，模拟时以 900K 作为相变温度点。模拟结果如图 5.14 所示。图 5.14 (a) 是 150nm 单元发生相变时模拟的温度分布，此时外加的电压值为 1v；图 5.14(c),(e)是在外加电压为 1v 时 250nm、350nm 单元的热分布，由图中可以看出此时相变材料中最高点温度为 830K、770K，此时温度低于材料的熔点无法发生相变；图 5.14(d),(f)是发生相变时 250nm、350nm 单元的热分布，此时外加电压值为 1.06v、1.13v。图 5.14(b)是上述温度分布的剖面图，

其中心点是电极间纳米线的中心位置,从图中可以看出,随着长度的增加,达到相变点温度值时,外加的电压值也同样增加,同时 150nm 单元的温度分布相比 350nm 单元的温度分布来说曲线显得更‘瘦’一些,也就是热量更为集中,有利于降低功耗。模拟的结论与试验中得出的结果基本上是一致的。

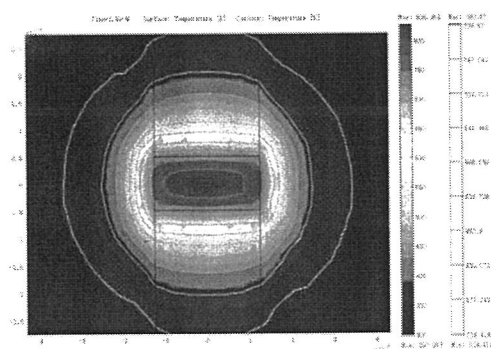
传统的 OUM 结构与横向结构的模拟表明^[146],在 OUM 结构中,相变的实现是靠底部发热电极加热使得上层相变材料熔化后实现的,对底部电极的限制较多,功耗很大一部分损失在电极材料上;横向结构中,使用的电极材料电阻较小,材料相变需要的热能均依靠电流流过时自身的加热效应来实现,这使得热量的使用效率有很大的提高。



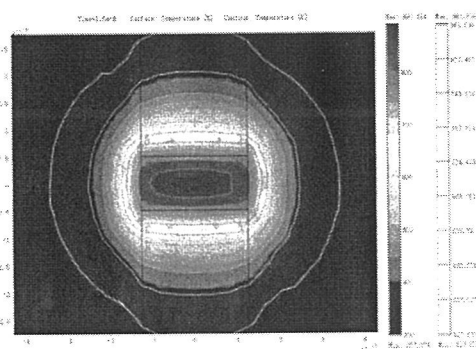
【a】



【b】



【c】



【d】

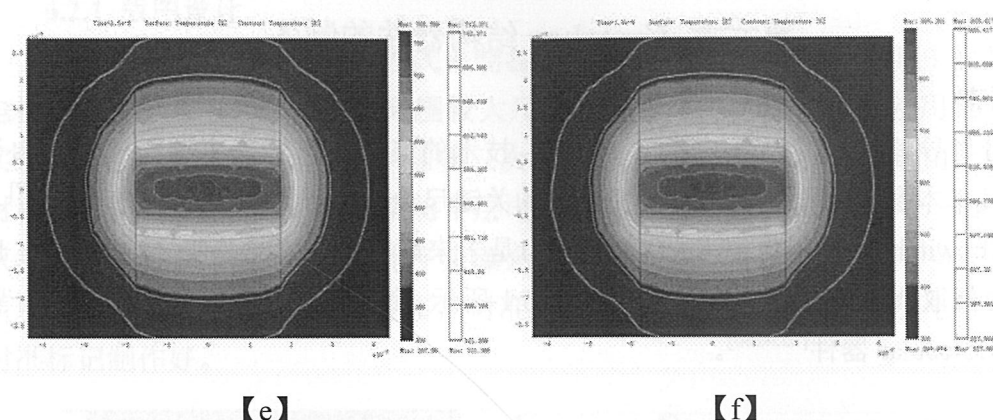


图 5.14 横向结构热模拟。(b) 各单元的剖面温度分布

(a)、(d)、(f) 分别是 150nm、250nm、350nm 的单元相变时的温度分布；

(c)、(e) 是输入电压为 1v 时 250nm、350nm 单元的温度分布；

5.4 本章小结

本章中首次将正负抗蚀剂以及混合曝光结合使用，制备出了电极间距为 100nm 以下的横向相变单元阵列。充分发挥正性抗蚀剂 PMMA 的高分辨率的特点以及负性抗蚀剂 SU8 高灵敏度的特点，使单元阵列的电极间距得以减小，这是目前文献报道的横向结构中电极间距最小的存储单元。在电极结构的基础上实现了三种材料性能表征，即 GST，ST，SiSb 存储单元的性能测试。测试表明，横向结构发生相变的阈值电流，脉冲电压的宽度以及幅度比相应的 OUM 结构的值都要小。本章还对 SiSb 材料的相变特性随电极间距的变化作了初步的研究，实验表明，随着电极间距的增加，阈值电流，RESET 以及 SET 操作时发生相变得脉冲电压幅度，以及脉冲宽度都随之增加。这说明，操作功耗会随着相变材料长度的增加而增加。通过对器件单元的热模拟，也得到相同的结果，即在相同的温度值时，相变材料长度增加需要的外加电压值也相应增加。

第六章 Crossbar 结构器件的制备

6.1 引言

随着半导体技术的发展, 基于 CMOS 技术的集成电路的密度不断提高, 由于 CMOS 技术本身的局限性, 集成器件单元的关键尺寸将很难降到 10nm 的量级^[147]。Molecular switching Crossbar structure 被认为是未来高密度发展的趋势之一^[148-154], 也是最有希望取代 CMOS 的技术之一, 如图 6.1 所示。针对这种结构, 已经开发了一些新颖的 Molecular 器件^[155-160]。

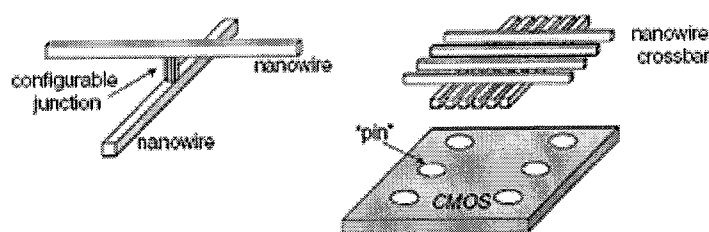


图 6.1 Crossbar 结构示意图

Crossbar structure 是一种三明治式的结构, 上下两层交叉的纳米线作为器件单元的电极层, 中间是信息存储材料, 相变存储器中材料发生相变是由电致热引起的, 信息的存储基于材料不同相之间的电阻值的不同而实现的, 因此这种结构很适合电致相变存储器的应用。目前对 Molecular switching structure 在相变存储器中的应用研究还很少, 所报道的文献也很少, 2006 年 Heon Lee 报道了用纳米压印的方法制备这种结构的相变存储器, 也只是对 I-V 特性进行了测定, 没有对其他的电性能进行过测试。针对相变存储器高密度的应用, Crossbar structure 还是很有竞争力的, 同时在工艺上也比较容易实现。

6.2 Molecular structure 相变存储单元制备

由上节可知, 制备 Crossbar 结构的存储单元, 需形成交叉的十字线状电极结构, 中间嵌入相变材料层。在工艺上, 采用先制备下层线状电极, 然后沉积相变材料层与上层电极, 最后制备上层电极, 工艺流程见图 6.2 所示。

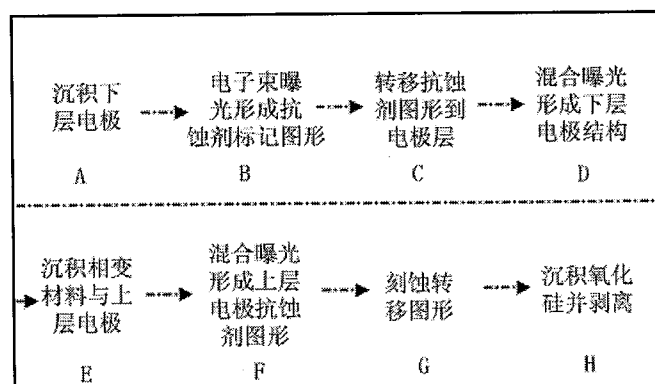


图 6.2 Molecular 结构制备流程图

6.2.1 版图设计

在本文中使用混合曝光的方式来制备 Molecular 结构存储单元，其中交叉十字形电极使用电子束曝光来制作，外围较大尺寸（ $150\text{ }\mu\text{m}$ ）的测试电极使用紫外光刻来实现。在该结构的制备过程中，需要三次电子束曝光，两次紫外曝光。由于该结构的对称性，在制作上层电极时只需将下层电极的版图结构旋转 90° 即可，因此曝光时只需要设计两个版图，一个是电子束曝光版图，一个是紫外光刻版图，如图 6.3，6.4 所示。这里将下层电极同时用作多次对准的标记层，也就是在制作下层电极的同时将对准标记制作好。

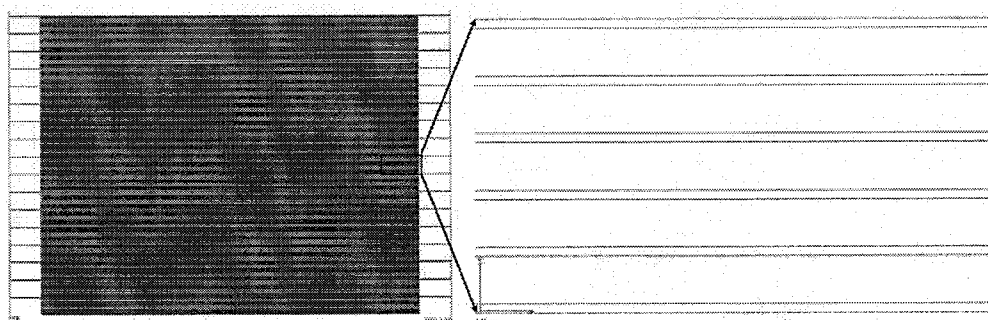


图 6.3 电子束曝光版图

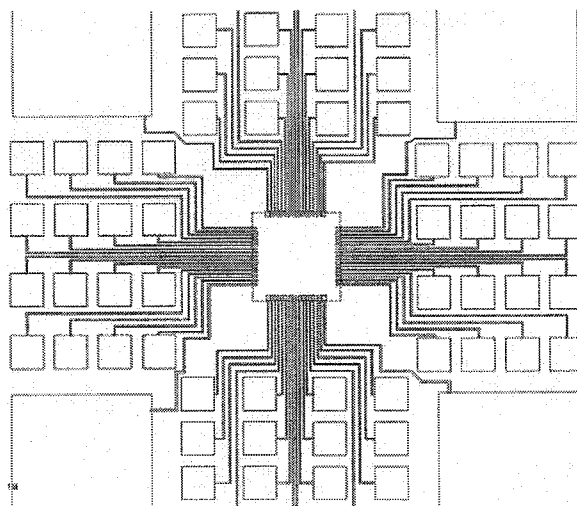


图 6.4 紫外曝光版图

6.2.2 具体工艺

Molecular 结构的制备中使用负性抗蚀剂 SU8。

- A. 硅片的清洗、CVD 沉积 SiN、磁控溅射 W 电极层 SiN 厚度为 350nm ，W 厚度为 80nm ，见 5.2.3；
- B. 负性抗蚀剂 SU8 的处理见 5.2.3；
- C. 第一次电子曝光制作对准标记，剂量控制为 $2.5\sim 3.5\text{ }\mu\text{C}/\text{cm}^2$ ，SU8 后处理见 5.2.3；

- D. 刻蚀转移图形到 W 电极层, 见 5.2.3;
 - E. 旋涂 SU8 及前处理;
 - F. 第二次电子束曝光制作下层线状电极, 需要与标记对准, 剂量控制为 $1.5 \sim 2.5 \mu\text{C}/\text{cm}^2$;
 - G. 第一次紫外光刻制作与下层线状电极相连的外围测试电极, 在光刻前应与标记对准, 曝光时间为 10sec;
 - H. 刻蚀转移图形到 W 电极层;
 - I. 沉积相变材料与上层电极, 相变材料为 Sb_2Te_3 厚度为 50nm, 上层电极厚度为 80nm;
 - J. 旋涂 SU8 及前处理;
 - K. 第三次电子束曝光制作上层线状电极, 需与标记对准, 剂量控制为 $1.5 \sim 2.5 \mu\text{C}/\text{cm}^2$;
 - L. 第二次紫外光刻制作上层与上层线状电极相连的测试用的电极, 曝光时间 10sec;
 - M. SU8 后处理及显影;
 - N. 刻蚀电极与相变材料层;
 - O. 沉积氧化硅形成绝热保护层。
- 最后形成的结构如图 6.5 所示。

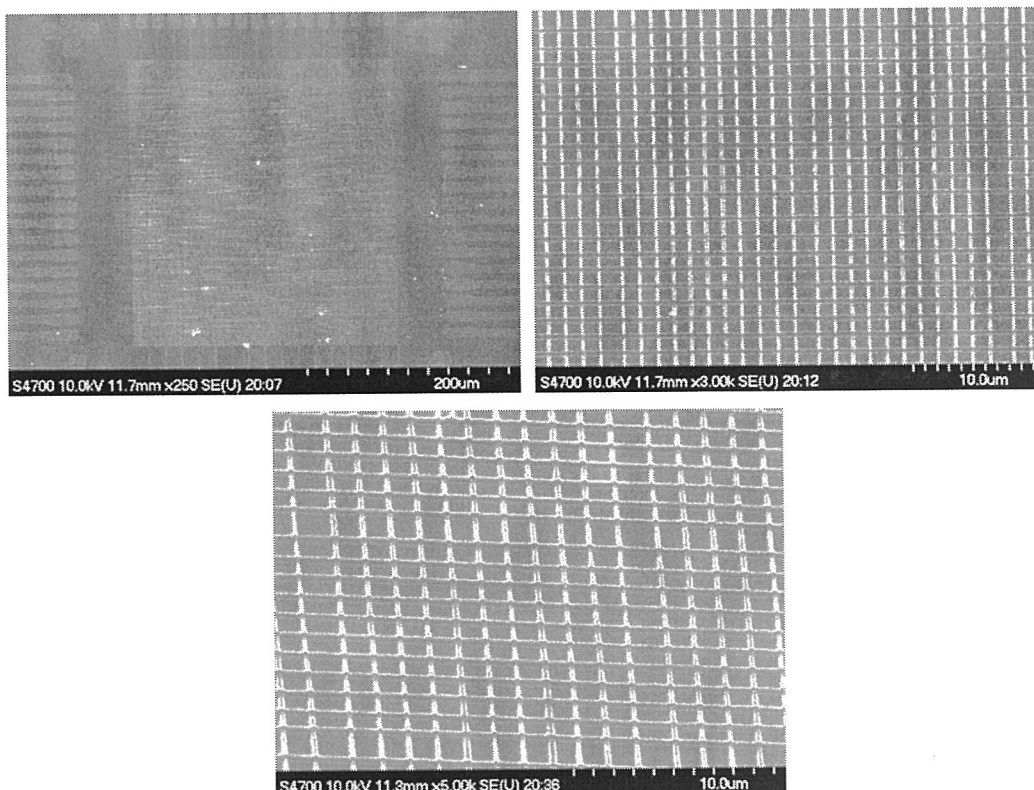


图 6.5 最后形成的 Molecular 结构

6.2.3 电学性能测试

器件单元的 I-V 曲线如图 6.6 所示。单元的初始状态为高阻态，测试时施加电流测电压。由图 6.6 可知，发生相变的阈值电流为 $8\mu\text{A}$ ，阈值电压为 1.8V 。相变电流很低，主要是由于薄膜的厚度较薄为 50nm ，同时两层线状电极间的相变材料的体积也较小，为 $160*240*50\text{nm}^3$ ，体积的减小也有利于降低阈值电流值。

图 6.7 是器件单元的 SET 操作特性。单元的初始状态为非晶态，施加脉冲电压，其脉冲幅度为 1.8V ，脉冲宽度起始值为 7ns ，步长为 1ns 。在测试开始的一段时间内单元的电阻值保持高阻态，这是由于当脉冲宽度较小时，每次脉冲所提供的能量较低无法使相变材料溶化进行结晶。当脉冲宽度达到 53ns 的时候，施加的脉冲量使得相变材料溶化结晶，变为低阻的多晶态，电阻值稳定在 $20\text{k}\Omega$ 左右。图 6.8 是单元执行 SET 操作后进行的 RESET 操作与脉冲宽度的关系曲线。在 RESET 操作前，进行充分的 SET 操作，保证器件单元处于低阻态。考虑到 RESET 操作时的功耗比 SET 操作时要大，在施加脉冲电压的时候，加大脉冲的幅度，为 3.3V ，脉冲宽度起始值为 7ns 。由图中可知，当脉冲宽度大于 10ns 的时候已经发生相变转变非晶的高阻态，并且我们可以看到，由低阻转变到高阻态时，高阻态的电阻值分散性较大在 $350\sim 500\text{k}\Omega$ ，比初始的高阻值 $720\text{k}\Omega$ 要低。图 6.8 中，在进行 RESET 操作时，我们设定脉冲宽度结束值为 42ns ，没有将脉冲宽度继续加大。图 6.9 中仍采用充分 SET 操作后的单元进行 RESET 操作，此时将脉冲宽度的结束值设定为 70ns 以确定是否有连续的 RESET-SET 操作。施加脉冲的幅度为 3.3V ，脉冲宽度起始值为 7ns 。由图 6.9 中可以看到，在 10ns 的时候发生第一次相变转变为高阻态，当脉冲宽度增加到 51ns 的时候发生第二相变转变为低阻态，高阻态的值多数分散在 $500\sim 650\text{k}\Omega$ 之间，也低于单元的初始态电阻值。

ST 与 GST 相比，其主要特点是：结晶温度更低同时相变速度更快。结晶温度的降低有利于降低编程电流，减小功耗；相转变速度加快对于存储器的高速操作也是有利的，否则将因为存取速度太慢而影响系统的性能。在实验中，实现了 Crossbar 结构存储器单元的操作，为后续高密度存储器的开发提供了一种可行的方法。

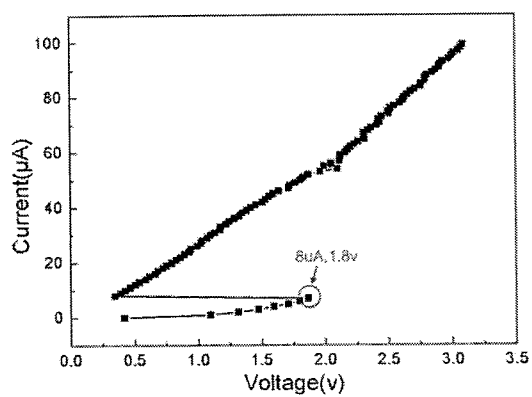


图 6.6 Crossbar 结构器件单元的 I-V 特性曲线，测量时施加电流测电压

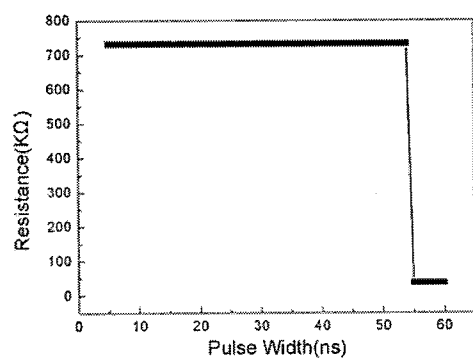


图 6.7 SET 操作电阻与脉冲宽度的关系曲线

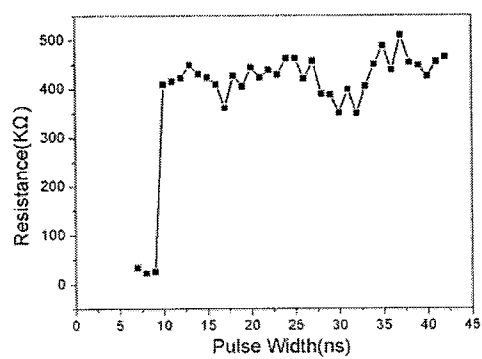


图 6.8 RESET 操作电阻与脉冲宽度的关系

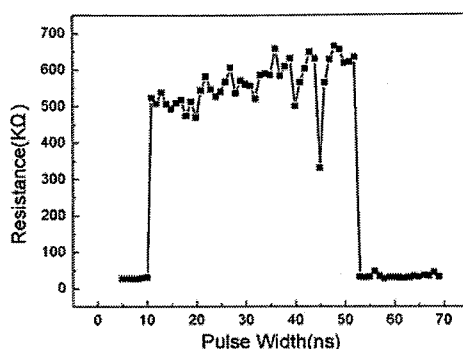


图 6.9 电阻与脉冲宽度的关系

6.3 本章小结

本章中利用电子束曝光和紫外光刻成功的制备出 Molecular 结构的相变存储器单元阵列, 相变单元的面积取决于上下层电极的线宽, 本文中制备的单元电极的线宽为 100nm。使用 ST 相变材料作为存储层, W 作为上下电极的材料。通过对存储单元的电学性能的测试, 得到以下结果: I-V 特性中, 单元的阈值电流为 $10\mu\text{A}$ 以下, 阈值电压为 1.8v; SET 操作时, 相变发生时的脉冲宽度为 53ns, 施加的脉冲电压幅度为 1.8v; RESET 操作时, 施加的脉冲幅度为 3.3v, 发生相变时的脉冲宽度为 10ns; 器件单元的初始电阻值为 $720\text{k}\Omega$, 经过 SET 与 RESET 操作后, 高阻态的电阻值将降低为 $350\sim 650\text{k}\Omega$ 之间, 低阻态的电阻值维持在 $20\sim 35\text{k}\Omega$ 之间。相对 GST 而言, ST 的操作电流更低, 速度也更高。

第七章. 纵向结构的制备及测试

7.1 引言

在信息技术快速发展的今天, 信息的交换存储成为人们日常生活中不可缺少的部分。信息量的不断膨胀要求存储介质的密度不断提高。由于 CMOS 技术不断地按比例缩小和超高密度 DRAM 技术发展中所遇到的一些固有问题, 促使研究人员去探索 DRAM 技术的替代者, 它应有新的电路结构, 能减轻与 DRAM 单元刷新有关的问题, 并能补偿不断增加的互连延迟。相变存储器是当前国际上研究的重点, 以 GST 为存储介质的可擦写光盘已经实用化。当前相变存储器的研究重点是降低功耗, 也就是相应的 SET 和 RESET 操作电流以及提高存储密度和相应的存取速度。降低功耗主要是减小有效的相变区域以及提高电场密度, 在这些方面的进展主要有减小相变材料的体积、减小与相变材料接触的电极尺寸以及开发新的结构, 如 Philips 提出的横向单元结构。横向结构具有较低的 SET 与 RESET 操作电流, 但是存储密度较低。纵向的 OUM 结构具有较高的存储密度, 通过进一步减小相变区域的体积增强电场的强度可以降低相应的操作电流。

本章以下部分制备并测试了两种纵向结构存储单元, 即包含纳米电极与纳米相变材料的存储单元。

7.2 纵向纳米电极结构存储单元的制备

7.2.1 工艺流程

纵向结构存储单元如图 7.1 所示。使用混合曝光的方法来制备纵向结构。在本实验中需使用两种抗蚀剂: 正性抗蚀剂 PMMA (分子量 950K) 与负性抗蚀剂 SU8 (Microchem 2035 系列)。

基本工艺流程如下:

溅射电极层材料—》涂 SU8 光刻胶—》曝光—》显影—》刻蚀—》氧气等离子去除 SU8—》溅射氧化硅—》涂 PMMA 抗蚀剂—》曝光开孔—》刻蚀 W 电极上面的氧化硅—》溅射 GST 与 ST—》溅射上层电极—》涂 SU8 抗蚀剂—》曝光刻蚀

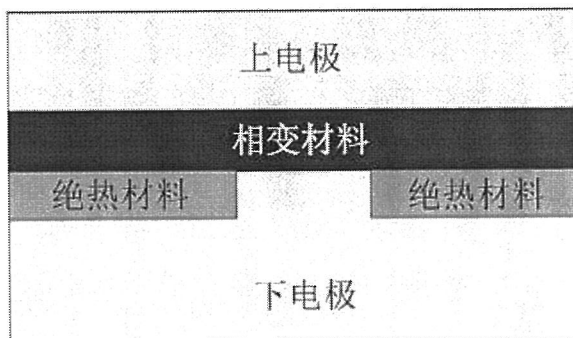


图 7.1 纵向小电极结构单元示意图

7.2.2 具体制备工艺

- A. 清洗硅片：1#液、2#液；
 B. 烘干硅片：烘箱，180℃，30min；
 C. CVD 沉积 SiN，厚度控制在 350~400nm 之间，工艺参数见表 7.1 所示；

表 7.1 SiN 淀积参数

抽气时间 (min)	30	预备真空度 (Pa)	1.5	灯丝电压 (V)	10
NH ₃ 流量 (ml/min)	40	SiH ₄ 流量 (ml/min)	560	工作压强 (Pa)	50
极板电压 (kv)	1.1	极板电流 (mA)	57	基底温度 (℃)	200
RF 功率 (W)	62.7	淀积速率 (nm/min)	50	实际速率 (nm/min)	50
淀积时间 (min)	7		淀积厚度 (nm)		350

- D. 磁控溅射沉积电极层，其溅射参数如表 7.2 所示；

表 7.2 电极层材料溅射工艺参数

薄膜样品	溅射气压 (Pa)	溅射功率 (W)	溅射速率 (nm/s)	薄膜厚度 (nm)
W	0.08	300	0.083	80
TiN	0.4	400	0.025	20
Ti	0.19	300	0.08	40

- E. 旋涂 SU8 抗蚀剂：转速 2500rpm，时间 30sec；
 F. 前烘 SU8 抗蚀剂：热板，温度 95℃，时间 2min；
 G. 第一次电子束光刻，制作混合曝光的标记以及电极结构，曝光参数设置如表 7.3 所示。

表 7.3 W 溅射工艺参数

电压 (kV)	束流 (pA)	工作距离 (mm)	剂量 (uC/cm ²)	灯丝电流 (uA)
30	1.5	5.4	2.5	76

- H. 后烘 SU8 以及显影定影处理：热板，温度 90℃，时间 10min；显影液 PGMEI，时间 3min；定影液 IPA，时间 1min；氮气吹干样品；

- I. 第一次刻蚀转移图形，形成 W 上的对准标记以及电极间距，使用 CF₃ 和 Ar 的混合气体来刻蚀 W，刻蚀参数如表 7.4 所示，刻蚀结果如图 7.2 所示；

表 7.4 W 刻蚀工艺参数设置

气体	CHF ₃	Ar	刻蚀气压 (mTorr)	功率 (W)	偏压 (V)	刻蚀速率 (nm/min)
	(sccm)					
CHF ₃ /Ar	20	20	20	200	543	21

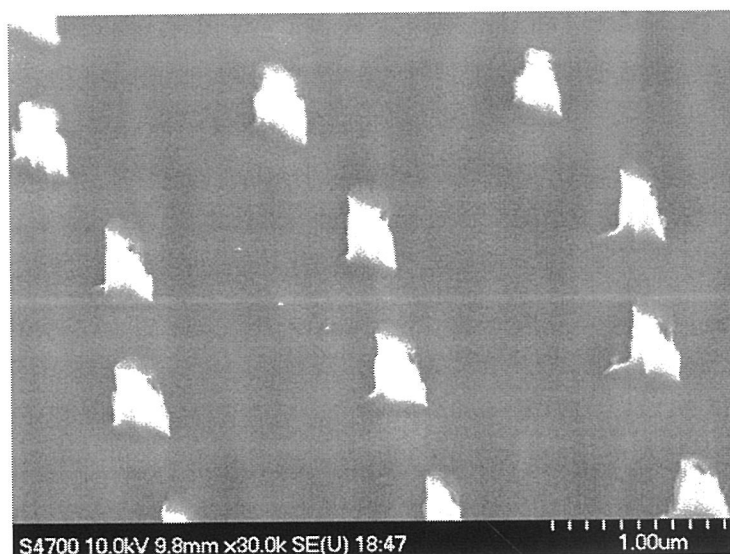


图 7.2 W 电极刻蚀结果

J. 由图 7.2 可知，W 电极刻蚀完成后，在表面还残留有一层 SU8 抗蚀剂，在进行下一步工艺之前需要先将这层残留的抗蚀剂完全去除。在本章中，使用氧气等离子法去除残留的抗蚀剂 SU8，如图 7.3 所示。

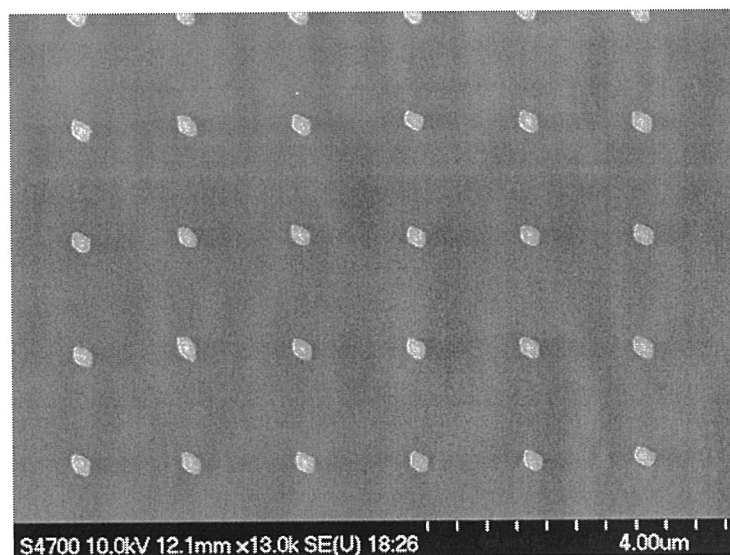


图 7.3 去除 W 电极上的残留抗蚀剂

K. 溅射氧化硅作为绝缘绝热层，厚度为 100nm；

L. 旋涂 PMMA 抗蚀剂：转速 2500rpm，时间 30sec；

M. 前烘 PMMA 抗蚀剂：热板，温度 180℃，时间 10min；

N. 第二次电子束光刻，在 W 电极上开孔，准备下一步刻蚀 W 电极上的氧化硅，在曝光前须精确对准，曝光参数设置如表 7.5 所示，曝光结果如图 7.4 所示；

表 7.5 PMMA 曝光参数设置

电压 (kV)	束流 (pA)	工作距离 (mm)	剂量 ($\mu\text{C}/\text{cm}^2$)	灯丝电流 (μA)
30	5	5.4	150	76

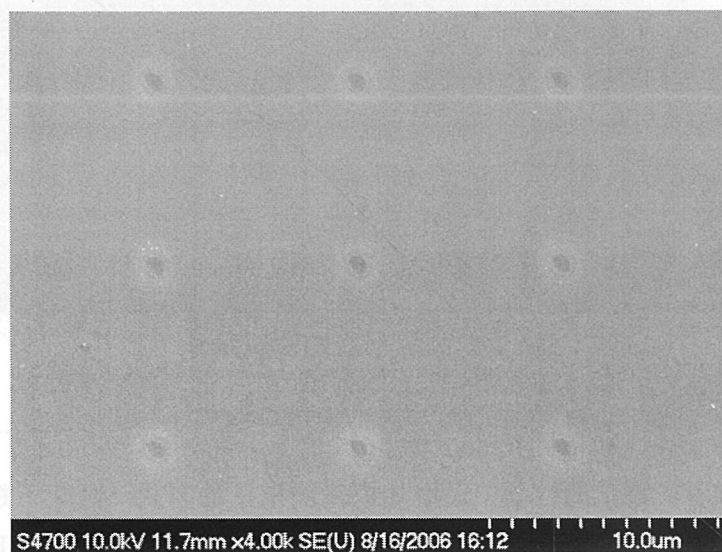


图 7.4 氧化硅上曝光开孔

O. 刻蚀 W 上淀积的氧化硅，如图 7.5 所示；

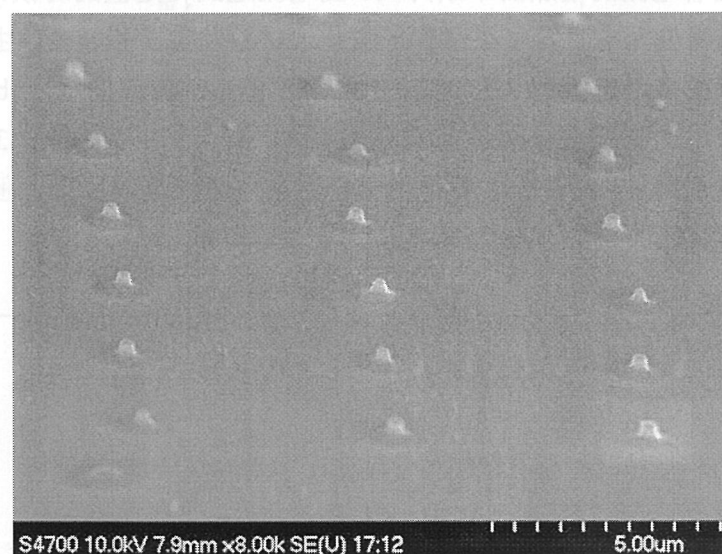


图 7.5 刻蚀 W 表面的氧化硅

- O. 丙酮浸泡 10min，去除表面残留的 PMMA 抗蚀剂；
- P. 在不同的电极样品上分别溅射 GST 与 ST 相变材料，厚度为：50nm；
- Q. 溅射上层电极：TiN 20nm，W 60nm；
- R. 旋涂双层抗蚀剂，S6809、SU8；
- S. 曝光刻蚀形成测试单元结构，如图 7.6 所示；

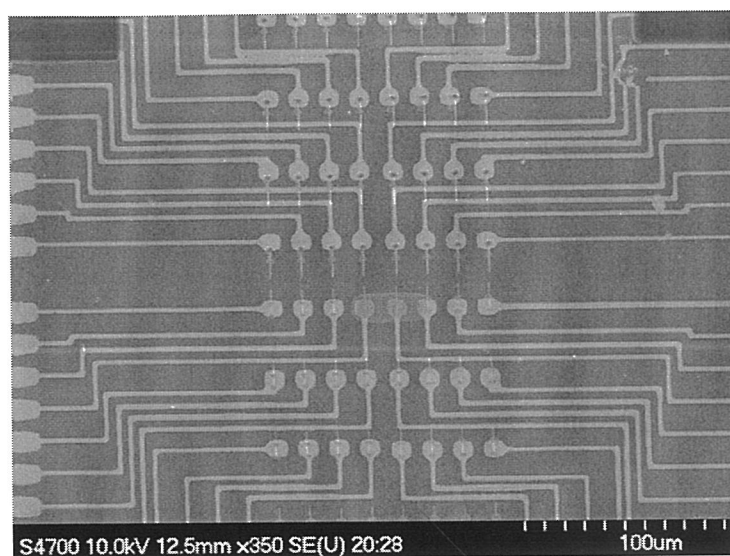


图 7.6 刻蚀形成的测试单元

7.2.3 电学性能测试

I-V 测试:

本文中测量 I-V 特性的时候, 采用加电流测电压的方式, 幅度不断增加的直流电流施加在测试单元的两极, 然后测定单元的电压。纵向结构 GST、ST 单元的 I-V 特性如图 7.7 所示。测试前器件的初始状态均为非晶态, 电阻率很高, 由图中可以看出, 开始阶段电压随着电流的增加而不断升高。当电流达到一定值的时候, 器件两端的电压突然降低, 说明单元电阻发生了急剧的变化, 材料发生了相转变, 由初始的非晶态转变为低电阻率的多晶态。图 7.7 中 (a) 是 GST 的 I-V 特性曲线, (b) 是 ST 的 I-V 曲线, 发生相变时的临界点分别是 GST: $51\ \mu\text{A}$, 4V ; ST: $23\ \mu\text{A}$, 3.9V 。由图中可知, 阈值电压较高为 4V 左右, 主要是由于初始态电阻很高的原因, 但是阈值电流是较低的。

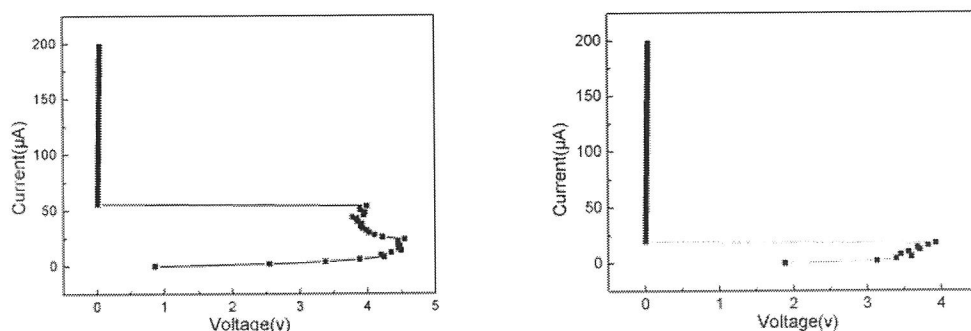
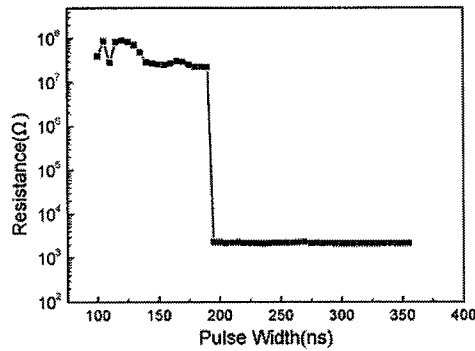


图 7.7 纵向结构 I-V 曲线 (A: GST; B: ST)

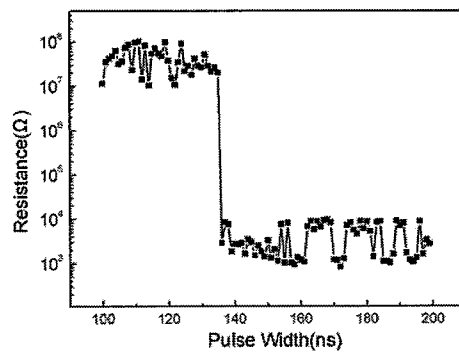
SET 操作测试:

在测量纵向 GST 与 ST 单元的操作电阻与脉冲宽度、幅度关系的时候, 器件单元没有进行过任何电性能的测试, 单元器件的状态为非晶高阻态。当测试单元的脉冲宽

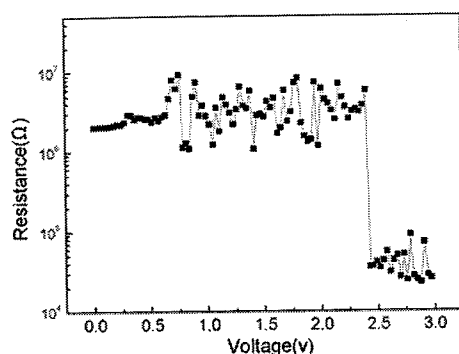
度与电阻值关系的时候,施加的电压脉冲量脉冲幅度为 2.1v,测量时脉冲起始宽度为 100ns,脉冲宽度的增量为 5ns;当测试单元的电阻值与脉冲电压幅度关系时,施加的脉冲电压的宽度为: 200ns,脉冲幅度起始值为 0v,测量结果如图 7.8 所示。图中 (a), (c) 分别为 GST 单元电阻与脉冲宽度、幅度的关系曲线; (b), (d) 分别为 ST 单元电阻与脉冲宽度、幅度的关系曲线。测量开始时器件处于高阻非晶态,电阻为 10^7 级别。在脉冲宽度较小时,单元呈现高阻态,随着脉冲宽度的增加,当达到一定的值时,单元电阻急剧降低到几十 K Ω ,器件发生了相变。发生相变时的脉冲宽度与幅度分别是: 190ns、2.4v (GST 单元) 和 135ns、1.26v (ST 单元)。从图中可以看出,测试 GST 电阻与脉宽时非晶态电阻值分散较小,较为稳定,ST 单元相变前后的高低阻值都分散大。ST 单元发生相变时的脉冲宽度比 GST 单元低 55ns,电压幅度也比 GST 单元低 1.14v。与横向结构相比较,ST 单元相变时脉冲宽度要高 53ns;在脉冲宽度相同的条件下,GST 单元发生相变的阈值电压要高 0.3v。



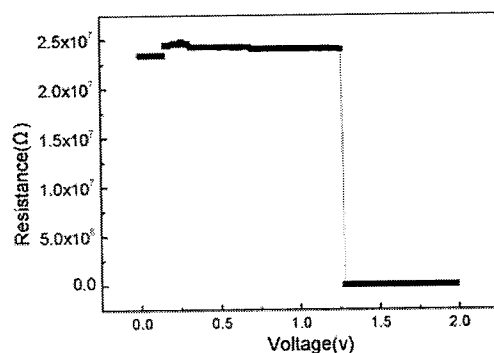
(a)



(b)



(c)



(d)

图 7.8 SET 操作电阻与电压、脉宽的关系曲线

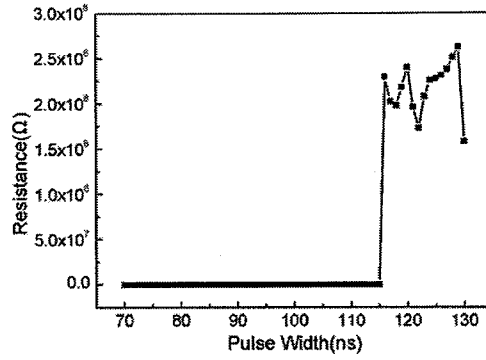
(a, b: 电阻与脉冲电压宽度的关系曲线; c, d: 电阻与电压脉冲幅度的关系曲线

a, c: GST 存储单元性能; b, d: ST 存储单元性能)

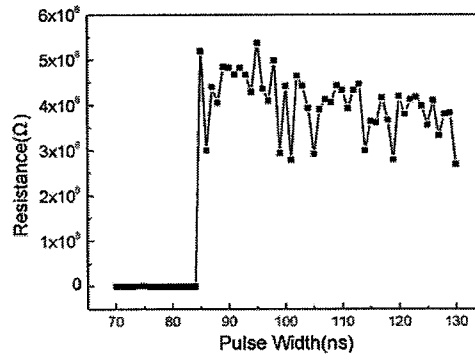
RESET 操作测试:

在降低器件功耗方面, RESET 操作电流的减小是很关键的一步。在执行 RESET 操作时, 首先对单元执行 SET 操作, 使器件单元变为低阻的多晶态。测量结果如图 7.9 所示, 其中 A,B 是 RESET 电阻与脉冲宽度的关系曲线; C,D 是 RESET 电阻与脉冲电压幅度的关系; E,F 是一个连续的 RESET-SET 操作时电阻与脉冲宽度的关系曲线。在测量电阻与脉冲宽度的关系时, 施加的电压脉冲的幅度为 3.5V, 脉冲步长为 5ns; 在测量电阻与脉冲幅度的关系时, 施加的电压脉冲宽度为 150ns。由图中可知 GST 单元发生相变时的临界值为 (115ns, 3.5V)、(150ns, 1.4V); ST 单元发生相变时的临界值为: (85ns, 3.5V)、(150ns, 0.85V)。当 RESET 操作完成后单元变为高阻态时, 其电阻值比初始状态要高, 且高阻值分散性较大。RESET 操作时, 施加宽度变化的脉冲量后高阻态的分散性比施加幅度变化的脉冲量后高阻态的分散性要大, 如图 7.9(A)、(B)所示。对 GST, ST 单元执行一次连续的 SET-RESET 操作后形成的电阻

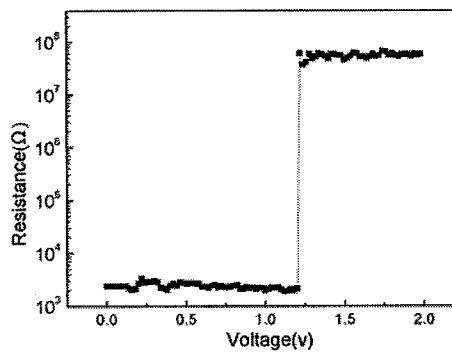
窗口宽度后, GST 单元的窗口宽度比 ST 单元的窗口宽度要大。这说明, 在器件应用中 ST 的操作速度比 GST 要快。



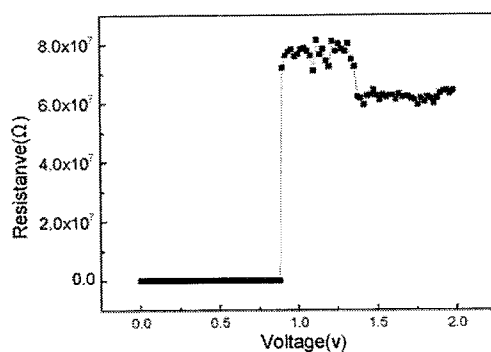
(A)



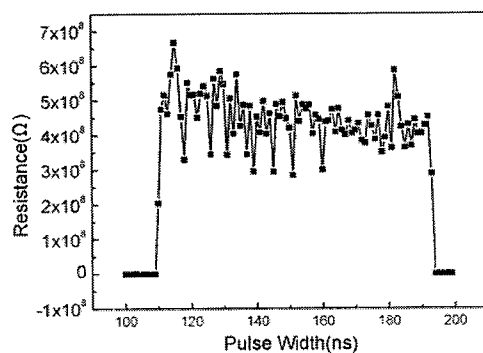
(B)



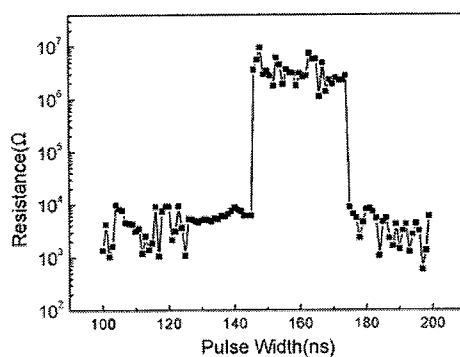
(C)



(D)



(E)



(F)

图 7.9 RESET 操作时电阻与电压脉冲宽度、幅度的关系曲线

(A, B: RESET 电阻与脉冲宽度的关系; C, D: RESET 电阻与脉冲幅度的关系; E, F: SET-RESET 电阻与脉冲宽度的关系。其中, A, C, E 为 GST 单元; B, D, F 为 ST 单元)

7.3 纵向相变材料小型化结构存储单元的制备

7.3.1 工艺流程

纵向结构存储单元如图 7.10 所示, 工艺流程如图 7.11 所示。使用混合曝光的方

法制备横向结构。在本实验中需要使用两种抗蚀剂：正性抗蚀剂 PMMA（分子量 950K）与负性抗蚀剂 SU8（Microchem 2035 系列）。

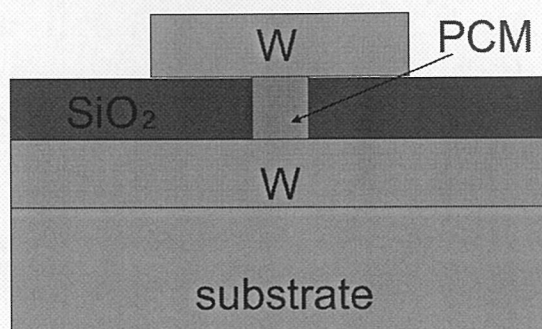


图 7.10 相变材料小尺寸器件结构

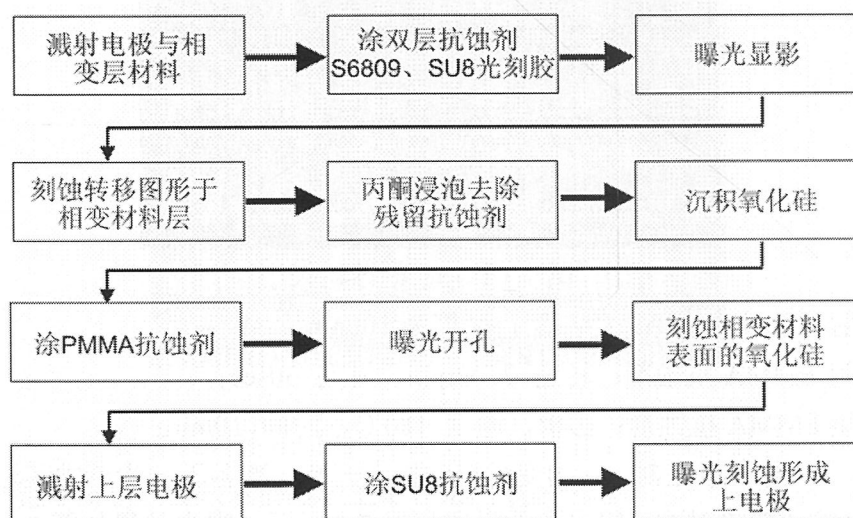


图 7.11 工艺流程图

7.3.2 具体制备工艺

- A. 硅片前处理：清洗，烘干；
- B. CVD 沉积 SiN，厚度控制在 350~400nm 之间，工艺参数见表 7.1 所示；
- C. 磁控溅射沉积电极层 Ti/TiN/W 厚度为：40/20/80nm，其溅射参数如表 7.2 所示；
- D. 在不同样品上分别溅射 GST 与 ST 相变材料，厚度为：100nm；
- E. 旋涂双层抗蚀剂 S6809/SU8 抗蚀剂及前处理；
- F. 第一次电子束光刻，制作混合曝光的标记以及相变材料纳米结构，曝光参数设置如表 7.3 所示。
- H. 抗蚀剂后处理：烘烤以及显影定影；
- I. 第一次刻蚀转移图形，形成电极上的对准标记以及相变材料结构，使用 CF₄ 和 Ar 的混合气体来刻蚀相变层材料，刻蚀参数如表 7.4 所示，刻蚀后丙酮浸泡 10min

去除残留抗蚀剂，刻蚀结果如图 7.12 所示；

表 7.4 W 刻蚀工艺参数设置

气体	CHF ₄	Ar	刻蚀气压 (mTorr)	功率 (W)	偏压 (V)	刻蚀速率 (nm/min)
	(sccm)					
CHF ₄ /Ar	35	15	80	200	543	60

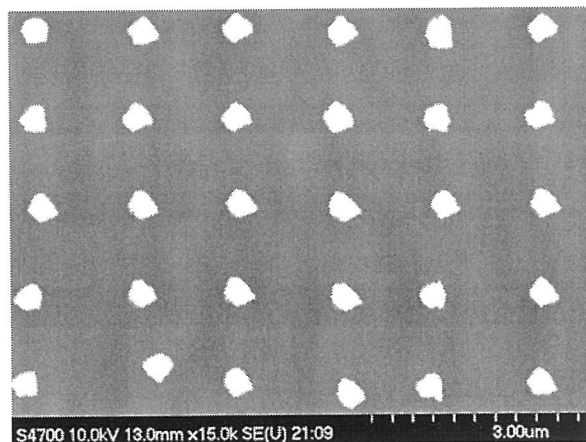


图 7.12 GST 刻蚀结果

- G. 溅射氧化硅作为绝缘绝热层，厚度为 100nm；
- K. 旋涂 PMMA 抗蚀剂：转速 2500rpm，时间 30sec；
- L. 前烘 PMMA 抗蚀剂：热板，温度 180℃，时间 10min；
- M. 第二次电子束光刻，在相变材料结构上开孔，准备下一步刻蚀其表面的氧化硅，在曝光前须精确对准，曝光参数设置如表 7.5 所示，曝光结果如图 7.13 所示；

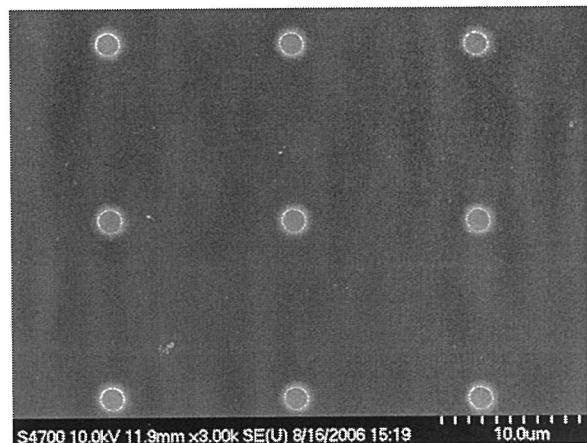


图 7.13 氧化硅上曝光开孔

- O. 刻蚀相变材料结构上淀积的氧化硅，如图 7.14 所示；

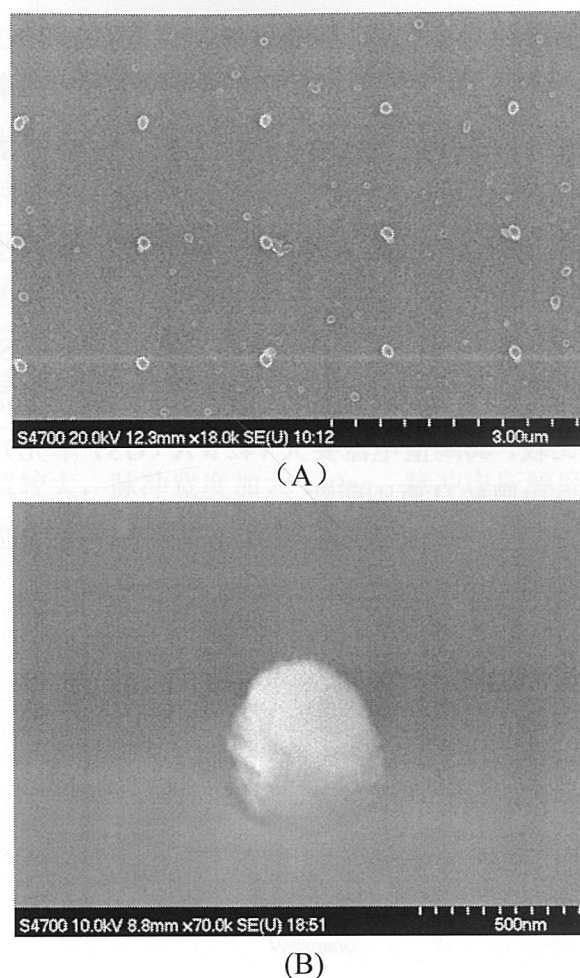


图 7.14 刻蚀表面的氧化硅(A: 平面图; B: 侧面图)

- O. 丙酮浸泡 10min, 去除表面残留的 PMMA 抗蚀剂;
- Q. 溅射上层电极: TiN 20nm, W 60nm;
- R. 旋涂双层抗蚀剂, S6809、SU8;
- S. 曝光刻蚀形成测试单元结构, 如图 7.15 所示;

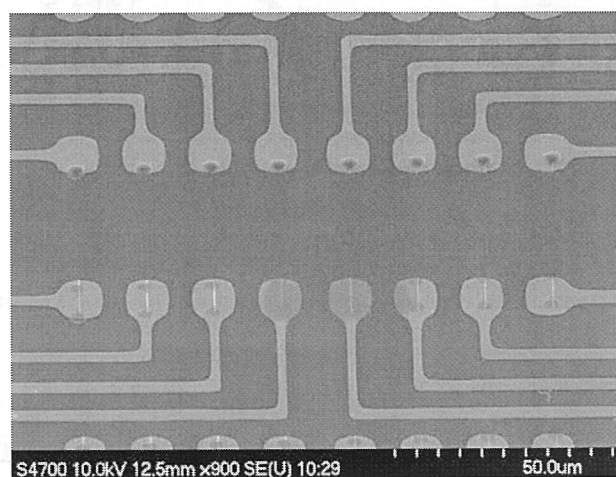
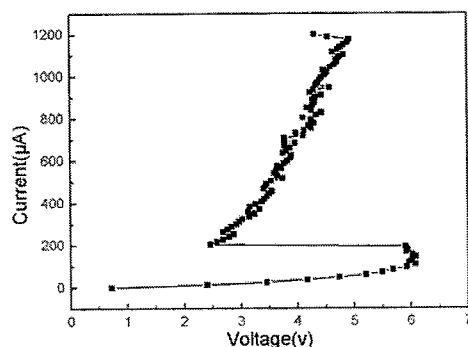


图 7.15 刻蚀形成的测试单元

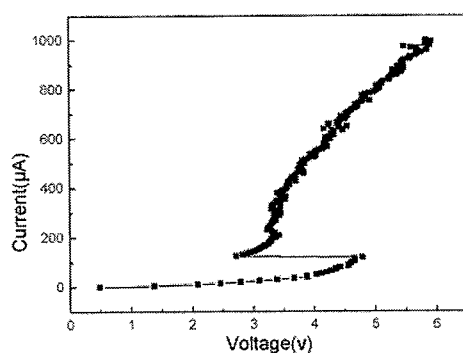
7.3.3 电学性能测试

I-V 测试:

测量 I-V 特性的时候, 采用加电流测电压的方式, GST、ST 单元的 I-V 特性如图 7.16 所示。测试前器件的初始状态均为非晶态。由图中可以看出, 开始阶段电压随着电流的增加而不断升高。当电流达到一定值的时候, 器件两端的电压突然降低, 说明单元电阻发生了急剧的变化, 材料发生了相转变, 由初始的非晶态转变为低电阻率的多晶态。图 7.16 中 (A) 是 GST 的 I-V 特性曲线, (B) 是 ST 的 I-V 曲线, 发生相变时的临界点分别是 GST: $193\ \mu\text{A}$, 6V ; ST: $103\ \mu\text{A}$, 4.8V 。与上节制备的电极小型化的结构单元相比较, 其阈值电流要大 $142\ \mu\text{A}$ (GST 单元), $80\ \mu\text{A}$ (ST 单元)。电压较高是由于初始态电阻较高原因所致。



(A)



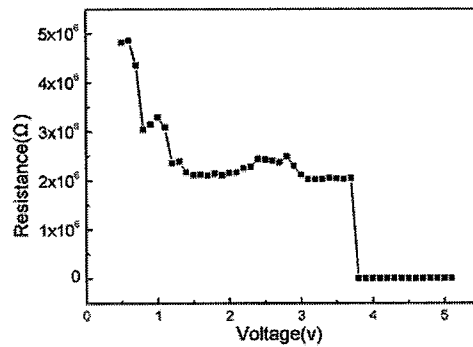
(B)

图 7.16 相变材料小型化单元 I-V 曲线 (A: GST; B: ST)

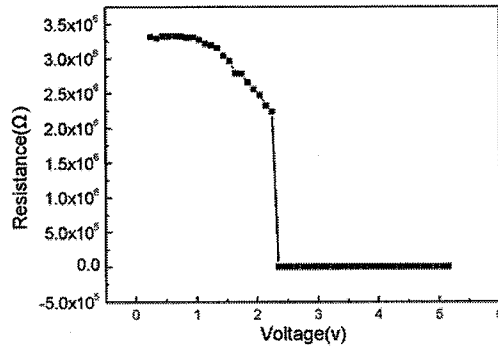
SET 操作测试:

进行 SET 测试时, 器件单元处于非晶态, 电阻率很大。图 7.17 是对器件单元施加不同的测试信号: 幅值变化与宽度变化的脉冲量时器件单元的电阻值的变化关系曲线。其中, (A), (B) 是电阻与脉冲幅度的关系曲线; (C), (D) 是电阻与脉冲宽度

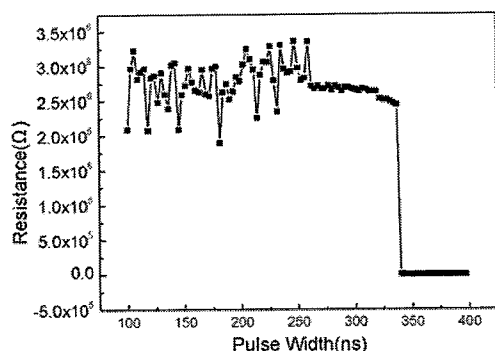
的关系曲线；(A), (C)为 GST 单元, (B), (D)为 ST 单元。当测试单元的电阻值与脉冲电压幅度关系时, 施加的脉冲电压的宽度为: 200ns, 脉冲幅度起始值为 0v, 步长为 0.1v; 当测试单元的脉冲宽度与电阻值关系曲线的时候, 施加的电压脉冲量脉冲幅度为 3.8v, 测量时脉冲起始宽度为 100ns, 脉冲宽度的增量为 3ns。测试单元的初始电阻为 10^6 , 随着电压幅度的升高电阻值会降低一些, 但还是维持在 10^6 上, 当电压大于 3.7v(GST 单元)与 2.3v(ST 单元)时, 相变发生, 电阻值急剧降低到十几 k 左右。当施加脉冲宽度变化的电压量时, 测量初始器件单元保持高阻状态, 说明外加电压不足以全部熔化相变薄膜; 随着脉冲宽度的增加, 外加能量随之增大, 当达到 330ns (GST 单元)与 241ns (ST 单元)时, 电阻降低到 12k 左右, 相变发生。与电极小型化结构相比较, 相变临界值较大, 脉冲宽度加大 140ns, 脉冲电压幅度加大 1.3v。原因可能是由于相变材料小型化结构中相变层比较厚造成的。



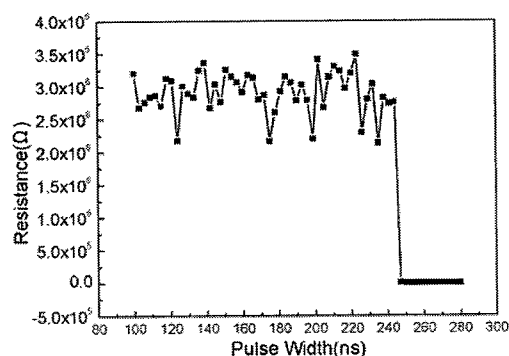
(A)



(B)



(C)



(D)

图 7.17 SET 操作电阻与电压、脉宽的关系曲线

(a, b: 电阻与脉冲电压宽度的关系曲线; c, d: 电阻与电压脉冲幅度的关系曲线

a, c: GST 单元性能; b, d: ST 单元性能)

RESET 操作测试:

在执行 RESET 操作时, 首先对单元执行 SET 操作, 使器件单元变为低阻的多晶态。同样, RESET 测试时施加的信号有两种: 幅度变化的电压脉冲与宽度变化的电压脉冲。测试结果如图 7.18 所示, 其中, (A), (B) 是 RESET 电阻与脉冲幅度的关系曲线; (C), (D) 是 RESET 电阻与脉冲电压宽度的关系。在测量电阻与脉冲幅度的关系时, 施加的电压脉冲宽度为 200ns, 电压步长为 0.1v; 测定电阻与脉冲宽度的关系时, 施加的脉冲幅度为 3.5v。由图 7.18 (A)、(B) 可知, 当电压幅度较小时, 单元处于低阻态, 这种低阻态将持续到相变临界电压值, 当电压值达到阈值电压 3.55v(GST 单元) 与 3.25v(ST 单元) 时, 发生相变, 转变为高阻的非晶态。在转变为非晶高阻的过程中, 不是一次实现的, 随着电压的升高, 高阻态的阻值由低慢慢升高。但是对于脉冲宽度变化的信号而言, 高阻态阻值没有规律的变化, 只是随机的分散性增大。对脉冲宽度变化的量而言, 其 GST 单元与 ST 单元的临界值分别为: (230ns, 3.5v), (160ns, 3.5v)。