

二. 校正参考点的选择

于工件台或是样品表面选择一个参考点,使其在高放大倍数的时候仍然可以在电镜扫描中心看到。我们的经验是使用高压电子束在样品表面任意位置停留一段时间可以得到一个白色的亮点,如图 4.3 所示,以此作为参考点很合适。在得到参考点的同时,可以根据白色两点的形状判断电镜参数设置是否合适:如果是一个规则的圆点,说明电镜状态较好;否则应再次对电镜状态进行调整。

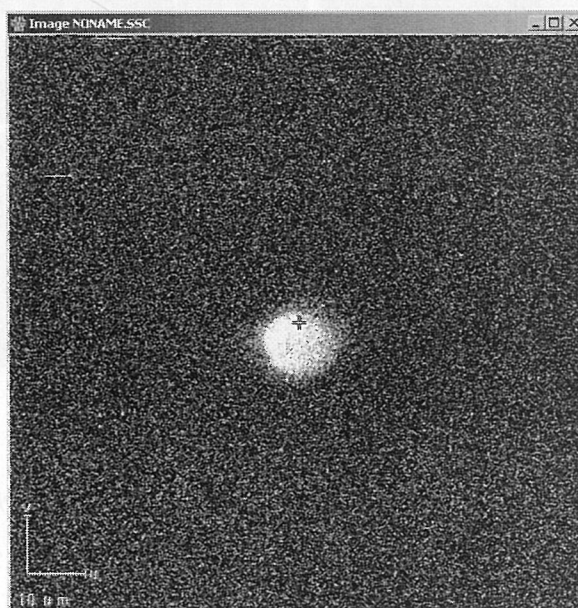


图 4.3 校正参考点

三. 坐标校正

调整工件台的位置使校正参考点位于电镜扫描图像的中心位置,然后设定此时的位置为工件台的原点位置。移动工件台扫描三个坐标点设定的区域,每次扫描后校正参考点位于标准坐标的中心位置,当三个坐标点全部扫描结束之后,即可得到实际位置与标准坐标位置的差值,然后执行位置校正,如图 4.4 所示。不断重复扫描三个坐标点,使实际位置与标准坐标位置的差值尽可能小。

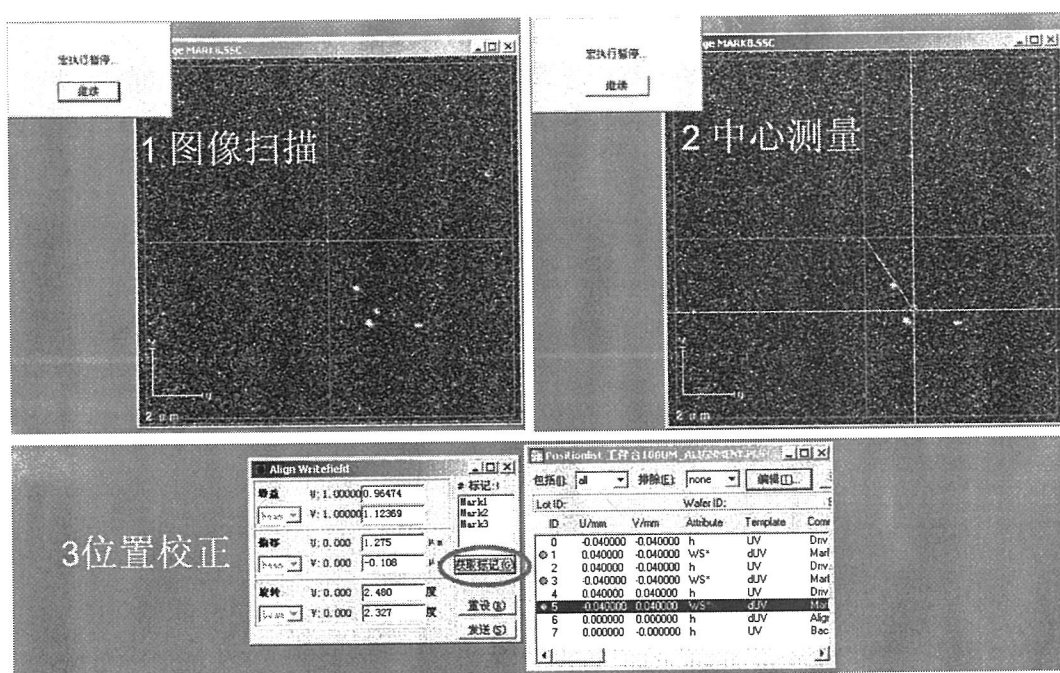


图 4.4 校正坐标位置

4.1.3 场拼接曝光

拼接曝光的图形如图 4.5 所示。主曝光场由 15×15 个面积为 $100 \times 100 \mu\text{m}^2$ 的子场组成。为研究曝光子场拼接精度的方便，子场的曝光图形我们使用游标尺，如图 4.6 所示。标尺的线宽为 100nm ，固定标尺的间距为 $1.0 \mu\text{m}$ ，可变标尺的间距从中心向两侧在 $1.0 \mu\text{m}$ 间距的基础上依次递增 25nm 。

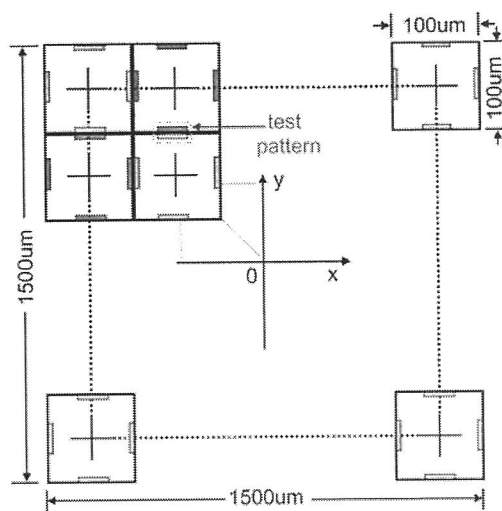


图 4.5 主曝光场图形

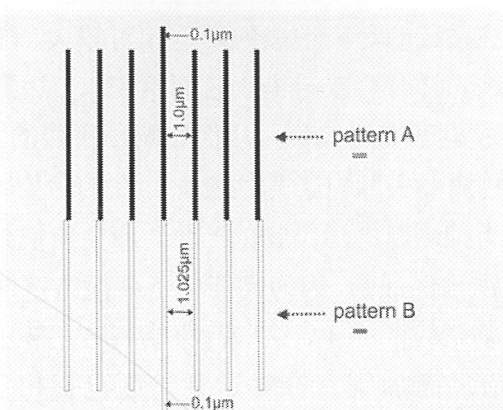


图 4.6 标尺图形

抗蚀剂选用 PMMA950K，曝光后显影（MIBK:IPA=1:3）2min，IPA 定影 1min，用高压氮气吹干样品，结果如图 4.7 所示。

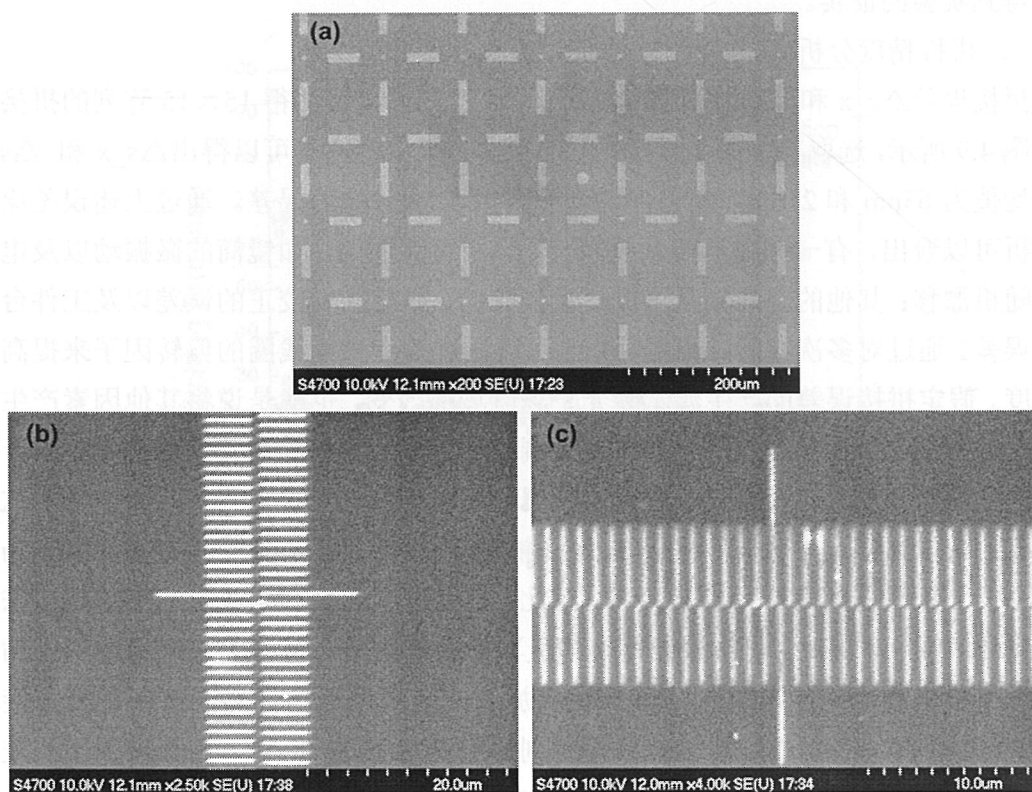


图 4.7 场拼接曝光结果

(a) 拼接整体图，(b) 纵向拼接图，(c) 横向拼接图

4.1.4 拼接误差分析

一. 误差原因分析

由图 4.7 可见，在 X、Y 方向上的拼接结果均存在一定的误差，且 X 方向的误差相对较大。造成拼接误差的原因是多方面的，如电子束镜筒的微振动^[99-101]、扫描场校正的误差、工件台调整的误差、电子束随机的漂移^[102-106]以及光阑系统的污染等。

在这些因素中,电子光柱系统的污染造成的影响相对较大,随着绝缘污染物在电子光柱表面积累,电子束经过光柱时会在污染物表面聚积,当达到一定程度的时候就会释放多余的电荷,这将造成电子束的偏移,从而影响场拼接的精度。

为提高拼接精度,首先要去除电子光柱表面存在的污染物,这一步在机器安装前工程师会仔细地处理。为抑制新的污染物的产生,应使电镜处于清洁的真空状态。然而在实际操作中这将是很难保证的,因为高能电子束撞击抗蚀剂或是样品表面的时候将不可避免的引起绝缘物颗粒的产生,这些污染物将会沉积在光柱内表面,这种污染会随着电子束束流的增加而加剧。针对这种问题已提出了一些相应的清洁方法^[107-108],例如引入相应的刻蚀气体来清除那些沉积的污染物,但是对于这个过程是否会损伤没有污染的光柱表面还不得而知。另外,对于污染放电现象,在理论上也提出了一些相应的方法来模拟^[109-115],但是这些方法是否真实的反映了实际的放电过程还没有得到实验的证实。

二. 拼接精度分析

拼接误差 Δs_x 和 Δs_y 如图4.8所示。通过扫描电镜测得 15×15 阵列的拼接误差如图4.9所示,选取其中的100个拼接单元作统计。由图中可以得出 Δs_x 和 Δs_y 的平均值为63nm和21nm,X方向的误差要大于Y方向的误差。通过上述误差原因的分析可以看出,有一些因素是系统固有的,不可克服的,如镜筒的微振动以及电子束的随机漂移;其他的因素则是可以尽量消除的,如扫描场校正的误差以及工件台调整的误差。通过对多次实验结果的分析,可以通过改变扫描线圈的偏转因子来提高拼接精度。假定拼接误差的产生源于曝光子场区域的改变,也就是说将其他因素产生的误差全部归于子场区域的变形,着重通过调整子场曝光面积来提高拼接精度。由于拼接误差是裂口形状,一般可以确定为实际曝光子场面积小于标准分割子场面积,这就提示我们可以适当地增大曝光子场的面积来改善拼接效果。在曝光系统中,曝光场区域大小由扫描线圈的偏转程度来控制,因此,可以通过改变扫描线圈的偏转因子来调整曝光场的大小。据此,将拼接误差平均值与子场宽度的比值作为调整偏转因子的基准值,本文中在上述基准值的基础上适当加大比值用以抵消偶然因素产生的拼接误差。选定的基准值为:0.2%和0.1%,分别对应于X方向和Y方向偏转因子的校正值。用校正后的偏转因子得到的拼接结果如图4.10所示,由图中可以看出,X与Y方向的拼接精度大为改善。为使图形线宽均匀稳定,需要在子场拼接处有一定的图形重叠。本章中,以图形重叠200nm为基准来调整相应的偏转因数,设定值为:0.4%(Y方向)与0.16%(X方向)。最后在PMMA抗蚀剂层上我们得到了 $1500 \mu\text{m}$ 的直线阵列,如图4.11所示。

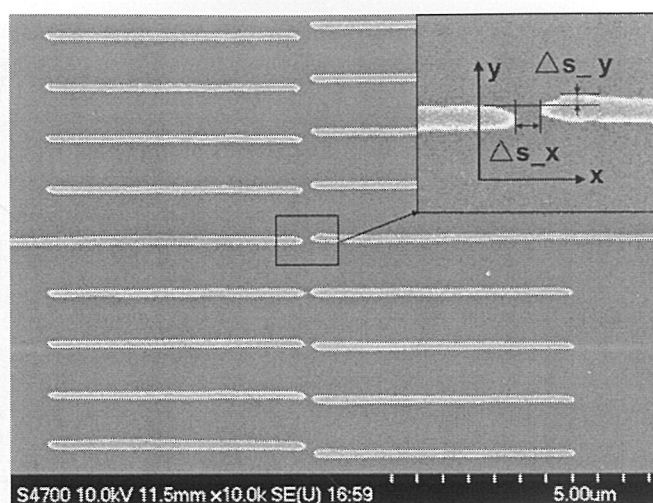


图 4.8 X 与 Y 方向的拼接误差

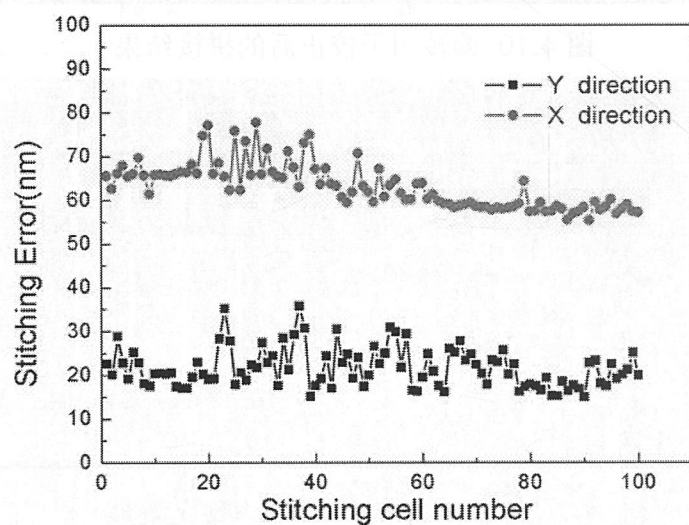


图 4.9 X 与 Y 方向的误差统计

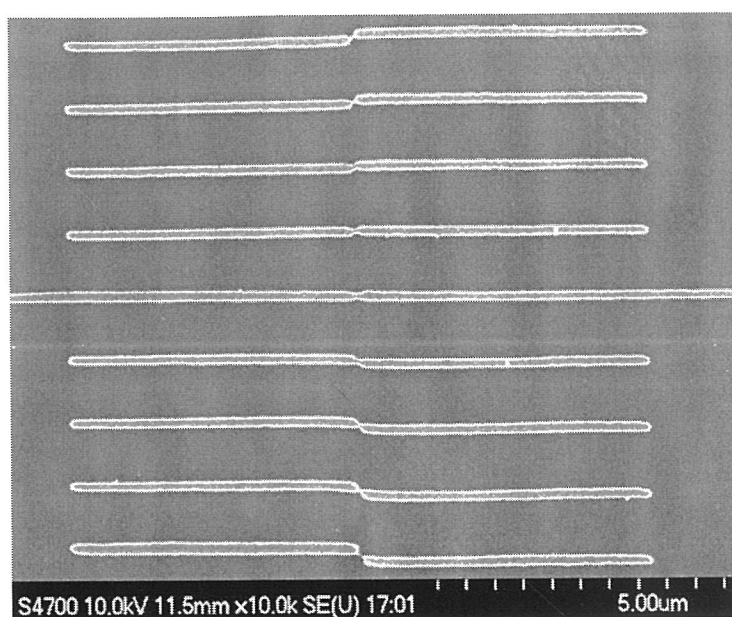
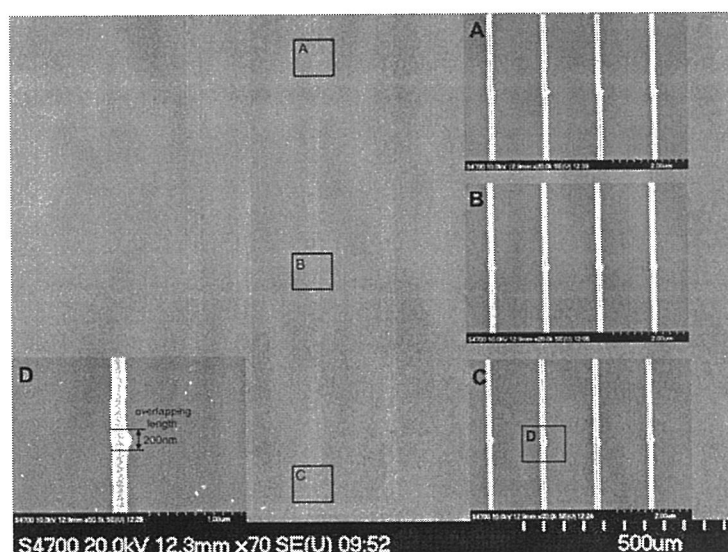


图 4.10 偏转因子校正后的拼接结果

图 4.11 1500 μm 长的直线曝光拼接结果

4.2 电子束与紫外线混合曝光研究

随着 CMOS 器件单元尺寸的不断缩小, 对于 100nm 以下图形结构的制备需求进一步增强。现在能实现 100nm 以下图形制备的光刻工艺有 F_2 准分子激光光刻、电子束投影曝光以及 X 射线曝光等, 但是这些工艺技术在实际应用中还不是很成熟。与上述几种光刻技术相比较, 电子束曝光是比较成熟的技术, 主要应用于一些特殊场合, 如 ASIC、MMIC 以及先进 CMOS 器件的制备。电子束曝光的最大缺点是生产效率很低, 尽管存在这些缺点, 当需要制备 50nm 及以下尺寸的器件时, 除了电子束曝光却别无选择。为提高电子束曝光的工作效率, 不断开发了一些新的工艺技术, 如电子束与深紫外线的混合曝光^[116-122]。这种混合曝光有两种实现方法: 一是不同抗蚀剂层间

的混合曝光 (inter-level mix lithography, IL-ML); 二是单层抗蚀剂层内的混合曝光 (hybrid lithography, HL), 如图 4.12 所示。

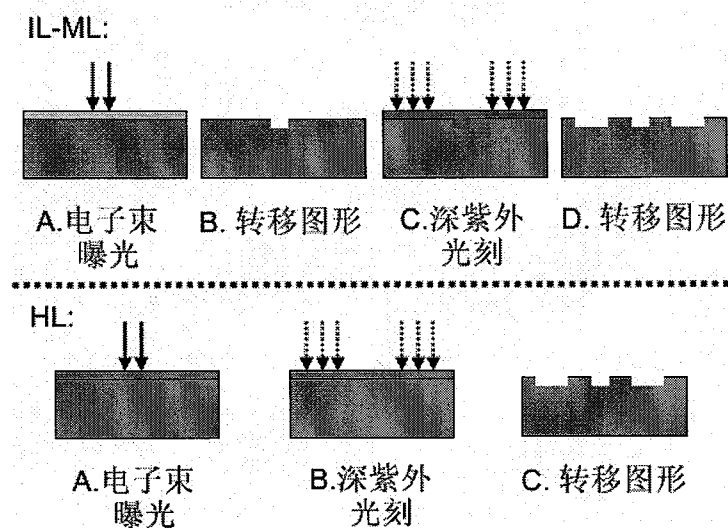


图 4.12 混合曝光的两种方式

Inter-level 混合曝光的方式只是在关键尺寸较小的工艺步骤中使用电子束光刻, 充分发挥电子束曝光高分辨率的优点。这种曝光方式只是将紫外光刻中的某一步工艺用电子束曝光来取代, 对于其他的图形转移工艺没有特别的影响。但是值得注意的一点是, 这种曝光方式在某些情况下会使得图形重叠曝光的区域与其他图形部分抗蚀剂的厚度不相同, 如图 4.13 所示, 这将给后续工艺带来一定的影响。

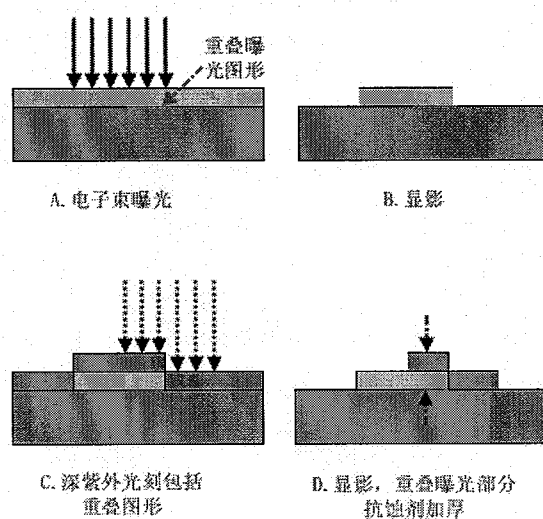


图 4.13 抗蚀剂厚度不均匀

HL 与 IL-ML 相比较最大的不同是, HL 在同一抗蚀剂层上使用两种不同的曝光方式进行图形转移, 可以最大程度的发挥不同曝光方式的优点, 同时也可以提高电子

束曝光的效率。使用 HL 时,被转移的图形通常被分割成独立的两部分:一部分是小尺寸的图形,需要使用高分辨率的光刻工艺;另一部分是较大尺寸的图形,这部分图形被转移到光刻掩模版上,使用传统的光刻工艺进行曝光。高分率的电子束曝光仅用于那些关键尺寸图形的转移,这样可以大大缩短整个光刻工艺的时间。HL 关键的一点是在同一层抗蚀剂上执行两种不同的光刻工艺,除了抗蚀剂应有的灵敏度之外,抗蚀剂的工艺处理条件对两种光刻方式应是一致的。本节下文中讨论的混合曝光均是指 HL。

4.2.1 混合曝光中抗蚀剂的要求及选择

混合曝光不同于单一曝光方式,对使用的抗蚀剂有一些特殊的要求。首先,抗蚀剂的灵敏度应能够适应两种曝光工艺;其次,抗蚀剂的处理条件,如前烘、后烘、抗蚀剂厚度以及显影性质等,对两种曝光工艺都应该是相同的,否则将无法进行混合曝光;最后,在混合曝光工艺执行时,当一种光刻完成后需要一定的时间延迟,如样品的转移和重新加载,才能进行另一种光刻,在这一段延迟时间内抗蚀剂的灵敏度以及其他性质应不会发生改变。

负性抗蚀剂 SU8 是由美国 Microchem 公司生产的一种化学放大抗蚀剂,既可以用于紫外光刻也可以用于电子束光刻。SU8 的灵敏度很高,只有几个 $\mu\text{C}/\text{cm}^2$;而且分辨率也很高,可以达到 24nm 以下^[123-125]。因此我们在以下的实验中使用 SU8 作为混合曝光中的抗蚀剂。

4.2.2 混合曝光中抗蚀剂厚度与剂量控制

抗蚀剂厚度不均匀会使得后续图形转移时对前道工艺形成的结构造成损伤,为使混合曝光后抗蚀剂图形厚度较为均匀,需确定电子束与紫外两种曝光方式下抗蚀剂残留厚度与相应剂量之间的关系。本文中使用混合曝光主要是用来制备电极结构,故需先制备含电极材料(W)层的实验样品,工艺流程如图 4.14 所示。

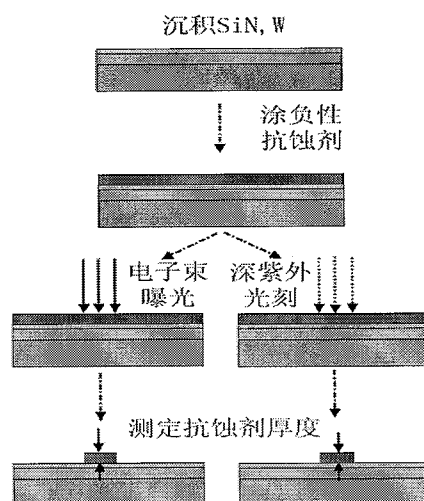


图 4.14 抗蚀剂厚度的测定

具体工艺如下:

A. 硅片清洗: 1#液, 2#液;

B. 沉积氮化硅绝缘层, 具体参数表 4.2 所示, 绝缘层厚度为 400nm;

表 4.2 CVD 氮化硅工艺参数

抽气时间 (min)	30	预备真空度 (Pa)	1.5	灯丝电压 (V)	10
NH ₃ 流量 (ml/min)	40	SiH ₄ 流量 (ml/min)	560	工作压强 (Pa)	50
极板电压 (kv)	1.1	极板电流 (mA)	57	基底温度 (°C)	200
RF 功率 (W)	62.7	淀积速率 (nm/min)	50	实际速率 (nm/min)	50
淀积时间 (min)	8		淀积厚度 (nm)	400	

C. 磁控溅射沉积 100nm 厚的 W 电极层;

D. 旋涂 SU8 抗蚀剂: 转速 2500rpm, 时间 30sec;

E. 前烘 SU8: 热板, 温度 95°C, 时间 2min;

F. 电子束与紫外光刻, 电子束曝光图形为一组 100nm 宽间距为 20 μ m 的直线阵列; 紫外曝光的图形为 2 μ m 宽间距为 20 μ m 的直线阵列, 具体工艺参数见表 4.3;

表 4.3 光刻工艺参数

电子束曝光					
样品编号	剂量 (μ C/cm ²)	电压 (kV)	束流 (pA)	工作距离 (mm)	灯丝电 流(μ A)
1	2	30	80	5.4	76
2	3				
3	4				
4	5				
5	6				
6	7				
7	8				
8	9				
紫外曝光					
样品编号	1	2	3	4	5
紫外能量 (mJ/cm ²)	70	120	135	150	165
样品编号	6	7	8	9	10

续上表					
紫外能量 (mJ/cm ²)	180	195	210	225	240
样品编号	11	12	13	14	15
紫外能量 (mJ/cm ²)	255	270	285	300	315
样品编号	16		17		
紫外能量 (mJ/cm ²)	380		480		

G. 后烘及显影: 热板, 温度 90℃, 时间 10min; 显影液 PGMEI, 显影时间 2min, 定影液 IPA, 定影时间 1min, 然后用高压氮气将样品吹干;

H. 利用台阶仪测定抗蚀剂残留厚度, 可以得到两种曝光方式下抗蚀剂残留厚度与剂量的关系, 如图 4.15 所示。

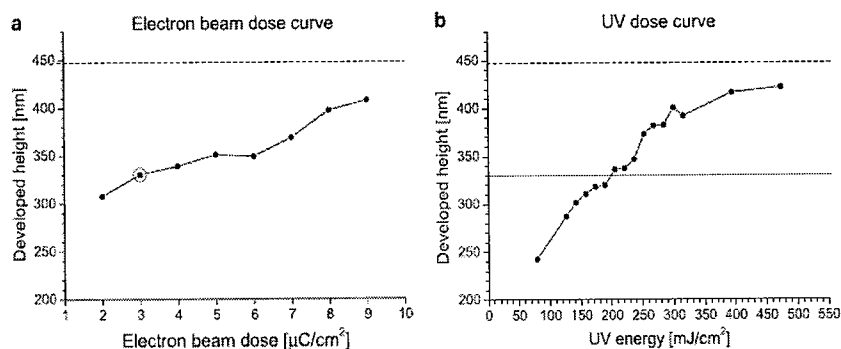


图 4.15 抗蚀剂残留厚度与曝光剂量的关系

由图 4.15 可以看出, 显影后抗蚀剂图形的残留厚度随着曝光剂量的变大而增加。为了后续图形转移的便利, 电子束与紫外曝光后形成的抗蚀剂图形厚度要尽可能均匀一致。电子束曝光时, 由于剂量变大的同时邻近效应也会增强, 曝光分辨率会降低。因此, 在确定曝光剂量的同时应权衡考虑曝光图形分辨率与抗蚀剂残留厚度之间的关系。本文中, 需要刻蚀 100nm 的 W, SU8 在刻蚀过程中对 W 的选择比较高, 故当抗蚀剂厚度为 150nm 即可保证正常的图形转移。由此可以确定混合曝光中电子束光刻的剂量为 $2.5 \mu\text{C}/\text{cm}^2$, 紫外线光刻的能量为 $200\text{mJ}/\text{cm}^2$ 。

4.2.3 混合曝光中图形位置误差的补偿

混合曝光中, 由于对准系统存在的误差会使得两次曝光的图形断裂或是偏离标准位置。因此在两次光刻的边界上补偿一定的重叠图形, 可以使曝光图形得以连续稳定。重叠图形的加入, 本质上是为了弥补第二次光刻时套刻精度的误差。在本节的曝光版图的设计中, 在两次光刻中都加入重叠图形。

本文中用于电子束和紫外光刻的图形如图 4.16 (a)所示, 图 4.16 (b)是根据紫外曝光对准误差最大时添加的补偿图形。混合曝光后的结果如图 4.17 所示, 由图中可以

看出，两次曝光的图形经重叠补偿后没有断开。

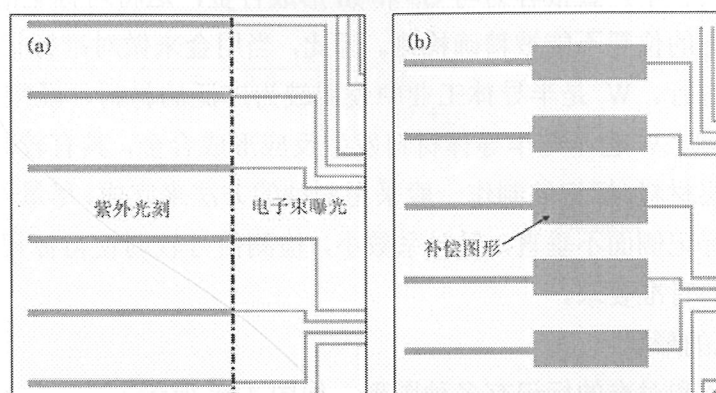


图 4.16 曝光图形

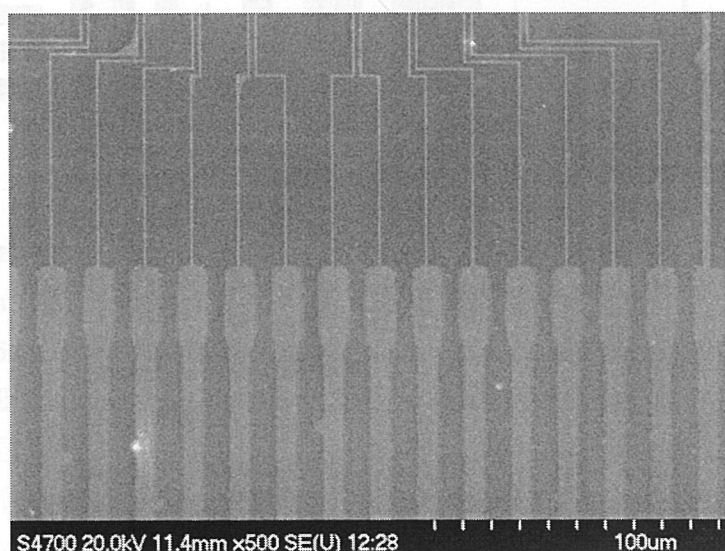


图 4.17

4.3 多重曝光中的标记

4.3.1 标记层材料的选择与标记的要求

在电子束曝光中使用的标记应该满足以下要求：

◆. 标记材料的性质应稳定^[129-132]。IC 器件生产过程中，经常有半导体化合物的引入，标记材料应确保与这些化合物不发生反应，否则标记的形状会在晶体生长的过程中变形。

◆. 标记层材料的原子序数应尽量大。对于校准精度而言，标记图像的清晰度是很关键的，为了提高清晰度，需较多的反射电子来获得高增益的检测信号，同时标记层的厚度也要大些，一般在几百纳米。

◆. 为获得高精度的校准，标记的边沿要尽可能的陡直^[133]。标记检测信号的增益很大程度上依赖于标记材料的背散射系数以及标记的边沿形状，而背散射系数取决于标记层的厚度以及标记材料的原子序数。这也就是说，标记层材料应比器件功能材料具有更大的反射系数以及更陡直的侧面形状。过去曾经用金来做对准标记。但是在

半导体晶体的沉积中,金很容易与 Ga 和 In 形成合金,这将对标记的形状造成破坏,同时也使得标记的位置不能被精确检测。因此,当用金来做对准标记时,后续的电子束曝光将很难进行。W 是半导体工业中使用较为广泛的材料,经常用作多层间的电极连接材料,同时 W 也不与半导体材料发生反应形成合金,具有较高的化学稳定性,适合作为标记层材料。标记的制作一般采用刻蚀的方法来完成,尽量不使用剥离工艺。由剥离形成的标记侧面不垂直,反射系数小,检测信号较弱使得标记成像不明显,不能适应高精度的对准要求。

4.3.2 标记的形状

应用于校正和对准的标记有多种图形,如图 4.18 所示。

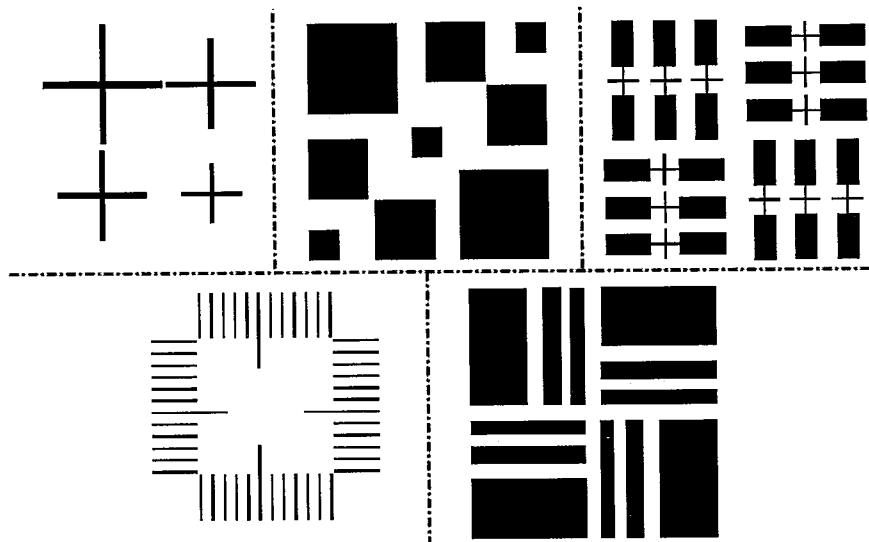


图 4.18 标记的形状

对于紫外曝光对准而言,多数光刻机对特定设计的标记检测效果较好。为便于检测,对标记的大小也有一定的限制,标记在两个正交方向的尺度应可以被有效的检测。十字形标记,如图 4.18 所示,是应用较多的一种。当标记的图形具有多种可以测定精度的结构时,曝光对准的精度将会更高,如图 4.18 中所示的标尺和 Barker 的图形结构。在光栅标记中,通过对不同光栅线位置的测定可以有效的降低对准误差,同时也可以降低标记边沿粗糙度对校正的影响。对于标记尺寸的大小,有小于 $50\mu\text{m}$ 的也有大于 $150\mu\text{m}$ 的,设计时既要考虑标记便于检测同时又不占用芯片上过多的区域,需要在这两种因素间取得一种均衡。

4.4 混合曝光中标记的设计

考虑到本文混合曝光时使用的光刻设备不具备标记精度的测定功能,光栅标记不适合在本实验中使用。标记层材料使用金属 W,相对硅上的深沟槽标记,金属标记具有较强的二次电子发射能力,电子束曝光时更容易对标记进行高精度检测,并且上层覆盖的光刻抗蚀剂对标记的成像效果影响不大。考虑到本文中使用的是 SEM 改装的电子束曝光系统,对准时依靠标记图形的大小决定校正的精度,故综合使用不同的

标记形状, 如图 4.19 所示。

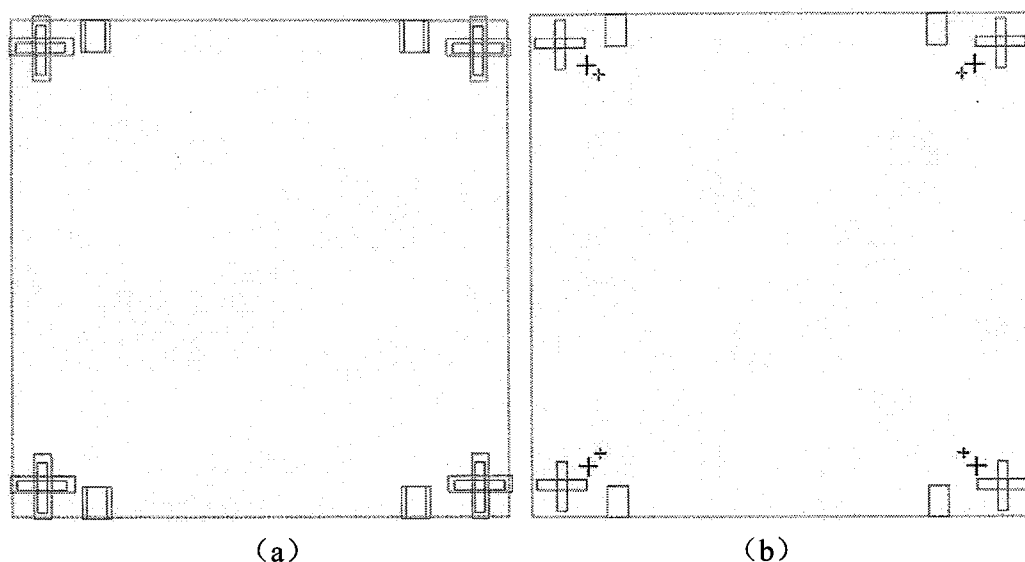


图 4.19 标记图形

(a) 光刻版的对准图形, (b) 混合曝光时芯片上的对准图形

图 4.19 (a) 是紫外曝光时, 掩模版上的对准图形。其中四个大十字标记尺寸: 宽 $14\mu\text{m}$, 长 $52\mu\text{m}$, 用于掩模版的粗对准, 掩模版上的图形尺寸比样品上形成的对准标记的尺寸要大 (沿样品上标记图形的边沿向外扩大 $2\mu\text{m}$), 这样将有利于紫外光刻时标记的找寻及对准。经过粗对准后, 可以利用细对准标记, 如图 4.19 (a) 中所示的上下两边四个长方形, 进行精确对准。

图 4.19 (b) 是样品上制作的标记, 包括用于紫外光刻时的对准标记以及电子束曝光时的对准标记。四个小十字是电子束光刻时的粗对准标记, 旁边的点阵标记是精对准标记。由于电子束曝光时的对准是一种 ‘点’ 校正形式, 在标记可清晰检测的情况下, 其几何形状越小对准精度将越高。实验中我们发现, 点阵标记图形比十字标记更有利于对准精度的提高。因为电子束曝光精对准时, 需要较高的放大倍数, 此时样品上十字标记的中心与图形发生器上标记的中心偏差较大, 没有点对准标记的精度高。另外, 制作标记图形时, 点标记的精确度比十字标记的精确度更高, 刻蚀后形成的点标记边沿更平整。

混合曝光中较为复杂的一点是, 两次光刻都必须在同一层抗蚀剂上与标记图形对准。由于现在还没有可行的方法直接在抗蚀剂层上对准, 我们只能将标记层作一个公共的对准层, 且标记厚度适当加大, 使得散射电子信号加强以利于对准时的检测。

4.5 本章小结

本章对电子束曝光中的多场拼接作了深入的研究, 针对扫描电子显微镜改装的电子束曝光系统, 提出了一种新的提高拼接精度的方式。实验发现 X 方向的拼接误差比 Y 方向的拼接误差大 30 纳米。造成拼接误差的原因有多种, 如电子束随机漂移,

光阑系统的污染,工件台移动时的微振等。有些误差是可以克服的,有些是系统误差则无法完全消除。通过改变子场的区域的增益因子消除了拼接引起的误差,通过 15 个 $100\mu\text{m}$ 子场的拼接得到了 $1500\mu\text{m}$ 长,宽度为 100nm 的直线阵列。针对电子束与紫外光刻,首次研究了 SU8 负性抗蚀剂在混合曝光中的应用,得到抗蚀剂显影厚度均匀一致时电子束与紫外光刻的剂量值。针对混合曝光中对准图形的偏差,提出了补偿图形的设置方法,有效地消除了混合曝光时图形断裂的问题。

详述了多重曝光中对标记层材料的限制以及标记的制作方法。对准标记的制作一般使用刻蚀的方法来完成,因为刻蚀形成的图形比剥离工艺形成的图形边沿更陡直,更有利于对准精度的提高。对准标记的形状有很多种,根据电子束曝光中对准的实际情况我们提出一种新的标记形状,即不同尺寸的点阵标记图形,使对准精度有很大的提高。

第五章 横向相变单元阵列的制备及性能表征

5.1 引言

随着信息技术的不断发展,对非易失性存储器的需求不断增加,同时对存储器的操作速度也要求更快,可重复使用的次数更多。Flash 存储器占据了非易失性存储器市场的主流位置,但是它存在一些缺点^[134],如数据的写擦时间较长、可重复次数少、功耗大以及需要较高的操作电压。电致相变存储器是未来非易失存储器的最佳候选之一,它基于硫系化合物在两相,多晶与非晶,之间转换时电阻值的不同而存储信息的^[3,8,134]。相变存储器具有很多优点,极好的耐久性、可直写、低编程能量、操作速度更高以及较好的与现有 CMOS 工艺结构的兼容性。现在制约相变存储器发展的一个瓶颈是 RESET 电流较高。例如,使用 $0.18\mu\text{m}$ 工艺制备的原型存储器其操作电流均大于 1mA 。为解决这个问题,国际上的多数研究机构不断尝试开发新型的相变材料^[135-142],同时研究新的存储器结构,如减小电极结构以及相变材料尺寸。这些新的材料以及结构的提出对相变存储器的进一步发展起了很大的促进作用。在结构改进方面,Philips 公司于 2005 年提出了一种 Line cell 结构^[138],如图 5.1 (b) 所示。

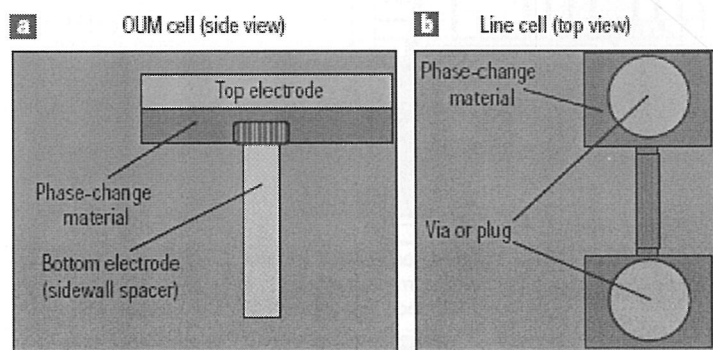


图 5.1 OUM 结构与 Line cell 结构^[138]

图 5.1 对比了 OUM 结构与 Line cell 结构的异同。在 OUM 结构中,下电极与相变材料层的接触面积较小,这取决于电极的尺寸,但是上层电极与相变材料层的接触面积却很大。在 Line cell 结构中,相变层结构是纺锤形的,中间是纳米线,两端较大的部分用于和测试电极的连接。Line cell 结构与 OUM 结构相比较,在工艺上更简单,对电极材料的限制也较少^[138]。在 OUM 结构中,对电极材料的要求较高,如电阻率要适当以保证一定的热效应,能耐高温,与相变层具有较好的粘附性,不与相变材料发生反应等。在 Line cell 结构中,绝热层可以完全覆盖相变区域,对热效率的提高有很好的作用。但 Line cell 结构也有一个不利的方面,因为其横向尺寸较大,电极之间的宽度在 $5\mu\text{m}$ 以上,集成度不能做的很高,这就限制了器件的高密度发展。为充分利用 Line cell 结构的优点同时改善其不利的方面,我们对结构做了进一步的改进,如图 5.2 所示。

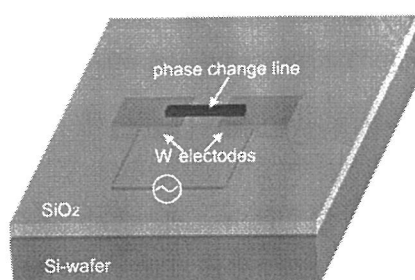


图 5.2 改进的 Line cell 结构

在改进的结构中，以现有的实验条件将电极之间的间距充分降低，同时将相变纳米线做的尽可能小。在以下部分中，详述了这种改进结构的制备工艺，同时以此结构为基础制备了含 GST、ST、SiSb 三种相变材料的存储单元，并且测定其相应的电学性质。

5.2 制备工艺

工艺流程如图 5.3 所示，使用混合曝光的方法来制备横向结构。在本实验中需要使用两种抗蚀剂：正性抗蚀剂 PMMA（分子量 950K）与负性抗蚀剂 SU8（Microchem 2035 系列）。

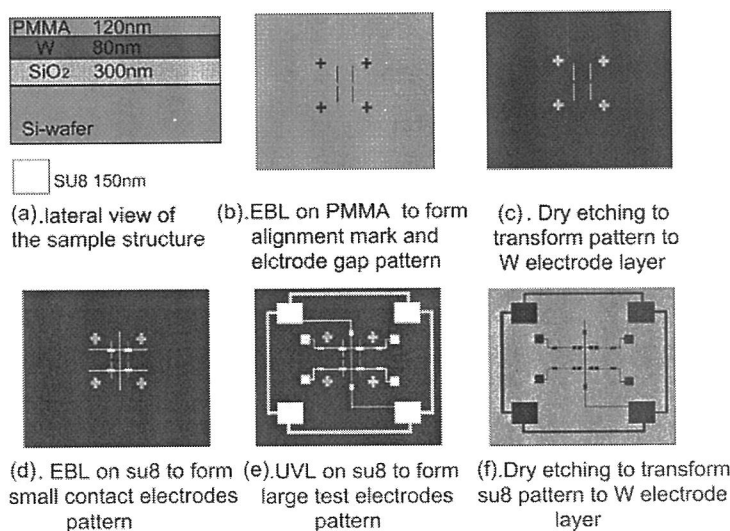


图 5.3 横向结构制备工艺流程

5.2.1 相关实验设备

◆ 电子束曝光系统，由 SEM 改装且加装高精度工件台、高速束闸系统，用于制备关键尺寸图形结构；

- ◆ 紫外光刻系统，用于非关键尺寸大电极的曝光；
- ◆ 涂胶机，用于抗蚀剂的涂覆；
- ◆ 热板及烘箱，用于抗蚀剂及样品的烘烤；
- ◆ 测控溅射台，用于制备电极材料及相变材料；

- ◆ 电子束蒸发设备, 用于沉积氧化硅;
- ◆ RIE 设备, 用于抗蚀剂图形的转移;
- ◆ CVD 设备, 用于沉积 SiN 绝缘层;
- ◆ S-4700 扫描电子显微镜, 用于观测样品形貌;

5.2.2 版图设计

在此结构的制备中需进行三次电子束曝光、一次紫外光刻, 需要设计相应的四种图形结构来实现不同的目的。三次电子束曝光中, 第一次曝光制备电极间距以及混合光刻的标记层, 该层曝光使用 PMMA 抗蚀剂; 第二次电子束曝光制备与相变材料接触的电极部分, 该层曝光使用 SU8 作为抗蚀剂; 第三次电子束曝光制备相变纳米线, 使用 SU8 作为抗蚀剂。紫外光刻用于制备测试部分的电极图形, 使用 SU8 作为抗蚀剂。四次曝光相应的版图如图 5.4 所示。为了实现对准工艺需要在图形发生器的软件上形成相应的标记位置。

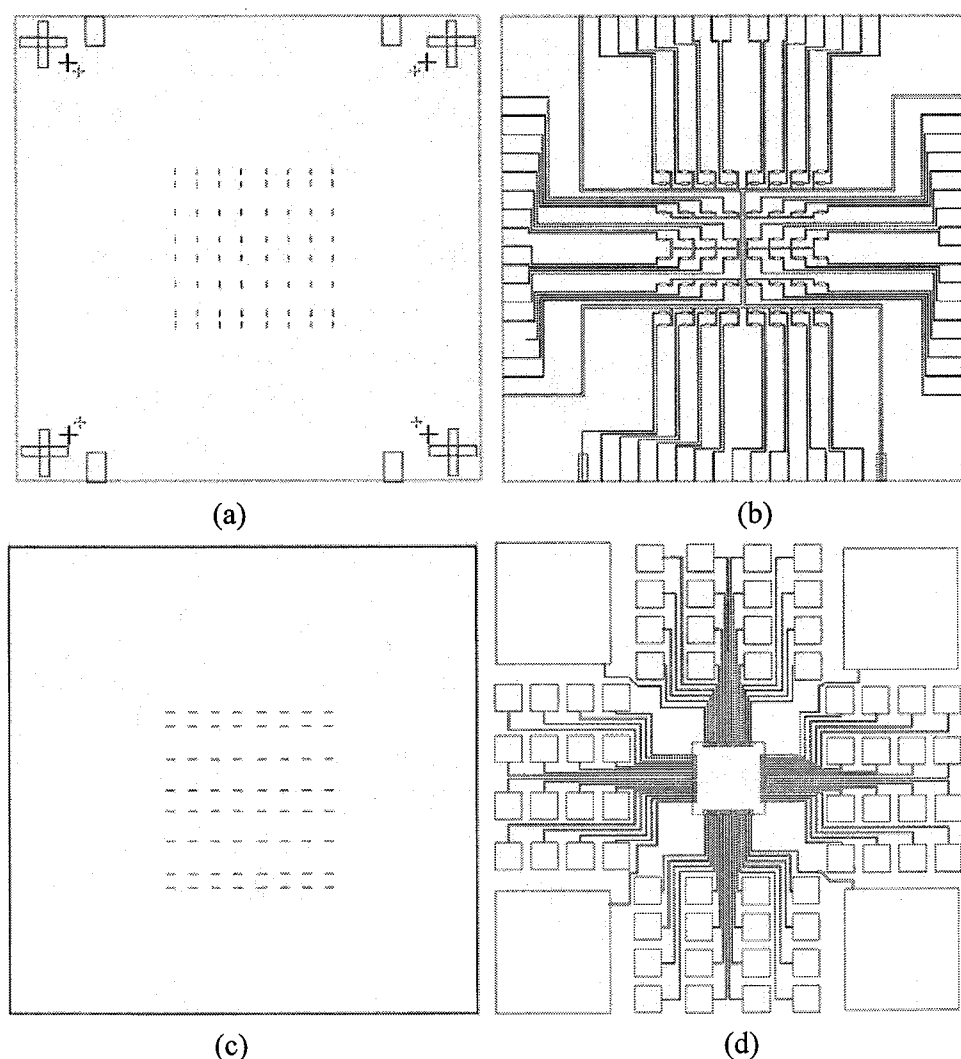


图 5.4 四次曝光版图设计

5.2.3 具体工艺实现

A. 清洗硅片：1#液、2#液；

B. 烘干硅片：烘箱，180℃，30min；

C. CVD 沉积 SiN，厚度控制在 350~400nm 之间，工艺参数如表 5.1 所示；

表 5.1 SiN 淀积参数

抽气时间 (min)	30	预备真空度 (Pa)	1.5	灯丝电压 (V)	10
NH ₃ 流量 (ml/min)	40	SiH ₄ 流量 (ml/min)	560	工作压强 (Pa)	50
极板电压 (kv)	1.1	极板电流 (mA)	57	基底温度 (℃)	200
RF 功率 (W)	62.7	淀积速率 (nm/min)	50	实际速率 (nm/min)	50
淀积时间 (min)	7		淀积厚度 (nm)	350	

D. 磁控溅射沉积 W 电极层，其溅射参数如表 5.2 所示；

表 5.2 W 溅射工艺参数

薄膜样品	溅射气压 (Pa)	溅射功率 (W)	溅射速率 (nm/s)	薄膜厚度 (nm)
W	0.08	300	0.083	150

E. 旋涂 PMMA 抗蚀剂：转速 2500rpm，时间 30sec；

F. 前烘 PMMA 抗蚀剂：热板，温度 180℃，时间 10min；

G. 第一次电子束光刻，制作混合曝光的标记以及电极结构，曝光参数设置如表 5.3 所示；

表 5.3 PMMA 曝光参数设置

电压 (kV)	束流 (pA)	工作距离 (mm)	剂量 (uC/cm ²)	灯丝电流 (uA)
30	5	5.4	150	76

H. 显影及定影：显影液 (MIBK:IPA=1:3)，显影时间 2min，定影液 IPA，定影时间 1min,氮气吹干样品；

I. 第一次刻蚀转移图形，形成 W 上的对准标记以及电极结构，使用 CF₃ 和 Ar 的混合气体来刻蚀 W，刻蚀参数如表 5.4 所示；

表 5.4 W 刻蚀工艺参数设置

气体	CHF ₃	Ar	刻蚀气压 (mTorr)	功率 (W)	偏压 (V)	刻蚀速率 (nm/min)
	(sccm)					
CHF ₃ /Ar	20	20	20	200	543	21

J. 旋涂 SU8 抗蚀剂：转速 3000rpm，时间 30sec；

K. 前烘 SU8 抗蚀剂: 热板, 温度 95℃, 时间 2min;

L. 第二次电子束曝光: 制作与相变纳米线接触的电极部分, 具体参数如表 5.5 所示;

表 5.5 SU8 曝光参数

电压 (kV)	束流 (pA)	工作距离 (mm)	剂量 ($\mu\text{C}/\text{cm}^2$)	灯丝电流 (μA)
30	1.5	6.3	2.5	76

在进行第二次电子束曝光的时候, 首先要找到第一次曝光形成的对准标记, 然后打开图形发生器软件上形成的对准标记的设计位置, 移动工件台到合适的位置, 执行对准, 直到每次扫描的位置与设计位置的偏差尽可能小为止。这一步是很关键的, 若对准不精确将导致图形位置的错位。

M. 紫外光刻, 制备测试电极部分;

这一步光刻时同样需要与第一次形成的标记对准, 由于制备的图形结构不是关键尺寸部分, 所以对这一部分的对准精度要求不是很高, 能达到 $2\sim 3\mu\text{m}$ 的精度即可。

N. 后烘 SU8 以及显影定影处理: 热板, 温度 90℃, 时间 10min; 显影液 PGMEI, 时间 3min; 定影液 IPA, 时间 1min; 氮气吹干样品;

O. 第二次刻蚀图形转移形成电极结构, 工艺参数如表 5.4 所示;

P. 去除电极层上残留的抗蚀剂, 由于 W 耐高温抗氧化, 使用 O_2 等离子去除 SU8 抗蚀剂;

Q. 样品清洗: CCl_4 、丙酮、乙醇依次超声清洗 5min, 之后去离子水冲洗 3min;

R. 烘干: 烘箱 150℃, 时间 30min;

S. 溅射相变材料层: 其中, GST (225)、ST 使用单靶磁控溅射, SiSb 使用多靶共溅射的方法, 具体参数如表 5.6 所示;

表 5.6 GST、ST 以及 SiSb 沉积参数

薄膜样品	溅射气压 (Pa)	溅射功率 (W)	溅射速率 (nm/s)	薄膜厚度 (nm)
GST	0.12	200	0.67	100
ST	0.18	100	0.5	100
SiSb	9.2×10^{-5}	Si: Rf 80 Sb: DC30	0.25	100

在这一步中, 使用上一步完成的电极阵列样品, 取三个电极样品, 编号为 a、b、c。在样品 a 上溅射 GST; b 上溅射 ST; c 上溅射 SiSb;

T. 旋涂 SU8 抗蚀剂及前处理, 同 J、K;

U. 第三次电子曝光, 形成相变材料纳米线, 曝光参数设置同表 5.5 所示;

这一步中需与第一次形成的标记对准, 而且是对准精度要求最高的, 需仔细精确

的执行对准操作否则将难以制备出正确的器件结构。

V. 第二次刻蚀形成相变纳米线结构；

W. 电子束蒸发沉积 200nm 的氧化硅做绝热保护层。

制备好的电极结构如图 5.5 所示，器件单元结构如图 5.6 所示。

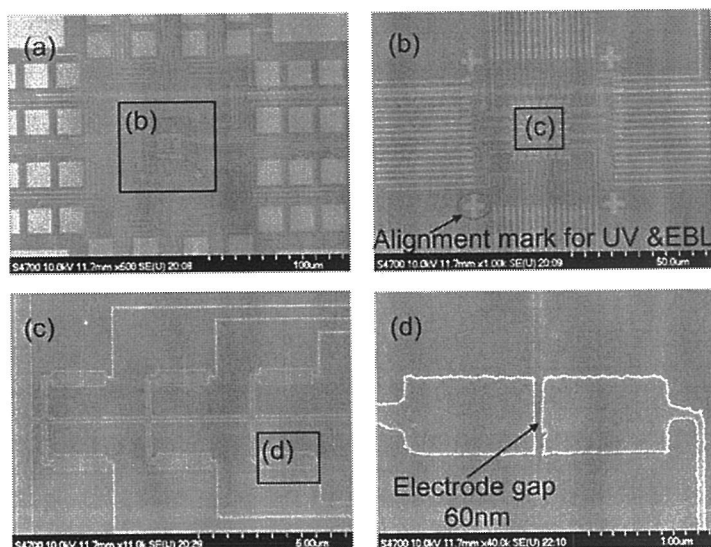


图 5.5 电极结构

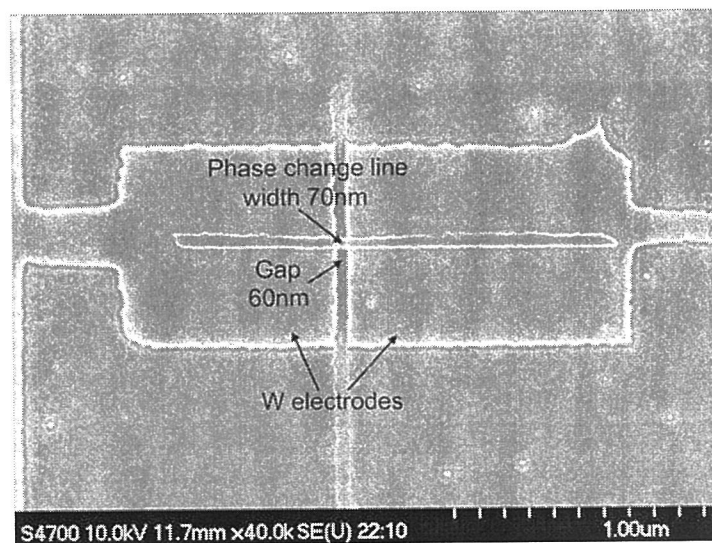


图 5.6 相变单元结构

5.3 器件单元性能测试

5.3.1 GST、ST 单元性能的测试

A. I-V 测试，

本文中测量 I-V 特性的时候，采用加电流测电压的方式，幅度不断增加的直流电流施加在测试单元的两极，然后测定单元的电压，GST、ST 单元的 I-V 特性如图 5.7

所示。单元器件的初始状态是非晶态，电阻率很高，由图中可以看出，开始阶段电压随着电流的增加而不断升高。当电流达到一定值的时候，器件两端的电压突然降低，说明单元电阻发生了急剧的变化，相变材料已经发生了相变，由初始的非晶态转变为低电阻率的多晶态。图 5.7 中 (a) 是 GST 的 I-V 特性曲线，(b) 是 ST 的 I-V 曲线，发生相变时的临界点分别是 GST: $180\text{ }\mu\text{A}$, 1.63V ; ST: $80\text{ }\mu\text{A}$, 1.59V 。可见 ST 发生相变时的电流比 GST 要低 $100\text{ }\mu\text{A}$ 。

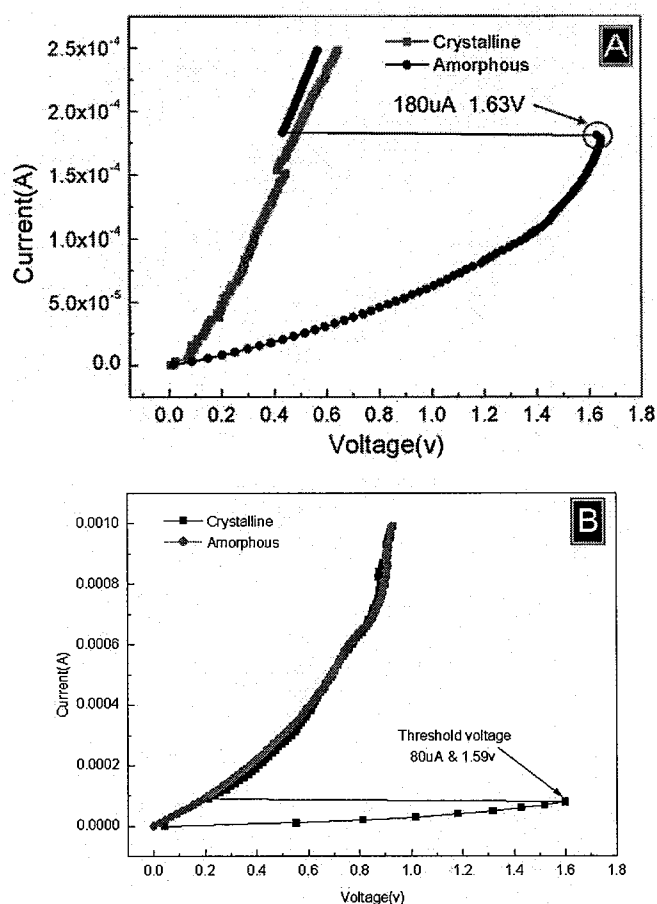
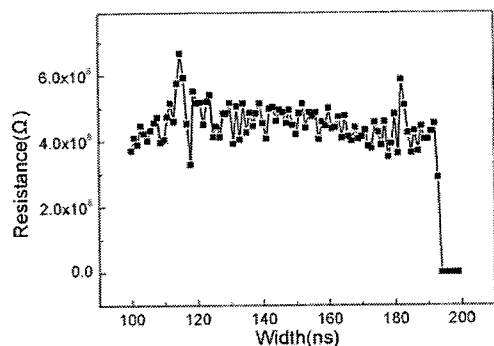


图 5.7 GST, ST I-V 测试曲线 (A: GST; B: ST)

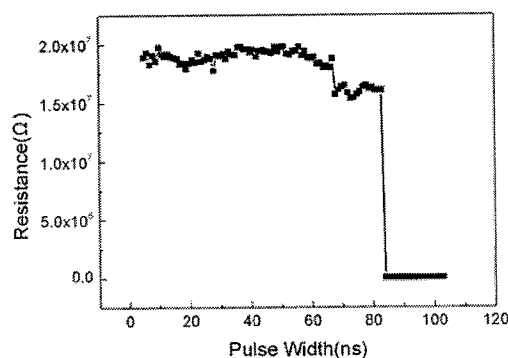
B. SET 操作电阻与脉冲宽度的关系

在测量 GST 与 ST 单元的操作电阻与脉冲宽度的关系时，测量单元没有进行过任何电性能的测试，单元器件的状态为初始状态，相变层为高阻的非晶态。施加的电压脉冲量脉冲幅度为 1.8V ；测量 GST 时脉冲起始宽度为 100ns ，测量 ST 时脉冲起始宽度为 7ns ；脉冲宽度的增量为 1ns ，测量结果如图 5.8 所示。图中 (a)，(b) 分别为 GST 与 ST 单元的测量结果。由图中可知，测量开始时处于高阻非晶态，电阻分别为 10^8 与 10^7 级别，ST 的初始电阻值比 GST 要低 10 倍左右。在脉冲宽度较小时，单元呈现高阻态，随着脉冲宽度的增加，当达到一定的值时，如 190ns (GST) 和 82ns (ST)，单元电阻急剧降低到几十 $\text{K}\Omega$ ，器件发生了相变。从图中可以看出，GST 单元非晶态时其电阻分散较大，高阻值不稳定，ST 的高阻态较为稳定。ST 单元相变时需要施加

的脉冲宽度值也比 GST 单元要小。可见, ST 更容易发生相变, 当用作器件材料时其数据的存取速度将比 GST 更快。



(a)

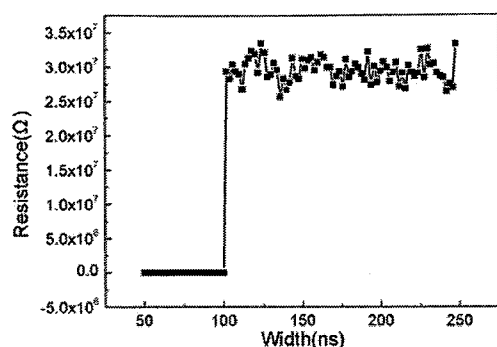


(b)

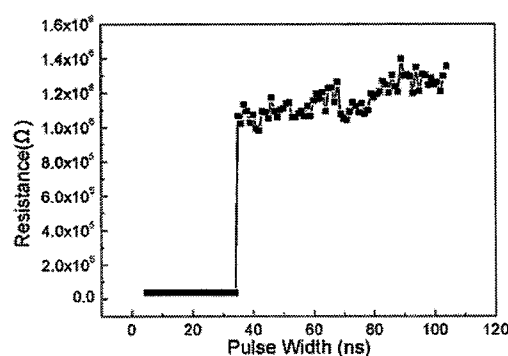
图 5.8 SET 操作电阻与脉冲宽度的关系(a: GST; b: ST)

C. RESET 操作电阻与脉冲宽度的关系

RESET 操作是实现可逆相变的关键一步, RESET 操作时的功耗将直接决定器件的功耗^[143]。在执行 RESET 操作时, 首先对单元执行 SET 操作, 使器件单元变为低阻的多晶态, 如图 5.8 所示, 然后施加测量脉冲。脉冲量为电压脉冲, 脉冲幅度为 3.5V; 测量 GST 与 ST 单元时脉冲宽度起始值分别为 50ns、10ns; 脉冲步长分别为 2ns、1ns, 测量结果如图 5.9 所示。当脉冲宽度达到 102ns 与 33ns 时 GST 与 ST 单元均发生了相变, 变为高阻的非晶态。高阻态时 GST 电阻的量级为 10^7 , ST 的电阻为 10^6 , 均比初始非晶态的电阻要低。同时可以看出, ST 经过相变后的高阻态比未相变前初始的高阻态电阻值分散大。



(a)



(b)

图 5.9 RESET 电阻与脉冲宽度的关系(a: GST; b: ST)

5.3.2 SiSb 单元性能的测试

SiSb 是一种新型的相变材料^[144], 无 Te 且对环境没有污染。在前述电极阵列制备的基础上, 考证了 SiSb 材料在器件中的相变性能以及相应的尺寸效应。在样品制备时, 控制 SiSb 纳米线长为 90、150、250、350nm, 也就是相当于电极之间的间距为上述值。每种尺度的样品各制备 3 个, 每个样品上共有单元数为 64。测试后的结果如图 5.10、5.11、5.12、5.13 所示。

图 5.10 是阈值电压与纳米线长度之间的关系, 对应于 90、150、250、350 (nm) 的相变电压为 0.85、0.92、1.25、1.45 (v)。随着 SiSb 纳米长度的增加, 阈值电压也随之增加, 同时可以看出当 I-V 测试完单元变为低阻态时, 四种尺度下多晶态曲线部分的斜率也是不同, 这说明多晶态时的电阻也是不相同的, 长度越小, 其电阻越低。

图 5.11 是 SET 操作时电阻与脉冲宽度的关系。在 SET 操作时, 单元都处于初始的非晶态。施加的脉冲量为电压型, 脉冲幅度为 1.5v, 脉冲宽度的步长为 1ns。当脉冲宽度达到 39ns 的时候, 90nm 的单元首先发生了相变, 变为低阻态; 随着脉冲宽度的增加 150nm、250nm、350nm 的单元也相继发生相变其对应的脉冲宽度依次为 48ns、

45ns、57ns。总体来看纳米线长度增加时需要更宽的脉冲量才能发生相变。图 5.12 是 RESET 操作时电阻与脉冲电压之间的关系。在执行 RESET 操作时，先执行 SET 操作，使器件单元处于低阻状态。对器件所施加的脉冲电压的脉宽为 20ns，当脉冲电压较低时，均处于 SET 状态，在 1.4v 的时候 90nm 的单元首先发生相变，转换为高阻状态，其余长度的单元处于低阻的状态。随着电压的进一步升高，其余单元相继发生相变转换为高阻状态，对应的电压值分别为 1.6v、2.4v、2.7v。这说明当纳米线长度增加时，相变发生需要的能量也相应增加，因此电压也相应升高。从图 5.12 可以看出，当执行 RESET 操作使器件重新回到非晶态时，其电阻比初始高阻态的电阻要低 200~300k Ω 。Cho 等人报道了 GST 在多次相变后其非晶态的电阻分布不稳定^[145]，且范围较宽，为 30k~1M Ω ，SiSb 与 GST，ST 一样，同样存在这个问题。

图 5.13 所示是对相变阈值电流的统计，共 27 个测试单元，其中阈值电流在 20 μ A 以下的单元有 23 个占 85%，这说明 SiSb 执行 SET 操作时电流是很小的，有利于降低器件的功耗。

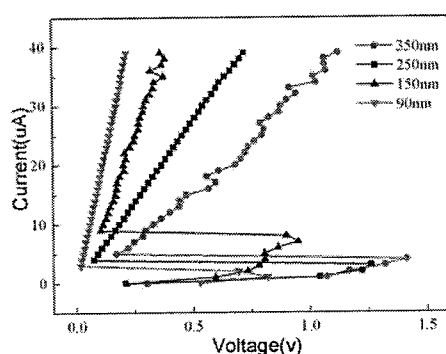


图 5.10 SiSb 器件单元的 I-V 特性

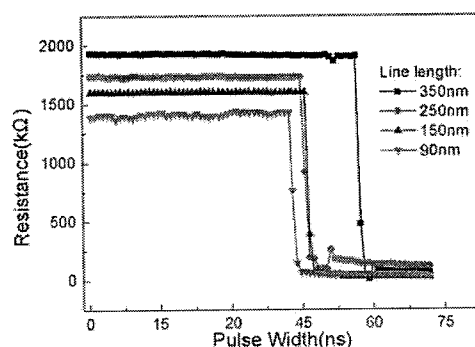


图 5.11 SET 电阻与脉冲宽度的关系