北京航空航天大学

硕士学位论文

硅谐振式压力微传感器若干关键问题的研究

姓名：彭春荣

申请学位级别：硕士

专业：检测技术与自动化装置

指导教师：樊尚春

20040226

硅谐振式压力微传感器若干关键问题的研究

摘　　要

本论文主要针对硅谐振式压力微传感器的闭环自激系统的设计和加工工艺等关键问题进行了理论和实验研究。

针对硅谐振式压力微传感器闭环系统的工作特点，提出了自动频率跟踪的压阻式辅助传感器方案；给出了硅谐振式压力微传感器敏感结构的总体设计方案。利用解析和有限元法对谐振式压力微传感器的敏感结构进行了分析，得出了敏感结构表面上应力分布以及梁谐振子的一阶固有频率特性。根据硅谐振式压力微传感器敏感结构的力学模型，对压敏电阻材料的选择、布置及其温度补偿方案进行了分析，并且就压敏电阻与硅梁谐振子的兼容性问题进行了讨论。

基于锁相放大器处理微弱信号的能力，论文讨论了利用通用锁相放大器，构建硅谐振式压力微传感器的开环特性测试系统。实验结果表明：开环特性测试系统能够较好的实现对已封装好的硅微谐振式压力传感器频率特性的测量工作。

针对硅谐振式压力微传感器的硅微机械加工工艺，论文对此进行了详细研究，设计、讨论了硅谐振式压力微传感器敏感结构的加工工艺流程。就工艺的选择以及工艺流程的每一步骤的目的、工艺实现中注意的要点以及工艺步骤的具体条件进行了分析和研究。为了使谐振式传感器获得较高的机械品质因数，对传感器的封装结构也进行了适当的考虑。

本文所得到的有关结果与结论为设计和实现硅谐振式压力微传感器提供了一定的理论和实验依据，具有工程实用价值。

关键词　硅谐振式压力微传感器，硅微机械加工工艺，压敏电阻，开环测试

Investigation on Some Principal Aspects of Silicon Resonant Pressure Microsensor

Abstract

Some principal aspects of a kind of silicon resonant pressure microsensor, including the design of the closed loop system and the fabrication process for the sensor, are investigated in this thesis by theory and experiment.

Based on the characteristic of the closed loop system of the silicon resonant pressure microsensor, a scheme by using a kind of piezoresistive secondary sensor to track frequency automatically is suggested in the thesis. Therefore, the collectivity design for the sensing structure of the silicon resonant sensor is studied. And the model of the sensor is analyzed by use of the analysis method and the finite element method(FEM), the results of the stress distribution on the diaphragm and the characteristic of first rank inherent frequency of the resonator are also obtained. Based on the mechanics model of the sensing structure for the silicon resonant pressure microsensor, the selection of material, the placement and temperature compensation for the piezoresistor are investigated. Moreover, the compatibility between the piezoresistor and the resonator is discussed in the thesis.

A kind of open-loop characteristic testing system based on the lock-in amplifier is realized, and It is proved by experiments, the frequency characteristics of Micromachined resonant sensor can be fleetly accurately measured by the system.

The micromachined process of the resonant pressure sensor is studied and the process flow is also designed in the thesis. And the selection, the motive, critical point and the typical process condition of the every process step is investigated. For obtain the relatively high Q value, the thesis discussed the package of the sensor.

In conclusion, this thesis provides some useful theoretical and experimental bases for designing and developing the microsensors.

Key Words: silicon resonant pressure microsensor silicon piezoresistive pressure sensor silicon micromachined process open loop characteristic test

本 人 声 明

本论文及其研究工作是由本人在导师指导下独立完成的，在完成论文时所利用的一切资料均已在参考文献中列出。

姓名：彭春荣

签名：彭春荣

日期：2004 年 2 月 26 日

第一章　绪论

谐振式硅微结构压力传感器就是利用压力变化来改变物体的谐振频率，从而通过测量频率的变化来间接测量压力。基于近 10 年发展起来的微电子机械加工技术基础之上的硅微结构谐振梁式压力传感器不仅具有体积小、质量轻、功耗低、响应快、与大规模集成电路工艺兼容、易于批量生成等优点，而且它比常用的扩散硅压阻式压力传感器以及其它模拟式压力传感器具有更高的精度和更好的长期稳定性，一直是研究和开发的热点，在国际上受到广泛的重视[1-3]。本课题正是针对硅微谐振式压力传感器急需解决的理论与实验问题进行研究。

§1.1 选题背景

传感器作为获取信息的一种测量装置，在当代科技发展中具有非常重要的地位。现在，所有以计算机为基础的测控系统，都需要传感器提供赖以作出实时决策的数据。随着系统智能化、复杂程度的增加，对传感器的精度、可靠性和响应要求的越来越高。然而许多目前实用的传统传感器很难得到进一步的改善，来满足对它们的高要求。特别在减小体积、减轻重量、降低功耗等方面几乎无潜力可挖。这一点，在航空航天领域表现尤为突出。目前，航空沿用的传统传感器在重量、体积、功耗、精度、可靠性和成本等方面均难以满足日益复杂的飞行器技术对传感器性能提高的要求。因此，研究体积小、重量轻、功耗低、响应速度快、精度高、可靠性能好、智能化和环境适应能力强等的新一代传感器的任务便变得势在必行[4]。

自从 20 世纪 80 年代，美国 U.C.Berkeley 发明了表面牺牲层工艺，并采用该工艺制备了可动的微型静电马达，就引起了国际社会的极大轰动[5]。之后，MEMS(微机电系统)技术的研究开始出现突飞猛进的发展。发达国家的政府部门和企业对 MEMS 技术的研究给予了极大的关注并且投入了大量的资金。人们充分认识到这种高新技术以其微型化的优势，在汽车、电子、家电、机电等行业，特别是军事领域必将有着极为广阔的应用前景。MEMS 技术领域的重要组成部分就是微型传感器，它是利用微机械加工技术和

微电子技术制造出来的。MEMS 技术的迅速发展极大地推动了微传感器技术的发展。从 20 世纪 80 年代中期以来，美国、日本和欧洲，几乎所有著名大学和有关公司，都先后加强了微传感器及其制造工艺的研究力量。经过十余年的努力，现在微传感器已开始从实验室进入实用阶段，有的已形成产业，比如压力传感器，加速度传感器等等。采用先进的 MEMS 技术制作的微传感器由于其体积小，重量轻，成本低，功耗低，高可靠，易于批量化生产，易于集成化和多功能化，正成为各种自动化装置和现代武器装备的关键技术，其应用领域十分广泛，受到世界各发达国家的高度重视，已成为现代传感器技术的重要发展方向。

然而，我国的微传感器，当前尚处在发展的初期阶段，对微传感器的研究大部分仍停留在设计阶段，这与国际上有很大的差距[6]。造成这方面的原因正是由于我国基础薄弱，特别是微机械技术已成为我国微传感器的发展的瓶颈。因此，对MEMS特别是微传感器的加工工艺的研究以及实现是目前的迫切任务之一。另一方面，各种机理的微传感器必将在未来竞相争艳，开发并研制本身即为数字输出而便于和计算机控制系统配套的微传感器应作为研制的重点[6]。硅谐振式微传感器就是这类传感器的一个重要成员，这种传感器由于数字输出，精度高，重复性好以及长期稳定性好等优点，已广泛应用于高精度领域，特别是在军事上和航空航天领域方面。

在这样的背景下，本课题所研究的内容正是为了解决在研究硅微机械谐振式压力传感器中急需解决的理论与实验问题。

§1.2 文献综述

谐振式传感器的基本结构如图 1.1 所示，谐振子是谐振式传感器的核心部件，工作时以其自身固有的振动模态持续振动。谐振子、检测器、放大器与激励器构成一个正反馈闭环系统，只要相位条件和幅值条件合适就可以产生自激振荡。补偿装置对温度或其它环境干扰进行补偿。谐振子的固有频率是被测量的间接反映，通过检测谐振子的频率信号，可以实现对被测量的测量[4]。

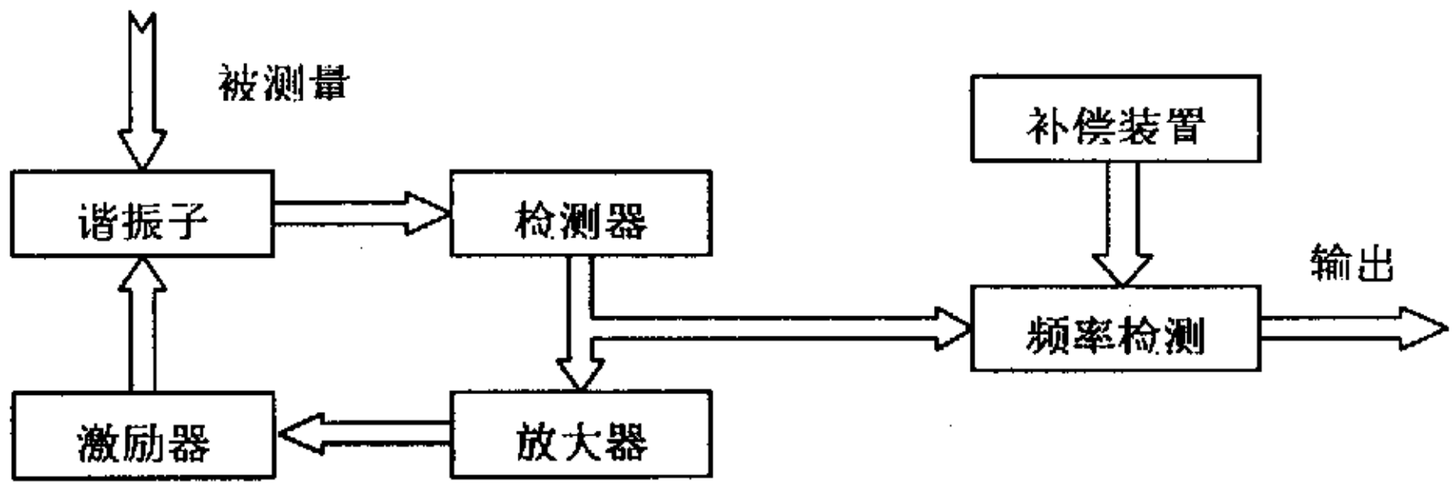


图 1.1 谐振式传感器的基本结构

谐振子的振动特性直接影响着谐振式传感器的性能，目前，谐振子主要采用硅材料（包括单晶硅和多晶硅），这是由于硅材料除了具有材质纯，易实现批量制造等优点外，更为重要的在于硅材料具有非常优良的机械特性以及很好的电气特性[7]。本课题研究的内容就是针对以硅材料衬底的硅微谐振式压力传感器若干急需解决的理论和实验问题进行研究，包括传感器的系统设计、制作工艺等问题，下面对相关领域进行适当的总结。

§1.2.1 压敏电阻材料的选择及其制作工艺

压敏电阻（压阻式敏感元件）是传感器（特别对于硅压阻式压力传感器）敏感压力部分的核心元件之一。一般地，压敏电阻采用单晶硅或者多晶硅材料来制作[8]。两种压敏电阻各具优势。对于单晶硅压敏电阻，具有灵敏度高，工艺成熟等特点。而对于多晶硅压敏电阻具有如下优点：（1）不像单晶硅压敏电阻那样，需要处理 PN 结隔离所带来的泄漏问题；（2）多晶硅可以淀积在范围很广的绝缘衬底上；（3）多晶硅的应变灵敏度系数虽然比单晶硅小，但比金属合金的大。然而，多晶硅压敏电阻也具有一些缺点：（1）如果基底与多晶硅具有不同的热膨胀系数，则给整个系统引入了内应力；（2）在应力作用下淀积多晶硅薄膜可能出现技术性问题，从而导致薄膜断裂；（3）多晶硅的应变灵敏度系数与薄膜的结构以及工艺条件有很大的关系。

对于单晶硅压敏电阻，一般采用扩散、离子注入掺杂工艺。在进行设计时，通常根据器件性能要求定出表面掺杂浓度 N_s 和结深 z_j，然后通过计算或查依尔芬曲线求出扩散层的薄层电阻 R_s [9]。而在离子注入掺杂工艺中，注入能量和掺杂剂量是关系到杂质

在靶中分布的两个关键参数。因此，在利用离子注入掺杂工艺进行半导体器件设计时，也是首先根据 pn 结深 z_j 和最大掺杂浓度 N_{max} 来估算注入时所需的能量和剂量。

制作压敏电阻的典型扩散掺杂工艺是两步扩散法。两步扩散法分两步进行，第一步称为预淀积，其特点就是温度低(800-980℃)、时间短、扩散深度浅；第二步称为主扩散或者推进，在这一步采用较高的温度(1000-1200℃)使杂质进行再分布，从而使得表面浓度和结深达到设计要求。采用两步扩散法较好地解决了表面浓度、结深与扩散温度、时间之间的矛盾。然而在实际制作扩散层压敏电阻的工艺过程当中，需要严格控制掺杂剂的预淀积，退火以及在热氧化、其它高温处理过程当中掺杂剂的再分布[9]。对于一定几何尺寸的扩散层电阻，主要的设计参数包括扩散时间(20～90min)、预淀积温度(910～950℃)以及退火时间(60～260min)。在制作或者设计扩散层电阻时，应当结合“混合法”的思路，也即在设计当中所定出的工艺目标参数(一般有表面掺杂浓度 N_s 和结深 z_j 等)当中，其中与某个目标参数 Y_i 相应的工艺条件 X_i 对其它目标参数的变化最不敏感[10]。为了对扩散层电阻的热特性进行最优化设计，需要建立压敏电阻特性的模型，实现工艺模拟。借助工艺模拟可以在具体工艺实施之前将扩散结果推算出来。模拟的精度主要取决于所使用的理论模型，目前对这方面的研究已日趋成熟[9]。

而对于多晶硅压敏电阻，一般采用 LPCVD 工艺淀积在硅衬底上。LPCVD 工艺就是将一种气体或者气体的混合物在低压条件下(20～100Pa)经过化学反应生成一种固体物质(薄膜)，反应中所生成的副产物随其它气体挥发出去。利用 LPCVD 工艺淀积多晶硅薄膜是在氮气或者氢气的环境中，通过硅烷的热分解反应来制备的。温度不同，淀积的多晶硅薄膜结构也不一样。对于典型的 LPCVD 系统，当淀积温度低于 600℃时，呈无定形硅膜，而 625℃淀积则是良好的多晶硅，晶向取<110>方向。它们的转化温度约在 600℃左右。而且随着淀积温度不同，多晶硅的晶粒大小也不一样。

由上可知，淀积工艺的参数很大程度上决定了淀积的多晶硅薄膜的特性。利用 LPCVD 工艺淀积多晶硅薄膜的典型工艺条件为：淀积温度 625℃；气体 SiH_4(20%)+Ar；压力 27 Pa；淀积率 100 Å/min。在此工艺条件下，片间的均匀性可达到±2～±4%，片内均匀性则为±1～±3%[11]。

为了将淀积的多晶硅薄膜变成负载电阻，须对多晶硅薄膜掺杂。在 LPCVD 工艺当中，

首先淀积无掺杂的多晶硅薄膜，然后一般采用离子注入掺杂，除非需要非常高的掺杂浓度，才采用扩散掺杂方法，这是因为扩散方法掺杂并不能保证足够的均匀性以及掺杂工艺的可重复性。而且一般选用的掺杂剂为硼，因为 n-型掺杂剂(砷和磷等)在晶粒间界处存在杂质分凝效应[11]。为了消除由注入所产生的晶格损伤，须在离子注入掺杂之后进行热退火。目前最重要的退火工艺是扩散炉退火(FA)，它是在温度 900℃以上，充有氮气的标准的扩散炉中进行的，退火时间一般为 10～30min。利用扩散炉退火可以保证薄膜的均匀性而且很容易利用标准设备施行[8]。

§1.2.2 硅基 MEMS 技术

为了制作出硅谐振式压力传感器的敏感结构，必须对其加工工艺进行研究。由于整个结构的主体（衬底）材料采用单晶硅，因此整个制作工艺涉及到硅微机械加工工艺，也即硅基 MEMS（microelectromechanical system）技术[5]。

硅基 MEMS 加工技术包括体微机械加工技术、表面微机械加工技术（表面牺牲层技术）以及复合微机械加工技术等。

体微机械加工技术是对体硅进行三维加工，以衬底单晶硅片作为微机械结构，其加工厚度为几十至数百 μm。在体硅微机械加工技术中，最关键的加工工艺主要包括深宽比大的各向异性腐蚀技术和键合技术。SOI（Silicon On Insulator） MEMS 是当前体硅工艺发展的另一重要方向和研究热点。这种结构也十分适合 IC 于可动部件的集成制作。体微机械加工的一个主要优点是它可以相对容易地制造出大质量的零部件，缺点是它很难制造精细灵敏的悬挂系统。另外，由于体微机械加工工艺无法做到零部件的平面化布局，因此它不能够和微电子线路直接兼容。

表面微机械加工技术就是利用与普通集成电路工艺相似的平面加工手段，以硅（单晶或多晶）薄膜作为微机械结构。常用的结构材料有多晶硅、单晶硅、氮化硅、氧化硅和金属等，常用的牺牲层材料主要有氧化硅、多晶硅、光刻胶等。表面微机械加工技术的主要特点就是可以很好地与 IC 工艺完全兼容。典型的工艺包括美国 ADI 公司的 BiMEMS 工艺。但是表面微机械加工技术所加工的机械结构完全受限于淀积的薄膜。表面微机械加工技术发展的另一特点是多层化。由 Wisconsin 大学、三星公司和 Michigan

大学共同发表的双层结构集成化表面牺牲层工艺代表了这一典型发展趋势。机械加工层越多可制造的微型机械越复杂，功能越强大，但是微型元件的布局问题、平面化问题和减小残余应力问题也更难解决。目前 Sandia 实验室开发的五层多晶硅表面牺牲层工艺代表了这一方向的最高水平。

复合微机械加工技术是体微机械加工技术和表面微机械加工技术的综合，它是在体微机械加工技术和表面微机械加工技术的基础上发展起来的新兴技术，具有体微机械加工技术和表面微机械加工技术的优点，同时也避免了它们的缺点。

标准化工艺目前成为 MEMS 研究中一种较为有效的加工手段，它为缺乏实验手段的研究人员提供了一种便宜、快捷、有成品率保障的加工手段。现在已得到诸如美国、德国等多个国家的重视。

总结硅基 MEMS 的加工技术，不难发现其发展路线主要体现为依照表面牺牲层技术和体硅加工技术两条主线发展，具有如下特点[5]：

（1）表面微机械加工技术向多层、集成化方向发展；

（2）体硅微机械加工技术主要表现为键合与深刻蚀技术的组合，追求大质量块和低应力，以及三维加工。SOI 技术是新一代的体硅工艺发展方向；

（3）标准化加工是 MEMS 研究的重要手段。

§1.2.3 硅微谐振式传感器频率特性的开环测试

要实现硅微谐振式压力传感器的闭环自激系统，必须对制作的硅谐振式压力微传感器的频率特性进行开环测试。并且对于硅谐振式压力微传感器而言，品质因数（Q 值）越高，其测量精度就越高。因此，对传感器的开环特性测试对于评估传感器的性能显得尤为重要。然而，由于本课题涉及的热激励硅微谐振式传感器的结构尺寸只有 μm 级，激励电压的典型值往往只有几毫伏[12]，这样硅梁的振动幅值小到了 nm 级。因此相应地从传感器中拾取的有用信号也只有毫伏级甚或微伏级，而且具有非常低的信噪比。要想在这么强的噪声背景下将信号检测出来，对检测仪器的要求非常高。

目前，锁相放大器（Lock-In Amplifier）是最常用的微弱信号检测设备之一。很多硅微传感器的研究者都采用锁相放大器对传感器进行特性测试[1,13]。锁相放大器的基本原理就是利用相关检测技术，对微弱的时域缓变信号进行一序列的滤波和放大，极大地

降低了噪声，最后获得信噪比非常高的信号，从而将湮没在噪声中的微弱信号检测出来。这种仪器在微弱信号检测中具有非常好的精确性和灵敏度。因此，本文正是利用锁相放大器来构建硅谐振式压力微传感器的开环特性测试系统，进而分析传感器的频率特性。

§1.3 论文研究的主要内容及其重点、难点

对于硅谐振式压力微传感器，闭环自激系统的实现以及工艺加工是非常关键的问题，本论文正是针对这些关键问题进行研究和探讨。

对于闭环自激系统的实现，关键的是如何使硅谐振式压力微传感器实现闭环自激功能。因此，在电路设计过程中，如何实现频率跟踪是闭环电路设计中所要考虑的重要问题之一。针对这个问题，本论文提出压阻式辅助传感器的构想，也即在原来的传感器的敏感结构上再制作压敏电阻，这样必将引出对原来硅谐振式压力微传感器敏感结构总体设计的考虑。不仅需要考虑压敏电阻布置方案，而且还需考虑两者之间的兼容性。这些问题也正是本论文所要研究的问题。另外，为了实现传感器的闭环自激系统，开环特性测试必不可少。只有在掌握了传感器开环特性的基础上，才能实现微传感器的闭环系统。

为了将论文涉及的硅谐振式压力微传感器加工出来，必须对其加工工艺进行研究，设计出合理、可行的加工工艺方案。本论文对这一重要问题进行了深入研究。

针对本论文研究的主要内容，难点主要包括以下几个方面的问题。

§1.3.1 难点一：压敏电阻与传感器敏感结构之间兼容性的分析

针对本论文中的硅谐振式压力微传感器敏感结构，如何考虑压敏电阻与敏感结构之间兼容性的问题是论文非常重要的问题之一，也是论文当中难度非常大的问题之一。主要有下面几点考虑：其一，压敏电阻与敏感结构的工艺要保证一致性。解决好这个问题，必须熟悉压敏电阻的材料及其制作工艺。其二，压敏电阻对传感器敏感结构主要有哪些方面的影响。其三，如何建立一些兼容性相关问题的数学模型，并进行分析，提炼出一些评价指标。这些问题，并没有现成的文献，必须经过自己的摸索和研究，难度较大。

§1.3.2 难点二：设计出可行的工艺方案，满足膜片、谐振梁等关键结构的设计要求

针对本论文的硅微谐振式压力传感器的敏感结构，其中的关键部分包括方膜片和谐振梁等，若这两部分能够很好地满足设计要求，可以极大地提高传感器的性能，从而对传感器的信号检测带来更大的方便。那么如何设计出满足要求的方膜片和谐振梁等结构，是论文要解决的重要问题之一，也是难点之一。这是因为：其一，在已有的文献当中，虽然也有类似的结构，而且也有相应的简单的工艺步骤，但涉及到工艺关键部分的加工以及工艺的具体条件却并有过多的提及，这些关键工艺方案的选择和开发必须进行研究和摸索。其二，虽然单独的某一工艺方案能够满足设计要求，但如何保证在整个工艺流程方案的一致性，也是论文中的难点。

§1.3.3 难点三：选择合适的硅谐振式压力微传感器的频率特性测试方案

对于基于锁相放大器的硅微谐振式压力传感器的开环特性测试，关键的问题就是如何选择合适的传感器频率特性测试方案。对于论文中的硅谐振式压力微传感器，一方面信号微弱，而且存在干扰噪声等影响，另一方面，信号的频率范围较宽，因此，选择合适的传感器频率特性测试方案，是开环特性测试的关键，也是论文在这部分的难点之一。

§1.4 论文内容安排

本论文主要针对一种典型的硅微谐振式压力传感器，对其在研究中所必须考虑的几个关键问题进行研究。分别就传感器的设计、加工工艺以及特性测试等方面进行研究和探讨，对出现的问题提出合理的解决办法，从而达到各自的研究目的，为传感器的进一步研究打下了基础。

论文内容安排如下：

第一章为绪论。介绍了课题的背景、意义以及课题研究的主要内容、课题中的重点和难点、论文的内容安排等。

第二章为硅谐振式压力微传感器的总体设计。主要是提出了辅助传感器的设计思想，分析了硅谐振式压力微传感器敏感结构的力学模型，探讨了压敏电阻的布置及其兼容性等方面的内容。

第三章为硅微谐振式压力传感器加工工艺的研究。首先，总结并分析了制作本论文针对的硅微谐振式压力传感器敏感所涉及的关键工艺；接着设计出了硅微谐振式压力传感器敏感结构的加工工艺流程，同时，对工艺流程的每一步骤具体工艺进行了探讨和分析，以求能够选择切实可行的工艺而且满足硅微机械加工和 IC 工艺发展的要求。最后，针对硅微谐振式压力传感器的敏感结构，就其封装进行了考虑，并且对封装出现的问题进行了研究和分析，从而为设计出合理的传感器封装提出了参考。

第四章为基于锁相放大器的硅微谐振式压力传感器的开环特性测试系统。首先，对硅微谐振式压力传感器的频率特性和 Q 值的测试原理以及锁相放大器的测试原理进行了分析。然后，介绍了开环特性测试系统软、硬件组成及其工作原理。最后，对实验结果进行了分析。

第五章为总结与展望。主要是对本论文研究的内容进行了适当的总结，并针对课题相关内容的进一步研究提出了自己的意见。

最后是附录和参考文献。

§1.5 课题的来源及意义

用硅微机械加工技术制作的微传感器是微传感器技术的重要发展方向[6]，而硅微谐振式传感器又因为其精度高，稳定性好，频率输出，便于和计算机接口而成为微传感器研究的重点。本课题就硅微谐振式压力传感器研制过程中出现的并且必须解决的若干问题进行研究，包括传感器的设计、制作工艺以及特性测试等方面。本文所得的结论将为进一步研究此类微传感器提供一定的参考依据。

本课题得到了国家自然科学基金资助项目和航空科学基金资助项目的资助。

第二章 硅谐振式压力微传感器敏感结构的总体设计

§2.1 硅谐振式压力微传感器敏感结构的总体结构设计

§2.1.1 硅谐振式压力微传感器的工作机理

图 2.1 给出了本论文所研究的硅谐振式压力微传感器敏感结构。整个结构由方膜片、梁谐振子和边界隔离的支撑部分等三部分组成。整个敏感结构采用具有优良的机械性质、物理性质的单晶硅材料制成。其中敏感压力的方膜片和硅梁通过硅片键合工艺键合成一整体，梁紧贴方膜片，梁和膜片之间有约 2 μm 深的浅槽，供梁振动。为提高谐振子的 Q 值，减少外界干扰，可以用真空腔对硅梁进行密封。硅膜另一边接待测压力源，膜片四周与管座刚性连接，可近似看成四边固支方形平膜片。

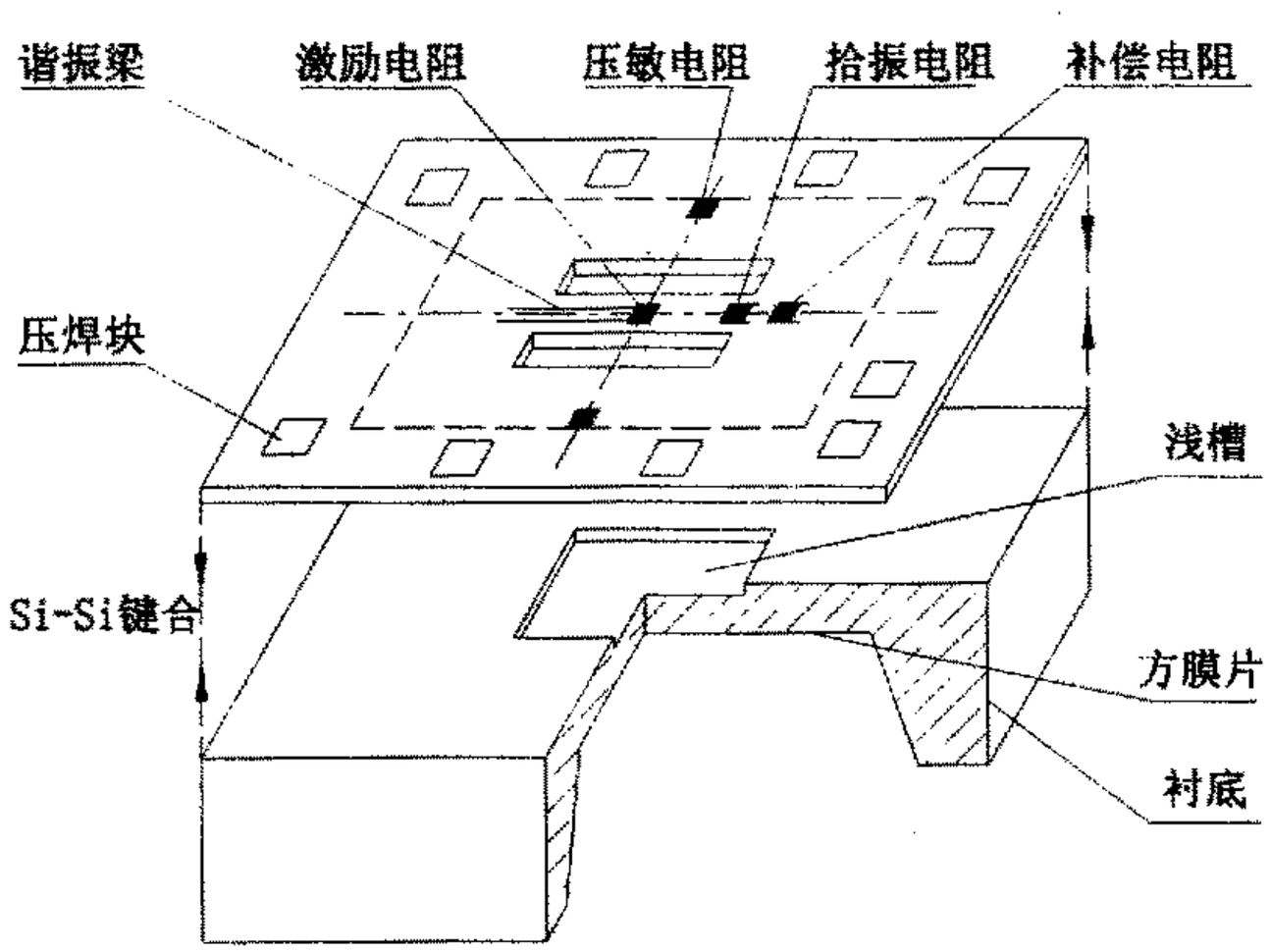


图 2.1 硅微谐振式压力传感器的敏感结构

其工作原理就是：以方形硅膜片作为一次敏感元件，直接感受被测压力。膜片的上表面的硅梁作为二次敏感元件，间接感受被测压力。外部压力 p 的作用使硅膜片上表面产生相应的应变、应力，进而转化为硅梁两端固支的轴向应力 σ_x。由于谐振梁的固有

频率 f_0 与 σ_x 之间存在一一对应关系，因此，通过检测谐振梁的固有频率 f_0 的变化，即可达到检测外部压力 p 的目的[14]。

然而 f_0 属于谐振梁的内在力学特性，是无法直接观测的。与所有谐振式传感器相同，硅谐振式压力微传感器采用谐振原理测量 f_0。

激励电阻、谐振梁、拾振电阻及反馈电路构成闭环自激电路：置于梁根部的拾振电阻以压阻原理检测出谐振梁的振动信号，转换为电信号 $v_d(t)$ （称为拾振信号），这一过程不可避免会引入噪声 $n_d(t)$；$v_d(t)+n_d(t)$经反馈电路处理后产生激励信号 $v_s(t)$，加在置于梁中间的激励电阻上，以电阻热效应激励谐振梁振动。启动后，闭环电路自动工作于自激振荡状态。谐振梁的谐振频率为 f_r，相当于一个中心频率为 f_r的带通滤波器，因此电路的振荡频率也是 f_r。由于谐振梁的 Q值很高（>10000），f_r与 f_n的差别很小，测出 f_r便实现了高精度的压力测量。如图 2.2。

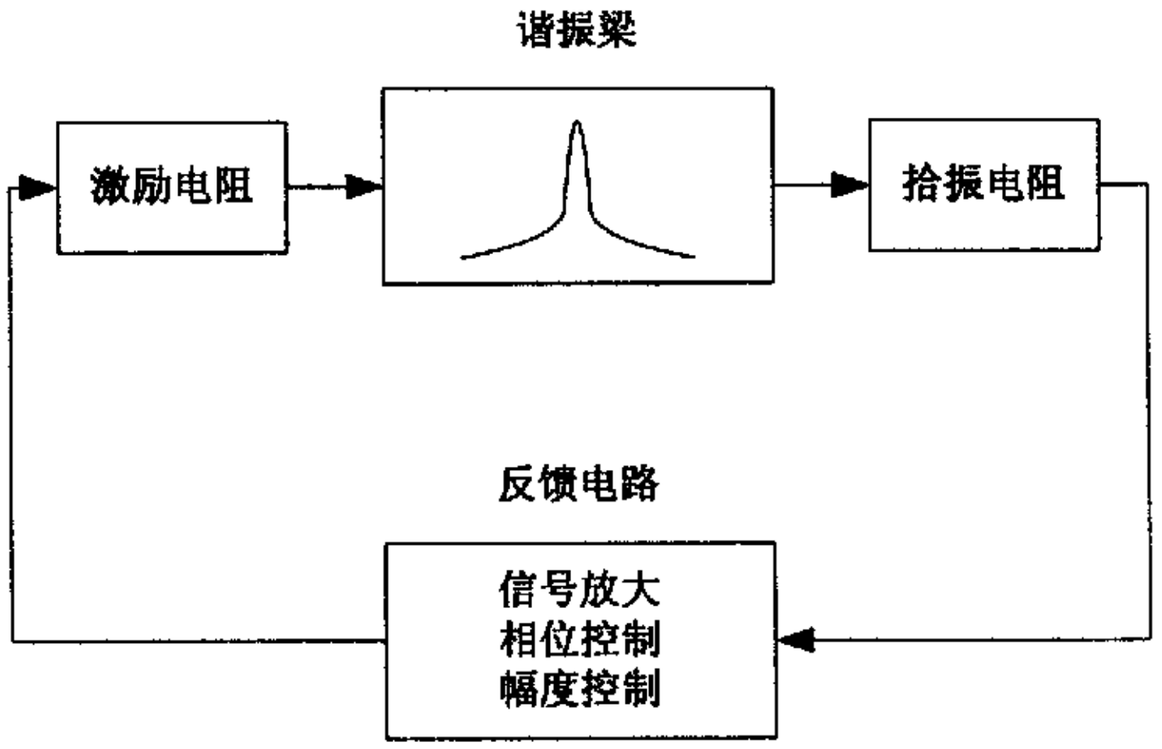


图 2.2 闭环系统工作原理

显然，Q值越高，f_r与 f_n的近似程度也越高，谐振式传感器的精度也越高。因此，Q值是决定谐振式传感器精度的关键因素。由于采用了上述复合敏感结构，谐振梁工作于真空环境；同时，由于硅材料优良的机械特性，谐振梁本身的损耗也非常低。因此，谐振梁的 Q值可以做得非常高，使这种微传感器可以达到很高的精度。又由于敏感元件尺寸微小，传感器也具有良好的动态响应特性。

§2.1.2 硅谐振式压力微传感器总体结构的设计

为了能够测出外部压力，硅谐振式压力微传感器必须工作在闭环自激状态。硅谐振式压力微传感器的闭环设计就是利用正反馈原理，构成包括机械谐振子在内的电—机—电一体化的高品质闭环谐振系统[14]。只有系统在全量程内可靠、稳定地自激，传感器才能具有良好的自跟踪能力，并具有高性能。

显然，对于闭环 f_r信息包含在敏感元件的输出信号 $v_d(t)$中，而 $v_d(t)$正是所要检测的对象，在未被检测出之前，是无法获得的。这就构成了一个循环的需求。因此，如果仅从敏感元件输出的 $v_d(t)+n_d(t)$出发，这在实现方案上必然意味着闭环电路或者迭代算法。即：通过对输入信号本身进行分析计算，以某种方法得到 f_r的估计值，用估计结果控制滤波器，再对控制结果进行评估，反过来修正所估计的频率。

实现这种方案的常见电路原理即锁相环原理。将本身为闭环系统的锁相环用于另一个闭环系统的反馈通道，需要解决初始启动、实时跟踪和避免失锁的问题，目前还难以实现稳定可靠的工作[15]。

从一般原理上，任何低信噪比信号的检测方法，归根结蒂都是统计学的方法，都必须对被测信号观测一定的时间，以便根据这段时间的信息样本分析信号特征[16]。信噪比越低，统计分析所需的样本信息越多，即所谓以时间换取信噪比。这必然意味着输出比输入的滞后，将这些方法用于闭环系统的反馈通道，不可避免地会带来稳定性和动态响应的问题。

既然采用统计学的方法有困难，本文试图避开这一问题，而采用辅助传感器方案：用一个辅助的压力传感器直接测出外界压力 p，利用 f_r与 p之间的函数关系，换算出 f_r的近似值 f_r' 。

利用这种自动频率跟踪的辅助硅压阻式传感器方案，可以大大减小时间滞后，稳定性和动态响应等问题迎刃而解。同时，物理测试的方法受空间耦合干扰和噪声的影响也可以最大限度地降低。

自动频率跟踪的辅助传感器方案的原理框图如图 2.3。在这个方案中，辅助传感器的作用是为跟踪滤波器提供中心频率的控制信息。

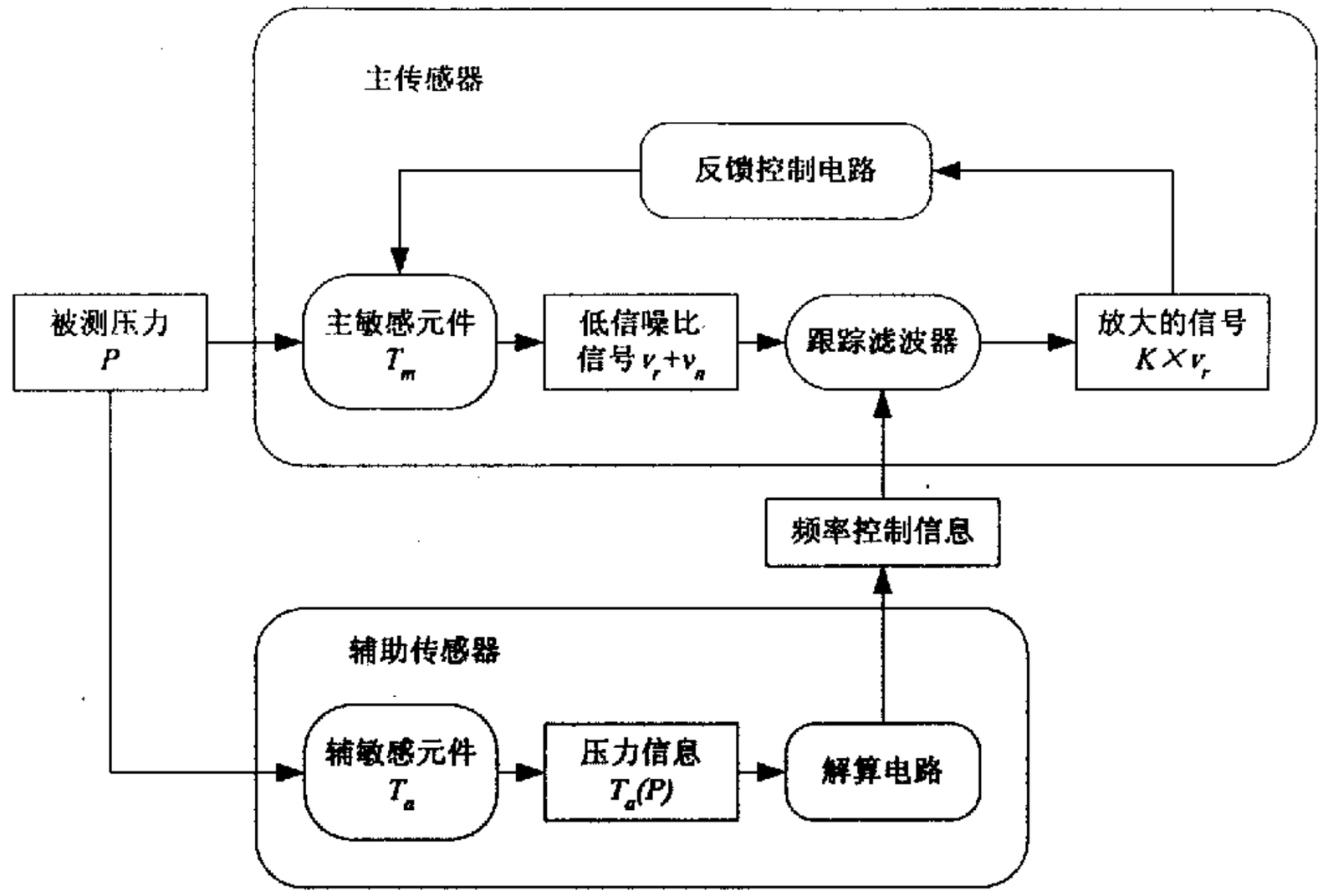


图 2.3 自动频率跟踪的辅助传感器方案

为了实现上述自动频率跟踪的辅助传感器方案的思想，必须对原来的热激励硅梁谐振式压力微传感器敏感结构的设计进行改进。

辅助传感器的作用无非就是初步获得外部压力信息，然后通过一定的解算电路得出频率 f_r的大致信息。由于硅谐振式压力传感器的敏感机理就是通过敏感应力来获得谐振频率，从而测出外部压力 p，而且整个结构也采用了膜片感压，这样的结构非常类似于传统的硅压阻式压力传感器的敏感结构[17]。因此，可以尝试在原来的硅谐振式压力微传感器敏感结构表面上制作压敏电阻办法来实现辅助传感器的功能。

由于制作压敏电阻的扩散、离子注入工艺简单、成熟，只要对压敏电阻的表面掺杂浓度控制在一定范围内，还能实现温度补偿功能，而且由于工艺加工过程只是稍微修改掩膜版即可达到目的，不会带来多大的工艺复杂性和成本。另外，本文针对的硅谐振式压力微传感器的敏感结构相对于一些集成化的传感器敏感结构以及 CMOS 等来说是“大尺寸”了[18]，因此，压敏电阻在传感器敏感结构表面上的布置完全具有可供布置的区域。综上所述，这种构想完全是可行的。

为了合理布置压敏电阻的位置和尺寸，实现辅助传感器的功能，降低其对主谐振式传感器的干扰，有必要分析传感器敏感结构的力学特性以及压敏电阻与主谐振式传感器

的兼容性问题。

§2.1.3 硅谐振式压力微传感器敏感结构的力学模型

在对硅谐振式压力微传感器进行总体设计时，一方面为了实现压敏电阻的最优设计，其中包括压敏电阻的布置、方向以及长度等；另一方面，也是为了弄清楚硅梁的振动与哪些因素有关。因此本课题首先对硅谐振式压力微传感器的重要性质进行了分析。设计时，可以考虑硅谐振式压力传感器敏感结构工作在小挠度变形区域[19]，并且假设分析时膜片不存在初始应力，这样就满足薄板弯曲理论的有关假设[20]：（1）薄膜的最大挠曲量不超过膜厚的 20%；（2）膜厚不超过边长的 10%；（3）膜片中没有原始应力。从而可以利用薄板弯曲理论进行分析以获得传感器敏感结构的重要性质。

针对本课题所研究的具有方形膜片的硅谐振式压力微传感器的敏感结构，本论文首先利用小挠度变形的薄板弯曲理论和能量原理等理论对其进行了解析分析和有限元分析。

在首先对方形膜片进行分析时，一方面，由于膜片部分的厚度远小于隔离部分的尺寸，可以忽略隔离部分对膜片产生的影响；另一方面，由于膜片的尺寸远大于梁谐振子及浅槽部分的尺寸，因此在通过解析求解的方法对膜片建立数学模型的过程中暂时不考虑这两部分结构对膜片产生的影响。解析分析的坐标系如图 2.4 所示，以方形膜片的中心为原点 o，平行于方形膜片的边长、厚度建立直角坐标系 xyz。梁长度方向的轴线与 x 轴重合。$2A$ 和 H 分别为方形膜片的边长和厚度。

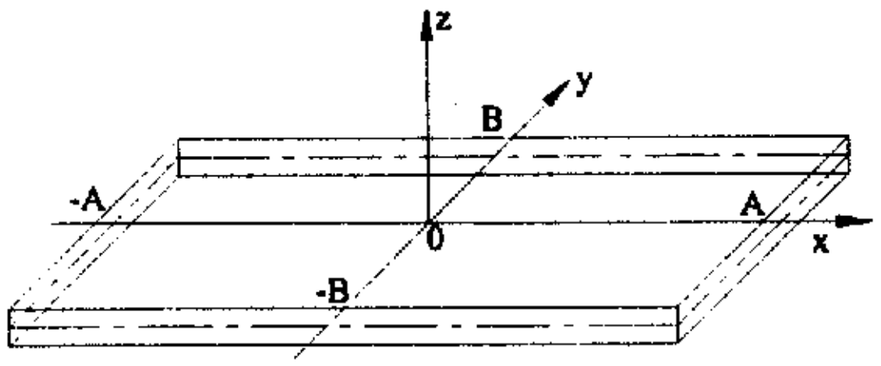


图 2.4　方形膜片坐标系

依据弹性力学理论与薄板理论的有关定理，当压力作用于方形膜片的下表面时，此时，膜片在 x，y，z 三个方向的静位移分别为[21]

$$\left.\begin{aligned} u &= -\frac{\partial w}{\partial x} z \\ v &= -\frac{\partial w}{\partial y} z \\ w &= w(x, y) \end{aligned}\right\} \tag{2.1}$$

描述膜片的应变与位移之间关系的几何方程为[21]

$$\left.\begin{aligned} \varepsilon_x &= \frac{\partial u}{\partial x} = -\frac{\partial^2 w}{\partial x^2} z \\ \varepsilon_y &= \frac{\partial v}{\partial y} = -\frac{\partial^2 w}{\partial y^2} z \\ \gamma_{xy} &= \frac{\partial u}{\partial y} + \frac{\partial v}{\partial x} = -2\frac{\partial^2 w}{\partial x \partial y} z \end{aligned}\right\} \tag{2.2}$$

式中，ε_x，ε_y分别为x，y方向上的正应变分量；γ_{xy}为xy平面上的剪应变分量。

描述膜片的应力与应变之间关系的物理方程为[21]

$$\left.\begin{aligned} \sigma_x &= \frac{E}{1-\mu^2}\left(\varepsilon_x + \mu\varepsilon_y\right) \\ \sigma_y &= \frac{E}{1-\mu^2}\left(\varepsilon_y + \mu\varepsilon_x\right) \\ \tau_{xy} &= \frac{E}{2(1+\mu)}\gamma_{xy} \end{aligned}\right\} \tag{2.3}$$

式中，σ_x，σ_y，分别为x，y方向上的正应力分量；τ_{xy}为xy平面上的剪应力分量；E为材料的弹性模量；μ为材料的泊松比。

方形膜片的弹性势能为[21]

$$\begin{aligned} U &= \frac{1}{2}\iiint_V \left(\varepsilon_x\sigma_x + \varepsilon_y\sigma_y + \varepsilon_z\sigma_z\right) dV \\ &= \frac{EH^3}{24(1-\mu^2)}\iint_S \left[\left(\frac{\partial^2 w}{\partial x^2}\right)^2 + \left(\frac{\partial^2 w}{\partial y^2}\right)^2 + 2\mu\frac{\partial^2 w}{\partial x^2}\frac{\partial^2 w}{\partial y^2} + 2(1-\mu)\left(\frac{\partial^2 w}{\partial x \partial y}\right)^2\right] dS \end{aligned} \tag{2.4}$$

式中，V方形膜片的积分体积；S为膜片中面的积分面积。

方形膜片的动能为

$$T=\frac{1}{2}\iint\overline{m}\left(\frac{\partial w}{\partial t}\right)^2 dS \tag{2.5}$$

式中，$\overline{m}=\rho H$ 为方形膜片单位面积内的等效质量。

均布压力 p 做的功为[21]

$$W=\iint pw(x,y)dS \tag{2.6}$$

式中，p 为作用在方形膜片下表面上的均布压力。

根据实际硅微谐振子的结构特征，将方形膜片视为周边固支结构，即下面几个等式成立

$$\left.\begin{aligned} w\big|_{x=\pm A}=0,\left.\frac{\partial w}{\partial x}\right|_{x=\pm A}=0\\ w\big|_{y=\pm A}=0,\left.\frac{\partial w}{\partial y}\right|_{y=\pm A}=0\end{aligned}\right\} \tag{2.7}$$

采用伽辽金法求近似解析解[21]，设

$$w=\sum_m c_m w_m=\left(x^2-A^2\right)^2\left(y^2-A^2\right)^2\left(c_1+c_2x^2+c_3y^2+\cdots\right) \tag{2.8}$$

可以满足式（2.7）中的条件。当只取一个系数 c_1 时[21]

$$w=c_1w_1=c_1\left(x^2-A^2\right)^2\left(y^2-A^2\right)^2 \tag{2.9}$$

即

$$w_m=w_1=\left(x^2-A^2\right)^2\left(y^2-A^2\right)^2 \tag{2.10}$$

定义 $\nabla^4\triangleq\frac{\partial^4}{\partial x^4}+\frac{\partial^4}{\partial y^4}+2\frac{\partial^4}{\partial x^2\partial y^2}$，可以计算出

$$\nabla^4 w=\frac{\partial^4 w}{\partial x^4}+\frac{\partial^4 w}{\partial y^2}+2\frac{\partial^4 w}{\partial x^2\partial y^2}=8\left[3\left(y^2-A^2\right)^2+3\left(x^2-A^2\right)^2+4\left(3x^2-A^2\right)\left(3y^2-A^2\right)\right]c_1 \tag{2.11}$$

根据伽辽金变分方程，对于受到均布压力 p 作用的周边固支的方形膜片，有

$$\iint D\left(\nabla^4 w\right)w_m dxdy=\iint pw_m dxdy \tag{2.12}$$

式中，$D=\dfrac{EH^3}{12(1-\mu^2)}$为方形膜片的抗弯刚度。将式（2.10）和式（2.11）代入式（2.12）中，并且根据膜片尺寸的对称性，得到

$$4D\int_0^a\int_0^b 8\left[3(y^2-A^2)^2+3(x^2-A^2)^2+4(3x^2-A^2)(3y^2-A^2)\right]c_1(x^2-A^2)^2(y^2-A^2)^2\,dydx$$
$$=4p\int_0^a\int_0^b(x^2-A^2)^2(y^2-A^2)^2\,dydx \tag{2.13}$$

通过求解式（2.13），得到c_1的值，并且将它带入式（2.9）中，求出方形膜片的法向位移$w=w(x,y)$为

$$w(x,y)=\overline{W}_{S,\max}H\left(\frac{x^2}{A^2}-1\right)^2\left(\frac{y^2}{A^2}-1\right)^2 \tag{2.14}$$

$$\overline{W}_{S,\max}=\frac{49p(1-\mu^2)}{192E}\left(\frac{A}{H}\right)^4 \tag{2.15}$$

式中　$\overline{W}_{S,\max}$——方形膜片的最大法向位移与其厚度的比值，无量纲。

方平膜片上表面沿x轴与y轴方向的位移为

$$\left.\begin{aligned}u(x,y)&=\frac{-49\,p(1-\mu^2)}{96\,E}\left(\frac{A}{H}\right)^2\left(\frac{x^2}{A^2}-1\right)\left(\frac{y^2}{A^2}-1\right)^2\cdot x\\ v(x,y)&=\frac{-49\,p(1-\mu^2)}{96\,E}\left(\frac{A}{H}\right)^2\left(\frac{x^2}{A^2}-1\right)^2\left(\frac{y^2}{A^2}-1\right)\cdot y\end{aligned}\right\} \tag{2.16}$$

在均布压力p的作用下，方平膜片上表面应变和应力分别为

$$\left.\begin{aligned}\varepsilon_x&=\frac{-49p(1-\mu^2)}{96E}\left(\frac{A}{H}\right)^2\left(\frac{3x^2}{A^2}-1\right)\left(\frac{y^2}{A^2}-1\right)^2\\ \varepsilon_y&=\frac{-49p(1-\mu^2)}{96E}\left(\frac{A}{H}\right)^2\left(\frac{3y^2}{A^2}-1\right)\left(\frac{x^2}{A^2}-1\right)^2\\ \varepsilon_{xy}&=\frac{-49p(1-\mu^2)}{12E}\left(\frac{A}{H}\right)^2\left(\frac{x^2}{A^2}-1\right)\left(\frac{y^2}{A^2}-1\right)\cdot\frac{xy}{A^2}\end{aligned}\right\} \tag{2.17}$$

$$\left.\begin{aligned}
\sigma_x &= \frac{-49p}{96}\left(\frac{A}{H}\right)^2\left[\left(\frac{3x^2}{A^2}-1\right)\left(\frac{y^2}{A^2}-1\right)^2+\mu\left(\frac{x^2}{A^2}-1\right)^2\left(\frac{3y^2}{A^2}-1\right)\right]\\
\sigma_y &= \frac{-49p}{96}\left(\frac{A}{H}\right)^2\left[\left(\frac{3y^2}{A^2}-1\right)\left(\frac{x^2}{A^2}-1\right)^2+\mu\left(\frac{y^2}{A^2}-1\right)^2\left(\frac{3x^2}{A^2}-1\right)\right]\\
\sigma_{xy} &= \frac{-49p(1+\mu)}{24}\cdot\left(\frac{A}{H}\right)^2\left(\frac{x^2}{A^2}-1\right)\left(\frac{y^2}{A^2}-1\right)\cdot\frac{xy}{A^2}
\end{aligned}\right\} \tag{2.18}$$

根据传感器敏感结构的实际情况及工作机理，可以知道：当梁谐振子沿 x 轴设置时，由均布压力 p 引起的梁谐振子的位移基本上是直线，而且在梁谐振子的两个端点处，其轴向静位移与膜片相应位置的轴向位移非常接近，即可以通过计算膜片上表面的位移求出端点处的轴向位移。梁谐振子的长度、宽度和厚度分别为 l，b，h。

采用小挠度理论分析结果，在膜片的上表面上，沿 x 轴方向的位移分布为[21]

$$u\big|_{z=+\frac{H}{2}} = -\frac{49(1-\mu^2)A^2p}{96EH^2}\left(\frac{x^2}{A^2}-1\right)\left(\frac{y^2}{A^2}-1\right)^2 x \tag{2.19}$$

因此，当梁谐振子设置在 $x\in[x_1,x_2]\,(x_1<x_2)$ 时，梁的两个端点处沿 x 轴方向的位移为

$$u_1 = -\frac{147(1-\mu^2)p}{16\left(\frac{7}{B^4}+\frac{7}{A^4}+\frac{4}{A^2B^2}\right)EH^2A^2}\left(\frac{x_1^2}{A^2}-1\right)x_1 = -2W_C\left(\frac{H}{A^2}\right)\left(\frac{x_1^2}{A^2}-1\right)x_1 \tag{2.20}$$

$$u_2 = -\frac{147(1-\mu^2)p}{16\left(\frac{7}{B^4}+\frac{7}{A^4}+\frac{4}{A^2B^2}\right)EH^2A^2}\left(\frac{x_2^2}{A^2}-1\right)x_2 = -2W_C\left(\frac{H}{A^2}\right)\left(\frac{x_2^2}{A^2}-1\right)x_2 \tag{2.21}$$

均布压力 p 引起梁谐振子的初始应力为

$$\begin{aligned}
\sigma_0 = E\varepsilon_0 = E\frac{u_2-u_1}{l} &= \frac{2W_CE}{l}\left(\frac{H}{A^2}\right)\left[\left(\frac{x_1^2}{A^2}-1\right)x_1-\left(\frac{x_2^2}{A^2}-1\right)x_2\right]\\
&= \frac{2W_CE}{l}\left(\frac{H}{A^4}\right)(x_1-x_2)\left(x_1^2+x_1x_2+x_2^2-A^2\right)
\end{aligned} \tag{2.22}$$

式中，σ_0，ε_0 分别为梁所受到的轴向应力和应变；$l=x_2-x_1$。

因此，在初始应力的作用下，两端固支梁的一阶固有频率（最低阶）为[4]

$$f_1 = \frac{4.73^2 h}{2\pi l^2}\left[\frac{E_b}{12\rho}\left(1+0.2949\frac{\sigma_0 l^2}{Eh^2}\right)\right]^{\frac{1}{2}} \tag{2.23}$$

式中，E_b，ρ分别为梁材料的弹性模量和密度。

针对本论文的硅微谐振式压力微传感器敏感结构的材料参数和结构几何参数[22]，即假设方形膜片的边长（$2A$）和厚度（H）分别为 4mm 和 150μm，硅梁的长、宽和厚分别为 1.8mm，80μm 和 10μm，材料采用单晶硅，外界作用压力 p 为 0.1MPa，则利用式（2.18）即可求出在膜片上表面沿 x 轴方向上，x 方向和 y 方向的应力分布，如图 2.5 所示。

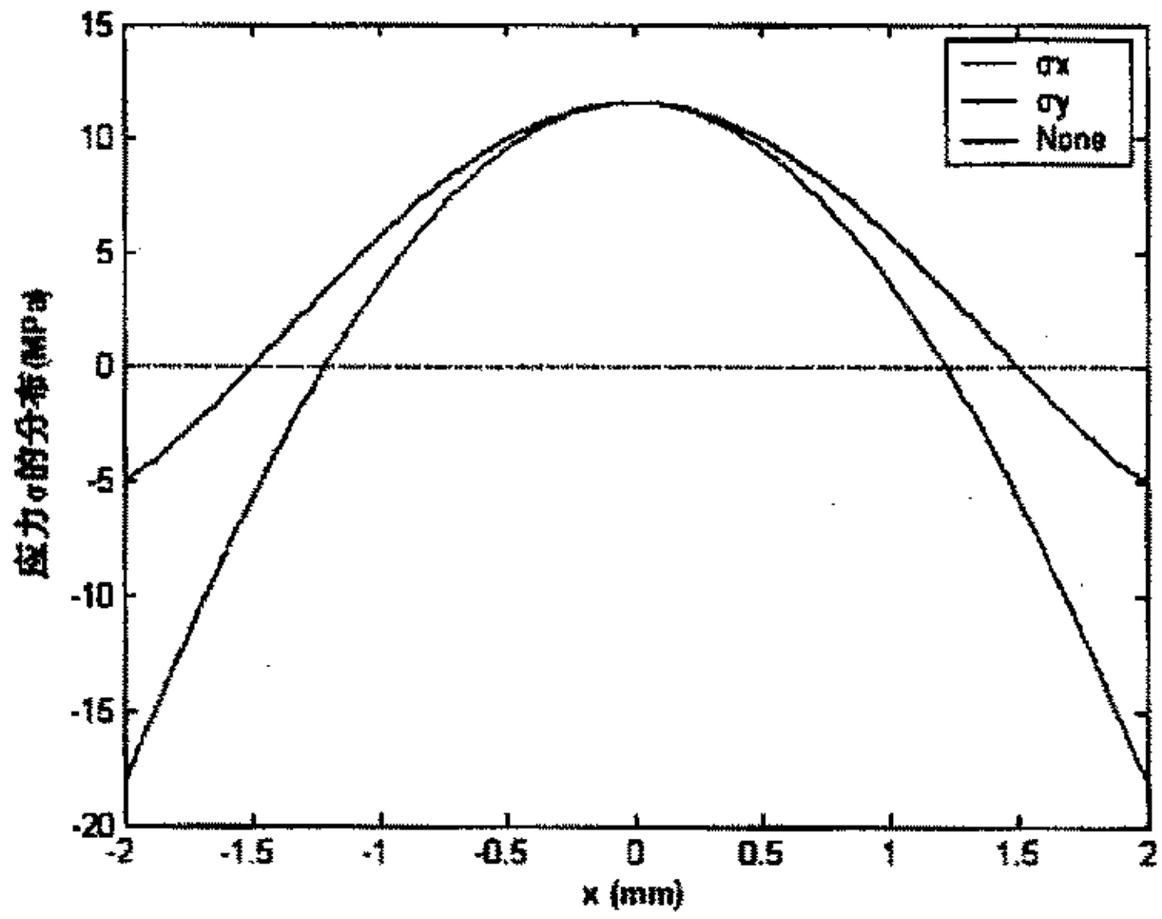


图 2.5 膜片上表面沿 x，y 方向的应力（即 σ x 和 σ y）分布

在上述的理论分析中，忽略了隔离部分和浅槽对整个谐振式硅微结构压力传感器频率特性的影响，采用了近似求解的方法简化运算过程；但是，在实际的传感器敏感结构中，这两部分可能会对传感器特性造成较大的影响，因此需要对其进一步的分析。在本课题中，采用有限元分析软件（ANSYS）来解决这个问题。

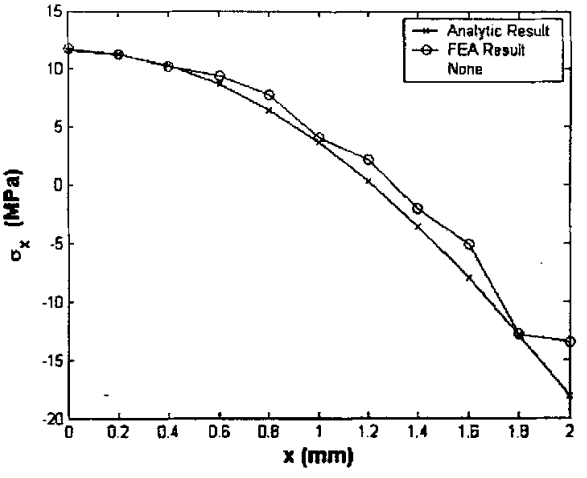


图 2.6 膜片上表面沿 x 轴 x 方向应力分布比较

从图 2.6 可以看到，虽然两种方法所得到的结果的变化趋势基本是一样的，但通过有限元分析得到的膜片的应力大于解析解，这是由于支撑部分的存在，使膜片的边界不再是解析分析中四边固支的理想情况。当外界压力作用于膜片时，膜片发生变形的同时隔离部分也会产生一定的形变，这就是有限元值偏大的原因。

从图 2.5 和图 2.6 可以看出，对于方形膜片，x，y 两方向的应力、应变分布具有对称性，都是在膜片中间的边沿处具有最大值，且处于压缩状态（最大的压应力值为 -15.998Mpa）。

§2.2 压敏电阻的设计及其兼容性的考虑

§2.2.1 压敏电阻的设计

§2.2.1.1 材料的选择

压敏电阻材料的选择是极为重要的，它是决定辅助传感器的灵敏度的因素之一。一般情况下，单晶硅硅杯上扩散电阻变化率由下式表示

$$\frac{\Delta R}{R} = \pi_l \sigma_l + \pi_t \sigma_t \tag{2.24}$$

其中，σ_l，σ_t 分别是应力 σ 的纵向和横向应力；

π_l，π_t 分别是纵向和横向压阻系数。

由式(2.2.1)知电阻的变化与应力和压阻系数有关。其中 π_l 和 π_t 的值不但取决于某些晶体的属性，还取决于应力相对于单晶硅的取向[20]。对于(100)硅片，P 型硅压阻系数在<110>方向上，π_l 和 π_t 将分别取到最大值。而对于 N 型硅，压阻系数在<100>和<010>方向最大，在<110>方向较小。并且根据各向异性的硅腐蚀剂所产生的特征形貌是沿着特定的晶向的，对于(100)硅片，腐蚀的特征形貌具有沿着<110>晶向的边，对于<110>方向放置的压敏电阻，P 型电阻的灵敏度要高于 N 型电阻。另外，在相同的表面掺杂浓度下，P 型硅的温度系数比 N 型的小。所以选用 P 型硅作为压敏电阻有利于提高灵敏度和减少温度影响。考虑到硅杯制作工艺，电阻条与衬底形成 PN 结隔离，因此，膜片和谐振梁的衬底采用 N 型硅。另外，考虑到常用晶面(100)、(110)和(111)的晶面特性和腐蚀特性，选择(100)晶面比较合适。所以，硅压阻式压力传感器最终选用 N 型单晶硅作传感器方形膜片和谐振梁的本体材料，扩散电阻分别沿着(100)晶面的<110>晶向排列，并扩散在方膜片边缘的中间位置处。

虽然压敏电阻采用多晶硅材料也具有很多优点，但是考虑到多晶硅压敏电阻的灵敏度较低[8]，而且针对本文的硅谐振式压力传感器敏感结构来说，工艺较复杂，因此在本论文中，暂不作研究。

§2.2.1.2 压敏电阻设计方案的确定

对于压敏电阻的布置，最常见的形式是将四个电阻配置成惠斯通电桥电路[17]。之所以采用惠斯通电桥电路，是因为电压测量比电阻测量来得容易，并且这样安排各个电阻后，供电电源的变化不会影响测量结果，另外，如果电阻是匹配的（具有相同阻值），则惠斯通电桥还可以有效地消除温度的影响。除考虑到上述原因之外，由于本文针对的传感器敏感结构上还需制作谐振式压力传感器的敏感结构，因此为了尽量不影响到谐振式压力传感器的性能，电阻连接的桥电路采用如图 2.7 所示的结构形式，其中 R_1、R_2 为压敏电阻。电阻布置如图 2.8 的结构所示，其中 R_1 与方形膜片的边沿垂直布置，而 R_2 与方形膜片边沿平行布置，沿硅<110>晶向。另外选择外部调节电阻 $R_3 = R_4$ 并且具有相同的温度系数，同时假设在未施加压力时，所有电阻的阻值都相同，且等于 R。为使传感

器具有较高输出灵敏度并减小温度的影响，桥臂电阻中的压敏电阻应尽可能满足以下四个条件：①等应力（绝对值）；②等压阻系数，尽量避免纵、横压阻效应的相互影响；③等阻值；④等温度系数和灵敏度系数。

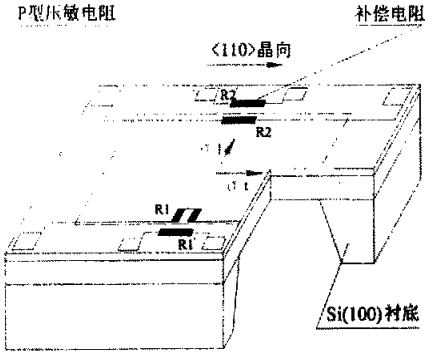


图 2.7 压敏电阻在敏感结构的布置方案

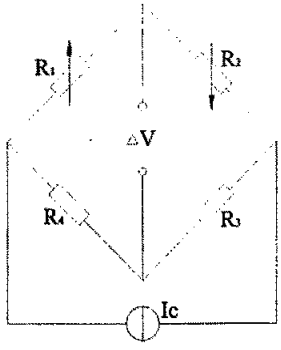


图 2.8 恒流源供电的差动电桥

由于在 N 型硅(100)晶面上，沿着<110>晶向布置的 P 型扩散电阻的纵向（π_l）和横向（π_t）压阻系数分别为

$$\left.\begin{aligned}\pi_l &= \frac{\pi_{11}+\pi_{12}+\pi_{44}}{2} \approx \frac{\pi_{44}}{2} \\ \pi_t &= \frac{\pi_{11}+\pi_{12}-\pi_{44}}{2} \approx -\frac{\pi_{44}}{2}\end{aligned}\right\} \tag{2.25}$$

式中，π_{11}称为纵向压阻系数，π_{12}称为横向压阻系数，π_{44}称为剪切压阻系数。

对于 P 型 Si 来讲，π_{11}与π_{12}较小，π_{44}较大，故计算时可将π_{11}和π_{12}忽略，只取π_{44}计算，这也是为什么式（2.25）可以这样写的原因[17]。

将式（2.25）代入式（2.24），则得出压敏电阻的变化率为

$$\frac{\Delta R}{R} = \frac{\pi_{44}}{2}(\sigma_l - \sigma_t) \tag{2.26}$$

则方形膜片上与横应力垂直放置的电阻（如图 2.7 中的 R_1）的阻值变化率为

$$\frac{\Delta R}{R}_{(\text{纵向})} = \frac{\pi_{44}}{2}(\sigma_l - \sigma_t) \tag{2.27}$$

同理，对于与横向应力平行的 P 型电阻（如图 2.7 中的 R_2），阻值变化率为

$$\frac{\Delta R}{R}_{(\text{横向})} = -\frac{\pi_{44}}{2}(\sigma_l - \sigma_t) \tag{2.28}$$

从膜片下方施加一个正压力将使得膜片向上变形，导致膜片产生应变，从而改变四个电

阻的阻值，由于各自的方向性，R_1 阻值将下降，而 R_2 阻值增加。对于 P 型电阻，理论上有

$$\frac{\Delta R}{R_{(横向)}} = -\frac{\Delta R}{R_{(纵向)}} \tag{2.29}$$

所以 R_2 阻值的增加量等于 R_1 阻值的相对减少，则对差动电桥进行简单的电路分析，结果表明，当采用电压源供电时，并假设供电电压为 V_c，则理想情况下（阻值变化相等，符合相反）输出电压 $\Delta V_{sc(V)}$ 为

$$\Delta V_{sc(V)} = \frac{1}{2} V_c (\Delta R/R) \tag{2.30}$$

并定义电压输出灵敏度 S_v 为单位作用差压时，输出电压的相对变化，即

$$S_v = \frac{\Delta V}{\Delta p}\frac{1}{V_c} = \frac{\Delta R}{\Delta p}\frac{1}{R} = \frac{1}{2\Delta p} R\pi_{44}(\sigma_l - \sigma_t) \tag{2.31}$$

同理，若采用恒流源供电时，假设供电电流源为 I_c，则输出电压为 $\Delta V_{sc(I)}$

$$\Delta V_{sc(I)} = \frac{1}{2}\Delta R \cdot I_c \tag{2.32}$$

则相应的电压输出灵敏度 S_I 为

$$S_I = \frac{\Delta V}{\Delta p}\frac{1}{I_c} = \frac{1}{2}\cdot\frac{\Delta R}{\Delta p} = \frac{1}{4\Delta p} R\pi_{44}(\sigma_l - \sigma_t) \tag{2.33}$$

为了进一步确定或者优化电阻条的尺寸，对方形膜片表面上的具体应力差（$\sigma_l - \sigma_t$）分布进行了分析，如图 2.9 所示，坐标系选择如图 2.4 所示。图中最大值出现在膜片边沿的中间位置，分别为 ± 13.103 MPa。

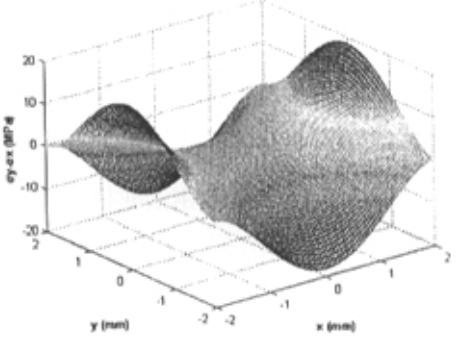


图 2.9 膜片表面上坐标轴方向上应力差的分布

由于在加工过程中，不可避免地要出现对准误差，因此在设计压敏电阻的长度时，应当另外增加伸出膜片边沿、长度为 2μm 的无效电阻条[23]，如图 2.10 所示。

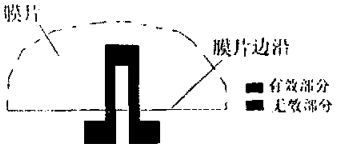


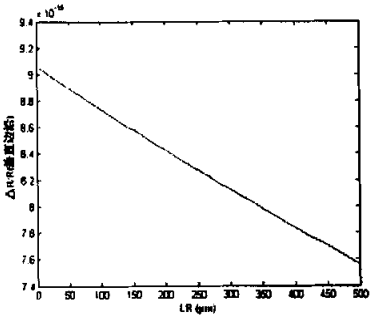
图 2.10 电阻条的布置示意图

实际有效电阻的变化率可以从下式得出[19]：

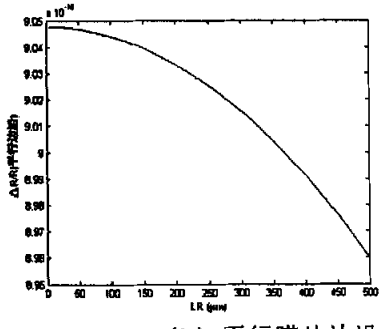
$$\frac{\Delta R_{eff}}{R_{eff}}=\frac{1}{l}\int_{L-l}^{L}\frac{\Delta R}{R}dy \tag{2.34}$$

式中，l 为有效电阻的长度，L 为膜片的特征长度（对于方形膜片，为膜片边长的 1/2）。根据式（2.27）和应力差（$\sigma_l-\sigma_t$）的分布，可以求出垂直膜片边沿布置的电阻变化率 $\Delta R_1/R_1$，在膜片电阻布置方向上的分布图如图 2.11（a）所示。在计算时，假设方膜片边长 2A=4mm，厚度 H=150μm，作用的外界压力 p=0.1MPa；薄层电阻 R_s=100 ohm/方块，电阻条的宽度为 WR=5μm、 电阻条的长度 LR 在 0～500μm 范围内变化。

同理，可以得到与膜片边沿平行的电阻条的电阻变化率 $\Delta R_2/R_2$，在膜片电阻布置方向上的分布图如图 2.11（b）所示。



（a）垂直膜片边沿



（b）平行膜片边沿

图 2.11 电阻条电阻的变化率

并且同样考虑了在两种情况下，即电压源和恒流源供电，电压输出灵敏度与电阻条的长度之间的关系。

在电压源供电时，输出电压 $V_{sc(V)}$ 为

$$V_{sc(I)}=\left[\frac{R+R\cdot\dfrac{\Delta R_{eff2}}{R_{eff2}}}{R+R_{eff1}+R\cdot\dfrac{\Delta R_{eff2}}{R_{eff2}}-R_{eff1}\cdot\dfrac{\Delta R_{eff1}}{R_{eff1}}}-\frac{1}{2}\right]\cdot V_c \tag{2.35}$$

式中，$R=Rs\cdot LR/WR$；$R_{eff1}=R-NR$，NR 为无效电阻部分；V_c 为恒压源的值；

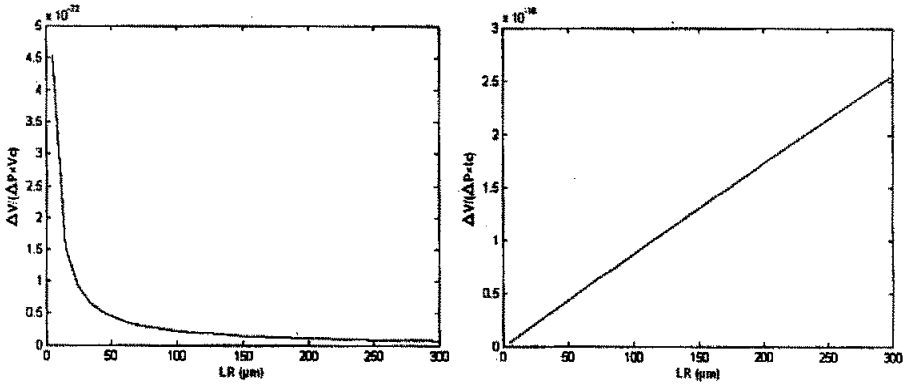
则根据式(2.31)可求出电压源供电时电压输出灵敏度 S_V，图 2.12（a）所示的是电压源供电时电压输出灵敏度与 LR 的变化关系。从图中可看出，电压源供电时，电压输出灵敏度随着电阻条长度 LR 的增加而减小。因此，理论上，电阻条长度越小越好。

在恒流源供电时，输出电压 $V_{sc(I)}$ 为

$$V_{sc(I)}=\frac{R\cdot R_{eff1}\cdot\dfrac{\Delta R_{eff1}}{R_{eff1}}\cdot+R^2\cdot\dfrac{\Delta R_{eff2}}{R_{eff2}}}{4R+R_{eff1}\cdot\dfrac{\Delta R_{eff1}}{R_{eff1}}-R\dfrac{\Delta R_{eff2}}{R_{eff2}}}\cdot I_c \tag{2.36}$$

式中，$R=Rs\cdot LR/WR$；$R_{eff1}=R-NR$，NR 为无效电阻部分；I_c 为恒流源的值；

则根据式(2.33)可求出恒流源供电时电压输出灵敏度 S_I，图 2.12（b）所示的是恒流源供电时电压输出灵敏度与 LR 的变化关系。



（a）电压源供电　　（b）恒流源供电

图 2.12 电压输出灵敏度与 LR 的变化关系

从图中可看出，恒流源供电时，电压输出灵敏度随着电阻条长度 LR 的增加而增加。因此，理论上，电阻条长度越大越好，这与电压源供电时相反，实际上，电阻条长度的增加，相当与电压源供电时，电压值是不断增大的，所以灵敏度增加。

§2.2.1.3 温度补偿的考虑

根据前几章节的分析可知，当环境温度变化时，一个 P 型扩散压敏电阻直流等效电路可用如图 2.13 所示的等效电路来表示，桥电路的总漂移应为各元件的温漂之和[24]。

（1）$R(T)$为无应力压敏电阻随温度的变化值。

（2）压敏电阻的压力灵敏度用$\left(\frac{\Delta R}{\Delta P}\right)(T)$表示，此项也与温度有关。

（3）$p(T)$为膜片的有效应力，它由两项组成，即施加在膜片上的被测压力；另一种是 SiO_2 层在膜片上产生的残余应力。后者是由于硅和 SiO_2 层的热膨胀系数不一样所致。

（4）$I_0(T)$是在反向偏置条件下压敏电阻和衬底之间与温度有关的漏电流。这实际上是个分布电流源。当各工艺规程正确执行时，该项可忽略。

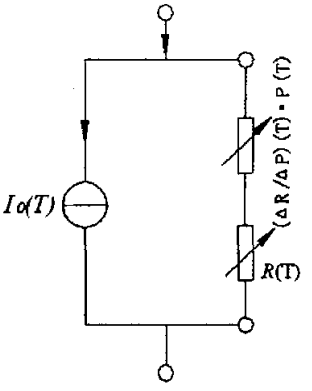


图 2.13 压敏电阻的直流等效电路

另外，由于传感器安装时，由于键合材料之间的热膨胀系数不等而产生的热应力影响也应适当考虑。表 2.1 是列出了桥电路输出的误差来源及其影响[25]。

表 2.1 桥电路的误差来源及影响

来源	灵敏度一致性	非线性	零点温度漂移	灵敏度温度漂移
力学结构	双面对准误差 几何尺寸误差	力学结构形式 几何尺寸误差 几何非线性	热应力	热应力
压阻转换	晶向选择误差	物理非线性	压阻系数温度特性	压阻系数温度特性
压敏电桥	阻值大小	桥臂步匹配 应力不等 压阻系数不等 压阻系数与温度系数不等	桥臂不匹配	压阻系数与温度系数不等

总之，各种因素引起的温度漂移必须要采取补偿措施。首先，从式(2.31)和式(2.33)

可以求出差动电桥为理想的平衡电桥时，电压源和恒流源供电时电压输出灵敏度的热系数（TCS）。

电压源供电时

$$TCS_V=\frac{1}{S_V}\frac{\partial S}{\partial T}=\frac{1}{\pi_{44}}\frac{\partial \pi_{44}}{\partial T}+\frac{1}{\sigma_l-\sigma_t}\frac{\partial(\sigma_l-\sigma_t)}{\partial T} \tag{2.37}$$

恒流源供电时

$$TCS_I=\frac{1}{S_I}\frac{\partial S}{\partial T}=\frac{1}{\pi_{44}}\frac{\partial \pi_{44}}{\partial T}+\frac{1}{R}\frac{\partial R}{\partial T}+\frac{1}{\sigma_l-\sigma_t}\frac{\partial(\sigma_l-\sigma_t)}{\partial T} \tag{2.38}$$

并令电阻温度系数$TCR=\frac{1}{R}\frac{\partial R}{\partial T}$，压阻系数的温度系数$TC\pi=\frac{1}{\pi_{44}}\frac{\partial \pi_{44}}{\partial T}$，假设忽略膜片应力受温度的影响，则当电阻温度系数$TCR=-TC\pi$时，桥电阻随温度的变化将补偿压阻系数随温度的变化。因此，若适当选择表面掺杂浓度，可以使传感器在恒流源供桥方式下具有一定的自补偿功能。据研究发现，表面掺杂浓度大约为$2\times10^{18}\mathrm{cm}^{-3}$能较好地达到这种效果[10]。

对于桥电路而言，若桥电路中的压敏电阻特性都是一样的，随温度的变化可以看作共模效应，因此桥电路输出的温漂（β）可抵消掉，即$\beta=0$。然而，实际上压敏电阻之间的表面掺杂浓度总存在差别，从而决定了压敏电阻的温度系数也不一样，因此温漂β不为零。另外假设在压敏电阻中的残余应力为σ_r，则残余应力也将引起电阻的变化。则式(2.26)可以写成[26]

$$\Delta R/R=\frac{1}{2}\pi_{44}\left[\left(\sigma_y-\sigma_x\right)+\left(\sigma_{ry}-\sigma_{rx}\right)\right]+\beta \tag{2.39}$$

为了减少桥电路的温度漂移，设计的压敏电阻布置如图 2.8 所示。压敏电阻布置成两个半桥，其中一个半桥是由布置在膜片边沿内侧、阻值变化相反的两个压敏电阻构成的差动电桥，另一个是由布置在膜片边沿外侧的两个补偿电阻构成的半桥。布置在边沿内侧的电阻分别敏感膜片上的纵向、横向应力；然而布置在支撑部分的电阻都敏感横向应力，因此都具有相等的值。结果内部差动电桥具有压力灵敏度，而外部电桥几乎不具有压力灵敏度，这样在压力 p=0 时，内外电桥电阻的变化为[26]

$$\left(\Delta R/R\right)_{in}=\frac{1}{2}\pi_{44}\left(\sigma_{ry}-\sigma_{rx}\right)+\beta \tag{2.40}$$

$$(\Delta R/R)_{out} = \beta \tag{2.41}$$

(2.40)、(2.41)两式相减，即消除了由温度引起的偏置。然而实际上，内外电桥具有不同的温度系数，温度漂移仍然不可能完全消除，须通过一定的校正系数进行校正，这样只剩下残余应力引起的偏置。最后，再将残余应力引起的偏置减掉即可获得完全的补偿结果。这些计算可以通过单片机或者 DSP 芯片处理来获得。

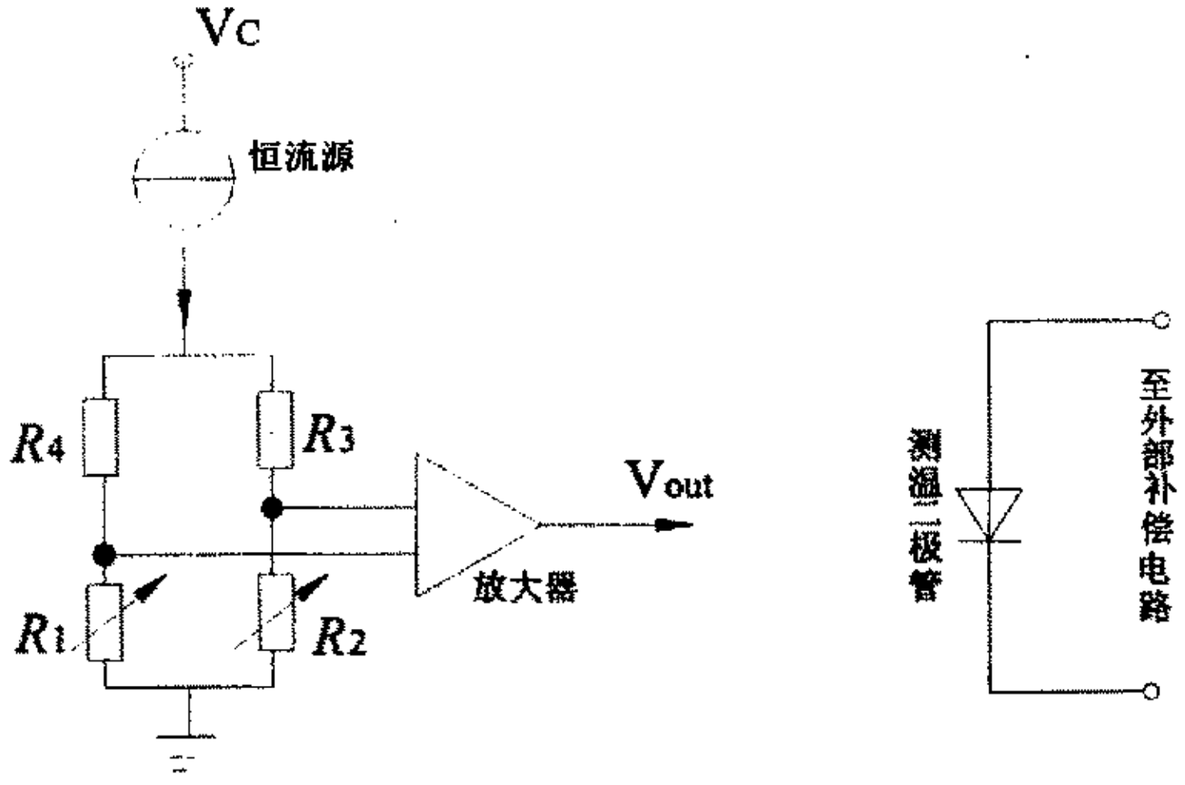


图 2.14 温度补偿电路示意图

根据上述的思路，也可结合如图 2.14 所示的补偿电路，即利用一个测温二极管获得一个与压力无关而与温度有关的信号来补偿电桥的温漂，其中测温二极管可以通过适当的工艺加工在敏感结构表面上的膜片边沿的外侧，并且靠近压敏电阻[27]。

§2.2.2 压敏电阻与硅谐振式压力微传感器敏感结构兼容性的考虑

由于在硅谐振式压力传感器的敏感敏感结构膜片表面上中间边沿的内侧和附近布置压敏电阻，典型制备单晶硅压敏电阻的工艺为扩散、离子注入工艺，这和硅谐振式压力微传感器敏感结构的加工工艺完全兼容，而且，考虑国内扩散硅压敏电阻条宽度可达 5～10μm，因此，压敏电阻在传感器敏感结构的布置也完全可以实现。

但是由于在扩散（离子注入）掺杂制作硅压敏电阻中，要求高温，因此，不可避免地在硅谐振式压力微传感器敏感结构表面上引入了应力，从式(2.23)中可以看出，硅谐振梁的一阶固有频率特性将发生变化，从而影响主谐振式压力微传感器的特性。

另外，由于压敏电阻连接成桥电路，工作时，不管是通过恒流源供电还是电压源供

电，压敏电阻都要发热，从而影响硅谐振式压力微传感器敏感结构表面上的温度场分布，这样，对主谐振式压力微传感器的性能产生一定的影响，有些影响还须通过实验来测定[22]。除了以上的一些因素之外，压敏电阻与衬底构成的 PN 结还可能出现泄漏等问题。

总之，压敏电阻与硅谐振式压力微传感器的敏感结构是一个非常复杂的问题，定性、定量的分析涉及力学、电学、半导体学以及微电子学等方面的知识。

§2.3 小结

本章主要提出了实现硅谐振式压力微传感器闭环自激系统的辅助传感器方案，并对传感器敏感结构进行了总体设计。同时考虑压敏电阻的材料、布置和补偿方案，而且就压敏电阻与硅梁的兼容性进行了分析。

第三章 硅微谐振式压力传感器加工工艺的研究

§3.1 硅微谐振式压力传感器的敏感结构及其关键工艺

§3.1.1 硅谐振式压力传感器的敏感结构

就工艺加工方面的研究，本论文针对的硅谐振式压力传感器的敏感结构如图 2.1 所示（不包括压敏电阻部分）。整个敏感结构的材料采用单晶硅材料。单晶硅具有优良的机械、物理性质、材质纯、内耗低、功耗小。单晶硅的机械品质因数可高达 10^5 数量级（实际值往往比最大值小几倍），滞后和蠕变极小，几乎为零，机械稳定性好，另外硅材料质量轻，密度为不锈钢的 1 / 3，而弯曲强度却为不锈钢的 3.5 倍。它具有高的强度密度比和高的刚度密度比。它还具有很好的热导性，结合微结构的特点，容易实现热激励[22]。

另外，对常用的加工材料的性能进行了比较，如表 3.1 所示。从表中也可看出，最终选择单晶硅材料的原因。

表 3.1 常用加工材料的性能比较[28]

材料种类	优点	缺点
单晶硅	具有良好的机械和电气特性，加工工艺成熟，易于实现集成化	易碎，价格硅，不能透过紫外光，电绝缘性不好，表面化学行为叫复杂
玻璃	优良的光学特性，很好的电绝缘性，可用光刻和刻蚀技术进行加工	不能实现各向异性加工，加工成本较高，不容易在其上集成加热器和传感器等器件
有机化合物	成本低，透光性好，易于加工，通常用硅模板加工，因而可以运用硅工艺技术	不耐高温，导热系数低，不容易在其上集成加热器和传感器等器件

§3.1.2 硅谐振式压力传感器的敏感结构加工的关键工艺

对硅谐振式压力微传感器敏感结构进行分析，可以发现，要加工出方形硅膜片和硅谐振梁，必须采用各向异性腐蚀技术，另外，由于整个敏感结构要求的厚度在 1.2mm 左

右，而且硅梁下面还有一凹槽，因此，在工艺加工当中必须采用键合工艺。由于这些结构是传感器的关键部分，在进行加工时，必须慎重考虑，否则，对整个器件的性能产生极大的影响。

§3.1.1.1 硅的各向异性腐蚀技术

硅的各向异性腐蚀技术包括湿法腐蚀技术和干法腐蚀技术。硅的湿法腐蚀是早期制备集成电路的主要工艺之一。但是，湿法腐蚀工艺存在如下缺点：（1） 有毒、腐蚀性腐蚀液，污染废料；（2）有腐蚀和清洗两道步骤，效率低；（3）侧向钻蚀，难于精确控制；（4）图形受晶向控制，难于获得任意图形的垂直侧壁；（5）对某些材料，如 Si_3N_4 和难熔金属难于腐蚀。由于这些原因，后来发展了干法腐蚀工艺。干法腐蚀具有分辨率高、各向异性腐蚀能力强、腐蚀的选择比大，以及能进行自动化操作等优点，现已成为 VLSI 的标准腐蚀技术，鉴于硅微传感器，以及正处于发展中的微执行器和真空微电子学对超细线条的要求，干法腐蚀工艺在硅微机械加工中将逐渐占据重要地位[29]。

1．湿法腐蚀技术

对于湿法腐蚀技术，在选择某种腐蚀剂对单晶硅片进行各向异性腐蚀时，必须首先考虑到以下一些问题：[29]（1）处理的容易性；（2）毒性；（3）腐蚀速率；（4）腐蚀底部理想的表面特性；（5）与 IC 工艺的兼容性；（6）腐蚀停止；（8）对其它材料的腐蚀选择性；（9）腐蚀掩膜的材料及其厚度。另外，腐蚀剂的种类决定了腐蚀速率的各向异性，从而决定了最终腐蚀出的结构形状。

通常 KOH 用在 60℃以上的温度下，以溶质质量百分比计的浓度为 20%～50%。经优化工艺条件后，KOH 的刻蚀的表面几乎与起始圆片同样光滑、完整。温度超过 80℃后，刻蚀普遍变得不均匀，在浓度小于 20%时还会出现称为小丘缺陷，增加了表面的粗糙度。KOH 腐蚀是相当剧烈的，其反应产物之一是氢气。与其它各向异性腐蚀剂相比，KOH 的优点是相对安全、简单。KOH 的一个缺点是其相对较高的 SiO_2 腐蚀速率（取决于腐蚀条件，范围从 0～15nm/min 以上），这意味着对于深腐蚀，需要很厚的 SiO_2 层来作掩膜，另一个严重的缺陷是，由于 KOH 中含有钾，KOH 腐蚀与常规的 IC 工艺不兼容，除非是将电路部分充分饱和起来。尽管 KOH 是最常见的碱金属氢氧化物构成的腐蚀剂，但 NaOH，CsOH 和 RbOH 也有应用。

其它常见的各向异性腐蚀剂有 EDP（Ethylene-Diamine/Pyrocatechol+H_2O：乙二胺，

邻苯二酚和水），N_2H_4/H_2O 和 TMAH（Tetramethyl ammonium hydroxide: $(CH_3)_4NOH$），每一项都各有优缺点[20]。EDP 腐蚀不含 Na 和 K，SiO_2 的腐蚀速率也远远低于 KOH，然而，从人体健康考虑，EDP 很有害的，混合制备和使用时要非常小心，且制备复杂。N_2H_4/H_2O 是潜在的爆炸物，而且 N_2H_4 还被怀疑为致癌物质，但是 N_2H_4 的确也存在一些优点，对 SiO_2 的腐蚀非常缓慢，也不腐蚀大多数金属。TMAH 是最近开发出来的腐蚀剂，在一些性能上优于 KOH，TMAH 是安全的（无毒，不爆炸），易于操作，对 SiO_2 和 Si_3N_4 有很好的选择比，不腐蚀铝，最大的优点与 IC 工艺兼容，它的主要问题是，不像其它各向异性腐蚀剂那样，在（100）和（111）面的腐蚀上有很高的腐蚀速率比，尽管如此，TMAH 正日益被认可和使用[30]。四种不同的各项异性腐蚀剂的主要特性如表 3.2 所示[30]。

表 32 四种常用各向异性腐蚀剂的主要性质

腐蚀剂/稀释剂/添加剂/温度	腐蚀停止特性	腐蚀速率(100)(μm/min)	腐蚀速率比(100)/(111)	备注	掩膜材料(腐蚀速率)
KOH/水，异丙醇(IPA)添加剂 85℃	硼掺杂浓度 $>10^{20}cm^{-3}$ 时，腐蚀速率降低 20 倍	1.4	400，对于(110)/(111)是 600	与 IC 不兼容，避免溅入眼睛，腐蚀氧化物的速率快，大量 H_2 气泡	光刻胶(室温时腐蚀浅表层）；SiO_2(28 Å/min)；Si_3N_4(不腐蚀)
EDP/水，吡嗪添加剂 115℃	硼掺杂浓度 $\geq 5\times10^{19}cm^{-3}$ 时，腐蚀速率降低 50 倍	1.25	35	有毒性，易失效，必须与 O_2 隔离，很少 H_2 气泡，有硅酸盐沉淀	SiO_2(2~5 Å/min)；Si_3N_4(1 Å/min)；Ta, Au, Cr, Ag, Cu
TMAH/水，90℃	硼掺杂浓度 $>4\times10^{20}cm^{-3}$ 时，腐蚀速率降低 40 倍	1	12.5～50	与 IC 兼容，容易处理，表面光滑，研究较少	SiO_2比 LPCVD 的 Si_3N_4 的腐蚀速率低 4 个数量级
N_2H_4/水，异丙醇(IPA)添加剂 115℃	硼掺杂浓度 $>1.5\times10^{20}cm^{-3}$ 时，腐蚀实	3.0	10	有毒性，易爆，其 50%的水溶液是安全的	SiO_2(<2 Å/min）和大多数金属薄膜；据某些

	际上已停止				文献，不腐蚀Al

在利用湿法腐蚀硅片须注意的问题包括如下几个方面：

（1）表面粗糙度与表面下凹的问题

利用各向异性腐蚀剂对硅片进行腐蚀时，经常使得腐蚀表面粗糙。对此，需要考虑宏观和微观粗糙度，其中宏观粗糙度主要是因为暴露在腐蚀剂区域的中心处的腐蚀速率比边界的腐蚀速率高，因此，侧面之间的夹角和晶面(100)变得非常突出。特别在加工硅膜片和两端固支的梁时，接近固支端边缘的厚度比结构的中心处薄 1～2μm，若腐蚀 10～20μm 结构，这种差别可能更大。这种上凸和下凹随着腐蚀深度的增加而线性增加，但随着腐蚀剂浓度的增加而减小。

微观粗糙度也即表面粗糙度，常用算术平均值 R_a 来表示。对有些器件，比如微型流体器件，表面粗糙度极大地影响该器件性能。现在有很多工艺或者器件设计师都想尽办法控制加工的表面粗糙度，从而加工出可靠的微机械器件[30]。

（2）各向异性腐蚀掩膜的考虑

最常用的掩膜材料有 SiO_2 和 Si_3N_4 薄膜，一些金属膜，比如金和铬膜，也适合作为 EDP 腐蚀剂的掩膜材料[30]。比如使用 KOH 腐蚀剂时，若使用 SiO_2 作为掩膜材料，则在 KOH 腐蚀剂中进行长时间腐蚀时，不可能有效地作为腐蚀掩膜材料。并且随着温度的增加，SiO_2 在 KOH 腐蚀剂的腐蚀速率增加。为了延长 KOH 腐蚀，有必要淀积一层高密度的 Si_3N_4 掩膜材料，厚度为 400 埃的 LPCVD Si_3N_4 就足够作为该腐蚀剂的掩膜。

掩膜窗口图形的不同，最后腐蚀出的微结构将有极大的不同[31]。在<100>衬底，若所开的掩膜窗口图形的边缘平行于晶向<110>且是方形窗口，则腐蚀出的四个侧壁就是{111}晶面倒金字塔形凹槽。但是若上述方形掩膜窗口转过45°，则腐蚀出的边界为晶面{110}，边界与晶面(100)成45°，并且在边界的拐角处是{111}晶面。

（3）腐蚀硅片背面保护的考虑[30]

在许多情况下，有必要保护硅片的背面，从而免受腐蚀剂的腐蚀。主要有两种方法来达到这种目的。其一，机械的方法。这种方法就是首先将晶片放在 Teflon 制造的支架上，然后用两个表面涂附了 Teflon 的 O 型圈固定住硅晶片。O 型圈严格对准，这样可以避免在硅晶片中产生应力。其二，就是利用化学的方法。这种方法就是在硅晶片的

背面涂附一层蜡(waxes)或者其它有机物质。对于快速加工工艺，可以将两片硅晶片背对背地粘在一起进行腐蚀。

4）腐蚀停止的考虑

为了保证设计的 MEMS 结构的机械属性具备可重复性，从工艺角度看，必须对 MEMS 器件的尺寸进行严格的控制。由于横向尺寸主要取决于光刻公差，相对于 MEMS 器件的大小而言，这是非常精确的。因此，MEMS 器件结构的厚度成为最难控制的尺寸。多数体微机械结构的厚度由湿法腐蚀决定，所以腐蚀深度的控制是器件成品率高和性能优良的关键。这种方法即为腐蚀停止技术，常见的有：1）定时腐蚀；2）薄膜腐蚀停止；3）P++掺杂；4）电化学腐蚀停止[20,31]。

2. 干法腐蚀技术

等离子体腐蚀（干法腐蚀）工艺一般包括 6 个步骤：（1）利用 RF 辉光放电，通过电子碰撞产生等离子体环境；（2）形成直流偏压；（3）扩散和迁移，离子向靶表面运动；（4）吸附；（5）反应；（6）解吸附。

等离子体腐蚀可以采取几种不同方式：离子腐蚀技术（包括溅射腐蚀和离子磨削），该技术以物理溅射的方式进行腐蚀；反应技术（包括等离子腐蚀、反应离子腐蚀和反应离子束腐蚀），该技术不同程度依赖于化学反应（形成挥发或准挥发化合物）和物理效应（如离子轰击）。表 3.3 列出了各种干法腐蚀工艺[30]。

表 3.3 各种干法腐蚀工艺的比较

腐蚀类型 / 腐蚀特点	等离子体刻蚀	溅射刻蚀	反应离子刻蚀	离子束刻蚀	反应离子束刻蚀	电子回旋共振
工作压强(Torr)	10^{-1}-10°	10^{-1}-10^{-3}	10^{-1}-10^{-3}	10^{-4}-10^{-5}	10^{-3}-10^{-5}	10^{-3}-10^{-5}
离子能量(ev)	几十	200-1500	50-700	200-2000	100-1500	100-1000
反应机理	化学/物理	物理	化学/物理	物理	化学/物理	洛仑兹力
选择性	佳	差	一般	差	尚可	
刻蚀线宽(μm)	5~10	亚微米	亚微米	亚微米	≤0.1μm	≤0.1μm

等离子体腐蚀中，腐蚀剂的选择非常重要，特别对反应性刻蚀，对于非反应性的都

是用氩气。反应性的以卤素为主，一般刻蚀介质的多为氟基气体，刻蚀金属的多为氯基气体。最初，最典型的气源是 CF_4和 CCl_4，实际的情况常采用两种或更多的气体混合来获得最佳的刻蚀效果。常用的辅助性气源有 O_2、N_2、H_2和 Ar 等。添加少量的氧气能明显增大刻蚀剂粒子 F 或 Cl 离子的浓度，增强刻蚀效果。氮气与氧气有类似的效果，但可用于忌氧的情况。氢气可以除去氧的危害，例如保护光刻胶的氧化。氩气可增强物理作用，改善方向性等。实际的机理还需要复杂得多。

腐蚀速率随待蚀材料的面积增加而减小，这就是所谓的“负载效应”。此外，离子能量、入射角、气体的流速、压强、功率密度、频率和温度均会影响腐蚀特性。而且干法腐蚀过程中还会产生一些副作用，如反应过程中的聚合物淀积、辐射损伤和杂质玷污等。

§3.1.1.2 硅片直接键合技术

将两片硅片经过一定的处理直接键合在一起，这种技术成为硅直接键合（SDB）技术，或称硅熔融键合（SFB）技术、直接硅片键合（DWB）技术。采用这种技术在两片硅片中间不需任何粘结剂也不需外加电场即可实现两片硅片之间的结合，且工艺简单。

直接键合工艺是由 Lasky 首先提出的[33]，虽然对于键合工艺和装置已经进行了很多改进，但键合的基本过程仍是类似的。常用的直接键合工艺的步骤如下[33]：

1. 两片硅片的预处理

（1）要粘合的片子必须经过抛光（表面粗糙度不超过 0.1nm 的量级），用含有$(OH)^-$离子的溶液浸泡处理。

（2）在室温下将这两片硅片的抛光面面对面贴合在一起。其室温下的粘合过程为：将已镜面抛光洁净的两个片子，(a)首先被平行地放于类似于旋转甩干机的装置中，两片之间以一距离规分开，然后在两片中间冲以高纯去离子水；(b)再用红外灯将两个片子烤干，然后盖上晒干机的透明盖；(c)拿去距离规，并用合适的叉具轻轻挤压上面的硅片以使两片硅片之间产生接触。

（3）将贴合好的硅片，在 O_2或 N_2环境中经过数小时的高温处理后就形成了良好的键合。如果只是制作 SOI 结构，可进行 1100℃的退火以增强结合能，如果硅片上已有微电子器件或有对温度敏感的防腐蚀层或金属合金层，则只能使用 100～500℃的温度。

可见整个键合工艺的过程是相当简单的。但是要使两片硅片之间能够形成良好的键合，必须对于键合工艺期间所发生的过程合机制有较深入的了解。

2. 减薄工艺

在键合处理完成后，正面的硅片必须从 600μm 左右减薄到几个 μm 或更薄，以适用 SOI 器件制造的需要。通常采用两种基本的减薄技术：粗磨后化学机械抛光或粗磨后背面选择腐蚀[33]。

影响硅片直接键合工艺的因数包括：

（1）表面处理：在键合前对硅片进行表面处理是非常有利的。表面处理的方法可以采用：①在 NH_4OH 或 H_2SO_4 溶液浸泡，处理完成后再用去离子水(DI)将硅片冲洗干净，并在室温下用 N_2 烘干；②等离子体处理的方法。

（2）温度：温度对键合的影响体现在孔洞、键合强度与温度的关系以及键合界面氧化层的热稳定性这三个方面。消除孔洞可采取两种方法：①使键合硅片经过大于 900℃的高温处理，通常采用 1100℃数个小时；②对于某些不希望采用 1100℃的高温处理的应用（如高掺杂浓度的硅片键合），则可在进行键合前将硅片在高温下先进行退火，例如在 800℃、Ar 气氛中退火 30min，然后再进行正常的键合。随温度的升高键合强度单调增加，而界面氧化层厚度减小。在 600～1100℃范围内，界面氧化层厚度不变。

因此，要得到较好的键合，要求键合工艺在超净的环境中进行，硅片表面平整度足够高，并进行适当的高温处理。高温处理对于消除与温度有关的孔洞，增加键合强度，稳定界面氧化层厚度等方面都是有益的。

§3.2 硅微谐振式压力传感器敏感结构加工工艺的研究及流程设计

§3.2.1 MEMS 器件工艺设计中的基本考虑

对于 MEMS 器件，包括微传感器等在内，主要是以硅为基体（衬底）材料，另外还包括薄膜材料（单晶硅、氮化硅和氧化硅等），金属材料（金、铝和其它金属），高分子材料（聚酰亚胺和 PMMA 等），敏感材料（压阻、压电、热敏、光敏等）和致动材料（压电、形状记忆合金、磁性材料等）等。因此，MEMS 器件加工工艺的特点总结为：以硅为基本材料，准平面加工，便于机电集成，便于批量生产以及对环境和设备要求高等。对于硅

微机械加工工艺，其中的基本工艺手段包括：（1）薄膜生长：包括溅射、蒸发、LPCVD、PECVD、APCVD、外延、电镀等；（2）腐蚀及刻蚀：包括①湿法：KOH、EPW、TMAH、阳极氧化、HNO3、HF 等；②干法：离子束、RIE 等。③光刻工艺；④参数调整：退火、注入、扩散等。

硅微机械加工工艺很多都是在 IC 工艺的基础上发展而来的，但是由于 MEMS 器件具有种类繁多，很多情况下需要实现纵向加工，而且还需加工出可动部件等特点，因此，硅微机械加工工艺有很多地方不同与 IC 工艺，如表 3.4 所示[30]。

表 3.4 硅微机械加工工艺与 IC 工艺的主要差别

		硅微机械加工工艺	IC 工艺
光刻技术		需双面光刻技术	单面光刻技术
腐蚀技术	干法	深层、高深宽比腐蚀	一般薄膜腐蚀
	湿法	各向异性腐蚀、自停止腐蚀、深层体硅腐蚀	各向同性腐蚀、阳极腐蚀、电钝化腐蚀，限于表面加工
牺牲层技术		表面硅微加工工艺，与 IC 工艺兼容，用于制造表面活动结构	不常用
键合		硅硅直接键合、硅玻璃阳极键合	高温键合制作 SOI 材料

在目前条件下，工艺组合、工业设计是 MEMS 器件实现的重要步骤。对于 MEMS 器件，工艺设计思想将对器件品质及成品率产生极大的影响。工艺设计中的基本考虑一般包括如下几点[30]：（1）一般先从底层作起，逐步向上；（2）工艺设计要“瞻前顾后、兼顾左右”；（3）常用材料的特性：①Al：不耐高温，500℃；②Co、Ti：700~900℃形成硅化物；③Au：400℃为共熔点；④划片。（3）选择材料要考虑后工艺是否可行，与 IC 工艺的兼容；（4）光刻要特别考虑台阶问题；（5）高温工艺下的应力问题；（6）在可能的情况下尽可能使用成熟工艺。

对于 MEMS 器件，有些包括特殊结构，比如结构两面都有对称或不对称的部件，大深宽比结构等，需对 MEMS 工艺中进行一些特殊的考虑，其中也包括：（1）双面光刻；（2）键合及对准键合：Si/Si、Si/玻璃；（3）DRIE（深层腐蚀），特别对深宽比比较大的深槽腐蚀等；（4）Au 等金属工艺：连线、键合；（5）对衬底的新要求：粗糙度等；（6）厚膜淀积与刻蚀（IC：<500nm，MEMS：2μm）；（7）结构释放技术。

根据以上的 MEMS 器件工艺设计思想，下面针对具体 MEMS 器件（硅微谐振式压力传

感器），就其微机械加工工艺进行研究和设计。

§3.2.2 传感器加工工艺的研究及工艺流程设计

SDB（Silicon wafer Direct Bonding）的主要特点是与 VLSI 技术的兼容性和其自身的灵活性。根据系统和电路的要求，各种类型的器件可以在同一衬底上最适合各自要求的材料上制备。这样 SDB 技术使硅材料与器件以至 VLSI 技术的潜力得以充分发挥，使硅系统的实现成为可能。因此，在本课题中，为了设计出切实可行的硅微压力传感器的加工工艺流程，考虑到传感器特性、集成化、发展趋势以及 SDB 制备技术逐渐完善等方面，结合 SDB 技术对硅微谐振式压力传感器的敏感结构的加工工艺进行了研究。

下面是针对本课题的硅微谐振式压力传感器的敏感结构所设计的具体工艺流程图，以及相应的版图设计，并且采用的具体工艺步骤的特点、原理以及加工中所出现的问题进行深入的探讨，另外，就硅微机械加工工艺的选择以及目前的发展和应用情况也进行了总结和分析。

(一)硅片 1# 的加工

步骤 1. 衬底准备

➢ 注意要点

- 衬底材料的选择

由于传感器敏感结构是在硅衬底材料上制备的，所以衬底材料的导电类型和电阻率由器件的特性决定，电阻采用硼掺杂的办法制备，因此衬底类型选择 N 型。为防止表面反型，掺杂浓度一般高于阈值电压所要求的浓度值，其后还要通过硼注入来调节。掺杂浓度一般选为 $10^{15}cm^{-3}$ 数量级（对应的电阻率为 3-9$\Omega\cdot cm$）[9]。另外，考虑到传感器敏感结构对界面电荷特别敏感，衬底与 SiO_2 的界面态应尽可能低，因此，选择<.100>晶向的单晶抛光片。衬底的其它参数也应满足一般 IC 制作的要求。另外，在传感器敏感结构加工时，需要获得膜片结构，选择<100>晶向的硅片较容易加工，表 3.5 给出了<100>和<110>取向的晶面特性比较。为了提高器件生产效率，降低成本，批量生产往往选择单晶直径尽可能大。

表 3.5 晶片取向的选择

<100>取向	<110>取向

湿法腐蚀时，内部侧面倾斜 54.74°	湿法腐蚀，内部侧面与{111}晶面垂直
腐蚀的底部平整，并与表面平行，适合加工膜片	腐蚀的底部出现多取向晶面（包括{110}和{100}），不适合加工膜片
膜片的形状和取向设计方便、简单	膜片的形状和取向设计不方便、困难
膜片尺寸相对容易控制，受(111)晶面限制	膜片尺寸难于控制；不能由未腐蚀的表面确定<100>边沿

➢ 具体的工艺描述

选取：N 型 4'单晶硅硅片(CZ 法拉制)，双面抛光，衬底取向为<100>，电阻率 $\rho = 3\text{-}9\Omega \cdot cm$；

➢ 工艺剖面视图

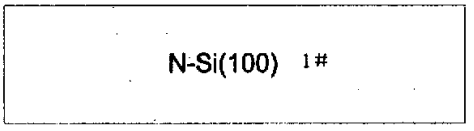


图 3.1 衬底准备（硅片 1#）

步骤 2. 标准清洗

➢ 注意要点

● 常用的清洗剂[33]

常用的清洗液有 SPM、DHF、APM 和 HPM 等，其中（1）SPM；SPM 的主要作用是去除硅片表面的有机玷污。其缺点是采用 SPM 清洗硅片后表面会有残余的硫化物，用去离子水很难冲去，并且 SPM 清洗后形成的氧化膜在 HF 溶液中的腐蚀速率很低。（2）DHF；其主要作用是去除氧化膜。（3）APM（即 RCA 清洗工艺中的 I 号液，也称 SC-1）；其主要作用是去除少量有机玷污和颗粒。（4）HPM（即 RCA 清洗工艺中的 II 号液，也称 SC-2），其主要作用是去除金属玷污。

● 硅片的清洗工艺[33]

（1）RCA 的方法

RCA 方法是应用最广泛的去除硅片表面玷污的清洗工艺。原始的 RCA 方法指的是先后采用 I 号液和 II 号液对硅片进行清洗的清洗工艺。目前使用的 RCA 方法大都进行了改进，比如在使用 I 号液清洗后加入一步短时间的稀氢氟酸腐蚀。RCA 方法使用时须特别注意两个方面：(a) 硅片清洗的整个过程中始终不要使硅片表面处于干燥状态。(b)

在用 1 号液和 II 号液清洗时不要使用玻璃容器，而应该使用石英容器。

（2）常规清洗工艺

普遍采用的常规清洗工艺是应用上述的清洗液按照 SPM-DHF-APM-HPM 的顺序对硅片进行清洗。经过这种常规清洗工艺能除去硅片表面颗粒，降低 Fe、Zn 的玷污，但在去除 Cu 的玷污方面效果尚不够好。

（3）DHF-H_2O_2清洗工艺

DHF-H_2O_2 清洗工艺是在室温下进行清洗。与上述常规的工艺相比，这种清洗工艺能更有效地除去 Cu 的玷污，并且对 Fe、Ni 和 Al 的去除效果也很好。它还能有效地除去硅片表面的颗粒、氧化膜。DHF-H_2O_2 清洗液加兆声和表面活性剂能更好地去除氧化膜、颗粒及金属玷污。

（4）HNO_3-HF-H_2O_2清洗工艺

HNO_3-HF-H_2O_2清洗工艺包括 CSE 和 SE 两种配方。其中利用 CSE 清洗硅片工艺过程容易控制。无论是亲水性还是疏水性表面，用 CSE 去除金属玷污的效果相当好。

（5）O_3/H_2O＋兆声清洗工艺

O_3/H_2O＋兆声清洗工艺的整个过程在室温下进行。这种工艺对于去除金属玷污和有机玷污均有效果。

➢ 具体的工艺描述

在此，可采用常规清洗工艺，按照 SPM-DHF-APM-HPM 的顺序对硅片进行清洗，然后在甩干机进行甩干，以备下步加工[33]。

步骤 3. 热生长 SiO_2

➢ 注意要点

● 热生长 SiO_2方式

热生长氧化法，根据氧气气氛分为干氧、湿氧和水气氧化。表 3.6 比较了干氧、湿氧和水气氧化三种氧化方法制备氧化膜的特点[9]。掺氯氧化是继上述三种氧化方法之后出现的一种热氧化技术，即在干氧中添加少量的氯化氢、三氯乙烯或氯气等含氯的气态物。掺氯氧化的主要作用：（a）可吸收、提取硅中有害杂质；（b）改善器件特性及可靠性；（c）可以减少层错。

表 3.6 干氧、湿氧和水气氧化三种氧化方法制备氧化膜的特点

特点 / 氧化方式	速度	均匀重复性	结构	掩蔽性	水温
干氧	慢	好	致密	好	/
湿氧	快	较好	中	基本满足	95℃
水气	最快	差	疏松	较差	102℃

综合考虑上述各种氧化方法的优缺点，在生产实际中，硅片的热氧化过程一般式为：先用含氯的干氧清洗石英管，然和采用干氧(或含氯)—湿氧(或含氯)—干氧(或含氯)的交替氧化方式。

- 热氧化生长 SiO_2的影响因素

热氧化生长 SiO_2时的影响因素包括：(1) 时间长短决定了氧化层的厚度；(2) 氧化温度决定了反应类型，影响生长速率；(3) 氧化剂分压也影响氧化速度；(4) 氧化气氛将影响氧化速度；(5) 衬底取向、掺杂浓度和氧化前表面处理等情况都将影响氧化速度；(6) 另外，在氧化层上加上电场也将影响氧化过程。

➢ 具体的工艺描述

二氧化硅膜以硅晶片经热氧化生成（热生长氧化法）的氧化膜质地最好。对于 MEMS 器件的主体结构，总是希望它的性能越好，因此，在这里采用了热生长氧化的方法制备 SiO_2埋层。具体工艺流程可先用含氯的干氧清洗石英管，然和采用干氧(或含氯)—湿氧(或含氯)—干氧(或含氯)的交替氧化方式在硅晶片衬底表面上热氧化生长 2μm 厚的 SiO_2层，作为埋层氧化层。氧化温度选在 900～1150℃之间，压力为一个大气压。

➢ 工艺剖面视图

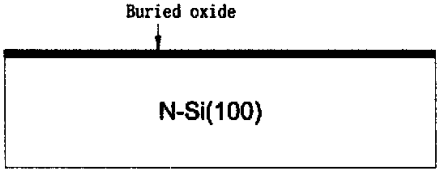


图 3.2 热生长 SiO_2

步骤 4. 化学机械抛光（CMP）

➢ 注意要点

- CMP 工艺及其影响因素

此步骤的目主要是为了改善硅片表面上热生长 SiO2 薄膜的均匀性，同时为硅片直接键合作准备，因为对于硅片直接键合要求键合的片子的表面粗糙度不超过 0.1nm

的量级。抛光工艺包括机械抛光、化学抛光以及化学机械抛光等，其中 CMP 具有兼顾机械抛光和化学抛光两者的优点，并克服各自的缺点。在 SiO2 CMP 中，影响因素包括：（1）磨粒尺寸的影响；（2）pH 值的影响；（3）温度的影响；（4）压力的影响；（5）抛光垫的影响。

- SiO_2 CMP 工艺中抛光液及工艺条件的选择

抛光不同的材料所需的抛光浆液组成均不同，抛光氧化物的浆料一般以 SiO_2 为磨料，pH 值一般控制再 pH>10[34]。美国等西方国家大都采用在碱性溶液中加入气相白炭黑，SiO_2的粒径达到 120nm，或者应用 CeO_2颗粒抛光[34]。

➢ 具体的工艺描述

对硅片表面上的氧化层进行化学机械抛光（CMP）。CMP 时，压力可选择 0.176MPa，磨粒选择气相白炭黑，流量为 100ml/min，pH=12，选择有机碱为二胺，再加入一些表面活性剂（可采用 FA/O）[34]。

步骤 5. 清洗

➢ 注意要点

- 硅片 CMP 之后的清洗

氧化物抛光会导致缺陷的产生，其中剩余浆料和抛光表面的微划伤、小坑、小空洞等[38]，因而 CMP 后清洗是 CMP 加工的重要部分。根据一些研究结果[34]，氧化物 CMP 之后比较合适的清洗工艺有：1）在 CMP 之后，首先将抛光片放入传统的 SC-1 清洗液（含有或不含有 H_2O_2）以去除颗粒和损伤层，接着滴上 HF/HCl 溶液以便清洗掉最后的金属残留物；2）或者将抛光片放入清洁器的办法：首先保持 pH=10 以去除颗粒杂质，接着在 pH=2 的强酸中去除主要的金属杂质，如果必须去除损伤层，则在第二步时可用 HF 液滴代替。

- 硅片键合前的清洗

键合技术要求衬底材料的表面非常干净，因此为了增强硅片键合的效果，在上述的湿法化学清洗之后，配合使用兆声清洗技术。

➢ 具体的工艺描述

在此，清洗的目的主要有两个：其一，硅片表面经 CMP 之后，须进行清洗；其二，为增强硅片键合效果需要更加干净的表面。因此，具体工艺步骤可以首先进行 CMP 之后

的清洗，然后进行兆声清洗，进一步去除颗粒和微粒物，最后，硅片放入甩干机进行甩干。

（二）键合片(2#)的加工

步骤 6. 衬底准备

➢ 具体的工艺描述

选取：N 型 4'单晶硅硅片(CZ 法拉制)，双面抛光，衬底取向为<100>，电阻率 ρ =3-9Ω·cm。

➢ 工艺剖面视图

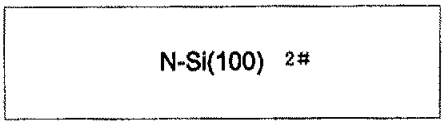


图 3.3 衬底准备(2#)

步骤 7. 硅片衬底 CMP

➢ 注意要点

● 影响衬底硅片表面抛光质量、抛光速率的因素及注意事项

硅片衬底 CMP 是以化学反应为主的机械抛光过程，要获得质量好的抛光片，必须使抛光过程中的化学腐蚀作用与机械磨削作用达到一种平衡。在硅片 CMP 过程中，除了受步骤 4 列出的一些因素之外，还受到硅片晶向的影响。

● 抛光液及工艺条件的选择

目前硅片抛光液一般选择溶胶型的 SiO_2抛光液[34]。抛光液中 SiO_2的浓度一般为 2%～50%，粒径在 1～100nm 范围内，碱性组成一般使用 NaOH、KOH、氨或有机氨。粗抛时的去除速率为 1～1.5μm/min，磨料的粒度大，去除速度快，大约去除 20～30μm；精抛时，去除速度大约为 1～2μm/5min，可进一步减少损伤层。相应地抛光液也分为粗抛液和精抛液。粗抛液颗粒尺寸大些，pH 一般在 10.5～11.0 左右；精抛液颗粒尺寸小些，pH 值为 9.0～9.5 左右[34]。有时还掺入一些添加剂，如有机多烃基胺，其烃基的亲水性和氨基的碱性均有利于抛光的速率和质量。由于抛光液在存放过程中 pH 值会发生变化，在配制的抛光液中还需加入 pH 稳定剂。

➢ 具体的工艺描述

这一步的目的主要为硅片直接键合作准备，因为对于硅片直接键合而言，硅片的粗糙度要求不超过 0.1nm 量级；而要达到这样的目的，普遍采用的工艺步骤就是 CMP。工艺具体条件可选择：抛光机压力可选定 250g/cm^2，SiO_2 粒径 20～30nm，磨粒浓度选择 3wt%左右，或者压力选择 0.176MPa，磨粒选择气相白炭黑，流量为 100ml/min，pH=12，选择有机碱为二胺，再加入一些表面活性剂（可采用 FA/O）[34]。

步骤 8. 清洗

➢ 具体的工艺描述

本步骤的目的主要有两个：其一，硅片在 CMP 之后，必须清洁表面；其二，为增强硅片直接键合的效果，须对硅片的表面进行处理。综合考虑上述要点，具体工艺步骤：先对抛光片进行一次简单的预清洗，然后采用常规清洗工艺（清洗顺序：SPM-DHF-APM-HPM），最后使用兆声清洗。

（三）衬底的加工及刻蚀凹槽

步骤 9. 硅片直接键合（SDB）

➢ 具体的工艺描述

在室温下将热氧化硅片（1#）和未氧化硅片（2#）的抛光面面对面贴合在一起，然后将贴合好的硅片，在温度为 1100℃，O_2 或 N_2 气气氛中退火 2 小时[33]；

➢ 工艺剖面视图

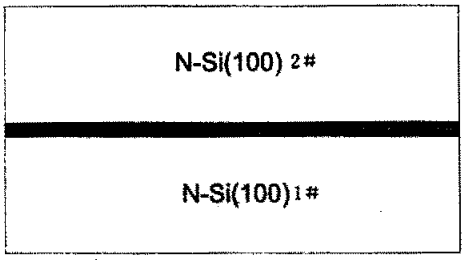


图 3.4 硅片 1#和硅片 2#直接键合

步骤 10. 研磨和抛光，硅片减薄

➢ 注意要点

- 硅片的减薄工艺

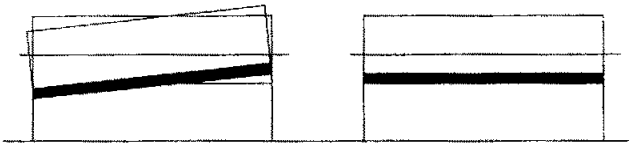
键合工艺最终能否实用化的关键问题在于减薄工艺，减薄工艺的关键指标有两个，一是工作硅片的最小厚度；二是工作硅片厚度的均匀性。由于在此需制作的工作硅膜的

厚度达到了 150μm，因此，只需采用粗磨后化学机械抛光的减薄工艺即可。

● 研磨和抛光的减薄工艺

用研磨和抛光一般可获得具有不均匀性为 0.5～1μm 的厚层，而且还可以获得很好的平整度。粗磨虽很不精细但能迅速减薄硅片，它可以用来去除键合硅片顶部绝大部分硅片，然后利用化学机械抛光进一步减薄硅层。

SDB/SOI 片的厚度均匀性主要取决于键合前衬底硅片的 TTV 以及键合之后工作硅片减薄工艺，如图 3.5 所示。对于 4 英寸硅片，目前的标准规定 TTV 小于 10μm，一般的在 1～2μm 之间，要使 SDB/SOI 片的均匀性在±0.5～±0.3μm 之间，必须改进以往的研磨和抛光工艺[32]。由 Nakagawa 提出的 ELID（the electrolytic in-process dressing）研磨方法可以很好解决这个问题[32]。这种方法既能获得很高的精度，又能获得非常浅的表面损伤层（< 2μm）。表面的 TTV 基本上在±0.5μm 之内。



（a）衬底硅片 TTV 不好的 SOI 片　（b）具有很好 TTV 的衬底硅片的 SOI 片

图 3.5 衬底硅片的 TTV 对 SDB/SOI 片的厚度均匀性的影响

抛光工艺即是化学机械抛光，通过抛光工艺，可以使表面获得表面粗糙度 RMS（root mean square）大约为 1Å 的光滑镜面。但有两点必须清楚：其一，如何控制工作硅片的厚度；其二，如何严格限制 SDB/SOI 片的厚度均匀性下降。第一点可以通过改进抛光工艺实现，即在抛光过程中，能实时地监测抛光片的厚度，限制厚度均匀性的下降可以将 SDB/SOI 片放入抛光盘的中央，周围放置虚设的氧化的硅晶片。通过这些措施，整个晶片厚度均匀性在±0.5μm，80%的面积在±0.3μm 之内[32]。

➢ 具体的工艺描述

本步骤的目的在于：硅片直接键合之后，还不能直接用来制作器件，必须将工作硅片减薄到一定厚度，满足设计要求即可。由于加工的 SDB 硅片是用作传感器的衬底材料，本步骤最关心的指标是工作硅片的平整性和厚度的均匀性。建议的具体工艺：首先采用机械研磨的办法将工作硅膜的厚度磨至 190μm 左右，然后进行化学机械抛光，进一步对其减薄至 150μm 即停止。化学机械抛光采用的抛光液为 SiO2 抛光液，其含量控制在

4%～6%的范围内，SiO2 的粒径约为 0.01μm，pH 值控制在 10.5～11.0 之间，抛光液参数的选择必须仔细考虑，既要保证有精确的抛光速率，又要保证减薄后的工作硅膜厚度具有相当的均匀性，SiO2 的粒径以较小为宜，抛光速率不宜过快（10μm/h），以便于精确控制膜厚的变化。抛光过程中，不仅要注意硅膜表面的平整性，更需注意工作硅片的均匀性，抛光中需不断监测工作硅片厚度的变化情况，直至达到要求的厚度为止。

➢ 工艺剖面视图

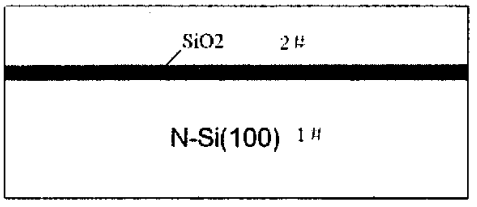


图 3.6 SOI 片减薄

步骤 11. 清洗

➢ 具体的工艺描述

采用常规清洗工艺（工艺顺序：SPM-DHF-APM-HPM）对硅片进行清洗，然后放入甩干机中进行甩干，准备下一步骤。

步骤 12. 低压化学气相淀积（LPCVD）SiO_2

➢ 注意要点

● 化学气相淀积（CVD）SiO_2薄膜

与热生长法相比，淀积法具有温度低、速度快等特点，并可任意改变淀积膜中其它成分的含量，从而获得不同需求的SiO_2膜，而且衬底硅片不参与反应。

制备薄膜的 CVD 方法主要有三种方法：常压化学气相淀积法（APCVD），低压化学气相淀积法（LPCVD）和等离子增强化学气相淀积法（PECVD）等。其中 LPCVD 法淀积SiO_2膜的主要优点是台阶覆盖性和均匀性都较好，颗粒少，光洁度好，重复性好。

● LPCVD SiO_2工艺

LPCVD SiO_2膜比较流行的工艺是 TEOS（正硅酸乙酯：$Si(OC_2H_5)_4$）的热分解，一般使用热壁式反应器。淀积速度随温度升高而增加，也随 TEOS 分压而增加。典型的淀积温度为 650～750℃，压力为 0.25～2 Torr[30]。TEOS 在室温下是液体，必须用鼓泡器。若在真空系统中添加适当的氧气，并用氮气来调节系统的压强。不仅淀积温度由 750℃

降到500℃，且反应彻底。

硅烷的热解氧化也可以在低压下进行。获得的膜厚均匀性较好，且膜质量比APCVD得到的SiO_2膜层好，针孔密度下降，但淀积速度低（10～15nm/min）。为了增加淀积速度，可在TEOS的LPCVD工艺或SiH_4和O_2的LPCVD工艺中，添加磷烷。

➢ 具体的工艺描述

本步骤的目的就是起到干法腐蚀掩膜的作用。具体的工艺可采用：首先在硅片表面上，利用LPCVD淀积1μm厚的SiO_2掩膜层，作为干法腐蚀掩蔽膜。具体的工艺条件可采用：在传统的热壁式LPCVD反应器中，用鼓泡器传输TEOS，并在反应器中与02发生反应，温度选在650～750℃之间，压力选在0.25～2 Torr之间，并用氮气来调节系统压强，可适当通入磷烷来提高淀积速度。

➢ 工艺剖面视图

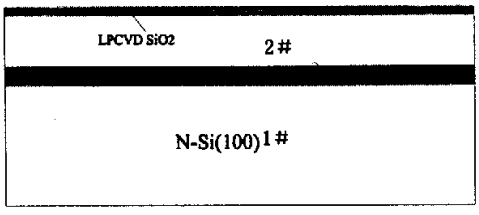


图3.7 LPCVD SiO_2

步骤 13. 标准光刻1#

➢ 注意要点

● 光刻工艺及其步骤

光刻是一种图形复印和化学腐蚀相结合的精密表面加工技术。光刻工艺步骤的典型流程为：脱水烘烤→增黏处理(打底膜)→涂光刻胶→软烘(前烘)→曝光→曝光后烘烤(后烘*)→显影→坚膜→固胶(*)，其中*号表示可选步骤[20]。

脱水烘烤是在真空或干燥氮气的气氛中，以150～200℃烘烤。之后是增黏剂六甲基二硅亚胺（HMDS: hexamethyldisilazane）的涂布。HMDS的涂布方法可以采用蒸汽法涂布。或者液态法涂布。涂胶最常用的方法就是旋转涂胶。一个以5000r/min的速度旋转30秒的典型光刻胶工艺得到的胶厚约为1.0μm。软烘，或称前烘，是为了去除胶中的大部分溶剂并使胶的曝光特性固定[20]。典型的软烘温度是90～100℃，时间范围从用

热板的 30 秒到用烘箱的 30 分钟。软烘之后的硅片被曝光。曝光之后，硅片必须经过显影。几乎所有的正性胶都用碱性显影剂，如 KOH 水溶液。显影之后也可进行高温烘烤（硬烘），从而使胶硬化，这主要是针对后面的高能工艺，如离子注入和等离子体刻蚀。

- 制版工艺和曝光技术

对于光刻工艺，首先要制备掩膜版，以便形成抗蚀膜图形。掩膜版的质量将直接影响抗蚀膜图形形成的质量，从而影响器件的性能和成品率。因此，须制备高质量的掩膜版，一般对掩膜版的质量有如下要求：（1）图形尺寸准确，符合涉及要求；（2）整套掩膜版中的各块版应能依次一一套准，套准误差应尽量小；（3）图形黑白区域之间的反差（指掩膜中黑区与白区之间的光密度差）要高，一般要求在 2.5 以上。（4）图形边缘要光滑陡直，过渡区小。（5）图形及整个版面上基本无针孔、小岛、划痕等缺陷。（6）掩膜版坚固耐用，不易变形。

制备掩膜版的方法很多很多，大致可分为手工制版和计算机辅助制版两大类，目前，主要采用计算机辅助制版。图 3.8 给出了计算机辅助制版工艺[9]。

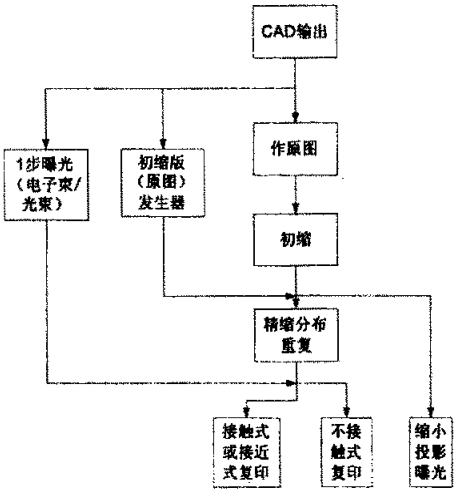


图 3.8 计算机辅助制版工艺

曝光技术在 VLSI 器件和 MEMS 器件加工过程中是非常关键的一步，直接影响到微细图形加工的精度和质量。其中紫外光为光源的曝光方式有接触式曝光、接近式曝光、投影式曝光三种，其他曝光方式有 X 射线曝光、电子束曝光、直接分步重复曝光、深紫外线曝光等曝光方式。实际上，广泛应用于器件生产的曝光技术主要是光学曝光和电子束曝光。

- 光刻的质量要求以及光刻胶的选择

光刻的质量直接影响到器件的性能，成品率和可靠性。对其有如下要求，刻蚀的图形完整性好，尺寸准确，边缘整齐，线条陡直；图形内无针孔，图形外无小岛，不染色；硅片表面清洁，无底膜；图形套刻准确。

根据光刻胶在曝光前后溶解特性的变化，可将分为正胶和负胶。正胶的分辨率较好，在 IC 制造中应用最为普遍，目前最常用的正性光刻胶是 DQN。光刻胶的性能指标主要包括：1）感光度；2）分辨率；3）抗蚀性；4）粘附性；5）针孔密度；6）留膜率；7）性能稳定等[20，29]。

➢ 具体的工艺描述

对于光刻工艺，建议的工艺步骤及其条件如下：1）脱水烘烤：将硅片在真空或干燥氮气气氛中，以 150～200℃烘烤；2）打底膜：利用蒸气法或直接法将增黏剂 HMDS 涂布在硅片上；3）涂胶：采用旋转法甩胶，光刻胶选用正胶(比如 AZ1350)，转速为每分钟几千转至 1 万转，厚度范围选在 0.5-2μm（可选择 5000r/min,旋转 30 秒，得到胶厚 1.0μm)，若是返工片，则还需重新清洗。4）软烘（前烘）：通常在 80℃烘箱中烘 10～20 分种。5)曝光：图形对准后压紧（接触式），根据光源，距离和光刻胶性能确定曝光时间。但应根据实际情况不断进行修正。可以通过显影的时间长短判断曝光情况。若显影很快（十几秒）则曝光过份；若显影很慢（2 分钟），则曝光不足。通常不同型号的光刻机、不同的光刻胶厚度，曝光的合适时间以显影约 1 分钟左右为宜进行调整。6）正胶用有机碱性溶剂显影。注意显影时间不宜太长，否则容易余胶。显影后必须马上用去离子水漂洗干净。7）坚膜：温度约 120℃，时间 20 分钟至半小时。实践中，坚膜时的温度根据需要可以更高,但注意不能太高,以免硬化翘曲。

➢ 工艺剖面视图及其版图

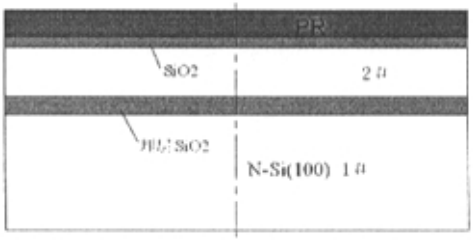


图 3.9　涂敷 PR 和前烘

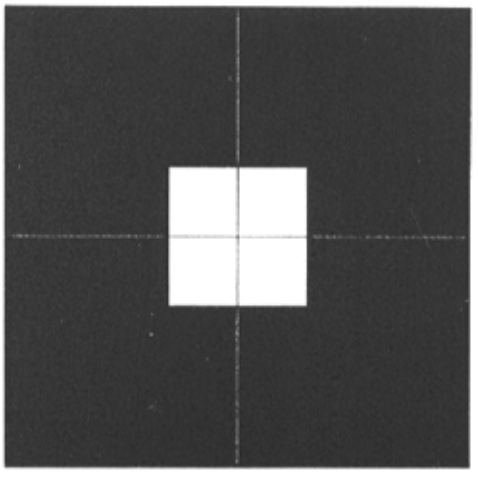


图 3.10　光刻 1#版（凹槽版）

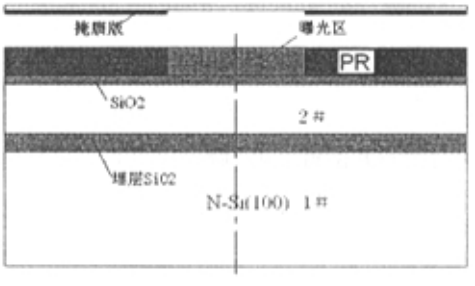


图 3.11　对准和曝光

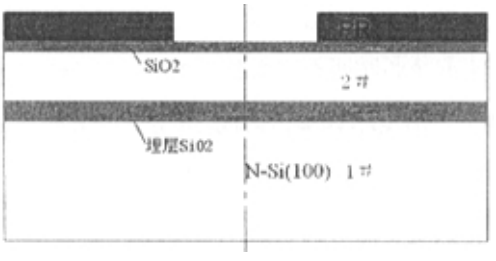


图 3.12　显影和坚膜

步骤 14. 刻蚀 SiO_2

➢ 具体的工艺描述

为了腐蚀 SiO_2 层，必须考虑在腐蚀过程中，腐蚀剂对衬底 Si 以及 PR 的腐蚀选择性。因此，在这里首选是采用干法腐蚀工艺，腐蚀 SiO_2 层的反应气体为 CF_4+H_2，腐蚀用系统可使用平板式反应器。

➢ 工艺剖面视图

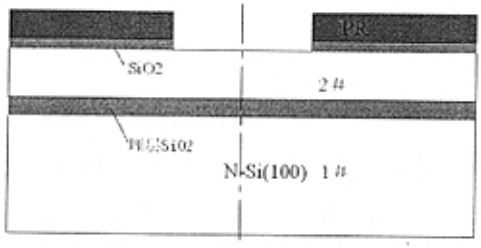


图 3.13 刻蚀 SiO_2

步骤 15. 去除光刻胶（PR）

➢ 注意要点

● 湿法去胶和干法去胶

去除 PR 主要有两种方法：湿法去胶和干法去胶。相比较湿法去胶，干法去胶有以下优点：（1）操作简单、安全；（2）处理过程中引入污染的可能性小；（3）能与干法腐蚀在同一台设备内完成；（4）不损伤下层衬底表面；（5）反应过程的控制易于实现自动化。但是干法去胶也存在成本高，设备复杂等缺点。湿法去胶的优势在于操作简单，成本低廉，用时短。目前使用的干法去胶有等离子去胶和紫外光分解去胶。现在对于 SiO_2 等非金属衬底，湿法去胶一般采用浓硫酸去胶。由于浓硫酸去胶时必须在浓硫酸中加入 H_2O_2 等强氧化剂。典型的去胶液是 H_2SO_4 与 H_2O_2 的 3:1 混合液（即 3#液）。它的优点是去胶效果好，使用方便。

➢ 具体的工艺描述

建议采用等离子体（紫外光分解）干法去胶。其中等离子体去胶采用的腐蚀剂为 O_2。

➢ 工艺剖面视图

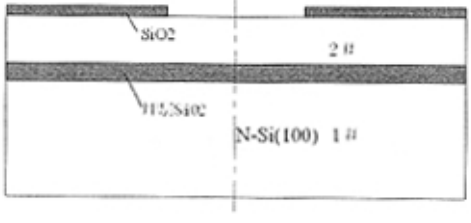


图 3.14 去除 PR

步骤 16. 反应离子腐蚀（RIE）

➢ 注意要点

● RIE 工艺及其特点

反应离子腐蚀（RIE）是利用放电所产生的高能惰性气体离子对材料进行物理轰击，结合物理和化学反应，从而达到去除衬底材料的目的。RIE 腐蚀的特点：腐蚀结合了物理和化学反应；腐蚀速率高且可控，有较好及可控的方向性，腐蚀剖面各向异性且可控，适用多种材料腐蚀，目前 8 英寸晶片几乎都采用 RIE；

● RIE 中的影响因素及存在的主要问题

影响 RIE 腐蚀的主要因素包括：（1）腐蚀材料的掺杂类型：n-Si>Si>p-Si；（2）温度；（3）工作气体；（4）反应腔洁净度；（5）负载效应；（6）掩膜材料；（7）仪器参数；（8）反应腔材料；（9）气压；（10）流量；另外在 RIE 腐蚀中，存在的主要问题有：（1）RIE 滞后现象（RIE-lag），也即深槽腐蚀时，槽口越小腐蚀速率越低；（2）钻刻现象，即掩膜之下的侧向刻蚀；（3）损伤，包括两类问题，一类是刻蚀后衬底上留下的残余损伤，另一类是物理损伤和杂质驱进。

➢ 具体的工艺描述

RIE 腐蚀剂可采用 CF_3Br_4或者 HBr/NF_3，压力范围在 1mTorr～100mTorr 之间。另外，为了去除 RIE 之后的损伤，一方面可考虑采用 O_2等离子体处理加酸溶液清洗，和 H_2等离子体处理来去除杂质；另一方面，也可考虑刻蚀之后在 800℃下退火，在此之前，应当进行初始清洗，或者设计没有 H_2化合物的 RIE 工艺[20]。

➢ 工艺剖面视图

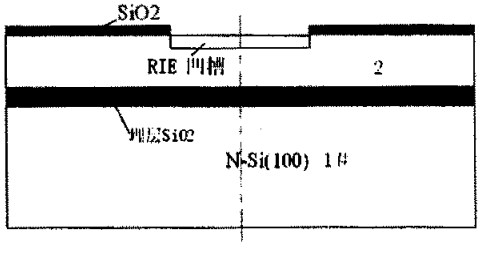


图 3.15 RIE 刻蚀 Si 衬底

步骤 17. 腐蚀 SiO_2掩膜层

➢ 具体的工艺描述

HF 酸能快速地腐蚀掉 SiO_2 薄膜，实际上常用的腐蚀剂是在 HF 酸中加入缓冲剂 NH_4F，即缓冲氢氟酸腐蚀剂（BHF）。因此，此步骤可以采用 BHF 腐蚀剂腐蚀掉 Si 衬底表面上的 SiO_2，腐蚀停止于硅衬底。并且在腐蚀时，应当注意到温度以及腐蚀液的搅动都将对 SiO_2 薄膜的腐蚀速率产生影响。

➢ 工艺剖面视图

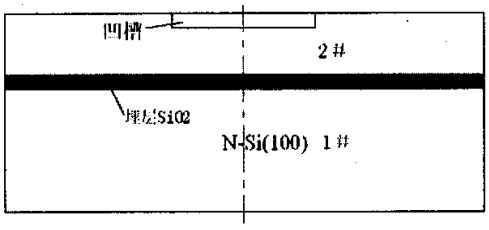


图 3.16 腐蚀 SiO_2

步骤 18. 清洗

（四） 键合片（3#）的加工

步骤 19. 衬底准备

➢ 具体的工艺描述

选取：N 型 4' 单晶硅硅片(CZ 法拉制)，双面抛光，衬底取向为<100>，电阻率 $\rho = 3\text{-}9\,\Omega\cdot cm$；

➢ 工艺剖面视图

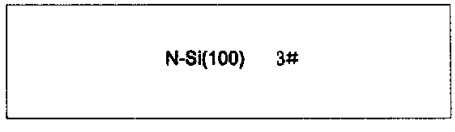


图 3.17 硅衬底的准备（3#）

步骤 20. 清洗

（五） SDB 片的制备

采用硅片直接键合（SDB）工艺制备的 SDB/SOI 片能否在实际中应用，关键的在于对工作硅片的减薄工艺。由于在此需加工厚度为 10μm 的工作硅片，传统的研磨和抛光工艺较难达到要求，因此对减薄工艺进行了分析和总结：(1) 键合腐蚀法[35]的优点是顶层硅膜和埋层氧化层（BOX）的质量均好，缺点是界面缺陷和顶部硅膜层及均匀性（硅

厚度的10%）仍然难以控制，不能得到顶部硅膜很薄的SOI/SDB结构。（2）反向腐蚀减薄技术[33]，获得的SDB片的厚度均匀性一般小于12nm。（3）等离子辅助化学腐蚀法（PACE: the plasma assisted chemical etching），已获得厚度小于100nm且均匀性好于10%的顶层硅膜[36]。（4）智能剥离（smart-cut）方法，此方法的优点是可以保证SOI/SDB材料的顶层单晶硅与原始单晶硅片保持一致，且均匀平整（表面粗糙度<0.15nm），适合于大量生产。所得硅膜应力小，厚度偏差小于10nm，试验显示[36]，硅膜可与体硅材料可比拟。

在下面的工艺流程设计中，由于所加工的工作硅片的厚度为10μm，采用外延腐蚀终止法进行减薄，理论上可以达到设计要求。

步骤 21. 硼扩散掺杂

➢ 注意要点

● 自停止腐蚀对硼掺杂浓度的要求

利用外延腐蚀终止法对SDB片进行减薄，对硼掺杂浓度的要求包括两方面：（1）各向同性自停止腐蚀。若采用体积比为 $1HF+3HNO_3+8CH_3COOH$ 的各向同性腐蚀剂时，对于P-Si，掺杂浓度大于$7\times10^{18}cm^{-3}$，而对于N-Si，掺杂浓度大于$8\times10^{18}cm^{-3}$[30]。（2）各向异性腐蚀剂的自停止腐蚀。对于常用腐蚀剂：（1）KOH，$B=10^{20}\ cm^{-3}$，腐蚀速率下降100；（2）TMAH，$B=4\times10^{20}\ cm^{-3}$，腐蚀速率下降40；（3）EDP "S"，$B=7-8\times10^{19}\ cm^{-3}$，腐蚀速率下降100；综合以上的分析，硼掺杂浓度可选择大于$10^{20}\ cm^{-3}$即可。

● 重掺杂扩散方式

在炉管中进行重掺杂有两种方式：液态源掺杂和固态源掺杂。（1）对于液态源扩散掺杂，最常用的硼源是BBr_3。但液态源掺杂存在几个缺点：液态源腐蚀性通常很高；气泡器必须加压，可能引起爆炸；扩散工艺对气泡器温度的变化十分敏感；在圆片表面上易形成不溶解的硅化物。（2）固态源掺杂是利用与圆片大小差不多的片状固态源，并且和圆片一起交替放在扩散炉中。扩散P型层，常用氮化硼（BN）源片。硼的表面浓度受固溶度限制。源片需注意保持干燥，可在扩散之前进行10min左右的活化处理。

➢ 具体的工艺描述

源片采用BN，硅片和源片一起交替放在扩散炉管的舟槽中，硅片和源片之间的间距一般为2～4mm，且要均匀一致。扩散过程中可通以1L/min的干燥氮气。首先进行预扩

散：在750～1100℃下进行氧化，硅片表面形成一层B_2O_3。然后进行主扩散（drive-in）：继续扩散，扩散温度为 1180℃左右，直到硼掺杂浓度达到$10^{20}\ cm^{-3}$，结深大约 3μm即可停止。

➢ 工艺剖面视图

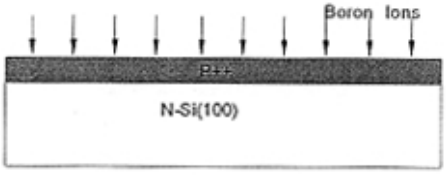


图 3.18 硼扩散掺杂

步骤 22. 外延生长低掺杂的N-Si(100)层

➢ 注意要点

● 常规CVD外延技术

现代工业上外延生长普遍采用化学气相淀积（CVD）[33]。利用CVD技术生成生成薄膜具有以下特点：1）薄膜均匀；2）台阶覆盖性能良好；3）用途比较广泛；4）能在低于熔点的较低温度下进行淀积；5）适用于大批量生成，有可控性和重复性；6）设备简单，投资少。 一般常用的外延源有$SiCl_4$、$SiHCl_3$、SiH_2Cl_2和SiH_4四种。其中最广泛使用的是$SiCl_4$-H_2外延源。外延掺杂主要采用气态掺杂。实际上，气相掺杂只采用氢化物掺杂，可以做为掺杂剂的氢化物有AsH_3、PH_3、SbH_3和B_2H_6[33]。

外延时，存在自掺杂现象，自掺杂的存在使外延层电阻率的控制受到干扰，外延层有效厚度减薄，PN结击穿电压降低等缺点。目前，抑制自掺杂有两种途径，一种方法是尽量减少杂质由衬底的逸出，主要有：（1）尽量选用扩散系数小，蒸发速率低的杂质作为衬底杂质；（2）高温处理衬底；（3）掩蔽技术；（4）两步外延生长法；（5）低温外延，这包括通过选择合适的硅源来降低生长温度、变温外延、降低氢气中的含水量或者采用双温度法等。抑制自掺杂的另一种途径是使已蒸发到气相中的杂质尽量不再让它们掺入外延层，这有冲洗反应器法和低压外延生长技术等。

➢ 具体的工艺描述

采用常规CVD外延技术，生长厚度为 10μm的外延层，掺杂浓度$10^{15}cm^{-3}$量级，使外延层电阻率 ρ＝3-9Ωcm。其中外延源选用$SiCl_4$，气态掺杂剂可选用AsH_3，并通过低

温外延的办法来抑制自掺杂现象。典型的常规 CVD 外延工艺如下[29，32]：

1）N_2预冲洗　　260L/min　　4min；

2）H_2预冲洗　　260L/min　　5min；

3）升温 1　　850℃　　5min；

4）升温 2　　1170℃　　6min；

5）HCl 排空　　1.3L/min　　1min；

6）HCl 抛光　　1.3L/min　　3min；

7）H_2冲洗(附面层)　　260L/min　　1min；

8）外延生长　　H_2:260L/min；

$SiCl_4$:6.4-7g/min；

AsH_3:100PPM，0.15-0.18L/min；

T:1160~1190℃，时间随品种而定；(具体条件可视系统而定)

9）H_2冲洗　　1170℃　　1min；

10）降温　　6min；

11）N_2冲洗　　4min。

- 工艺剖面视图

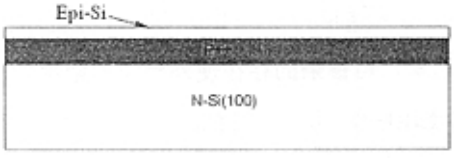


图 3.19 外延 N-Si(100)

步骤 23. CMP

步骤 24. 清洗

步骤 25. SDB

- 工艺剖面视图

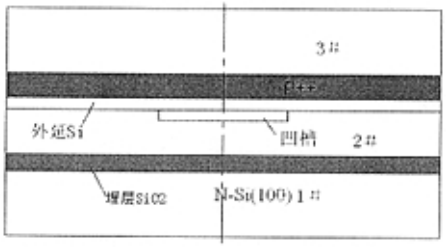


图 3.20 硅片直接键合

步骤 26. 清洗

步骤 27. 湿法腐蚀，终止于 P++层

➢ 具体的工艺描述及工艺剖面视图

为了将低掺杂的 N-Si 衬底去除，根据各向异性腐蚀剂的特性，可以采用常用的各向异性腐蚀剂，比如 KOH、TMAH 或者 EDP 等。建议采用 KOH 腐蚀剂，浓度在 35wt%左右，温度 78℃，并适当伴于搅拌。

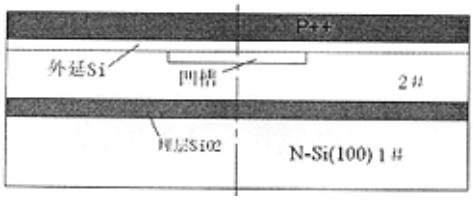


图 3.21 腐蚀硅衬底

步骤 28. 各向同性腐蚀，终止于外延硅层

➢ 具体的工艺描述及工艺剖面视图

为了将重掺杂（掺杂浓度>$10^{20}\ cm^{-3}$）的 P^{++}硅除去，而获得低掺杂的外延工作硅片，这可以利用各向同性腐蚀剂的特性而达到目的。采用的腐蚀剂是体积比为 $1HF+3HNO_3+8CH_3COOH$ 的各向同性腐蚀剂，温度为 22℃。

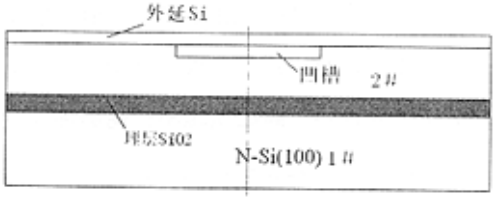


图 3.22 各向同性腐蚀 P^{++}硅

步骤 29. CMP

步骤 30. 清洗

（六） 电阻的制备及金属化

电阻的制备可以在单晶硅表面上利用扩散或者离子注入掺杂的办法来获得，在下面的具体工艺步骤中，将考虑如何选择或者设计工艺参数，以便制备所需的电阻。而金属化工艺指得是在硅晶片表面上淀积金属薄膜的工艺，从而通过极细的金属线将单个器件互连在一起，其中最主要是在金属互连布线中的应用。

1. 布线技术

除要求接触具有良好的欧姆特性外，对布线互连的基本要求有：（1）布线材料具有低的电阻率和良好的稳定性；（2）布线材料可被精细刻蚀，并具有抗环境侵蚀的能力；（3）布线材料易于淀积成膜，粘附性好，淀积的膜对台阶覆盖好；（4）布线具有强的抗电迁移的能力，并且具有良好的可焊性。对于布线，控制结点电容都是必不可少的。目前有两种方法可以使寄生电容存在一个最小值：缩小线对宽度（线宽加线距）和增加互连线的层数。

2. 金属化系统及其工艺

金属化的主要应用在于金属互连布线技术，金属化方法包括 CVD（主要淀积 W，TiN，Ti）和 PVD（主要淀积 Al-Cu，Ti，TiN）。目前，金属化系统以 Al-Cu 合金仍然占主导地位，并以 W 作为钨塞或者局部互连金属，Ti 作为焊接层，TiN 作为阻挡层、粘附层和抗反射层。将来的趋势是 Cu 金属，并且 Ta/TaN 也将取代 Ti/TiN。

3. 金属化方法

金属化方法主要涉及金属膜的制备和金属合金化工艺，常用的金属淀积的方法主要有化学电镀、物理气相淀积（PVD）和化学气相淀积（CVD）方法。但所有的方法都必须解决以下问题：（1）台阶覆盖；（2）致密性；（3）粘附性；（4）稳定性。

其中 PVD 方法中最重要的是蒸发淀积和溅射淀积。目前蒸发基本被溅射所取代。原因有两个：其一，台阶覆盖的能力较差；其二，蒸发难于控制良好的合金。溅射工艺成为金属重要的淀积方法，主要优势包括：高淀积速率；能够淀积复杂的金属合金；能够淀积难熔金属；在大面积硅晶片表面金属淀积均匀；淀积金属前能够清洗接触部分。

金属 CVD 工艺现在也已经开发出来，并应用于很多金属的淀积，比如 W，TiN，Cu

和 Al 等，主要的优势在于：更好的台阶覆盖能力；可以实现选择性地淀积金属；等离子加强淀积可以实现低温淀积。

下面结合具体的工艺步骤，对具体的金属淀积工艺进行了考虑。

步骤 31. LPCVD SiO_2

➢ 具体的工艺描述及工艺剖面视图

采用 LPCVD 工艺淀积 1μm 厚的 SiO_2层，具体工艺条件略。

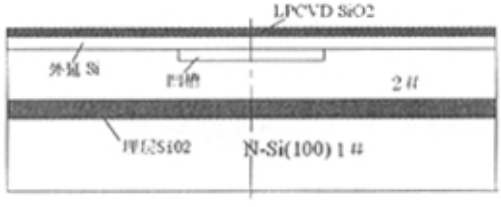


图 3.23 LPCVD SiO_2

步骤 32. 标准光刻 2#（开出拾振电阻和补偿电阻区域）

➢ 工艺剖面视图

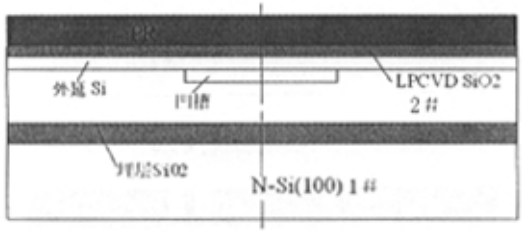


图 3.24 涂敷光刻胶(PR)和前烘

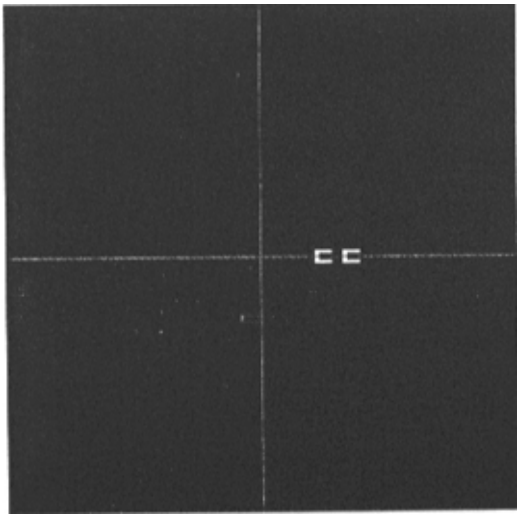


图 3.25 掩膜版 2#（扩散/离子注入电阻版）

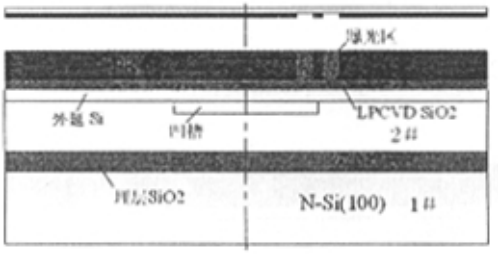


图 3.26 对准曝光

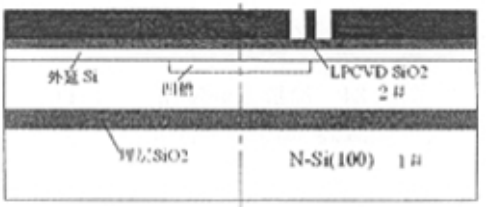


图 3.27 显影和坚膜

步骤 33. 刻蚀 SiO_2 掩膜层

➢ 工艺剖面视图

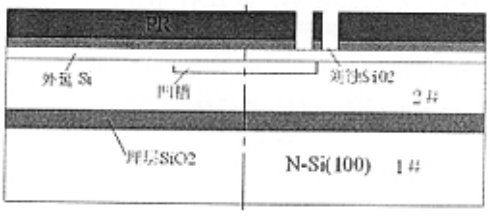


图 3.28 刻蚀 SiO_2掩膜层

步骤 34. 去除光刻胶（PR）

➢ 工艺剖面视图

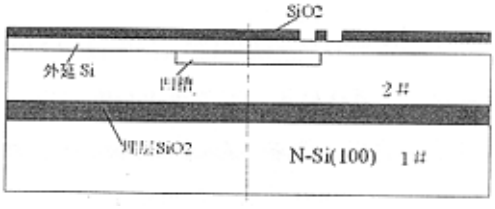


图 3.29 去除 PR

步骤 35. 扩散或离子注入掩杂制备电阻

由于衬底材料选用 N-Si(100)单晶硅，因此，制备电阻采用硼扩散或者离子注入的方式形成 p^+区来获得，电阻与衬底之间实现 PN 结隔离。下面对这两种工艺参数选取进行简单的讨论。

➢ 注意要点

● 硼扩散工艺参数的选取

硼扩散分为预淀积和再分布两步进行。p＋区的表面方块电阻监测值控制在 25Ω/□，结深为 1.1μm。若再分布后杂质浓度符合高斯分布，则查 p 型高斯分布依尔芬曲线得杂质表面浓度为 $1.5\times10^{20}cm^{-3}$[9]。工艺设计中必须考虑氧化层生长杂质分凝系数的影响，在再分布过程中，首先采用纯氧气氛氧化，取杂质分凝系数为 0.75，因而表面杂质浓度的设计值为 $1.5\times10^{20}/0.75cm^{-3}$，即 $2\times10^{20}cm^{-3}$。设再分布后杂质浓度符合高斯分布，则得 p^+区杂质剂量为：

$$Q_{0B}=\sqrt{\pi}N_{s2}z_j/2\sqrt{\ln(N_{s2}/N_b)}=5.6\times10^{15}cm^{-2} \quad (3.1)$$

预淀积的表面杂质浓度即硅中杂质固溶度必须大于再分布后的表面杂质浓度，因此可选择预淀积温度 T_1=1016℃，该温度下，$N_{s1}=4\times10^{20}cm^{-3}$，$D_{B1}=2.8\times10^{-14}cm^2/s$。由于

是高浓度扩散，必须考虑场助效应的影响，因此有 $D_{eff\ B1}=2\ D_{B1}$。由余误差杂质浓度分布可得预淀积时间 t_1：

$$t_1=\pi(Q_{OB}/2N_{s1})^2/2D_{B1}=45.8\text{min} \tag{3.2}$$

预淀积结深为：

$$z_{j1}=2\text{erfc}^{-1}\left(N_b/N_{s1}\right)\sqrt{D_{effB1}t_1}=0.831\mu\text{m} \tag{3.3}$$

由预淀积的结深可知，再分布杂质浓度已不满足高斯分布，而是呈史密斯分布。另外，再分布过程需生长一定厚度的二氧化硅层，以阻止杂质往外扩散，再分布温度不可选择太低，若取 T_2=1050℃，则 $D_{B2}=6.9\times10^{-14}\text{cm}^2/\text{s}$，由史密斯分布可得再分布时间为：

$$t_2=\left(D_{effB1}t_1/D_{effB2}\right)/\text{tg}\left(\pi N_{s2}/2N_{s1}\right)=18.6\text{min} \tag{3.4}$$

再分布中需生长 250nm 厚的二氧化硅层，若整个再分布采用 H_2-O_2-HCl3%气氛，可验证生成的二氧化硅厚度是否符合设计要求，在 T=1050℃下，$B=4.5\times10^{-1}\ \mu\text{m}^2/\text{h}$，氯化氢浓度因子 $\alpha_b=0.97$，则长时间氧化的氧化层厚度为：

$$z_{ox}\approx\sqrt{B\alpha_b t}=295\text{nm} \tag{3.5}$$

显然，氧化厚度可满足设计要求。为了符合杂质分凝系数的要求，可先在纯氧气氛中扩散 2min，再进行 H_2-O_2-HCl3%氧化再分布[9]。

➢ 具体的工艺描述

由上述估算，p^+区扩散的工艺参数可选取为：

（1）预淀积：T=1016℃，t=45min（N_2）；

（2）再分布：T=1050℃，t=2min（O_2）+12min（H_2-O_2-HCl3%）+5min（O_2）

➢ 工艺剖面视图

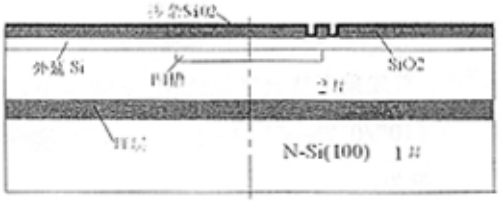


图 3.30 淀积掺杂氧化物

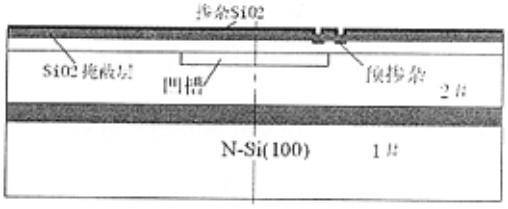


图 3.31 预淀积

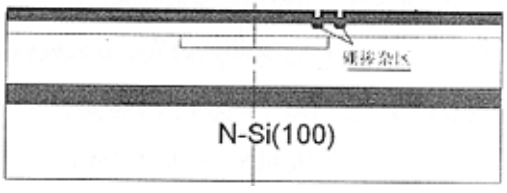


图 3.32 驱进（drive-in）

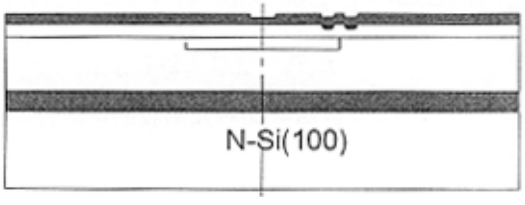


图 3.33 去除掺杂氧化物并清洗

➢ 注意要点

● 硼注入工艺参数的确定

硼注入采用带二氧化硅层注入，二氧化硅层厚度设计值为 20nm，若选用炉温 T＝900℃，氧气氛下热生长形成。由文献[9]中的图 3-45 查得该温度下，氧化时间约为 60min。电阻区的制备可以采用硼注入、推进的方式形成。电阻区的表面薄层电阻经推进后的值

为 $R_{□}$＝1500Ω/□，则硼注入补偿后杂质剂量为

$$Q'_B = 1/(q\mu_p R_{□}) \tag{3.6}$$

取 μ_p＝500cm²·(V·s)⁻¹得到 $Q'_B = 8.3\times10^{12}cm^{-2}$。

考虑衬底杂质的补偿作用，在电阻区结深取值 z_{jp}＝6μm 时，补偿衬底杂质剂量为 $Q^*_B = N_B.z_{jp}=6\times10^{11}cm^{-2}$。由于是通过二氧化硅进行注入，一部分注入硼杂质要滞留在二氧化硅中，因此注入的剂量 Q_B 应大于 $Q'_B + Q^*_B$，即

$$Q_B \geq Q'_B + Q''_B = 8.9\times10^{12}\text{cm}^{-2}$$

另外，注入的能量一定要使 $R_p > z_{ox}$，但也勿须太高，经推进来达到结深的要求。若取注入能量 E_0(B)=45keV，则 R_p=150nm，$\triangle R_p$=47nm，由文献[9]中式(2.121)得注入剂量 Q_B $=9\times10^{12}\text{cm}^{-2}$。

为使注入后的杂质充分活化，采用 T=900℃，t=30min，氮气氛下进行退火。退火后的推进温度取 T=1200℃，此时 $D_B=1.8\times10^{-12}\text{cm}^2\cdot\text{s}^{-1}$。注入后的推进可看作有限表面源扩散，在 $R_\square$=1500Ω/□，z_{jp}=6μm，查相关的依尔芬曲线得：$N_s=3.8\times10^{16}\text{cm}^{-3}$，推进所需时间为[9]：

$$t = z_{jp}^2 / \left[4D_B \ln(N_s/N_b)\right] = 217\text{min} \qquad (3.7)$$

在推进过程中，需生成500nm厚的二氧化硅，若采用氢氧合成氧化，则据文献[9]，可求出氧化时间 $t\approx$15min。

并在推进过程的初始及最后阶段，在氧气气氛下进行氧化，时间取 10min，用于改善硅-二氧化硅界面状态和增强二氧化硅层表面对光刻胶的粘附性。

➢ 具体的工艺描述

综合上述估算，硼离子注入工艺参数可选取为：

（1）注入氧化：T=900℃，t=60min(O_2)；

（2）硼注入：E_0(B)=45keV，$Q_B=(0.9\sim1.1)\times10^{13}\text{cm}^{-2}$；

（3）注入退火：T=900℃，t=30min(N_2)；

（4）推进：T=1200℃，t=10min(O_2)+15min(H_2-O_2)+180min(N_2)+10min(O_2)

➢ 工艺剖面视图

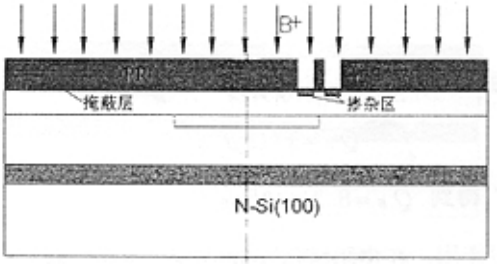


图 3.2.34 离子注入掺杂制备电阻

步骤 36. 平面化工艺

➢ 注意要点

● 平面化工艺

目前，平面化互连工艺模块已经变得非常流行，主要存在下面几个因素：（1）光刻因素；（2）非平坦化技术会造成互连层数的增加；（3）平面化可获得更精细的线对。

传统的平面化技术有很多种，比如基于淀积技术的选择淀积、溅射玻璃 SOG、低压 CVD、等离子体增强 CVD、偏压溅射和属于结构型的溅射后回腐蚀、牺牲氧化层回刻法、热回流、淀积-腐蚀-淀积等。这些技术各有优缺点，虽然也能提供“光滑”的表面，但都是局部平面化技术，不能做到全局平面化。CMP 技术是最好的也是唯一的全局平面化技术[37]。

➢ 工艺剖面视图

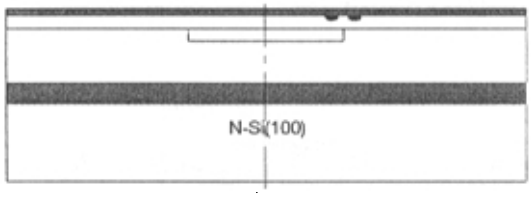


图 3.35 平面化

步骤 37. 标准光刻 3#，形成铂热电阻图形区域

➢ 注意要点

由于本文针对的硅微谐振式压力传感器是采用热激励的方式，采用铂热电阻作为激励电阻[38]。激励电阻的大小，形状必须综合考虑激振的难易程度、电热激励的热效应问题以及加工工艺的难易问题等诸多因素的影响。文献[38]中介绍了两种加热电阻图形，一种是均匀性加热图形；另一种是分布式敏感的加热器，在传感器的设计以及实际制作中，需对此进行考虑。

➢ 工艺剖面视图及其版图

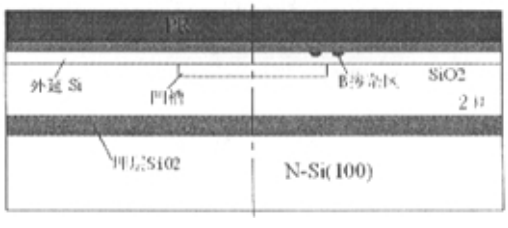


图 3.36 涂敷 PR

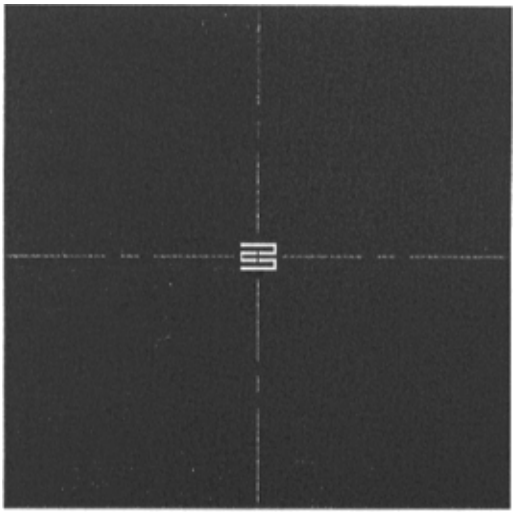


图 3.37 掩膜版 3#（Pt 热电阻版）

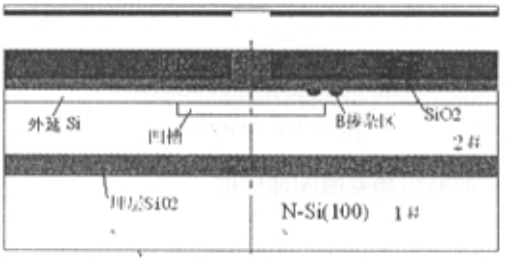


图 3.38 对准曝光

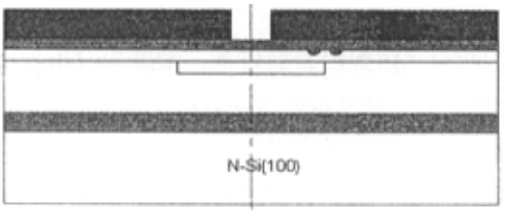


图 3.39 显影和坚膜

步骤 38. 刻蚀 SiO_2

- 工艺剖面视图

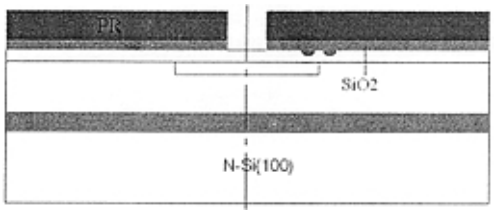


图 3.40 刻蚀 SiO_2

步骤 39. 剥离工艺（Lift-off），制备 Pt 热电阻

➢ 注意要点

剥离工艺的具体工艺过程是首先涂上厚的光刻胶并形成图案，接着，使用蒸发技术淀积一个金属薄层。然后硅片浸到能溶解光刻胶的溶液里，直接淀积在硅片上的金属被保留，而淀积在光刻胶上的金属将随光刻胶的溶解而从硅片上脱离。这样避免了对衬底的刻蚀损伤，并且由于无限的选择性，金属图形不会出现钻刻。用来形成有凹角的光刻胶剖面的方法一般会使光刻胶表面变硬，这可以通过在合适的等离子环境中对某一区域使用深紫外光（Deep UV）曝光，来促进交联，或者通过离子注入；另一种方法是使用多层光刻胶。由于多层光刻胶工艺的复杂性，产生凹角剖面的大多数流行的方法是软烘后在氯苯和类似化合物中浸泡一个单层的 DQN 光刻胶。典型的浸泡时间是 5～15 分钟。浸泡工艺降低光刻胶上层的溶解速度。图案显影后，台阶显现出来，台阶厚度依赖于浸泡的时间、氯苯的温度和光刻胶前烘周期[30]。

➢ 具体工艺描述

具体工艺为：涂胶（厚度为 1μm）→深紫外曝光→氯苯浸泡（5～15min）→显影→蒸 Cr 粘附层（10nm）→蒸 Pt 热电阻（200nm）→Lift-Off。

➢ 工艺剖面视图

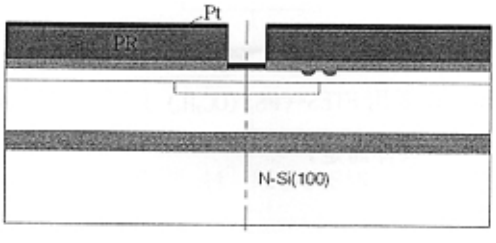


图 3.41 蒸发 Cr 粘附层和 Pt 金属

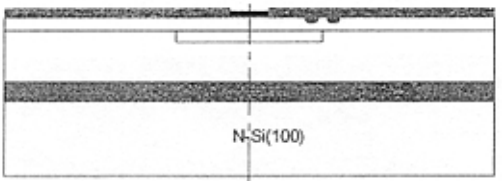


图 3.42 Lift-Off

步骤 40. PECVD SiO_2（P E-TEOS）及平面化工艺

➢ 层间介质（ILD）

减小互连电容可降低结点电容，因此提高电路速度。减小互连电容最直接的办法是降低两层金属之间的绝缘层的介电常数，这层绝缘层称为层间介质（ILD）。其中包括：

（1）最简单的方法是改进 CVD SiO2，通过提高参加硅键合的电子的局域性来降低 SiO2 的介电常数，常用的办法是 PE-TEOS 淀积 FSG 或者 USG 等；

（2）或者完全抛弃 SiO2 基的材料，比如使用类金刚石的碳（DLC），但是必须考虑 DLC 与薄膜之间的黏附效果等问题；

（3）采用低密度材料，比如采用旋转涂覆薄膜（SOD:Spin-on dielectrics）的办法。但这种薄膜的结构稳定性很差。

➢ PE-TEOS

PE-TEOS 也即是利用 TEOS 源进行 SiO_2 的 PECVD[30]。利用这种方法淀积的含氟的 SiO_2 广泛地应用于金属间介质（IMD）的淀积，其特点是速度快，具有很好的均匀性以及很好的台阶覆盖性。 利用 PE-TEOS 淀积 FSG 是利用 FTES($FSi(OC_2H_5)_3$)－TEOS－O2 体系进行淀积，淀积温度大约为 400℃，淀积时，随 F 含量的增加，介电常数线性下降。PE-TEOS 时受其淀积工艺参数的影响为：（1）射频功率增加，淀积速率先增后减，而膜内的压应力将增加；（2）温度升高，淀积速率先增后减；（3）TEOS 流量增加，淀积速率增加，膜内压应力降低。

➢ 具体工艺描述

淀积温度选择 400℃左右，采用 FTES（$FSi(OC_2H_5)_3$）－TEOS－O2 体系淀积 ILD 约 1.5μm，其它工艺条件可视具体而定。

➢ 工艺剖面视图及其版图

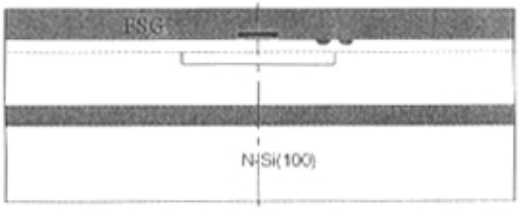


图 3.43 LPCVD SiO_2及平面化工艺

步骤 41. PECVD Si_3N_4腐蚀停止层

➢ 注意要点

PECVD 突出优点是淀积温度低，适合于金属化后的淀积。一般采用 SiH4-NH3-N2（Ar）体系或仅用 SiH4-N2 体系。淀积引起的辐射和离子损伤，可通过适当选择淀积条件和低温退火来消除。

➢ 具体工艺描述

PECVD SiN 薄膜 100nm，典型的工艺条件如表 3.7 所示[30]。

表 3.7 PECVD SiN 的典型工艺条件

流量(sccm)	SiH4 NH3 N2	190～270 1900 1000
温度(℃)		300～350
压力(torr)		2.9
Rf 功率(watt)	1000	
淀积速率(Å/min)		1200～1700
折射率		2.0

➢ 工艺剖面视图

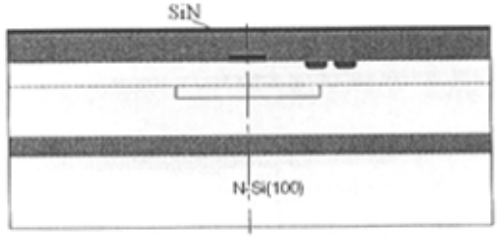


图 3.44 PECVD SiN

步骤 42. 旋转涂敷电介质 SOD 并固化

➢ 具体工艺描述

使用液态载体中的 SiO2 颗粒研浆按照如下典型工艺流程进行淀积：旋转涂敷淀积→在 50～150℃下硬化（凝结）→>100℃下干燥→>300℃下退火→可选的疏水处理。最后 SOD 的厚度为 1.5μm 即可。

➢ 工艺剖面视图

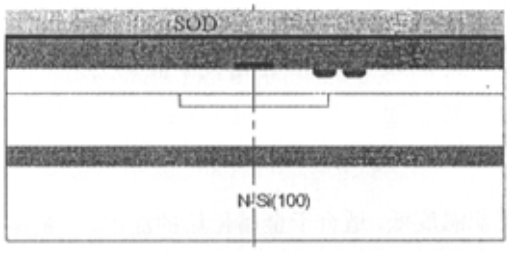


图 3.45　旋转涂敷 SOD

步骤 43. PE-TEOS SiO_2

➢ 具体工艺描述及其剖面视图

此步的目的是为了作为抗反射涂敷层（ARC）的作用，淀积 SiO_2 的厚度为 50nm 左右。

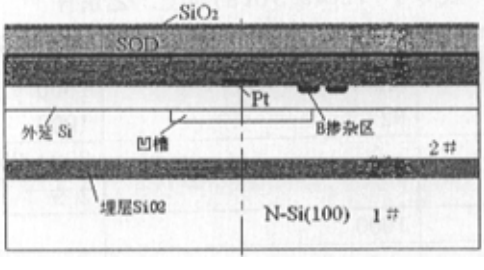


图 3.46　PECVD SiO_2 覆盖层

步骤 44. 标准光刻 4#，刻出连线的槽(Trench)

➢ 工艺剖面视图

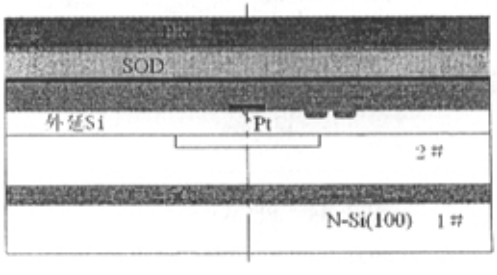


图 3.47　涂敷 PR

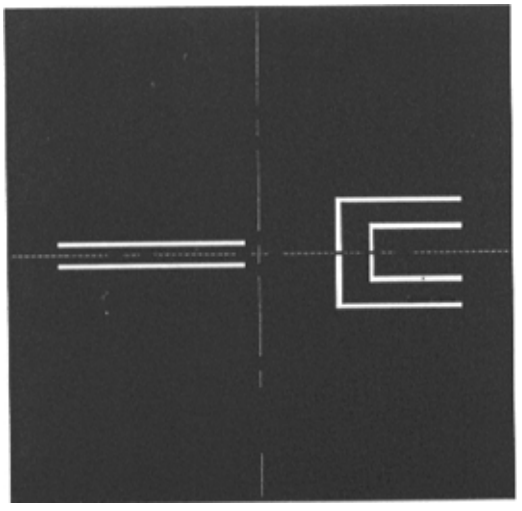


图 3.48 掩膜版 4#（金属槽版）

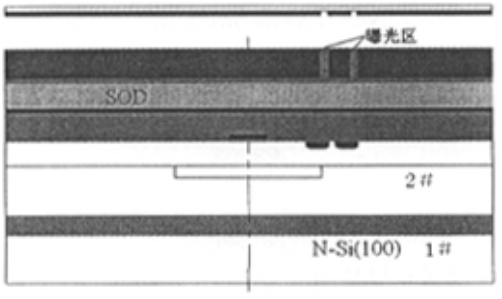


图 3.49 对准和曝光

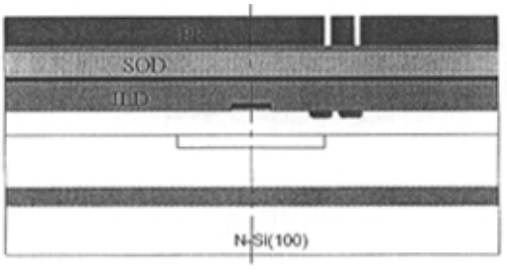


图 3.50 显影和坚膜

步骤 45. 刻蚀出连线槽，停止于 SiN 停止层

➢ 具体的工艺描述

此步骤主要是选择适当的腐蚀剂，以便对干凝胶和 SiO_2 腐蚀，而对 SiN 的腐蚀影响

较小。可选择干法刻蚀技术，腐蚀剂选择 CHF_3/O_2。

➢ 工艺剖面视图

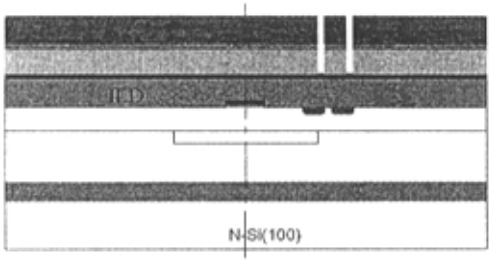


图 3.51 刻蚀出连线槽

步骤 46. 去除 PR

➢ 工艺剖面视图

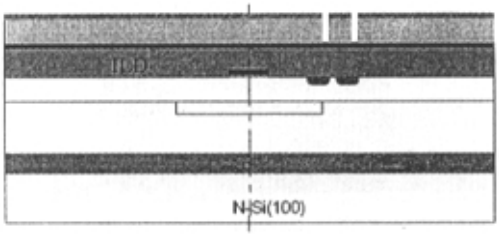


图 3.52 去除 PR

步骤 47. 标准光刻 5#，形成金属接触区域

➢ 工艺剖面视图

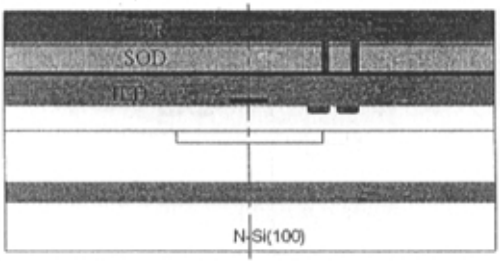


图 3.53 涂敷 PR

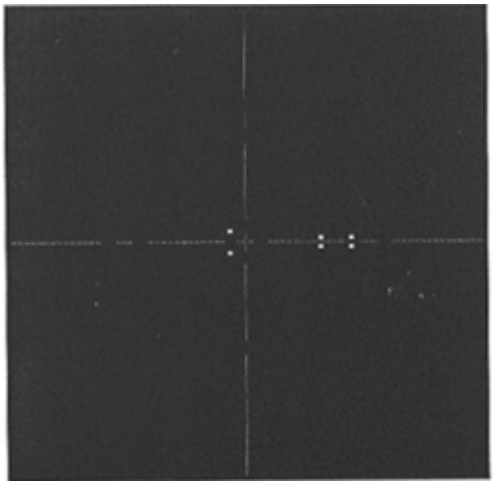


图 3.54 掩膜版 5#（金属接触版）

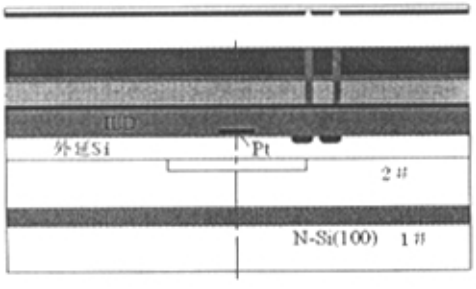


图 3.55 对准曝光

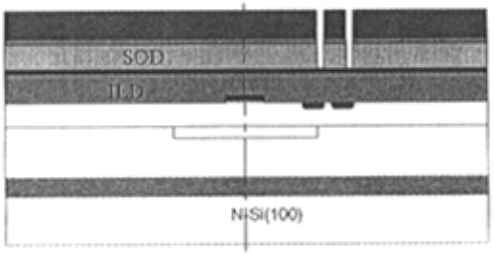


图 3.56 显影和坚膜

步骤 48. 刻蚀 SiO_2，开出金属接触孔

- 工艺剖面视图