

西安电子科技大学

---

硕士学位论文

---

小型化VHF脉冲高功率放大器模块设计与研制

---

姓名：李俊敏

---

申请学位级别：硕士

---

专业：电子与通信工程

---

指导教师：张鹤鸣；刘英坤

---

20090901

## 摘要

本论文研究设计并实现了一种应用于雷达发射机系统中小型化的 VHF 脉冲大功率放大模块。模块由三级放大电路和偏置电路组成。基于电路技术指标要求，在理论分析研究基础上设计了电路系统结构，重点研究解决了输入输出匹配电路和电源转换电路的小型化，系统外形结构和散热等问题。设计中采用电源调制技术和传输线变压器宽带匹配技术，降低了电路的复杂度。采用独特的双层腔体结构设计，很好的解决了模块电路空间和传导散热问题。设计中将理论分析与计算机辅助分析相结合，通过对电路的优化仿真，有效提高了电路的性能。研制出的功率放大器模块工作频率为 220MHz~270MHz，增益 50dB，输出脉冲功率大于 170W，平均效率大于 45%，工作脉宽(2~1000) $\mu$ s，占空比 11%，体积为 50mm×40mm×16mm，达到设计指标和应用要求。该功率放大器模块的研制成功为雷达发射机系统的小型化和节能高效发挥了重要作用。

关键词： VHF 脉冲 大功率放大器 模块 小型化

## Abstract

**Abstract:** A type of small sized pulse VHF high-power amplifier module for radar transmitters system is designed and manufactured successfully in this paper. The module is consist of three stages amplify circuits and bias voltage supply circuit. The compact design of input and output match circuit, power transform circuit, thermal dissipation and configulation of the amplifier module are carefully researched. The power modulate technique and transmission-line transformer broadband matching are employed to simplify the module circuit. A unique double layers spacious structure is employed to solve the key questions such as size and thermal dissipation effectively. The high stability and best component parameters of matching network in RF circuit can be achieved using RF simulation software ADS. The amplifier module has been successfully achieved to delivered output power of 170W with at least 50dB power gain and more than 45% average efficiency at (2~1000) $\mu$ s pulse width, 11% duty cycle in a frequency range of 220MHz to 270MHz. The size of amplifier module is 50mm×40mm×16mm. The using of the amplifier module play an important role in the size miniatureized and high efficiency operation of radar transmitters system.

**Keywords:** VHF    pulse    high-power amplifier    module    small-sized

## 创新性声明

本人声明所呈交的论文是我个人在导师指导下进行的研究工作及取得的研究成果。尽我所知，除了文中特别加以标注和致谢中所罗列的内容以外，论文中不包含其他人已经发表或撰写过的研究成果；也不包含为获得西安电子科技大学或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中做了明确的说明并表示了谢意。

本人签名: 李俊波 日期\_\_\_\_\_

## 关于论文使用授权的说明

本人完全了解西安电子科技大学有关保留和使用学位论文的规定，即：学校有权保留送交论文的复印件，允许查阅和借阅论文；征得作者及研制单位同意后，学校可以公布论文全部或部分内容；可以允许采用影印、缩印或其他复制手段保存论文。(保密的论文在解密后遵守此规定)

本人签名: 李俊波 日期\_\_\_\_\_

企业导师签名: 刘英坤 日期\_\_\_\_\_

学校导师签名: 孙海波 日期 2009.12.14

# 第一章 绪论

## 1.1 引言

现代固态雷达广泛地应用在国防以及航空航天、太空探测、国民经济等领域。雷达系统的重要组成部分之一是雷达发射机，发射机性能的好坏直接影响到雷达系统的性能和质量。雷达发射机的工作频率是根据雷达所执行的任务来确定的，涉及从米波到微波各频段。米波雷达在反隐形和探测水平面上的低空飞行物等方面有独特优势。

20世纪60年代，微波功率晶体管技术飞速发展，固态放大器设计应用技术日趋成熟，全固态发射机也应运而生，目前工作频率在S波段以下的发射机大量地选用全固态发射机。固态放大器的优点是体积小、重量轻，适合于宽脉冲、大工作比运用，适用于 $\tau B \gg 1$ 的脉冲压缩雷达系统。

功率放大器模块是把多级放大器级联电路和电源变换电路集成在一个封闭的盒体中，射频输入输出端口阻抗为 $50\Omega$ ，它为发射机提供符合要求的射频信号，将直流电能转换成射频能量，经馈线系统传输到天线并辐射到空间。功率放大器模块具有输入输出接口简单、抗干扰能力强、低辐射等优点，有利于发射机实现模块化。

## 1.2 选题背景和主要工作

固态功率放大器模块是雷达发射机的核心单元，它的小型化将大大减小雷达发射机的体积，提高雷达的机动性。根据工程需求，本论文提出研制一种VHF脉冲功率放大器模块，模块的主要特点是输出功率大、增益高、体积小。由于本论文中的固态功率放大器模块用途的特殊性，国内外均无相同的产品，有电性能相近的放大模块，但体积都比较大，一般体积在 $150\text{mm} \times 150\text{mm} \times 24\text{mm}$ 左右。在这一频率范围，各种不同功率的放大器件，国内外均有成熟的产品。国内外有代表性的相关频段大功率放大器件如表1.1。

表 1.1 国内外生产的大功率放大器件

型号	频率 $f$ (MHz)	输出功率 $P_o$ (W)	功率增益 $G_P$ (dB)	工作电压 $V_P$ (V)	效率 $\eta$ (%)	生产厂家
UF28150J	100~500	150	10	28	50	M/A-COM
D1020UK	1~400	150	10	28	50	SEMELAB
MRF6V2150NR1	10~450	150	25	50	68	FREESCALE
CD008	100~500	150	9	28	50	十三所

本论文的主要工作是：

1. 根据技术指标要求，进行 VHF 脉冲功率放大器系统设计。
2. 分析放大器和匹配电路的工作原理，并以此为基础计算、设计出相应的放大电路、匹配电路、供电和偏置电路。
3. 利用 ADS 软件进一步优化匹配电路，在实现电性能指标的同时保证放大器模块工作的稳定性和可靠性。
4. 合理设计盒体空间，既要预留足够大的布局空间，又要充分考虑盒体的散热性能。
5. 通过实验和调试，研制出满足性能和应用要求的功率放大器模块。

## 第二章 系统原理设计

本论文所设计的功率放大器模块作为一个小型系统，它包含了高频交流电路和电源变换直流电路，并且独立地封装在盒体中。在设计中利用系列化、模块化、标准化设计思想，设计系统构成，选取系统中的部件，并确定部件的工作方式。

通过指标分析、资料收集、方案设计、设计验证等几个步骤来实现系统设计。

### 2.1 系统设计指标分析

功率放大器模块的技术指标主要包括工作频率，输入激励功率，输出功率，功率增益，放大器工作状态（连续波或脉冲运用）等。基于脉冲运用，还要包括最大脉冲宽度，脉冲重复频率，脉冲上升时间，脉冲下降时间和脉冲顶部降落等指标。

放大器模块的主要技术指标如下：

工作频率: (220~270)MHz

输入功率: 5dBm

输出功率:  $\geq 170W$  (带内起伏 $\leq 0.6dB$ )

顶降:  $\leq 0.5dB$

工作脉宽:  $(2\sim 1000)\mu s$

占空比: 11%

谐波抑制:  $\geq 40dBc$

杂波抑制:  $\geq 60dBc$

效率:  $\geq 40\%$

电源: +28V, TTL 调制电平

体积:  $50mm \times 40mm \times 16mm$

输入输出阻抗:  $50\Omega$

上升沿、下降沿:  $\leq 150ns$

功率放大器模块实质上是能量转换模块，利用直流能量转变为交流能量，把微弱的输入信号放大，实现  $50\Omega$  负载上一定的不失真的大功率输出信号。其基本工作原理如图 2.1 所示：

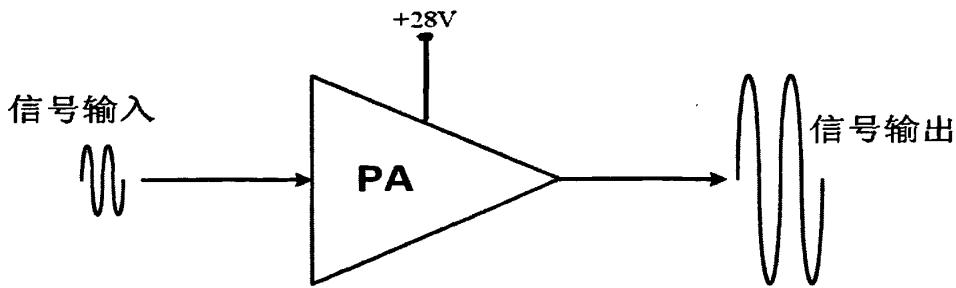


图 2.1 功率放大器模块工作原理图

这种功率放大器模块通常是在大信号状态下工作，因此，各项指标相对小信号连续波放大电路中都有一些特殊要求，这些特殊要求是：

#### 1. 输出功率大

为了获得 170W 的功率输出，要求功率放大管的电压和电流都有足够大的输出幅度，因此功放管往往在接近极限运用状态下工作。尤其是末级功放管，在获得足够的功率输出时，还要保证它稳定、可靠地工作。

#### 2. 非线性失真小

功率放大电路是在大信号下工作，所以不可避免地会产生非线性失真，同一功放管输出功率越大，非线性失真越严重。因此需要优化电路设计，尽量避免由非线性失真引起的输出信号包络上升、下降沿的恶化和出现杂散信号。

#### 3. 顶降小

功率器件的结温在工作脉冲内是变化的，供电电源在脉冲期间瞬态的直流供电能力并非是恒定不变的，因此输出脉冲信号电平在脉冲内也随之变化，即出现顶降，尤其是在宽脉冲（本论文中的最大脉宽为  $1000\mu\text{s}$ ）状态下，变化更大。为了减小顶降首先降低散热通道的热阻，选用导热率高的材料；增加散热通道的横截面积，不同材料间紧密接触，不出现气泡。同时功率放大器模块尽量不工作在过饱和状态，因为过饱和状态，虽然可提高输出功率，但降低了放大器的功率附加效率，增加脉冲顶降。最后选择合适的储能电容，增强在脉冲工作间的供电能力。

#### 4. 效率高

由于输出功率大，直流电源消耗的功率也大，如果效率低，将无谓的消耗整机的能量，缩短整机工作时间。另外，过多直流电源的耗散会使功率放大器模块的温度升高，影响可靠性和寿命。因此选择合适的功率晶体管和合理的放大形式，提高功率放大器模块的工作效率。

#### 5. 散热

在功率放大电路中，有相当大的功率消耗在功放管上，使结温和管壳温度升高，这些热量都要通过模块盒体向外传导。因此设计中，需要克服模块体积小，无法单独利用自身结构散热等问题，通过缩短热传导途径，降低传导热阻，使热

量在短时间内通过整机传导出去，保持工作时盒体温度达到一恒定的安全值。

此外，在指标中还需用 TTL 电平作为调制信号，控制功率放大器模块开关工作。通常有两种控制方式：

一种是将一个或多个 PIN 二极管以并联或串联方式接入传输线中，通过 TTL 电平偏置控制 PIN 二极管工作于开态或关态，从而对传输线上的射频功率进行传输或者反射，起到信号开关的作用。串联型的优点是带宽大，但要承受全部到负载的功率；并联型承受功率小，插损和隔离也较好。这种开关方式，电路形式简单且技术比较成熟。

另一种是以 TTL 电平为控制信号，经过 DC-DC 电源变换，输出具有一定驱动能力的电平信号，控制功率管的电源电压或场效应管的栅极电压，以达到开关作用。这种开关方式是以控制功率管的工作时间来对信号进行开关控制，因此，电路形式比较复杂，且电源信号的退耦电容将影响信号的上升沿，进而使得功率管从关态到开态的过度时间变长，增大功率管放大输出信号包络的上升沿。但是这种开关方式有一个突出的优点，即在信号关断时，功率管不工作，没有电流。这样能大大提高功率晶体管的效率和可靠性。

## 2.2 系统原理设计

由设计指标可知，单极放大电路无法满足设计要求。输入信号需要经过多级放大，来获得足够大的输出功率。因此设计级联功率放大器除了需要设计单极功率放大器外，还要系统地考虑各级器件的选择及各级技术指标的分配。多级放大器的各级器件的选择考虑如下：

1. 整个级联器件的增益留有余量，因为单个器件给出的往往是工作功率增益  $G_p$ ，而器件的正常工作，还须有输入输出匹配网络，这些一般是无源有损的，它们需要损耗一部分增益，实际工作中考虑的是转换功率增益  $G_T$ ，如图 2.2。

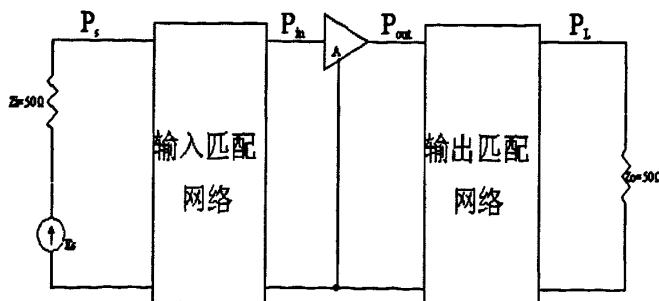


图 2.2 放大器增益原理图

$$G_p = \frac{P_{out}}{P_{in}} = \frac{\text{放大器输出功率}}{\text{输入到放大器的功率}} \quad (2-1)$$

$$G_T = \frac{P_L}{P_S} = \frac{\text{输出到负载的功率}}{\text{信号源输出功率}} \quad (2-2)$$

2. 单极器件的输出功率需要为后级放大器提供足够大的推动功率, 同样在考虑匹配网络损耗的同时, 还要保证器件在安全区内工作, 为了提高整个放大器的可靠性, 每一级的负载抗失配能力也是很关键的。
3. 单极器件的工作频率带宽必须满足整个放大器的带宽且留有一定余量, 如果没有足够余量, 多级级联后, 由于极间的匹配将影响到总频带宽度。
4. 每极器件的供电和偏置电路尽量一致、简单。尽量避免电源转换电路, 减少无谓的损耗功率, 降低电路的复杂度, 缩小布局空间。
5. 为提高级联的稳定性, 在级间串联集成铁氧体隔离器或 (1~3) dB 阻性衰减器作为隔离器。

根据技术指标总体要求, 为使电路尽量简化, 提高工作效率, 选用高增益器件, 减少放大链路的级数。由于放大器的最宽工作脉宽为  $1000\mu\text{s}$ , 所以器件需能在连续波状态下工作。文中拟采用三级放大, 系统组成框图及部件应用指标、增益、功率分析如下所示。

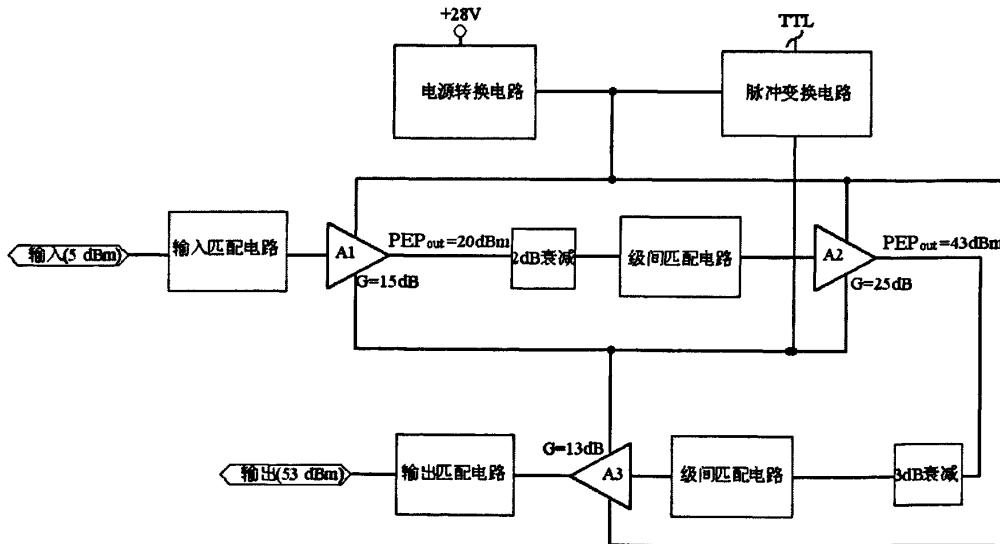


图 2.3 系统框图及增益、功率分布图

## 2.3 系统部件选择

系统即放大器模块, 其主要部件是功率晶体管。由放大器模块的主要技术指标, 选择合适的功率晶体管, 按功率晶体管的主要参数, 确定功率放大器的组成。选择功率晶体管时, 其工作频率变化范围需要大于设计要求的工作频率, 这样能

保证功率放大器的频带两端（高、低边频）满足技术指标，因为多级放大器带宽要比单极放大器带宽窄。

### 2.3.1 功率晶体管的选择

功率晶体管是固态放大器的心脏，因此在设计功率放大器模块时熟悉功率晶体管的特性非常重要。固态放大器常用的功率晶体管有两大类：一类为硅微波双极晶体管，工作频率从短波至S波段，硅微波双极晶体管单管功率，L波段及以下波段为几百瓦，窄脉冲器件可达千瓦，S波段接近200W；另一类为场效应晶体管（FET），它按其结构、材料的不同又分为两种：一种是金属氧化物半导体场效应晶体管（MOSFET），另一种是砷化镓场效应晶体管（GaAsFET）。

场效应晶体管与双极晶体管相比在应用方面有许多独特的优点<sup>[1]</sup>：

1. 输入阻抗高，匹配电路简单。
2. 场效应管是电压控制器件，偏压电路简单。
3. 场效应管在许多电性能方面都优于双极管，如增益高（相同情况可高4~5dB）、噪声低、线性好、速度快等，使之具有更大的可选用性。
4. 尤其在功率器件方面，由于场效应管是多子器件，沟道具有“自镇流”作用，从而避免了双极功率管的“热逸散”失效模式<sup>[2]</sup>。其增益的负温度系数，又使场效应管适于低温工作，因而场效应管的热稳定性、抗失配能力和可靠性都优于双极功率管。此外，场效应管还抗辐射，并且价格便宜，因此获得了广泛应用。

基于以上分析，本论文中功率晶体管的选取倾向于场效应晶体管。

### 2.3.2 功率晶体管的工作方式

功率晶体管的选择，不仅考虑了晶体管的材料、类型，还涉及晶体管的工作状态，因为晶体管的工作状态决定了晶体管工作的增益、带宽、效率、可靠性和电路供电方式。

场效应晶体管与双极晶体管在工作原理上有许多相同之处，借用双极晶体管的一些成熟理论来对场效应晶体管进行分析。选择静态工作点，使功率管运用在特性的不同区段上，实现甲类、乙类、甲乙类、丙类等不同运用状态<sup>[3]</sup>。它们的漏极电压、电流波形如图2.4所示。

晶体管的运用状态不同，相应的最大漏极效率也就不同。最大漏极效率 $\eta$ 可以由不同的导通角计算出，如式(2-3)。在甲类放大电路中，导通角 $\theta=360^\circ$ ，电源始终不断地输送功率，在没有信号输入时，其中一部分转化为有用的输出功率，信号愈大，输送给负载的功率愈多。由 $\eta$ 的定义式可得最大效率为50%。乙类、丙类最

大漏极效率分别为 78.5%、100%<sup>[4]</sup>。

$$\eta = \frac{1}{4} \frac{\theta - \sin \theta}{\sin(\theta/2) - (\theta/2) \cos(\theta/2)} \quad (2-3)$$

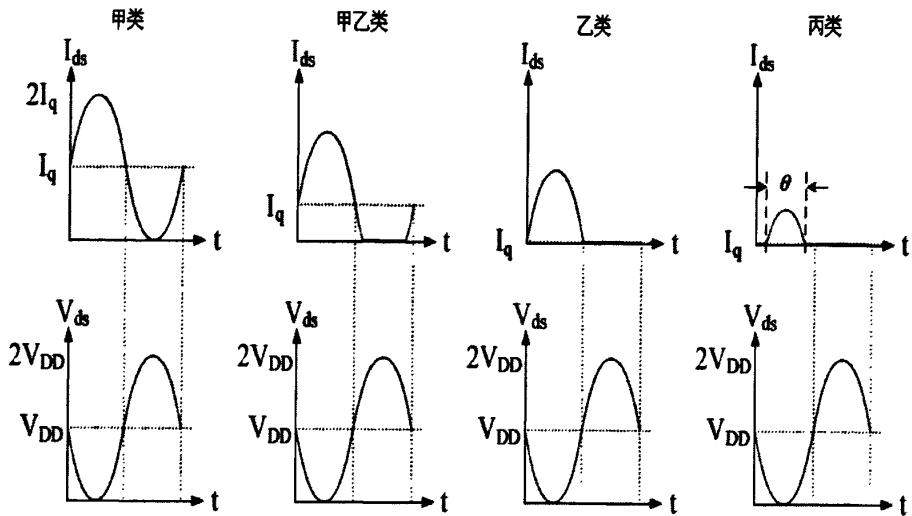


图2.4 各种工作状态下电压电流波形

当输出信号功率  $P_o$  一定时, 减小管子的漏极耗散功率  $P_D$ , 就可有效地提高  $\eta_D$ 。

假设管子的漏极瞬时电流和电压分别为  $i_D$  和  $v_{DD}$ , 则  $P_D$  表示为

$$P_D = \frac{1}{2\pi} \int_0^{2\pi} i_D v_{DD} d\omega t \quad (2-4)$$

在上述积分表示式中, 要减小  $P_D$ , 就要减小积分式中的瞬时管耗, 即  $i_D$  和  $v_{DD}$  的积。例如, 减小管子在信号周期内的导通时间, 即增大  $i_D=0$  的时间, 这样, 在一个信号周期内, 瞬时管耗为零的时间增大, 相应的积分值即  $P_D$  也就减小。如图2.4可以看出晶体管各种工作状态时的电压电流波形, 乙类导通时间比甲类小, 它的效率也就比甲类高。丙类导通时间更短, 它的效率又比乙类高。甲乙类、乙类和丙类放大, 虽然减小了静态功耗, 提高了效率, 但都出现了严重的波形失真, 因此当功率放大器对线性指标要求不高, 允许输出信号波形有失真时, 可以选择甲乙类、乙类或丙类等工作状态减小功放的功耗, 提高效率。

综合以上分析, 每级晶体管的应用指标和选择理由如表 2.1。

表 2.1 三级晶体管的应用指标和选择理由

器件型号	第一级 (A1)	第二级 (A2)	第三级 (A3)
器件类型	GaAs HBT	LDMOS	VDMOS
器件工作方式	A类	AB类	AB类
器件工作频率	DC-6GHz	10MHz-1GHz	100MHz-500MHz
器件功率增益 (@300MHz)	≥15dB	≥24dB	≥12dB
器件输出功率	≥70mW	≥30W	≥170W
器件最大工作效率	14%	41.5%	50%
器件工作电压	+5V	+28V, 栅压(+3~+4)V	+28V, 栅压(+3~+4)V
选择理由	增益高、体积小、输入输出阻抗为 50Ω, 无匹配电路 供电电路简单。	增益高、易于匹配、效率高。	工作稳定、抗输出负载失配能力强 (全相位 VSWR-T 10:1)。

## 2.4 小结

本章对模块系统的技术指标进行了详细分析, 设计出了系统的电路结构。在满足系统的增益、输出功率、工作电压等指标的同时, 还考虑可靠性和冗余设计, 选择了三级放大, 每级晶体管依次为: GaAs HBT A1, LDMOS A2, VDMOS A3, 根据所选晶体管, 确定放大器直流工作电压  $U_{DS}$ , 并确定了每级晶体管的工作方式。

### 第三章 电路设计

完成系统结构和部件设计以后，最重要的就是要为每级部件即晶体管设计合适的匹配电路，形成符合要求的放大器。因为使晶体管的输入和输出阻抗分别跟信号源内阻和负载电阻相匹配，一方面能使输入功率有效地激励晶体管，另一方面又能使放大后的功率最大限度地被负载吸收，以达到最大功率的传输。由于晶体管在工作时，其输入输出阻抗为复数阻抗，且该阻抗随工作频率、直流偏置及激励功率的大小而变化。因此与低频功率放大器的设计相比，高频功率放大器的设计要复杂得多。

本章对放大器的稳定性设计，匹配电路进行初步理论分析，并且把理论应用于实际电路设计中，实现三级晶体管的放大电路设计。

#### 3.1 稳定性设计

在放大器的设计中，最重要的一个方面是稳定性问题。放大器有内反馈，可能造成放大器不稳定，设计的不合理可能会使一个放大器变成振荡器。因此，在设计放大器时，必须分析放大器是无条件稳定还是潜在不稳定<sup>[6]</sup>。

放大器达到无条件稳定的充分必要条件由稳定参数  $K$  和  $\Delta$  表示为：

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1 \quad (3-1)$$

$$|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| < 1 \quad (3-2)$$

无条件稳定的充分必要条件另外还可以由稳定参数  $K$  和  $B_1$  表述为：

$$K > 1 \quad (3-3)$$

$$B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2 > 0 \quad (3-4)$$

当放大器达到无条件稳定时，其转换功率增益为：

$$G = \frac{P_L}{P_a} = |S_{21}|^2 \frac{(1 - |\Gamma_s|^2)(1 - |\Gamma_L|^2)}{|(1 - \Gamma_s S_{11})(1 - \Gamma_L S_{22}) - \Gamma_s \Gamma_L S_{12} S_{21}|^2} \quad (3-5)$$

式中， $P_L$  为传输给负载的平均功率； $P_a$  为信号源输出的可用功率； $\Gamma_s$  和  $\Gamma_L$  分别为信号源和负载的反射系数。

当信号源与负载同时匹配时，匹配信号源和匹配负载的反射系数为：

$$\Gamma_{SM} = \frac{C_1[B_1 \pm (B_1^2 - 4|C_1|^2)^{1/2}]}{2|C_1|^2} \quad (3-6)$$

$$\Gamma_{LM} = \frac{C_2[B_2 \pm (B_2^2 - 4|C_2|^2)^{1/2}]}{2|C_2|^2} \quad (3-7)$$

式中,  $B_2 = 1 + |S_{22}|^2 - |S_{11}|^2 - |\Delta|^2$ ;

$$C_1 = S_{11} - \Delta S_{22}^*; C_2 = S_{22} - \Delta S_{11}^*; \Delta = S_{11}S_{22} - S_{12}S_{21}.$$

当  $B_j > 0$  时取负号, 当  $B_j < 0$  ( $j=1,2$ ) 时取正号。由此可求得匹配信号源和匹配负载阻抗。放大器共轭匹配时, 微波晶体管的输入输出阻抗分别为  $Z_{SM}^*$  和  $Z_{LM}^*$ 。

当存在不稳定区时, 设计放大器可有两种方法:

1. 避开并远离不稳定区, 仍能使输入端口 (或输出端口) 稳定;

2. 如果不稳定区内的某  $\Gamma_L$  值使  $|\Gamma_m| > 1$ , 但只要在输入端口所接  $\Gamma_s$  能满足  $|\Gamma_s \Gamma_m| < 1$ , 则仍然可以使之稳定。同理, 如果不稳定区内某  $\Gamma_s$  使  $|\Gamma_{out}| > 1$ , 但如果能满足  $|\Gamma_L \Gamma_{out}| < 1$ , 则电路仍然不会起振。如图 3.1 所示。其物理实质是端接负载  $Z_s$  中的正阻成分只要大于端口输入阻抗  $Z_{in}$  中的负阻成分, 则电路不会起振。

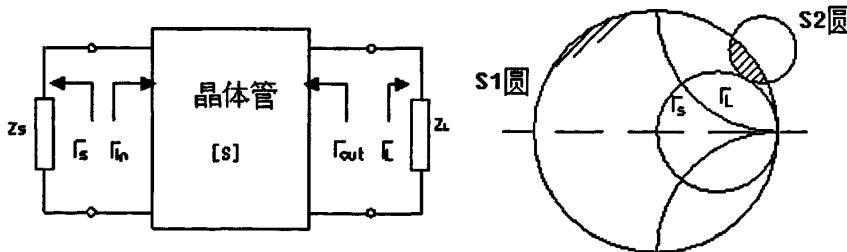


图 3.1 端口接适当负载以保证稳定

图 3.2 潜在不稳定情况下的设计

以上两种办法一般取第 1 种。这两种办法虽能使放大器仍能稳定工作, 但包含着不稳定因素。如果端接负载有所变化, 可能就会发生振荡, 因此称为有条件稳定或潜在不稳定。

由于晶体管输入、输出端互有影响, 因此设计时要保证在  $\Gamma_L$ 、 $\Gamma_s$  两个平面上同时都避开不稳定区。如图 3.2 所示。在具体设计步骤中如果先避开输出平面上的不稳定区, 根据指标要求选择了某个  $\Gamma_L$  值, 而  $\Gamma_{in}$  与  $\Gamma_L$  有关, 因此根据输入端口匹配要求选择的  $\Gamma_s$  将与  $\Gamma_L$  有关。必须检验该  $\Gamma_s$  值是否也避开了输入平面上的不稳定区。如果设计步骤先选择  $\Gamma_s$ , 情况类似。图 3.2 说明, 如果单位圆内不稳定区 (图中阴影区) 较小, 则潜在不稳定条件下的设计是可能的。但总是尽可能

能工作与无条件稳定（绝对稳定）情况为好。

### 3.2 匹配电路

在设计的各个环节中，匹配电路的设计是关键，设计的目的是在实际工作频率范围内，使晶体管的输入、输出都得到良好匹配，以最大限度地发挥晶体管的放大能力。

高频功率晶体管的输入、输出阻抗是非常低且具有相当的电抗部分，并且随着晶体管输出功率的增加而使阻抗变得更低，这些低阻抗需要变换到  $50\Omega$ ，也就是要进行阻抗匹配电路的设计。一个合适的阻抗匹配网络可以实现通频带内最佳的功率传递效率，因此说，功率晶体管放大器的设计关键就是阻抗匹配，即将晶体管的输入阻抗与信源的内阻实现共轭匹配；晶体管的输出阻抗与负载阻抗达到共轭匹配；前级晶体管的输出阻抗与后级晶体管的输入阻抗实现共轭匹配。

阻抗匹配法既包含输入、输出阻抗的复数共轭匹配，也包含输入、输出阻抗与传输线的实数特性阻抗匹配。阻抗匹配网络的设计是阻抗匹配法设计高频功率晶体管放大器的核心部分。通常有以下几种不同方法：

1. 串联阻抗(或并联导纳)匹配法
2.  $1/4$  波长微带线加电抗调配线匹配法
3.  $1/8$  波长微带线匹配法
4. 不定长度微带线直接匹配法
5. T 形或  $\Pi$  形网络匹配法
6. 多节并联导纳匹配法
7. 漸变线匹配法
8.  $1/4$  波长多阶梯阻抗变换器匹配法
9. 短阶梯阻抗变换器匹配法
10. 变阻滤波器匹配法

#### 3.2.1 输入匹配

输入匹配有两个目的。第一，在整个频段内，把晶体管输入阻抗匹配到源阻抗  $50\Omega$ ，尽量减小输入驻波。第二，补偿晶体管在不同频率下的增益。

普通高频场效应晶体管的输入阻抗如图 3.3，这是大信号参数。图 3.3 的等效电路如图 3.4 所示。

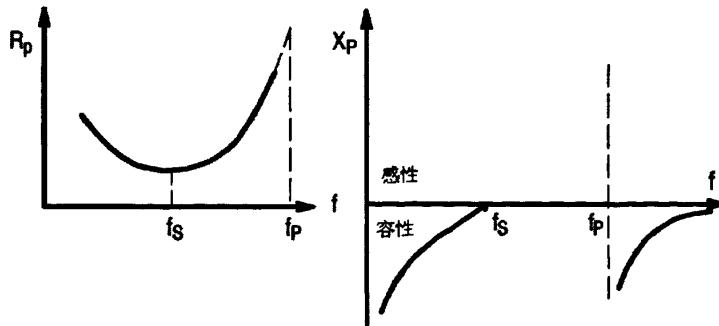


图 3.3 场效应晶体管输入阻抗与频率图

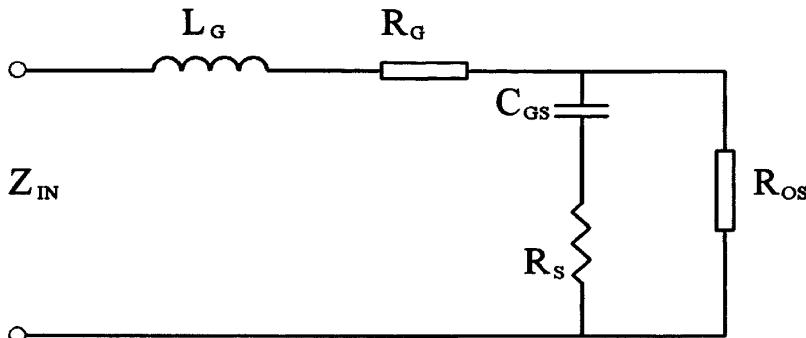


图 3.4 晶体管输入阻抗等效电路

图中  $L_g$  为栅极引线电感,  $R_g$  为栅极分布电阻,  $C_{gs}$  为栅源电容,  $R_s$  为源电阻,  $R_{os}$  为输出电阻。基于目前使用的带状线或法兰底盘, 大多数 VHF 低端功率器件的  $R_P$  和  $X_P$  的值低于串联谐振点  $f_s$ , 输入阻抗表现为容抗。大多数 VHF 高端的功率器件, 串联谐振在它们的工作频带内。在频点上  $f_s$  呈现为纯阻抗。

通常用输入  $Q_{in}$  ( $Q_{in} = R_P/X_P$ ) 值这一参数来判断器件的宽带工作能力。实际上 VHF 功率器件的  $Q_{in}$  大约为 1, 微波功率器件的  $Q_{in}$  约为 5<sup>[6]</sup>。对于宽带匹配来说  $Q_{in}$  是一个重要的参数。可以证明, 有效的宽频带阻抗匹配网络和耦合结构必须是滤波器结构。无耗阻抗匹配网络接于信号源和负载之间, 信号源内阻为  $R_g$ 。于是信号源与阻抗匹配网络之间的反射系数是

$$\Gamma = \frac{Z_{in} - R_g}{Z_{in} + R_g} \quad (3-8)$$

式中  $\Gamma$  是频率的函数。如果匹配网络设计成图 3.4 中  $R_s$  与  $R_g$  左边电路之间的反射系数的所有零点都在左半平面上, 则其限制的最好结果, 由下式表示

$$\int_0^\infty \ln \left| \frac{1}{\Gamma} \right| d\omega = \frac{\pi}{R_s C_{gs}} \quad (3-9)$$

显然, 对于无源网络  $0 \leq |\Gamma| \leq 1$ ; 全反射时  $|\Gamma| = 1$ ; 全传输时  $|\Gamma| = 0$ ; 故  $\ln \left| \frac{1}{\Gamma} \right|$  越大,

传输越好。但式(3-9)指出:  $\ln\left|\frac{1}{\Gamma}\right|$  对  $\omega$  的曲线下的有用面积不能大于  $\pi/(R_s C_{GS})$ 。

若要在  $\omega_a$  到  $\omega_b$  的频段内有良好的阻抗匹配, 则最好的结果是除了该频段外的其它频率上  $|\Gamma|=1$ , 即  $\ln\left|\frac{1}{\Gamma}\right|=0$ 。或者说  $\ln\left|\frac{1}{\Gamma}\right|$  曲线下的有用面积都集中在匹配良好的区域内。按此规定, 式(3-9)应变为

$$\int_{\omega_a}^{\omega_b} \ln\left|\frac{1}{\Gamma}\right| d\omega = \frac{\pi}{R_s C_{GS}} \quad (3-10)$$

若设在此频段内  $|\Gamma|$  为常数, 则有

$$|\Gamma| = e^{\frac{-\pi}{(\omega_b - \omega_a) R_s C_{GS}}} \quad (\omega_a \leq \omega \leq \omega_b) \quad (3-11)$$

$$|\Gamma| = 1 \quad (0 \leq \omega \leq \omega_a, \text{ 和 } \omega_b \leq \omega \leq \omega_b) \quad (3-12)$$

由式(3-11)和(3-12)可见, 对于图 3.4 中的负载, 理想的阻抗匹配网络应是在阻抗匹配带边上截止很陡的带通滤波器结构。当然要达到式(3-11)和(3-12)所示的矩形特性, 匹配网络必须要用无限个元件才行, 这是不现实的。实践证明, 简单的匹配网络对阻抗匹配就有很大改进, 而当匹配元件数目增加时, 每加一个元件的贡献将急剧减小, 因此简单的匹配网络性能, 与无限个元件的匹配网络性能十分接近。

在实际匹配过程中匹配网络大多为低通滤波器型或近似低通滤波器型。如果  $Q_{in}$  高, 就需用带通滤波器型匹配网络, 这将有一定的插损。

输出匹配电路确定后, 功率放大器的输出功率及效率也基本确定了, 但是它的增益平坦度并不一定满足技术指标的要求。这时, 需要合理设计输入匹配电路以便使增益平坦度满足要求。

设计输入匹配电路时, 输入驻波比不能太大, 在设计频带要求较宽时, 这个问题显得特别突出, 频带越宽设计难度越大。为了改善输入驻波比性能, 可以采用铁氧体隔离器, 也可以采用平衡放大器技术。

严格来说, 阻抗匹配只在输入端。极间和输出匹配则更多的是阻抗变换, 把输出阻抗, 负载变换到某一所需输出功率和电压的阻值。

基于以上分析, 本文每级放大器的输入匹配都采用了简单的  $LC$  集中匹配形式, 根据器件的工作频率带宽和输入驻波比性能选取匹配形式和匹配元件。

### 3.2.2 输出匹配

输出匹配电路主要应具备损耗低, 谐波抑制度高, 改善驻波比, 提高输出功率及改善非线性等功能。

1. 谐波抑制: 功率放大器的非线性特性使输出不仅包含基波信号, 同时还存在各项谐波, 谐波幅度大小与基波信号大小呈一定的比例关系。在大功率放大器中, 由于基波功率比较大, 因此谐波功率也比较大, 特别是2次谐波和3次谐波, 它们对系统的影响是不可忽略的。为了减小谐波功率输出, 通常输出匹配电路采用低通结构或带通结构。在采用带通结构时, 应消除寄生通带的影响。当要求谐波输出非常小时, 单靠上述匹配电路是不能满足对谐波的抑制, 还需要加带阻滤波网络。

2. 改善驻波比: 功率放大器匹配电路设计不完善会使功率放大器输出驻波比较大, 因此会加大带内增益起伏, 产生寄生信号, 严重时会产生自激振荡和烧毁功率管。因此, 在设计输出匹配电路时必须使驻波比较小。

3. 低损耗: 在大功率放大器中, 由于输出功率较大, 输出电路有一点损耗就会有较大功率损失, 并且, 在输出电路板上转成热耗, 从而使电路的可靠性变差。例如, 连续波输出功率为200W, 输出匹配电路损耗为1dB, 则耗散在输出匹配电路上的功率高达40W以上。输出功率越大, 输出匹配电路上所耗散的功率越大。因此, 在设计大功率放大器时, 应该尽可能减小输出匹配电路的损耗。

4. 线性: 由非线性分析知道, 功率放大器的三阶交调系数与负载有关, 因此在设计输出匹配电路时, 必须考虑线性指标的要求。负载选择应确保线性最好。

5. 效率: 功率放大器的效率除了取决于晶体管的工作状态、电路结构、负载等因素外, 还与输出匹配电路密切相关。要求输出匹配电路保证基波功率增益最大, 谐波功率增益最小, 损耗尽可能小和良好的散热装置。

制造商所给的数据手册中功率晶体管输出阻抗参数通常只有电容  $C_{out}$ 。晶体管的内阻需要比负载高很多, 但实际上通常都很小。在相对低内阻的情况下, 器件的效率按以下系数减少:  $1+R_L/R_T$ 。 $R_L$ 是负载电阻,  $R_T$ 为小信号下晶体管内阻, 用下式计算。

$$R_T = \frac{1}{\omega_T (C_{TD} + C_{DD})} \quad (3-13)$$

式中  $\omega_T$  为传导角频率,  $C_{TD}+C_{DD}$  为漏极的传导电容和分布电容。输出电容  $C_{out}$  是大信号参数, 与小信号参数  $C_{DG}$  (漏栅传导电容) 有关。由于结电容随所加电压变化,  $C_{out}$  与  $C_{DG}$  的不同在于,  $C_{out}$  是电压变化范围内的平均值, 对于突变结, 或者为了简化一般  $C_{out}=2C_{DG}$ 。图3.5表示  $C_{out}$  随频率的变化。 $C_{out}$  因为漏极

的寄生电感减少。但是主要因为当工作频率接近通过频率  $f_T$ ，栅源二极管不能关断。

输出负载电阻  $R_L$  可以简单表示为式 (3-14)， $V_{DS(sat)}$  为 (2-3) V，且随频率增加。

$$R_L = \frac{[V_{DD} - V_{DS(sat)}]^2}{2P_{out}} \quad (3-14)$$

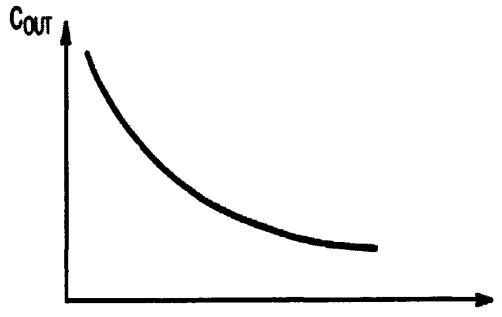


图 3.5  $C_{out}$  随频率变化图

上式是一个常见的关系式，但也表明了近似的看，负载只与  $V_{DS(sat)}$  有关，和晶体管无关。负载值主要由所需功率或电压决定，与晶体管的输出电阻不等。在更高的频率这种近似就不精确了。

### 3.2.3 级间匹配

级间匹配电路除了与输入匹配电路一起实现平坦增益特性外，还应具备级间隔直流功能。两级功率放大器的三阶交调系数不仅取决于末级功率放大器，同时还取决于末前级功率放大器。

高频功率放大器工作时处于非线性状态，放大过程中会产生大量的谐波分量，因此，输入、输出匹配网络除起到阻抗变换作用外，还应有滤波作用。匹配网络可根据动态输入、输出阻抗设计，同时要考虑到功率及带宽的要求。通常可以采用四分之一波长线加电抗线段匹配、八分之一波长线匹配和传输线直接串接匹配等。其它还有采用多级并联导纳匹配， $T$  型、 $\pi$  型网络匹配等，其目的是减少电路损耗，减小增益波动并满足带宽和功率放大的要求。

基于功率放大器模块的工作频率低，体积小，阻抗匹配优先选用集中参数匹配。集中元件匹配电路的形式<sup>[8]</sup>：(a)  $L$  形变换 (b)  $\pi$  形变换 (c)  $T$  形变换。这些形式中， $L$  形网络是最简单的匹配网络<sup>[9]</sup>，这种匹配电路的变换特性可使用  $RX$  电路的并串等效变换电路来给予分析。如图 3.6

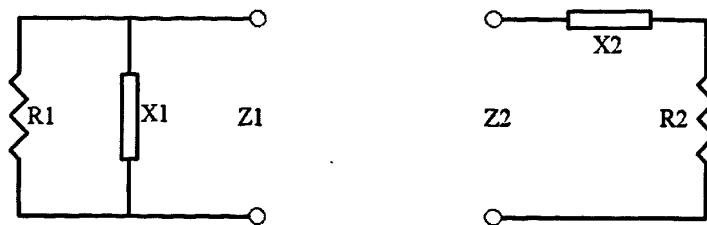


图 3.6 阻抗等效电路

$$R_2 + jX_2 = \frac{R_1 X_1^2}{R_1^2 + X_1^2} + j \frac{R_1^2 X_1}{R_1^2 + X_1^2} \quad (3-15)$$

解得:  $R_1 = R_2 (1 + Q^2)$  (3-16)

$$X_1 = X_2 (1 + Q^{-2}) \quad (3-17)$$

式中,  $Q = R_1 / |X_1| = |X_2| / R_2$  是品质因数, 串联、并联电路的品质因数是相等的。

通过以上分析, 在给定频率上, 用具有相反符号电抗  $X_1$ 、 $X_2$  连接成  $L$  形网络就可把电阻  $R_1$  变换成另一个电阻  $R_2$ 。由于  $X_1$ 、 $X_2$  是具有相反符号的电抗, 具有相同变换特性, 可实现  $L$  形网络<sup>[10]</sup>的有两种形式 (见图 3.7)

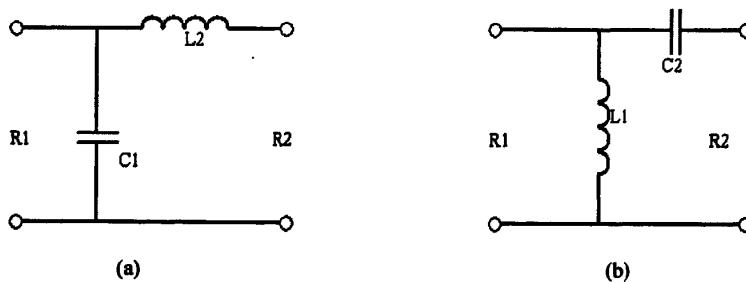


图 3.7 L 形匹配电路

### 3.3 三级匹配电路的实现

以下详细叙述每级放大电路的具体实现。理论分析与实践设计相结合, 同时利用 ADS 软件来减少计算工作, 优化电路。

#### 3.3.1 第一级放大电路的设计和实现

第一级放大电路需要完成小信号放大功能, 把输入 5mW 的信号放大到约 100mW, 为第二级放大器件提供一个功率驱动信号。因为放大器没有信号线性失真要求, 所以第一级放大电路主要考虑两个指标: 增益( $G_p$ )、输出功率( $P_{out}$ )。

第一级放大器件(A1)采用的是 RFMD 公司的砷化镓异质结双极晶体管, 设计

出放放大电路如图 3.8。

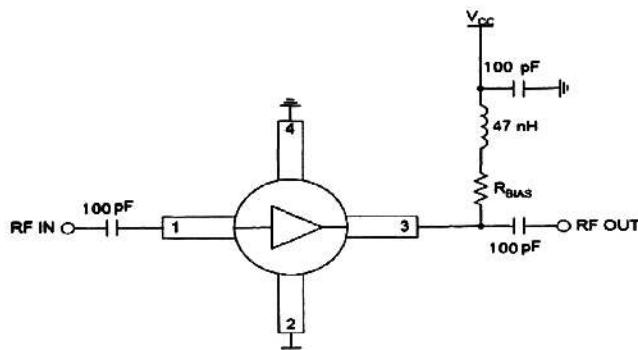


图 3.8 A1 工作电路图

由 RFMD 公司提供的数据可知, 该器件在 100MHz~1000MHz 内的增益  $G_p$  =20dB, 工作电压 4.8V, 工作电流 65mA, 输入输出阻抗为  $50\Omega$ , 无需匹配电路。电路中的  $V_{cc}$  为 8.5V 脉冲电压, 因此降压电阻  $R_{BIAS}=(8.5-4.8)/0.065=56.9(\Omega)$ , 取标准值电阻  $56\Omega$ 。增益 20dB, 相对 13dB 的要求值有很大余量, 因此在 A1 的输入和输出分别串联一个 2dB  $\pi$  型电阻衰减网络。这样能防止输入信号过大, 损毁放大器件, 增加电路的稳定性, 优化  $S_{11}$ 、 $S_{21}$ 。

测试  $S_{11}$ 、 $S_{21}$  特性如图 3.9。

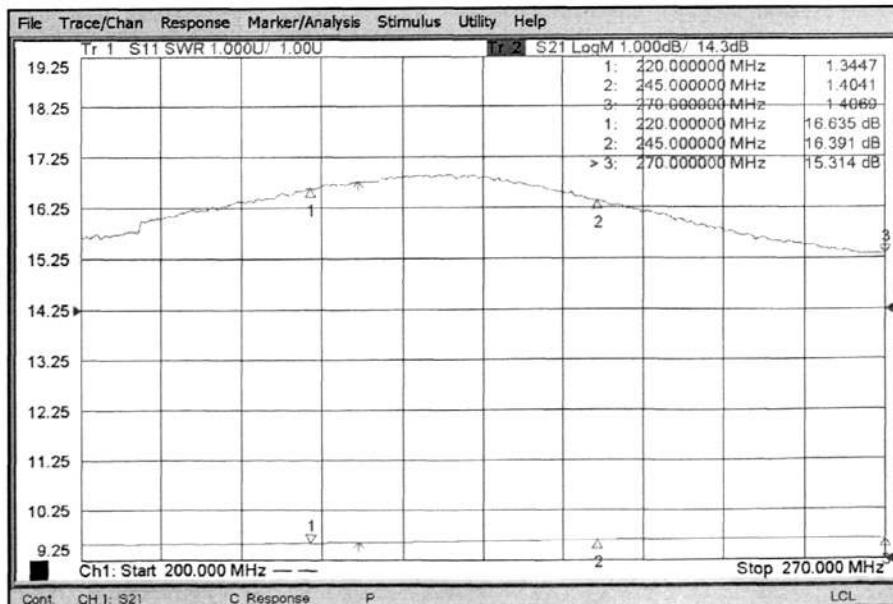


图 3.9 A1 的实测 S 参数

从图 3.9 可以看出实际电路中, 全频带内 A1 的  $S_{11}<1.5$ 、 $S_{21}>15$ dB 满足设计要求。

### 3.3.2 第二级放大电路输入匹配

首先根据 3.1 节的稳定性设计方法, 为器件建立模型, 在频带  $f=(200\sim 300)\text{MHz}$  内每  $10\text{MHz}$  由式(3-1)、式(3-4)算出  $K$  和  $B_I$ :

表 3.1 A2 的  $K$  和  $B_I$  @ $f=(200\sim 300)\text{MHz}$

频率(MHz)	$K$	$B_I$
200	0.074	0.748
210	0.079	0.719
220	0.085	0.691
230	0.090	0.664
240	0.096	0.637
250	0.101	0.612
260	0.107	0.588
270	0.113	0.564
280	0.119	0.542
290	0.124	0.521
300	0.130	0.501

从表中可以看出 A2 在  $f=(200\sim 300)\text{MHz}$  内潜在不稳定 ( $0 < K < 1$ 、 $B_I > 0$ )。进一步画出稳定圆<sup>[11]</sup>如图 3.10。

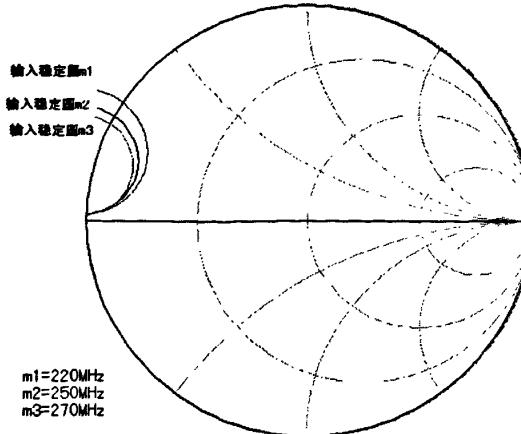


图 3.10 A2 输入稳定圆

在稳定区域设计输入匹配。根据器件模型用 ADS 软件计算出 A2 在工作频段内的输入输出阻抗如表 3.2, A2 应用于 AB 类工作, 供电电压 28V。这种情况下,  $Z_{in}$  和  $Z_{out}$  可表达成输入电阻和容抗串联组合。这意味着, 在工作频率下, 并联漏极电容的影响超过了串联寄生漏极引线电感的影响, 结果有源器件等效输入输出

电路给出了净容抗。

表 3.2 LDMOS 场效应管 A2 的输入输出阻抗

频率	输入阻抗 $Z_{in}(\Omega)$	输出阻抗 $Z_{out}(\Omega)$
220MHz	4.746-j8.553	11.209-j19.802
245MHz	4.531-j8.044	10.041-j18.849
270MHz	4.218-j7.389	8.572-j17.494

为匹配串联的容性阻抗到标准的  $50\Omega$  输入源阻抗。使用图 3.7(a)所示的 L 形变压器匹配电路。主要以中心频率点 245MHz 来计算输入匹配网络的各元件值：

先计算品质因数  $Q$ ：

$$Q > \sqrt{R_i / R_{in} - 1} = 3.2 \quad (3-18)$$

$Q$  值必须大于 3.2。取  $Q=3.3$ ，这样，3dB 带宽为  $245/3.3=74\text{MHz}$  输入匹配电路的值如下：

$$C_1 = 1/(\omega Q R_i) = 44(\text{pF}) \quad (3-19)$$

$$L_2 = Q R_{in} / \omega = 10(\text{nH}) \quad (3-20)$$

完整的输入匹配网络，包括器件输入阻抗和匹配电路如图 3.11 所示。利用 ADS 软件中的无源匹配网络控件 LEMatch 优化一级 L 形匹配网络  $L_2=14.67\text{nH}$ 、 $C_1=41.82\text{pF}$ 。

在实际电路中电感  $L_2$  通过直径  $2a=0.51\text{mm}$  的漆包线绕制成半径  $r=1.25\text{mm}$  的  $N=2$  匝空心线圈来实现。线圈的尺寸表示在图 3.12 中。线圈的长度  $l=1.08\text{mm}$ 。

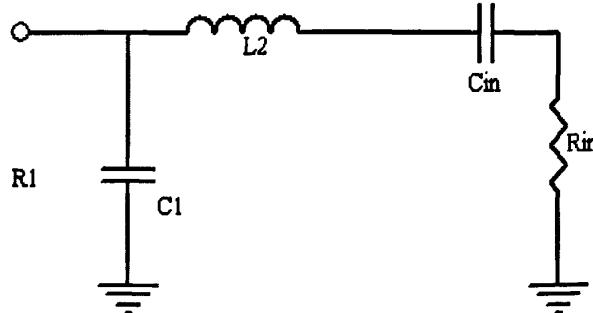


图 3.11 完整的 A2 输入匹配网络

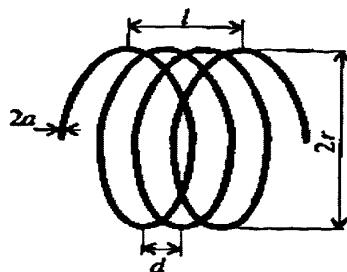


图 3.12 空心电感

空气芯螺旋管的电感:

$$L = \frac{\pi r^2 \mu_0 N^2}{l} \quad (3-21)$$

计算出电感为  $14.6\text{nH}$ , 式中  $\mu_0$  是自由空间的绝对磁导率。严格说来, 这个公式只能用于  $r \ll l$  和匝数  $N$  较大时, 而在应用中的线圈的长度  $l$  和它的半径  $r$  可以比拟, 且匝数很少, 所以公式不能算出准确的电感值, 但可以很好的近似。从计算结果可以看出用这种方法绕制出线圈的电感量与需要的比较一致。由于  $A_2$  的阻抗一致性能差异, 需要的  $L_2$  的电感量有些变化, 这在实际调试中可以通过调整线圈的长度  $l$  来改变  $L_2$  的电感量。

### 3.3.3 第二级放大电路输出匹配

为了实现所需频带宽度, 使用低  $Q$  值匹配电路, 以减小带内波动, 改善输入 VSWR。品质因数必须小于  $3\text{dB}$  带宽对应的品质因数  $Q = 245/(270-220) = 4.9$ 。输出匹配网络使用两节低通, 并具有常数  $Q$  值的  $L$  形变压器, 这种匹配网络设计最为简单, 且能抑制高次谐波, 提高级间的稳定性。完整的输出匹配电路如图 3.13 所示。

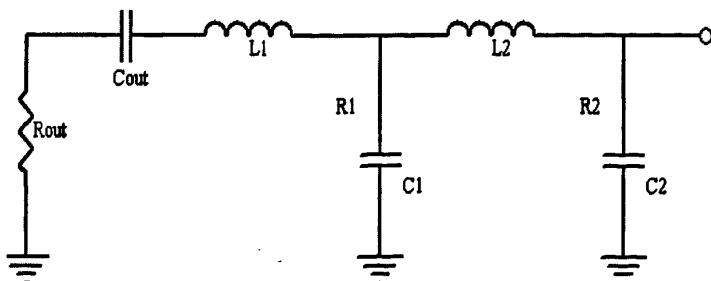


图 3.13 A2 输出匹配电路

对输出匹配电路, 等  $Q$  值条件给出比例关系:

$$\frac{R_2}{R_1} = \frac{R_1}{R_{out}} \quad (3-22)$$

在  $R_2=50\Omega$  和 245MHz 处  $R_{out}=10\Omega$  条件下,  $R_1=22.4\Omega$ 。每个 L 形变压器的品质因数:

$$Q = \sqrt{R_1/R_{out} - 1} = 1.1 \quad (3-23)$$

它比 3dB 带宽的  $Q$  值小得多。按照公式计算出每节电容和电感值:  $C_1=27\text{pF}$ 、 $L_1=7.3\text{nH}$ 、 $C_2=12\text{pF}$ 、 $L_2=16\text{nH}$ 。考虑到有源器件和电路的分布参数影响, 利用 ADS 软件进一步仿真优化匹配网络, 完整的输入输出匹配网络如图 3.14。

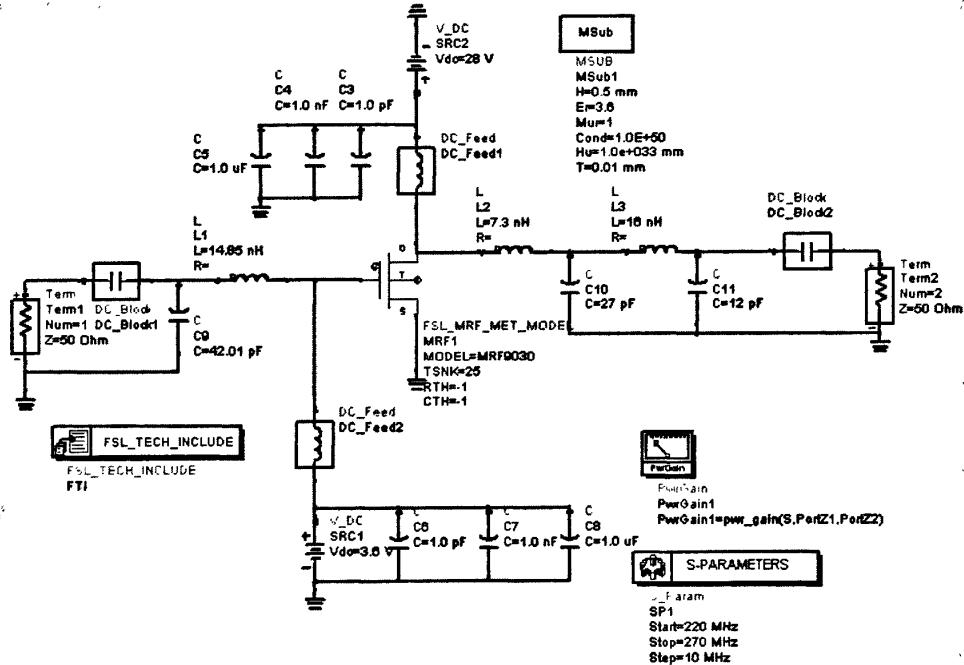


图 3.14 A2 完整的输入输出匹配网络

利用 ADS 软件对 A2 的功率增益进行了仿真, 其结果如图 3.15 所示。

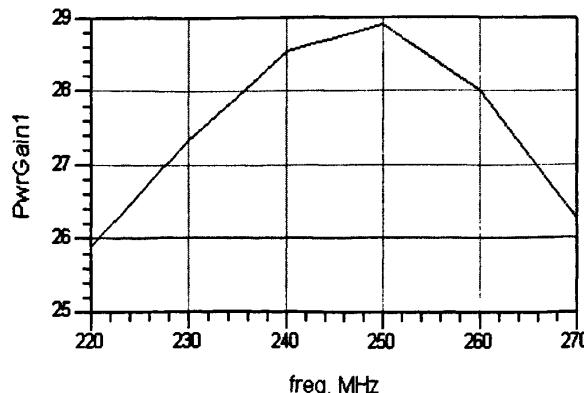


图 3.15 ADS 仿真出 A2 功率增益

可以看出计算的结果与软件优化出的相一致。但这还不够, 从图 3.15 可以看出 A2 输出功率的带内波动为 3dB, 用它来推动后级, 会严重影响末级的输出平坦度, 大大增加末级匹配的难度。因此需要进一步改变匹配状态, 减小带内波动。输出匹配与带内波动的关系比较大。在 ADS 软件中, 应用优化仿真, 把输出“PwrGain” 的波动设置为 1dB, 计算出结果如图 3.16。

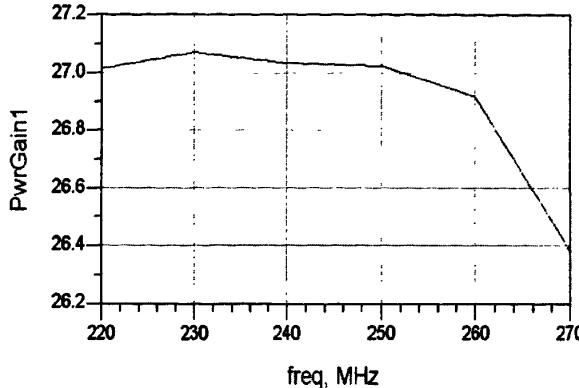


图 3.16 ADS 优化出 A2 功率增益

具体优化出的匹配如图 3.17 所示。

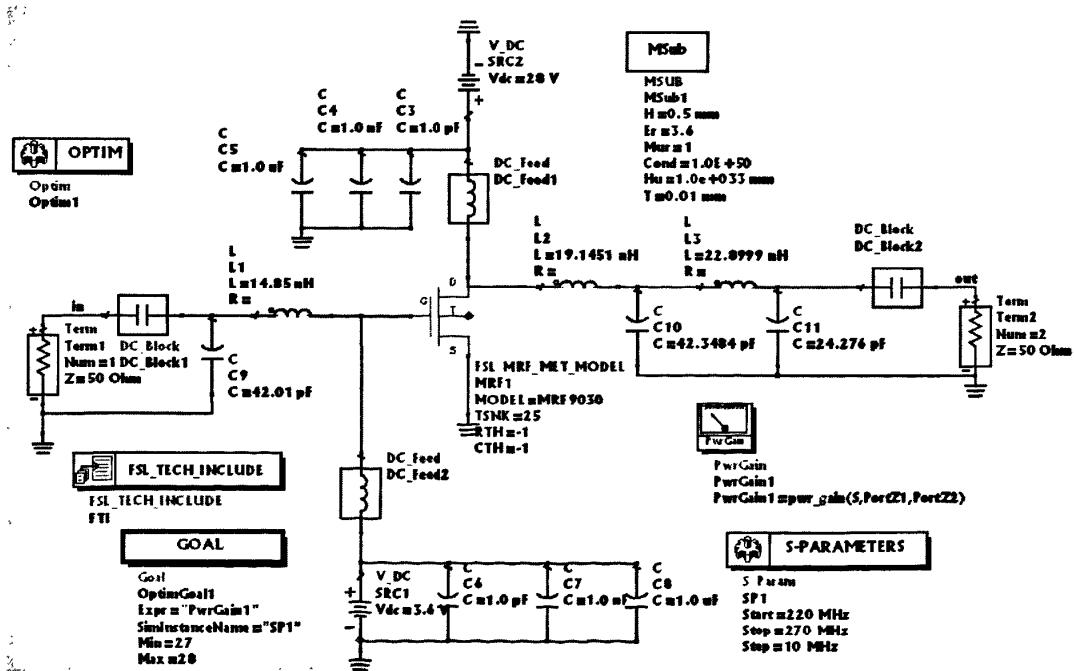


图 3.17 ADS 优化出 A2 输入输出匹配网络

表 3.3 为第二级放大电路匹配网络的计算值和由 ADS 软件优化值的对比。从表中可以看出输入匹配网络的计算值和优化值几乎一致, 但输出匹配网络的计算值和优化值相差比较大, 这是因为理论上, 高阶方程的解不唯一, 因此输出匹配网络为 4 阶  $L$ 、 $C$  网络,  $L$ 、 $C$  的值有多个解。

表 3.3 第二级放大电路匹配网络计算值和优化值对比

	匹配元件	计算值	优化值
输入 匹配	$C_1$	44pF	41.82pF
	$L_1$	10nH	14.67nH
输出 匹配	$C_2$	27pF	42.35pF
	$L_2$	7.3nH	19.14nH
	$C_3$	12pF	24.28pF
	$L_3$	16nH	22.9nH

应用脉冲矢量网络分析仪测试前两级的 S 参数。

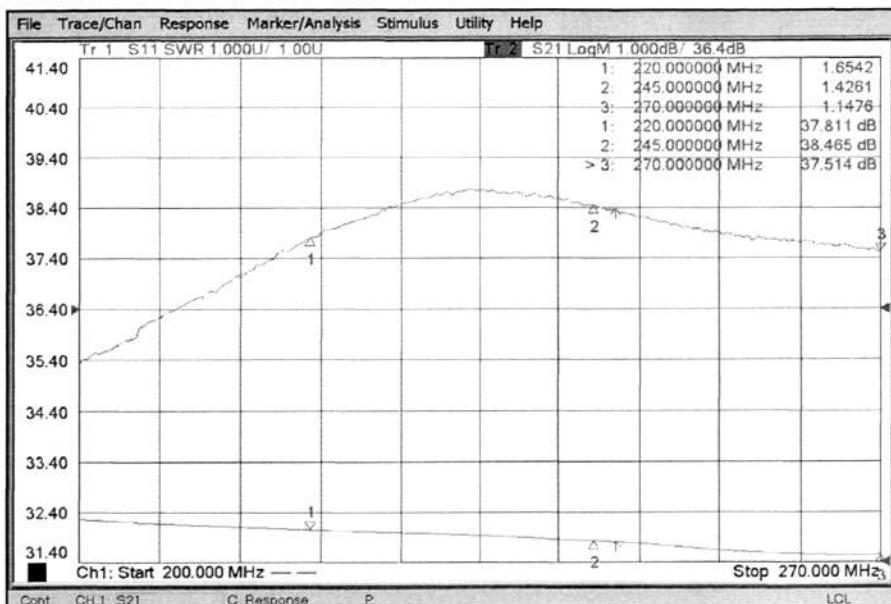


图 3.18 前两级放大器的 S 参数

从图 3.18 可以看出前两级的  $S_{11} < 1.7$ 、 $S_{21} > 37.5$ dB，输入功率为 5mW 时，A2 的输出功率  $P_{out} > 20$ W。前两级放大器的设计满足要求，为末级放大器件提供了足够的功率输入。

### 3.3.4 第三级放大电路输入输出匹配

设计中末级功率 MOS 放大管选取推挽结构的双列式晶体管。因为这种放大器比单管放大器具有更多显著的优点。推挽结构的双列式晶体管在一个管壳内封装了两个晶体管芯，芯片之间相对管内的虚拟地的相位差 180°。管内虚拟地降低了共模电感，它是放大器产生不稳定的根源<sup>[13]</sup>。

末级功率 MOS 管 A3 输入输出用传输线变压器构成魔 T 混合网络实现功率的分配、合成。这避免了在输入输出使用了四分之一波长半钢性 balun 进行功分、合成、匹配，减小了电路的布局。在功率放大器电路中，偶次谐波尤其是二次谐

波对系统的影响比较大,为了抑制偶次谐波,采用功率反相分配、合成。另外利用集总电感、电容在A3的输入输出端进行匹配,电路原理图如图3.19。

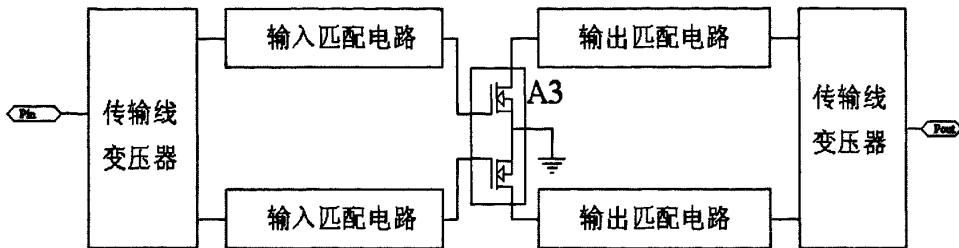


图3.19 射频MOSFET A3输入输出匹配网络

(a) 传输线变压器<sup>[14][16]</sup>

传输线变压器是一种绕在磁环上的传输线。其中,传输线可采用同轴电缆、双股线或带状线,而磁环一般由镍锌高磁导率( $\mu=100\sim400$ )的铁氧体制成。输入信号是通过传输线自始端传送到终端,因而只要限制传输线的长度,它的上限频率就可以达到很高值,且远远超出了变压器的上限频率。为了避免产生任何谐振现象,特别是对于复数负载,它会引起实质上的幅度波动增加,传输线的长度应该根据以下条件选取:

$$l \leq \frac{\lambda_{\min}}{8} \quad (3-24)$$

式中  $\lambda_{\min}$  是对应于频带高端  $f_{max}$  的传输线的最小波长。

传输线的下限频率为零,但传输线变压器的下限频率却受到变压器有限激磁电感量的限制。在较低频率,变压器的低频响应的恶化是由于内外导体之间磁化电感  $L_m$  引起的并联电纳,  $L_m$  由下式给出:

$$L_m = 4\pi n^2 \mu \frac{A_e}{L_e} \quad (3-25)$$

式中,  $n$  是匝数;  $\mu$  是磁芯磁导率;  $A_e$  是磁芯有效面积;  $L_e$  是平均磁径长度。

设变压器中源阻抗  $R_S$ , 负载阻抗  $R_L$ , 当  $R_S=R_L$  时, 传给负载的功率  $P_L$  和源

的耗用功率  $P_S = \frac{V^2}{8R_S}$  之比可由下式得到

$$\frac{P_L}{P_S} = \frac{4(\omega L_m)^2}{R_S^2 + 4(\omega L_m)^2} \quad (3-26)$$

上式从给定的磁化电感  $L_m$  中给出了最小工作频率  $f_{min}$ , 考虑到输出功率最大降3dB后可得到

$$f_{\min} \geq \frac{R_s}{4\pi L_m} \quad (3-27)$$

为了选择用于 RF 变压器合适的铁氧体磁芯，需要知道磁芯的饱和磁通量和它的非线性特性。所以，最低工作频率决定最大磁通密度，使用计算公式如下：

$$B = \frac{V_{rms}}{4.44 f n A_e} \times 10^8 (Gs) \quad (3-28)$$

式中， $V_{rms}$  是绕组上的均方根电压； $n$  是匝数； $f$  是工作频率； $A_e$  是磁芯有效面积 ( $\text{cm}^2$ )。

### (b) 功率合成

图 3.20 所示是用传输线变压器构成的魔 T 混合网络作为功率合成的电路。图中， $\text{Tr}_1$  为魔 T 混合网络， $\text{Tr}_2$  为对称—不对称变压器。可见， $\text{Tr}_1$  中，传输线变压器的始端和终端电压就是两绕组上的电压，且其值等于  $v_d/2$ ，而通过两绕组的电流  $i$  则满足下列节点方程

$$i = i_a - i_d \quad (3-29)$$

$$i = i_d - i_b \quad (3-30)$$

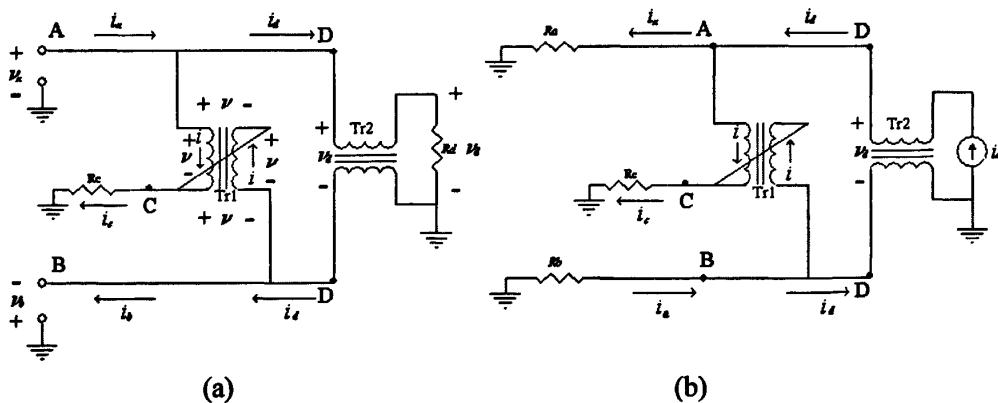


图 3.20 功率合成分配电路

(a)合成 (b)分配

由此求得

$$i_d = \frac{1}{2}(i_a + i_b) \quad (3-31)$$

$$i = \frac{1}{2}(i_a - i_b) \quad (3-32)$$

流入  $C$  端的电流

$$i_c = 2i = i_a - i_b \quad (3-33)$$

通过上述简单分析，可以看到，当  $i_a = i_b = I_m \sin \omega t$ ， $v_a = v_b = V_m \sin \omega t$ ，即

两功率放大器提供等值反相功率时,  $i_c = 0$ ,  $i_a = i_b = i_d$ , 因而  $v_a = v_b = v = v_d/2$ 。这样两个功率放大器提供的功率 ( $P_a = P_b = V_m I_m/2$ ) 在  $R_d$  上叠加, 即:  $P_d = (2V_m)I_m/2 = P_a + P_b$ , 而 C 端无功率输出。这时, 每个功率放大器的等效负载

$$R_L = \frac{v_a}{i_a} = \frac{v_b}{i_b} = \frac{v_d/2}{i_d} = \frac{R_d}{2} \quad (3-34)$$

### (c) 功率分配

将功率放大器接到 D 端, 提供电流  $i_d = I_m \sin \omega t$ , A、B 端接负载电阻  $R_a$  和  $R_b$ , 如图 3.20 所示。

同样的分析可以证明, 当  $R_a = R_b = R$  时,  $i_c = 2i = 0$ ,  $i_a = i_b = i_d$ 。可见, C 端没有获得功率, 而 A 端和 B 端获得等值反相功率。这时, 由于  $i = 0$ , D 端呈现的等效负载电阻为  $R_a$  和  $R_b$  之和, 即  $2R$ 。当  $R_a \neq R_b$  时, 功率放大器的输出功率就不能均等地分配到  $R_a$  和  $R_b$  上, 且另一端(C 或 D 端)也有功率输出。应保证电阻  $R_c$  的功耗足以承受因功率分配不平衡而从 C 端输出的功率。

### (d) 平衡推挽工作<sup>[16]</sup>

A3 为平衡对管推挽工作, 增加了输入和输出阻抗。对于相同的输出电平下, 推挽工作模式下的输入阻抗  $Z_{in}$  和输出阻抗  $Z_{out}$  近似的比它们并联工作模式下的高接近 4 倍。同时, 输入或输出品质因数保持不变, 因为  $Z_{in}$  或  $Z_{out}$  的实部和虚部都增加 4 倍。A3 的工作原理如图 3.21。

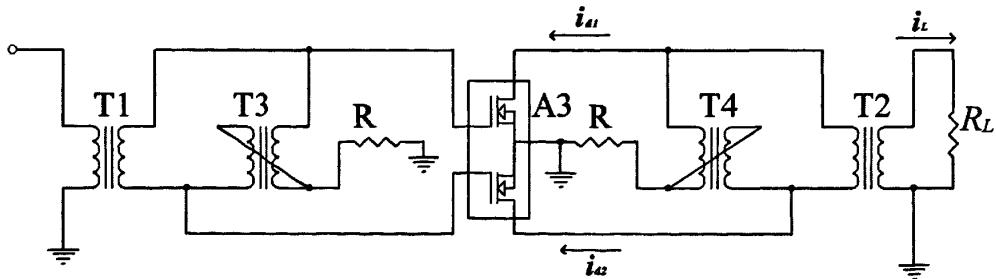


图 3.21 A3 的工作原理

理想情况下两个管芯的反相 RF 信号是纯的半正弦波, 根据傅立叶级数展开, 仅存在基波和偶次谐波分量。这意味着基波  $180^\circ$  相移, 其余偶次谐波是同相条件。在这种情况下, 变换器对偶次谐波的作用为滤波器, 因为流过两根导体的电流方向相反如图 3.22; 对基波分量, 则流过两根导体的电流方向相同, 它的工作类似于 RF 押流圈, 它的阻抗依赖于磁芯的磁导率。

### (e) 传输线变压器实现<sup>[17]</sup>

使用双绞线均匀地缠绕在双孔磁环上。传输线的特性阻抗为  $50\Omega$ 。实际上, 传输线的  $Z_o$  不是  $50\Omega$ , 但可以通过补偿来实现。如果  $Z_o > 50\Omega$ , 在传输线输入输出端并联电容。如果  $Z_o < 50\Omega$ , 在传输线输入输出端串联电感。

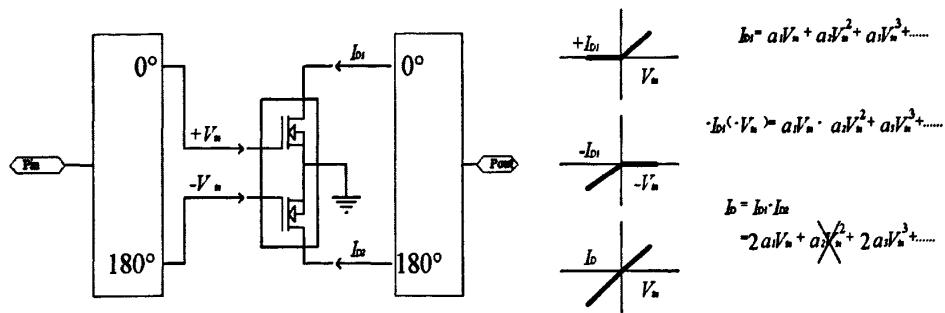


图 3.22 抑制偶次谐波

补偿结果是在最高频的精确匹配，然而在低频就有一点失配。如果不补偿，低频端比高频端小很多倍，因为补偿数量依赖于电路版图。这方面的精确的变压器结构无法精确计算。补偿量由电路中采用的可调电容决定。

功率放大器最高工作频率270MHz，由式(3-24)得 $l \leq 13.87\text{mm}$ ，选取 $l=10\text{mm}$ 。取 $f_{\min}=220\text{MHz}$ ， $R_S=50\Omega$ ，由式(3-27)得 $L_m \geq 55.26\mu\text{H}$ ，结合式(3-28)选用Amidon公司的BN-61-2402型双孔磁芯作为传输线变压器T1、T3、T4的磁芯。如图3.23在A点和B点之间电压是输出电压的一半，因此这之间的电感是两个 $50\Omega$ 端的四分之一，即： $L_{AB}=L_m/4=55.26/4=13.815\mu\text{H}$ 。双绞线在磁芯中的绕制圈数就可以由以下公式确定：

$$L = A_L \times N^2 \quad (3-35)$$

$$A_L = \frac{0.4 \times \pi \times \mu_r}{\Sigma I / A} \quad (3-36)$$

式(3-36)中， $A_L$ 是磁芯电感因数，单位(nH)。 $\Sigma I / A$ 是磁芯常数，单位( $\text{mm}^{-1}$ )。 $N$ 是圈数。 $\mu_r$ 是相对磁导率。对于BN-61-2402型双孔磁芯， $\mu_r=1383$ ， $\Sigma I / A=1.1 \text{ mm}^{-1}$ ，算出 $A_L=1580(\text{nH})$ ，因此

$$N = \sqrt{\frac{L}{A_L}} = \sqrt{\frac{13.815}{1.58}} = 3 \quad (3-37)$$

用裸直径0.3mm 的铜漆包线绞绕来实现 $50\Omega$ 特性阻抗，包含绝缘层的直径为0.35mm。在BN-61-2402型双孔磁芯上绕3圈制成传输线变压器T1、T3、T4。

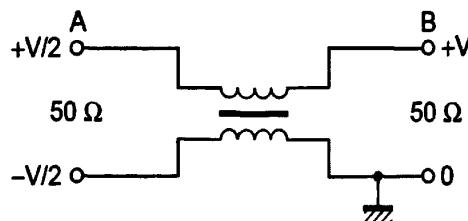


图3.23 传输线变压器等效图

因为T2作为输出传输线变压器，需要通过的平均功率达到20W，所以磁芯的磁芯有效面积和磁通饱和度都要比较大，选用高 $\mu$ 磁环，当传送功率较大时，必须检验磁环的功率容量。这是由于磁环的磁通，在功率较大时会出现饱和，以致大信号时等效电感 $L$ 下降，功率送不过去。变压器的一般规律是磁饱和在频率越低时越严重，所以功率较验要在低频限上进行。在校核功率容量时，首先要根据所用材料的 $H-B$ 曲线选定饱和磁通密度 $BM$ ， $BM$ 要选择在曲线弯曲部稍前，根据这一点相应的 $HM$ 值，得出传送至次级的功率。

故选用 Ferronics 公司的 12-365-K 型双孔镍锌铁氧体磁环作为传输线变压器的磁芯。用双股直径  $\Phi=0.3\text{mm}$  的漆包线绞绕作为传输线，与输入的传输线变压器同理，算出绕制圈数为 4 圈。具体绕法如下：

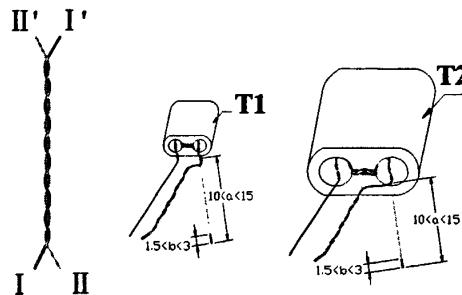


图 3.24 磁芯绕法示意图

说明：1. 把  $\Phi=0.3\text{mm}$  的漆包线按图示方法绞绕成双绞线，绞绕密度 6 绕/cm。  
2. 将绕好的双绞线分别在  $T_a, T_b$  磁环上绕 2 圈，4 圈。

#### (f) A3 输入输出集总匹配<sup>[18]</sup>

在 A3 的输入输出端接传输线变压器，使得 A3 每一端口输入源负载和输出负载阻抗变为  $25\Omega$ ，因为 A3 是双端口器件，即每端口器件的特性近乎一样，考虑到 A3 的生产商给出的阻抗如表 3.4，选用单节 L 形变压器作为输入输出匹配网络对单端进行匹配，原理如图 3.25。选择 250MHz 下初步计算出匹配网络。

表 3.4 A3 的输入输出阻抗

Frequency(MHz)	$Z_{IN}(\Omega)$	$Z_{LOAD}(\Omega)$
100	$3.7-j5.9$	$3.0-j0.7$
300	$2.7-j5.8$	$2.6-j0.55$
500	$2.5-j2.9$	$2.5-j0.5$

由式(3-18)、式(3-19)和式(3-20)得输入匹配的单节 L 形变压器的  $L=5.7\text{nH}$ ， $C=85\text{pF}$ 。

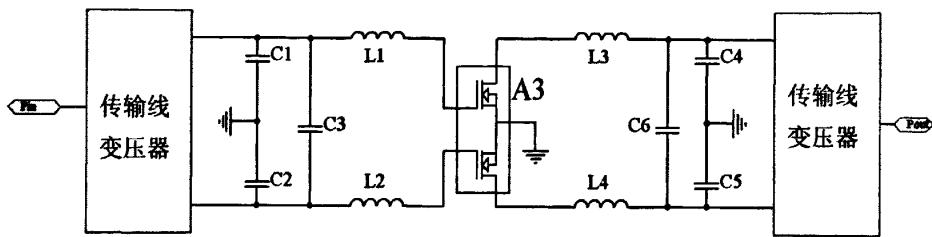


图 3.25 A3 的输入输出集总匹配网络

根据 3.2.2 节的输出匹配方法, 对 A3 的单端进行输出匹配。由式(3-14)确定单端最佳负载电阻:

$$R_L = \frac{[V_{DD} - V_{DS(sat)}]}{2P_{out}} = \frac{(28-2)^2}{2 \times 85} = 3.98(\Omega) \quad (3-38)$$

式中  $V_{DD}=28V$ ,  $V_{DS(sat)}=2V$ ,  $P_{out}=85W$ 。大信号下 A3 的输出阻抗等效于最佳负载电阻  $R_L$  与输出电容  $C_{out}$  并联。因为 A3 漏压的波动, 输出电容  $C_{out}$  比器件的输出电容  $C_{oss}$  近似大 15%。A3 的数据手册中给出  $C_{oss}=120pF$ , 因此  $C_{out}=138 pF$ , 输出阻抗  $Z_{out}$  的实部为  $3.98\Omega$ , 虚部为容性:  $138 pF$ 。单节 L 形变压器在单端输出的匹配等效图如图 3.26。

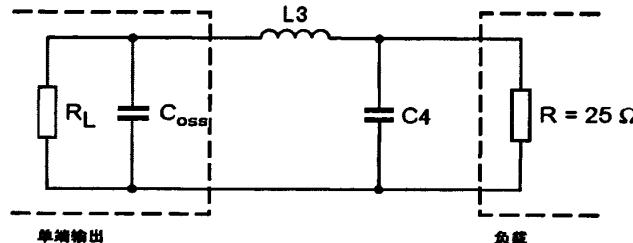


图 3.26 A3 单端输出集总匹配

应用以下公式计算出  $L_3$  和  $C_4$  的值:

$$A = \omega \cdot C_{oss} \cdot R_L \quad (3-39)$$

式中  $\omega=2 \times \pi \times f$ , 取  $f=250MHz$ 。

$$B = \frac{\omega \times L_3}{R_L} \quad (3-40)$$

$$B = \frac{8 \times A}{3 \cdot A^2 + 4} \quad (3-41)$$

$$C_4 = \frac{0.8 \times R_L}{25 \cdot \omega^2 \cdot L_3} \quad (3-42)$$

由式(3-39)、式(3-40)、式(3-41) 和式(3-42) 计算出  $L_3=4.3nH$ ,  $C_4=75.6pF$ 。

进一步可以计算出这一匹配网络的最大 VSWR=1.001。

$$VSWR_{\max} = \left( \frac{x^3 + 1}{x^3 - 1} \right)^2 \quad (3-43)$$

式中  $x = \gamma + (\gamma^2 + 1)^{1/2}$ ,  $\gamma = 1/A$ 。

另外通过 ADS 软件中的归一化阻抗 Smith 圆图工具, 可以对匹配电路进一步的优化。

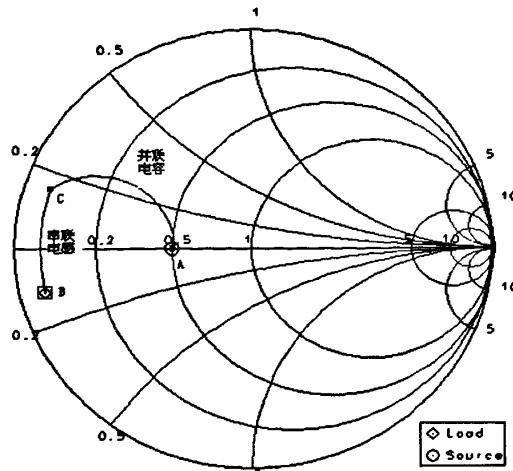


图 3.27 A3 输入匹配在 Smith 圆图上的设计

如图 3.27 首先设定归一化的源阻抗  $Z_S=0.5$  (A 点), 负载阻抗  $Z_L=0.054-j0.116$  (B 点)。从 A 到 C 沿着等导圆移动是并联电容, 可以得到电容的导纳值  $y_c=j1.09$ , 其容值为 60.99pF。再沿着等阻圆串联电感使 C 移动到负载 B, 电感值为 7.19nH。

A3 的输出匹配也采用单节 L 形变压器, 同样利用 Smith 圆图得电容值为 62.29pF, 电感值为 4.34nH。优化后的匹配变化如下表:

表 3.5 A3 的输入输出阻抗匹配优化后的变化

	优化前	优化后
输入匹配	$L=85\text{pF}$	$L=60.99\text{pF}$
	$C=5.7\text{nH}$	$C=7.19\text{nH}$
输出匹配	$L=75.6\text{pF}$	$L=62.29\text{pF}$
	$C=4.3\text{nH}$	$C=4.34\text{nH}$

通过上述的计算, 简化了实际匹配的工作, 工作中还应根据实际情况对匹配稍作改动, 达到性能的最优化。

### 3.4 小结

匹配网络的设计是整个系统设计中的关键, 设计的目的是在实际工作频率范

围内，使晶体管的输入、输出都得到良好匹配，以最大限度地发挥晶体管的放大能力。本章根据晶体管的输入、输出阻抗，设计出每一级放大电路的输入匹配网络、极间匹配网络和输出匹配网络，并使级联的系统能稳定工作，性能满足设计指标要求。

## 第四章 供电、偏置和频谱优化电路

功率放大器的设计除了匹配电路的设计，还有供电电路和偏置电路的设计。供电电路和偏置电路的设计原则首先应保证功率放大器工作在所需要的工作状态，其次应考虑电磁兼容、频率响应、稳定性、损耗和功率容量。

### 4.1 供电电路

#### 4.1.1 电磁兼容

论文中的功率放大器输出功率大、增益高，电路排列紧密，这些都有可能产生空间辐射和电源串扰，影响系统的性能。系统的外形结构和电路的合理布局能很好的解决空间辐射问题，而供电和偏置电路的电磁兼容设计主要是对高功率器件的电源去耦，尽量减小电源串扰。如果不能在高功率放大器的电源引脚端对它进行充分的去耦，那么高功率噪声将会辐射到整块板上，使输出有杂波，功率放大器工作不稳定，甚至引起自激。高频放大器的电源去耦主要是在馈电电感后对地并联电容，目的是把射频能量从电路内某点输送到地，防止射频信号通过电源在每级放大器件之间串扰。正确选择旁路电容才能提供低阻抗入地通道。理论上，理想阻抗是零欧姆，但是每个实际的电容都有感抗和固有寄生参数，因此都表现出一些阻抗。为了满足电容旁路电路性能要求，设计时需要仔细研究串联谐振频率( $F_{SR}$ )，等效串联电阻和阻抗幅值这些随频率变化的电容参数。

因为电容本身有小量寄生电感，因而有由此产生的自谐振频率

$$F_{SR} = \frac{1}{2\pi\sqrt{L_s C_o}} \quad (4-1)$$

在自谐振时，感性和容性电抗幅值相等，净阻抗等于一个很小的等效串联电阻ESR的数值。因此，理想的设计方法是选择自谐振频率 $F_{SR}$ 等于或接近需要的旁路频率的电容。所以要这样选择是因为电抗极小或为零的低阻抗通道对于旁路线路最为理想。

对于多数多层陶瓷电容，并联谐振 $F_{PR}$ 通常在大于2倍串联谐振频率 $F_{SR}$ 处发生。在并联谐振时，电容阻抗多半很高，而且是感性，即 $R+j\omega L$ 。这样，电容就无法提供良好的射频入地通道。为解决这个问题，可选用几个自谐振频率错开的电容，这样就能覆盖宽频带而保持合理的低损耗。设计中在A2放大器件的漏极馈电电感后对地并联两个电容分别为 $C20(1000\text{pF})$ 、 $C21(10\mu\text{F})$ ，考虑到末级大功率放大

器件A3的输出功率大,因此在漏极馈电电感后对地并联三个电容分别为C24(1000pF)、C23(0.1μF)、C22(10μF)。

#### 4.1.2 频率响应

功率放大器中常用的供电和偏置电路有分布参数和集中参数两种形式。分布参数电路主要以 $\lambda/4$ 微带线为馈电电感,  $\lambda/4$ 微带短路线或微带扇形线为微波对地短路电容,这种电路形式主要应用于微波频率的高端,但 $\lambda/4$ 微带线的频率特性带宽窄,对电路频率特性影响比较大,有时可能还参与匹配,且在本论文的频率上 $\lambda/4$ 过长( $f=250\text{MHz}$ ,基板介电常数 $\epsilon=4.6$ , $\lambda/4=167\text{mm}$ ),所占空间大。集中参数电路主要以集中电感为馈电电感,集中电容为去耦电容,这种电路形式主要用于微波频率的低端,集中电感、电容体积小能为功率放大器节省很大的电路布局空间。

#### 4.1.3 稳定性

在功率放大器设计时,经常会遇到通带外有自激,这种自激使功率放大器不稳定。采用频率特性能抑制带外自激的电路作为供电和偏置电路。在本论文中采用的放大器件都是宽带高增益器件,在频带外的低端,增益很高,每降一个倍频,增益增加3dB,因此主要需抑制带外的低端增益防止功放自激。设计中采用的集中电感是外径0.5mm的漆包线绕制成6圈直径 $\Phi=3\text{mm}$ 的螺旋线圈。实测馈电电感的频率特性如图4.1。

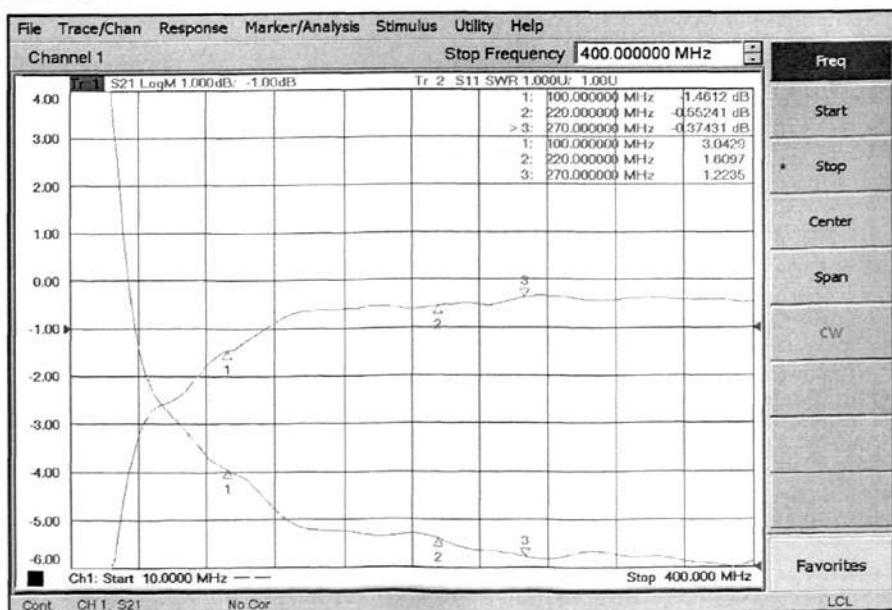


图4.1 馈电电感的频率特性

#### 4.1.4 损耗

设计中主要是降低隔直与耦合电容的损耗，损耗过大，会使输出功率减小，造成电容介质发热，极端情况下发热导致的损坏能使电容失效。隔直耦合电容的作用是把射频能量从电路的一部分转移到另一部分去，电容接法是串联。耦合电容选择适当能保证射频能量获得最大限度的传输。按电容定义，所有电容都隔断直流。但一个实际电容能否满足电路耦合要求，取决于电容随频率变化的参数，设计时必须预先考虑这些参数。

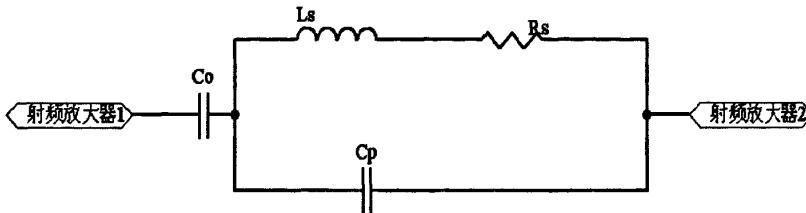


图4.2 电容耦合方块图

图4.2画出了工作在50欧姆线路中的两个射频放大级，由耦合电容 $C_O$ 连接。为了得到最佳耦合，必须考察元件的以下电参数：串联谐振频率( $F_{SR}$ )，并联谐振频率( $F_{PR}$ )，纯阻抗，插入损耗，等效串联电阻 $ESR(R_S)$ 和品质因数( $Q$ )值。在串联谐振频率上电容纯电抗为零，电容阻抗等于 $ESR$ 。设计中所用隔直耦合电容的 $F_{SR}$ 是1GHz， $ESR$ 是0.072欧姆。功放的工作频率远低于这个频率，因此在工作频带内不可能发生串联谐振和并联谐振。电容的阻抗就取决于纯阻抗 $Z$ ：

$$Z = \sqrt{(ESR)^2 + (X_L - X_C)^2} \quad (4-2)$$

耦合电容如果选得合适，就能在这整个频带上呈现够低的阻抗。

#### 4.1.5 功率容量

在设计小信号放大器的供电电路和偏置电路时，是不必考虑功率容量的，然而在设计大功率放大器时，必须考虑功率容量。放大器中末级放大器件的平均工作电流约为1.5A，过细的馈电线将被烧毁，因此本设计中采用了直径为0.5mm的漆包线，功率容量有冗余。

### 4.2 偏置电路

在射频放大电路的设计中，容易忽视直流偏置电路的设计。如果直流偏置电路设计不当，会影响射频放大电路的功率增益、噪声系数，甚至会导致放大电路的不

稳定。直流偏置电路包括有源偏置电路和无源偏置电路两种。通常需要根据特定电路的需要, 进行有针对性的偏置电路的设计。在直流偏置电路的设计中, 电路的稳定性是一个非常重要的指标。

功率放大器的电源为单路+28V, 而第一级 GaAs HBT 的工作电压是+4.8V, 且后两级 A2, A3 都是 MOS 管, 需要有 3V~5V 左右的偏置电压, 这就需要有电源变换电路把+28V 转换为一低压电平。稳压器 78L09 把+28V 转换为稳定的+9V, 给驱动器 MIC4416 供电, 在外围调制 TTL 电平触发下, MIC4416 输出一路+8.5V 脉冲电源。如图 4.3, 在图中 MIC4416 输出的+8.5V 脉冲电源经过电阻降压, 分压后, 再分别给 A1、A2、A3 供电。

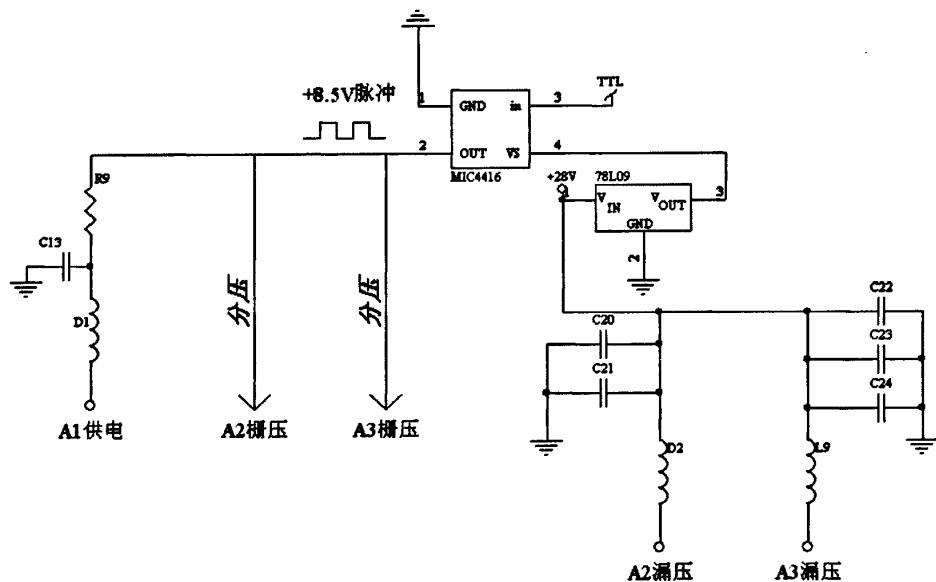


图 4.3 供电和偏置电路原理图

功率放大器是在脉冲状态下工作, 实际的输出信号不是理想矩形脉冲, 而是具有上升沿、下降沿的脉冲。脉冲的上升沿、下降沿这两个参数是表示发射信号质量的基本参数。这两个参数在本论文中有严格的要求 (分别小于 150ns)。晶体管固有的上升, 下降时间很短(小于 10ns), 功率放大器的上升沿、下降沿与供电电压和偏置电压有直接的关系。A2, A3 的供电电压为直流+28V, 对这两级的上升沿、下降沿没有影响。而 A1 的供电为脉冲电压, 它的波形好坏直接影响到 A1 输出信号的上升沿、下降沿。所以在 A1 的供电扼流圈后的滤波电容不能太大, 本论文中  $C13$  取 50pF, 同理 A2, A3 偏置端的滤波电容  $C14$ 、 $C15$  也取 50pF。

在图 4.3 中, A2, A3 的偏置电压需要由 MIC4416 输出脉冲电压经过分压获得。典型的分压方式有两种, 如图 4.4 所示。

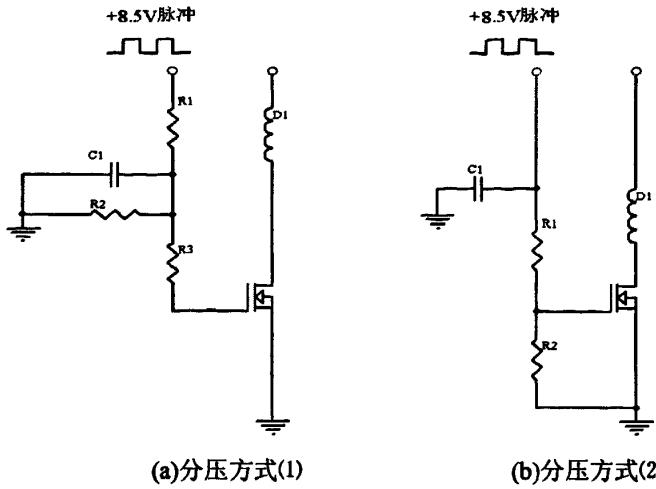


图 4.4 偏置电路的分压原理图

A2, A3 的偏置栅压( $V_G$ )一般约为 3.5V, 因此取  $R_1=470\Omega$ ,  $R_2=360\Omega$ , MOS 管的栅级直流电阻非常大, 相对于  $R_1$ 、 $R_2$  近似开路。可得栅压:

$$V_G = V_p \frac{R_2}{R_1 + R_2} = 3.69(V) \quad (4-3)$$

式中  $V_p$  为 +8.5V 脉冲, 因为 MOS 管的栅极对地直流近似开路, 分压方式 1 中电阻  $R_3$  起通直流隔交流作用, 一般取  $200\Omega$ 。这两种分压方式对脉冲的上升时间( $t_r$ )的影响, 通过简化等效电路来分析, 如图 4.5。

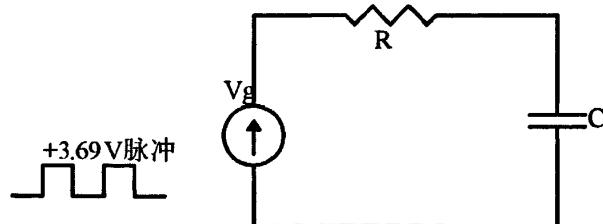


图 4.5 对上升时间影响的等效电路图

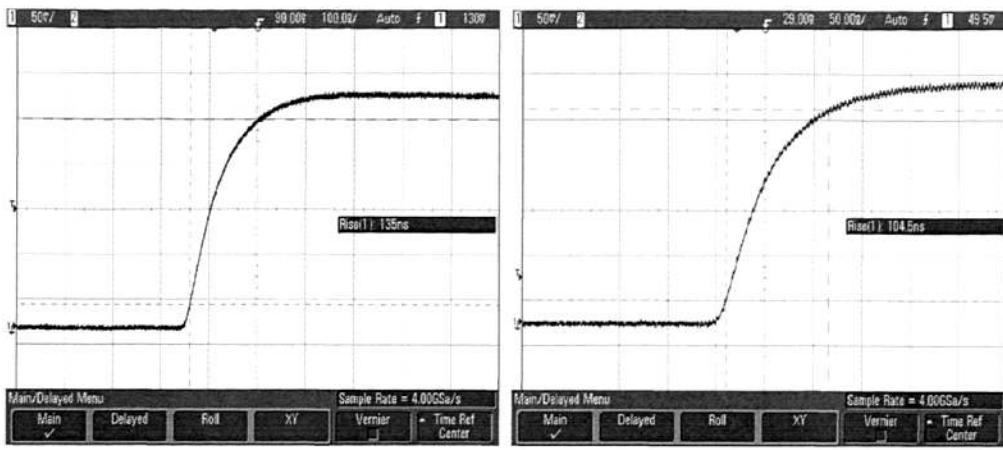
一般用电压从最终值的 10% 上升至 90% 所需的时间  $t_r$  来表示输出信号包络的上升时间, 其值与  $RC$  有关。

$$t_r = (\ln 9)RC \quad (4-4)$$

在实际电路中  $C$  主要包括偏置电路中的退耦电容和 MOS 管栅极对地的等效电容, 这两种电容容值一般都是固定的, 与分压方式无关。在以上两种分压方式中主要有区别的是纯阻抗  $R$ 。分压方式(1)中

$$R = R_1 + \frac{R_2 R_3}{R_2 + R_3} = 598.6(\Omega) \quad (4-5)$$

分压方式(2)中  $R = R_1 = 470(\Omega)$ , 因此分压方式(1)的上升时间是分压方式(2)的 1.27 倍。实际测试 A2 在两种分压方式下的输出脉冲包络的上升沿。



(a) 分压方式(1)下的上升沿 (b) 分压方式(2)下的上升沿

图 4.6 不同分压方式下 A2 输出脉冲包络的上升沿

由图 4.6 中实际测试出的 A2 输出脉冲包络在分压方式(1)下的上升沿为 135ns, 分压方式(2)下的上升沿为 104.5ns。可以看出, 实测出分压方式(1)的上升沿是分压方式(2)的 1.29 倍, 这与分析计算结果相吻合, 因此, 为得到更快的上升沿, 选择 A2 的偏置分压方式为方式(2)。

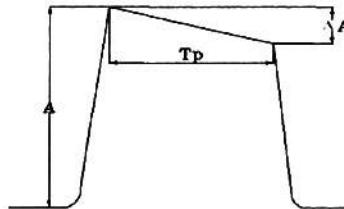


图 4.7 矩形脉冲波形

固态功率放大器模块在射频脉冲期间输出很大的峰值功率, 而功放模块工作电压为+28V, 因此在功放模块输出脉冲峰值功率时需要很高的峰值电流, 由电源本身提供模块所需的大电流是不现实的, 设计中在末级功率管的直流供电处连接储能电容来提供瞬间大电流。储能电容的选取直接影响到脉冲功率放大器输出波形的另一项重要参数: 脉冲顶降  $d$ , 如图 4.7。

$$d = \frac{\Delta A}{A} \quad [19] \quad (4-6)$$

它说明了在单个脉冲内所获得的输出功率大小波动。本论文要求的是 0.5dB, 即  $d=0.11$ 。脉冲顶降同时还取决于散热、饱和程度和引线电感。在供电电路中储能电容引起的脉冲顶降可以用以下公式计算

$$d = \frac{I_p T_p}{C V_{DD}} \quad (4-7)$$

式中,  $I_p$  是脉冲电流峰值,  $T_p$  是脉宽,  $C$  是储能电容,  $V_{DD}$  为脉冲开始时的供电

电压。由式(4-7)得  $C \approx 4383\mu\text{F}$ , 考虑到电容的漏电和设计冗余, 取  $C$  为  $4400\mu\text{F}$ , 为了减小储能电容到晶体管之间的引线电阻和电感, 储能电容尽量靠近馈电线安装。由于功率放大器的体积所限, 储能电容只能随功率放大器模块在整机中使用。

### 4.3 输出频谱优化

在本论文中, 除了输出幅频特性, 输出信号的杂散抑制、谐波抑制和包络对称性等频谱特性是另一重要的设计指标。输出信号频谱特性决定了接收机接收到信号的频谱纯度, 和接收质量。

#### 4.3.1 杂散信号分析

完成了匹配、供电和偏置电路, 整个功率放大器模块可以实现信号放大, 输出信号的时域指标满足要求, 但在测试输出信号的频谱时, 发现在频带外低端有杂散信号, 如下图,

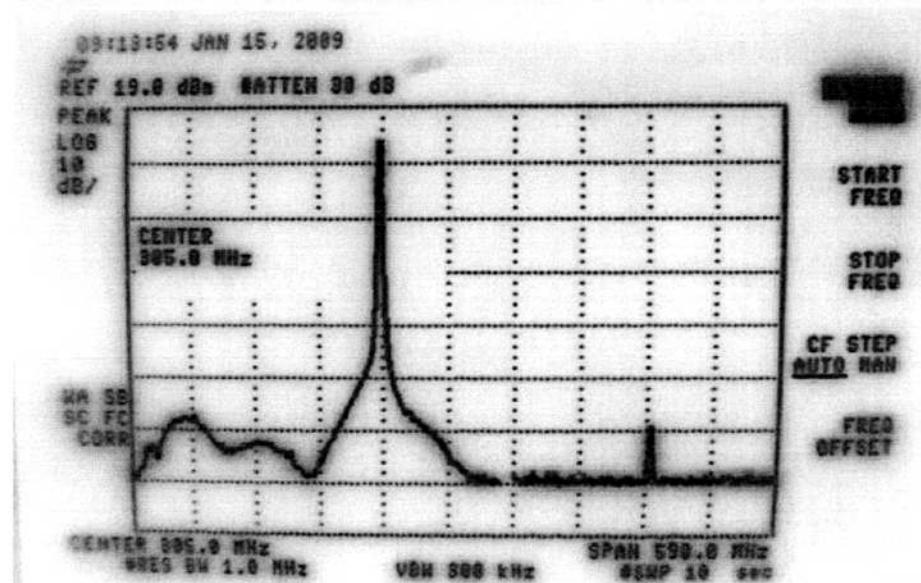


图 4.8 输出频谱中的杂散信号

杂散信号将减小输出信号的信噪比, 降低雷达的测距精度和距离分辨率。因此需要对杂散信号进行抑制, 达到杂散信号抑制比大于  $60\text{dBc}$ 。

对此现象进行分析, 放大器中的有用信号为周期调幅射频信号, 它可以看成周期矩形脉冲与余弦信号  $\cos\omega_0 t$  的乘积。

这样

$$f(t) = G(t) \cdot \cos\omega_0 t \quad (4-8)$$

因为周期矩形信号的傅里叶级数为

$$G(t) = \frac{E\tau}{T} + \frac{2E\tau}{T} \sum_{n=1}^{\infty} \frac{\sin(\frac{n\pi\tau}{T})}{(\frac{n\pi\tau}{T})} \cos n\omega t \quad (4-9)$$

其中  $\omega = 2\pi f = 2\pi/T$ , 直流分量、基波及各谐波分量的大小正比于脉幅  $E$  和脉宽  $\tau$ , 反比于周期  $T$ 。周期矩形信号包含无穷多条谱线, 但其主要能量集中在第一个零点以内, 即  $\omega \leq \frac{2\pi}{\tau}$  频率范围内。

根据频移特性, 可知  $f(t)$  的频谱为

$$\begin{aligned} F(t) &= \frac{1}{2} [G(\omega + \omega_1)t + G(\omega - \omega_1)t] \\ &= \frac{E\tau}{T} + \frac{2E\tau}{T} \sum_{n=1}^{\infty} \frac{\sin(\frac{n\pi\tau}{T})}{(\frac{n\pi\tau}{T})} [\cos n(\omega + \omega_1)t + \cos n(\omega - \omega_1)t] \end{aligned} \quad (4-10)$$

应用 *matlab* 软件算出周期调幅射频信号的频谱图, 图 4.9。但实际电路中 A1 的供电脉冲电压, A2 和 A3 的偏置脉冲电压都叠加在放大主路上, 经过逐级放大输出, 形成低端杂散信号。脉冲电压可以近似成周期矩形信号, 周期矩形信号与周期

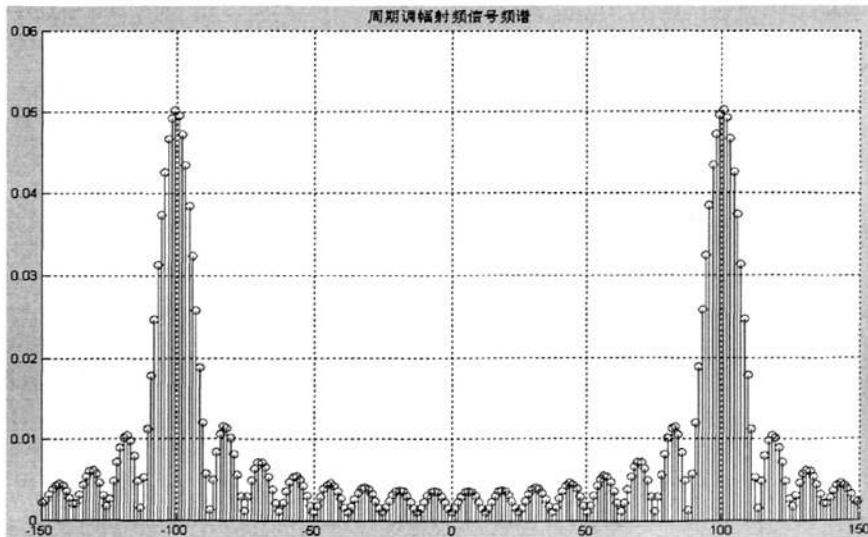


图 4.9 周期调幅射频信号频谱图

调幅射频信号的叠加频谱经 *matlab* 软件算出:

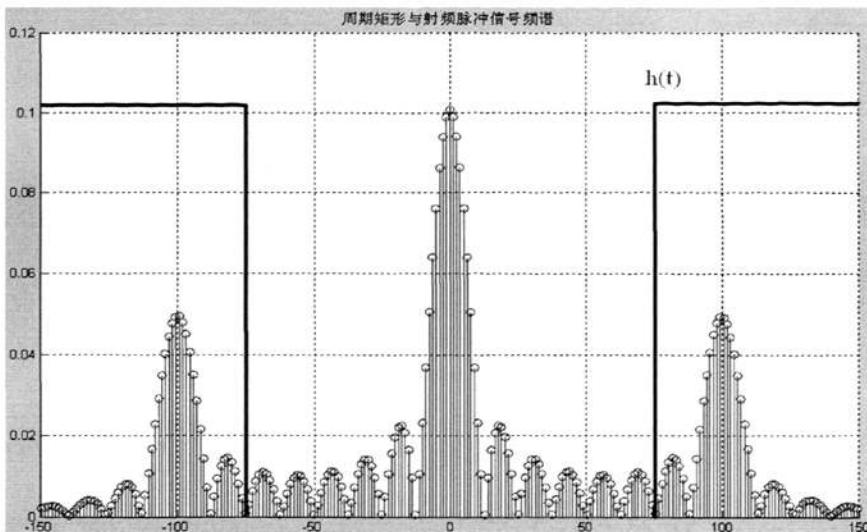


图 4.10 周期矩形信号与周期调幅射频信号的叠加频谱图

### 4.3.2 滤除杂散信号

为了滤除低频杂散信号，需要在放大器的输出串联一个高通滤波器  $h(t)$ ，即输出信号变为  $f_o(t)=f(t)h(t)$ 。滤波器采用集中参数的  $L$ 、 $C$  型结构，因为微带损耗大， $Q$  值低，其结构占用空间大，又不便调整。滤波器需要考虑的技术指标主要包括：

1. 截止频率  $f_c$  或频率范围( $f_1 \sim f_2$ )
2. 通带内容许的最大插入衰减  $L_A$ (dB)
3. 阻带内最小插入衰减  $L_{As}$ (dB)

由计算出的杂散信号的频率和有用信号的频率确定截止频率  $f_c=100\text{MHz}$ ，通带频率  $f_s=220\text{MHz}$ 。因为滤波器是串联在输出，所以要求通带内最大插入衰减小于  $0.3\text{dB}$ ，避免过多的功率耗散，降低输出效率。且通带内插入衰减接近一致，减小对输出功率带内平坦度的影响。为了抑制杂散信号，阻带内最小插入衰减大于  $8\text{dB}$ 。根据以上技术要求选用三阶最大平坦幅度特性的巴特沃兹型高通滤波器，虽然比契比雪夫型的带外衰减陡度小，但带内衰减纹波也小很多。应用 ADS 软件设计出滤波器如下，

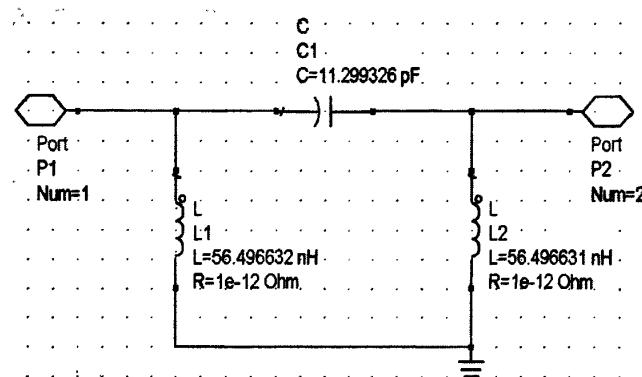
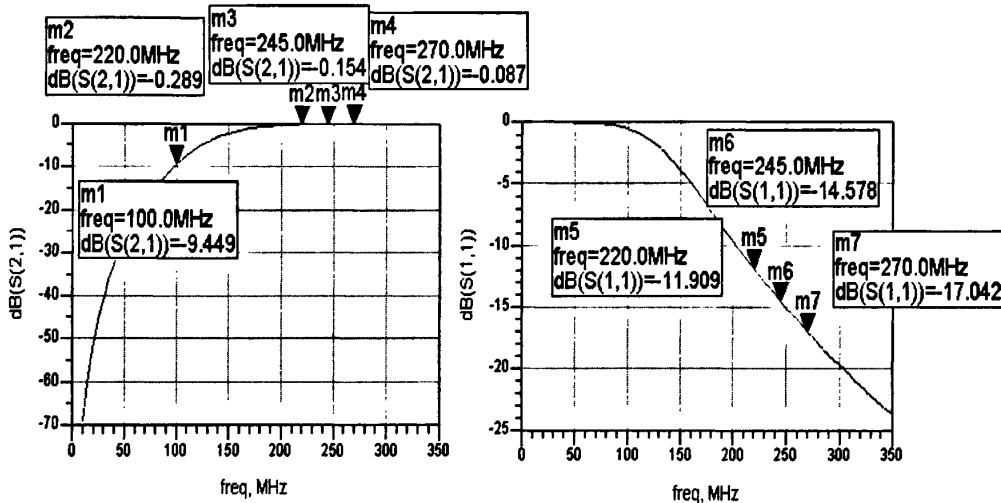


图 4.11 巴特沃兹型高通滤波器

仿真出的  $S$  参数如下。

图 4.12 滤波器的  $S$  参数

实现巴特沃兹型高通滤波器的电容、电感元件都采用集中电容、电感。现有电容产品由于没有 11.299pF 这一容值，只能选用接近的 12pF 电容。高通滤波器是串联在末级功率管 A3 的输出端，因此与小信号下的滤波器不同的是，集中电容、电感还需要考虑功率容量，既承受至少 170W 的脉冲功率信号通过。电感是由漆包线绕制的空心线圈构成，由式 (3-21) 计算出两个所需电感为：直径 0.5mm 的漆包线绕制成直径 3mm，3.5 圈的空心线圈。由于电感制作的一致性差异，和每个功率管 A3 不同的输出频率牵引，因此在实际电路中需要通过调整电感，对滤波器进行微调。经过滤波器后，放大器输出信号的频谱。从图 4.13 可以看出，高通滤波器起到了抑制杂散信号的效果，杂波抑制比大于 60dBc。

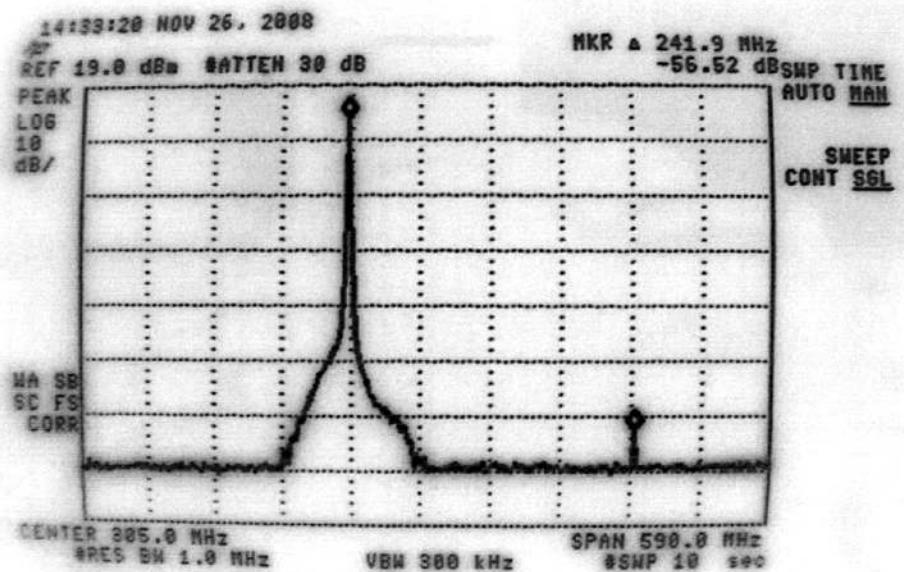


图 4.13 优化后的输出信号频谱图

#### 4.4 小结

高频功率放大电路设计包括匹配电路设计和供电、偏置电路设计。本章通过供电、偏置电路的优化设计，保证了系统实现正常的功率放大功能，且提高了系统的电磁兼容性能。同时尽量减小了对脉冲包络上升沿、下降沿、顶降的影响。另外利用三阶巴特沃兹型高通滤波器对功率放大器模块输出信号频谱中的杂散信号进行有效的抑制，优化了输出信号的频谱。设计出的系统电路原理图如图 4.14。

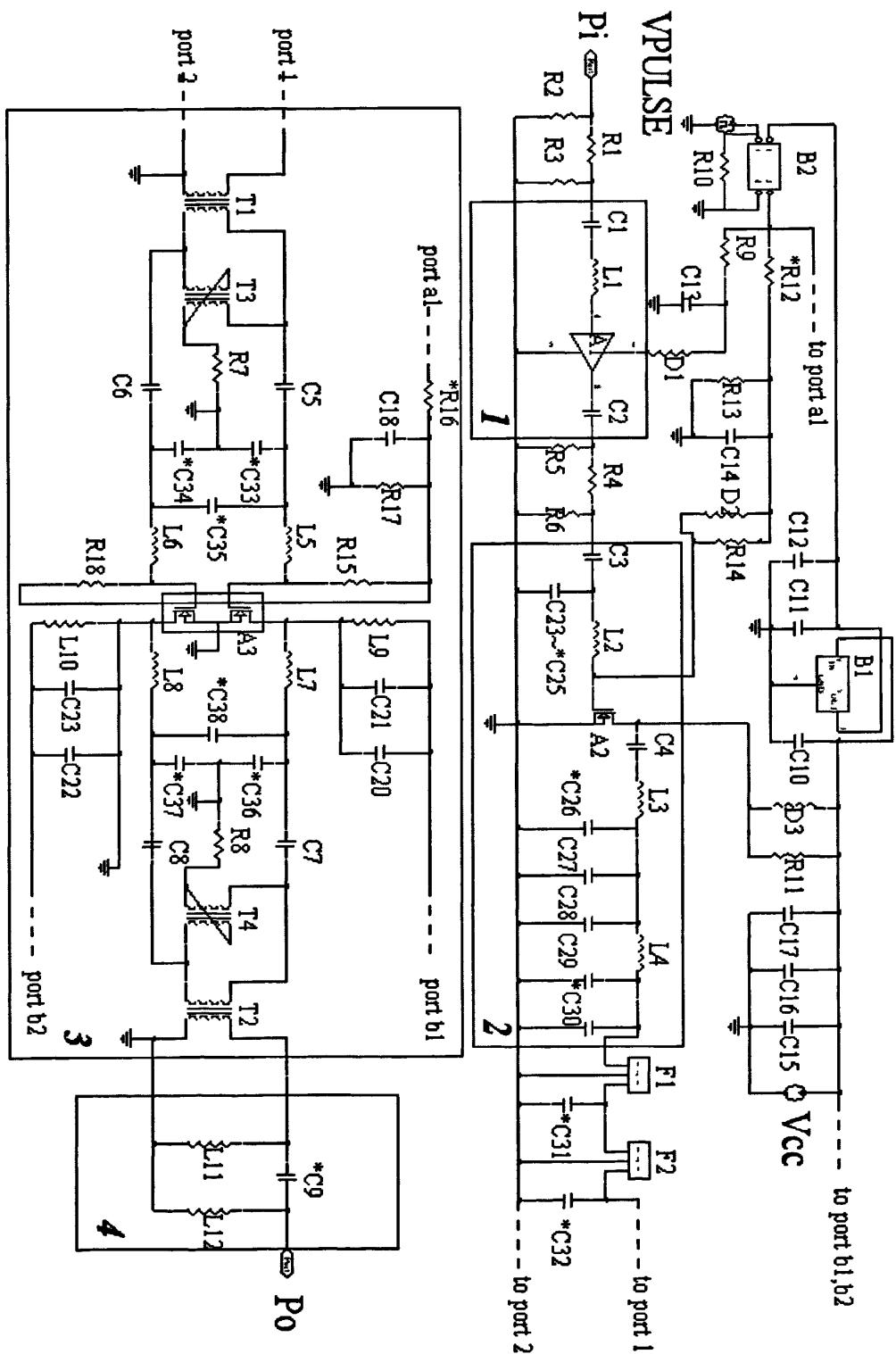


图 4.14 系统电路原理图

## 第五章 系统结构布局设计

系统的电特性需要安装在一个载体，即盒体中来实现。盒体既作为载体，容纳电路中的所有元器件。又作为导体，把元器件产生的热量散发出去，尤其是大功率器件。在详细分析功率放大器模块热特性的基础上，结合电路布局，完成系统结构布局设计。

### 5.1 热学设计

#### 5.1.1 热特性

高、低温及其循环会对大多数电子元器件产生严重影响，它会导致电子元器件的失效，进而影响整个设备的失效，这一点在大功率的电路模块上表现最为突出。所有的器件都有功率损耗限制。整流器件中如二极管、晶闸管、三端双向可控开关。功率损耗限制能用电流额度来表示，因为在导通状态，压降很易得到。然而，晶体管更复杂一些，无论三极管还是场效应管，在导通状态下的电压是由电路决定的。因此需要为三极管特定一个工作安全区，即在一个平面中电压电流界限区来说明功率耗散区域。这一工作区域通常是在法兰底盘为25℃时。在更高的温度，确保在工作条件下，结温不超过安全值。以下是对末两级场效应管在工作状态下的功率耗散进行分析，主要是连续工作状态和脉冲工作状态的区别，短脉冲工作状态和长脉冲工作状态的区别。然后根据场效应管在本系统中的工作状态，计算出整个系统即功率放大器模块所需的热沉面积，为下一步合理设计系统的外形结构打下基础。

##### 1. 连续工作功率耗散<sup>[20]</sup>

半导体的功率耗散能由器件工作时的导通电压和传导电流计算得到。器件的结温通过结与底盘之间的热阻 $R_{thj-mb}$ 来传导。热传导等效图如下

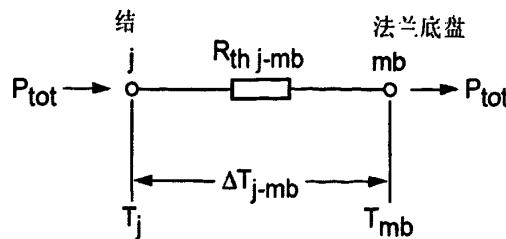


图5.1 晶体管中热传导等效图

$P_{tot}$  可以看作热流，结与底盘间的温差  $\Delta T_{j-mb}$  通过热传导方程有

$$P_{tot} = \frac{T_j - T_{mb}}{R_{thj-mb}} \quad (5-1)$$

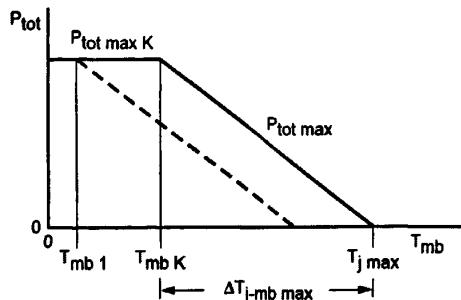


图5.2 晶体管最大直流功率耗散与管壳温度的函数关系

图5.2表示晶体管最大功率耗散与管壳温度的关系。 $P_{totmax}$ 受限于最大温差:

$$\Delta T_{j-mb \max} = T_{j \max} - T_{mbK} \quad (5-2)$$

或最大结温  $T_{jmax}$  ( $T_{mbK}$  通常为 25°C)

一种情况,  $T_{mb} \leq T_{mbK}$ :

$$P_{tot \max K} = \frac{\Delta T_{j-mb \max}}{R_{thj-mb}} \quad (5-3)$$

说明功率耗散有一个固定的额度, ( $P_{totmaxK}$  是低于  $T_{mbK}$  的最大直流功率耗散)。如果晶体管的底盘温度为  $T_{mb1}$ , 它的结温将比  $T_{jmax}$  低 ( $T_{mbK} - T_{mb1}$ ), 如图5.2虚线所示。在另一种情况中,  $T_{mb} > T_{mbK}$ :

$$P_{tot \max K} = \frac{T_{j \max} - T_{mb}}{R_{thj-mb}} \quad (5-4)$$

当管壳温度随图5.2中的斜线增加, 功率耗散必然减小。式(5-4)表明热阻  $R_{thj-mb}$  越低, 斜率越陡。在此例中  $T_{mb}$  是工作过程中最大管壳温度。

## 2. 脉冲功率耗散

功率晶体管工作在脉冲状态下, 功率耗散可以更高。制作功率晶体管的材料的温度容量是一定的, 即使有额外的功率损耗在晶体管上, 瞬间晶体管也达不到最高结温。功耗额度在脉冲状态下能够增加。增加的幅度取决于脉冲宽度和脉冲频率。晶体管加上功耗后, 晶体管的温度很快开始上升。如果功耗持续, 平衡将介于热产生和热消散, 使  $T_j$  和  $T_{j-mb}$  趋于稳定。一些热能将被晶体管的热容储存起来, 稳定条件将由晶体管与环境之间的热阻决定。当功耗停止, 晶体管将慢慢冷却(温升和冷却是一样的如图5.3)。

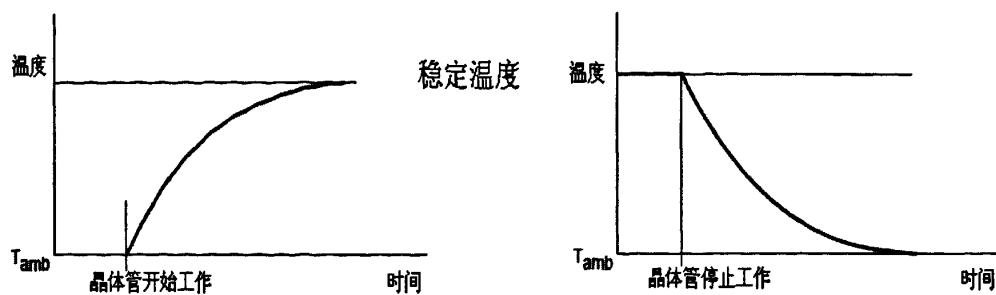


图5.3 管芯温升和冷却图

然而如果功耗在晶体管稳定之前停止,  $T_j$  和  $T_{j-mb}$  的峰值将比相同情况下连续功耗值低, 如图5.4。如果第二个脉冲与第一个相同, 在第二个脉冲结束后, 器件的温度峰值将比第一个脉冲结束后的高。后继的脉冲将使晶体管的温度持续升高, 直到新的稳定状态, 如图5.5。在这一稳定状态下的晶体管的温度将在平均值上下变动。如果向上漂移到额定温度区域以外的地方, 器件的寿命将减少。

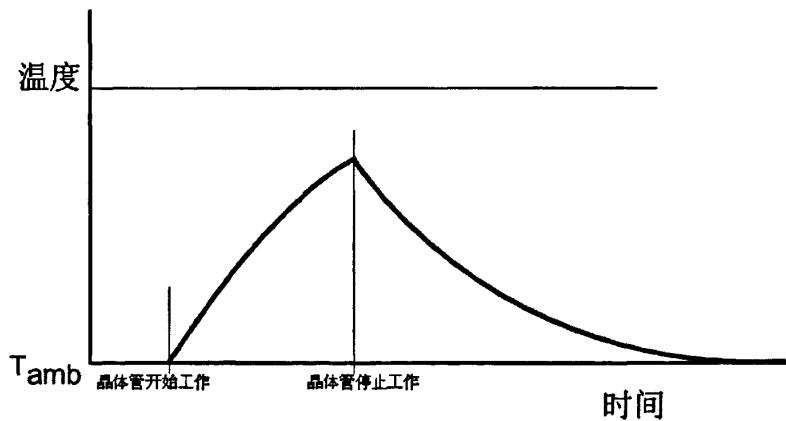


图5.4 脉冲状态下管芯温度图

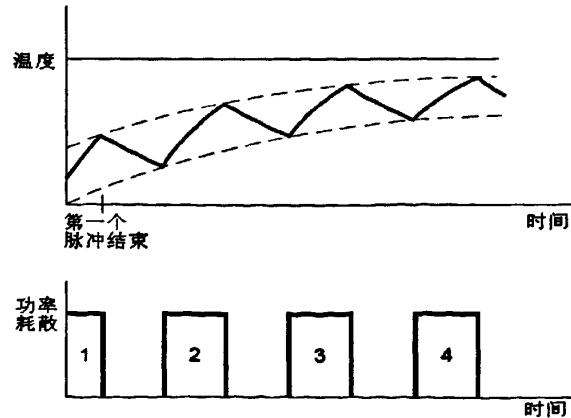


图5.5 连续脉冲状态下管芯温升图

一般来说, 脉冲越窄, 频率越低, 结温越低。式(5-5)分析,

$$P_{totM} = \frac{T_j - T_{mb}}{Z_{thj-mb}} \quad (5-5)$$

$Z_{thj-mb}$  是晶体管结与底盘之间的瞬时热阻。它与脉宽  $t_p$  和占空比  $\delta$  有关，

$$\delta = \frac{t_p}{T} \quad (5-6)$$

$T$  是脉冲周期。图 5.6 为一个典型的热阻与脉冲宽度，占空比之间关系的曲线图。

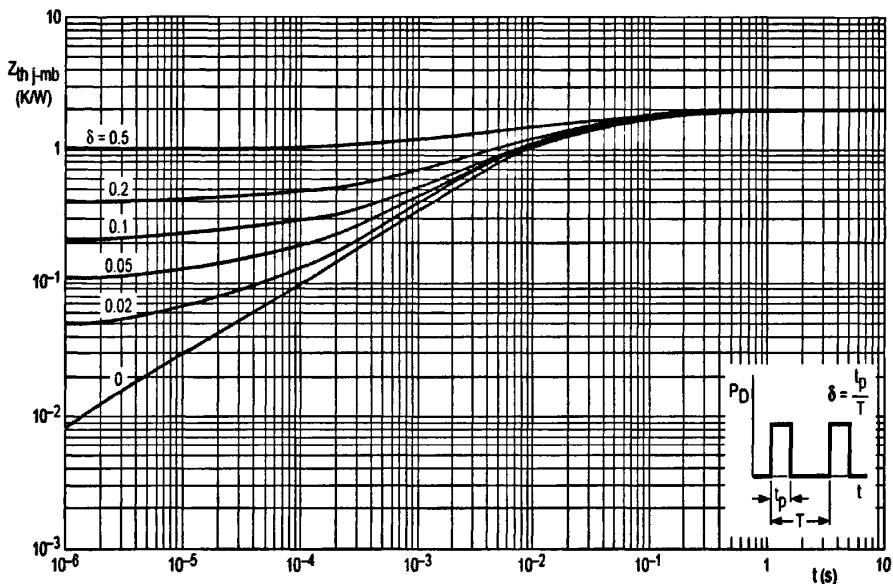


图 5.6 热阻与脉冲宽度，占空比关系图

另外最大脉冲功率耗散受限于最大温差  $\Delta T_{j-mb \ max}$ ，或者最大结温  $T_{j \ max}$ ，由式 (5-7) 和式 (5-8)，当  $T_{mb} \leq T_{mb \ K}$ ：

$$P_{tot \ max \ K} = \frac{\Delta T_{j-mb \ max}}{Z_{thj-mb}} \quad (5-7)$$

当  $T_{mb} > T_{mb \ K}$ ：

$$P_{totM \ max} = \frac{T_{j \ max} - T_{mb}}{Z_{thj-mb}} \quad (5-8)$$

在管壳温度  $T_{mb \ K}$  以下，最大功率耗散有固定的值，在  $T_{mb \ K}$  以上，功率耗散随着管壳的温度升高，线性减少。

#### 窄脉宽

当脉宽非常窄，由于晶体管内部的热容量使得结温的起伏可以忽略不计。因此唯一需要考虑的因素是平均功率耗散使结温升高。

$$P_{tot(av)} = \delta P_{totM} \quad (5-9)$$

瞬时热阻变为：

$$\lim_{t_p \rightarrow 0} Z_{thj-mb} = \delta R_{thj-mb} \quad (5-10)$$

当脉宽减小时，曲线  $Z_{thj-mb}$  渐进式接近这一值。图 5.6 所示，占空比在 0.1-0.5 之间，由式 (5-10) 所给的界限值实际达到  $t_p = 10^{-6}$  s。

长脉宽

当脉宽增加时，结温在脉冲结束后，达到一个平稳值。瞬间热阻趋近于连续功率耗散热阻。

$$\lim_{t_p \rightarrow \infty} Z_{thj-mb} = R_{thj-mb} \quad (5-11)$$

图 5.6 表明当脉宽  $t_p$  变宽， $Z_{thj-mb}$  接近  $R_{thj-mb}$ 。一般来说当脉宽为 (0.1-1) s 时，对于大多数晶体管，瞬时热阻效应失效。这一时间主要由材料和管壳的结构，芯片的尺寸，安装方式等其它因素决定。脉冲宽度超过这一时间，就接近于连续波工作。

由以上分析建立等效热路，然后根据等效热路对放大器进行热设计。图 5.8 为简化了的热路模型<sup>[21]</sup>，其中， $P_D$  为晶体管的耗散功率； $T_j$  为晶体管实际工作结温； $T_c$  为管子外壳温度； $T_f$  为盒体的最高温度； $T_a$  为环境空气温度； $R_{th}$  为晶体管内热阻 (°C/W)； $R_{Tb}$  为晶体管外壳与盒体之间的接触热阻； $R_{Tf}$  为盒体热阻，与盒体的材料、形状和面积有关。 $R_{Tf}$  可通过下式计算：

$$R_{Tf} = (T_j - T_a) / P_D - R_{th} - R_{Tb} \quad (5-12)$$

其中晶体管热阻  $R_{th}$  为

$$R_{th} = \frac{\Delta T}{P_{diss}} \text{ [°C/W]} \text{ 或 } \Delta T = R_{th} \cdot P_{diss} \text{ [°C]} \quad (5-13)$$

$\Delta T$  是由热接触导致的升高温度， $P_{diss}$  是耗散功率，其中热阻  $R_{th}$  的示意图如图 5.7

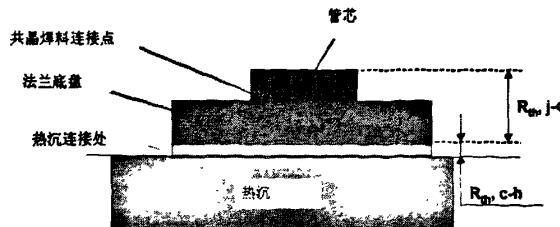


图 5.7 热阻示意图

图中  $R_{th, j-c}$  为管芯到管壳的热阻， $R_{th, c-h}$  为管壳到热沉的热阻，对于焊料连接  $R_{th, c-h}$  可以忽略不计

$$P_{diss} = P_{dc} - P_{rf,out} + P_{rf,in} [W] \quad (5-14)$$

$$P_{dc} = V_{ds} \cdot I_{ds} [W] \quad (5-15)$$

$$P_{diss} = \left[ \frac{P_{dc}}{P_{rf,out}} - \frac{P_{rf,out}}{P_{rf,out}} + \frac{P_{in}}{P_{rf,out}} \right] \cdot P_{rf,out} [W] \quad (5-16)$$

$$P_{diss} = \left[ \frac{1}{\eta_D} - 1 + \frac{1}{10^{10}} \right] \cdot P_{rf,out} [W] \quad (5-17)$$

由式(5-13), 式(5-17)可知, 要让晶体管工作温度尽量低可以:

- $R_{th}$  应该尽可能低
- $\eta_D$  尽可能高
- $G_p$  尽可能高

管子的极限结温  $T_{jm}$  为 200°C; 管子内热阻  $R_{th}$  为 0.75°C/W, 考虑到  $R_{th}$  随晶体管壳温升高而增大, 实际设计中取  $R_{th}=0.85°C/W$ ;  $R_{Tb}$  通过查表为 0.55°C/W, 因此,

$$R_{Tf} = (T_j - T_a) / P_D - R_{th} - R_{Tb} = 0.7 (\text{°C}/\text{W}) \quad (5-18)$$

得出  $R_{Tf}$  后, 散热面积为:

$$A = \frac{1}{R_{Tf} \cdot K \cdot \eta} \quad (5-19)$$

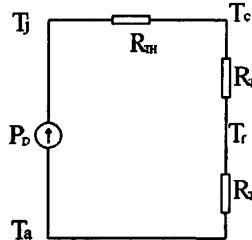


图 5.8 简化热路模型

式(5-19)中,  $K$  为对流换热系数 [ $\text{W}/(\text{m}^2 \cdot \text{°C})$ ],  $\eta$  为盒体的散热效率。计算出盒体的散热面积为  $560\text{cm}^2$ <sup>[22]</sup>。

## 5.2 盒体设计

功率放大器模块结构设计是放大器模块性能和质量的重要保证, 放大器模块的可靠性、安全性、环境适应性、工艺可操作性和小型化等在很大程度上都通过结构设计来实现。精巧的结构设计是研制高性能放大器模块的基础。本节主要叙述了热设计和腔体容积设计这两个重要方面在结构设计中的实现。

本论文所设计的功率放大器模块工作时的平均效率为 45%, 意味电源功率中

有超过一半的功率（约 25W）要变成热量散发在盒体上，如果散热不好将增加功率管的热阻和结温，这样将减小功率放大器的输出功率，降低效率。更糟糕的是还有可能造成功率管的烧毁。为了保证功放组件在环境温度  $-40^{\circ}\text{C} \sim +70^{\circ}\text{C}$  范围内稳定可靠地工作，要求功率晶体管的结温在最坏的情况下不超过  $135^{\circ}\text{C}$ ，在盒体设计时取结温为  $T_f = (0.5 \sim 0.8) T_{jm}$ 。

功率放大器模块的体积小，无法提供足够的散热面积，只能通过盒体与整机系统中的散热器紧密连接，在热源至最终散热环境之间提供一条低热阻通道把热量迅速地传递出去，以便满足可靠性的要求。即通过合理的结构设计把功率放大器盒体上的热量迅速通过与之相连接的整机散发出去。

盒体的材料选用普通黄铜 (H62)，它具有较好的力学性能和工艺性能，且导热系数和性价比相对于其它金属具有明显的优势。A2、A3 这两级主要发热源钎焊于盒体上，并把 A3 钎焊处的盒体设计成一个突出的方形岛，这个方形岛直接与整机的壳体接触，且在安装时将接触表面涂上导热脂，以填充空气隙，缩短散热途径，提高散热性能。结构图如图 5.9。

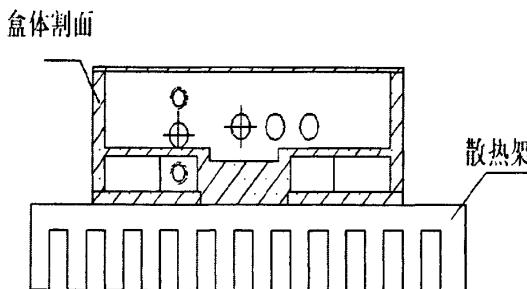


图 5.9 功率放大器模块盒体结构示意图

另一方面，盒体的容积必须足够大，能够为所有电路提供足够大的装配空间。利用现代先进的数控机床，把铜块铣挖成二层结构，盒体的两面腔体可供电路布局。再在两个腔体之间的夹墙上制作通孔，以供两个腔体之间的电气连接。在两面配做合适的盖板，使整个盒体变成一个独立的封闭空间。于盒体两侧制作通孔，在通孔中安装玻璃绝缘子作为电源接头和信号输入输出接头。

### 5.3 电路板设计和装配

对于放大器模块来说，印制线路板设计是其从电原理图变成一个具体模块必经的一道设计工序，其设计的合理性与模块的生产和质量紧密相关。实现一个具体模块的最后一道工序是工艺装配，即把所需元器件、电路板和盒体按照工艺流程，以电原理图为依据装配在一起。

### 5.3.1 电路板设计

基板是高频电磁场传输媒质，又是电路支撑体。对基片的要求是频率损耗小、表面光滑度高、硬度强、韧性好、价格低。

高频电路的设计一般应遵循下列原则：

- a)选用低损耗介质材料，材料厚度和介电常数应非常均匀；
- b)当用印制图形制作高频电路及元器件时，图形和衬底尺寸等参数，一般要经 CAD 容差分析后确定，并要有严格的加工精度和表面光洁度要求；
- c)进行电磁兼容性设计时，还必须考虑腔体谐振和高频互耦效应的影响；
- d)电路应尽可能缩短印制导线的长度；地线、电源线应足够宽；
- e)输入线与输出线必须保持足够的距离；电源线应尽可能短；各级放大器应加去耦电容；
- f)合理布设元器件位置，尽可能提高元器件布设密度，以利于减少导线长度、控制串扰和减少印制板板面尺寸；
- g)整个板面元器件排列应整齐有序。发热元器件分布和布线密度应均匀；
- h)大功率元器件周围不应布设热敏元件，并与其它元件保持足够的距离；

根据以上这些电路板设计原则，选择厚度( $h$ ) 0.5mm 的环氧树脂板作为介质基板，该基板在 300MHz 下的介电常数( $\epsilon_r$ )为 3.6，微带线的导体厚度( $t$ ) 0.01mm。根据以下公式计算出所需阻抗的微带线宽度( $W$ )。

$$Z_0 = \frac{120\pi}{\sqrt{\epsilon_r}} \left[ \frac{W_e}{h} + 1.393 + 0.667 \ln \left( \frac{W_e}{h} + 1.444 \right) \right]^{-1} \quad \frac{W}{h} \geq 1 \quad (5-20)$$

$$\frac{W_e}{h} = \frac{W}{h} + \frac{\Delta W}{h} \quad (5-21)$$

$$\frac{\Delta W}{h} = \frac{1.25}{\pi} \frac{t}{h} \left( 1 + \ln \frac{2h}{t} \right) \quad (5-22)$$

$$\epsilon_r = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \frac{1}{\sqrt{1 + 12h/W}} - \frac{\epsilon_r - 1}{4.6} \frac{t}{h} \sqrt{\frac{h}{W}} \quad (5-23)$$

由以上四式计算出基板的  $50\Omega$  微带线宽度  $W=1.1\text{mm}$ 。

元器件位置布局原则。元器件布局是实现一个优秀 RF 设计的关键。最有效的技术是首先固定位于 RF 路径上的元器件并调整其方向，以便将 RF 路径的长度减到最小，使输入远离输出。并尽可能远地分离高功率电路和低功率电路。PCB 堆叠设计原则。最有效的电路板堆叠方法是将主接地面(主地)安排在表层下的第二层，并尽可能将 RF 线布置在表层上。将 RF 路径上的过孔尺寸减到最小，这不仅

可以减少路径电感,而且还可以减少主地上的虚焊点,并可减少 RF 能量泄漏到层叠板内其他区域的机会。

设计出电路板如下,

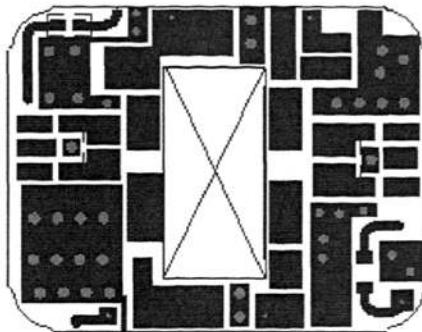


图 5.10 电路板图 1

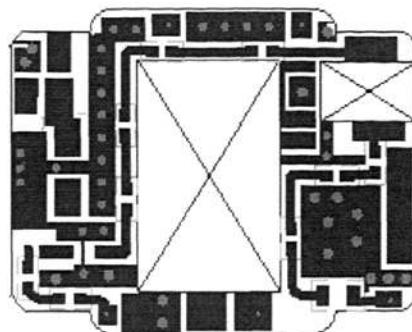


图 5.11 电路板图 2

### 5.3.2 电路板装配

装配质量的好坏直接决定了功率放大器的质量和可靠性。本论文所用到的主要是电装配工艺。以下简单介绍装配工艺过程:

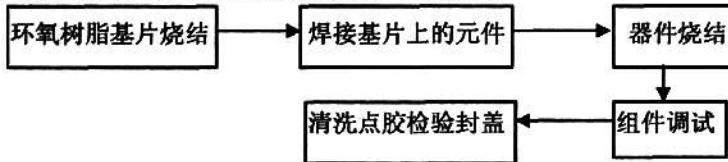


图 5.12 功率放大器装配流程图

1. 装配电路印制板。将电路印制板进行修正后, 加温器升至  $200^{\circ}\text{C} \sim 220^{\circ}\text{C}$  温度, 将电路印制板和壳体预涂  $183^{\circ}\text{C} \pm 5^{\circ}\text{C}$  锡料后, 装入壳体并压实, 移开加温器, 冷却。
2. 在装配好电路印制板的盒体中装入玻璃绝缘子, 焊接在微带线上。按设计, 沾助焊剂将除 A2、A3 以外的元器件用  $183^{\circ}\text{C} \pm 5^{\circ}\text{C}$  焊锡焊接在电路印制板上。为了避免高压静电损坏器件, 操作人员及烙铁都应采取防静电措施。
3. 将壳体放在加温器上, 将加温器升至  $160^{\circ}\text{C} \sim 175^{\circ}\text{C}$  温度, 用  $154^{\circ}\text{C} \pm 5^{\circ}\text{C}$  焊锡将 A2、A3 烧结在盒体的固定位置。检验电路焊接质量, 确保无虚焊, 漏焊。

### 5.4 小结

以上在分析了热设计的基础上, 计算出最佳散热面积, 确定电路结构布局、元件排列等与结构设计相关的问题, 以消除自激和振荡的隐患。根据盒体结构布局电路, 形成电路板。最后装配出的放大器模块实际照片如下:

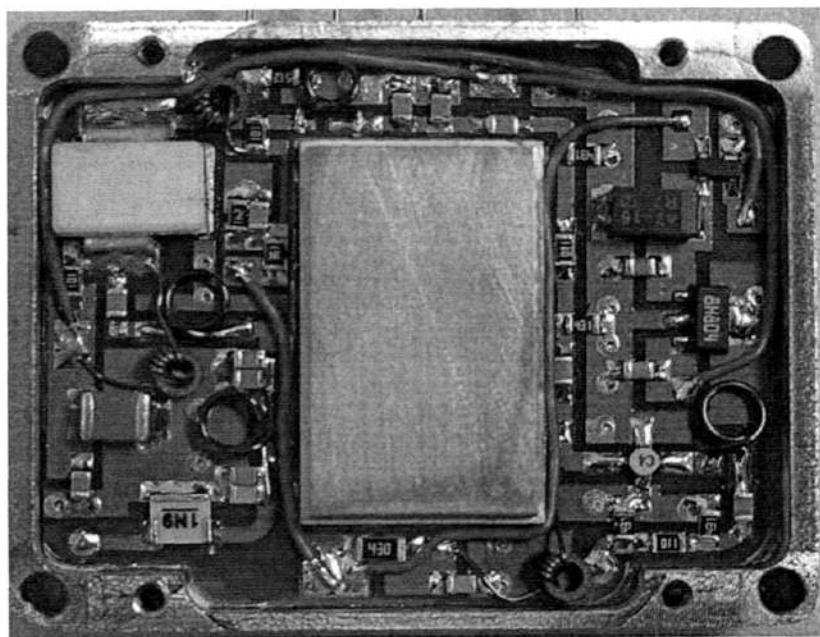


图 5.13 功率放大器模块背面照片

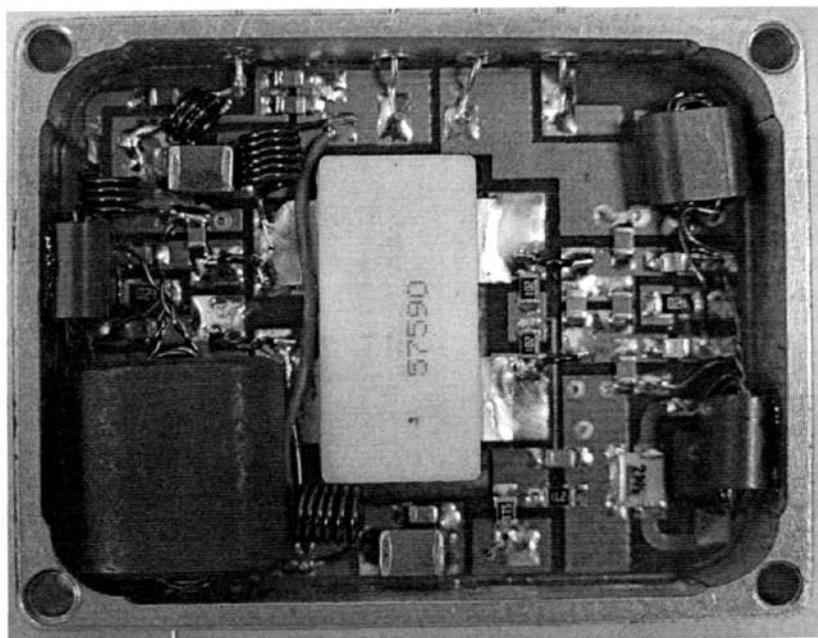


图 5.14 功率放大器模块正面照片

## 第六章 研制结果及分析

根据前面的分析优化设计, 研制出所需的功率放大模块, 对研制出的功率放大器模块进行实验分析, 主要包括幅频特性、S参数、频谱特性和抗失配能力测试。测试的技术指标比较多, 需要用到不同的测试系统。图 6.1 是功率放大器幅频特性测试框图。由于功率放大器的输出功率很大 (脉冲 170W), 因此在功率放大器的输出端还应该串接一个 40dB 衰减器, 防止烧毁检波器。测试前应先校正测试系统, 校正后就可以测试功率放大器的幅频特性, 增益起伏, 输入驻波, 相位稳定度。

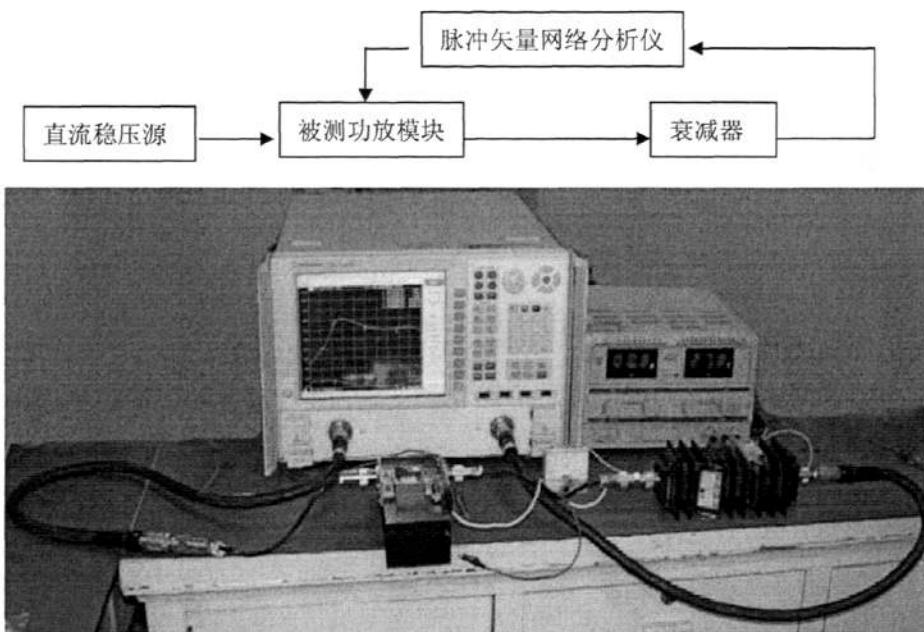


图 6.1 功率放大器模块幅频特性和相位测试

测试功率放大器模块的幅频特性如图 6.2。测试出功率放大器模块 S 参数如表 6.1。另外还测出带内功率平坦度为 0.52dB。

表 6.1 功率放大器模块的 S 参数

$f$ (MHz)	220	245	270
$S_{11}$ (VSWR)	1.58	1.17	1.42
$S_{21}$ (dB)	51.05	51.27	51.10

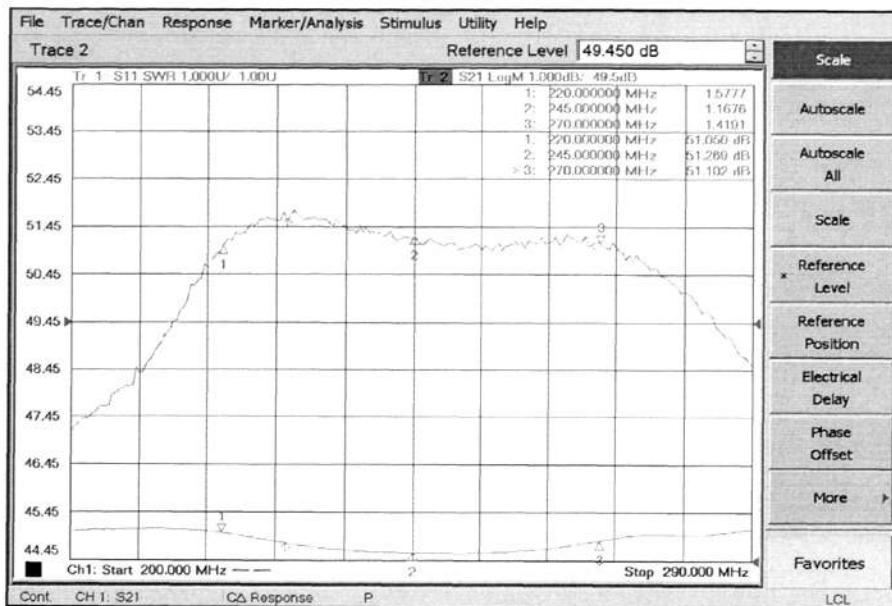


图 6.2 功率放大器模块的幅频特性

图 6.3 是测试功率放大器脉冲包络的测试框图。在此测试系统中可以测试脉冲输出功率，功率起伏，脉冲包络的上升沿和下降沿，谐波抑制，杂波抑制。

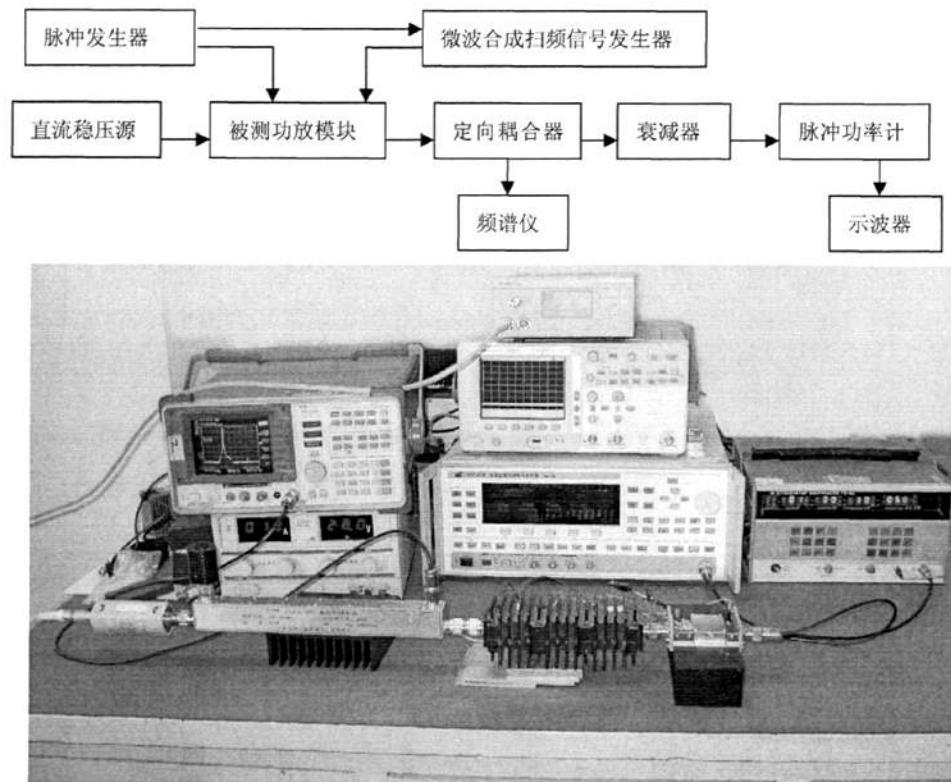


图 6.3 功率放大器模块脉冲包络测试

测试出输出信号  $1\mu\text{s}$ 、 $1\text{ms}$  脉宽包络和上升、下降沿：

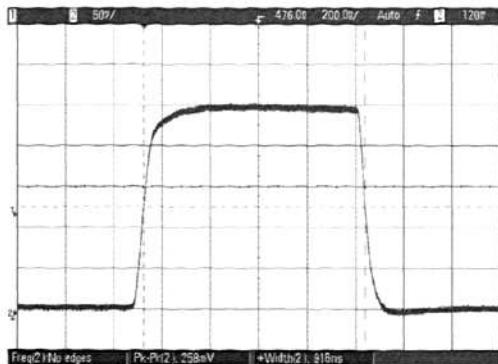


图 6.4  $1\mu\text{s}$  脉宽包络图

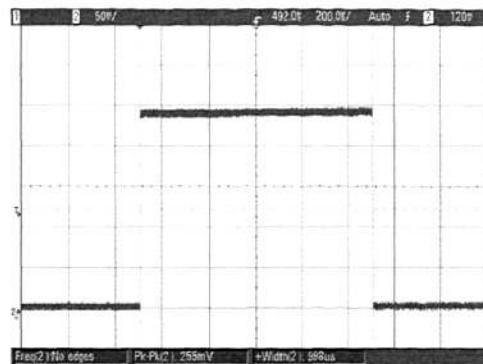


图 6.5  $1\text{ms}$  脉宽包络图

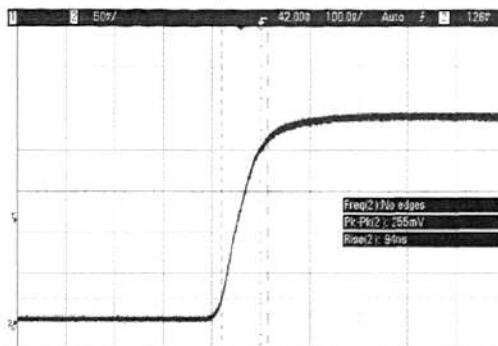


图 6.6 上升沿

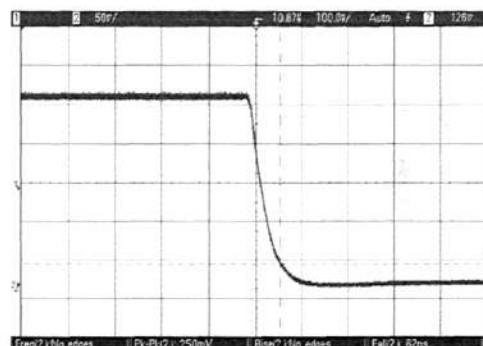


图 6.7 下降沿

测试功率放大器模块在全频带内的输出功率和效率，如图 6.8。

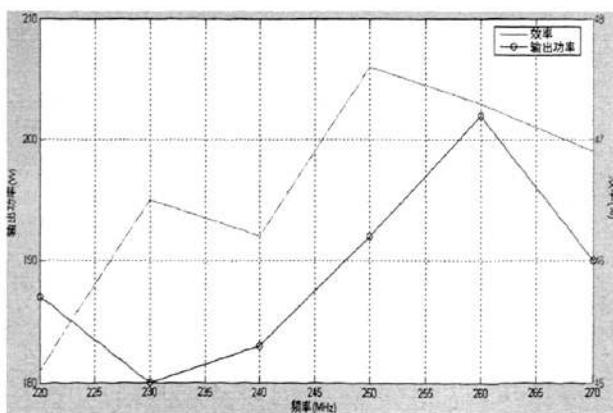


图 6.8 功率放大器模块输出功率和效率

从图 6.8 可知，功率放大器模块的输出功率全频带内大于  $180\text{W}$ ，功率波动  $0.52\text{dB}$ ，平均效率在  $45\% \sim 47.5\%$  之间。

图 6.9 是测试功率放大器的抗失配能力的测试框图。在测试时改变移相器的相位监测全相位  $360^\circ$  下的抗失配能力，从频谱仪上可以监测到功率放大器是否稳定。

工作。

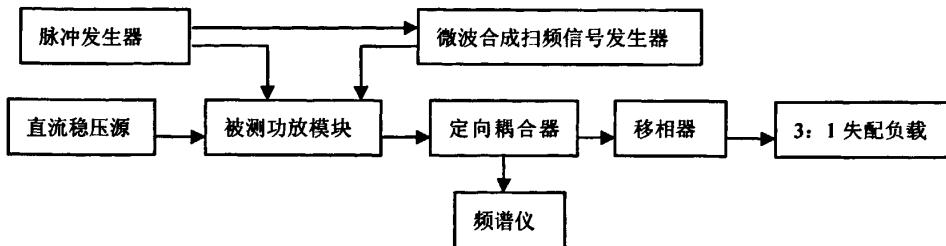


图 6.9 功率放大器模块抗失配能力测试框图

通过试验，功率放大器模块在 3: 1 的负载失配下工作，没有振荡和自激。

以上这些测试结果证明所研制的功率放大模块满足设计要求。实际应用特征证明能满足工程应用要求，并且有良好的可靠性。

## 第七章 结束语

固态功率放大器模块是雷达系统发射部分的一个最重要部件，是信号向外发射部分的“咽喉”，它的性能优劣决定了雷达系统性能的好坏。因而固态功率放大器模块的设计研究和优化匹配是一项非常重要的课题。当前雷达技术发展迅速，对固态功率放大器模块研究的重要性日益显著，也备受各国同行们的关注。

本文通过对高频放大器原理、性能分析，利用  $L$  型变换匹配电路和传输线变压器，结合 ADS 软件进行仿真优化设计，同时在腔体结构设计中设置了隔断墙，有效解决了空间电磁耦合隔离，应用增加有效散热横截面积，缩短热传导途径等热设计技术，减小了整个放大器模块的热阻，并利用二层组装技术增加电路布局空间，最终研制出工作频率  $220\text{MHz} \sim 270\text{MHz}$ ,  $G_P=50\text{dB}$ , 输出脉冲功率  $170\text{W}$ , 体积为  $50\text{mm} \times 40\text{mm} \times 16\text{mm}$  的高性能、小型化、高可靠的放大器模块。

放大器模块的研制成功，并以其优越的电性能，体积小，可靠性高等优点，满足了工程需求，已经大量应用于雷达系统中。在以后的研究中，还有以下两个方面需要进一步深入研究和改进：

- 进一步提高放大器模块的效率，可以使末级放大器件工作方式为宽带E类，这样整个放大器模块的效率可以达到70%以上。
- 利用国产功率器件芯片，开发出相同性能的集成放大器模块，使体积再进一步减小。

## 致谢

在论文完成之际，我首先要向我的指导老师十三所副总工程师、理学博士刘英坤教授致以诚挚的谢意和崇高的敬意。感谢他在繁忙的工作中还抽出时间指导我完成论文。多年来的教诲和做事态度的要求使我成长许多。我还要向我的另一位指导老师张鹤鸣教授致以诚挚的谢意。本文的工作从方案论证，到论文的修改和完成都是在张老师的指导下完成的，张老师深厚的理论功底，丰富的实际经验，孜孜不倦的教诲都使我受益非浅，也促成了本文的顺利完成。

在此，我还要向杨光晖高工、何宇新高工致以深深的敬意，感谢他们在我完成论文期间给予的宝贵意见。另外也要感谢刘向阳技师，是他高超的工艺装配技术使我的设计得以高质量地完成。

最后特别感谢我家人一直以来给我信心、鼓励和支持。

## 参考文献

- [1]高葆新, 微波集成电路, 第一版, 北京: 国防工业出版社, 1995. 5 pp75。
- [2]Evans A D et al. Electronics . 1978 Vol. 22 pp105.
- [3]康华光, 电子技术基础(模拟部分), 第四版, 北京: 高等教育出版社, 1998. 8 pp198-204。
- [4]Markus Mayer and Holger Arthaber, RF Power Amplifier Design, 2001. 6 pp6-9.
- [5]Guillermo Gonzalez, Microwave Transistor Amplifiers Analysis and Design, Second Edition. UN: Prentice Hall, Inc. 2003. 6 pp189-193.
- [6] B. Becciolini, Impedance Matching Networks Applied to RF Power Transistors, Freescale Semiconductor Application Note . 2005. 10 pp1-3.
- [7] Peter Vizmuller, RF Design Guide: Systems, Circuits and Equations, 1995 Artech House INC . 685 Carton Street. Norwood. pp71.
- [8] Grebennikov, RF and Microwave Power Amplifier Design, First Edition. UN: McGraw-Hill Companies, Inc. 2006. 4. pp88-89.
- [9]A. Tam, Network Building Blocks Balance Power Amp Parameters, Microwaves & RF, Vol. 23, July 1984, pp81-87.
- [10]V. M. Bogachev and V. V. Nikiforov, Transistor Power Amplifiers, Moskva: Energiya, 1978.
- [11]R. S. Carson, High-Frequency Amplifiers, New York: John Wiley & Sons, 1975.
- [12]Reinhold Ludwig and Pavel Bretschko, RF Circuit Design Theory and Application, Pearson Education, Inc. 2002. 5 pp15.
- [13]B. M. Lee, Apply Wideband Techniques To Balanced Amplifiers, Microwaves, Vol. 19, Apr. 1980. pp83-88.
- [14]谢嘉奎, 电子线路(非线性部分), 第四版, 北京: 高等教育出版社, 2000. 5 pp41-47。
- [15]Three Balun Designs For Push-Pull Amplifiers, Motorola RF Device Data Vol. 7, pp255-260.
- [16]Dave Wisherd, Microstrip Methods To Balance Amplifiers, Microwave, July 1980 pp54-62

- [17]Richard Fery P E, A 300W MOSFET Linear Amplifier For 502MHz, QMX magazine courtesy of ARRL Inc. May/June 1999. pp13.
- [18]D. H. Steinbrecher, An Interesting Impedance Matching Network, IEEE Trans. Microwave Theory Tech, Vol. MTT-22, July 1954 pp52-55.
- [19]陈俐, 脉冲C类固态功率放大组件的指标分析, 现代电子, 2002. 第3期. pp50
- [20] A. H. Hilbers, Philips Semiconductors Discrete Semiconductor Packages, 1999. 5. Chapter 5 pp2-9.
- [21]康华光, 电子技术基础(模拟部分), 第四版, 北京: 高等教育出版社, 1998. 8 pp213
- [22]汪择宏, 电子仪器中散热器热阻的计算方法, 机械与电子, 2008. 第4期. pp95

## 研究成果

在硕士研究生期间取得的研究成果如下：

### 一、参加科研情况

序号	研究内容	项目名称
1	项目负责人, 总装备部新品项目, 研制成功 L 波段、大功率、高增益、小型化功率放大器。	JGF-128 型功率放大器
2	项目负责人, 中国工程物理研究院科研项目, 负责神光Ⅱ系统窄脉冲发生器控制平台。	ps 级任意整形脉冲发生器
3	项目负责人, 中国电子科技集团公司第三十八研究所科研项目, 研制出 P 波段大功率放大器。	MAF0810 型功率放大器

### 二、发表论文情况

李俊敏 刘英坤. “米波功率放大器模块的小型化设计和研制”. 半导体技术, Vol. 34. pp283, 2009, 3 月。

# 小型化VHF脉冲高功率放大器模块设计与研制

作者： 李俊敏  
学位授予单位： 西安电子科技大学

本文链接： [http://d.g.wanfangdata.com.cn/Thesis\\_Y1668658.aspx](http://d.g.wanfangdata.com.cn/Thesis_Y1668658.aspx)