

南开大学

---

硕士学位论文

---

CIGS薄膜太阳能电池异质结的研究

---

姓名：薛玉明

---

申请学位级别：硕士

---

专业：微电子学与固体电子学

---

指导教师：孙云

---

20030501

## 摘 要

CIGS薄膜太阳能电池异质结特性的优劣直接影响着电池性能的优劣，因此很有必要系统地研究CIGS太阳能电池的异质结。对于该课题，以前还没有人来专门研究。

本论文首先阐述了异质结的物理基础，阐述了 CIGS 薄膜太阳能电池异质结的光伏效应和电池的工作原理。通过实验，优化了制备 CIGS、CdS、ZnO 薄膜的工艺。在此基础上，对 CIGS 薄膜太阳能电池的异质结作了初步研究，揭示了目前制备的 CIGS 薄膜太阳能电池异质结存在的一些问题，由此，引入 OVC (Ordered Vacancy Compound)，即在 CIGS 薄膜表面制备富 In 的薄层，来解决这些问题，改善异质结的特性，提高 CIGS 薄膜太阳能电池的性能。

在以上改进的基础上，我们进行了结构为 Glass/Mo/CIGS/OVC/CdS/i-ZnO/n-ZnO/Al 的 CIGS 薄膜太阳能电池的试制探索，对其性能进行了测试分析，提出了一些改进意见。

关键词：异质结、薄膜太阳能电池、CIGS、OVC、CdS、ZnO

# Abstract

The junction characteristic of the heterojunction of the CIGS thin film solar cells directly influences the properties of the solar cells. Therefore, it is necessary to research the heterojunction of the CIGS thin film solar cells systematically. No one did special research on this domain in the past.

The thesis firstly dissertates the basic knowledge of the heterojunction, the PV effect of the heterojunction and the work principle of the CIGS thin film solar cells. By a lot of experiments, we optimize the fabrication techniques of the CIGS, CdS, and ZnO thin films. On the basis, we do pilot study on the heterojunction of the CIGS thin film solar cells, bring to view some problems existed in the heterojunction of the CIGS thin film solar cells which are fabricated now. OVC (Ordered Vacancy Compound), which is a thin layer fabricated on the surface of the CIGS thin film, is used to solve those problems, improve on the junction characteristic of the heterojunction and the properties of the CIGS thin film solar cells.

In the basis of those improvements above, we have fabricated the CIGS thin film solar cells with the structure of Glass/Mo/CIGS/OVC/CdS/i-ZnO/n-ZnO/Al, tested and analyzed the properties of those solar cells. Some advices are put forward to improvement on the properties of the CIGS thin film solar cells.

**Key words:** Heterojunction; Thin film solar cells; CIGS; OVC; CdS; ZnO

## 前 言

## 一 背 景

人类社会的发展伴随着能源消耗的增加，与此同时，常规能源（如石油、煤炭等）储量在逐年减少，而且使用常规能源造成环境污染和气候恶化，导致地球生态环境的污染、破坏日趋严重。因此，人类对“可再生能源”、“绿色能源”的研究、开发和利用越来越重要、紧迫。这其中，太阳能无疑是人类未来能源的首选。

太阳能在地球上分布最广，储量最大、稳定、持久，对它的利用也最廉价，而且清洁无污染。太阳内部进行着剧烈的由氢聚变成氦的热核反应<sup>[1]</sup>，并不断向宇宙空间辐射出巨大的能量。太阳每秒钟向太空发射的能量约  $3.8 \times 10^{20}$  兆瓦，而每年投射到地面上的太阳能为  $1.05 \times 10^{18}$  千瓦时，相当于  $1.3 \times 10^{15}$  吨标准煤。按照目前太阳质量消耗速率计，太阳内部的热核反应足以维持  $6 \times 10^{10}$  年，相对于人类发展历史的有限年代而言，真可以说是“取之不尽，用之不竭”的能源。

太阳能电池是利用半导体的光伏效应直接将太阳能转换成电能，是一种清洁、高效、廉价、无污染的“绿色”新型能源。它已有近五十年的历史，主要包括硅太阳能电池（分单晶、多晶、非晶硅太阳能电池）、CIS 太阳能电池、CdTe 太阳能电池、有机太阳能电池（大致分为分子有机太阳能电池，如碘或溴并五苯分子有机单晶太阳能电池；聚合物有机太阳能电池，如塑料膜有机太阳能电池）等。现在又提出了一些理论意义上的但实际上并不存在的新型高效半导体材料，命名为设计材料，为光伏转换提供了便利条件。包括俄歇产生材料，如 Si-Ge 合金；中间金属带材料，这种材料的太阳能电池的理想效率是 46%<sup>[2]</sup>。

理想的太阳能电池材料要求<sup>[2]</sup>：(1) 带隙为 1.1~1.7eV；(2) 直接带隙结构；(3) 组成材料容易获得且无毒；(4) 沉积技术简易且具有可再生产性，适于大面积生产；(5) 转换效率高；(6) 具有长期稳定性。

每一种太阳能电池技术效率的发展都遵循一定的模式<sup>[2]</sup>：起初发展迅速，一定

时期后发展减慢，逼近一极限值而不能超越。通过一定的函数表达式可描述太阳能电池的发展情况，并用来推断其未来发展趋势：

$$\eta(t) = \eta_L(1 - \exp((a_0 - a)/c))$$

其中，效率  $\eta(t)$  是时间的函数； $\eta_L$  是效率极限值； $a_0$  是  $\eta(t)$  为零时的年数； $a$  为公历年； $c$  为特征发展时间。据此，得出光伏百年史示意图，如图 1 所示。

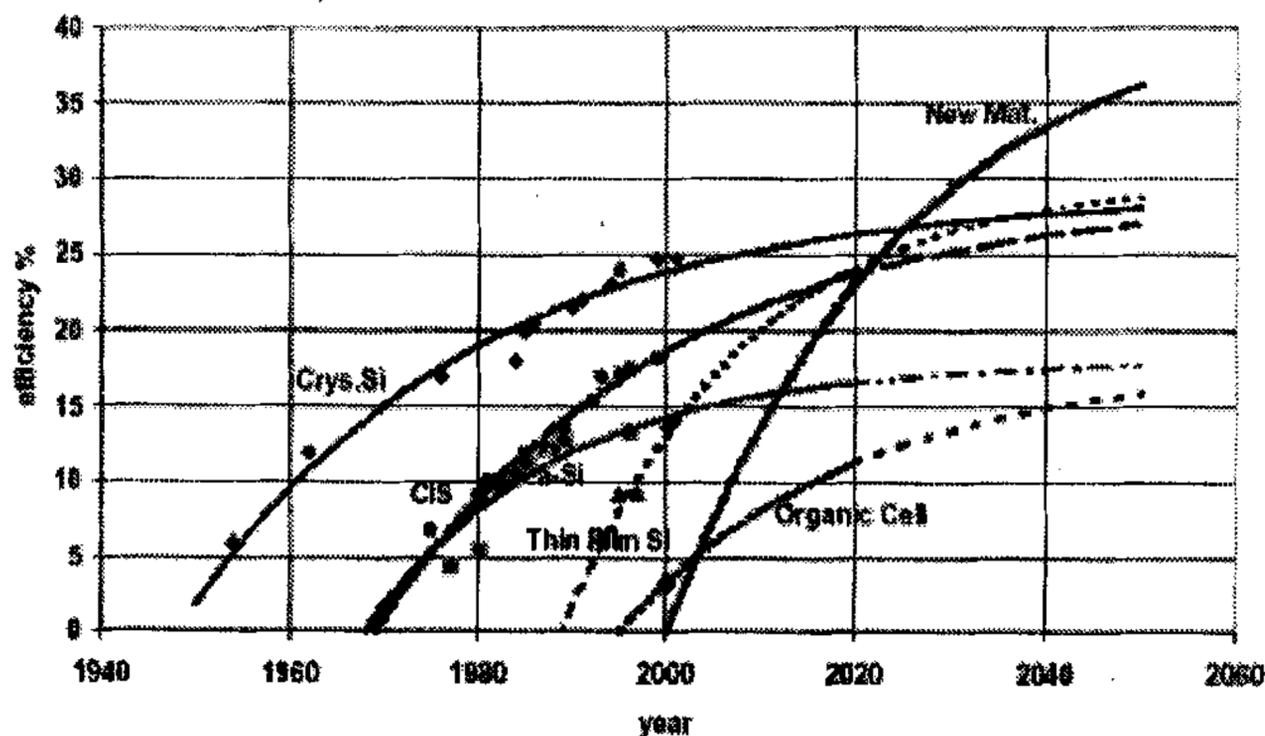


图 1 光伏百年史—不同太阳能电池技术效率的过去、现在成果和未来预测，包括新的设计材料

薄膜太阳能电池是太阳能电池的一种类型，当前最有前途的三种薄膜电池是：非晶硅、CIS、CdTe。CIS 薄膜太阳能电池由于成本低、效率高、稳定性好（无衰退）等优点而成为最有前途的光伏器件之一。

## 二 现 状

### 2.1 国际现状

CIS 薄膜太阳能电池自七十年代起步以来，受到人们的普遍重视，发展迅速，成为国际光伏界的研究热点。它具有以下特点、优点<sup>[3]</sup>：(1) CIS 薄膜的禁带宽度一般为 1.04eV，通过掺入适量的 Ga 替代部分 In，成为  $\text{CuIn}_{1-x}\text{Ga}_x\text{Se}_2$  固溶晶体，薄膜的禁带宽度可在 1.04~1.67eV 范围内调整；(2) 是一种直接带隙材料，光吸收率达  $10^5$  量级，最适于太阳能电池薄膜化，电池厚度可以做到 2~3 微米，降低昂贵的材料消耗；(3) 制造成本低，能量偿还时间在一年之内，远远低于硅太阳电

池；(4)抗辐射能力强，用作空间电源具有很强的竞争力；(5)转换效率高；(6)电池性能稳定，无衰退性。因此，很有希望成为新一代太阳电池的主流产品。

美国、德国、日本等国对 CIS 太阳电池进行了大量的研究，都取得了很大的成果。制备 CIS 薄膜太阳电池有各种不同的方法，但原理上仅有两种<sup>[3]</sup>：溅射法和蒸发法，而且已经商业化。溅射法由 SIEMENS 太阳工业发展，即顺序沉积 Cu、Ga、In，然后在 Se、S 气氛中进行后硒化；第二种方法是多元共蒸发法，由 Boeing 发展。目前，以玻璃为衬底的小面积 CIGS 薄膜太阳电池转换效率又有新纪录诞生<sup>[4]</sup>：2002 年 11 月 26 日，由美国能源部国家光伏中心（NCPV）研制的 CIS 太阳电池转换效率得到确认，创造了两个世界纪录：具有常规结构（Al:ZnO/ZnO/CdS/CIGS/Mo/glass）的电池效率达到 19.2%（ $V_{oc}=0.6885V$ ， $J_{sc}=35.71mA/cm^2$ ， $FF=78.12%$ ）；与日本“新能源和工业技术开发机构（NEDO）”合作研制的无镉 CIGS 电池效率达到 18.6%（ $V_{oc}=0.6607V$ ， $J_{sc}=36.1mA/cm^2$ ， $FF=78.16%$ ）。

小面积电池（ $1cm^2$ 左右）效率再高也不能作为产品应用于实际中去，因此越来越多的研究人员从单纯追求高效率 CIS 太阳电池的研究转向研究小组件（ $10\sim 100 cm^2$ ）、组件（大于  $100cm^2$ ）电池以及电池的产业化<sup>[5]</sup>。即：尽管小面积电池效率已经很高，但如此发展的技术却必须反馈给组件电池以及电池的产业化。瑞典的 SC(Solar Cell)制作的  $5\times 5cm^2$  小组件电池有两种类型，电池效率分别为 14.7%、16.6%，均为世界纪录<sup>[5]</sup>；德国“氢能与太阳能研究中心(ZSW)”制作的  $30cm\times 30cm$  电池最高效率接近 13%，平均效率 11%<sup>[6]</sup>。

图2显示了CIS太阳电池效率的历史<sup>[5]</sup>。由此可知，下一步的巨大进展将集中于太阳电池模块和电池产业化。

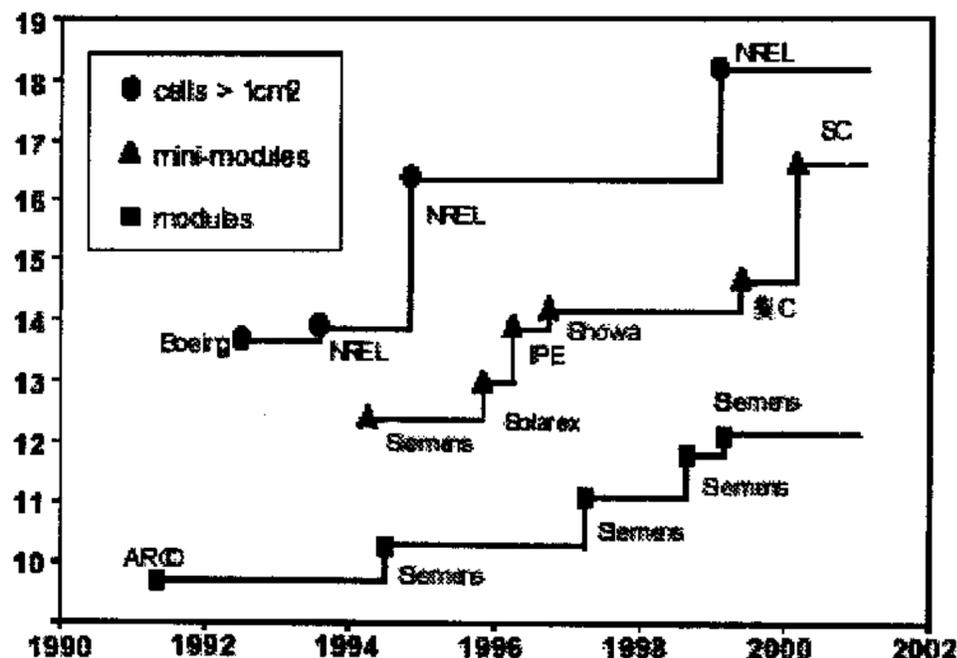


图2 过去十年中各种CIS太阳能电池器件效率水平

## 2.2 自身现状

适应国际形势的发展，我国于2001年将CIS薄膜太阳能电池列入国家“十五863”重点项目，在天津市建立“铜铟硒太阳能薄膜电池试验平台和中试线”，由南开大学承担。该项目的成功运作将为我国CIS薄膜太阳能电池的产业化发展，乃至为国内CIS薄膜太阳能电池的发展奠定坚实的基础。

我们对CIS薄膜太阳能电池各单层的制备已经达到器件要求，但各层薄膜之间的界面却存在着许多问题，所制备的电池转换效率、FF都很小，Voc不高。这大大制约了高效率电池、工艺重复性和电池产业化发展。

## 三 本论文的目的和内容

基于目前的实验条件和现状，有必要研究电池的微观结构，即系统地研究CIGS太阳能电池的异质结，在这方面以前还没有人来专门研究。通过对CIGS薄膜太阳能电池异质结的研究，优化电池结构，制备出高效电池，提高工艺重复性，为实现CIGS薄膜太阳能电池的产业化奠定基础。

本论文首先阐述了异质结的物理基础，阐述了CIGS薄膜太阳能电池异质结的光伏效应和电池的工作原理。通过实验，优化了制备CIGS、CdS、ZnO薄膜的工艺。在此基础上，对CIGS薄膜太阳能电池的异质结作了初步研究，揭示了目前

制备的 CIGS 薄膜太阳能电池异质结存在的一些问题，由此，引入 OVC (Ordered Vacancy Compound)，即在 CIGS 薄膜表面制备富 In 的薄层，来解决这些问题，改善异质结的结特性，提高 CIGS 薄膜太阳能电池的性能。最后进行了结构为 Glass/Mo/CIGS/OVC/CdS/i-ZnO/n-ZnO/Al 的 CIGS 薄膜太阳能电池的试制探索。

## 参 考 文 献

- [1] 曾培炎等著，中国新能源与可再生能源，中国计划出版社；
- [2] Adolf Goetzberger, Joachim Luther and Gerhard Willeke, "Solar Cells: Past, Present, Future", 12th International Photovoltaic Science and Engineering Conference; June 11-15, 2001;
- [3] 杜兆峰，硕士毕业论文，南开大学，1999年；
- [4] "NCPV Hotline", November, 2002;
- [5] J. Kessler, J. Wennerberg, M. Bodegård, and L. Stolt Ångström, "High Efficiency Cu(In,Ga)Se<sub>2</sub> Mini-Modules", 12th International Photovoltaic Science and Engineering Conference; June 11-15, 2001;
- [6] Katsumi Kushiya, Muneyori Tachiyuki, Yoshinori Nagoya, Atsushi Fujimaki, Baosheng Sang, Daisuke Okumura, Masao Satoh, Osamu Yamase, "Progress in large-area Cu(InGa)Se<sub>2</sub>-based thin-film modules with a Zn(O,S,OH)<sub>x</sub> buffer layer", Solar Energy Materials & Solar Cells 67 (2001) 11-20;

## 第一章 异质结的物理基础

一般的p-n结是由导电类型相反的同一种半导体材料，即禁带宽度相同的半导体材料组成的，这种p-n结通常也称为同质结。而由两种不同的半导体材料，即禁带宽度不同的半导体材料组成的结则称为异质结<sup>[1]</sup>。

根据两种半导体材料的导电类型，异质结又分为以下两类：一种是同型异质结，是指由导电类型相同的两种不同的半导体材料所形成的异质结；另一种是反型异质结，是指由导电类型相反的两种不同的半导体材料所形成的异质结。

异质结也可以分为突变型异质结和缓变型异质结两种。如果从一种半导体材料向另一种半导体材料的过渡只发生于几个原子距离 ( $\leq 1 \mu\text{m}$ ) 范围内，则称为突变异质结；如果发生于几个扩散长度范围内，则称为缓变异质结。由于后者的研究工作不多，了解很少，因此，一般提到的异质结通常均指突变异质结。

### § 1.1 异质结的能带结构

#### 1.1.1 异质结的能带排列

根据异质结两边材料不同大小的功函数  $\phi$ 、电子亲和势  $\chi$  和不同大小的电子亲和势  $\chi$ 、禁带宽度  $E_g$  之间的关系，可以做出形状不同的能带图。原则上可以有如图1.1所示的三种不同情况<sup>[2]</sup>：

1. 一种半导体的禁带完全包含在另一种半导体的禁带之内，如图1.1 (a) 所示，常称之为跨立型 (Straddling)。由  $\text{Ga}_{1-x}\text{Al}_x\text{As}$  和  $\text{GaAs}$  构成的异质结就属于这种类型。
2. 两种半导体的禁带相互错开，如图1.1 (b) 所示，称之为错开型 (Staggered)。  $\text{Ga}_{1-x}\text{In}_x\text{As}$  和  $\text{GaAs}_{1-x}\text{Sb}_x$  构成的异质结属于这一类型。
3. 两种半导体的禁带没有共同的能量，一种半导体的价带顶处在另一种半导体的导带底之上，如图1.1 (c) 所示，常称为破隙型 (Broken up)。由  $\text{InAs}$  和  $\text{GaSb}$  构成的异质结属于这一类型。

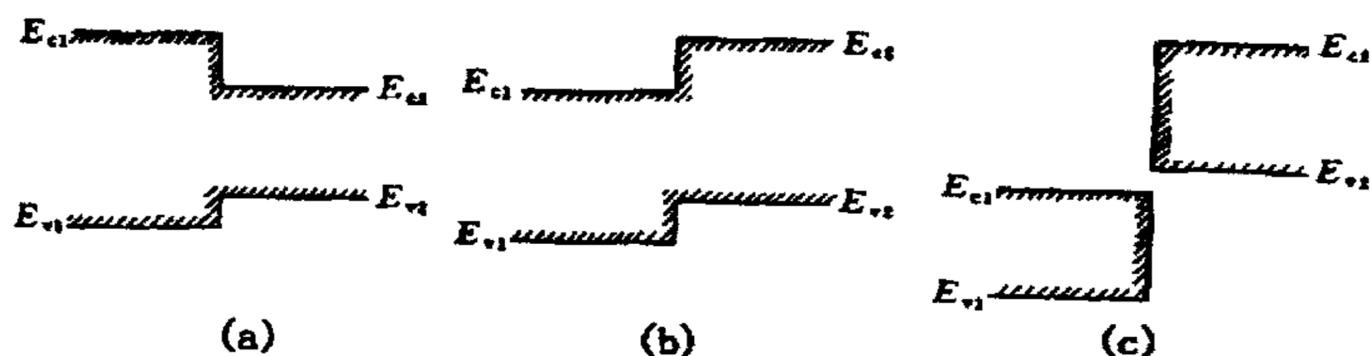


图1.1 异质结的三种不同类型的能带排列

## 1.1.2 异质结的理想能带结构

先不考虑界面态的影响来讨论异质结的理想能带图。

(1) 异质结的形成<sup>[1][2][3][4]</sup>

当两种不同导电类型的不同半导体材料构成异质结时,由于半导体的能带结构包括费米能级以及载流子浓度的不同,在不同半导体之间会发生载流子的扩散、转移,直到费米能级拉平,这样就形成了势垒。此时的异质结处于热平衡状态,如图1.2所示(n型的禁带宽度比p型的大)。与此同时,在两种半导体材料交界面的两边形成了空间电荷区(即势垒区或耗尽区)。n型半导体一边为正空间电荷区,p型半导体一边为负空间电荷区,由于不考虑界面态,所以在势垒区中正空间电荷数等于负空间电荷数。正、负空间电荷间产生电场,也称为内建电场,方向n→p,使结区的能带发生弯曲。

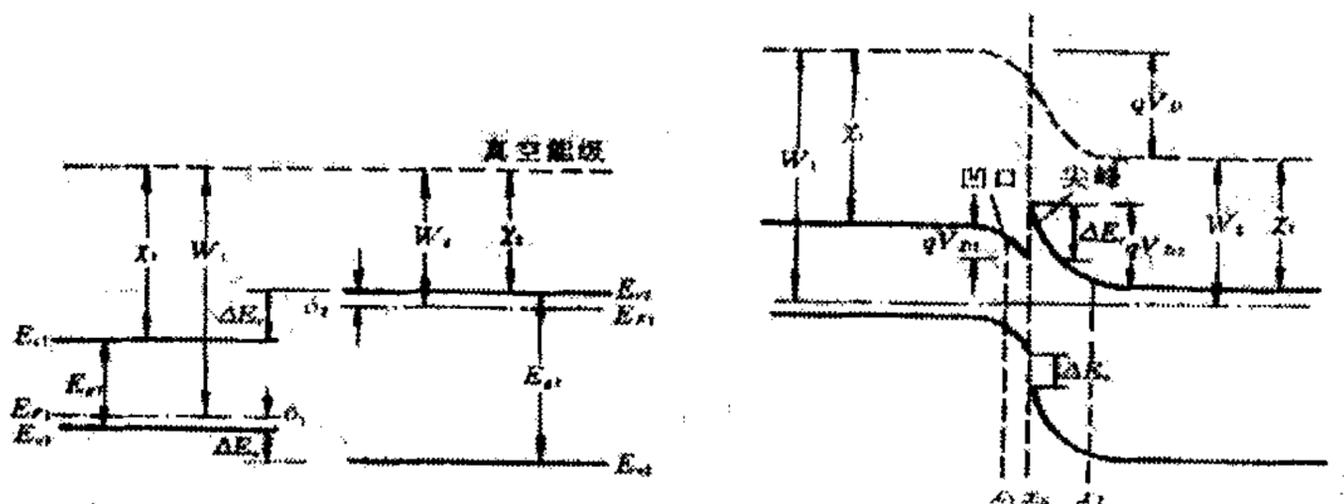


图1.2 形成p-n异质结之前和之后的理想平衡能带图

由于组成异质结的两种半导体材料的介电常数不同,各自禁带宽度不同,因而内建电场在交界面是不连续的,导带和价带在界面处不连续,界面两边的导带出现明显的“尖峰”和“尖谷”,价带出现断续,如图1.2所示。这是异质结与同质结明显不同之处。

## (2) 不同导电类型和禁带宽度构成的异质结

由两种半导体材料(导电类型和禁带宽度不同)构成的异质结,其能带结构有四种不同的类型<sup>[2]</sup>(图1.3)。

在异质结器件中我们首先关心的是少子的运动。因为在这种“p窄n宽”的异质结中[图1.3(a)],导带底在交界面处的突变 $\Delta E_c$ 对p区中的电子向n区的运动起势垒的作用,所以对电子的输运影响较大。而价带虽然也有一个断续,但它对n区中的空穴向p区运动没有明显的影响,一般情况下可以不加考虑。

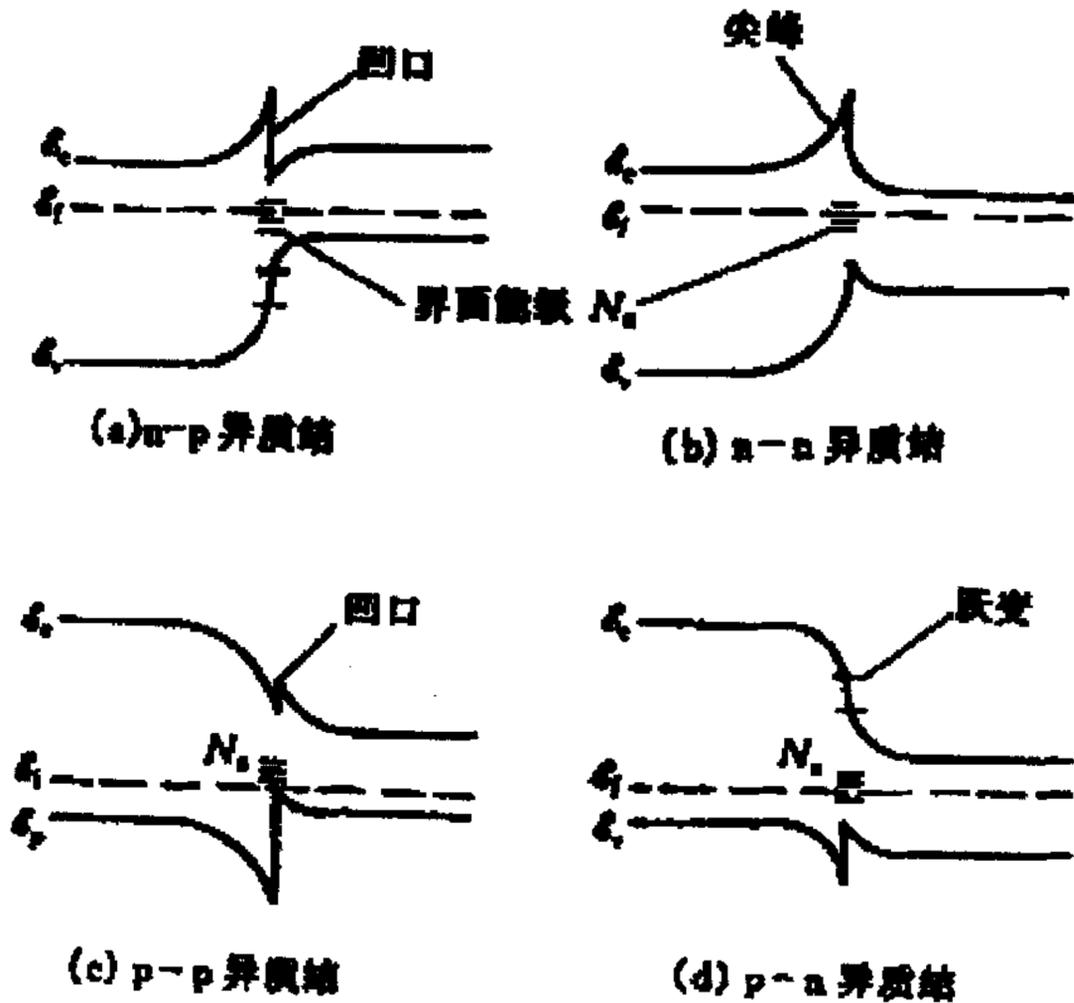


图1.3 半导体禁带宽度左宽/右窄的异质结能带图

反之，对于“p宽n窄”的异质结[图1.3(d)]，情况正好相反，界面两边的价带出现明显的“尖峰”和“尖谷”，所以对空穴的输运影响较大。导带出现断续，但它对p区的电子向n区运动也没有明显的影响。

同型异质结也同样存在“尖峰”和“尖谷”[图1.3(b)、(c)]。异质结内尖峰的存在阻止了电子的输运，这就是所谓的“载流子的限制作用”。

尖峰的存在阻止了电子的输运，这就是所谓的“载流子的限制作用”。

### (3) 各自掺杂浓度来决定尖峰在势垒区中的位置

尖峰的位置处于势垒上的什么位置将由两边材料的相对掺杂浓度来决定。可能出现几种情况<sup>[3]</sup> (图1.4所示)：(a)当宽带掺杂比窄带少得多时，势垒主要落在宽带区，尖峰靠近势垒的顶部；(b)两边掺杂差不多时，势垒尖峰在平衡时并不露出p区的导带底，但在有正向外加电压时有可能影响载流子的输运；(c)窄带掺杂比宽带少得多时势垒主要降在窄带区，尖峰靠近势垒的根部。

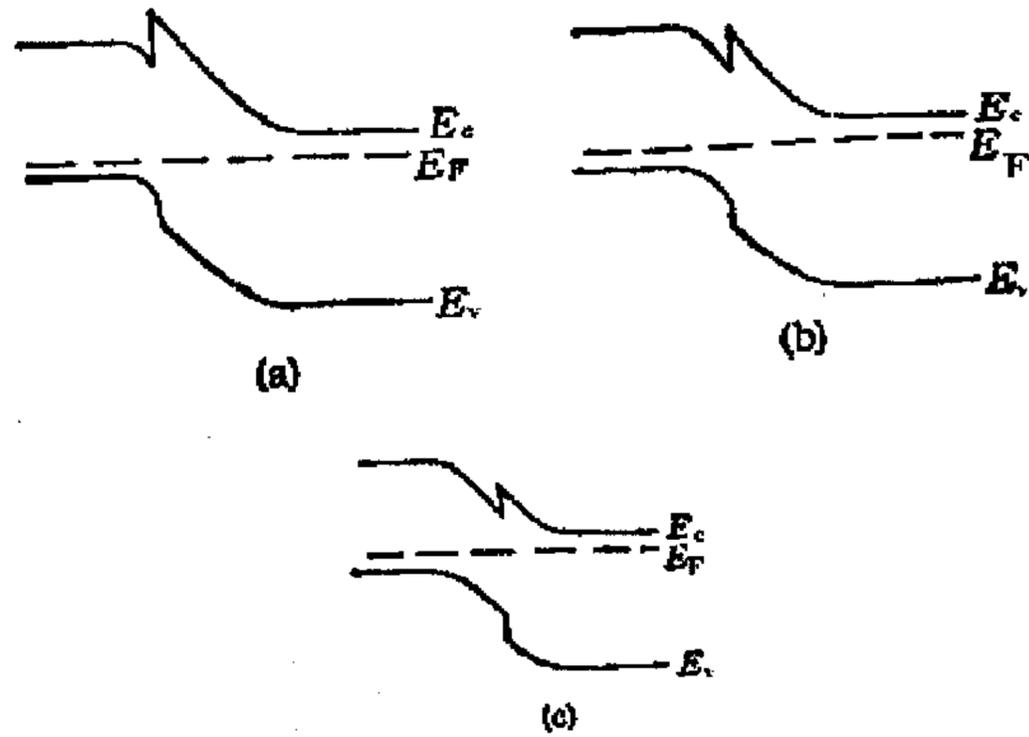


图1.4 异质结能带图上几种可能的尖峰位置

### 1.1.3 异质结能带边失调值 (Band Offset)

当两种半导体相互结合在一起形成异质结时,在界面处导带及价带都发生了能带边的阶梯,常把此阶梯的大小称之为能带边的失调值,也即导带底、价带顶在交界面处的突变量  $\Delta E_c$ 、 $\Delta E_v$ 。对于图1.2所示的能带图<sup>[1][2]</sup>:

$$\Delta E_c = \chi_1 - \chi_2 \quad (1-1)$$

$$\Delta E_v = (E_{g2} - E_{g1}) - (\chi_1 - \chi_2) \quad (1-2)$$

其中,  $E_{g1}$ 、 $E_{g2}$ 分别为两种半导体材料的禁带宽度 ( $E_{g2} > E_{g1}$ );  $\chi_1$ 、 $\chi_2$ 分别为两种

半导体材料的电子亲和势 ( $\chi_1 > \chi_2$ )。而且,

$$\Delta E_c + \Delta E_v = E_{g2} - E_{g1} \quad (1-3)$$

以上三式对所有突变异质结普遍适用。

异质结能带边失调值不仅与半导体材料固有结构有关,还与两种半导体界面态、界面的晶向有关,这一切又往往与制备工艺有关<sup>[2]</sup>。由于各种原因,使实际得到的异质结能带边失调值常有很大差异,再加上实验测量方法的误差,也很难用实验测量值来检验能带边失调值的理论计算的正确性。通常需要对实验测量值进行严格的挑选,挑选那些界面晶格结构非常完整,界面晶向是非极性界面的,并采用最可靠实验测量方法(例如光电子谱测量方法)得到的实验数据去与理论计算值进行比较。

### 1.1.4 异质结的实际能带结构

由于异质结是由两种不同的半导体材料构成，晶格失配是必然的，只是失配率有大有小。这样，在两种半导体材料的交界面处必然要产生悬挂键、缺陷态而引入界面态，对应的能级为界面能级。界面能级可分为两种类型：一种是类施主能级，电离后带正电；另一种是类受主能级，电离后带负电。按照界面态密度的大小、界面能级的性质，将界面能级对能带结构的影响分为三种情况<sup>[3]</sup>：

(1) 界面态密度较小的能带结构

这种情况接近理想状态，无论界面能级是类施主或是类受主型的都不影响异

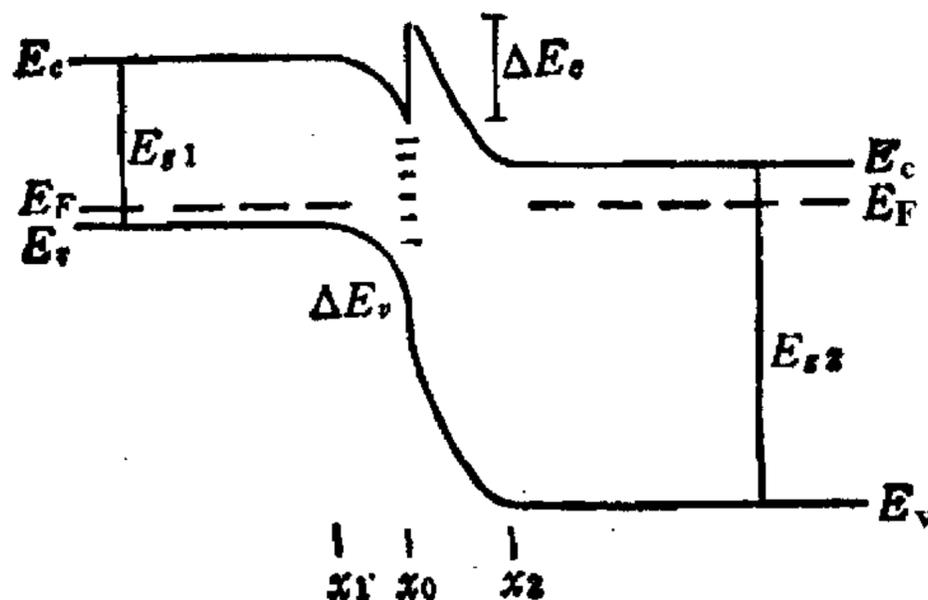


图1.5 有少量界面态时p-n异质结的能带图

质结能带图的基本形状（见图1.5）。

(2) 界面态密度较大的能带结构

当界面态密度较大时，界面能级上的电荷虽然还不能影响到两边能带弯曲的方向，但已能显著地改变某一边空间电荷区的厚度和势垒高度。

(3) 界面态密度很大的能带结构

在这种情况下，能带弯曲的方向要受界面电荷的影响。如果界面上存在着大量的类受主能级，因它们电离后带负电荷，表面处的能带向上弯曲，异质结的能带图将如图1.6所示；如果界面上存在着大量的类施主能级，因它们电离后带正电荷，表面处的能带向下弯曲，对异质结能带图的影响将如图1.7所示。

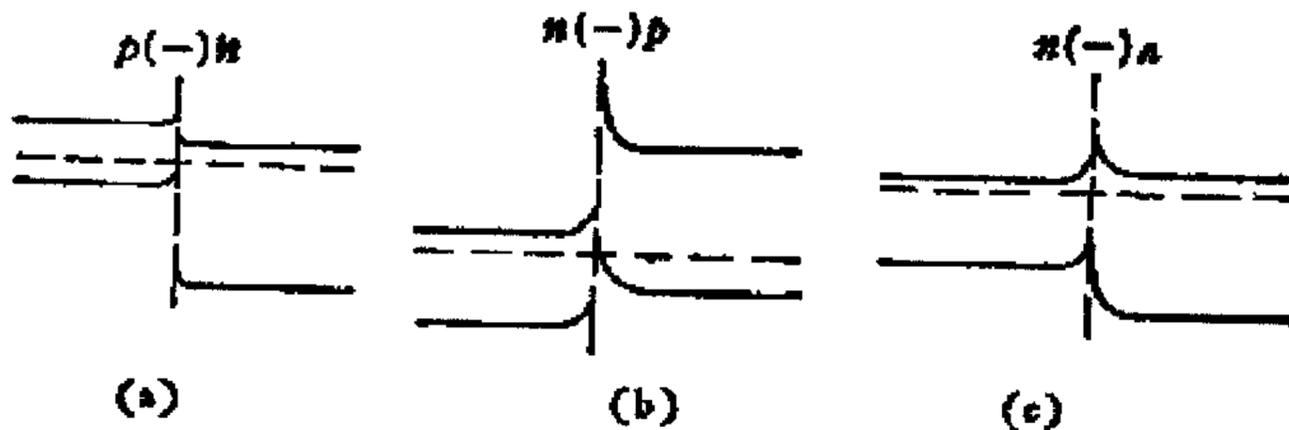


图 1.6 界面有大量负电荷的异质结能带图

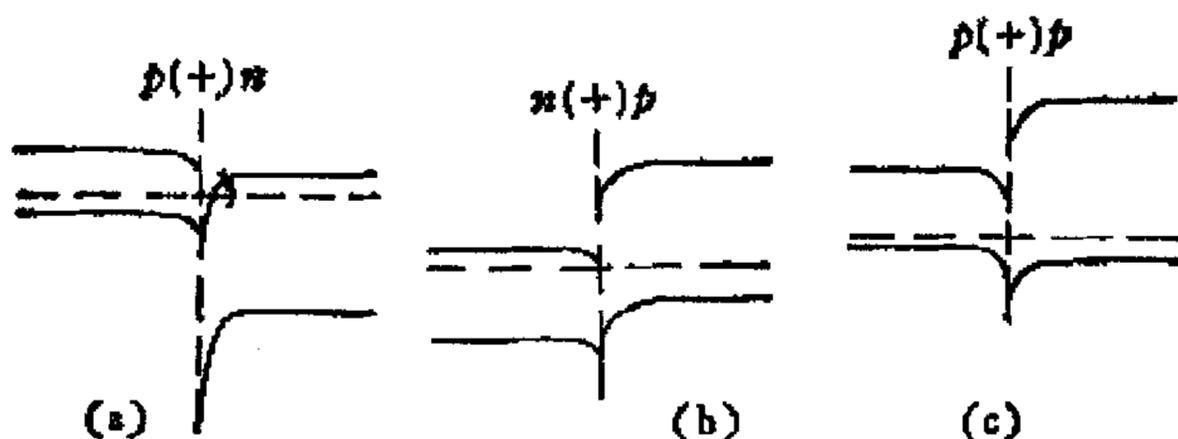


图1.7 界面有大量正电荷的异质结能带图

## § 1.2 异质结中的晶格失配

### 1.2.1 晶格失配<sup>[3]</sup>

对形成一个理想异质结的基本要求是应该使构成异质结的半导体材料之间在微观上有完整的原子键合,即要求形成异质结的两种材料在晶体结构上应尽量相近或相同,两种材料的晶格常数应尽量匹配。这样才能获得性能良好的异质结。否则,在异质结界面就会产生所谓悬挂键。由悬挂键所造成的界面态将起到载流子复合中心的作用,使异质结器件的特性变坏。

实际异质结晶格往往是不匹配的,用“晶格失配”这个量来描述组成异质结的两种材料的晶格常数的差别。其定义如下:

$$\frac{2(a_2 - a_1)}{(a_2 + a_1)} = \frac{\Delta a}{a} \quad (1-4)$$

其中,  $a_1$ 、 $a_2$ 分别为两种材料的晶格常数(设 $a_2 > a_1$ ),  $a = (a_1 + a_2)/2$ 为两种材料晶格常数的平均值。

单位面积上的“悬挂键”数目 $N_{ss}$ (也即界面态密度)可以从晶格常数之差粗略地计算出来:

$$N_{ss} = \frac{a_2^2 - a_1^2}{a_1^2 a_2^2} = \frac{(a_2 - a_1)(a_2 + a_1)}{a_1^2 a_2^2} \quad (1-5)$$

令:  $a = (a_1 + a_2)/2$ ,  $\Delta a = a_2 - a_1$ ,则:

$$N_{ss} \approx 2 \Delta a / a^3 \quad (1-6)$$

即使是晶格匹配很好的异质结,也存在有 $10^{12} \text{cm}^{-2}$ 数量级的界面态密度;

### 1.2.2 影响晶格失配的一些因素<sup>[1][3][4]</sup>

### (1) 多元化合物组分

在元素半导体和二元化合物半导体中很难找到晶格匹配十分理想的异质结对。三元化合物或四元化合物固溶体的晶格常数、禁带宽度和组分的关系一般具有线性关系，因此，用调节组分的办法能够选择合适的异质结对。尤其是四元化合物半导体 $A_{1-x}B_xC_{1-y}D_y$  ( $0 \leq x \leq 1, 0 \leq y \leq 1$ )，只要同时调节 $x$ 、 $y$ 值，就能使其组成的异质结达到完全的晶格匹配，这也是四元系半导体组成的器件很容易被做到长寿命的原因之一。不过，在化合物半导体形成的异质结中，由于化合物半导体中的成分元素的互扩散，也会引入界面态，造成晶格失配。

### (2) 表面态

周期场在表面处的中断使电子的分布几率主要集中在表面附近，即电子被局限在表面附近，这种电子状态称作表面态，对应的能级称为表面能级。从化学键方面来说，表面态可以描述为：因晶格在表面处突然终止，在表面最外层的晶体原子将有未配对的电子，即有不饱和的键，称为悬挂键，与之对应的电子能态就是表面态。由于悬挂键的存在，表面可与体内交换电子和空穴。

另外，在表面处还存在着由于晶体缺陷或吸附原子等原因引起的表面态，这种表面态的数量与表面经过的处理方法有关。

表面态的存在使晶格失配更严重。

### (3) 禁带宽度

异质结的晶格匹配同样需要有一限定的禁带宽度台阶，即组成异质结的两种半导体的禁带宽度不能相差太大。过大的禁带宽度台阶会造成异质结晶格的严重失配。

### (4) 热膨胀系数

在异质结生长过程中，由于两种材料的热膨胀系数不同，失配情况在高温（生长温度）和常温（室温）下是不同的。对于常温失配小高温失配大的晶格，如果冷却过快，高温下形成的许多位错会冻结下来；对于高温失配小而常温失配大的异质结，快速冷却会使位错数目减小，但在室温下将产生很大的应力。

为了获得优质的异质结器件：需要选择合适的半导体材料异质对；多元化合物半导体材料要注意调整组分关系；两种半导体材料禁带宽度相差过大时采取增加过渡层措施以及优化制备工艺等，从而减小晶格失配率，降低异质结内部的缺

陷态密度。

### § 1.3 异质结的电流输运机构<sup>[1]</sup>

对于人们通常接触的突变反型异质结的载流子的电流输运机构。有五种比较完整的模型：扩散模型；发射模型；发射—复合模型；隧道模型；隧道—复合模型。

#### (1) 扩散模型及发射模型

扩散模型：异质结中的电流输运机构是载流子以扩散运动方式通过势垒。

发射模型：在任何温度下，由于热运动，将有一部分载流子具有足够的热运动能量克服势垒，从交界面一侧以热电子发射方式通过势垒而进入另一侧。

异质结能带结构图中存在有尖峰和尖谷，当考虑异质结的电流机制时，不仅要考虑与同质p-n结情况相类似的扩散电流，而且还必须考虑尖峰处的电子发射电流。后者与金属—半导体接触二极管情况相类似，热电子发射电流的大小主要决定于尖峰的高度 $\Delta E$ 。（相当于金属—半导体接触势垒高度）。 $\Delta E$ 越大，电子发射电流就越小。

流经异质结的电流是由电子发射电流和扩散电流串联而成的。当电子发射电流比较小时，异质结电流由电子发射电流决定，异质结电流大小主要由电子发射机构决定；相反，当电子发射电流比较大时，异质结电流就由扩散电流决定，异质结电流大小主要由扩散机构决定。

#### (2) 发射—复合模型

这一模型认为，在交界面处存在着晶格被强烈扰乱的一薄层，它产生许多界面态，使电子和空穴以热电子方式克服各自的势垒而到达交界面处迅速复合。根据这一模型，p-n异质结成为p型半导体—金属的肖特基势垒和金属—n型半导体的肖特基势垒相串联的状态。结果，电流—电压特性完全由电流值小的一方即势垒高度大的一方的肖特基势垒特性所决定。

#### (3) 隧道—复合模型

隧道模型：异质结中的载流子在较高的正向电压时，以隧道效应方式穿过势垒。

隧道—复合模型：电子以隧道效应穿过势垒后即与空穴在界面态上复合而形成的电流。

如图1.8所示，在界面处存在界面态，加正向偏压时，载流子的流动过程在

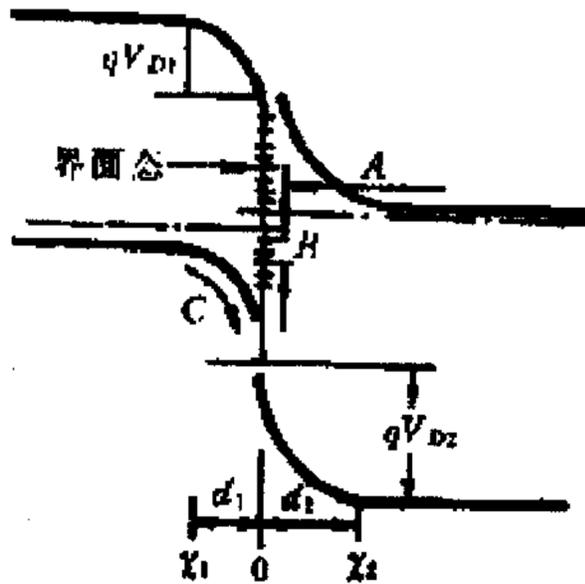


图1.8 隧道-复合模型的能带图

图中表示为：

路径A是电子以隧道效应方式从n型半导体的导带通过势垒到达界面态的隧道电子流；

路径B是复合的电子流和空穴流；

路径C是越过势垒的空穴扩散流和发射流。

当然，载流子的运动也可以是空穴以隧道效应方式通过p型半导体在界面处的势垒的隧道空穴流；电子以扩散或发射方式通过n型半导体在界面处的势垒的电子扩散流和发射流；也有在界面两边的载流子都以隧道效应方式通过各自的势垒的情形。

由“发射模型”和“发射-复合模型”可知，通过异质结的电流主要是扩散电流或者热发射电流，从而给出电流与电压、电流与温度之间均为指数关系。但是对于“隧道模型”和“隧道-复合模型”而言，在较高正向电压时，电流与温度的关系不大。

## 参 考 文 献

- [1] 刘恩科、朱秉升、罗晋生等，半导体物理学，国防工业出版社；
- [2] 钱佑华、徐至中，半导体物理，高等教育出版社；
- [3] 虞丽生，半导体异质结物理，科学出版社；
- [4] 黄德修，半导体光电子学，电子科技大学出版社。

## 第二章 CIGS 薄膜太阳能电池相关材料与器件结构

§ 2.1 化合物半导体光伏材料的选择<sup>[1][2]</sup>

化合物半导体光伏材料一般是由 III—V 族、II—VI 族或 I—III—VI 族等元素合成的二元或多元化合物半导体。适合作太阳能电池的光伏材料应满足一定的条件和要求。图 2.1 给出了太阳能电池的最大转换效率与半导体材料禁带宽度之间的关系。其中, GaAs、CdTe、CuInSe<sub>2</sub>、Cu(In, Ga)Se<sub>2</sub> 等禁带宽度在 1~1.6eV 之间, 在理想值 (1.45eV) 附近, 是制作太阳能电池的优选材料; CdS、ZnTe、AlAs 等禁带宽度大于或等于 2.0eV, 是制作太阳能电池的优选窗口材料。

大多数化合物半导体形成体内多元固溶体, 又称为混晶半导体, 它们是代位式结构。在代位式固溶体中各种组元的原子排列成点阵。从微观上看, 不同原子是随机占据晶格的格点; 从宏观上看, 它们组元的比例是确定的, 而且分布均匀。

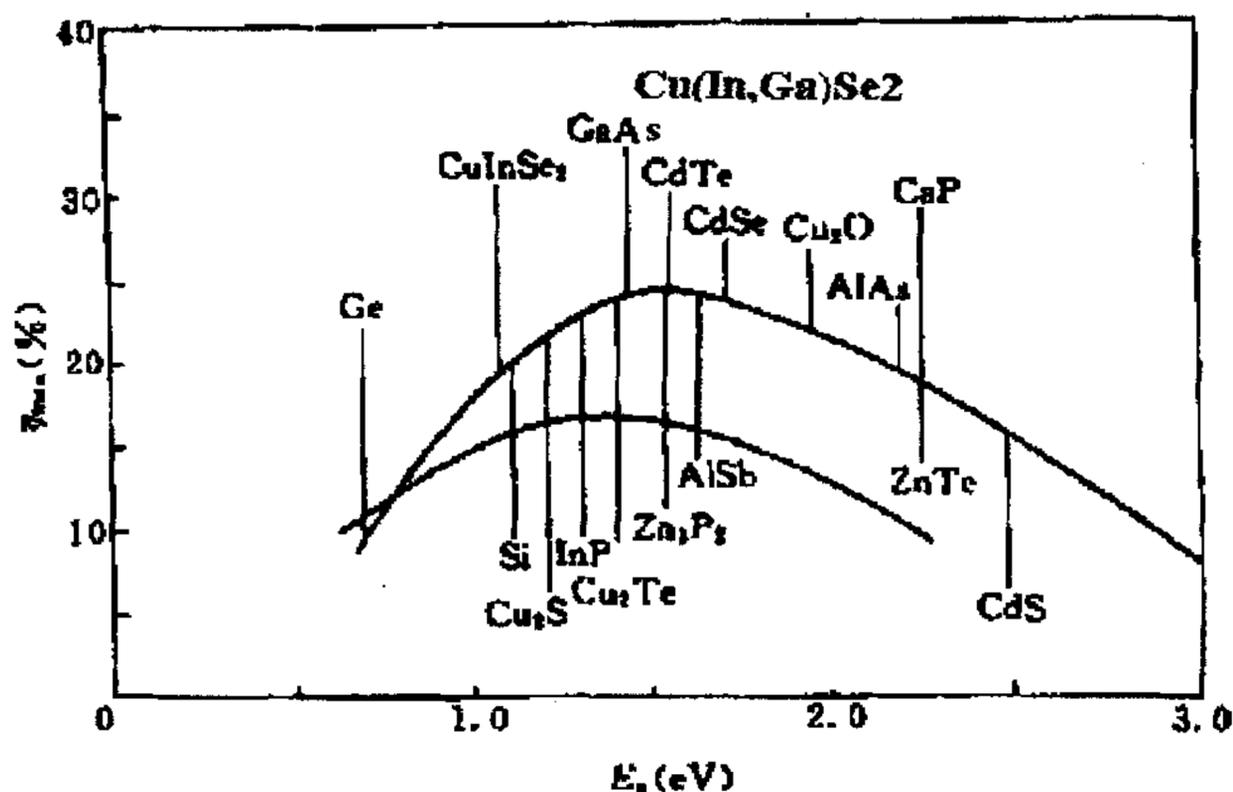


图 2.1 太阳能电池的最大转换效率与半导体材料禁带宽度的关系图

三元化合物半导体的性质与二元化合物很相似, 只是由于它们的成分不同而引起了晶格常数、禁带宽度、能带结构、杂质能级等的变化。也正因为它们成分的不同而引起了晶体特性的变化, 使人们可以按照需要来选择组元和配比, 以满足器件性能。化合物半导体中的实际情况要比元素半导体复杂的多, 因为化合物半导体中出现缺陷的途径更多。因此, 不仅要求化合物半导体材料的禁带宽度、晶格常数等参数要满足器件标准, 而且对元素配比与晶相结构有更高的要求。

## § 2.2 CIGS 薄膜太阳能电池结构

CIGS 薄膜太阳能电池属于 I—III—VI 族化合物太阳能电池，具有层状结构，其结构示意图如图 2.2 所示。从下到上依次为：玻璃衬底、(Mo) 导电层、(CIGS) 吸收层、(CdS) 过渡层、(i-ZnO) 异质结 N 型层、(n+: ZnO) 窗口层、铝电极。

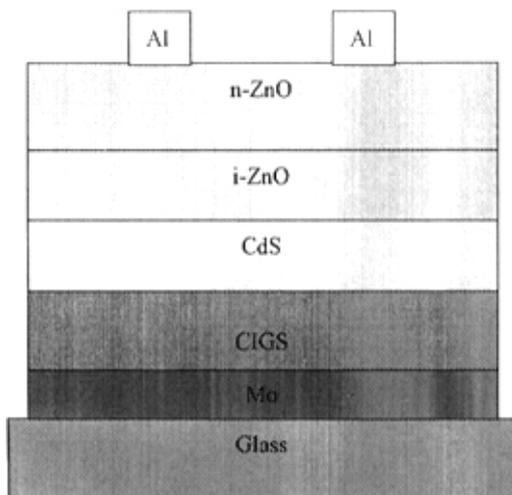


图2.2 CIGS薄膜太阳能电池结构示意图

## § 2.3 吸收层 CIGS ( $\text{Cu}(\text{In}_{1-x}\text{Ga}_x)\text{Se}_2$ ) 薄膜材料的研究

### 2.3.1 CIGS 薄膜材料的物理特性

吸收层 CIS (化学式  $\text{CuInSe}_2$ ) 薄膜是电池的核心材料，属正方晶系黄铜矿结构，复式晶格，晶格常数  $a=0.577\text{nm}$ ,  $c=1.154\text{nm}$ ，为直接带隙半导体，光吸收率高达  $10^5$  量级，室温时禁带宽度为  $1.04\text{eV}$ ，电子迁移率和空穴迁移率分别为  $3.2 \times 10^2 (\text{cm}^2/\text{V} \cdot \text{s})$  和  $1 \times 10 (\text{cm}^2/\text{V} \cdot \text{s})$ ，多晶薄膜的迁移率相对较小，大约  $0.1 \sim 20 (\text{cm}^2/\text{V} \cdot \text{s})$  之间；空穴浓度在  $10^{14}$  到  $4 \times 10^{20} \text{cm}^{-3}$  之间，电子浓度在  $5 \times 10^{15} \text{cm}^{-3}$  至  $7 \times 10^{20} \text{cm}^{-3}$ ；其熔点约为  $990^\circ\text{C}$ 。通过掺入适量的 Ga 以替代部分 In，成为  $\text{CuInSe}_2$  与  $\text{CuGaSe}_2$  的固溶晶体  $\text{CuIn}_{1-x}\text{Ga}_x\text{Se}_2$  (简称 CIGS)，薄膜的禁带宽度可在  $1.04 \sim 1.7\text{eV}$  范围内调整<sup>[3]</sup>；

### 2.3.2 CIGS 薄膜材料的研制

#### (1) CIGS 薄膜制备工艺过程

##### 1) 金属预置层制备

在金属 Mo 导电玻璃上分别沉积 Ga、Cu、In，沉积在玻璃衬底上的各个元素量由电

子天平称重，或由台阶仪测厚来确定。金属 Ga 采用真空蒸发沉积，蒸发量基本控制在 0.1mg/min；Cu 和 In 采用直流溅射沉积，样品放在小车上来回扫描溅射，溅射速率基本控制在 Cu: 0.17mg/趟，In: 0.06mg/趟（其误差在 3-5%范围内），根据元素配比要求来确定 Cu、In 溅射趟数，以及 Ga 的蒸发时间。

以 Cu/In/Cu/In/Cu/In……顺次溅射制备成 Cu、In 叠层预制层。每层小车移动趟数决定了该层元素的厚度，溅射 Cu 或 In 的小车移动趟数之比决定着 Cu/In 比。例如：

Ga2' ……………表示 2 分钟蒸 Ga，样片 Ga 膜大约 0.2mg；

1Cu/6In/2Cu/10In……表示叠层溅射 1 趟 Cu/6 趟 In /2 趟 Cu /10 趟 In；Cu、In 趟数比为 3/16，重量比为 0.51/0.96，原子比为 0.96。

## 2) Se 化反应热处理

硒化是在真空下进行，衬底加热系统和硒源蒸发系统各自独立控制。衬底样片上方为衬底加热器，下方为硒蒸汽喷发装置，硒蒸汽由固态 Se 源通过管道传到硒蒸汽喷发装置。固态 Se 源是在密闭的加热装置内，通过调节温度来控制硒的蒸发量，从而调节真空室内硒气氛浓度。金属预置层样片是在硒气氛下，通过改变衬底温度由室温~550℃进行热处理来实现硒化反应。

硒化反应过程是制备 CIGS 薄膜最为关键的环节，衬底加热过程以前一直采用人工控制，重复性不好。现改为日本岛电公司生产的 FP93 可编程 PID 调节器控制，该调节器可设有 4 组控温曲线，每组可对 40 段温区编程，因而衬底温度升、降温速率实现了自动控制，保证了温控的一致性，同时也简化了操作过程。下例表示衬底加热三个温区的控温过程：

40℃(24℃/分)520℃(30')520℃(3℃/分)400℃

此数据表示第一温区 40℃升温至 520℃，(升温速率 24℃/分)；第二温区 520℃(维持温度 30')；第三温区 520℃降温至 400℃(降温速率(3℃/分)；

## 3) CIGS 薄膜制备过程

Mo 导电玻璃——清洗——金属预置层制备 (1) ——硒化热处理 (1)  
——金属预置层制备 (2) ——硒化热处理 (2)

制备 CIGS 薄膜往往一次硒化过程不能制成合格的 CIGS 薄膜，必须进行二次硒化过程，两次硒化过程工艺条件并不相同，通过调节各自工艺参数来实现工艺的优化。

### 2.3.3 CIGS 薄膜的材料研究

## (1) CIGS 薄膜材料的制备工艺参数

为了确定制备 CIGS 薄膜的最佳硒化温度（指恒温温度）、硒化升温过程、预置层结构，进行了一系列实验：

表 2.1 工艺条件一览表

序号	样品号	一次硒化					二次硒化				Ga /Ga+In	Cu /Ga+In	备注
		预置层 1				硒化 1	预置层 2			硒化 2			
		Ga (g)	Cu (趟)	In (趟)	Cu/In	Ts/°C	Ga (g)	Cu (趟)	In (趟)	Ts °C			
1	021214	2	9	30	1.54	450	2		6	550	0.24	0.98	(A)、 a)、 ①
2	021412	2	9	30	1.54	450	4	1	9	550	0.42	0.92	(A)、 a)、 ①
3	021611	2	9	30	1.54	450	4	1	9	540	0.42	0.92	(A)、 a)、 ②
4	040814	2	14	35	1.45	520	2			520	0.40	1.03	(B)、 b)、 ③
5	041214	2	14	35	1.45	520	8			520	0.50	0.72	(B)、 b)、 ③
6	041414	2	14	35	1.45	550	3			520	0.34	0.96	(B)、 c)、 ④
7	041514	2	14	35	1.45	550	3			550	0.34	0.96	(C)、 d)、 ⑤
8	042114	4	18	45	1.45	550	3			550	0.35	0.93	(D)、 d)、 ⑥

注：1) 一次硒化预置层 Cu/In 溅射叠层顺序：

(A) 1Cu/6In/2Cu/10In/3Cu/14In/3Cu;

(B) 1Cu/7In/2Cu/10In/3Cu/10In/4Cu/8In/4Cu

(C) 2Cu/35In/12Cu

(D) 1Cu/7In/2Cu/10In/3Cu/10In/4Cu/10In/4Cu/8In/4Cu

2) 一次硒化温度曲线:

a) 15(15') 130(15') 450(40') 450(20') 350;

b) 15(5') 150(20') 310(3') 380(10') 520(20') 520

c) 15(5') 150(20') 310(3') 380(15') 550(20') 550

d) 15(5') 150(20') 310(3') 380(12') 550(20') 550(10') 520

3) 二次硒化温度曲线:

①15(15') 130(15') 450(25') 550(30') 550(25') 500(25') 350

②15(15') 130(15') 450(20') 540(30') 540(20') 500(25') 350

③520(25') 520(30') 300

④520(25') 500(30') 300

⑤520(4') 550(25') 550(30') 300

⑥520(5') 550(25') 550(30') 300

## (2) 材料测试结果

### a) XRD 测试

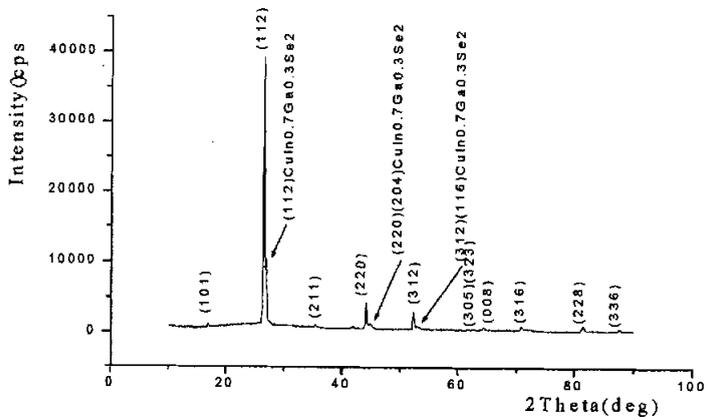


图 2.3 样品 021214 的 XRD 图

图 2.3 显示了样品 021214 的 XRD 图, 从图中可看到, 样品 021214 除了三个明显的  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  晶相外, 其余主要是  $\text{CuInSe}_2$  的晶相。

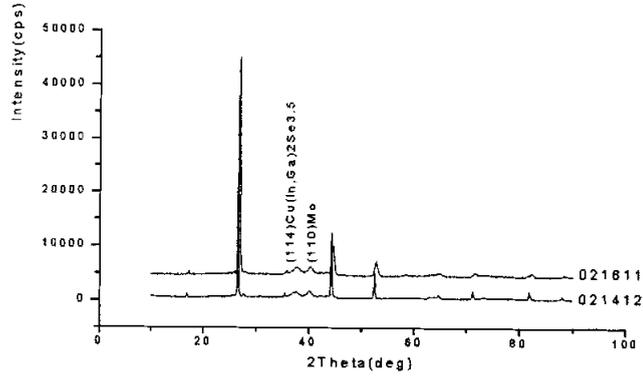


图 2.4 样品 021412 和 021611 的 XRD 图

图 2.4 显示了样品 021412、021611 的 XRD 图。由图可见，这两个样品的晶相很相似：主要晶相是  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ ，不过还有 (114)  $\text{Cu}(\text{In,Ga})_2\text{Se}_{3.5}$  和 (110) Mo 的晶相。可见，当 Ga 的量增大时，薄膜掺 Ga 效果比较好。

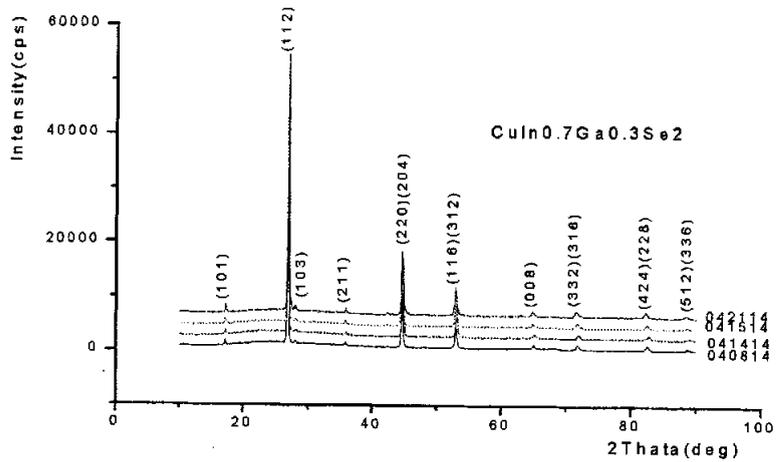


图 2.5 样品 040814、041414、041514、042114 的 XRD 图

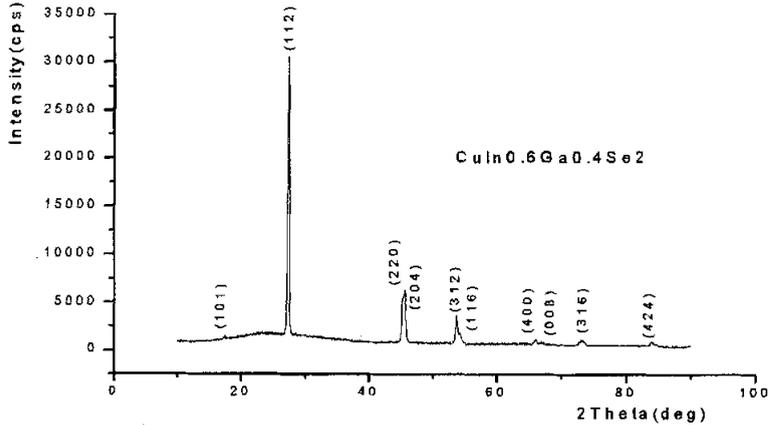


图 2.6 样品 041214 的 XRD 图

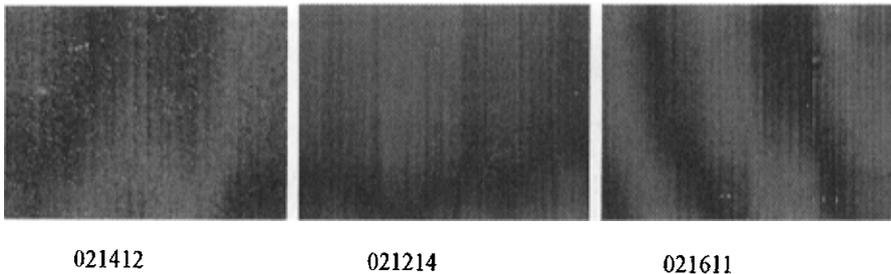
图 2.5 显示了样品 040814、041414、041514、042114 的 XRD 图：四种样品的晶相都是  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  的晶相，没有其它杂相。图 2.6 显示了样品 041214 的 XRD 图：晶相都是  $\text{CuIn}_{0.6}\text{Ga}_{0.4}\text{Se}_2$  的晶相，没有其它杂相。由 Scherrer 公式<sup>[4]</sup>

$$D = K \lambda / (\beta \cos \theta) \quad (2-1)$$

可粗略计算出其晶粒大小。其中， $\lambda$  为 X 射线的波长，在此为 Cu 靶 X 射线的波长  $1.54060\text{\AA}$ ； $\beta$  为衍射峰的半峰宽；K 为常数，一般取 1。由此估算的样品 021412、021212、021611 的 (220) 晶面的晶粒大小分别约为  $34\text{nm}$ 、 $29\text{nm}$ 、 $18\text{nm}$ 。042114 的晶粒最大，约为  $39\text{nm}$ ；021214、021611、040514、041214 的晶粒大小差不多，约为  $32\text{nm}$ 。

#### b) 表面形貌

用日本 Olympus STM6-LM 高精度、大尺寸测量显微镜拍摄的表面形貌图 (图 2.7)，放大倍数 1000 倍。从图中可看到，样品 021214、021611、040514、041214、042114 比较光滑、致密；样品 021412、041414、041514 表面粗糙，颗粒大小不均匀。



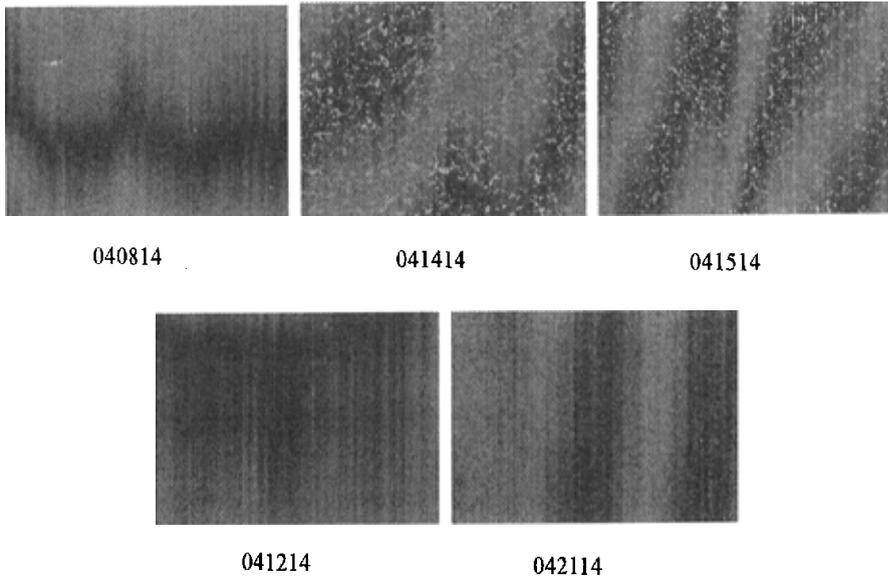


图 2.7 样品的表现形貌图

## c) 分析与讨论

表 2.2 CIS 薄膜材料参数表

序号	样品号	晶相结构	晶粒尺寸	表面结构	导电类型	Cu /Ga+In	Se 化温度 (°C)		工艺条件	备注
							Ts <sub>1</sub>	Ts <sub>2</sub>		
1	021214	$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ $\text{CuInSe}_2$	29nm	光滑、致密、颗粒小	2n-5p	0.98	450	550	(A)、a)、①	
2	021412	$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ $\text{Cu}(\text{InGa})_2\text{Se}_{3.5}$ (110) Mo	34nm	粗糙, 颗粒大小不均	300p	0.92	450	550	(A)、a)、①	
3	021611	$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ $\text{Cu}(\text{InGa})_2\text{Se}_{3.5}$ (110) Mo	18nm	光滑、致密、颗粒小	200-300p	0.92	450	540	(A)、a)、②	
4	040814	$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$	32nm	光滑、致密	25~600p	1.03	520	520	(B)、b)、③	溅射功率调小
5	041214	$\text{CuIn}_{0.6}\text{Ga}_{0.4}\text{Se}_2$	32nm	光滑、致密	30-50p	0.72	520	520	(B)、b)、③	溅射功率调小
6	041414	$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$	32nm	粗糙、疏松, 颗粒大小不均	1000-3000p	0.96	550	520	(B)、b)、④	溅射功率调小
7	041514	$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$	32nm	粗糙、疏松, 晶粒大小不均	500-600p	0.96	550	550	(C)、d)、⑤	溅射功率调小

8	042114	$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$	39nm	光滑、致密	200-300p	0.93	550	550	(C)、 d)、⑤	溅射功率调小
---	--------	---	------	-------	----------	------	-----	-----	--------------	--------

- 1) 硒化温度较低时,不能有效地掺 Ga;制备的薄膜中含有其它杂相;薄膜晶体晶粒比较小,不适合作为太阳能电池的吸收层。
- 2) 当硒化温度比较高,两次硒化温度都达到 520℃或 550℃时可制得具有单一  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  晶相的 CIGS 薄膜,不含有其它杂相。表明高温可有效地掺 Ga;但硒化温度较高, Ga 含量过大时,制备的薄膜为  $\text{CuIn}_{0.6}\text{Ga}_{0.4}\text{Se}_2$  (如样品 041214);
- 3) 叠层预制层的层数比较多时,可制得性能较好的薄膜,层数较少时,薄膜性能不好(如样品 041514);
- 4) 两次硒化必须都有一个时间较长的恒温阶段,否则制备的薄膜性能不好(如样品 041414);
- 5) 减小 Cu、In 的溅射功率,可改善 CIS 在制备 CdS 时容易脱落的问题。两者溅射次数之比为 2:5;蒸 Ga4' 时, Cu/(In+Ga) 接近理想配比 1:1;
- 6) 在硒化过程中,衬底温度在 162℃以下和 323~367℃时 In 损失较大,在这两个温度范围内尽可能快地升温,以便减小 In 损失,因此对硒化升温过程也做了适当的调整。

#### d) 结论:

制备优良性能的 CIGS 薄膜应注意的工艺条件:叠层预制层层数多,蒸 Ga 量合适,而且以硒化温度为 520℃或 550℃(550℃更好),恒温要有一定的时间,可(如样品 042114 和 040814)。

因此,确定样品 042114 和 040814 的实验条件为制备 CIGS 薄膜的实验条件,尤以样品 042114 的为最佳。

#### e) 优化工艺制备的最佳样品参数

##### 1) 工艺条件:

预置层溅射顺序: Ga4/Cu/35In/12Cu

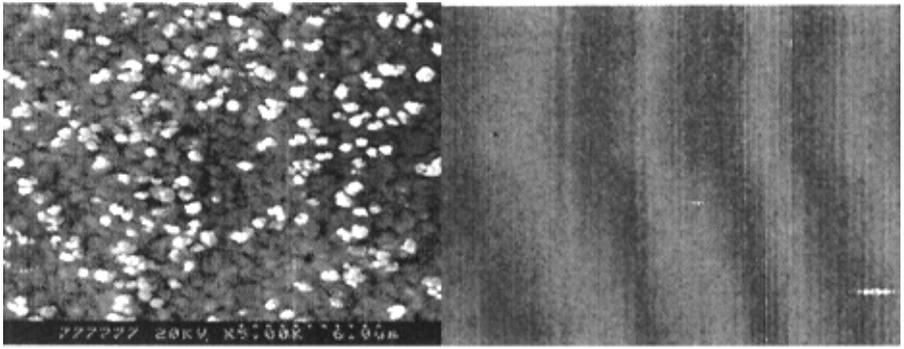
一次硒化温度过程: 15(5') 150(20') 310(3') 380(12') 550(20') 550(10') 520

二次硒化温度过程: Ga3: 520(5') 550(25') 550(30') 300

元素投料比: Ga/Ga+In=0.35; Cu/Ga+In=0.93

##### 2) 表观形貌

如图 2.8 所示的样品 042114 的 SEM 图,可更清晰地表征薄膜的表观形貌



SEM 图

Olympus 光学显微图象

图 2.8 样品 042114 的表观形貌

### 3) 组分测试结果

表 2.3 给出了样品 042114 各组分的 EDX 数据，由表中的数值可知，各组分的配比基本上符合  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  的化学计量比。

表 2.3 样品 042114 的 EDX 数据

样品号	Cu (at %)	In (at %)	Ga (at %)	Se (at %)	(In+Ga)/Cu	Se/Cu	Ga / (In+Ga)
042114	25.11	17.80	7.16	49.93	0.994	1.988	0.287

### 4) 电学特性

由 XP-2 台阶仪测得薄膜厚度为  $1.87 \mu\text{m}$ ，用 HL5550PC 霍尔效应测量仪测得如下电特性参数：

方块电阻为：1943ohm/sq；

空穴迁移率： $2.32\text{cm}^2/\text{V} \cdot \text{s}$ ；

空穴浓度： $7.40 \times 10^{18}/\text{cm}^3$ 。

测得该样品的激活能为 0.035eV，表明费米能级非常接近价带顶。

## § 2.4 缓冲层 CdS 薄膜材料的研究

### 2.4.1 CdS 薄膜的物理性质<sup>[3][5]</sup>

CdS层是电池的缓冲层,属六角晶系纤锌矿结构,晶格常数 $a=0.4136\text{nm}$ , $c=0.6713\text{nm}$ ,直接带隙半导体;室温时禁带宽度为 $2.53\text{eV}$ ;电子和空穴迁移率分别为 $2.1\times 10^2(\text{cm}^2/\text{V}\cdot\text{s})$ 和 $1.8\times 10(\text{cm}^2/\text{V}\cdot\text{s})$ ,多晶薄膜的迁移率相对减小;掺入卤族元素Cl、Br、I和III族元素Ga、In可形成n型材料,掺入I族元素Cu、Ag或Cd的不足可形成p型材料。该材料密度 $4.84\text{g}/\text{cm}^3$ ,熔点 $1750^\circ\text{C}$ 。CIS电池中由于ZnO带隙为 $3.2\text{eV}$ 同时,而CIS带隙为 $1.02\text{eV}$ ,它们带隙相差太大,直接接触构成异质结时晶格匹配不好,导致异质结界面失配,缺陷态较多,制约着电池光电转换效率,而在它们之间增加一层很薄的CdS膜(50nm左右)作为缓冲层可以解决这一问题。对于如此之薄的过渡层用蒸发法制备很难保证其完整和致密,而化学水浴法(CBD法)制备的CdS薄膜可以做到这一点。

### 2.4.2 CdS 薄膜材料的研制

#### 2.4.2.1 CBD 法制备 CdS 薄膜

CBD法制备CdS薄膜上届研究生已做过很多工艺研究,但是薄膜还存在一些缺陷,晶相结构还需要进一步研究。

##### (1) 化学原料:

$(\text{NH}_2)_2\text{SC}$ (硫脲);  $\text{CdCl}_2$ (氯化镉);  $\text{NH}_4\text{Cl}$ (氯化铵);  $\text{NH}_3\cdot\text{H}_2\text{O}$ (氨水);  $\text{H}_2\text{O}$ (蒸馏水)。

##### (2) 实验仪器与用品

烧杯、量筒、电子天平、电子清洗剂、水浴加热器、聚四氟玻璃样品架、聚四氟玻璃搅拌器、温度控制器、电动搅拌器、玻璃搅拌棒、温度计、PH试纸、输液器。

##### (3) 制备工艺及化学反应方程式:

CBD法制备CdS薄膜的工艺过程与化学反应方程式在龚晓波硕士论文中已有叙述,工艺比较成熟,在此不再重复。

按照成熟的工艺制备CdS,薄膜外观形貌很好,XRD测试结果表明CdS薄膜(约 $490\text{\AA}$ )的(100)、(002)、(101)、(110)各衍射峰都很窄,说明其晶粒比较大,结晶状态好。

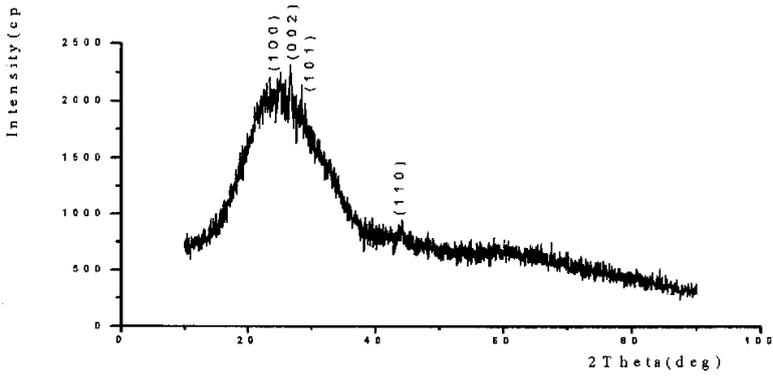


图 2.9 CdS 薄膜的 XRD 图

见图 2.9, 光透过率如图 2.10, 波长为 600nm 透过率为 66%, 900nm 透过率可达到为 85%。但将 CdS 的 SEM 图放大倍数为 5K 至 15K, 发现许多白点, 见图 2.11。

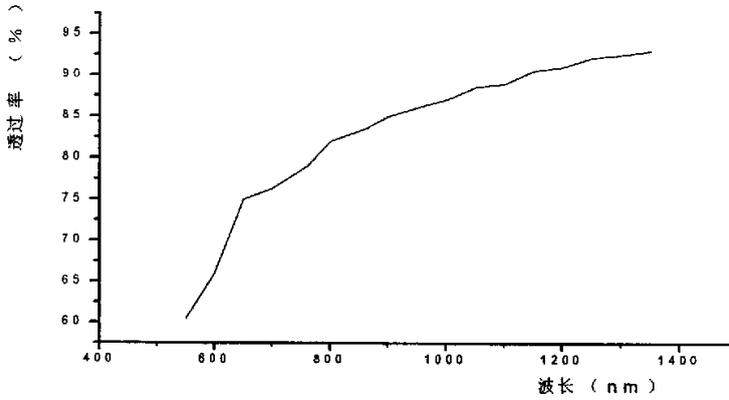


图 2.10 CdS 薄膜透过率与波长的关系图

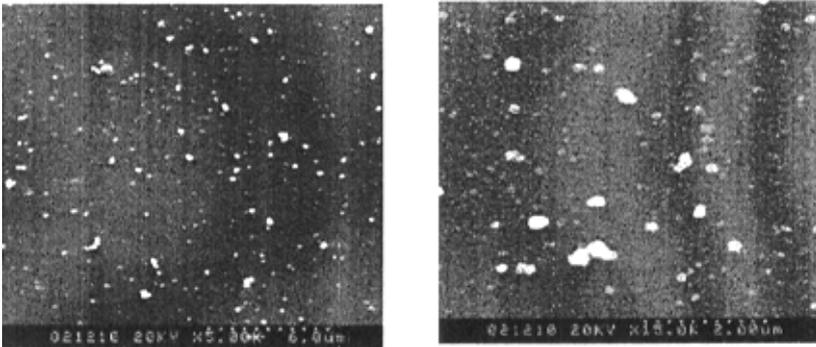


图 2.11 CdS 薄膜的 SEM 图

#### 2.4.2.2 CdS 薄膜中的“白点”

CBD 法制备的 CdS 薄膜中的“白点”，以前一直存在，只是被无认为是薄膜表面上的灰尘而未进行研究。实际上“白点”是在 CBD 法沉积过程中与 CdS 薄膜同时生长的附属物。图 2.12 所示的 CdS 薄膜白点的高倍数 SEM 图，(a) 为 CdS 薄膜的整体形貌图；(b)、(c)、(d) 分别为“白点”的三种不同形貌。“白点”尺寸有二十几微米之大。

这些“白点”，尤其是较大的“白点”，使异质结内缺陷大增，并使薄膜很容易形成“针孔”，导致电池短路。

表 2.4 给出的 EDX 数据显示了 CdS 薄膜中无“白点”处（即正常的致密薄膜）和三种不同“白点”的各组成成分的原子百分比。其中，无“白点”情况的三组数据是在薄膜中无“白点”的地方任意选取三点而测得。

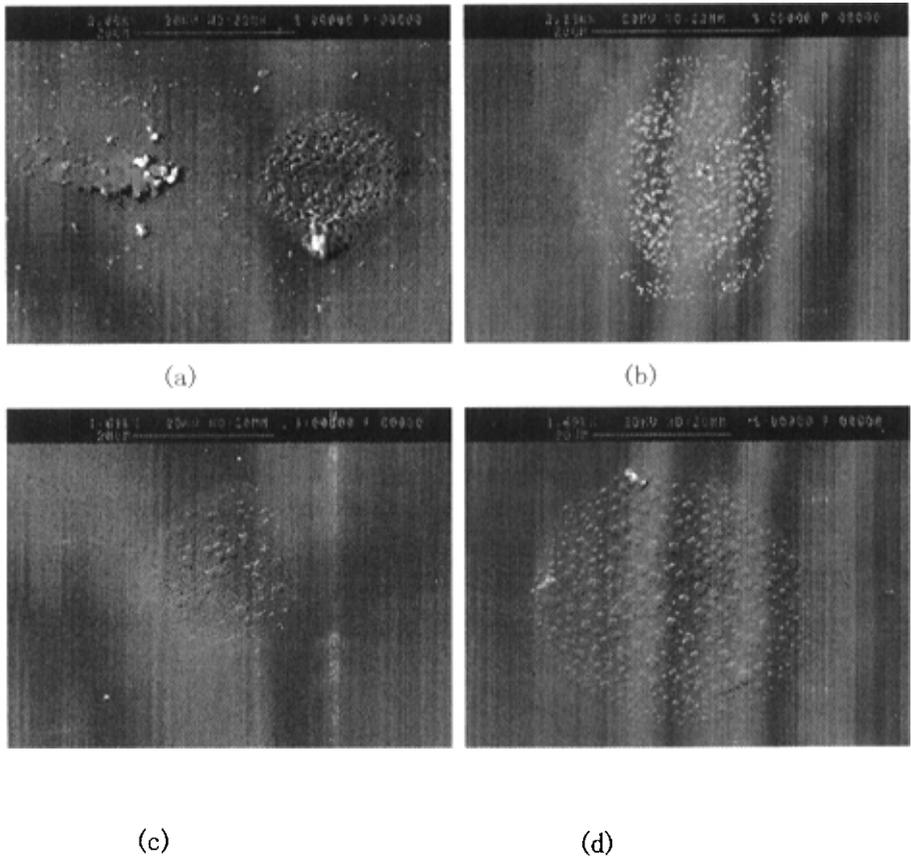


图 2.12 CdS 薄膜中“白点”的 SEM 图

表 2.4 CdS 薄膜 EDX 数据

元素名称	无“白点” (at%)			有“白点” (at%)		
	1	2	3	b	c	d

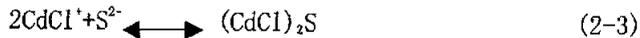
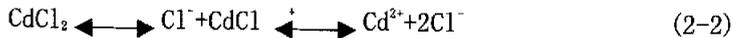
Cd	50.21	50.02	50.06	32.92	32.58	33.65
S	49.79	49.98	49.94	27.87	31.77	28.92
Cl	0	0	0	39.21	35.65	37.43
Cd/ S	1.0084	1.0008	1.0024	1.18	1.03	1.16
(Cd+Cl)/S	1.0084	1.0008	1.0024	2.59	2.15	2.46
Cl/ Cd	0	0	0	1.19	1.09	1.11

由表 2.4 中数据可知:

(1) CdS 薄膜中无论有“白点”处还是无“白点”处, Cd/ S 比都大于 1, 说明薄膜富 Cd, 这对于 CdS 薄膜在太阳能电池中作为 n 型缓冲层是有利的。原因可能是: 在生长 CdS 薄膜过程中, CdCl<sub>2</sub> 一直是过量的; 生长完 CdS 薄膜后没有冲洗干净反应溶液。

(2) 无“白点”处, 即正常薄膜的 Cd/ S 几乎等于 1, 具有非常理想的配比。不含有 Cl。

(3) “白点”中都含有不少 Cl。(Cd+Cl)/S 的比值都大于 2, Cl/Cd 的比值都大于 1。这说明“白点”是 CdS 薄膜生长过程中生成的另外的不同于 CdS 的附属物, 该附属物含有 Cd、Cl、S, 在生长 CdS 薄膜过程中还存在着另外的化学反应<sup>[6]</sup>:



由此可见, “白点”的主要成分就是 (CdCl)<sub>2</sub>S: (Cd+Cl)/S 等于 2, Cl/Cd 等于 1。表中所给出的这两个比值都比理想配比大, 可能是因为: 整个反应过程中, CdCl<sub>2</sub> 一直是过量的, 而且在反应溶液中还有相当多的 NH<sub>4</sub>Cl 缓冲剂; 制备完薄膜后没有冲洗干净反应溶液。

既然如此, 要消除“白点”就必须设法抑制乃至消除 CdCl<sub>2</sub> 的这种电离:



使 CdCl<sub>2</sub> 尽可能地进行这种电离:



我们虽然针对如何消除“白点”做了大量的实验, 我们发现增加氨水的浓度可以减少“白点”。通过工艺的改进与优化制备出的 CdS 材料状态 (04201 样片) 有了很大的提高。

### 2.4.3 改进后的 CdS 薄膜材料

#### (1) 表观形貌

图 2.13 显示了样品 04201 的表观形貌。由图可看到，薄膜很致密，其中的“白点”也比图 2.11 所示的减少了许多。表明增加氨水的浓度确实减少了薄膜中的“白点”。但是“白点”还没有彻底被消除，有待于做进一步的研究。

### (2) 晶相结构

对该样品做 XRD 测试，如图 2.14 所示。薄膜的 (100)、(002)、(101)、(103) 各衍射峰的强度比图 2.9 所示的衍射峰的强度大。表明其晶粒比较大，结晶程度比原先工艺制备的薄膜的结晶程度高。

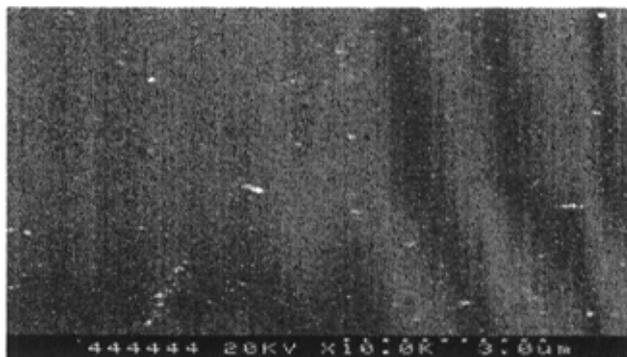


图 2.13 样品 04201 的 SEM 图

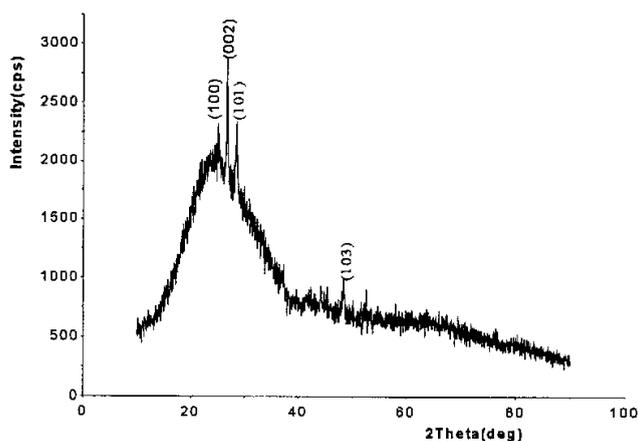


图 2.14 样品 04201 的 XRD 衍射图

### (3) 光学特性

CdS 样品 04201 透过率与波长的关系如图 2.15 所示。当波长大于 600nm 的光照射该

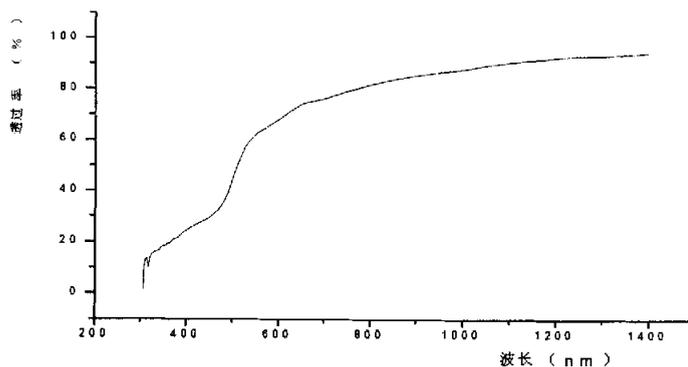


图 2.15 样品 04201 透过率与波长的关系图

CdS 薄膜时, 其透过率都比较大, 都大于 70%。波长再大一些, 透过率甚至超过 90%。在波长约为 490nm 处透过率有一个突变: 当波长小于 490nm 时, 透过率比较小, 大部分入射光被 CdS 吸收了; 当波长大于 490nm 时, 透过率发生突变, 陡然增大。说明该值接近于 CdS 样品 04201 的吸收长波限值。可近似地估算出 CdS 样品 04201 的禁带宽度为 2.53eV 附近。

#### (4) 电学特性

电阻率为:  $1.139 \times 10^5 \text{ohm} \cdot \text{cm}$ ;

电子迁移率:  $128 \text{cm}^2/\text{V} \cdot \text{s}$ ;

电子浓度:  $4.49 \times 10^{11}/\text{cm}^3$ 。

测得该样品的激活能为 0.044eV, 比较小, 说明费米能级所处的位置很高, 非常接近导带底。

## § 2.5 窗口层 ZnO 薄膜材料的研究

### 2.5.1 ZnO 材料的物理性质<sup>[3][5]</sup>

ZnO 是一种六方晶系纤锌矿结构的氧化物，化学键型处于离子键与共价键的中间状态。晶格常数为： $a=0.3249\text{nm}$ ； $c=0.5207\text{nm}$ ； $c/a=1.6$ ；晶体的密度  $5.68\text{g/cm}^3$ ；晶格能为  $4040\text{J/mol}$ ；为直接带隙半导体材料，室温时禁带宽度为  $3.2\text{eV}$ ，电子迁移率为  $1.8 \times 10^2 \text{cm}^2/\text{v} \cdot \text{s}$ ，氧不足时为 N 型材料，折射率为 2.2，熔点为  $1975^\circ\text{C}$ 。ZnO 薄膜在太阳光可见光谱中具有较高的透过率，可用 MOCVD 气相反应、射频反应溅射等方法制备。

### 2.5.2 ZnO 薄膜材料的研制

用于 CIGS 太阳能电池异质结的 N 型层，是由本征 ZnO 和  $n^+$ : ZnO 构成。本征 ZnO 要求高电阻率、高透过率，厚度为  $30\sim 50\text{nm}$ ， $n^+$ : ZnO 为重掺杂的高电导的窗口层。要求厚度为  $800\sim 1000\text{nm}$ ，在可见光范围内光透过率  $>85\%$ ，电阻率  $<3 \times 10^{-3} (\Omega \cdot \text{cm})$ 。可采用金属靶直流磁控反应溅射，但考虑氧离子与反应不充分的金属粒子进入吸收层，起到掺杂效应，影响光伏层的性能，因而使用 ZnO 陶瓷靶材进行射频溅射本征 ZnO 薄膜工艺。研究 ZnO 薄膜有很多人都在做，但是采用孪生对靶直流磁控溅射 ZnO: Al (ZAO) 陶瓷靶制备高电导  $n^+$ : ZnO 薄膜材料却未见报导，与平面单靶直流磁控溅射沉积的薄膜材料进行比较，又发现了明显的不同。

#### (1) 本征 ZnO 薄膜材料的制备

使用设备：多元化合物半导体成膜系统 I 室；

工艺方法：射频溅射高阻 ZnO 陶瓷靶；

工艺条件：见表 2.5

表 2.5 射频溅射本征 ZnO 工艺条件

样品号	衬底 温度 $T_s$ ( $^\circ\text{C}$ )	Ar 流量 (sccm)	工作 压强 P (Pa)	工作 电流 I (A)	工作 电压 V (V)	沉积 时间 t (min)	膜厚 d (nm)	溅射 速率 (A/S)
03122	220	45	0.8	0.32	750	20	55	0.46

#### (2) 测试分析

##### 1) 晶相结构

对样品 03122 做 XRD 测试如图 2.16 所示。该薄膜属六方晶系。在整个衍射图中，只出现一个强度很大的 (002) 尖锐峰。说明制备的 ZnO 薄膜具有择优取向，即择优取

向于 (002), c 轴垂直于基底表面。由于薄膜比较薄, 所以衍射图中出现的非晶态玻璃衬底引起的干扰线很强。

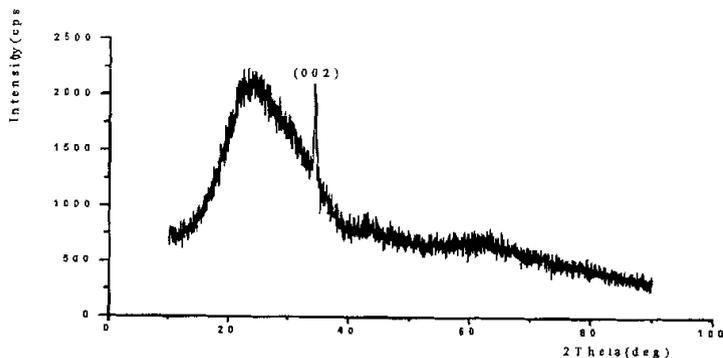


图 2.16 本征 ZnO 样品 03122 的 XRD 图

## 2) 表观形貌

图 2.17 显示的本征 ZnO 样品 03122 的表观形貌。由图可看到, 薄膜均匀且致密, 没有其它杂物出现。

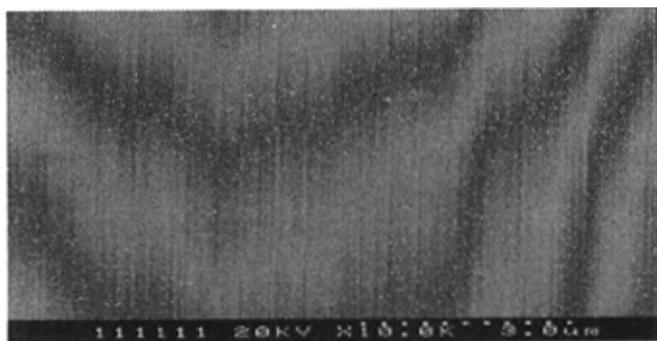


图 2.17 本征 ZnO 样品 03122 的 SEM 图

## 3) 光学特性

本征 ZnO 样品 03122 对各波长光的透过率如图 2.18 所示。当波长大于 400nm 的光照射时, 在可见光范围内 (400nm~700nm), 透过率在 81%~89.5% 范围内变化。

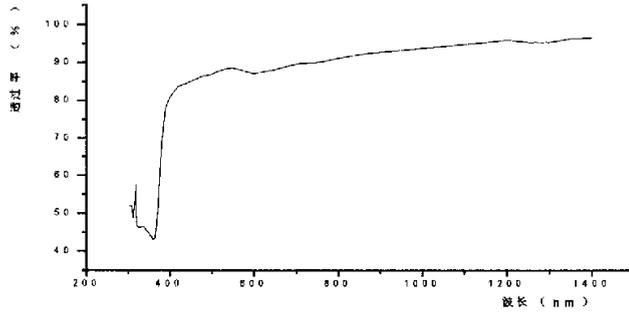


图 2.18 本征 ZnO 样品 03122 透过率与波长的关系

由图还可看到，在波长约为 380nm 处透过率有一个突变：当波长小于 380nm 时，透过率很小，入射光几乎被 ZnO 吸收（反射率小，可忽略）；当波长大于 380nm 时，透过率发生突变，陡然增大，反射率和吸收率都很小。说明该值接近于 ZnO 样品 03122 的吸收长波限值。由公式<sup>[7]</sup>：

$$\lambda_0 = \frac{1.24}{E_g (eV)} (\mu m) \quad (2.4)$$

可近似地计算出 ZnO 样品 03122 的禁带宽度为 3.26eV，这与 ZnO 禁带宽度值 3.2eV 比较接近。

因此，ZnO 薄膜样品 03122 是比较理想的窗口层。

#### 4) 电学特性

由 XP-2 台阶仪测得 ZnO 薄膜厚度为 548Å，用 HL5550PC 霍耳效应测量仪测得如下电特性参数：

电阻率为：8069ohm · cm；

电子迁移率：23.5cm<sup>2</sup>/V · s；

电子浓度：3.29 × 10<sup>13</sup>/cm<sup>3</sup>。

测得该样品的激活能为 0.112eV，比较小，说明费米能级所处的位置比较高，接近导带底。

### (3) 低阻 ZnO 薄膜的研制

#### 对向靶溅射低阻 ZnO

##### 1) 制备工艺

由于低阻 ZnO 的溅射功率相对高阻 ZnO 来说比较大（基于电阻率、沉积速率等因素），因此采用射频溅射、直流磁控溅射法对薄膜衬底轰击较大，损坏了薄膜衬底。为

此, 采用对向靶溅射法来沉积低阻 ZnO 薄膜, 避免了对薄膜衬底的正面轰击, 大大减小了对薄膜衬底的损坏。

实验采用的靶材均为掺 Al 的 ZnO 靶 (含 Al 3wt%)。两个靶呈矩形, 长 173mm, 宽 54mm, 相对放置, 距离为 65mm。样品放在高于两靶上边缘 2cm 的位置。

工艺流程基本上与射频溅射高阻 ZnO 的相同, 只是少了“加热衬底”(对向靶溅射低阻 ZnO 是在室温下进行的)和“预溅射”。

实验条件如下表所示:

表 2.6 对向靶溅射低阻 ZnO 实验条件

溅射时间 t (分钟)	Ar 流量 (sccm)	工作压强 (Pa)	衬底温度 Ts(°C)	工作电流 I(安培)	工作电压 V(伏特)
据厚度而定	30	待定	室温	0.4	280

## 2) 低阻 ZnO 薄膜的实验参数

采用如上所述的实验设备和工艺步骤, 制得如下两种不同工作压强时的样品: 工作压强分别为 2Pa、1Pa。其实验条件如下表所示:

表 2.7 样品实验条件

样品号	溅射时间 (分钟)	工作压强 (Pa)	衬底温度 Ts(°C)	Ar 流量 (sccm)	工作电流 (A)	工作电压 (V)	厚度 nm	沉积速率 nm/S	备注
04221	25	2	室温	30	0.4	280	820	0.55	对向靶溅射
04222	25	1	室温	30	0.4	280	990	0.66	对向靶溅射
01023	40	0.8	100	60	0.3	300	670	0.28	直流磁控溅射

对这两种条件下制备的低阻 ZnO 薄膜作测试分析如下:

### a) 晶相结构

图 2.19 显示了 ZnO 样品 04221、01023 的 XRD 图, 图 2.20 显示了 ZnO 样品

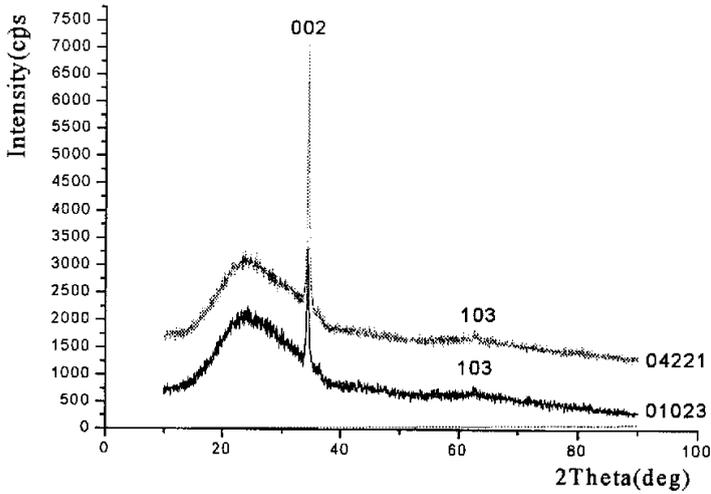


图 2.19 样品 04221、01023 的 XRD 图

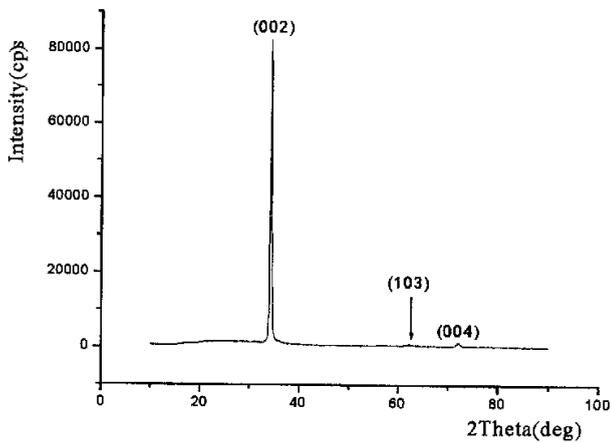


图 2.20 样品 04222 的 XRD 图

04222 的 XRD 图。其中的 04221、04222 是对向靶溅射的低阻 ZnO 样品；01023 是直流磁控溅射的低阻 ZnO 样品，其实验条件如表 2.7 所示：

由于 04221、01023 薄膜较薄分别为、 $0.67\mu\text{m}$ ，因此它们的衍射峰受非晶态玻璃的影响比较大；而 04222 薄膜较厚，为  $0.99\mu\text{m}$ ，因此其衍射峰基本不受非晶态玻璃的影响。

这三种薄膜晶体都属于六方晶系，都有一个强度很大的 (002) 尖锐峰，而 (103) 峰和 04222 的 (004) 峰都很弱，不过 04222 和 04221 的 (002) 峰比 01023 的强度还大、还尖锐。说明对向靶溅射的薄膜比直流磁控溅射的薄膜结晶程度高，而且晶粒也大。

## b) 表观形貌

图 2.21、2.22 分别显示了样品 04221 和 04222 的表观形貌。两种薄膜都均匀

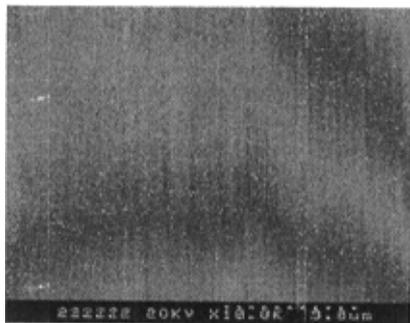


图 2.21 样品 04221 的 SEM 图

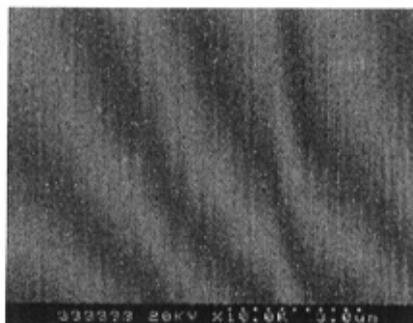


图 2.22 样品 04222 的 SEM 图

且致密，而且 04221 薄膜比 04222 还致密。也没有其它杂物。

## c) 光学特性

两样品的透过率与波长的关系如图 2.23 所示。由图可看到，在波长约为 380nm 处透过率有一个突变（两个样品的突变值近似相等）：当波长小于 380nm 时，透过率很小，

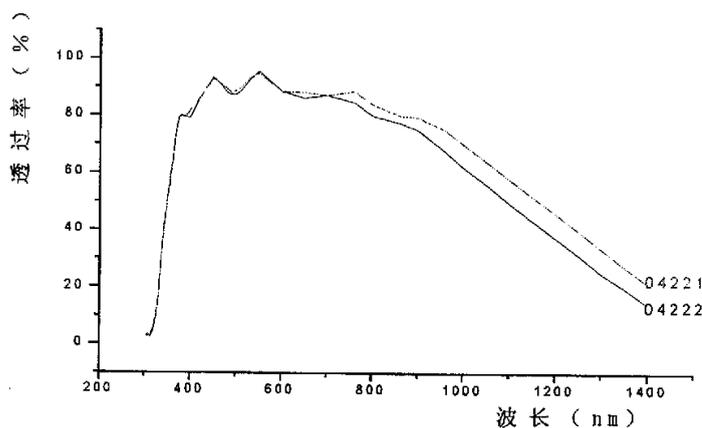


图 2.23 样品 04221 和 04222 的透过率与波长的关系图

入射光几乎被 ZnO 吸收了（反射率小，可忽略）；当波长大于 380nm 时，透过率发生突变，陡然增大，反射率和吸收率都很小。说明该值接近于 ZnO 样品 04221、04222 的吸收长波限值。由公式 (2.5.1) 可近似地计算出 ZnO 样品 04221、04222 的禁带宽度为 3.26eV，这与 ZnO 禁带宽度值 3.2eV 比较接近。

因此，ZnO 薄膜样品 04221、04222 是比较理想的窗口层，比较起来，样品 04221 更好一些(透过率略大)。

## d) 电学特性

表 2.8 显示了样品 04221、04222 的一些电学参数。其中，厚度由 XP-2 台阶仪

表 2.8 样品 04221、04222 的电学特性参数表

样品名	厚度 ( $\mu\text{m}$ )	电阻率 ( $\text{ohm} \cdot \text{cm}$ )	方块电阻 ( $\text{ohm/sq}$ )	电子迁移率 ( $\text{cm}^2/\text{V} \cdot \text{s}$ )	电子浓度 ( $\text{cm}^{-3}$ )
04221	0.82	$1.508 \times 10^{-3}$	18.39	8.65	$4.78 \times 10^{20}$
04222	0.99	$2.457 \times 10^{-3}$	24.82	5.56	$4.57 \times 10^{20}$

测得，其它电学特性参数由 HL5550PC 霍耳效应测量仪测得。

由表中数据可知，样品 04221 的方块电阻、电阻率都比 04222 的小，而电阻迁移率和电子浓度又比 04222 的大。因此，样品 04221 比 04222 更适合做导电层。

## e) 结论:

由对向靶溅射的低阻 ZnO 薄膜是比较理想的导电层、窗口层。由于直流磁控溅射对衬底薄膜的轰击作用比较大，对衬底薄膜的损坏程度也大；而对向靶溅射对衬底薄膜的轰击作用却比较小，对衬底薄膜的损坏程度也较小。因此完全可由对向靶溅射工艺来替代直流磁控溅射工艺来制备高性能的低阻 ZnO 薄膜；

由对向靶溅射低阻 ZnO 薄膜时，工作压强较大时制备的薄膜性能更好一些；而且，工作压强较大时对衬底薄膜的轰击作用较小，即可减小对衬底薄膜的损坏程度。

## 参 考 文 献

- [1] 《能源百科全书》编辑委员会，能源百科全书，中国大百科全书出版社；
- [2] 《功能材料及其应用手册》编写组，功能材料及其应用手册，机械工业出版社；
- [3] 雷永泉等，新能源材料，天津大学出版社；
- [4] 李卫等，CdS多晶薄膜德结构和光学性能研究，中国第七届光伏会议论文集，2002年；
- [5] 龚晓波，硕士毕业论文，南开大学，2002年；
- [6] 陈寿椿，重要无机化学反应，上海科学技术出版社；
- [7] 刘恩科、朱秉升、罗晋生等，半导体物理学，国防工业出版社。

### 第三章 CIGS 薄膜太阳能电池异质结的研究

关于 CIGS 薄膜太阳能电池异质结方面的著作尚未见到，国外的有关文章也没有一篇系统地论述，个别文章也涉及一些，只能从若干文献中找到一、两点论据。本章根据异质结有关理论，针对铜铟硒太阳能电池结构、相关材料参数及实验数据，尝试建立铜铟硒异质结模型，目的是为研究铜铟硒电池器件提供理论依据。

#### § 3.1 CIGS 薄膜太阳能电池异质结的能带排列

组成 CIGS 薄膜太阳能电池异质结的  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ 、 $\text{CdS}$ 、 $\text{ZnO}$  三种半导体材料的禁带宽度、电子亲和势、激活能、功函数分别如表 3.1 所示。各种材料的样品号分别为 042114、04201、03122，第二章分别叙述了制备它们的制备工艺和实验条件，并测试得各自的激活能。

$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  的禁带宽度和电子亲和势分别由下面公式计算得到<sup>[1]</sup>：

$$E_{g(\text{CIGS})} = 1.011 + 0.421x + 0.244x^2 \quad (3-1)$$

$$x_{\text{CIGS}} = 4.35 - 0.421x - 0.244x^2 \quad (3-2)$$

式中， $x = \text{Ga}/(\text{In} + \text{Ga})$  为 CIGS 薄膜中的  $\text{Ga}/(\text{In} + \text{Ga})$  比。

表 3.1 三种半导体材料的禁带宽度、电子亲和势、激活能、功函数

名称	样品号	禁带宽度 $E_g(\text{eV})$	电子亲和势 $x(\text{eV})$	激活能 $E_a(\text{eV})$	功函数 $\phi(\text{eV})$
i-ZnO	03122	3.2	4.2 <sup>[2]</sup>	0.112	4.312
CdS	042021	2.42	4.5 <sup>[3]</sup>	0.044	4.544
$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$	042114	1.159	4.202	0.035	5.326

$\text{ZnO}$ 、 $\text{CdS}$  等 n 型半导体材料的功函数由下面公式计算得到，即等于电子亲和势与激活能之和：

$$\phi = x + E_a \quad (3-3)$$

而 p 型  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  材料的功函数由下面公式计算得到：

$$\phi = (E_g + x) - E_a \quad (3-4)$$

由表 3.1 的参数值可画出组成 CIGS 薄膜太阳能电池异质结三种半导体材料接触前的能带排列图，如图 3.1 所示。真空能级对所有的材料都是相同的。由图中可看到： $\text{CdS}$  与  $\text{CIGS}$  的能带排列属于错开型 (Staggered)，即前一种半导体的导带和价带都分别低于后一种半导体的导带和价带，但前一种半导体的导带却高于后一种半导体的价带； $\text{ZnO}$

与 CdS 的能带排列属于跨立型 (Straddling), 即后一种半导体的禁带完全包含在前一种半导体的禁带之内, 也就是说, 前一种半导体的导带高于后一种半导体的导带, 而价带却低于后一种半导体的价带。

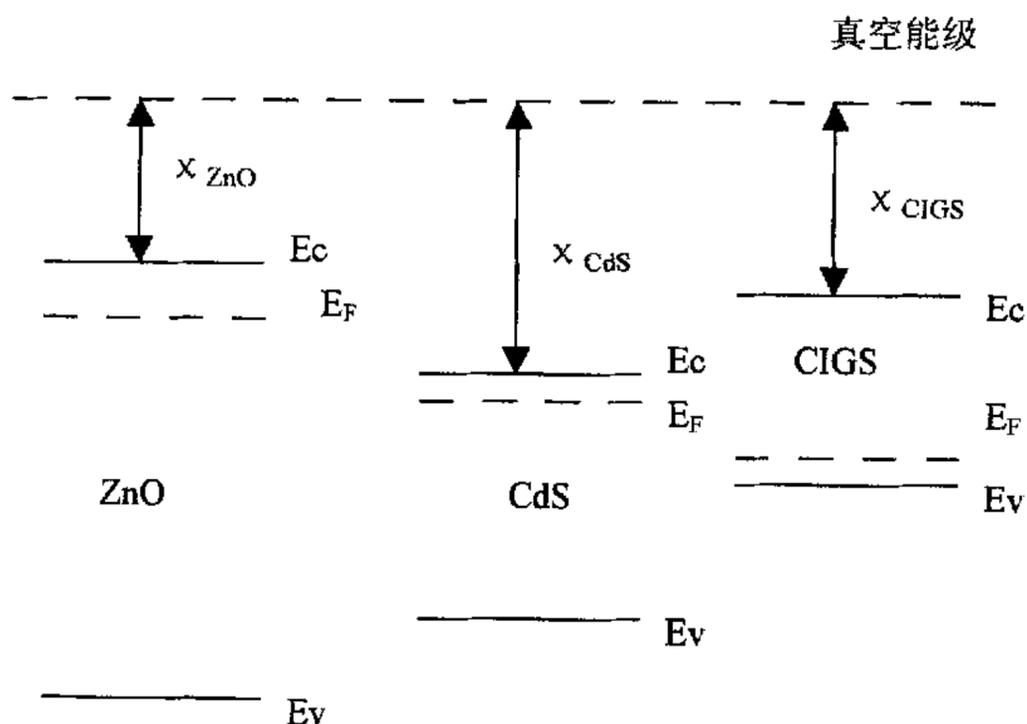


图 3.1 组成 CIGS 太阳能电池异质结三种半导体材料接触前的能带排列

### § 3.2 CIGS 太阳能电池异质结能带结构

当  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ 、CdS、ZnO 三种材料彼此紧密接触形成异质结时, 彼此之间的导带和价带都发生了变化。图 3.2 显示了异质结的理想能带图, 即不考虑界面态的影响。

由于这三种半导体的能带结构包括费米能级以及载流子浓度的不同, 在这些半导体之间会发生载流子的转移: 电子将从 CdS、ZnO 半导体一边流向  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  半导体, 同时空穴从  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  半导体流向 CdS、ZnO 半导体一边。直到这两类半导体的费米能级拉平, 形成统一的费米能级, 这样就形成了势垒。此时的异质结处于热平衡状态。与此同时, 在这两类半导体材料交界面的两边形成了空间电荷区 (即势垒区或耗尽区)。CdS、ZnO 半导体一边为正空间电荷区,  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  半导体一边为负空间电荷区, 由于不考虑界面态, 所以在势垒区中正空间电荷数等于负空间电荷数。势垒区的正空间电荷区的宽度为  $x_p(x_p > 0)$ ; 负空间电荷区的宽度为  $-x_n(x_n > 0)$ 。正、负空间电荷间产生电场, 也称为内建电场, 方向  $n \rightarrow p$ 。因为存在这个内建电场, 使得电子在空间电荷区中各点有附加电势能, 从而使结区的能带发生弯曲。

由于组成异质结的这三种半导体材料的介电常数不同, 内建电场在不同半导体材料的交界面是不连续的, 因此导带和价带在界面处也不连续, 如图 3.2 所示。

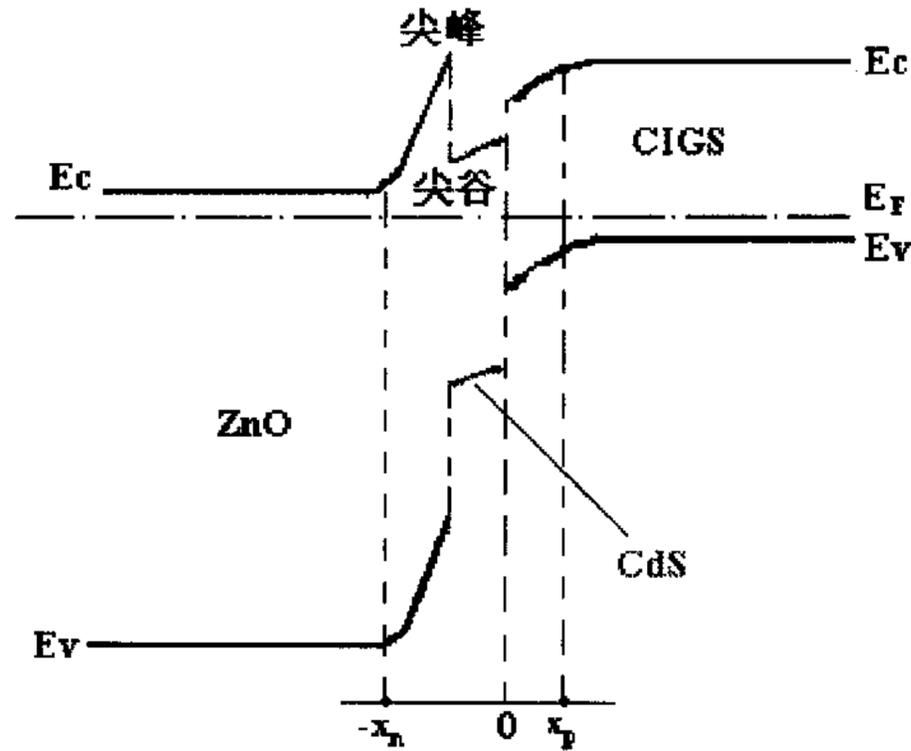


图 3.2 CIGS 薄膜太阳能电池异质结能带图

CdS 和  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  界面两边的导带和价带都分别出现断续，而 ZnO 与 CdS 界面两边的导带出现明显的“尖峰”和“尖谷”，价带出现断续。

在这种“p 窄 n 宽”的异质结中，导带底在界面处的突变  $\Delta E_c$  对 p 型  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  区中的电子向 n 型 CdS、ZnO 区的运动起势垒的作用，所以对电子的输运影响较大。而价带虽然也有一个断续，但它对 n 区中的空穴向 p 区运动没有明显的影响，可不考虑。

### § 3.3 导带边失调值 $\Delta E_c$ 对 CIGS 电池性能的影响

当  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ 、CdS、ZnO 这三种半导体相互结合在一起形成异质结时，在界面处导带及价带都发生了能带边失调值  $\Delta E_c$ 、 $\Delta E_v$ 。

#### 3.3.1 CdS/CIGS 的导带边失调值 $\Delta E_c$ 对 CIGS 薄膜太阳能电池的性能影响

在这些能带边失调值中，尤以 CdS/CIGS 的导带边失调值  $\Delta E_c$  对 CIGS 薄膜太阳能电池的性能影响重大<sup>[1]</sup>——CdS 是用来作为高效率 CIGS 薄膜太阳能电池的缓冲层，其电池转换效率目前世界记录为 19.2%；而迄今为止无镉 CIGS 薄膜太阳能电池的转换效率世界记录为 18.6%，没有超过有镉电池的效率。在 CdS 缓冲层对高效率 CIGS 薄膜太阳能电池的影响作用中，CdS/CIGS 的导带边失调值  $\Delta E_c$  是最重要的因素之一，图 3.3 显示了该值对太阳能电池各性能参数的影响<sup>[1]</sup>：

图中各曲线的不同符号表示窗口层/OVC 界面载流子与 CIGS 半导体体内载流子的不同寿命比值：“○”表示 1:1；“□”表示 1:10；“△”表示 1:100；“▽”表示 1:1000。

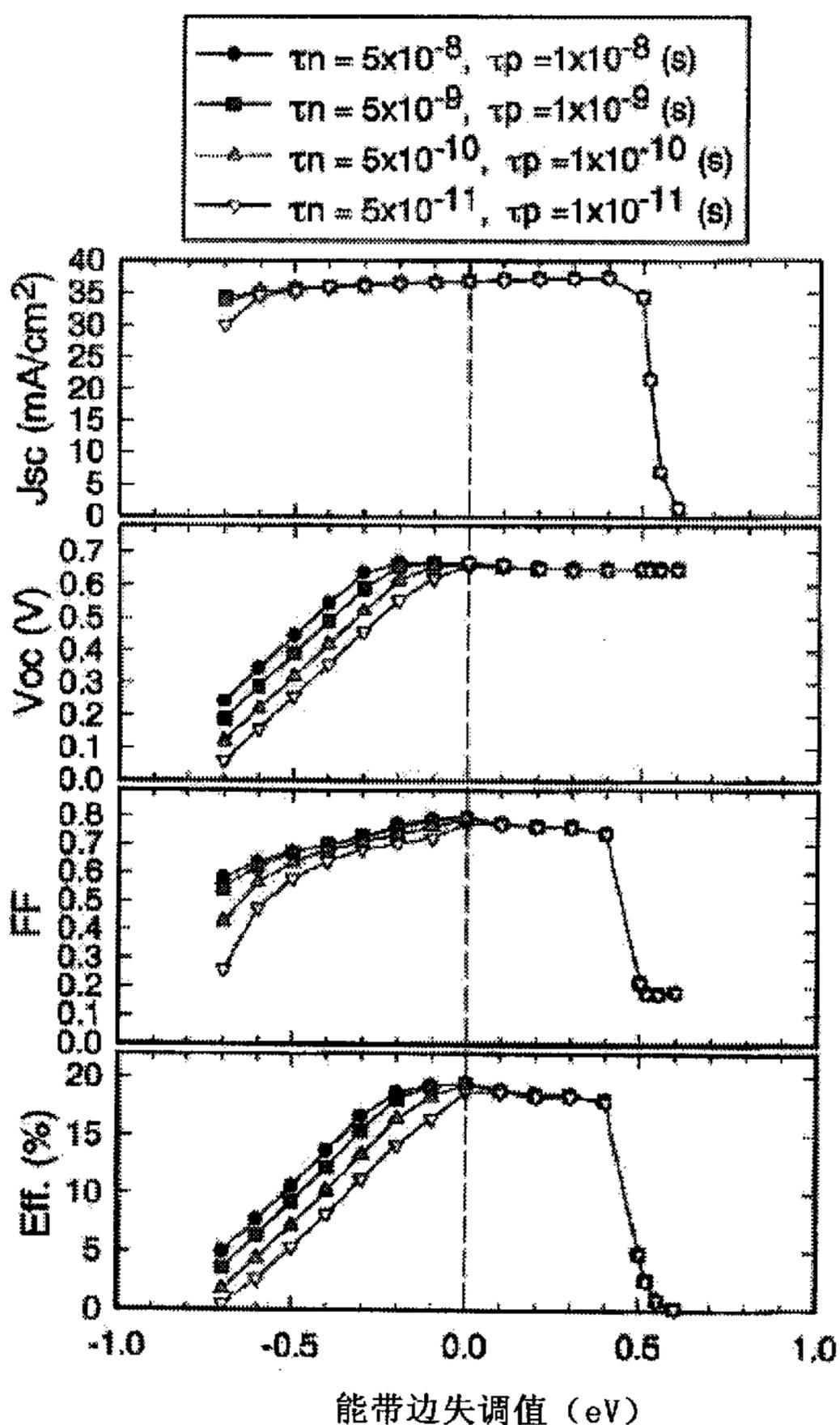


图3.3 CdS/CIGS的导带边失调值  $\Delta E_c$  与电池性能各参数的关系

(1) 短路电流密度  $J_{sc}$

当能带边失调值  $\Delta E_c$  在  $-0.7 \sim 0.4 \text{ eV}$  的范围内变化时,  $J_{sc}$  几乎不变; 当能带边失调值大于  $0.4 \text{ eV}$  时,  $J_{sc}$  骤然下降。

对于 CdS 的导带高于 CIGS 层的导带, 即  $\Delta E_c > 0$  时, 两者之间的界面形成尖峰和尖谷。这个尖峰对于 CIGS 中的光生电子来说是一个势垒, 阻碍光生电子的运输。如果势垒高度超过  $0.4 \text{ eV}$ , 光生电子就不能越过势垒, 因此  $J_{sc}$  骤然减小; 当 CdS 的导带低于 CIGS 层的导带, 即  $\Delta E_c < 0$  时, 形不成光生电子的势垒, 光生电子能被很好地运输, 因此

$J_{sc}$  几乎不变, 为一常数。

### (2) 开路电压 $V_{oc}$

当导带边失调值  $\Delta E_c < 0$ , 即在  $-0.7 \sim 0 \text{ eV}$  范围变化时, 开路电压  $V_{oc}$  随着导带边失调值绝对值的增大或 CdS 与 CIGS 界面载流子寿命的减小而减小; 当能带边失调值  $\Delta E_c > 0$  时,  $V_{oc}$  几乎为一常数。

CdS 的导带低于 CIGS 层的导带时, CdS/CIGS 界面出现断续, 形成一落差。在正偏的情况下, 这个断续对于注入电子来说是一势垒, CdS/CIGS 界面多数载流子经由缺陷的复合归因于这一势垒。因此, 整体复合增加,  $V_{oc}$  随着导带边失调值绝对值的增大和 CdS 与 CIGS 界面处缺陷态密度的增大而减小; 当 CdS 的导带高于 CIGS 层的导带时, 引起多数载流子之间复合的势垒不存在, 当然  $V_{oc}$  几乎为一常数了。

### 三. 填充因子 FF

当导带边失调值  $\Delta E_c < 0$ , 即在  $-0.7 \sim 0 \text{ eV}$  范围变化时, 填充因子 FF 随着导带边失调值绝对值的增大和 CdS 与 CIGS 界面载流子寿命的减小而减小; 当能带边失调值  $\Delta E_c$  在  $0 \sim 0.4 \text{ eV}$  范围变化时, 填充因子 FF 几乎为一常数; 而当  $\Delta E_c$  值大于  $0.4 \text{ eV}$  时, FF 骤然减小。

当 CdS 的导带高于 CIGS 层的导带, 即  $\Delta E_c$  在  $0 \sim 0.4 \text{ eV}$  范围时, 填充因子 FF 的情况同短路电流密度  $J_{sc}$  的情况。  $\Delta E_c > 0.4 \text{ eV}$  时, 由于形成了光生电子的势垒, FF 骤然减小; 当 CdS 的导带低于 CIGS 层的导带时, 填充因子 FF 的情况同开路电压  $V_{oc}$  的情况, 由于 CdS/CIGS 界面多数载流子经由缺陷的复合而减小。

### 四. 转换效率 $\eta$

由上面的讨论可知, 当 CdS/CIGS 的导带边失调值  $\Delta E_c$  处于  $0 \sim 0.4 \text{ eV}$  范围时, CIGS 薄膜太阳能电池具有极好的性能, 转换效率高 (忽略界面载流子的寿命的影响)。因此可以调节 CdS/CIGS 的导带边失调值  $\Delta E_c$  来改善有镉或者无镉 CIGS 薄膜太阳能电池的性能。

#### 3.3.2 CIGS 太阳能电池异质结的能带边失调值

根据公式 (1-1) (1-2) 可计算得  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  (简称 CIGS)、CdS、ZnO 三种材料形成异质结时的能带边失调值如表 3.2 所示。三种材料的样品号仍然分别为 042114、04201、03122。由表中可看到, 除了 ZnO/CdS 的导电边失调值  $\Delta E_c$  为正数外, 其余的能带边失调值都为负数。

由表 3.2 可知, CdS/CIGS 的导带边失调值  $\Delta E_c = -0.298$ , 即 CdS 的导带低于 CIGS 的导带。因此, 对于短路电流密度  $J_{sc}$  来说, 形不成光生电子的势垒, 光生电子能被很

好地输运, 因此  $J_{sc}$  几乎不变, 为一常数, 而且数值比较大; 对于开路电压  $V_{oc}$  来说, CdS 与 CIGS 的界面出现断续。在正偏的情况下, 这个断续对于注入电子来说是一势垒, CdS/CIGS 界面多数载流子经由缺陷的复合归因于这一势垒。因此, 整体复合增加, 使  $V_{oc}$  值比较小, 而且随着 CdS 与 CIGS 界面处缺陷态密度的增大会变得更小; 对于填充因

表 3.2 CIGS 薄膜太阳能电池各异质对的能带边失调值

异质对		ZnO/CdS	CdS/CIGS
能带边 失调值 (eV)	$\Delta E_c$	+0.3	-0.298
	$\Delta E_v$	-0.48	-0.963

注: 表中“+”表示左边半导体的能带高于右边半导体的能带; “-”表示左边的低于右边的。

子 FF 来说, 情况同开路电压  $V_{oc}$ , 也是由于断续造成的势垒引起窗口层/CIGS 界面多数载流子经由缺陷的复合, 使整体复合增加, 减小了开路电压; 开路电压、填充因子都不大, 转换效率也因此而较小, 电池整体性能都不会很好。

#### § 3.4 CIGS 太阳能电池异质结中的界面态、悬挂键、缺陷态<sup>[4]</sup>

CIGS 太阳能电池异质结的空间电荷区包括 p 型 CIS 层与 n 型 CdS 层和 ZnO 层形成 p-n 结区的界面部分。由于异质结晶格匹配的偏差, 必然存在大量的界面态、悬挂键。而且制备 CIS、CdS、ZnO 是三个分开的工艺过程, 在此期间, CIGS 会暴露在空气中, 可能形成不该存在的氧化物, 吸附空气中的水分子和微小颗粒杂质, 使界面更差, 加大了界面态密度。

CIGS 是多晶材料, 由微小晶粒组成, 因此相邻晶粒间存在着晶界。晶粒之间的交界处称为晶粒界面, 简称晶界。晶界是空间的一些界面, 属于一种晶体缺陷, 而且是一种二维的缺陷, 不同于一维的位错缺陷。晶界处存在大量的不饱和悬挂键, 起陷阱作用, 俘获载流子, 在晶界处形成势垒, 减小了载流子的迁移率。在形成 CIGS 过程中, 还会产生其他化合物, 如  $Cu_xSe$ 、 $GaSe$  等。它们的晶粒接触如同许多微小的异质结, 同样也存在着晶格匹配等问题, 产生悬挂键、界面态、缺陷态, 减小载流子的迁移率。

CIGS 中可能存在的缺陷为  $In(Cu)$ 、 $In(Se)$ 、 $Se(Cu)$ 、 $Cu(In)$  等。在富 In 的 CIGS 膜中, 由于  $In(Cu)$  形成能最低, 因此  $In(Cu)$  缺陷数量最多, 其他缺陷可以忽略。 $In(Cu)$  缺陷为施主态, 它的存在使材料 n 型化;  $In(Cu)$  缺陷容易与氧发生作用, 生成  $In_2O_3$ , 形成 Cu 原子的空位, 即  $V(Cu)$  缺陷, 属于受主态, 使材料 p 型化。

异质结界面处以及CIGS吸收层中的缺陷态、悬挂键、界面态对p-n异质结的I-V特性产生很大的影响,如图3.3所示<sup>[1]</sup>。其中a、b、c、d、e分别为理想p-n结、施主态 $10^{12}$ 、受主态 $10^{12}$ 、受主态 $10^{13}$ 、受主态 $10^{14}$ 时的I-V曲线图。a曲线属于标准的指数函数曲线; b曲线基本与a曲线重合,这是因为费米能级接近导带从而使受主态中性化; c、d、e曲线显示I-V特性不是指数函数关系,受主态密度越大,这种非指数函数关系越严重。

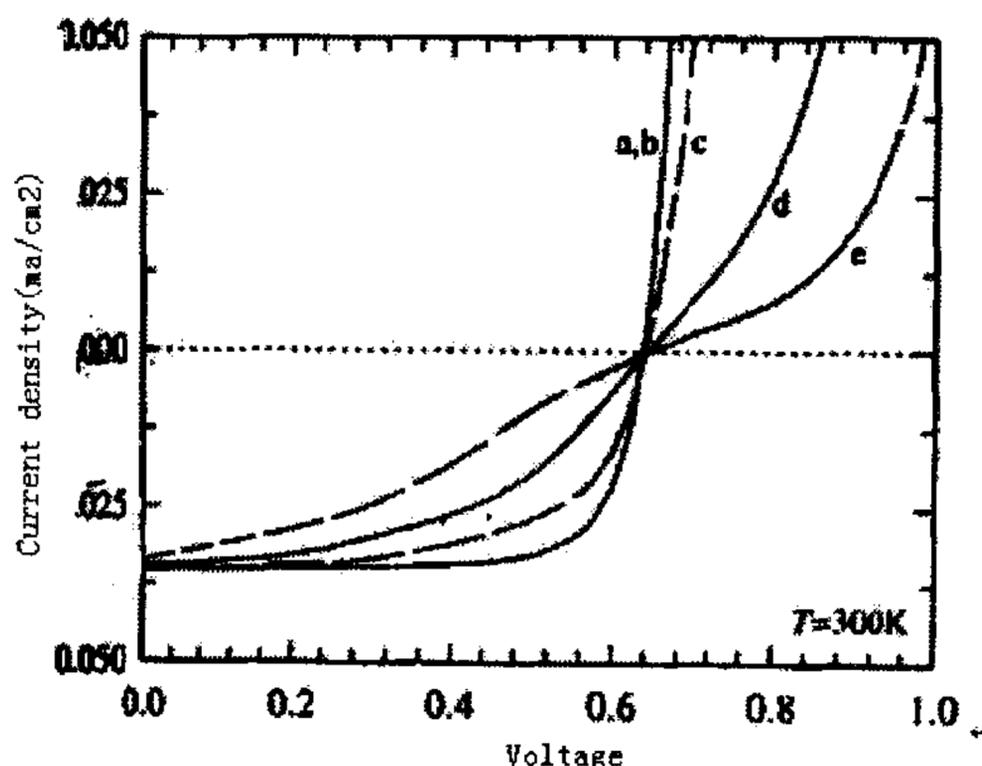


图3.3 缺陷态、悬挂键、界面态对p-n异质结的I-V特性影响

### 参 考 文 献

- [1] Takashi Minemoto, Takuya Matsui, Hideyuki Takakura, Yoshihiro Hamakawa, Takayuki Negami, Yasuhiro Hashimoto, Takeshi Uenoyama, Masatoshi Kitagawa, "Theoretical analysis of the effect of conduction band offset of window/CIS layers on performance of CIS solar cells using device simulation", *Solar Energy Materials & Solar Cells* 67 (2001) 83-88;
- [2] G. Mangamma and T. Gnanasekaran, "MODELING OF ATMOSPHERE SENSITIVE HETEROJUNCTIONS FOR DEVICE APPLICATIONS", Materials Chemistry Division Indira Gandhi Centre for Atomic Research, Kalpakkam-603102, Tamil Nadu, INDIA;
- [3] 雷永泉等, 新能源材料, 天津大学出版社;
- [4] 杜兆峰, 硕士毕业论文, 南开大学, 1999年;

- [5] M. topic, F. Smole, and J. Furlan, "Examination of blocking current-voltage behaviour through defect chalcoprite layer in ZnO/CdS/CIGS/Mo solar cell", Technical Digest of International PVSEC-9, 1996;

## 第四章 OVC 薄膜材料与 CIGS 太阳能电池异质结的改进

CIS 薄膜材料中各组分的化学计量比对于 CIS 太阳能电池的性能极其重要。富 Cu 的 CIS 薄膜具有  $\text{Cu}_x\text{Se}$  表面层；而富 In 的 CIS 薄膜却具有 OVC 表面层。只有当 CIS 薄膜表面层各组分满足化学计量比或者富 In 时，才能制备出高效率的电池。

近年来，CIS 薄膜富 In 的表面层 OVC 越来越受到人们的重视。这是因为 OVC 在 CIS/CIGS 电池中起着很重要的作用，它的存在大大改善了电池的性能。

### § 4.1 OVC 概述

OVC 英文全称为“Ordered Vacancy Compound”<sup>[1]-[8]</sup>，翻译成中文为“有序空位化合物”，是一种非常富 In 的 CIS(CIGS) 化合物，其分子式为  $\text{CuIn}_3\text{Se}_5$  或  $\text{CuIn}_2\text{Se}_{3.5}$ （掺 Ga 时为  $\text{Cu}(\text{In}_{1-x}\text{Ga}_x)_3\text{Se}_5$  或  $\text{Cu}(\text{In}_{1-x}\text{Ga}_x)_2\text{Se}_{3.5}$ ；黄铜矿的 CIS/CIGS 化合物的分子式为  $\text{CuInSe}_2/\text{CuIn}_{1-x}\text{Ga}_x\text{Se}_2$ ）。也有文献称之为 ODC，英文全称为“Ordered Defect Chalcopyrite” compound<sup>[9]</sup>，中文名为“有序缺陷黄铜矿”化合物。

无论是被称作 OVC（“有序空位化合物”），还是被称作 ODC（“有序缺陷黄铜矿”）化合物，其实质都一样，也就是说：这种化合物中存在着许多缺陷，而且这些缺陷是有序的，只能在一定的晶向、晶面上产生。在本论文中，一并称之为“OVC”。

#### 4.1.1 OVC 中的缺陷

OVC 中，位错、反相畴界、堆垛层错和孪晶等缺陷是普遍存在的<sup>[5]</sup>。这些缺陷是有序的，产生于一定的晶向、晶面，与生长工艺及其生长条件密切相关，有待于作进一步地研究。在汽相生长过程中，通常会形成孪晶和堆垛层错等缺陷；被吸附的原子可能处于多个不同的位置，而且不影响跟紧邻原子的结合，因此，在生长过程中，尤其是在高生长速率下（生长速率  $>1 \mu\text{m/h}$ ），就很容易地形成了这些缺陷。

不过，这些缺陷对电池性能不会产生大的损失，而且其中的反相畴界、堆垛层错和孪晶等缺陷可通过快速热退火（Rapid Thermal Annealing, RTA）去除（在  $\text{N}_2$  中），代价是产生新的位错，使位错缺陷增加：将样品以  $150^\circ\text{C/s}$  的速度加热到  $700^\circ\text{C}$ ，恒温 60s。然后在几秒之内通过辐射冷却（Radiation Cooling）将温度降至室温。

在这种富 In 的 OVC 膜中，还存在着很多点缺陷，如  $\text{In}_{\text{Cu}}$ 、 $\text{In}_{\text{Se}}$ 、 $\text{Se}_{\text{Cu}}$ 、 $\text{Cu}_{\text{In}}$  等。这些缺陷同样也是有序的。在这些点缺陷中，由于  $\text{In}_{\text{Cu}}$  缺陷的形成能最小（ $1.4\text{eV}$ ），因此这种缺陷最多。In 替代 Cu 后，在晶格中产生净正电荷，由  $\text{Se}^{2-}$  离子或 Cu 空位  $\text{V}_{\text{Cu}}$  来中和。 $\text{In}_{\text{Cu}}$  缺陷为浅施主态，能级位于禁带中离导带底  $35\sim 45\text{meV}$  处； $\text{V}_{\text{Cu}}$  缺陷为浅受主态，能级

位于禁带中离价带顶 $30\sim 45\text{meV}$ 。当二者数目相等时,薄膜中不会有未被补偿的施主态或受主态,这样就导致了薄膜的高电阻率( $>10^5\ \Omega\cdot\text{cm}$ )。

OVC薄膜具有有序缺陷的微观结构,禁带宽度至少为 $1.18\text{eV}$ ,禁带中状态密度大,分布在两能带边缘附近的带尾。由于OVC电阻率高,因此费米能级远离两能带边缘,靠近禁带中部;其附近的状态密度很小;薄膜中的缺陷态高度补偿,施主电子刚好能够填充受主能级,缺陷态再多也不能向导带和价带提供电子和空穴。这意味着产生光吸收和发光的量子态分布在带尾。假如是半导体中的施主和受主杂质高度补偿,即两者浓度相当,那么即使浓度再大也同样不能向导带和价带提供电子和空穴。这种半导体容易被误认为高纯半导体(本征半导体),实际上含杂质很多,性能很差,一般不能用来制造半导体器件。

#### 4.1.2 OVC的光电特性

OVC是一种富In的n型化合物半导体<sup>[1]~[9]</sup>。也有文献报道说 $\text{Cu}(\text{In},\text{Ga})_3\text{Se}_5$ 是一种富In的n型或i型化合物半导体,可通过注入 $\text{Na}_2\text{Se}$ 使其由n或i型半导体转变为p型半导体,而且具有较高的空穴浓度,成为很好的吸收层<sup>[6]</sup>。据NREL报道<sup>[7]</sup>,对于 $\text{Cu}(\text{In}_{1-x}\text{Ga}_x)_3\text{Se}_5$ 的OVC,当 $0\leq x\leq 0.29$ 时是n型;当 $x\geq 0.59$ 时是p型。

OVC的载流子浓度比较低,电子浓度约为 $10^9\sim 10^{13}\text{cm}^{-3}$ <sup>[2][3][5]</sup>,而黄铜矿CIS/CIGS的载流子浓度一般为 $10^{16}$ 、 $10^{17}\text{cm}^{-3}$ 。因此,OVC几乎是本征半导体。

OVC的电阻率比较大,大于 $10^5\ \Omega\cdot\text{cm}$ ,这是由于其中含有过量的In,随着含Cu量的增加,电阻率减小;迁移率 $\mu_n$ 约为 $50\sim 200\text{cm}^2/\text{V}\cdot\text{s}$ ;禁带宽度不小于 $1.18\text{eV}$ ,比相应的黄铜矿CIS/CIGS的大<sup>[3][5][8]</sup>。

OVC的吸收系数为 $15000\sim 20000\text{cm}^{-1}$ ,产生光吸收和发光的量子态分布在带尾<sup>[5]</sup>。

#### 4.1.3 OVC晶相结构

OVC的晶格常数比其相应的黄铜矿CIS/CIGS的小<sup>[1][3][9]</sup>。如 $\text{CuInSe}_2$ 的晶格常数 $a=5.782\text{\AA}$ , $c=11.619\text{\AA}$ ;  $\text{CuIn}_2\text{Se}_{3.5}$ 的为 $a=5.762\text{\AA}$ , $c=11.530\text{\AA}$ ;  $\text{CuIn}_3\text{Se}_5$ 的为 $a=5.759\text{\AA}$ , $c=11.524\text{\AA}$ 。它们彼此相差不大,因此它们的XRD图的大部分峰值都互相重叠。除了这些重叠的峰值外,(002)、(110)、(202)、(114)等峰值却是OVC特有的峰值。由于OVC是非常富In的CIS/CIGS半导体,In的过量使得OVC中可能含有其它的含In杂相,如 $\text{In}_2\text{Se}_3$ 。

OVC的晶粒比较小,比相应的黄铜矿CIS/CIGS的小的多。一般OVC晶粒大小约为 $0.5\ \mu\text{m}$ ;而黄铜矿CIS/CIGS的约为 $5\ \mu\text{m}$ ,晶粒大且致密。OVC晶粒太小,晶界缺陷很多,以至于产生大量的复合中心。

## 4.1.4 OVC 厚度对电池性能的影响

图4.1显示了不同厚度的OVC对CIS电池性能的影响<sup>[1][8]</sup>。由图可知, 没有

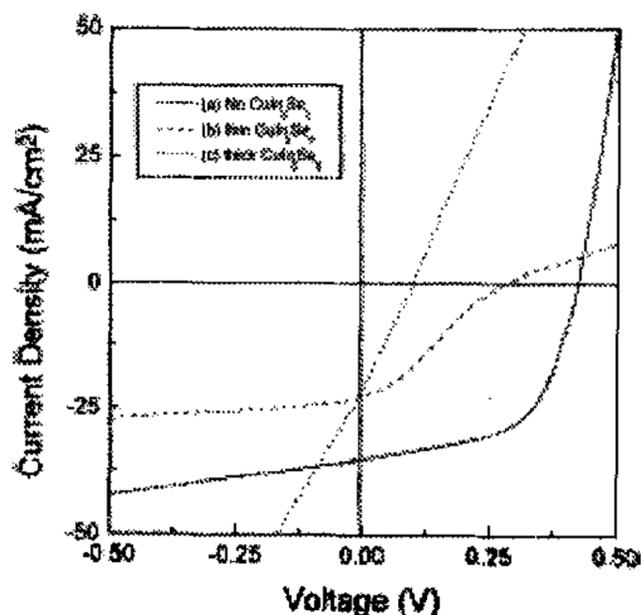


图4.1 具有不同厚度OVC的CIS电池的J-V曲线图: (a)没有OVC;(b)薄OVC;(c)厚OVC

OVC的电池呈电阻特性; OVC层薄(小于100nm,一般为几十纳米)的电池性能都很好; OVC层厚(大于100nm,一般指几百纳米)的电池J-V曲线发生扭变。

用厚OVC膜制备的电池效率小,这是因为:串联电阻增大;厚OVC层中的复合中心很多,OVC层中产生的空穴不能被有效地收集到p-CIS区,而是被这些复合中心复合掉了。结果,短路电流、开路电压与薄OVC层的比较起来减小了。所以,必须小心而准确地控制薄OVC层的厚度,以便制备高效率的电池。

另外,如果OVC层较厚,由于In、Se反应不完全,有可能生成少量的In-Se二元相或者其它的富In相,从而使得薄膜成分不符合OVC的化学计量配比。

## 4.1.5 在CIS/CIGS薄膜电池中形成OVC的意义

由化合物半导体材料形成的异质结要求彼此接触的两种半导体材料要有很好的晶格匹配,晶格常数尽可能一致,为此,要求这两种材料有尽可能多的相同原子构成。而OVC与其相应的CIS/CIGS具有完全相同的原子,只不过原子百分含量、分子式不同而已。它们的晶格常数相差不大,晶格失配很小。更为重要的是OVC的晶格常数比CIS/CIGS的小,在CIS/CIGS与CdS之间形成OVC后,OVC的晶格常数在两者晶格常数之间形成一个过渡,减小了两者之间的晶格失配。因此大大减小了界面态密度。

在CIGS电池中,为了构成异质结的宽带半导体的窗口效应,通常将结安排在离表面较远的地方,即一般把p-n结做在窄带材料中,而宽带材料只起到透光的窗口层的作用,以提高光电池的效率。在CIS/CIGS吸收层表面形成OVC后,CIS/CIGS与CdS之间的异质结变为两个异质结的串联:一个是p-CIS/CIGS与n-OVC构成的反型异质结;另一个是

n-OVC与n-CdS构成的同型异质结。如此异质结的p-n结就被做在窄带吸收层CIS/CIGS里了，CIS/CIGS及其表面的OVC吸收系数都较大。从而得到了结界面处缺陷很少的p-CIS/CIGS—n-OVC异质结，制备出高效率的电池。

OVC的禁带宽度比CIS/CIGS大，同样也在CIS/CIGS与CdS两个禁带宽度之间形成一个过渡，减小了彼此之间的禁带宽度台阶，毕竟，过大的禁带宽度台阶会引起异质结晶格的严重失配，同时也严重影响异质结的结特性。OVC禁带宽度的“过渡”作用也减小了能带边失调值，大大改善了异质结的结特性。

#### 4.1.6 OVC的制备

尽管OVC在CIS/CIGS薄膜电池中起着很重要的作用，OVC层不能太厚，需要仔细调整In含量，小心而准确地控制OVC层的厚度来制备理想的OVC薄膜。

OVC是在CIS/CIGS薄膜表面制备的非常富In的n型薄膜，约几十纳米。据图4.2所示的 $\text{Cu}_2\text{Se}-\text{In}_2\text{Se}_3$ 伪二元相图<sup>[3][6]</sup>可知，当Cu/In比为0.27~0.52时只有 $\text{CuIn}_3\text{Se}_5$ 相，而没有其它相存在；当Cu/In比为0.52~0.75时， $\text{CuIn}_3\text{Se}_5$ 相和黄铜矿 $\text{CuInSe}_2$ 相共存。

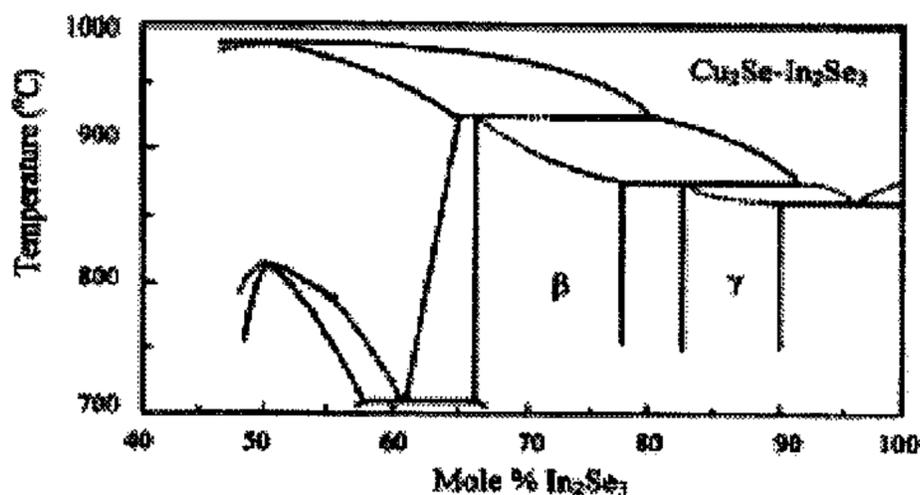


图4.2  $\text{Cu}_2\text{Se}-\text{In}_2\text{Se}_3$ 伪二元相图

制备OVC的方法大体上可分为两类：共蒸发法<sup>[1][8]</sup>和溅射法：

共蒸发法采用三步共蒸发，基本过程如下：

第一步：350℃时共蒸发In (Ga)、Se；

第二步：550℃时共蒸发Cu、Se. 形成稍富Cu的 $\text{CuInSe}_2(\text{Cu}(\text{In},\text{Ga})\text{Se}_2)$ ；

第三步：550℃时共蒸发In (Ga)、Se. 形成富In的OVC。

通过控制第三步的沉积时间来制备不同厚度的OVC。一般厚度控制在100nm以内。

溅射法的基本过程是先制备预制层，然后硒化预制层。其具体过程多样化，尤其是预制层的制备，这里不再赘述。

#### 4.1.7 OVC掺Cd的意义

由于OVC的载流子浓度很低，几乎是本征半导体，因此需要改变其载流子浓度，成为高载流子浓度的n型化合物半导体，以便适合于制备太阳能电池。OVC中掺Cd的意义就在于此。

据文献报道<sup>[10]</sup>，Cd能够扩散进CIGS（表面稍微富（In+Ga））表面层里。这是因为Cu<sup>+</sup>的离子半径为0.96Å，而Cd<sup>2+</sup>的离子半径为0.97Å，二者相差不大，Cd原子很容易扩散进表层而替代Cu原子，缺Cu的表面层OVC使得Cd更容易替代Cu空位。Cd原子的扩散深度与CIGS薄膜中缺Cu区有关系，缺Cu区深，Cd原子的扩散深度也大。

OVC 中掺 Cd 不仅使其电子浓度提高，而且减小了材料中的缺陷，得到了电性能优异的 OVC 化合物半导体层。也可以用其它 II 族元素如 Mg、Zn 等代替 Cd 作为掺杂剂对 OVC 进行掺杂，同样得到电性能优异的化合物半导体。

## § 4.2 OVC 薄膜材料的研制

根据 Cu<sub>2</sub>Se-In<sub>2</sub>Se<sub>3</sub> 伪二元相图<sup>[3][6]</sup>可知：当 Cu/In 比为 0.27~0.52 时，只有 CuIn<sub>3</sub>Se<sub>5</sub> 相，而没有其它相存在；当 Cu/In 比为 0.52~0.75 时，CuIn<sub>3</sub>Se<sub>5</sub> 相和黄铜矿 CuInSe<sub>2</sub> 相共存。据此，我们来制备 OVC 薄膜。

### 4.2.1 OVC 薄膜的制备

制备 OVC 薄膜的设备和工艺流程与制备 CIGS 薄膜的一样，只不过实验条件不同。下面两种实验的 Cu/(In+Ga)都为 0.4。

表 4.1 工艺条件表

序号	样品号	预置层				硒化 Ts/°C	备注
		Ga (g)	Cu (趟)	In (趟)	Cu/In		
1	042411	2.5	5	42	0.43	550	硒化条件
2	042612	2.5	4	32	0.45	550	相同

### 4.2.2 OVC 薄膜测试与分析

#### 一. XRD 测试

图 4.3 给出了样品 042411 和 042612 的 XRD 图。如图所标注的晶相全部是 OVC(Cu(In<sub>1-x</sub>Ga<sub>x</sub>)<sub>2</sub>Se<sub>3.5</sub> 或 Cu In<sub>1-x</sub>Ga<sub>x</sub>)<sub>3</sub>Se<sub>5</sub>)的晶相。

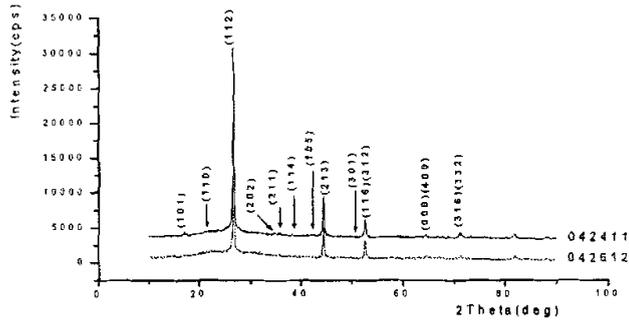


图 4.3 样品 042411 和 042612 的 XRD 图

### 二、EDX 测试

表 4.1 给出了两种样品的 EDX 数据，由四种元素的原子百分比可知，两种样品中均为  $\text{Cu}(\text{In}_{1-x}\text{Ga}_x)_2\text{Se}_{3.5}$  和  $\text{Cu}(\text{In}_{1-x}\text{Ga}_x)_3\text{Se}_5$  存在。

表 4.1 样品 042411 和 042612 的 EDX 数据

样品名	Cu(at%)	In(at%)	Ga(at%)	Se(at%)	(In+Ga)/Cu	Se/Cu
042411	13.92	28.27	3.00	54.81	2.25	3.94
042612	13.38	26.74	4.57	55.32	2.34	4.13

### 三. 表观形貌

图 4.4 和 4.5 分别显示了样品 042411 和 042612 的 Olympus STM6-LM 显微镜图(左图)和 SEM 图。由图可看到：两种样品的表观形貌都是均匀致密的表面上散落着一些大颗粒，晶粒尺寸较小。表面富 In 时通常会有大颗粒形成。据式 (2-1) 可粗略计算出它们 (112) 晶面的晶粒大小分别为：042411 的为 31nm；042612 的为 28nm。

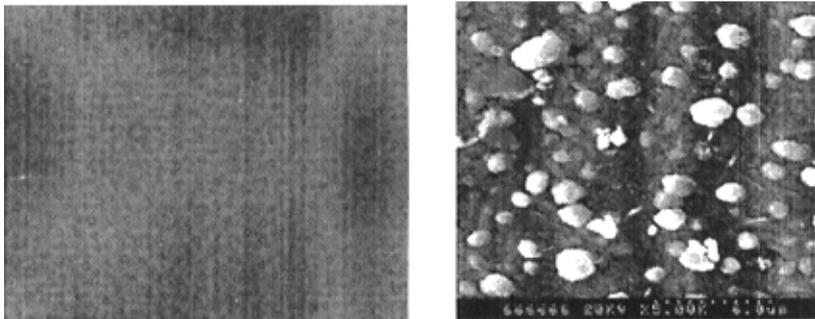


图 4.4 样品 042411 的表观形貌图 (左为显微镜图, 右为 SEM 图)

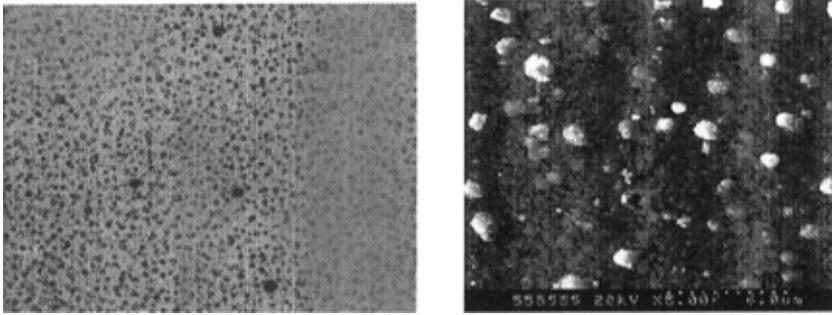


图 4.5 样品 042612 的表现形貌图 (左为显微镜图, 右为 SEM 图)

粗略计算出它们 (112) 晶面的晶粒大小分别为: 042411 的为 31nm; 042612 的为 28nm。

### 3. 电学参数

表 4.2 显示了这两种样品的一些电学参数:

表 4.2 样品 042411 和 042612 的一些电学参数

样品名	厚度 ( $\mu\text{m}$ )	电阻率 ( $\text{ohm} \cdot \text{cm}$ )	方块电阻 ( $\text{ohm}/\text{sq}$ )	电子迁移率 ( $\text{cm}^2/\text{V} \cdot \text{s}$ )	电子浓度 ( $\text{cm}^{-3}$ )
042411	1.56	$3.367 \times 10^9$	$5.252 \times 10^5$	34.6	$5.35 \times 10^{11}$
042612	1.00	$2.853 \times 10^9$	$2.853 \times 10^5$	5.56	$3.23 \times 10^9$

由表 4.2 中的数据可知, 样品 042411 和 042612 均属于 n 型半导体, 其电子浓度比较低, 分别为:  $5.35 \times 10^{11} \text{ cm}^{-3}$ 、 $3.23 \times 10^9 \text{ cm}^{-3}$ , 几乎是本征半导体。

由以上测试分析可知, 样品 042411 比 042612 好。

#### 4.2.3 在 CIGS 薄膜表层上制备富 In 的 OVC 薄层

OVC 是在 CIS/CIGS 薄膜表面制备的一非常富 In 的约为几十纳米的 n 型薄膜, 不能过厚。因此, 需要仔细调整 In 含量, 小心而准确地控制厚度来制备理想的 OVC 薄膜。

通常是先在衬底上制备富 Cu 的 CIS/CIGS 薄膜, 然后再在其上制备富 In 的 OVC 表面薄层。富 Cu 的 CIS/CIGS 薄膜中有  $\text{Cu}_2\text{Se}$ 、 $\text{Cu}_{2-x}\text{Se}$  等, 使薄膜电阻率减小, 而且更为严重的是, 往往导致用这种薄膜制备的电池短路。

(1) 制备工艺参数:

表 4.3 工艺条件一览表

样品号	一次硒化		二次硒化		Ga /Ga+In	Cu /Ga+In	备注
	预置层 1	硒化 1	预置层 2	硒化 2			

	Ga (g)	Cu (趟)	In (趟)	Cu/In	Ts/°C	Ga (g)	Cu (趟)	In (趟)	Ts °C			
040914	2	14	35	1.45	520	3			520			

- 1) 一次硒化预置层 Cu/In 溅射叠层顺序: 1Cu/7In/2Cu/10In/3Cu/10In/4Cu/8In/4Cu
- 2) 一次硒化温度曲线: 15(5') 150(20') 310(3') 380(10') 520(20') 520(30') 300
- 3) 二次硒化温度曲线: 15(5') 150(20') 310(3') 380(10') 520(20') 520(30') 300

## (2) 测试分析:

### 一. XRD 测试

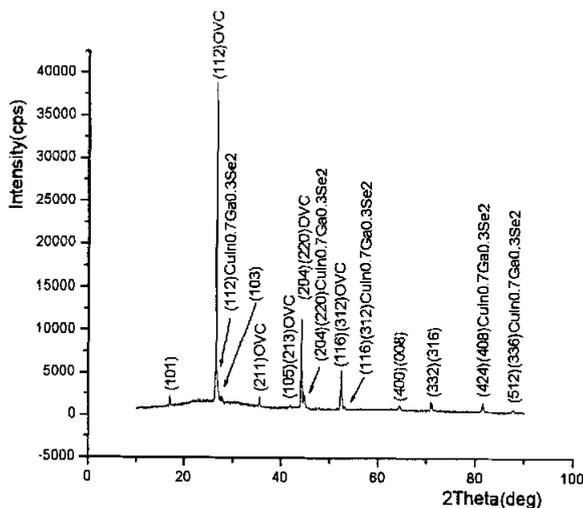


图 4.6 样品 040914 的 XRD 图

图 4.6 显示了样品 040914 的 XRD 图。该样品的晶相有两种： $[\text{Cu}(\text{In}_{1-x}\text{Ga}_x)_2\text{Se}_{3.5} + \text{CuIn}_{1-x}\text{Ga}_{x3}\text{Se}_5]$  和  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  的晶相，其中，(101)、(103)、(400)、(008)、(332)、(316) 晶面可能是 OVC 的晶相，也可能是  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  的晶相，还有可能是两者晶相的重合。

### 二. 表面形貌

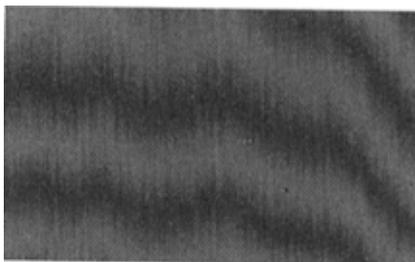


图 4.7 样品 040914 的表面形貌图

图 4.7 显示了样品 040914 的 Olympus STM6 -LM 显微镜图, 表明薄膜均匀致密, 但是晶粒尺寸较小, 由式 (2-1) 可粗略计算出该样品的晶粒大小约为 32nm。

### 三. 电学特性

由 XP-2 台阶仪测得薄膜厚度为  $1.3\ \mu$ , 用 HL5550PC 霍尔效应测量仪测得如下电特性参数:

方块电阻为:  $1943\ \text{ohm/sq}$ ;

空穴迁移率:  $2.32\ \text{cm}^2/\text{V}\cdot\text{s}$ ;

空穴浓度:  $7.40\times 10^{18}/\text{cm}^3$ .

尽管在 CIGS 薄膜上制备有 OVC, 但是由于表层 OVC 较薄, 所以对其厚度的控制很难, 有待于在这方面做进一步研究、测试分析。

## § 4.3 OVC 薄膜掺 Cd

对 OVC 薄膜掺 Cd 所用的 Cd 盐可以是硫酸盐、卤化物、醋酸盐或硝酸盐。在此选用硫酸盐, 即硫酸镉。

### 4.3.1 OVC 薄膜掺 Cd 工艺

#### 一. 化学药品

$3\text{CdSO}_4\cdot 8\text{H}_2\text{O}$  (硫酸镉);  $\text{NH}_3\cdot\text{H}_2\text{O}$  (氨水);  $\text{H}_2\text{O}$  (纯净水)。

#### 二. 实验仪器与用品

烧杯、量筒、电子天平、电子清洗剂、水浴加热器、聚四氟玻璃样品架、温度控制器、电动搅拌器、温度计、玻璃搅拌棒、PH 试纸、输液器。

#### 三. 实验步骤

##### 1. 配置溶液

硫酸镉溶液:

用电子天平称取  $0.76952\ \text{g}$  硫酸镉溶解于  $1000\ \text{ml}$  的纯净水配置成浓度为  $0.001\ \text{M}$  的硫酸镉溶液。

氨水溶液:

用量筒量取  $70\ \text{ml}$  的氨水溶解于  $1000\ \text{ml}$  的纯净水配置成浓度为  $1\ \text{M}$  的氨水溶液。

##### 2. 量取适量配置的溶液

##### 3. 加热混合溶液

将量取的硫酸镉和氨水溶液置于烧杯中充分混合, 并将其放入水浴中加热到要恒温的温度。

#### 4. OVC 掺 Cd

将待掺 Cd 的 OVC 样品固定在样品架上, 然后浸泡在烧杯中硫酸镉和氨水的混合液中 5 分钟。浸泡过程中打开电动搅拌器进行搅拌。

#### 5. 清洗薄膜样品

反应一结束, 马上将样品从混合溶液中取出来, 并用纯净水漂洗 5 分钟, 然后吹干, 放于样品盒里。

#### 4.3.2 影响 OVC 薄膜掺 Cd 因素

##### 一. 恒温温度对 OVC 掺 Cd 的影响

将溶液恒温温度设定为 10℃ 以上, 100℃ 以下, 掺 Cd 结果基本没什么变化<sup>[11][12]</sup>。溶液温度为 10℃ 以上时, 能够以良好的效率使 OVC 层中含有 Cd, 也即可以有效地对 OVC 掺 Cd; 将溶液温度设定为 100℃ 以下, 可以防止对 OVC 薄膜的损伤。

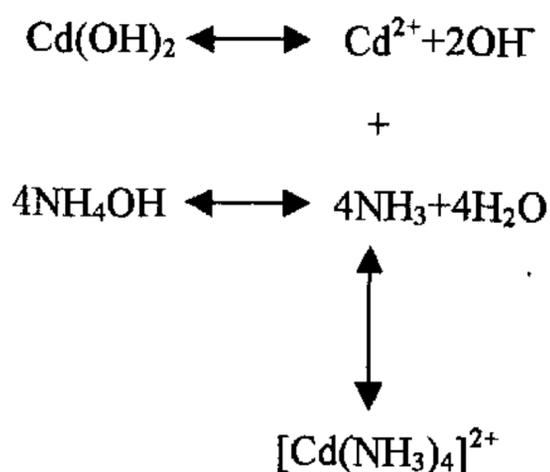
恒温温度有一个比较大的范围, 而且掺 Cd 效果都很好。在此将恒温温度设定为 85℃。

##### 二. 浸泡时间对 OVC 掺 Cd 的影响

当浸泡时间在 1~10 分钟范围内变化时, 掺 Cd 结果基本没什么变化<sup>[12]</sup>。说明 Cd 与 OVC 表面一接触就立刻发生反应, 浸泡时间再长也没有多大意义。在此将浸泡时间设定为 5 分钟。

##### 三. 硫酸镉、氨水溶液的量对 OVC 掺 Cd 的影响

硫酸镉溶液遇氨水, 即生成白色无定形的氢氧化镉沉淀 (白色絮状沉淀)<sup>[13]</sup>。这种沉淀很容易溶解于过量的氨水中, 而形成  $[\text{Cd}(\text{NH}_3)_4]^{2+}$  络离子:



根据以上反应, 通过实验得出如下结论:

一定量的硫酸镉溶液和少量或相当的氨水溶液一经混合, 就马上发生反应, 生成白色无定形沉淀; 当氨水的体积是硫酸镉溶液的几倍时 (浓度分别为上述配置溶液的浓度), 室温下混合没反应, 当加热溶液到一定程度时, 两者还会生成白色沉淀; 只有大

量氨水和少量硫酸镉溶液（体积比大于 10）时，才不会出现沉淀（生成的白色无定形氢氧化镉沉淀都溶解于过量的氨水中）。只有在这种情况下，Cd 才能扩散进 OVC 表面层，实现对 OVC 掺 Cd；氨水量的增加有助于掺 Cd，因此溶液的 PH 值不能太低，一般控制在 10~12。

由此确定硫酸镉和氨水的量为：氨水和硫酸镉的体积比大于 10，具体体积以能够完全浸没样品为准。

#### 4.3.3 测试分析

对 OVC 样品 042411、042612 进行 Cd 处理：

掺 Cd 的条件为：

硫酸镉浓度为 0.001M，体积 40ml；

氨水浓度为 1M，体积 450ml；

混合溶液 PH 值为 11~12；

浸泡时间为 5 分钟；恒温温度为 85℃。

测试分析如下：

Cd 处理前后两个样品载流子浓度变化情况如表 4.4 所示。由表中的数据可知，将 OVC 薄膜在硫酸镉溶液中浸泡处理后，其载流子浓度明显增大了。

表 4.4 样品 042411 和 042612 进行 Cd 处理前后得电子浓度

样品名	042411		042612	
	Cd 处理前	Cd 处理后	Cd 处理前	Cd 处理后
电子浓度 ( $\text{cm}^{-3}$ )	$3.43 \times 10^{11}$	$3.29 \times 10^{13}$	$3.23 \times 10^9$	$7.99 \times 10^{11}$

## § 4.4 OVC 薄膜对 CIGS 薄膜太阳能电池异质结的改进

### 4.4.1 异质结的能带排列

组成 CIS 薄膜太阳能电池异质结的  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ 、OVC、CdS、ZnO 四种半导体材料的禁带宽度、电子亲和势、激活能、功函数分别如表 4.5 所示。各种材料的样品号分别为 042114、042412、04201、03122。其中，OVC 的禁带宽度和电子亲和势分别由下面公式计算得到：

$$E_{g(\text{OVC})} = 1.193 + 0.415x + 0.240x^2 \quad (4-1)$$

$$\chi_{\text{OVC}} = 4.37 - 0.415x - 0.240x^2 \quad (4-2)$$

式中,  $x = \text{Ga}/(\text{In} + \text{Ga})$  为 CIGS 薄膜中的 Ga/(In+Ga) 比。

表 4.5 四种半导体材料的禁带宽度、电子亲和势、激活能、功函数

名称	样品号	禁带宽度 $E_g$ (eV)	电子亲和势 $x$ (eV)	激活能 $E_a$ (eV)	功函数 $\phi$ (eV)
i-ZnO	03122	3.2	4.2	0.112	4.312
CdS	042021	2.42	4.5	0.044	4.544
OVC	042412	1.339	4.224	0.494	4.718
$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$	042114	1.159	4.202	0.035	5.326

ZnO、CdS、OVC 等 n 型半导体材料的功函数由公式(3-3)计算得到, 而 p 型  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  材料的功函数由公式(3-4)计算得到。

由表 4.5 的参数值可画出组成 CIS 薄膜太阳能电池异质结四种半导体材料接触前的能带排列图(图 4.8)。由图中可看到: OVC 与  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ 、CdS 与 OVC 的能带排列均属于错开型(Staggered), ZnO 与 CdS 的能带排列属于跨立型(Straddling)。由于 OVC 的禁带宽度比 CIGS 的大, 在 CIGS 与 CdS 两个禁带宽度之间形成一个过渡, 减小了彼此之间的禁带宽度台阶, 毕竟, 过大的禁带宽度台阶会引起异质结晶格的严重失配, 同时也严重影响异质结的结特性。OVC 禁带宽度的“过渡”作用也减小了能带边失调值, 大大改善了异质结的结特性。

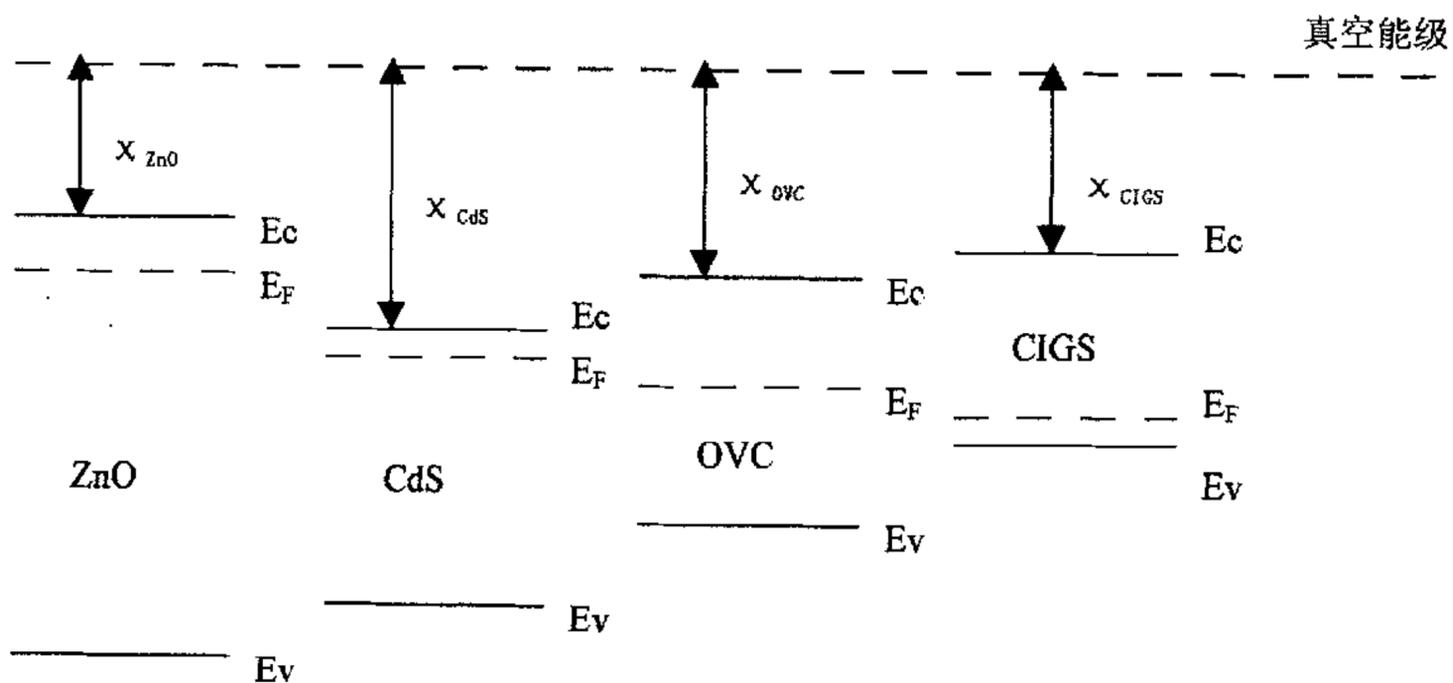


图 4.8 组成 CIS 太阳能电池异质结四种半导体材料接触前的能带排列

#### 4.4.2 带有 OVC 的异质结能带结构图

由图 4.9 可看到, CdS、OVC、CuIn<sub>0.7</sub>Ga<sub>0.3</sub>Se<sub>2</sub> 三者之间界面两边的导带和价带都分别出现断续, 而 ZnO 与 CdS 界面两边的导带出现明显的“尖峰”和“尖谷”, 价带出现断续。在 CIGS 吸收层表面形成 OVC 后, CIGS 与 CdS 之间的异质结变为两个异质结的串联, 即 p-CIGS 与 n-OVC 构成的反型异质结与另一个 n-OVC 和 n-CdS 构成的同型异质结的串联。

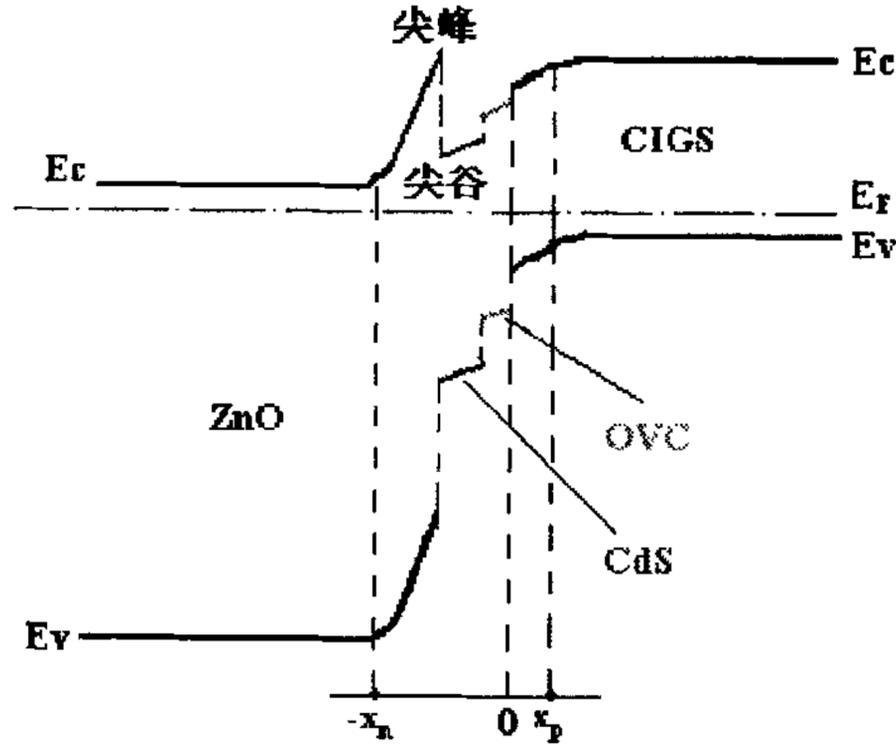


图 4.9 CIGS 薄膜太阳能电池异质结能带图

质结。将异质结做在窄带材料 CIGS 层里, 从而得到了结界面处缺陷很少的 p-CIS/CIGS—n-OVC 异质结。

#### 4.4.3 异质结能带边失调值得到改善

在原有的铜钢硒异质结中引入 OVC, 根据公式 (1-1) (1-2) 可计算得 CuIn<sub>0.7</sub>Ga<sub>0.3</sub>Se<sub>2</sub> (简称 CIGS)、OVC、CdS、ZnO 四种材料形成异质结时的能带边失调值如表 4.6 所示。

表 4.6 CIGS 薄膜太阳能电池各异质对的能带边失调值

异质对		ZnO/CdS	CdS/OVC	OVC/CIGS	CdS/CIGS
能带边 失调值 (eV)	$\Delta E_c$	+0.3	-0.276	-0.022	-0.298
	$\Delta E_v$	-0.48	-0.805	-0.158	-0.963

注: 表中“+”表示左边半导体的能带高于右边半导体的能带; “-”表示左边的低于右边的。

由表 4.6 可知, CdS/CIGS 的导带边失调值  $\Delta E_c = -0.298$ , 即 CdS 的导带低于 CIGS 的导带。在 CdS 与 CIGS 半导体之间引入 OVC 后, 导带边失调值  $\Delta E_c = -0.276$ eV 比原来数值减小了, 而且在窄带材料上外延制作的异质结大大降低了异质结内缺陷态密度, 降低了

载流子界面复合,使得开路电压、填充因子增大,从而提高电池的转换效率。

#### 4.4.4 异质结中的晶格失配

组成 CIS 薄膜太阳能电池异质结的  $\text{CuInSe}_2$ 、 $\text{CuIn}_2\text{Se}_{3.5}$ 、 $\text{CuIn}_3\text{Se}_5$ 、 $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ 、 $\text{CdS}$ 、 $\text{ZnO}$  半导体材料的晶格常数如表 4.7 所示。其中,  $\text{CuIn}_2\text{Se}_{3.5}$ 、

表 4.7 组成 CIS 薄膜太阳能电池各材料的晶格常数

名称	$\text{CuInSe}_2$	$\text{CuIn}_2\text{Se}_{3.5}$	$\text{CuIn}_3\text{Se}_5$	$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$	$\text{CdS}$	$\text{ZnO}$
晶格常数 (Å)	5.782	5.762	5.759	5.736	4.141	3.250

$\text{CuIn}_3\text{Se}_5$  是两种不同的 OVC。

根据表 4.7 给出的数据,通过公式(1-4)、(1-5)可分别计算得相互接触的各异质对之间的晶格失配和界面态密度(也即悬挂键密度)如表 4.8 所示。

由表中的数据可知:在吸收层和  $\text{CdS}$  的异质对中,  $\text{CuInSe}_2/\text{CdS}$  的晶格失配和界面态密度最大,分别为 33.045 和  $2.840 \times 10^{14}$ ;  $\text{CuIn}_2\text{Se}_{3.5}/\text{CdS}$  的第二,  $\text{CuIn}_3\text{Se}_5/\text{CdS}$  的第三;  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2/\text{CdS}$  的晶格失配和界面态密度最小,分别为 32.297 和  $2.792 \times 10^{14}$ 。

图 4.8 CIGS 薄膜太阳能电池各异质对的晶格失配和界面态密度

异质对名称	晶格失配 (%)	界面态密度 $N_{ss}$ ( $\text{cm}^{-2}$ )
$\text{CuInSe}_2/\text{CdS}$	33.045	$2.840 \times 10^{14}$
$\text{CuInSe}_2/\text{CuIn}_2\text{Se}_{3.5}$	0.347	$2.080 \times 10^{12}$
$\text{CuIn}_2\text{Se}_{3.5}/\text{CdS}$	32.738	$2.820 \times 10^{14}$
$\text{CuInSe}_2/\text{CuIn}_3\text{Se}_5$	0.399	$2.394 \times 10^{12}$
$\text{CuIn}_3\text{Se}_5/\text{CdS}$	32.687	$2.816 \times 10^{14}$
$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2/\text{CdS}$	32.297	$2.792 \times 10^{14}$
$\text{CdS}/\text{ZnO}$	24.110	$3.636 \times 10^{14}$

CIS 层及其 OVC 层组成的异质对的晶格失配很小,界面态密度数量级为  $10^{12}$ ,也很小,晶格配很好,是比较理想的异质对。

因此可以得出如下结论:

掺 Ga 后的吸收层 CIGS 层与  $\text{CdS}$  构成的异质对的晶格失配和界面态密度都比不掺 Ga 的小,也即掺 Ga 使得吸收层和  $\text{CdS}$  之间的晶格更匹配; OVC/ $\text{CdS}$  异质对的晶格失

配和界面态密度都比  $\text{CuInSe}_2/\text{CdS}$  的小, 其中  $\text{CuIn}_3\text{Se}_5/\text{CdS}$  的更小一些, 也即  $\text{CuIn}_3\text{Se}_5/\text{CdS}$  异质对的晶格匹配更好一些; 因为 OVC 的晶格常数要比其对应的 CIS/CIGS 的小一些, 所以  $\text{Cu}(\text{In,Ga})_3\text{Se}_5/\text{CdS}$  异质对的晶格匹配最好, 比其它吸收层/CdS 异质对的晶格匹配更理想; CIS/CIGS 层与其 OVC 层构成的异质对的晶格匹配是理想的晶格匹配。

## 参 考 文 献

- [1] Se Han Kwon, Byung Tae Ahn, Seok Ki Kim, Kyung Hoon Yoon, Jinsoo Song, "Growth of  $\text{CuIn}_3\text{Se}_5$  layer on  $\text{CuInSe}_2$  films and its effect on the photovoltaic properties of  $\text{In}_2\text{Se}_3/\text{CuInSe}_2$  solar cells", *Thin Solid Films* 323 1998 265-269;
- [2] H.P. Wang, I. Shih, C.H. Champness, "Effect of sodium on Bridgman-grown  $\text{Cu}(\text{In}_{1-x}\text{Ga}_x)_3\text{Se}_5$  crystalline materials", *Thin Solid Films* 387 2001 60-62;
- [3] H.P. Wang, I. Shih, C.H. Champness, "Studies on monocrystalline  $\text{CuInSe}_2$  and  $\text{CuIn}_3\text{Se}_5$ ", *Thin Solid Films* 361-362 (2000) 494-497;
- [4] Yasunori Okano, Tokio Nakada, Akio Kunioka, "XPS analysis of  $\text{CdS}/\text{CuInSe}_2$  heterojunctions", *Solar Energy Materials and Solar cells* 50(1998) 105-110;
- [5] H.Z. Xiao, L.-Chung Yang, and A. Rockett, "Structural, optical, and electrical properties of epitaxial chalcopyrite  $\text{CuIn}_3\text{Se}_5$  films", *J. Appl. Phys.* 76(3), August 1994;
- [6] Tokio Nakada, Takuhei Mouri, Yasunori Okano and Akio Kunioka, "Cu  $(\text{In,Ga})_3\text{Se}_5$ -based thin film solar cells fabricated by Na control technique", 14<sup>th</sup> European Photovoltaic solar energy conference, June, 1997;
- [7] Naoki KOHARA, Takayuki NEGAMI, Mikihiko NISHITANI et al, "Electrical Characterization of  $\text{Cu}(\text{In,Ga})_3\text{Se}_5$  thin films for high efficiency  $\text{Cu}(\text{In,Ga})\text{Se}_2$  solar cells", 14<sup>th</sup> European Photovoltaic solar energy conference, June, 1997;
- [8] Se Han Kwon, Byung Tae Ahn et al, "Influence of defect chalcopyrite layer thickness on  $\text{Mo}/\text{CuInSe}_2/\text{In}_x\text{Se}_y/\text{ZnO}/\text{ITO}/\text{Al}$  solar cells performance", 14<sup>th</sup> European Photovoltaic solar energy conference, June, 1997;
- [9] F.O. Adurodija, S.K. Kim, S.D. Kim, J.S. Song, K.H. Yoon, B.T. Ahn, "Characterization of co-sputtered Cu-In alloy precursors for  $\text{CuInSe}_2$  thin films fabrication by close-spaced selenization", *Solar Energy Materials and Solar Cells* 55 (1998) 225-236;

- [10] Tokio Nakada, "Nano-structural investigations on Cd-doping into Cu(In,Ga)Se<sub>2</sub> thin films by chemical bath deposition process", *Thin Solid Films* 361-362 (2000) 346-352;
- [11] 桥本泰宏、根上卓之、和田隆薄、林茂生, 半导体薄膜及其制造方法以及使用该薄膜德太阳能电池, 专利号: 99104304.9;
- [12] S.E. Asher, K. Ramanathan, D.W. Niles, H. Wiesner, and H. Moutinho, "Surface Analytical Study of CuInSe<sub>2</sub> Treated in Cd-Containing Partial Electrolyte Solution", NREL/CP-520-25757;
- [13] 陈寿椿, 重要无机化学反应, 上海科学技术出版社;
- [14] 李卫等, CdS 多晶薄膜德结构和光学性能研究, 中国第七届光伏会议论文集, 2002 年;
- [15] 张加友等, CuInSe<sub>2</sub> 形成过程中 In 的损失研究, 中国第七届光伏会议论文集, 2002 年;

## 第五章 CIGS 薄膜太阳能电池的测试与分析

根据第二章制备  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ 、 $\text{CdS}$ 、 $\text{ZnO}$  的优化工艺和第四章制备 OVC 的工艺, 我们进行了结构为  $\text{Glass/Mo/CIGS/OVC/CdS/i-ZnO/n-ZnO/Al}$  的 CIGS 薄膜太阳能电池的试制探索。

### § 5.1 电池测试

电池是用经过标准电池校准的 AM1.5 太阳光模拟器测试的, 表 5.1 显示了 5 个不

表 5.1 CIGS 薄膜电池性能参数

样品名	Voc(mV)	Jsc(mA/cm <sup>2</sup> )	FF(%)	效率 $\eta$ (%)
41222c	420	16.5	35.2	2.44
42931	390	24.8	29.7	2.87
42933c	430	24.8	30	3.20
43023c	385	30.9	28.1	3.34
41714c	445	39.1	35.6	6.19

同电池的开路电压、短路电流密度、填充因子、转换效率的太阳能电池。图 5.1 给出了 41714c 电池的 I-V 特性曲线。

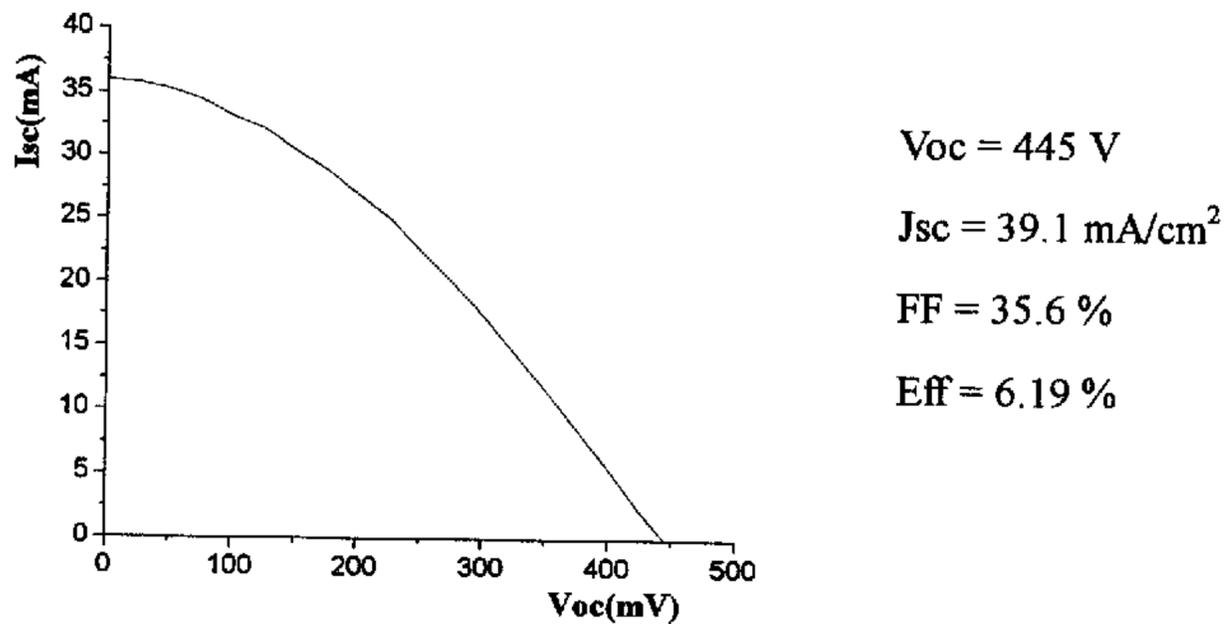


图 5.1 41714c 电池的 I-V 特性曲线

### § 5.2 结果分析

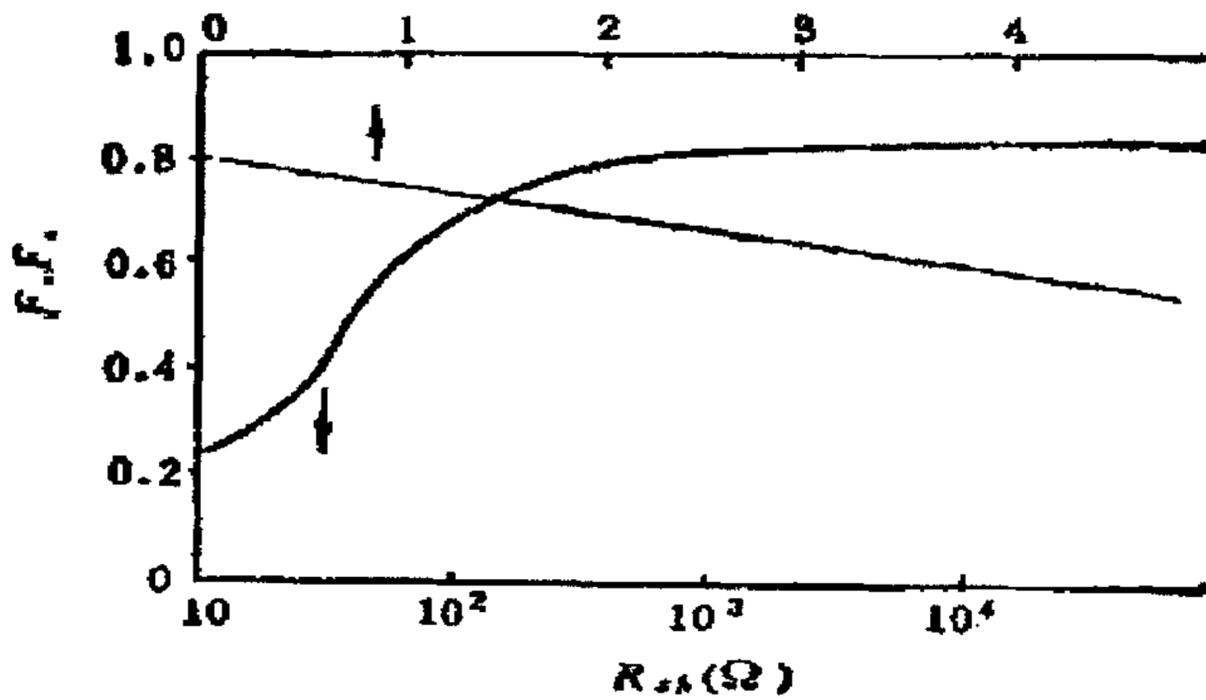
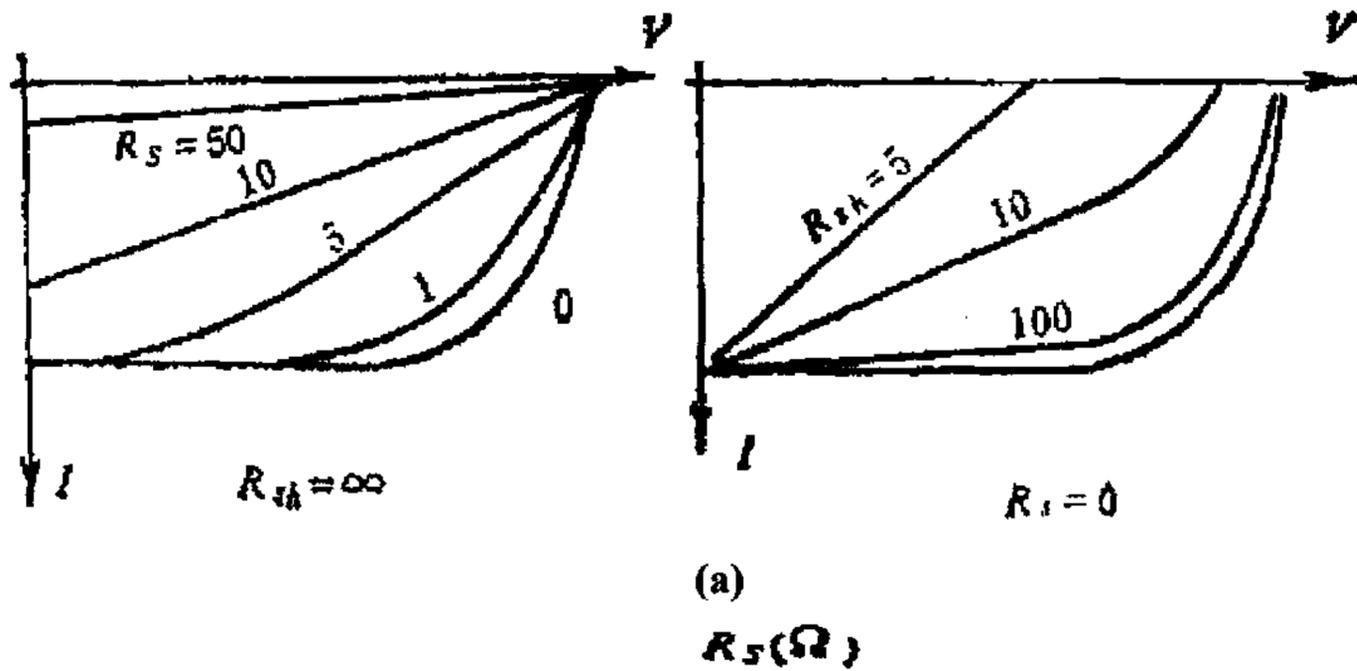
从电池的测试结果来看, 短路电流密度较高, 表明吸收层 CIGS 薄膜材料光生载流子的产生率较高, 光电特性较好。从曲线来看, 影响电池效率的主要参数是填充因子太低, 在开路电压附近呈斜线与横坐标相交为锐角, 说明串联电阻很大。在与纵坐标相交之处曲线略有点平, 虽然也存在异质结漏电现象, 但串联电阻更为主要。开路电压低有

可能是异质结内各层材料禁带宽度尚未达到匹配，或有过多的缺陷态作为复合中心，无法使光生载流子建立相应的势垒。另外，仍有不少电池的参数 ( $V_{oc}$ 、 $J_{sc}$ 、FF、Eff) 很低，表明电池材料、器件都存在一些问题。

(1) 串、并联电阻<sup>[1][2]</sup>：

CIGS 薄膜太阳电池的串联电阻包括：Mo 底层电阻、低阻 ZnO 顶层电阻，及其各自的接触电阻；各材料本身的电阻；扩散薄层电阻等。通常要求串联电阻尽可能地小。而我们所制备的 Mo 底层、低阻 ZnO 顶层的方块电阻值比较大 (约  $20\Omega$ )。

串联电阻增加时，开路电压没有变化，但短路电流和填充因子都减小；并联电阻减小时，短路电流不受影响，但开路电压和填充因子都减小，如图 5.2(a) 所示。Rsh 降低了  $V_{oc}$ ，而  $R_s$  则减小了  $I_{sc}$ ，它们都改变了电池的 I-V 特性则必然改变了填充因子 FF，如图 5.2 (b) 所示。因为  $R_s$ 、Rsh 既然减小了  $V_{oc}$ 、 $I_{sc}$ ，又降低了 FF，所以也降低了电池的效率。



(b)

图 5.2 实际太阳电池串联电阻、并联电阻对电池特性的影响

并联电阻来源于 CIGS 薄膜太阳电池各材料本身的各种漏电路径，使部分光电流旁路，不再流经负载。并联电阻由沿电池边缘的表面漏电、沿位错或晶粒界面的扩散支路或是由沿微裂痕、晶粒界面或晶体缺陷例如电极金属化后的堆垛层错等处的细金属桥所引起的。通常要求并联电阻尽可能地大。而我们制备的材料中界面态密度比较大，缺陷也比较多，再加上薄膜中的微裂痕，导致并联电阻减小。

## (2) 晶格失配造成异质结的缺陷态密度过高

CdS 薄膜对制备高性能的 CIGS 薄膜太阳电池非常重要，根据  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ 、立方 CdS、六方 CdS 的晶格常数分别为 5.736 Å、5.818 Å、4.141 Å。表 5.2 列出了立方晶系和六方晶系的 CdS 与四方晶系的  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  分别构成异质对时的晶格失配率和界面态密度的比较。

表 5.2 两种 CdS 与  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  的晶格失配和界面态密度

异质对名称	晶格失配 (%)	界面态密度 $N_{ss}$ ( $\text{cm}^{-2}$ )
$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ / 立方 CdS	1.419	$8.507 \times 10^{12}$
$\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$ / 六方 CdS	32.297	$2.792 \times 10^{14}$

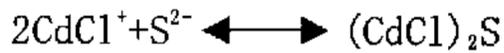
由我们制备的过渡层 CdS 经测试，经测试属六方晶系，由它与四方晶系的 OVC 或 CIGS 构成异质对，其晶格失配都超过了 30%，界面态密度都达到了  $10^{14}$  的数量级，再加上各种材料自身的缺陷，导致异质结中产生很多复合中心，减小了少数载流子的寿命，从而减小了电池的短路电流密度、填充因子和转换效率。由表 5.2 中数值可见， $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  与立方 CdS 的晶格失配和界面态密度要比  $\text{CuIn}_{0.7}\text{Ga}_{0.3}\text{Se}_2$  与六方 CdS 的小得多：晶格失配仅为 1.419%，基本上可以忽略；而界面态密度的数量级为  $10^{12}$ ，非常理想（最理想的异质对的晶格失配的数量级也达到  $10^{12}$ ）。因此，我们需要改进工艺，设法制备立方晶系的 CdS。为了改善其性能，下面三方面迫切需要解决：

- 1) 备立方晶系的 CdS 薄膜，改进 CBD 沉积工艺，增加氨水浓度到一定的数值有助于立方晶系的 CdS 的生成。
- 2) 消除 CdS 薄膜中的“白点”

CdS 薄膜中的“白点”大大减小了其对 CIGS 薄膜的保护作用，甚至使电池短路。因此需要消除这些“白点”。

要消除这些“白点”，必须消除如下反应：





在第二章中论述过增加氨水浓度可以减小这些“白点”，在此基础上，还需要作进一步研究。

### 3) CdS 退火

对 CdS 薄膜在  $\text{N}_2$  中进行退火可以改善异质结界面特性，一方面原子间互扩散填补对方其空位，另一方面退火可促使 CdS 的晶化，提高其电子迁移率；

### (3) OVC 层尚需要进行掺杂二族元素的研究

OVC 材料本身是富 In 的有序空位化合物，是高阻低载流子浓度、低迁移率的 n 型半导体材料，在异质结内需要掺杂二族元素（如 Cd、Zn 等）成为高载流子浓度强 n 型材料，相当于在 p 型 CIGS 材料上，外延一层很薄的 n 型层，实现导电类型由 p 转为 n，减少异质结的界面态。OVC 如果没有掺杂二族元素，不仅其优越性体现不出来，反而在异质结内部成为缺陷态的高密度复合中心。我们在这方面的研究还没有开展起来，估计电池性能参数差很可能与此有关。

### (4) 异质结内带边失调值 $\Delta E_c$ 、 $\Delta E_v$ 的调节优化是改善 CIGS 电池性能的关键

CIGS 电池的异质结原本是 CIGS/ZnO 构成，但两材料带隙差别太大，现发展为增加 CdS、OVC 等过渡层来改善结特性，此目的都是通过各种手段降低失调值  $\Delta E_c$ 、 $\Delta E_v$ 。在这个基础上调节载流子浓度、尖峰尖谷的厚度等等，在工艺上需要逐步优化，这需要做大量的实验研究，我们还没有系统的开展，所以我们的电池性能不好与此有很大的关系。

## 参 考 文 献

- [1] 孔庆升，薄膜电子学，电子工业出版社；
- [2] Harold J.Hovel 著，赵富鑫、李今其译，太阳电池，《半导体和半金属》丛书第十一卷；

## 结 束 语

本论文对 CIGS 薄膜太阳能电池的异质结作了初步研究, 打开了 CIGS 薄膜太阳能电池的异质结之门, 揭示了目前制备的 CIGS 薄膜太阳能电池异质结各组成材料之间晶格失配严重, 由此引入的界面态密度较大; 能带边失调值不理想, 偏离理想值范围。为此, 引入 OVC, 即在 CIGS 薄膜表面制备一富 In 的薄层, 并对引入 OVC 后的 CIGS 薄膜太阳能电池异质结也作了初步研究, 使异质结特性得到一定的改善。

所有这一切都仅仅是一个开始, 还有待于我们作更深入的研究。在本论文结束之际, 我从大的方面归纳一下我们下一步将要着手解决的几个问题:

### 一. CdS 薄膜问题

包括三方面: 制备立方晶系的 CdS 薄膜; 消除“白点”; 进行退火以便优化薄膜性能。

### 二. OVC 的制备及其掺 Cd

我们现在仅是对 OVC 及其掺 Cd 进行了初步研制, 制备工艺需要进一步优化, 以便制备出载流子浓度高, 厚度合适的 OVC 层。

### 三. 能带边失调值

需要对能带边失调值问题作进一步研究, 使 CdS/CIGS 的能带边失调值尤其是导带边失调值处于理想值范围。

### 四. 测试分析

需要加强对组成电池的各种材料的测试分析, 尤其是成分的测试分析, 如 AES、XRF、EDX 等测试, 准确把握组成薄膜的各组分的成分比例。

## 致 谢

本论文是在孙云教授的指导下完成的。在孙老师门下学艺，给我印象最深的是孙老师的人格魅力和责任心。孙老师知识广博，实验经验丰富；治学严谨，求实创新；对工作兢兢业业，废寝忘食；对生活豁达、坦荡；面对困难顽强拼搏，勇往直前；严以律己，宽以待人；平易近人，乐于助人。孙老师的所有这一切高贵品质将永远铭刻在我心。三年来，孙老师在工作、学习上教导我，在生活上关心、帮助我，使我在知识和实验技能上有了长足的进步。在此，对孙老师表示衷心地感谢！

感谢李长健教授对我论文的指导。李先生知识广博，平易近人。三年来，无论是在学习上，还是实验中，李先生都一直指导着我天天进步。同时，感谢孙仲林教授、李德林教授对我的关心和帮助！

感谢刘唯一老师、李凤岩老师、周志强老师、何青老师，张加友师兄、龚晓波师兄、朴英美师妹以及谢志刚、崔卫芳、王小玲三位师傅对我论文工作的支持和帮助。我们 CIS 组是一个团结合作、勇于拼搏的团队。组里每个成员都出类拔萃，对工作兢兢业业，无私忘我。为了早日完成科技攻关任务而放弃了许多节假日。我的论文的顺利完成离不开我们优秀团队每个成员的团结合作。

感谢周祯华、孙健、陆靖谷、胡景康、郭虎森等各位老师对我论文工作的大力帮助。

感谢郭斌、朱峰、武玉华、黄维海、赵张刚、祝俊刚、刘淮、任慧志、王凯杰、杨管华、管志赞、熊文娟等各位同学对我生活、学习的帮助。

最后，感谢赵庆玲和我的亲友对我的支持和帮助。