

中国科学院微电子中心
硕士学位论文
AlGaN/GaN HEMT器件研究
姓名：肖冬萍
申请学位级别：硕士
专业：微电子学与固体电子学
指导教师：吴德馨
20030601

摘 要

GaN 材料的禁带宽、击穿电压高、电子饱和速度高、稳定性和导热性好, 这些优良的材料性能使 AlGaIn/GaN 高电子迁移率晶体管 (HEMT) 在高温、高频、大功率方面有很大的应用前景。本论文对 AlGaIn/GaN HEMT 器件的各项关键工艺进行了研究, 成功的开发出两套适用于 HEMT 的工艺流程, 并制备出国内领先的 AlGaIn/GaN HEMT 器件。取得的主要成果如下:

1. 设计了一套适用于分析外延材料、工艺参数和器件特性的实验版图, 为 GaN 器件材料和器件性能的改善提供了详实的实验数据。

2. 对 AlGaIn/GaN HEMT 的关键工艺进行了研究。通过选择合适的掩膜, 实现了台面隔离和注入隔离; 研制出一种基于 Ti/Al/Ti/Au 的欧姆接触, 接触电阻率达 $10^{-6} \Omega \text{cm}^2$ 数量级; 选用 Pt/Ti/Au 金属体系进行了肖特基接触研究, 势垒高度达到 0.86eV。这些成果为 AlGaIn/GaN HEMT 的成功研制打下了良好的基础。

3. 在单项工艺的研究基础上, 提出了基于台面隔离和注入隔离的两套完整工艺流程, 并进行了投片验证。在国内首先采用注入隔离技术制备出性能良好的 AlGaIn/GaN HEMT, 该技术的引入为 GaN 器件的制备开辟了一条新的途径。

4. 基于国产 GaN 外延材料, 研制出国内领先的 AlGaIn/GaN HEMT 器件。单管器件 ($L_g = 1 \mu\text{m}$, $L_{ds} = 4 \mu\text{m}$) 的 I_{max} 达到 1A/mm, g_{max} 达到 198mS/mm, f_T 达到 18.6GHz, f_{max} 达到 19.1GHz, 源漏击穿电压和肖特基势垒的反向击穿电压均大于 40V; 多指功率器件 (1.6mm) 的 I_{max} 达到 1.54A。

关键词: 氮化镓 高电子迁移率晶体管 (HEMT) 离子注入 干法刻蚀

The Research of AlGaN/GaN HEMT

Abstract

Xiao Dongping (Microelectronics and Solid-State Electronics)

Directed by Academician Wu Dexin

Owing to the superior combination of high values for intrinsic breakdown voltage, saturation velocity and operating temperature AlGaN/GaN High Electron Mobility Transistor (HEMT) is an ideal candidate for high-temperature, high-power and high-frequency application. In this thesis, the key fabrication technologies were studied, two complete sets of AlGaN/GaN HEMT process flow were exploited and good device performance was obtained. The main achievements of this work can be summarized as follows:

1. A new GaN HEMT layout was designed to analyze epitaxial material, process parameter and device performance. The provided detailed experiment data is very useful to improve device material and performance.

2. The key fabrication technologies of AlGaN/GaN HEMT were studied. Device isolation was accomplished by using mesa etching and ion implantation, respectively; The Ti/Al/Ti/Au ohmic contact was investigated and a specific contact resistance of $10^{-6}\Omega\text{cm}^2$ was obtained; The Pt/Ti/Au schottky contact was studied and a schottky barrier height of 0.86eV was gained.

3. Based on mesa isolation and implant isolation, two complete sets of AlGaN/GaN HEMT process flow were proposed and validated. In China, based on implant isolation, GaN HEMT with good performance was demonstrated for the first time, which opens a new way for GaN device processing.

4. The DC and RF characteristics of both small and multi-finger power AlGaN/GaN HEMT were tested. For small HEMT ($L_g=1\mu\text{m}$, $L_{ds}=4\mu\text{m}$) a maximum drain current density of 1A/mm and a maximum transconductance of 198mS/mm were obtained, yielding the highest reported transconductance and current density in

China, an f_T of 18.6GHz and an f_{max} of 19.1GHz were also obtained. Both the maximum gate-drain and source-drain breakdown voltage were larger than 40V. The maximum output current of multi-finger power device (1.6mm) was measured to be 1.54A.

Keywords: GaN High Electron Mobility Transistor (HEMT) Ion implantation
Dry etching

第一章 绪论

1.1 引言

随着当今国防建设和通信产业的飞速发展，高频、大功率化合物半导体材料和器件越来越受到人们的重视，研究和开发可以在更高频率和更大功率的情况下工作且在未来通信和国防中将发挥重要作用的高性能半导体材料和器件是当务之急。

继硅（Si）、砷化镓（GaAs）之后，具有优良高温及高频特性的被称为第三代半导体的氮化镓（GaN）材料、器件及电路已成为目前国际上研究的热点。从国际上化合物半导体器件电路发展的历史可以看到，它首先是为满足军工方面的一些尖端需求研发的，技术研发的突破在满足国防需求的同时，开发了民用市场，而产业的发展形成了该领域持续健康发展的基础，反过来又进一步促进军用尖端技术的研发。我国化合物半导体电子器件的研发工作也应走这样一条以军带民、寓军于民的道路。高温大功率和超高频化合物半导体器件和电路是军事通讯、雷达、制导、空间防御、高速智能化武器及电子对抗等现代化国防装备的核心部件。GaN 器件是国际上新近开始大力研究的第三代半导体器件。它固有的高击穿场强和高场强下具有高饱和漂移速度等优良特性决定了它将在未来的高频、高温、特大功率器件中居领先地位，有着巨大的发展前景。它不仅对于军工，而且在民用通信基站等领域有广泛的应用。

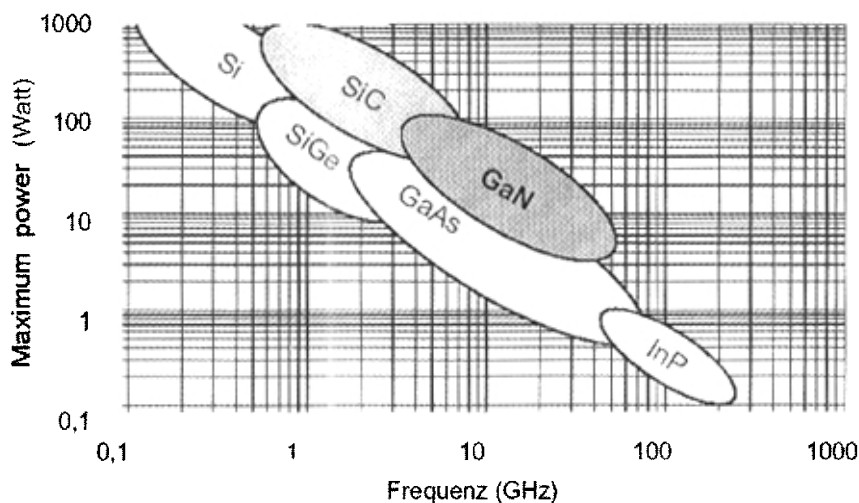


图 1.1 各种半导体材料适用频段和功率

1.2 AlGaIn/GaN HEMT 的发展历史

1.2.1 GaN 材料的发展历史

早在 1932 年, Johnson 等人就采用氨气流过熔融镓的方法第一次生长出粉末状的 GaN^[1]。20 多年后, 也就是 1959 年, Grimmeiss 为测量 GaN 的光致发光谱, 采用相同的技术获得结晶状的 GaN^[2]。由于传统的单晶生长技术难以实现 GaN 单晶体材料所以 GaN 生长的主要突破工作是薄膜材料的制备。1969 年新泽西州普林斯顿大学 RCA 实验室的 Maruska 和 Tiejen 等人利用 HVPE (Hydride Vapor Phase Epitaxy) 气相输运方法首次在蓝宝石衬底上外延出大面积的 GaN 单晶薄膜^[3]。

Maruska 等取得的成果, 使人们对 GaN 材料的研究产生了极大的兴趣。1971 年第一个蓝光 GaN MIS-LED 问世^[4]。当时所生长出来的薄膜材料都有很高的 n 型背景载流子浓度, 其典型值达到了 10^{19}cm^{-3} , 如此高的背景载流子浓度, 导致材料的导电性能无法控制, 更无法实现 GaN 的 p 型掺杂, 极大地限制了其在电子和光电子器件方面的应用; 另一方面, 当时外延出的薄膜晶体质量都不高, 材料表面很粗糙、有裂缝。由于上述问题长期无法得到解决, GaN 材料的应用研究进展缓慢。直到 20 世纪 80 年代末期, 日本 Meijo 大学的 I. Akasaki 等采用 MOCVD 技术, 利用两步生长方法, 极大地改进了 GaN 膜的结构, 提高了其电学性能并且首次实现了 GaN 的 p 型掺杂^[5]。p-GaN 的获得和 GaN 外延材料质量的提供极大的推动了 GaN 的研究。从 90 年代起, 对 GaN 的研究在全世界开始蓬勃发展起来了。

1.2.2 GaN 基电子器件^[6-11]

基于 GaN 的电子器件种类很多, 主要分为两大类: 场效应器件 (FET) 和双极型器件 (HBT)。器件种类包括: MESFET(Metal Semiconductor FET)、MISFET (Metal Insulator FET)、JFET(Junction FET)、MOSFET(Metal Oxide FET)、MODFET(Modulation Doped FET)/HEMT(High Electron Mobility Transistor) 和 HBT(Heterostructure Bipolar Transistor)。表 1.1 给出各种 GaN FET 器件的比较。

表 1.1 各种 GaN 器件的比较

Device	MESFET	MISFET/ HIGFET	JFET	MODFET/ HEMT
Structure	n- GaN channel metal gate	AlGaIn/GaN channel/insulator/ metal gate	n -GaN channel p -GaIn gate	i- or n-GaN channel/ AlGaIn barrier/gate
Gate formation	Schottky gate on GaN channel	Metal gate on dielectric insulator (Si ₃ N ₄ , AlN)	Ohmic contact to P-GaN gate	Schottky gate on AlGaIn Barrier
Advantages	Simple structure	Low gate leakage,high gate turn-on voltage	Variable and high gate turn-on voltage	High electron velocity, high current
Disadvantages	Low electron Velocity,low current	Extra gate bias required to compensate piezoelectric field due to inverted structure	Low electron velocity,low current,difficulty in forming a short gate	Complex layer in growth
comments				Best approach among GaN FETs

目前 GaN 基 FET 的研究主要集中在 AlGaIn/GaN HEMT, 这是因为 GaN HEMT 有以下几个方面的优势:

- 1) 高电子迁移率: 在 HEMT 器件中, 掺杂原子和载流子在空间上是分离的, 减小了库仑散射的影响, 载流子的迁移率提高。
- 2) 大电流: 在 HEMT 器件中, 由于压电极化和自发极化效应, 沟道中二维电子气的浓度达到 10^{13}cm^{-2} 。
- 3) HEMT 器件中电子达到饱和速度的临界场强小, 因此 HEMT 适用于低压工作。
- 4) HEMT 沟道层薄, 短沟道现象不严重, 利用制作纳米栅毫米波器件。

1.2.3 AlGaIn/GaN HEMT 的研究进展

早在 1993 年 Khan 等人就研制出了 AlGaIn/GaN HEMT 器件。近年来随着外延材料质量的不断提高, 器件工艺的不断改善, AlGaIn/GaN HEMT 的发展很快。由于 GaN 单晶生长困难, 无法进行同质外延, GaN 外延片的衬底材料主要采用蓝宝石和 SiC, 最近人们开始研究以 Si 为衬底的 GaN 器件。表 1.2 给出的是 AlGaIn/GaN

HEMT 器件的研究进展。

表 1.2 AlGaIn/GaN HEMT 器件的研究进展

特性	年份	事件	
DC 特性	1993	第一次在蓝宝石衬底上制造出 AlGaIn/GaN HEMT	[9]
	1997	第一次在 SiC 衬底上制造出 AlGaIn/GaN HEMT	[12]
	2001	第一次在 Si 衬底上制造出 AlGaIn/GaN HEMT	[13]
	1996	最大跨导 120mS/mm, 栅长 1 μ m, 源漏间距 4 μ m	[14]
	1998	最大跨导 205mS/mm, 栅长 1 μ m, 源漏间距 3 μ m	[15]
	1998	最大电流密度 1.22A/mm, 栅长 1 μ m, 源漏间距 3 μ m	[15]
RF 小信 号特 性	1994	第一次报道了微波小信号特性	[16]
	1997	$f_T=6\text{GHz}$, $f_{\max}=11\text{GHz}$, 栅长 1 μ m, SiC 衬底	[12]
	1998	$f_T=15\text{GHz}$, $f_{\max}=42\text{GHz}$, 栅长 0.7 μ m, SiC 衬底	[17]
	2000	$f_T=110\text{GHz}$, $f_{\max}=140\text{GHz}$, 栅长 0.05 μ m, SiC 衬底	[18]
	2001	$f_T=67\text{GHz}$, $f_{\max}=136\text{GHz}$, 栅长 0.25 μ m, 蓝宝石衬底	[19]
	2002	$f_T=85\text{GHz}$, $f_{\max}=151\text{GHz}$, 栅长 0.25 μ m, 蓝宝石衬底	[20]
	2002	$f_T=20\text{GHz}$, $f_{\max}=27\text{GHz}$, 栅长 0.5 μ m, Si 衬底	[21]
RF 大信 号特 性	1996	第一次报道了 GaN HMET 微波大信号特性	[14]
	1997	4GHz 下, 功率密度为 1.5~1.57W/mm, 蓝宝石衬底	[22]
	1997	10GHz 下, 功率密度为 1.7W/mm, 蓝宝石衬底	[23]
	1997	18GHz 下, 功率密度为 3.3W/mm, 蓝宝石衬底	[24]
	2000	6GHz 下, 功率密度为 6.6W/mm, 蓝宝石衬底	[25]
	1999	8.2GHz 下, 功率密度为 9.1W/mm, SiC 衬底	[26]
	2001	20 GHz 下, 功率密度为 6.6W/mm, SiC 衬底	[27]
	2001	8 GHz 下, 功率密度为 9.8W/mm, SiC 衬底	[28]
	2001	4 GHz 下, 功率密度为 0.5W/mm, Si 衬底	[13]
	2002	2GHz 下, 功率密度为 1.5W/mm, Si 衬底	[29]

1.3 AlGaN/GaN HEMT 的发展现状及发展趋势

1.3.1 AlGaN/GaN HEMT 的发展现状

鉴于 GaN 器件在高频方面、高功率、低噪声、纳米器件方面显示出强大优势，在国防以及民用通信、卫星领域领域有着重要的应用前景。在国外已经成为研究重点和热点，目前，在 GaN 基器件研究处于领先地位的 Cree 公司已经研制出了工作在 X 波段下，功率密度达到 10W/mm 的功率器件。Cree 公司还报道了 2GHz 下输出功率达到 100W，6GHz 下输出功率达到 50W GaN 器件，使单管功放成为可能。在器件方面，表 1.3 给出国外 GaN FET 器件性能的最新报道。

表 1.3 GaN HEMT 国内外研究现状

国外研究现状		文献
最大电流密度	>1.7A/mm, 栅长 0.25 μm , 源漏间距 2 μm	[30]
最大跨导	400mS/mm, 栅长 0.25 μm , 源漏间距 2 μm	[29]
击穿电压	570V, 栅长 0.5 μm , 源漏间距为 13 μm	[31]
$f_T/f_{\max}$	121/162GHz, 栅长 0.12 μm , 源漏间距为 2 μm	[32]
输出功率密度	10.7W/mm , 10GHz	[33]
国内研究现状		
最大电流密度	0.95A/mm, 栅长 1 μm , 源漏间距 3 μm	[34]
最大跨导	120mS/mm, 栅长 1 μm , 源漏间距 3 μm	[34]
$f_T/f_{\max}$	12/24GHz, 栅长 0.25 μm	[35]
输出功率密度	尚未见相关报道	

1.3.2 AlGaN/GaN HEMT 的发展趋势

快速发展的无线通信市场和航空航天技术促进了微波功率放大器件的研究，并对其提出了更高的性能要求。这些要求包括高温、高频、大功率、高效、线形、可批量生产而且最终低成本。图 1.2 对比了 300K 下各种半导体材料的归一化品质因子 CFOM (CFOM=Combined Figure of Merit) [36]，品质因子 CFOM 表征半导体材料在高温、高频大功率中的应用潜力，从图可以看出 GaN 是高温、高频大功率器件的首选材料。

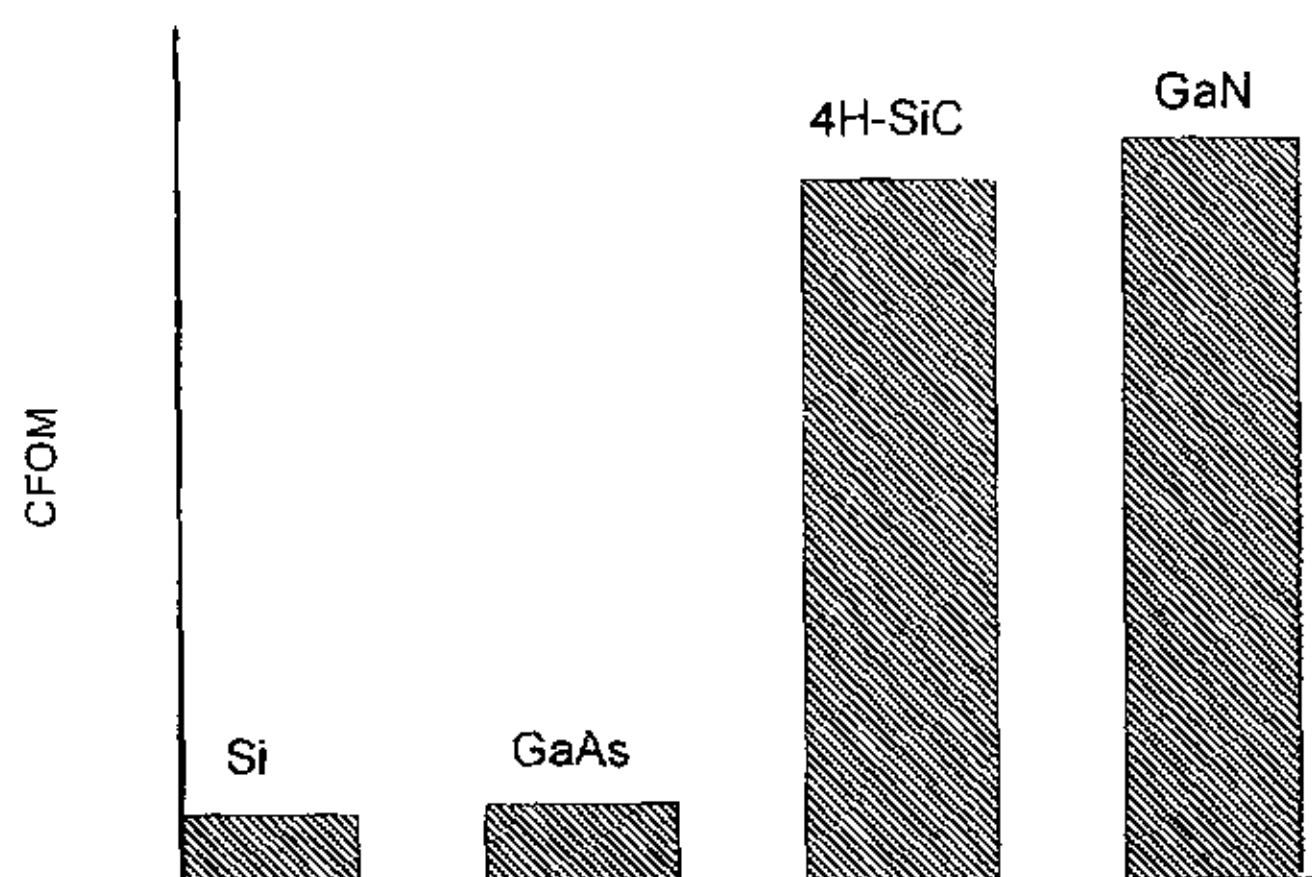


图 1.2 300K 下各种半导体材料的归一化品质因子 CFOM

用于功率放大的器件主要有 Si 基器件, InP 基器件, GaAs 基 MESFET、HEMT 和 HBT。Si 基器件主要用于频率为 2 ~ 3GHz 的低频情况下。InP 基器件主要用于高频低功率方面。GaAs 材料的散热性能差, 击穿电场低, 只有 GaN 的 1/5。这些因素使得 GaAs 基器件在大功率应用方面有很大的局限性, GaAs 基器件在 10GHz 下的功率密度只有 1W/mm。SiGe 基器件也能工作在高频下, 但是和 GaAs 一样功率不高。SiC MESFET 虽然具有很好的散热性能, 但是由于无法形成异质结构, 载流子的迁移率低, 其工作频率很难大于 10GHz, Cree 公司虽然能够制备出功率密度为 7.2W/mm 的 SiC MESFET, 但是频率不高于 3.5GHz。另外 SiC 衬底不但尺寸小而且价格昂贵, 衬底中还有大量的缺陷会降低器件的成品率。GaN 器件将是未来高温、高频、大功率功率器件的首选, 其主要优点有:

- (一) GaN 器件的频率高, 可以工作在 1GHz 到 40GHz 很宽的频率范围内。
- (二) GaN 器件的功率密度可以达到 10W/mm, 是 Si 功率器件的 6 倍, GaAs 的 10 倍, 不但可以获得大功率, 与 Si 和 GaAs 技术相比还可以使器件的尺寸大大减小。
- (三) GaN 器件具有耐高温的优点。300℃下器件还能获得较高的增益, 而 Si 在 140℃时就不能工作了。
- (四) Si 基功率器件的效率低, 只有 10%, 这意味着到达晶体管的能量中有 90% 以热量的形式浪费了, 需要价格昂贵的散热系统来维持器件的工作。GaN 器件可将放大器的效率提高到现在的两倍或三倍, 不再需要强力风扇等体积庞大的散热系统, 不但极大的减小了设备的体积还降低了成本。
- (五) GaN 器件还具有工作电压高、线性度高、输入阻抗高、易匹配等优点。

尽管 GaN 基电子器件和电路已经开始步入商业领域，但是要使其大范围推广使用还需要做许多的研究工作。首先，与现有的成熟的 Si 和 GaAs 技术相比，GaN 技术还很不成熟，尤其是 GaN 技术的长期可靠性还没有得到验证，这极大的阻碍了 GaN 向市场进军的步伐^[37]。还有就是 GaN 材料的质量问题，由于 GaN 材料采用的是异质外延，而 Si 和 GaAs 都是采用同质外延，因此 GaN 材料的质量不高，需要进一步提高材料生长技术。最后是 GaN 材料的成本问题，目前大多数高性能的 GaN 器件都是采用价格昂贵的 SiC 来作为衬底材料，这使得 GaN 产品的成本很高（一块在碳化硅上覆盖有 GaN 的 50mm 晶圆可制造几千个晶体管，其成本超过 1 万美元，远远高于更大尺寸的硅晶圆）^[38]。另外，SiC 衬底材料的尺寸受到极大的限制，目前只有 2 英寸的 SiC 晶片产品化。所以要让 GaN 替代现有的 Si 和 GaAs 器件，真空管器件的市场，不但要提高材料和器件的性能还需要尽快减小 GaN 器件的尺寸，提高器件的集成度，降低器件的成本。

总之 GaN 基半导体器件的发展非常迅速，应用非常广泛，市场潜力也很大。它是未来十年内半导体技术发展的重点方面之一，也是值得科学家和企业家高度重视的一个技术发展方向。

1.4 本课题的目的及意义

作为中国科学院知识创新工程重要项目新型高频、大功率化合物半导体电子器件研究课题的一部分，本课题的主要目的是设计并在工艺上实现 AlGaIn/GaN HEMT 器件，研究它的各种特性，为以后 GaN 高温、大功率器件的研制打下基础。我们使用的是中国科学院半导体所利用 MBE 外延技术在蓝宝石衬底上生长出来的外延材料。

微波功率放大器件是基站、卫星等微波通信系统中重要组成部分。随着无线通信市场的快速发展对微波功率放大器件的性能提出了更高的要求，这些要求包括高温、高频、大功率和高效。在各种半导体器件中，只有 GaN HEMT 器件在这些方面显示出了强大优势。利用 AlGaIn/GaN 制作的 HEMT 具有功率增益高、性能稳定、功率附加效率高、耐高温可用于恶劣的环境等优点，它还能够满足 X、K 波段通信用功率放大器不断提高的功率和线性度要求，符合通信系统小型化、高可靠性的发展趋势，具有很好的应用前景。目前国外 AlGaIn/GaN HEMT 器件的研究已经比较成熟，水平也很高。而在国内，因为受到材料来源和工艺条件的限制，

有关 GaN 器件的研究不多, AlGaIn/GaN HEMT 研究还处于摸索阶段。目前, 只有中科院半导体所、信息产业部第十三研究所、北京大学、北京工业大学等单位有相关的研究报道。因此, 这个课题对发展我国的移动通信与卫星通信事业, 加速通信系统相关设备的国产化, 尽快缩小与国外的差距有着重要的现实意义。

1.5 本论文的主要研究内容

作者自 2001 年 9 月以来, 在导师吴德馨院士的指导和中科院微电子中心化合物半导体器件与电路实验室全体人员的大力协助下, 开展了 AlGaIn/GaN HEMT 器件的研究工作, 主要在 AlGaIn/GaN HEMT 的工作原理, AlGaIn/GaN HEMT 器件的设计和对各个关键工艺进行了研究, 提出并且实现了 AlGaIn/GaN HEMT 器件的两套完整的工艺流程。本论文主要包括:

第一章: 介绍了 AlGaIn/GaN HEMT 器件的发展情况和 AlGaIn/GaN HEMT 器件的研究意义。

第二章: 研究了 AlGaIn/GaN HEMT 器件的工作原理, 依据其工作原理分析了外延结构对器件性能的影响, 最终给出材料结构的设计值。

第三章: 根据已有的流片经验、理论分析和各种参数估算, 考虑到 GaN HEMT 器件的特点以及存在的问题, 设计出一套适用于分析和研制 GaN HEMT 器件的综合版图。为了减少由于 GaN 缓冲层电绝缘性差导致的器件漏电, 设计了小源漏和环形等多种器件结构; 为了定量分析缓冲层材料的电学性质, 设计了圆形传输线模型; 为了定量分析欧姆接触, 设计了条形传输线模型。最后结合实验线的工艺条件和后续工艺的要求制定了设计规则, 为正式流片做好了准备。

第四章: 研究了 AlGaIn/GaN HEMT 器件的各项关键工艺, 在各单项工艺研究的基础上, 开发出分别采用干法刻蚀, 离子注入技术来制备 AlGaIn/GaN HEMT 器件的两套完整工艺流程。利用自己设计出来的新版在本实验室的实验线上进行了多次流片。通过多次流片不但验证了研发出的两套 GaN HEMT 器件工艺的可行性而且还验证了这两套工艺流程的稳定性。采用这两套工艺流程制备出来的单管器件的成品率都达到 90%以上。

第五章: 测试和分析了分别采用台面隔离和注入隔离两种技术制造出的 AlGaIn/GaN HEMT 器件的直流和高频性能。测量结果表明我们利用国内外延生长的 GaN 材料制备出性能在国内处于领先水平的 AlGaIn/GaN HEMT 器件。在国内,

还首次成功研制出基于注入隔离的 GaN HEMT 器件。利用环形传输线模型结合离子注入实验分析了 GaN 缓冲层的电学性能, 为进一步改善器件的性能提供了实验依据。分析了器件结构对器件性能的影响, 结果表明我们设计的小源漏结构和环形结构能有效的降低泄漏电流。测量结果还表明我们研制的 Ti/Al/Ti/Au, Pt/Ti/Au 合金系统, 分别使 n 型 AlGaIn 欧姆接触电阻率达 $10^{-6} \Omega \text{cm}^2$ 数量级, 势垒高度达到 0.86eV 。

第二章 GaN HEMT 器件的工作原理及材料结构设计

2.1 GaN HEMT 器件的工作原理

HEMT 器件是在 MESFET 基础上逐步发展起来的异质结场效应器件。该器件是利用异质结界面材料的能带的不连续性实现掺杂原子与载流子在空间上的分离，在异质结的界面处形成二维电子气（2DEG）。由于电子和电离施主空间上的分离，减弱了二者的库仑作用（即杂质散射），电子迁移率显著提高，在很大程度上解决了 MESFET 结构中掺杂浓度与迁移率之间的矛盾。HEMT 通常也被称为调制掺杂场效应晶体管（MODFET）、二维电子气场效应管（TEGFET）、选择掺杂场效应晶体管（SDFET）^[1]。

2.1.1 一般 HEMT 器件二维电子气的形成

以 N-AlGaAs/GaAs 异质结为例来说明二维电子气的形成。异质结导带边结构如图 2.1 所示。由于带隙的差异导致在异质界面带边不连续，重掺杂的 N-AlGaAs 层中费米能级高于 GaAs 的，该层中的电子将转移到非掺杂的 GaAs 一侧，而电离施主仍留在 AlGaAs 一侧，界面附近的能带发生弯曲，AlGaAs 一侧形成势垒，GaAs 一侧形成准三角势阱。积累在势阱中的电子在空间上与施主母体是分离的，在垂直异质界面方向上的运动是被限制在很窄的阱中，在平行界面的方向上却是自由的，因此称为二维电子气。

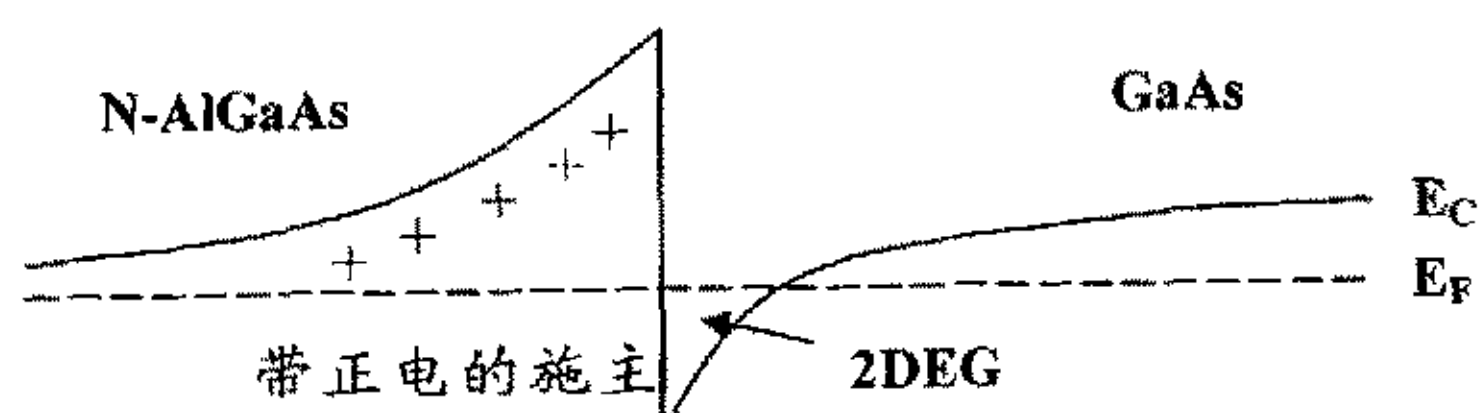


图 2.1 异质结界面导带边示意图

2.1.2 自发极化效应和压电极化效应

在 AlGaIn/GaN HEMT 结构中，二维电子气的浓度可以达到 10^{13}cm^{-2} ，大于其它 III-V 族化合物半导体材料所能获得的二维电子气浓度（GaAs P-HEMT 中的 2DEG 浓度为 10^{12}cm^{-2} ）。这主要是由于 AlGaIn/GaN 结构中存在强的压电极化效应和自发极化电场。

第二章 GaN HEMT 器件的工作原理及材料结构设计

2.1 GaN HEMT 器件的工作原理

HEMT 器件是在 MESFET 基础上逐步发展起来的异质结场效应器件。该器件是利用异质结界面材料的能带的不连续性实现掺杂原子与载流子在空间上的分离，在异质结的界面处形成二维电子气（2DEG）。由于电子和电离施主空间上的分离，减弱了二者的库仑作用（即杂质散射），电子迁移率显著提高，在很大程度上解决了 MESFET 结构中掺杂浓度与迁移率之间的矛盾。HEMT 通常也被称为调制掺杂场效应晶体管（MODFET）、二维电子气场效应管（TEGFET）、选择掺杂场效应晶体管（SDFET）^[1]。

2.1.1 一般 HEMT 器件二维电子气的形成

以 N-AlGaAs/GaAs 异质结为例来说明二维电子气的形成。异质结导带边结构如图 2.1 所示。由于带隙的差异导致在异质界面带边不连续，重掺杂的 N-AlGaAs 层中费米能级高于 GaAs 的，该层中的电子将转移到非掺杂的 GaAs 一侧，而电离施主仍留在 AlGaAs 一侧，界面附近的能带发生弯曲，AlGaAs 一侧形成势垒，GaAs 一侧形成准三角势阱。积累在势阱中的电子在空间上与施主母体是分离的，在垂直异质界面方向上的运动是被限制在很窄的阱中，在平行界面的方向上却是自由的，因此称为二维电子气。

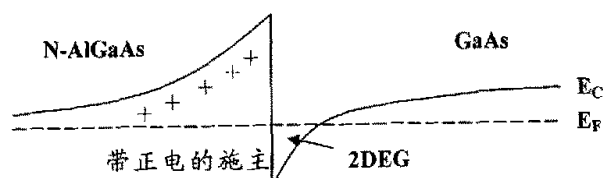


图 2.1 异质结界面导带边示意图

2.1.2 自发极化效应和压电极化效应

在 AlGaIn/GaN HEMT 结构中，二维电子气的浓度可以达到 10^{13}cm^{-2} ，大于其它 III-V 族化合物半导体材料所能获得的二维电子气浓度（GaAs P-HEMT 中的 2DEG 浓度为 10^{12}cm^{-2} ）。这主要是由于 AlGaIn/GaN 结构中存在强的压电极化效应和自发极化电场。

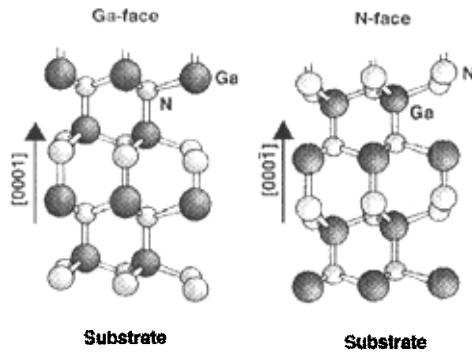


图 2.2 GaN 纤锌矿结构的原子排列结构

GaN 及其化合物的稳定结构为纤锌矿结构。图 2.2 给出了 GaN 纤锌矿结构沿 $[0001]$ 和 $[000\bar{1}]$ 方向的原子排列结构图，可以看出，在 GaN 结构中，每一个 Ga 或者 N 原子都与四个 N 或者 Ga 相连，由于 Ga 和 N 原子的电荷不等，而六方结构在 $[0001]$ 不具有对称面，任何晶体结构的改变都会在体材料中产生极强的电场，因此 GaN 及其化合物在 $[0001]$ 方向是有极性的。GaN 的极性可以用 (0001) 、Ga 极面表示一个方向， $(000\bar{1})$ 、N 极面表示另一个方向。对于 Ga 极面，Ga 原子是一个键朝上而三个键朝下，N 原子是一个键朝下而三个键朝上；N 极面与 Ga 极面相比，除 Ga 和 N 原子对换了位置外，结构相同^[2]。N 极面与 Ga 极面具有不同的物理和化学性质。

在普通 GaN 晶体中，具有不同极性的小区域互相抵消了，因此极化不会累积。但在 GaN 晶体突然中止的时候（例如在与另一种晶体，如 AlGaIn 形成的异质结附近）就不会完全抵消了。这时，界面处的突然变化使得在紧邻边界处某种电极性区域占有优势。另外在 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 异质结界面处由于晶格常数不同导致晶格应变还会产生压电极化。

这样在没有外加电场的作用下，AlGaIn/GaN 异质结中 AlGaIn 或 GaN 层中的极化强度 $\mathbf{P}$ 等于自发极化强度 $\mathbf{P}_{\text{SP}}$ 和压电极化强度 $\mathbf{P}_{\text{PE}}$ 之和。AlN 和 GaN 中的自发极化强度是负的，即当生长方向为 $[0001]$ 时， $\mathbf{P}_{\text{SP}}$ 的方向和生长方向相反。对于沿 $[0001]$ 方向生长的 AlGaIn/GaN 异质结， $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 受到的是张力，通过计算可知压电极化强度的方向和生长方向相反。这样在 AlGaIn/GaN 将产生由极化带来的正电荷，极化作用反过来又在界面处感应出自由电子。极化产生的强场使异质结边界上的能带的变化斜率产生很强的突变，形成窄而深的量子阱，感应出的自由电子被限制在阱中，从而在界面处形成二维电子气。图 2.3 给出了异质结中压电极化

和自发极化的方向及产生的面电荷。

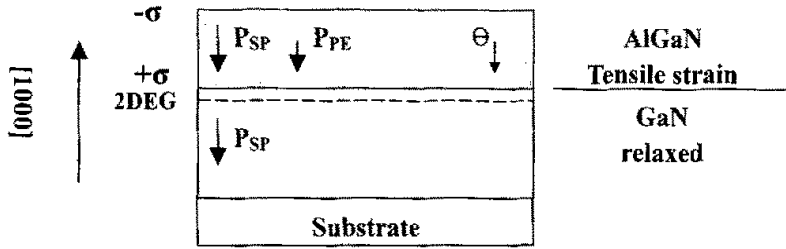


图 2.3 压电极化和自发极化的方向及产生的面电荷

由于具有自发极化和压电极化效应，即使在 AlGaIn 层不掺杂的情况下，AlGaIn/GaN 异质结中也能形成二维电子气。对未掺杂 AlGaIn/GaN 异质结，界面处的 2DEG 浓度为^[3]

$$N_s(x) = \frac{+\sigma(x)}{e} - \frac{\varepsilon_0 \varepsilon(x)}{de^2} [e\Phi_B(x) + E_F(x) - \Delta E_C(x)] \quad (2.1)$$

其中 $\sigma(x) = P(\text{Al}_x\text{Ga}_{1-x}\text{N}) - P(\text{GaN}) = P_{sp}(\text{Al}_x\text{Ga}_{1-x}\text{N}) + P_{pe}(\text{Al}_x\text{Ga}_{1-x}\text{N}) - P_{sp}(\text{GaN})$ 为极化所产生的面电荷密度。式中 x 是 AlGaIn 层中的 Al 组分比， $\varepsilon(x)$ 是介电常数， d 是势垒层厚度， $e\Phi_B$ 是表面势垒高度， E_F 是相对于 AlGaIn/GaN 界面处 GaN 导带能级的费米能级， ΔE_C 是 AlGaIn 和 GaN 之间的导带边不连续值。图 2.4 给出 Franck Stengel^[4] 等人通过计算获得的 AlGaIn/GaN 异质结能带和二维电子气分布图，同 GaAs 系异质结相比，由于压电效应和自发极化使得 GaN 系异质结产生的二维电子气的浓度提高了一个数量级，而且电子气的分布宽度缩短了一个量级，大大的强化了其二维特性。

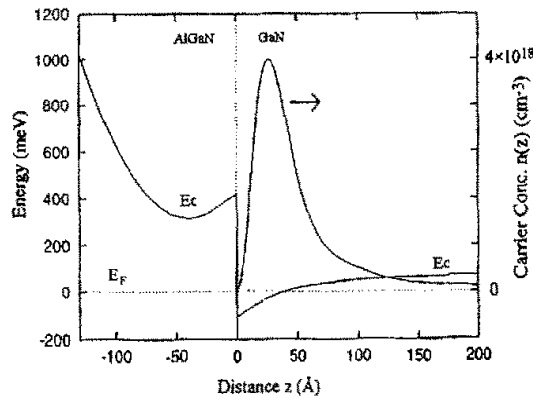


图 2.4 AlGaIn/GaN 异质结能带和二维电子气分布图

2.1.3 HEMT 器件的电荷控制模型

HEMT 器件是通过栅电压控制沟道中的二维电子气来实现其功能的，其工作原理可以用沿着异质结方向的一维线形电荷控制模型来描述。所谓电荷控制模型是在无漏极电压时，栅压对二维电子气的调制作用。图 2.5 给出 AlGaIn/GaN HEMT 的截面图和相应的具有肖特基势垒的导带图。二维电子气的电荷密度可通过求解栅电压的泊松方程和薛定谔方程得到。在全耗尽近似下，即栅下面的耗尽区和异质结处的结耗尽区交叠，通过求解泊松方程可得 AlGaIn 区的耗尽电荷。若阱中电荷等于 AlGaIn 区的耗尽电荷则可得沟道电荷和栅压的关系如下：

$$n_s = \frac{\varepsilon(x)}{q(d_d + d_i)} (V_{gs} - V_{th}(x)) \quad (2.2)$$

其中 $\varepsilon(x)$ 为 AlGaIn 的介电常数， d_d 是掺杂 AlGaIn 的厚度， d_i 是不掺杂 AlGaIn 隔离层的厚度， V_{gs} 是外加栅压的大小， V_{th} 称为阈值电压，即二维电子气被完全耗尽时的栅压，表示如下^[7]

$$V_{th}(x) = \phi_m(x) - \frac{qN_d d_d^2}{2\varepsilon(x)} - \frac{\sigma(x)}{\varepsilon(x)} (d_d + d_i) - \frac{1}{q} (\Delta E_C - E_F) \quad (2.3)$$

$\sigma(x)$ 为极化所产生的面电荷密度， $\phi_m(x)$ 为肖特基势垒高度， N_d 是 AlGaIn 层的掺杂浓度， ΔE_C 为导带边不连续值。这就是 HEMT 器件的电荷控制模型。

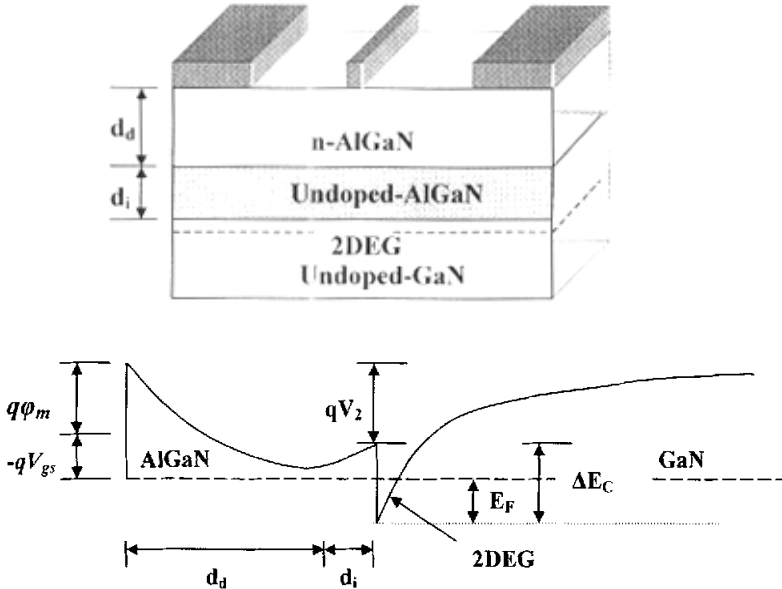


图 2.5 AlGaIn/GaN HEMT 的截面图和相应的具有肖特基势垒的导带图

2.1.4 HEMT 的直流特性分析

由电荷控制模型可以推导出器件的直流特性^[5]。HEMT 器件的 I-V 特性是同时考虑栅压和漏压对沟道电流的调制作用。当 $V_{ds} > 0$ ，源漏之间会有电流流过。根据电流连续性原理，沟道内各处电流应相等。设电子在距离源端为 z 处的速度为 $v(E_z)$ ，则距离源端为 z 处的电流大小为

$$I_{ds} = qn_s(z)v(E_z)W_g = \text{常数} \quad (2.4)$$

设在离源端为 z 处压降为 $V(z)$ ，则 z 处二维电子气密度

$$n_s(z) = \frac{\varepsilon(x)}{q(d_d + d_i)} (V_{gs} - V_{th}(x) - V(z)) \quad (2.5)$$

(一) 当器件工作在线性区，沟道电流 $I_{ds} = qn_s(z)\mu_n W_g \frac{dV(z)}{dz}$ ， W_g 为栅宽。在低场下假设电子迁移率 μ_n 为常数，根据电流连续性原理对上式积分，把 $V(0) = 0$ 以及 $V(L_g) = V_{ds}$ 作为边界条件从 $x=0$ 到 $x=L_g$ (L_g 为本征沟道长度，一般近似为栅长) 积分得到漏极电流

$$I_{ds} = \frac{\varepsilon(x)\mu_n W_g}{(d_d + d_i)L_g} \left[(V_{gs} - V_{th}(x))V_{ds} - \frac{V_{ds}^2}{2} \right] \quad (2.6)$$

(二) 当器件工作在饱和区，电子速度达到饱和，此时沟道内场强为 E_{crit} ，饱和漏电流

$$I_{ds} = \frac{\varepsilon(x)v_{sat} W_g}{(d_d + d_i)} \left(\sqrt{(E_{crit}L_g)^2 + (V_{gs} - V_{th}(x))^2} - 1 \right) \quad (2.7)$$

利用电荷控制模型还可以推导出 HEMT 器件在饱和工作下的本征跨导表示式

$$g_m = \left(\frac{\partial I_{dss}}{\partial V_g} \right)_{V_{ds}=\text{const}} = \frac{\varepsilon(x)v_{sat} W_g}{(d_d + d_i)} \frac{V_{gs} - V_{th}(x)}{\sqrt{(E_{crit}L_g)^2 + (V_{gs} - V_{th}(x))^2}} \quad (2.8)$$

对于短栅器件，上式根号中的第一项可以忽略，则

$$g_m = \left(\frac{\partial I_{dss}}{\partial V_g} \right)_{V_{ds}=\text{const}} \approx \frac{\varepsilon(x)v_{sat} W_g}{(d_d + d_i)} \quad (2.9)$$

考虑寄生源电阻 R_s 会引起电压下降，导致跨导减小，实际测量的跨导

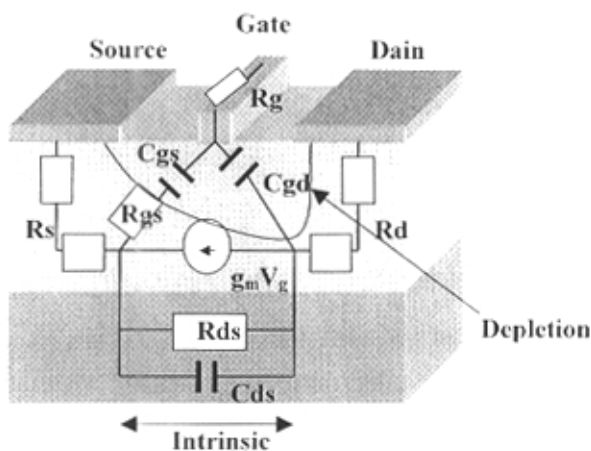
$$g_{mext} = \frac{g_m}{(1 + g_m R_s)} \quad (2.10)$$

当耗尽层正好到 AlGaIn/GaN 界面时能获得最高的器件跨导, 此时栅与二维电子气沟道之间的电容可通过下式计算:

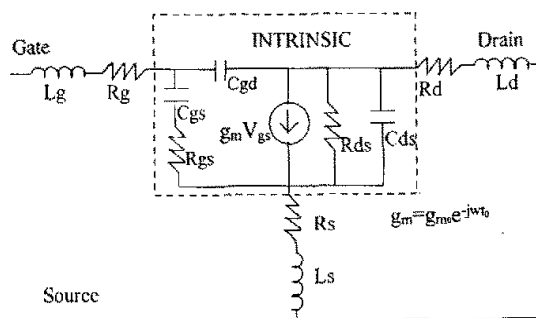
$$C_g = qW_g L_g \frac{dn_s}{dV_g} = \frac{\varepsilon(x)W_g L_g}{d_d + d_i} \quad (2.11)$$

2.1.5 HEMT 的频率特性分析

用等效电路可以方便的分析 HEMT 的高频特性^[6]。图 2.6 表示了 HEMT 的小信号等效电路。(a) 表示的是和 HEMT 结构相对应的等效电路参数。(b) 中虚线内表示的是本征晶体管。图中 R_g 为栅串联电阻, 即栅电极的引线电阻。 R_s 为源电阻, 它是电极接触电阻 R_c 及源-栅间沟道电阻 R_b 的和。 R_{gs} 为输入电阻。 R_{ds} 为输出电阻。 C_{gs} 和 C_{gd} 分别为栅源电容和栅漏电容, HEMT 在工作饱和状态下, 对漏-栅施加较大的反向电压, 耗尽层向漏端延伸, 通常 C_{gd} 是 C_{gs} 的 1/10, 相比而言是很小的值。



(a) 和 HEMT 结构相对应的等效电路参数



(b) 小信号等效电路模型

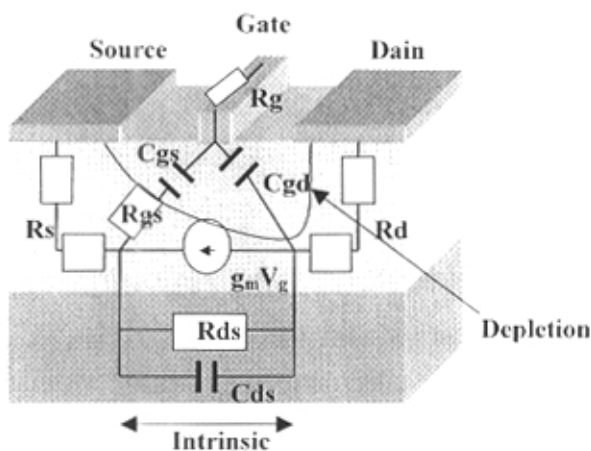
图 2.6 HEMT 的电路参数及小信号等效电路模型

当耗尽层正好到 AlGaIn/GaN 界面时能获得最高的器件跨导, 此时栅与二维电子气沟道之间的电容可通过下式计算:

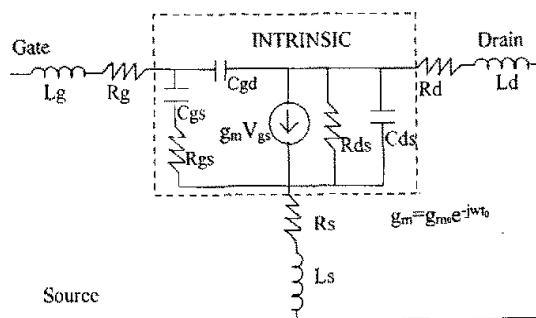
$$C_g = qW_g L_g \frac{dn_s}{dV_g} = \frac{\varepsilon(x)W_g L_g}{d_d + d_i} \quad (2.11)$$

2.1.5 HEMT 的频率特性分析

用等效电路可以方便的分析 HEMT 的高频特性^[6]。图 2.6 表示了 HEMT 的小信号等效电路。(a) 表示的是和 HEMT 结构相对应的等效电路参数。(b) 中虚线内表示的是本征晶体管。图中 R_g 为栅串联电阻, 即栅电极的引线电阻。 R_s 为源电阻, 它是电极接触电阻 R_c 及源-栅间沟道电阻 R_b 的和。 R_{gs} 为输入电阻。 R_{ds} 为输出电阻。 C_{gs} 和 C_{gd} 分别为栅源电容和栅漏电容, HEMT 在工作饱和状态下, 对漏-栅施加较大的反向电压, 耗尽层向漏端延伸, 通常 C_{gd} 是 C_{gs} 的 1/10, 相比而言是很小的值。



(a) 和 HEMT 结构相对应的等效电路参数



(b) 小信号等效电路模型

图 2.6 HEMT 的电路参数及小信号等效电路模型

(一) 截止频率 (电流增益特征频率 f_t)

截止频率是晶体管的短路微分电流增益 h_{21} 降为 1 ($10 \log |h_{21}|^2 = 0$) 时的工作频率, 它是衡量晶体管高速性能的重要因子。应用等效电路模型中的本征部分 (未考虑寄生效应), 在输出短路 ($V_{out} = 0$) 条件下可得:

$$\frac{i_{out}}{i_{in}} = \frac{i_d}{i_g} \approx \frac{g_m}{j\omega(C_{gs} + C_{gd})} \quad (2.12)$$

在 $f = f_t$ 时, $\frac{i_d}{i_g} = 1$ 推出 $f_t = \frac{g_m}{2\pi(C_{gs} + C_{gd})}$ 。因为通常 C_{gd} 是 C_{gs} 的 1/10, 相比而言是很小的值故可近似为 $f_t = \frac{g_m}{2\pi C_{gs}}$ 。

f_t 的物理含义是载流子在栅下输运所需时间对应的频率, 因此截止频率还可近似表示为 $f_t = \frac{v_s}{2\pi L_g}$, 其中 v_s 为载流子的饱和漂移速率, L_g 为栅长。要提高截止频率需要增大跨导, 减小栅电容和各种寄生电阻。

(二) 最高振荡频率 (f_{max})

最高振荡频率是指晶体管的最大功率增益降为 1 时的工作频率。 f_{max} 在估算功率增益时非常有用, 这是因为在很大的频率范围内功率增益最大值 G_p 满足:

$$G_p = (f_{max} / f)^2 \quad (2.13)$$

在 $f = f_{max}$ 时由 $MAG = 1$ (其中最大有效功率增益 MAG 是在输入, 输出共轭匹配的条件下的最大功率增益) 推出

$$f_{max} = \frac{f_T}{2 \left(\left(\frac{R_g + R_{gs} + R_s}{R_{ds}} \right) + 2\pi f_T C_{gd} R_g \right)^{\frac{1}{2}}} \quad (2.14)$$

因为通常 C_{gd} 很小, 分母中的第二项可以忽略。由上式可见为了得到高频和高增益, 除去采用提高截止频率的方法外还要减小栅电阻。减小栅电阻的办法有采用 T 形栅或多指结构。

2.2 GaN HEMT 外延结构设计

2.2.1 衬底材料

GaN 材料具有硬度高、稳定性好、高熔点的特点,这使得大尺寸的 GaN 体单晶衬底材料无法制备。因此目前制备 GaN 外延材料采用的是异质外延。为获得高质量的薄膜需要有一种理想的衬底材料,它应该与 GaN 有着完美的晶格匹配和热匹配。到目前为止 GaN 外延生长所采用的衬底材料主要有蓝宝石、SiC 和 Si^[7]。

表 2.2 比较了 GaN 和 AlN 与上述几种常用衬底材料的相关性质。

表 2.2 GaN、AlN 与几种衬底材料的性质比较

材料	晶格常数 (Å)	热导率 (W/cm·K)	热膨胀系数($10^{-6}K^{-1}$)
GaN	a=3.189	1.3	5.59
	c=5.185		3.17
AlN	a = 3.112	2.0	4.2
	c=4.982		5.3
α -Al ₂ O ₃	a = 4.758	0.5	7.5
	c=12.99		8.5
6H-SiC	a = 3.08	4.9	4.2
	c=15.12		4.68
Si	a = 5.4301	1.5	3.59

(一) Si 衬底

Si 材料具来源广、成本低、尺寸大、质量好、导热性能好等优点。采用 Si 作衬底材料有望实现 GaN 器件和成熟的 Si 集成电路制作工艺相兼容。它将是一种很有竞争力的衬底材料。但是 Si 和 GaN 之间的晶格失配大、热膨胀系数相差大,在外延时很容易产生位错,甚至出现裂缝,因此在 Si 上外延 GaN 材料比在蓝宝石和 SiC 衬底上都要困难得多。另外,由于 Si 衬底的电阻率低,隔离效果不好,寄生参数随着频率的增大影响加大,这使得生长在该材料上的器件高频特性受到影响。

(二) SiC 衬底

SiC 同 GaN 之间的晶格失配小,为 3%。热膨胀系数与 GaN 的相接近。因此在 SiC 上生长的 GaN 材料的质量好。SiC 衬底的导热性是蓝宝石衬底的 10 倍,使 GaN 基高温电子器件不需要或少需要冷却装置,从而大大减少电子装备的体积和重量。因而 SiC 衬底适用于大功率器件。

在短波长下元件的尺寸小,很难用传统的混合集成电路实现,一般采用 MMIC,因而需要合理价位的大尺寸高质量的衬底。但 SiC 衬底的尺寸小、价格很高,目

2.2 GaN HEMT 外延结构设计

2.2.1 衬底材料

GaN 材料具有硬度高、稳定性好、高熔点的特点,这使得大尺寸的 GaN 体单晶衬底材料无法制备。因此目前制备 GaN 外延材料采用的是异质外延。为获得高质量的薄膜需要有一种理想的衬底材料,它应该与 GaN 有着完美的晶格匹配和热匹配。到目前为止 GaN 外延生长所采用的衬底材料主要有蓝宝石、SiC 和 Si^[7]。

表 2.2 比较了 GaN 和 AlN 与上述几种常用衬底材料的相关性质。

表 2.2 GaN、AlN 与几种衬底材料的性质比较

材料	晶格常数 (Å)	热导率 (W/cm·K)	热膨胀系数(10^{-6}K^{-1})
GaN	a=3.189	1.3	5.59
	c=5.185		3.17
AlN	a=3.112	2.0	4.2
	c=4.982		5.3
$\alpha\text{-Al}_2\text{O}_3$	a=4.758	0.5	7.5
	c=12.99		8.5
6H-SiC	a=3.08	4.9	4.2
	c=15.12		4.68
Si	a=5.4301	1.5	3.59

(一) Si 衬底

Si 材料具来源广、成本低、尺寸大、质量好、导热性能好等优点。采用 Si 作衬底材料有望实现 GaN 器件和成熟的 Si 集成电路制作工艺相兼容。它将是一种很有竞争力的衬底材料。但是 Si 和 GaN 之间的晶格失配大、热膨胀系数相差大,在外延时很容易产生位错,甚至出现裂缝,因此在 Si 上外延 GaN 材料比在蓝宝石和 SiC 衬底上都要困难得多。另外,由于 Si 衬底的电阻率低,隔离效果不好,寄生参数随着频率的增大影响加大,这使得生长在该材料上的器件高频特性受到影响。

(二) SiC 衬底

SiC 同 GaN 之间的晶格失配小,为 3%。热膨胀系数与 GaN 的相接近。因此在 SiC 上生长的 GaN 材料的质量好。SiC 衬底的导热性是蓝宝石衬底的 10 倍,使 GaN 基高温电子器件不需要或少需要冷却装置,从而大大减少电子装备的体积和重量。因而 SiC 衬底适用于大功率器件。

在短波长下元件的尺寸小,很难用传统的混合集成电路实现,一般采用 MMIC,因而需要合理价位的大尺寸高质量的衬底。但 SiC 衬底的尺寸小、价格很高,目

前只有少数几家公司将其用于 GaN 蓝光 LDs 的研究开发。

(三) 蓝宝石衬底

它来源广、具有和纤锌矿 III 族氮化物相同的对称性，容易加工、易于清洗和处理，以及在氮化物 MOVPE 所要求的高温下的稳定性、低成本、高介电常数和低介电损耗和大尺寸。这些优点使蓝宝石成为 GaN 材料外延中目前使用最为普遍的衬底材料，在该衬底上外延生长的 GaN 基 LED 和 LD 已经实现了商品化。

但蓝宝石衬底不导电，不能制作电极，解理较为困难，而且蓝宝石衬底的散热性能差，同 GaN 的晶格失配很大，热膨胀系数与 GaN 也有较大差异，以它为衬底的器件的性能普遍低于以 SiC 为衬底的器件的性能。通过采用适当的缓冲层的蓝宝石衬底可以有效的改善薄膜的质量，加之成本上的优势，使之仍然可以和 SiC 衬底竞争。

2.2.2 核化层

核化层 (nucleation layer) 的引入是为了提高外延层的质量，由于 GaN 采用的是异质外延，GaN 和衬底材料之间的晶格失配大，在外延 GaN 缓冲层之前先外延生长一薄层核化层可以提高外延层的质量，降低背景载流子浓度，提高载流子的迁移率。核化层主要有 GaN、AlN 两种。GaN 和 AlN 核化层底最佳厚度分别为 25nm 和 50nm。缓冲层加厚时，GaN 薄膜会变为多晶态。

2.2.3 缓冲层

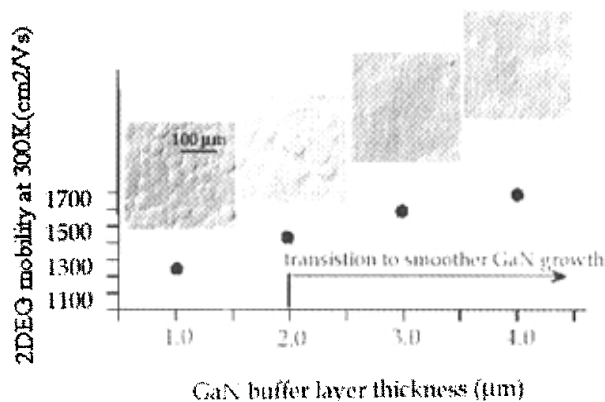


图 2.7 GaN 缓冲层形貌和厚度间的关系

GaN 材料采用的是异质外延，提高 GaN 缓冲层的厚度可以提高薄膜的质量，减小来自衬底的影响；提高 GaN 缓冲层的厚度还可以提高异质结界面的平整度，

前只有少数几家公司将其用于 GaN 蓝光 LDs 的研究开发。

(三) 蓝宝石衬底

它来源广、具有和纤锌矿 III 族氮化物相同的对称性，容易加工、易于清洗和处理，以及在氮化物 MOVPE 所要求的高温下的稳定性、低成本、高介电常数和低介电损耗和大尺寸。这些优点使蓝宝石成为 GaN 材料外延中目前使用最为普遍的衬底材料，在该衬底上外延生长的 GaN 基 LED 和 LD 已经实现了商品化。

但蓝宝石衬底不导电，不能制作电极，解理较为困难，而且蓝宝石衬底的散热性能差，同 GaN 的晶格失配很大，热膨胀系数与 GaN 也有较大差异，以它为衬底的器件的性能普遍低于以 SiC 为衬底的器件的性能。通过采用适当的缓冲层的蓝宝石衬底可以有效的改善薄膜的质量，加之成本上的优势，使之仍然可以和 SiC 衬底竞争。

2.2.2 核化层

核化层 (nucleation layer) 的引入是为了提高外延层的质量，由于 GaN 采用的是异质外延，GaN 和衬底材料之间的晶格失配大，在外延 GaN 缓冲层之前先外延生长一薄层核化层可以提高外延层的质量，降低背景载流子浓度，提高载流子的迁移率。核化层主要有 GaN、AlN 两种。GaN 和 AlN 核化层底最佳厚度分别为 25nm 和 50nm。缓冲层加厚时，GaN 薄膜会变为多晶态。

2.2.3 缓冲层

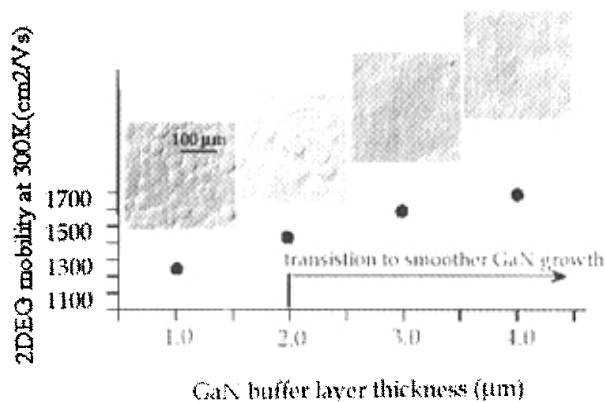


图 2.7 GaN 缓冲层形貌和厚度间的关系

GaN 材料采用的是异质外延，提高 GaN 缓冲层的厚度可以提高薄膜的质量，减小来自衬底的影响；提高 GaN 缓冲层的厚度还可以提高异质结界面的平整度，

前只有少数几家公司将其用于 GaN 蓝光 LDs 的研究开发。

(三) 蓝宝石衬底

它来源广、具有和纤锌矿 III 族氮化物相同的对称性，容易加工、易于清洗和处理，以及在氮化物 MOVPE 所要求的高温下的稳定性、低成本、高介电常数和低介电损耗和大尺寸。这些优点使蓝宝石成为 GaN 材料外延中目前使用最为普遍的衬底材料，在该衬底上外延生长的 GaN 基 LED 和 LD 已经实现了商品化。

但蓝宝石衬底不导电，不能制作电极，解理较为困难，而且蓝宝石衬底的散热性能差，同 GaN 的晶格失配很大，热膨胀系数与 GaN 也有较大差异，以它为衬底的器件的性能普遍低于以 SiC 为衬底的器件的性能。通过采用适当的缓冲层的蓝宝石衬底可以有效的改善薄膜的质量，加之成本上的优势，使之仍然可以和 SiC 衬底竞争。

2.2.2 核化层

核化层 (nucleation layer) 的引入是为了提高外延层的质量，由于 GaN 采用的是异质外延，GaN 和衬底材料之间的晶格失配大，在外延 GaN 缓冲层之前先外延生长一薄层核化层可以提高外延层的质量，降低背景载流子浓度，提高载流子的迁移率。核化层主要有 GaN、AlN 两种。GaN 和 AlN 核化层底最佳厚度分别为 25nm 和 50nm。缓冲层加厚时，GaN 薄膜会变为多晶态。

2.2.3 缓冲层

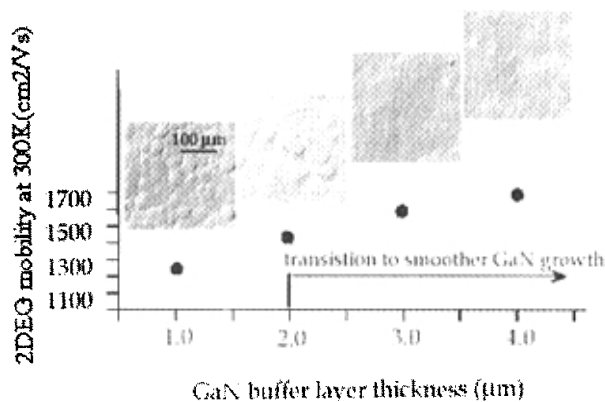


图 2.7 GaN 缓冲层形貌和厚度间的关系

GaN 材料采用的是异质外延，提高 GaN 缓冲层的厚度可以提高薄膜的质量，减小来自衬底的影响；提高 GaN 缓冲层的厚度还可以提高异质结界面的平整度，

从而提高二维电子气的迁移率。图 2.7 给出生长在蓝宝石衬底上的 AlGaIn/GaN HEMTs 器件的表面形貌随缓冲层厚度的关系，图中还给出相应的二维电子气的迁移率^[8]。由图可见，当缓冲层的厚度在 2~3 μm 时就可以获得质量较好的外延结构而且 2DEG 的迁移率也将随缓冲层厚度的提高而增大。

2.2.4 势垒层

异质结界面处的二维电子气导电沟道的质量是影响 HEMT 器件性能的主要因素。沟道对电子的限制能力和电子在沟道中的输运特性是沟道层的重要参数。载流子迁移率和电子速度是描述沟道电子的输运特性的重要参数。本小节中势垒层结构设计是以提高二维电子气的浓度和迁移率为基础。为确定势垒层的厚度和势垒层中 Al 的组分，首先来分析势垒层的厚度和势垒层 Al 的组分对二维电子气浓度和迁移率的影响。

(一) 势垒层的厚度和 Al 组分与 2DEG 浓度的关系^[9,10]

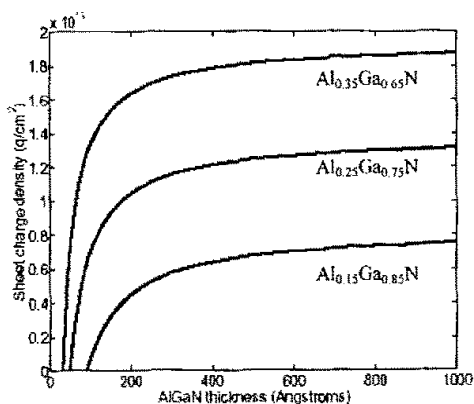


图 2.8 2DEG 浓度和势垒层厚的关系

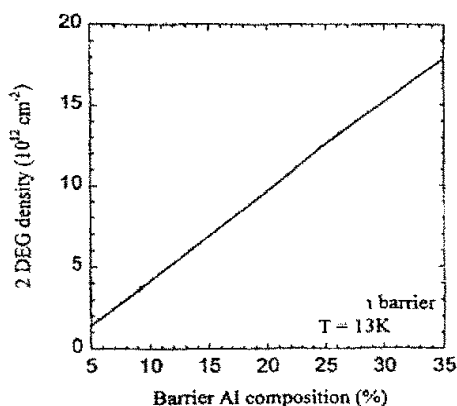


图 2.9 2DEG 浓度和 Al 组分的关系曲线

改变势垒层的厚度或 Al 组分会影响压电极化和自发极化效应从而改变 2DEG 的浓度。由图 2.8 可见，对未掺杂的异质结，当势垒层厚度小于某一临界厚度时没有 2DEG 形成，势垒层的厚度大于该临界值时将产生二维的电子沟道，临界厚度随着 Al 组分的提高而减小。对于 Al 组分为 0.25 的 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}/\text{GaN}$ 异质结，临界厚度小于 3nm。继续提高势垒层的厚度，二维电子气的浓度将先随着势垒层厚度的增加而增大，当厚度增大到一定值时，由于出现晶格弛豫，二维电子气的浓度基本上不再增大，出现饱和现象。

二维电子气的浓度除了和势垒层的厚度有关外还和势垒层中 Al 的组分有关。如图 2.9 所示，提高 Al 组分会提高二维电子气的浓度，这是由于 Al 组分的提高使

从而提高二维电子气的迁移率。图 2.7 给出生长在蓝宝石衬底上的 AlGaIn/GaN HEMTs 器件的表面形貌随缓冲层厚度的关系，图中还给出相应的二维电子气的迁移率^[8]。由图可见，当缓冲层的厚度在 2~3 μm 时就可以获得质量较好的外延结构而且 2DEG 的迁移率也将随缓冲层厚度的提高而增大。

2.2.4 势垒层

异质结界面处的二维电子气导电沟道的质量是影响 HEMT 器件性能的主要因素。沟道对电子的限制能力和电子在沟道中的输运特性是沟道层的重要参数。载流子迁移率和电子速度是描述沟道电子的输运特性的重要参数。本小节中势垒层结构设计是以提高二维电子气的浓度和迁移率为基础。为确定势垒层的厚度和势垒层中 Al 的组分，首先来分析势垒层的厚度和势垒层 Al 的组分对二维电子气浓度和迁移率的影响。

(一) 势垒层的厚度和 Al 组分与 2DEG 浓度的关系^[9,10]

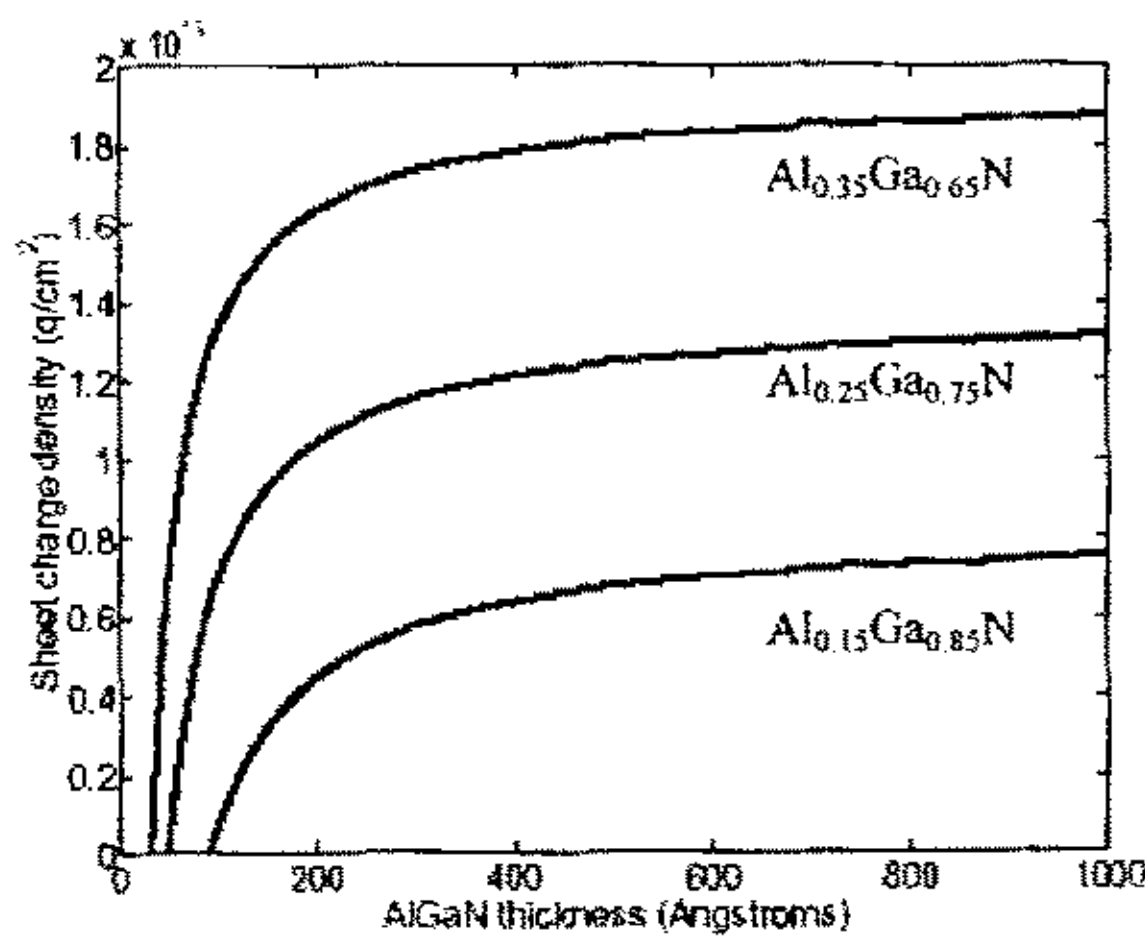


图 2.8 2DEG 浓度和势垒层厚的关系

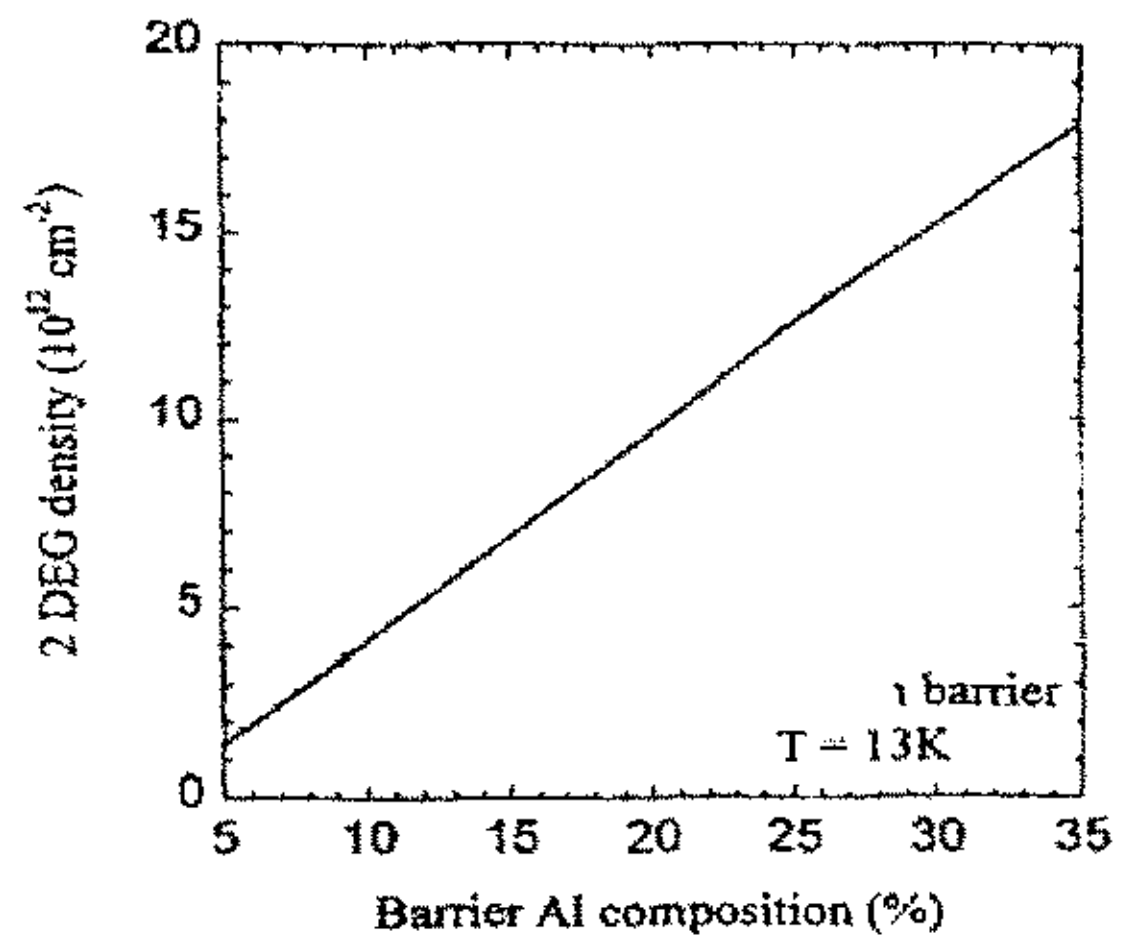


图 2.9 2DEG 浓度和 Al 组分的关系曲线

改变势垒层的厚度或 Al 组分会影响压电极化和自发极化效应从而改变 2DEG 的浓度。由图 2.8 可见，对未掺杂的异质结，当势垒层厚度小于某一临界厚度时没有 2DEG 形成，势垒层的厚度大于该临界值时将产生二维的电子沟道，临界厚度随着 Al 组分的提高而减小。对于 Al 组分为 0.25 的 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}/\text{GaN}$ 异质结，临界厚度小于 3nm。继续提高势垒层的厚度，二维电子气的浓度将先随着势垒层厚度的增加而增大，当厚度增大到一定值时，由于出现晶格弛豫，二维电子气的浓度基本上不再增大，出现饱和现象。

二维电子气的浓度除了和势垒层的厚度有关外还和势垒层中 Al 的组分有关。如图 2.9 所示，提高 Al 组分会提高二维电子气的浓度，这是由于 Al 组分的提高使

异质结的晶格失配度增大,从而使压电效应增强,2DEG 的浓度提高。实验表明,当 Al 组分小于 35%时二维电子气的浓度随 Al 组分的增大近似线性的增大。当 Al 组分大于 35%时,继续增加 Al 组分会由于失配度太大导致晶体的生长质量降低;同时 AlGaIn/GaN 界面处将出现部分弛豫,导致压电效应减弱,2DEG 的浓度不再提高。

(二) 势垒层的厚度和 Al 组分与 2DEG 迁移率的关系^[11]

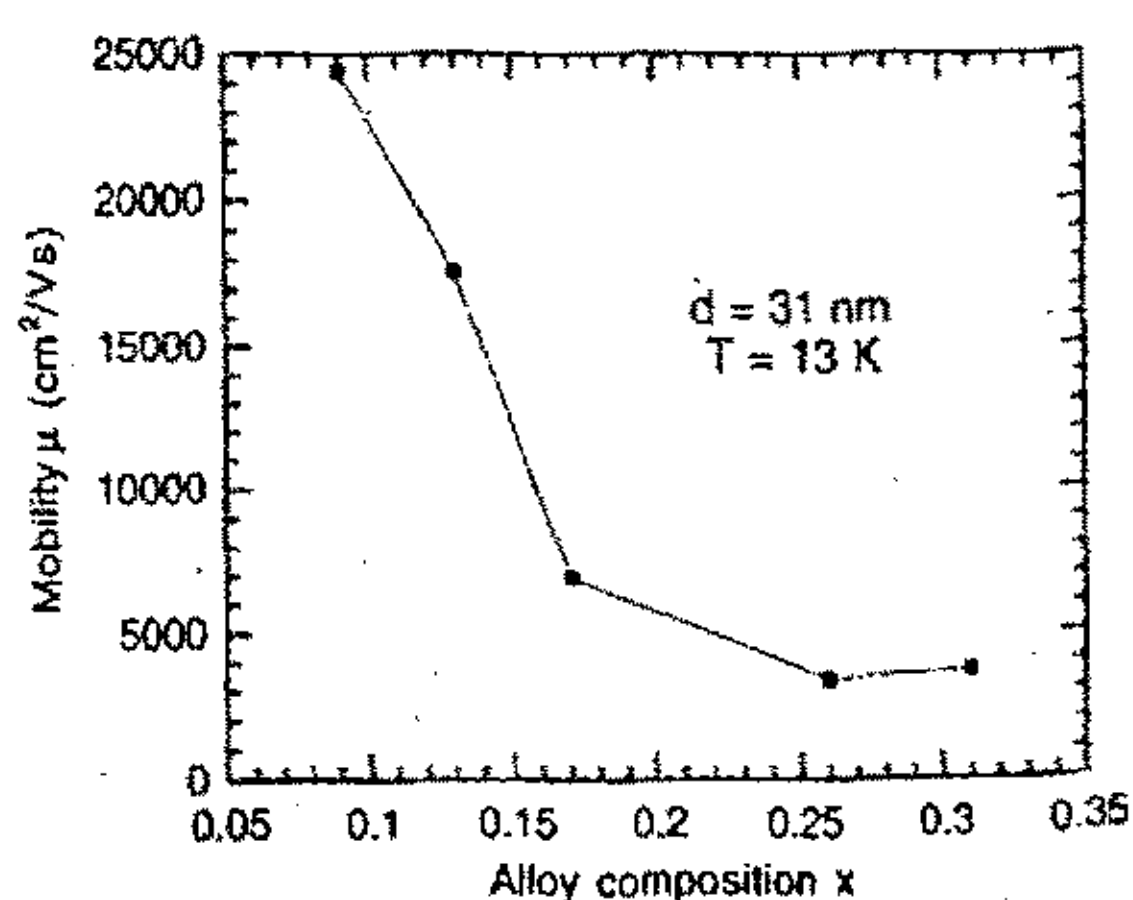
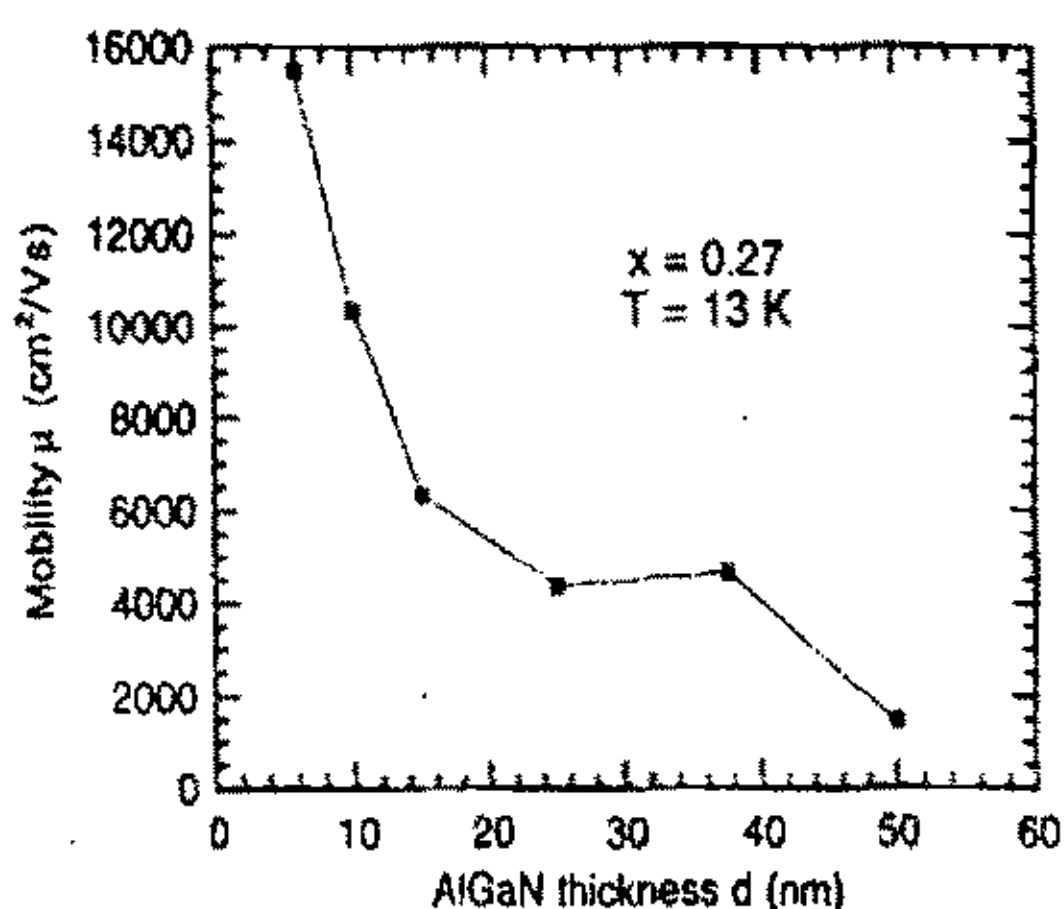


图 2.10 2DEG 的迁移率和势垒层厚度的关系 图 2.11 2DEG 的迁移率和 Al 组分的的关系

改变势垒层的厚度或 Al 组分不但会影响的浓度,还影响 2DEG 的迁移率。图 2.10, 2.11 分别为实验所得低温下 2DEG 的迁移率和势垒层厚度和 Al 组分的的关系曲线。由图可见增大势垒层厚度将使 2DEG 的迁移率降低。这是由于增大势垒层的厚度会使 2DEG 的浓度提高,同时 2DEG 的分布将更靠近异质结界面,电子波函数在 AlGaIn 中的穿透深度增大,结果是 2DEG 的迁移率受界面和材料质量的影响加大。所以提高势垒层的厚度,将导致界面粗糙度散射作用增强迁移率降低。提高 Al 组分一方面会使 2DEG 的浓度提高,晶格失配增大,导致界面粗糙度;另一方面使合金散射作用加强,这两个因素都使得电子的迁移率降低。

(三) 势垒层的厚度和 Al 组分的确定

势垒层的厚度和 Al 的组分通过对二维电子气浓度和迁移率的作用决定着 HEMT 器件的工作。提高势垒层的厚度对器件性能的影响如下:提高 2DEG 浓度使饱和电流提高,器件的功率密度提高;二维电子气的迁移率降低;栅压的调控能力减弱,夹断电压提高;欧姆接触的接触电阻提高,跨导降低,高频下小信号的增益减小。

提高 Al 组分具有如下优点:减小电子的穿透深度,提高二维电子气浓度,从而使器件的跨导提高,饱和电流提高,功率密度提高;AlGaIn 的禁带宽度增大,

器件的击穿电压提高；肖特基势垒提高，有效的抑制了高温下由于热电子发射产生的栅漏电流；但是另一方面提高 Al 组分同时使晶格失配增大，界面粗糙度散射作用增强，电子的迁移率降低；沟道的夹断难度提高；欧姆接触的接触电阻率提高，高频下小信号的增益减小。

考虑到势垒层厚度或 Al 组分的提高会使二维电子气的迁移率降低和应变材料中，当外延层的厚度大于临界厚度时出现晶格弛豫现象等原因，外延层的设计应在保证一定的二维电子气的浓度和迁移率下，选用合适的势垒层厚度和 Al 组分。由图 2.8, 2.10 可见，对于 Al 组分在 0.15~0.35 的范围内变化的 AlGaIn/GaN 异质结，二维电子气的浓度在势垒层的厚度为 25nm~30nm 的范围基本上都达到饱和，而且该范围内 2DEG 能保持一定的迁移率，因此势垒层的厚度可以选择在 25nm~30nm 之间。由图 2.9, 2.11 可见，当 Al 组分大于 0.25 时，二维电子气的浓度将大于 $10^{13}/\text{cm}^2$ ，而且 Al 组分在 0.25 到 0.3 之间变化时，迁移率改变不大，因此 Al 组分可以选择在 0.25~0.3 范围内，这样可以在获得高浓度 2DEG 的同时，同时保证较高的迁移率。

综合上面的分析，在简化工艺和不提高外延生长要求的前提下，为保证二维电子气的浓度大于 $10^{13}/\text{cm}^2$ ，迁移率大于 $1000\text{cm}^2/\text{V}\cdot\text{s}$ 的，我们设计了如图 2.12 所示 AlGaIn/GaN HEMT 的外延结构。

衬底材料选用蓝宝石，外延材料的生长方向是沿[0001]方向。外延结构自下而上依次为 50nm 厚的 AlN 核化层、3.0 μm 厚的绝缘的 GaN 缓冲层、3nm 厚的 AlGaIn 隔离层，22nm 的掺杂的 AlGaIn 层，势垒层的总厚度为 25nm，势垒层中 Al 的组分为 25%。其中 22nm 的势垒层中掺入杂质一方面可以进一步提高二维电子气的浓度，另一方面有利于源漏欧姆接触的形成。

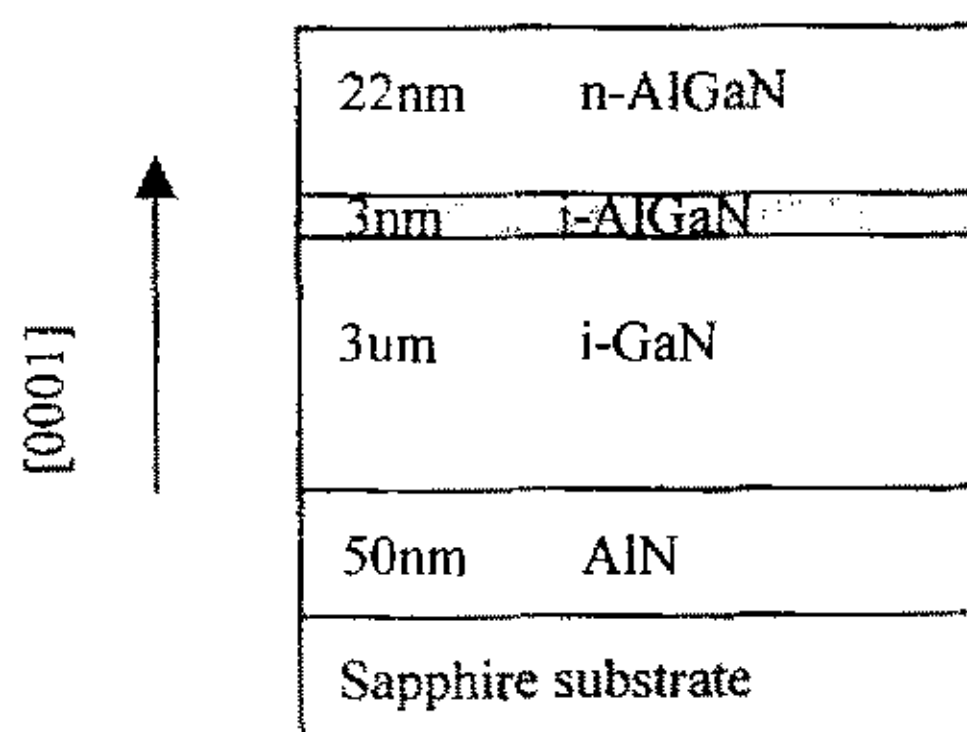


图 2.12 设计的 AlGaIn/GaN HEMT 材料的外延结构

2.2.5 GaN 外延结构

我们用于制作器件的外延片是由中国科学院半导体所采用 MBE 外延技术在蓝宝石衬底上生长出来的。外延片的结构主要有图 2.13 所示的三种。三种结构的主要差别是缓冲层厚度各不同, 其中 AlN 层的厚度为 20~50nm, AlGaIn 势垒层中 Al 组分为 0.22, 掺杂浓度为 $2\sim 3\times 10^{18}/\text{cm}^3$ 。

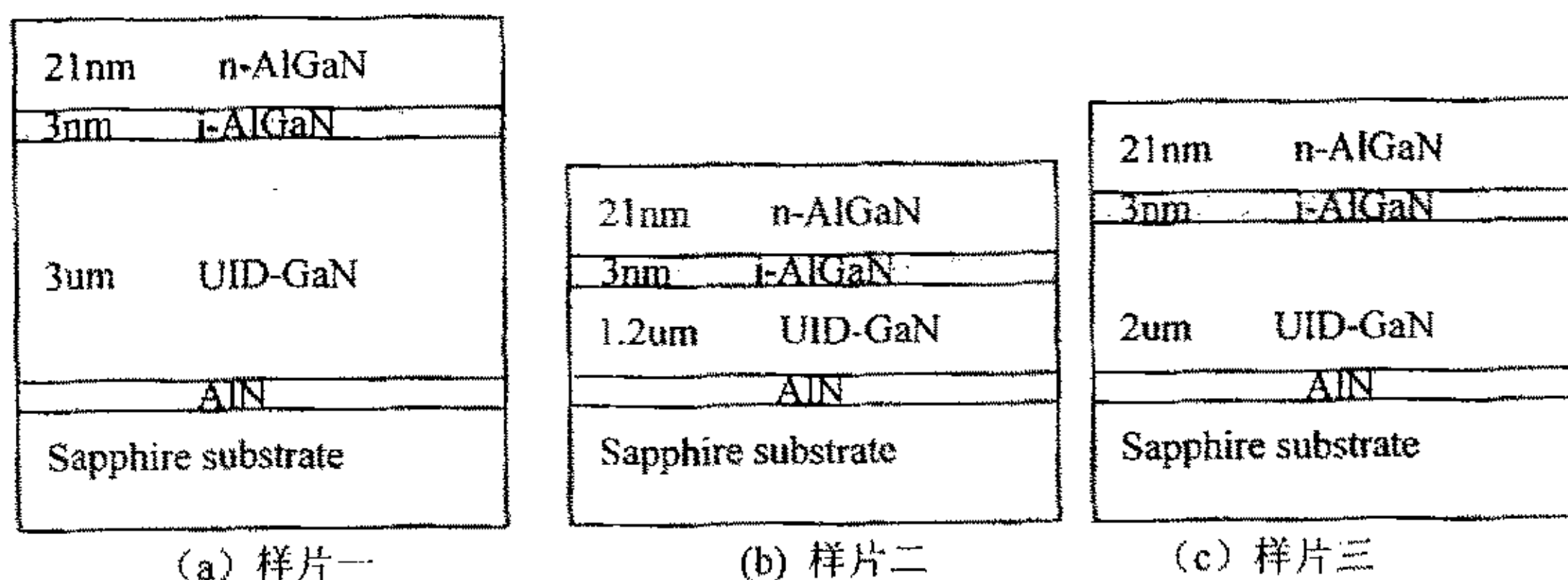


图 2.13 MBE 的 AlGaIn/GaN HEMT 材料的外延结构

2.3 小结

本章首先简要介绍了 GaN HEMT 器件的工作原理。由于压电效应和自发极化效应的存在, GaN HEMT 器件中的二维电子气的浓度比 GaAs HEMT 器件的要高出一个数量级, 而且电子气的宽度分布缩短了一个量级, 大大的强化了其二维特性。然后我们讨论了 GaN HEMT 器件外延结构设计。外延层结构设计是以提高二维电子气的浓度和迁移率为基础的。由分析知 AlGaIn 势垒层的厚度在 25~30nm 之间, Al 组分在 0.25~0.3 之间时, 可以同时保证高的二维电子气的浓度和迁移率。最后给出我们设计的外延片结构和中科院半导体所提供的三种外延片结构。

第三章 GaN HEMT 器件结构和版图设计

本章主要讨论了 GaN HEMT 器件结构和版图的设计。首先根据理论分析来估算各种参数，并且设计出 GaN HEMT 器件的基本结构。然后以实验线现有的工艺条件为依据制定了版图的设计规则，根据设计规则和已有的流片经验，考虑到研究需要设计了单管器件、多指功率管器件和各种测试图形，同时给出版图的设计说明。

3.1 GaN HEMT 器件设计

3.1.1 单管器件的设计

图 3.1 给出了 GaN HEMT 的典型结构，器件栅长为 L_g ，栅宽 W_g ，源漏间距 L_{sd} ，栅源间距 L_{gs} 。

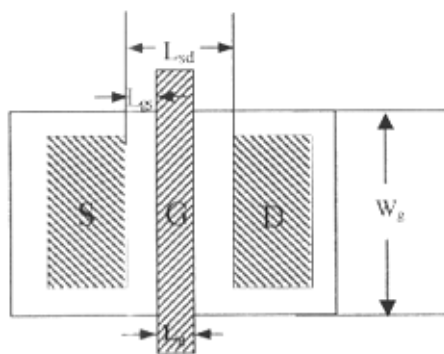


图 3.1 GaN HEMT 结构

（一）源漏间距 L_{sd}

减小器件的源漏间距可以减少沟道电阻从而使器件的输出电流、跨导增大，另一方面源漏间距的减小对下一版的套刻精度提出了更高的要求。结合现有的工艺条件，设计的器件源漏间距以 $4\mu\text{m}$ 为主。

（二）栅源间距 L_{gs}

源电阻 R_s 的存在使得器件的跨导降低。在源漏间距一定的情况下，采用偏栅结构（栅源间距小于栅漏间距）可以减小源电阻，提高器件的跨导和击穿电压^[1]，但是在源漏间距相同的情况下，采用偏栅结构对套刻精度提出了更高的要求。为了有利于套刻，我们设计的器件栅源间距和栅漏间距相同。

（三）栅长 L_g

HEMT 器件的栅长直接决定着器件的频率特性。栅长和截止频率之间的关系

第三章 GaN HEMT 器件结构和版图设计

本章主要讨论了 GaN HEMT 器件结构和版图的设计。首先根据理论分析来估算各种参数，并且设计出 GaN HEMT 器件的基本结构。然后以实验线现有的工艺条件为依据制定了版图的设计规则，根据设计规则和已有的流片经验，考虑到研究需要设计了单管器件、多指功率管器件和各种测试图形，同时给出版图的设计说明。

3.1 GaN HEMT 器件设计

3.1.1 单管器件的设计

图 3.1 给出了 GaN HEMT 的典型结构，器件栅长为 L_g ，栅宽 W_g ，源漏间距 L_{sd} ，栅源间距 L_{gs} 。

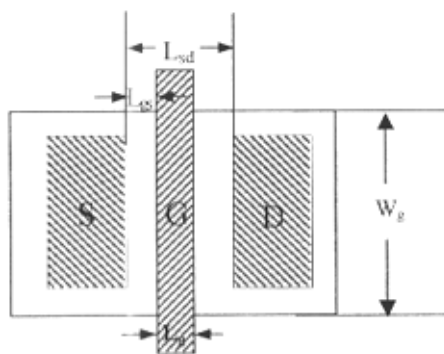


图 3.1 GaN HEMT 结构

（一）源漏间距 L_{sd}

减小器件的源漏间距可以减少沟道电阻从而使器件的输出电流、跨导增大，另一方面源漏间距的减小对下一版的套刻精度提出了更高的要求。结合现有的工艺条件，设计的器件源漏间距以 $4\mu\text{m}$ 为主。

（二）栅源间距 L_{gs}

源电阻 R_s 的存在使得器件的跨导降低。在源漏间距一定的情况下，采用偏栅结构（栅源间距小于栅漏间距）可以减小源电阻，提高器件的跨导和击穿电压^[1]，但是在源漏间距相同的情况下，采用偏栅结构对套刻精度提出了更高的要求。为了有利于套刻，我们设计的器件栅源间距和栅漏间距相同。

（三）栅长 L_g

HEMT 器件的栅长直接决定着器件的频率特性。栅长和截止频率之间的关系

可近似的表示为 $f_t = \frac{v_s}{2\pi L_g}$ ， v_s 为 GaN 的饱和电子速度， L_g 为栅长。由此可见，

要提高器件的工作频率和跨导，需要减小器件的栅长。另一方面，缩短栅长直接受到加工技术水平的限制。结合实际工艺可行性，我们所设计的器件最小栅长为 $0.8\mu\text{m}$ 。

(四) 栅宽 W_g

从减小高频下输入信号的衰减来看，器件的栅宽应该尽可能的小。但是减小器件的栅宽意味着为获得一定的功率，必须增加栅的指数，从而导致器件的尺寸增大，信号到达栅指的延时加大，增益降低，因此需要计算栅宽方向输入信号的衰减量。一般在损耗可以接受的前提下，选择最大栅宽。图 3.2 给出 AlGaIn/GaN HEMT 器件的输入信号的衰减和栅宽之间的关系，实线和虚线分别代表考虑和不考虑分布效应的计算值^[2]。由图可见，当频率达到 10GHz 时，为使功率增益损耗小于 2dB，器件的单指栅宽要小于 $100\mu\text{m}$ 。另外，对于单指器件，栅宽小的器件热阻小。我们设计的器件栅宽主要为 $80\mu\text{m}$ 。

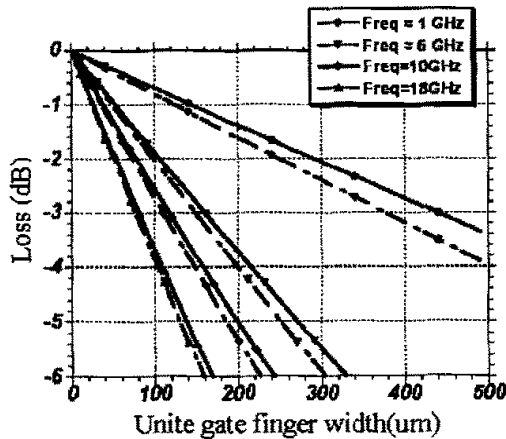


图 3.2 AlGaIn/GaN HEMT 器件的高频损耗和栅宽之间的关系

3.1.2 单管性能估算

计算中用到的材料常数为^[3]:

相对介电常数 $\epsilon_r = 8.9$ ，饱和速度 $v_s = 1 \times 10^7 \text{ cm/s}$ ，击穿电场 2 MV/cm ，迁移率

$\mu = 1000 \text{ cm}^2/\text{V} \cdot \text{s}$ ，2DEG 浓度 $n_s = 1 \times 10^{13} / \text{cm}^2$ 。

计算中用到的器件结构常数为:

可近似的表示为 $f_t = \frac{v_s}{2\pi L_g}$ ， v_s 为 GaN 的饱和电子速度， L_g 为栅长。由此可见，

要提高器件的工作频率和跨导，需要减小器件的栅长。另一方面，缩短栅长直接受到加工技术水平的限制。结合实际工艺可行性，我们所设计的器件最小栅长为 $0.8\mu\text{m}$ 。

(四) 栅宽 W_g

从减小高频下输入信号的衰减来看，器件的栅宽应该尽可能的小。但是减小器件的栅宽意味着为获得一定的功率，必须增加栅的指数，从而导致器件的尺寸增大，信号到达栅指的延时加大，增益降低，因此需要计算栅宽方向输入信号的衰减量。一般在损耗可以接受的前提下，选择最大栅宽。图 3.2 给出 AlGaIn/GaN HEMT 器件的输入信号的衰减和栅宽之间的关系，实线和虚线分别代表考虑和不考虑分布效应的计算值^[2]。由图可见，当频率达到 10GHz 时，为使功率增益损耗小于 2dB，器件的单指栅宽要小于 $100\mu\text{m}$ 。另外，对于单指器件，栅宽小的器件热阻小。我们设计的器件栅宽主要为 $80\mu\text{m}$ 。

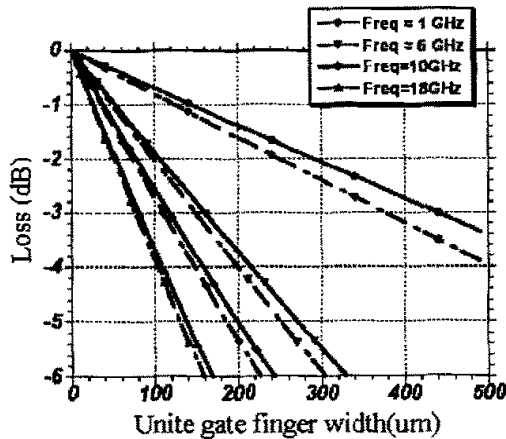


图 3.2 AlGaIn/GaN HEMT 器件的高频损耗和栅宽之间的关系

3.1.2 单管性能估算

计算中用到的材料常数为^[3]:

相对介电常数 $\epsilon_r = 8.9$ ，饱和速度 $v_s = 1 \times 10^7 \text{ cm/s}$ ，击穿电场 2 MV/cm ，迁移率

$\mu = 1000 \text{ cm}^2/\text{V} \cdot \text{s}$ ，2DEG 浓度 $n_s = 1 \times 10^{13} / \text{cm}^2$ 。

计算中用到的器件结构常数为:

掺杂势垒层厚度 $d_d=210\text{\AA}$, 空间层厚度 $d_i=30\text{\AA}$, 栅长 $L_g=1.0\mu\text{m}$, 栅宽 $W_g=80\mu\text{m}$, 源漏间距 $L_{sd}=4\mu\text{m}$ 。

(一) 最大电流

$$I_{\max} = qN_Dav_sW_g = qn_s v_s W_g = 0.13A \quad (3.1)$$

(二) 最大跨导

器件的本征跨导 g_m

$$g_m = \frac{ev_s}{d_d + d_i} = 328\text{mS/mm} \quad (3.2)$$

考虑源电阻的影响实际得到的跨导 g_{next}

$$g_{\text{next}} = \frac{g_m}{(1 + R_s g_m)} \quad (3.3)$$

其中源电阻 R_s 是栅-源间沟道层电阻 R_{gs} 和电极接触电阻 R_c 之和。

$$\text{栅源间沟道电阻: } R_{gs} = R_{sh}L_{ds}/W_g = L_{ds}/(n_s e \mu W_g) = 16\Omega \quad (3.4)$$

图 3.3 给出用 3.3 式计算出的实际测得的跨导和电极接触电阻 R_c 的关系曲线, 计算使用的参数为 $g_m=328\text{mS/mm}$, $R_{gs}=16\Omega$, 由图可见实际得到的跨导随着接触电阻 R_c 的增大而减小, 当电极接触电阻大于 8Ω 时实际得到的跨导将小于 200mS/mm 。

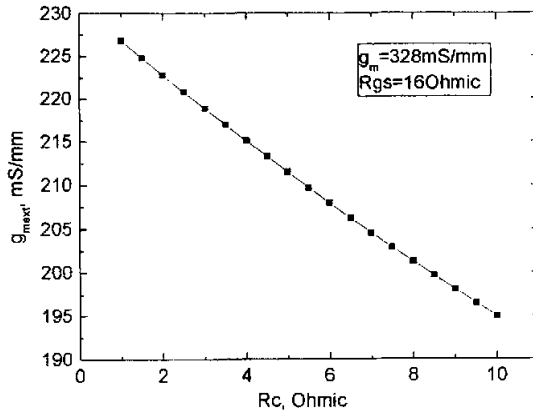


图 3.3 g_{next} 和电极接触电阻 R_c 的关系曲线

(三) 最大输出功率

对于 A 类工作下的器件，输出功率和电流，电压的关系用下式估算：

$$P_{\max} = \frac{1}{8} (I_{\max} - I_{\min}) (V_{BR} - V_K) \quad (3.5)$$

式中， $I_{\max}$ 的计算如 3.1 式，由于 $I_{\min}$ 和 $I_{\max}$ 相比很小，因此可以忽略。设膝点电压 V_K 为 5V，则输出功率密度和击穿电压 V_{BR} 之间的关系，如图 3.4 所示。

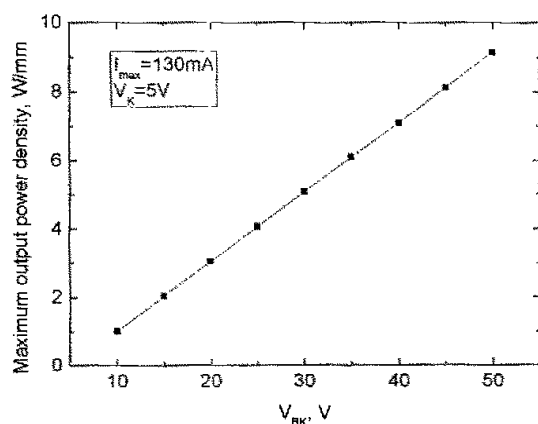


图 3.4 输出功率密度和击穿电压 V_{BR} 之间的关系

(四) 截止频率

在不考虑寄生效应的情况下，截止频率可以近似用下式计算

$$f_T = \frac{v_s}{2\pi L_g} = \frac{1.0 \times 10^7 \text{ cm/s}}{2 \times 3.14 \times 1 \times 10^{-4} \text{ cm}} = 16 \text{ GHz} \quad (3.6)$$

3.1.3 多指功率管的设计

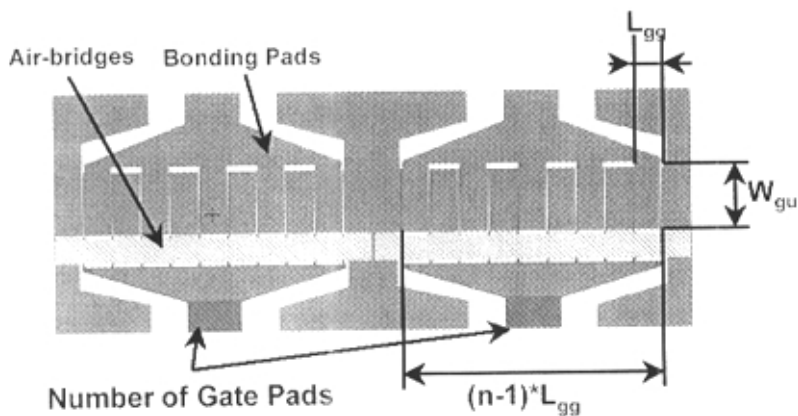


图 3.5 一种 GaN 交叉指状多指功率管典型结构

图 3.5 给出了一种 GaN 交叉指状多指功率管的典型结构，图示器件总共 20 指，

(三) 最大输出功率

对于 A 类工作下的器件，输出功率和电流，电压的关系用下式估算：

$$P_{\max} = \frac{1}{8} (I_{\max} - I_{\min}) (V_{BR} - V_K) \quad (3.5)$$

式中， $I_{\max}$ 的计算如 3.1 式，由于 $I_{\min}$ 和 $I_{\max}$ 相比很小，因此可以忽略。设膝点电压 V_K 为 5V，则输出功率密度和击穿电压 V_{BR} 之间的关系，如图 3.4 所示。

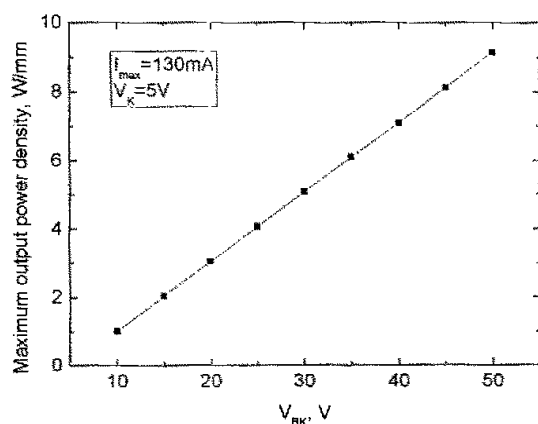


图 3.4 输出功率密度和击穿电压 V_{BR} 之间的关系

(四) 截止频率

在不考虑寄生效应的情况下，截止频率可以近似用下式计算

$$f_T = \frac{v_s}{2\pi L_g} = \frac{1.0 \times 10^7 \text{ cm/s}}{2 \times 3.14 \times 1 \times 10^{-4} \text{ cm}} = 16 \text{ GHz} \quad (3.6)$$

3.1.3 多指功率管的设计

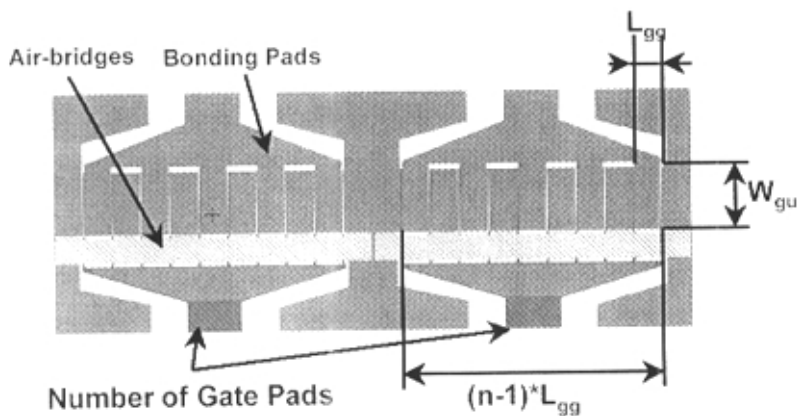


图 3.5 一种 GaN 交叉指状多指功率管典型结构

图 3.5 给出了一种 GaN 交叉指状多指功率管的典型结构，图示器件总共 20 指，

由两个 10 指的单胞组成，单指栅宽为 W_{gu} ，栅栅间距为 L_{gg} 。

（一）器件尺寸

为保证并行工作，减小由于器件尺寸带来的相移干扰，器件的水平尺寸应该小于 $\frac{\lambda}{16}$ 。对 AlGaIn/GaN HEMT，10GHz 下 $\frac{\lambda}{16} \approx 860\mu m$ [2]。当器件的水平尺寸介于 $\frac{\lambda}{8} \sim \frac{\lambda}{16}$ 之间时，器件有损耗但是仍能够有效的工作，当器件的水平尺寸大于 $\frac{\lambda}{16}$ ，器件不能够看作集总元件，增益损失严重，需要外部电路来控制输入和输出端的相移，引入匹配损耗。另外器件的尺寸大还会导致沟道的温度不一致，材料和工艺的偏差也会导致单胞和单胞之间的工作不一致。

（二）栅栅间距

栅栅间距 L_{gg} 是需要折衷考虑的因素。从器件性能角度出发，希望 L_{gg} 能尽可能的小，因为减小栅栅间距可以减小源漏下的寄生电容以及引入的寄生效应和信号损失。同时 L_{gg} 较小，版图结构的横向尺寸比较小，沟道的温度均匀，信号在各个源漏传输中造成的相位失真也比较小。但是，小的栅栅间距产生的最大问题就是散热问题。 L_{gg} 太小，产生的热量无法及时排出，器件温度升高，热阻增大，使得最大输出电流减小，这是在制造功率器件时不希望看到的，也是以后要解决的工作之一。由于 GaN 外延片是以散热性能不好的蓝宝石为衬底的，因此在我们的设计中，栅间距的选择以最大限度地提高散热为前提。我们设计的 20 指器件的栅栅间距为 $45\mu m$ 。

（三）总栅宽

栅宽决定了器件的输出功率。由图 3.4 可以看出，当击穿电压为 20V 时，功率密度为 3W/mm。为获得 3W 的输出功率，器件的总栅宽要达到 1mm，考虑到热效应等其它因素的影响，实际的输出功率密度还会降低，需要进一步增大器件的栅宽。因此我们设计了总栅宽为 1.6mm 的功率器件。在版图中还设计了总栅宽为 0.48mm 和 0.8mm 的功率器件。

3.2 版图设计

3.2.1 源漏结构设计

在开始研究 GaN 材料性能的时候，我们借用普通的 GaAs HEMT 版制备出的

由两个 10 指的单胞组成，单指栅宽为 W_{gu} ，栅栅间距为 L_{gg} 。

（一）器件尺寸

为保证并行工作，减小由于器件尺寸带来的相移干扰，器件的水平尺寸应该小于 $\frac{\lambda}{16}$ 。对 AlGaIn/GaN HEMT，10GHz 下 $\frac{\lambda}{16} \approx 860\mu m$ [2]。当器件的水平尺寸介于 $\frac{\lambda}{8} \sim \frac{\lambda}{16}$ 之间时，器件有损耗但是仍能够有效的工作，当器件的水平尺寸大于 $\frac{\lambda}{16}$ ，器件不能够看作集总元件，增益损失严重，需要外部电路来控制输入和输出端的相移，引入匹配损耗。另外器件的尺寸大还会导致沟道的温度不一致，材料和工艺的偏差也会导致单胞和单胞之间的工作不一致。

（二）栅栅间距

栅栅间距 L_{gg} 是需要折衷考虑的因素。从器件性能角度出发，希望 L_{gg} 能尽可能的小，因为减小栅栅间距可以减小源漏下的寄生电容以及引入的寄生效应和信号损失。同时 L_{gg} 较小，版图结构的横向尺寸比较小，沟道的温度均匀，信号在各个源漏传输中造成的相位失真也比较小。但是，小的栅栅间距产生的最大问题就是散热问题。 L_{gg} 太小，产生的热量无法及时排出，器件温度升高，热阻增大，使得最大输出电流减小，这是在制造功率器件时不希望看到的，也是以后要解决的工作之一。由于 GaN 外延片是以散热性能不好的蓝宝石为衬底的，因此在我们的设计中，栅间距的选择以最大限度地提高散热为前提。我们设计的 20 指器件的栅栅间距为 $45\mu m$ 。

（三）总栅宽

栅宽决定了器件的输出功率。由图 3.4 可以看出，当击穿电压为 20V 时，功率密度为 3W/mm。为获得 3W 的输出功率，器件的总栅宽要达到 1mm，考虑到热效应等其它因素的影响，实际的输出功率密度还会降低，需要进一步增大器件的栅宽。因此我们设计了总栅宽为 1.6mm 的功率器件。在版图中还设计了总栅宽为 0.48mm 和 0.8mm 的功率器件。

3.2 版图设计

3.2.1 源漏结构设计

在开始研究 GaN 材料性能的时候，我们借用普通的 GaAs HEMT 版制备出的

由两个 10 指的单胞组成，单指栅宽为 W_{gu} ，栅栅间距为 L_{gg} 。

（一）器件尺寸

为保证并行工作，减小由于器件尺寸带来的相移干扰，器件的水平尺寸应该小于 $\frac{\lambda}{16}$ 。对 AlGaIn/GaN HEMT，10GHz 下 $\frac{\lambda}{16} \approx 860\mu m$ [2]。当器件的水平尺寸介于 $\frac{\lambda}{8} \sim \frac{\lambda}{16}$ 之间时，器件有损耗但是仍能够有效的工作，当器件的水平尺寸大于 $\frac{\lambda}{16}$ ，器件不能够看作集总元件，增益损失严重，需要外部电路来控制输入和输出端的相移，引入匹配损耗。另外器件的尺寸大还会导致沟道的温度不一致，材料和工艺的偏差也会导致单胞和单胞之间的工作不一致。

（二）栅栅间距

栅栅间距 L_{gg} 是需要折衷考虑的因素。从器件性能角度出发，希望 L_{gg} 能尽可能的小，因为减小栅栅间距可以减小源漏下的寄生电容以及引入的寄生效应和信号损失。同时 L_{gg} 较小，版图结构的横向尺寸比较小，沟道的温度均匀，信号在各个源漏传输中造成的相位失真也比较小。但是，小的栅栅间距产生的最大问题就是散热问题。 L_{gg} 太小，产生的热量无法及时排出，器件温度升高，热阻增大，使得最大输出电流减小，这是在制造功率器件时不希望看到的，也是以后要解决的工作之一。由于 GaN 外延片是以散热性能不好的蓝宝石为衬底的，因此在我们的设计中，栅间距的选择以最大限度地提高散热为前提。我们设计的 20 指器件的栅栅间距为 $45\mu m$ 。

（三）总栅宽

栅宽决定了器件的输出功率。由图 3.4 可以看出，当击穿电压为 20V 时，功率密度为 3W/mm。为获得 3W 的输出功率，器件的总栅宽要达到 1mm，考虑到热效应等其它因素的影响，实际的输出功率密度还会降低，需要进一步增大器件的栅宽。因此我们设计了总栅宽为 1.6mm 的功率器件。在版图中还设计了总栅宽为 0.48mm 和 0.8mm 的功率器件。

3.2 版图设计

3.2.1 源漏结构设计

在开始研究 GaN 材料性能的时候，我们借用普通的 GaAs HEMT 版制备出的

GaN HEMT，在直流测试时发现器件有很明显的漏电现象，如图 3.6 所示。该器件采用的是如图 3.7 所示的大源漏结构（即将源漏金属引到 GaN 缓冲层上）。

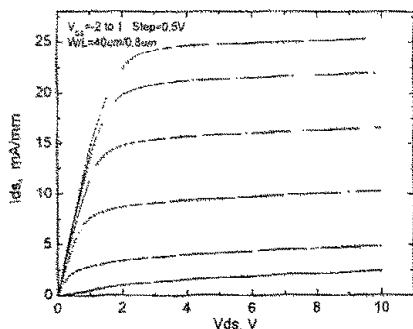


图 3.6 GaN HEMT 器件的输出特性曲线

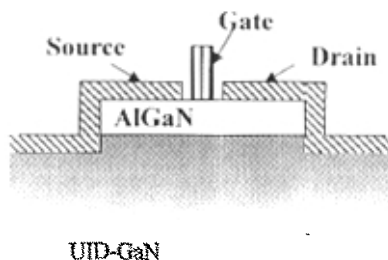


图 3.7 大源漏结构

出现漏电的原因可能是由于 GaN 缓冲层的电阻率不够高引起的。为了分析漏电产生的原因，我们在版图中设计了小源漏和环形两种结构的单管。同时，为了进行器件性能的对比，还设计了大源漏结构的器件。图 3.8 和图 3.9 为小源漏结构和环形结构的示意图。

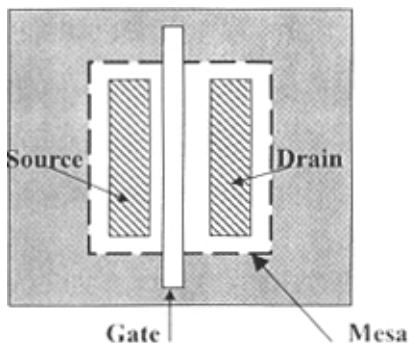


图 3.8 小源漏结构示意图

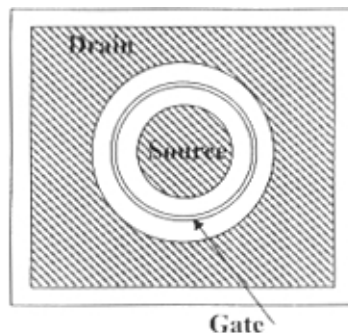


图 3.9 环形结构示意图

3.2.2 测试图形设计

（一）欧姆接触测试图形

和 Si、GaAs 等半导体材料不同，由于 GaN 材料的带隙宽，因此在 GaN 上制备低的电阻的欧姆接触是比较困难的。另外对 GaN 材料，欧姆接触还受到材料质量、掺杂浓度、表面性能、蒸金属前的表面处理、退火条件、金属层结构等影响。所以，目前制作欧姆接触的方法还没有标准化。为了不断改善和提高欧姆接触的

GaN HEMT，在直流测试时发现器件有很明显的漏电现象，如图 3.6 所示。该器件采用的是如图 3.7 所示的大源漏结构（即将源漏金属引到 GaN 缓冲层上）。

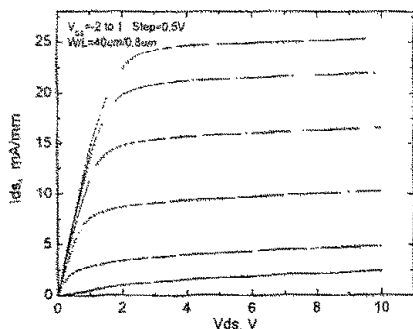


图 3.6 GaN HEMT 器件的输出特性曲线

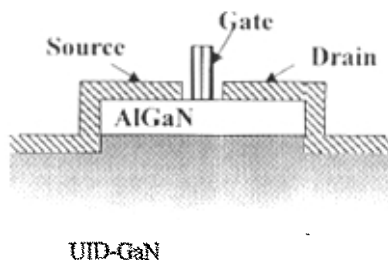


图 3.7 大源漏结构

出现漏电的原因可能是由于 GaN 缓冲层的电阻率不够高引起的。为了分析漏电产生的原因，我们在版图中设计了小源漏和环形两种结构的单管。同时，为了进行器件性能的对比，还设计了大源漏结构的器件。图 3.8 和图 3.9 为小源漏结构和环形结构的示意图。

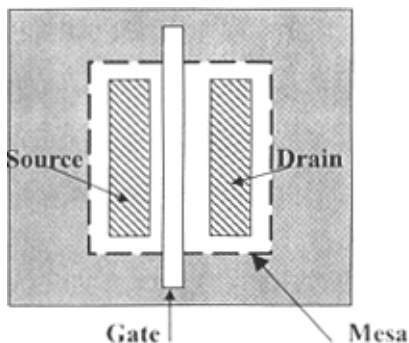


图 3.8 小源漏结构示意图

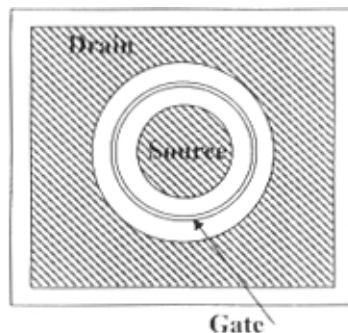


图 3.9 环形结构示意图

3.2.2 测试图形设计

（一）欧姆接触测试图形

和 Si、GaAs 等半导体材料不同，由于 GaN 材料的带隙宽，因此在 GaN 上制备低的电阻的欧姆接触是比较困难的。另外对 GaN 材料，欧姆接触还受到材料质量、掺杂浓度、表面性能、蒸金属前的表面处理、退火条件、金属层结构等影响。所以，目前制作欧姆接触的方法还没有标准化。为了不断改善和提高欧姆接触的

质量，需要定量的研究欧姆接触的优劣。为此我们在版图中设计了目前采用最多的条形传输线模型，如图 3.10 所示。

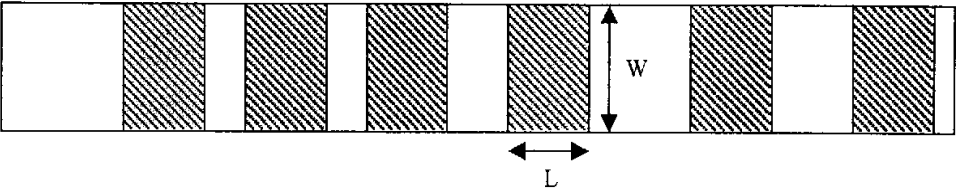


图 3.10 条形传输线模型测量图形

(二) 缓冲层材料电学性质的测试图形

根据已有的流片经验，我们发现 AlGaIn/GaN HEMT 器件存在着比较严重的漏电现象。这可能是缓冲层材料电绝缘性不够高导致的。为了分析漏电的原因，需要定量的研究 GaN 缓冲层材料的电学性质。

传输线模型不但可以用来测量欧姆接触电阻率的大小，还能够测量材料的薄层电阻。为此我们在版图中设计了圆形传输线模型来分析缓冲层的性质。采用圆形传输线模型的好处是可以避免两次刻蚀。若用条形传输线模型来测量 GaN 缓冲层材料的薄层电阻，需要先将沟道层以上的材料刻蚀掉，然后再刻一次来保证电流在接触点之间所限定的空间流动。圆形传输线模型的电流通道已被限定，可以省去第二次刻蚀。设计的圆形传输线模型见第五章的图 5.22。

3.2.3 版图设计规则

版图的设计规则主要是依据现有的工艺条件以及器件的性能指标要求来制定的。设计规则中主要考虑到光刻机的套刻精度、金属剥离能力、刻蚀能力、工艺宽容度等因素。版图设计采用 Cadence 软件，版图验证是用该软件的 Diva 功能来完成的。根据设计规则编写了对应的 Diva 文件进行版图验证。由于单管部分有不同的结构和尺寸，因而版图验证是分块完成的。具体的设计规则如表 3.1 所示，表 3.2 给出相应的制版信息。考虑到 GaN 和蓝宝石衬底都是透明的，因此刻完岛将胶去除后很难在显微镜下看到岛，这样给下一步的套刻带来了困难。为了方便套刻，我们在版图设计时添加了一块标记版。

质量，需要定量的研究欧姆接触的优劣。为此我们在版图中设计了目前采用最多的条形传输线模型，如图 3.10 所示。

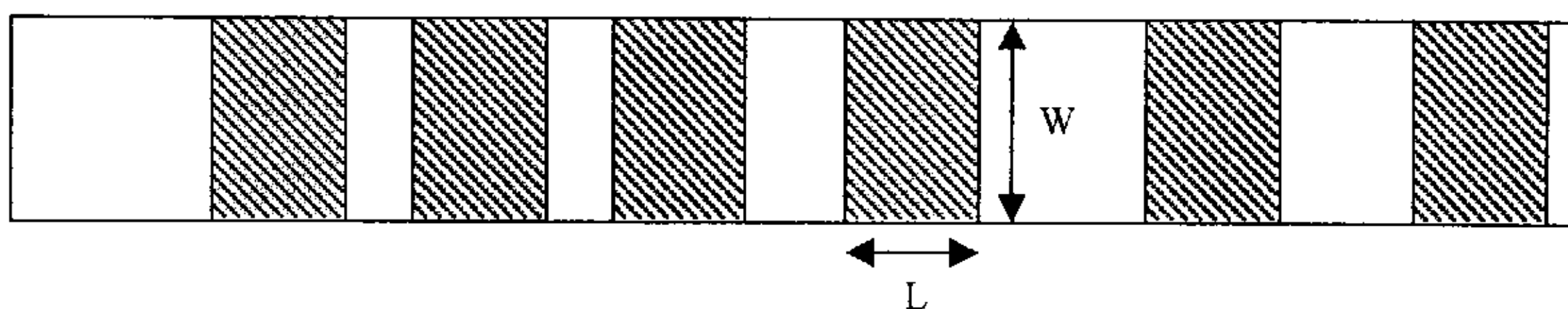


图 3.10 条形传输线模型测量图形

（二）缓冲层材料电学性质的测试图形

根据已有的流片经验，我们发现 AlGaIn/GaN HEMT 器件存在着比较严重的漏电现象。这可能是缓冲层材料电绝缘性不够高导致的。为了分析漏电的原因，需要定量的研究 GaN 缓冲层材料的电学性质。

传输线模型不但可以用来测量欧姆接触电阻率的大小，还能够测量材料的薄层电阻。为此我们在版图中设计了圆形传输线模型来分析缓冲层的性质。采用圆形传输线模型的好处是可以避免两次刻蚀。若用条形传输线模型来测量 GaN 缓冲层材料的薄层电阻，需要先将沟道层以上的材料刻蚀掉，然后再刻一次来保证电流在接触点之间所限定的空间流动。圆形传输线模型的电流通道已被限定，可以省去第二次刻蚀。设计的圆形传输线模型见第五章的图 5.22。

3.2.3 版图设计规则

版图的设计规则主要是依据现有的工艺条件以及器件的性能指标要求来制定的。设计规则中主要考虑到光刻机的套刻精度、金属剥离能力、刻蚀能力、工艺宽容度等因素。版图设计采用 Cadence 软件，版图验证是用该软件的 Diva 功能来完成的。根据设计规则编写了对应的 Diva 文件进行版图验证。由于单管部分有不同的结构和尺寸，因而版图验证是分块完成的。具体的设计规则如表 3.1 所示，表 3.2 给出相应的制版信息。考虑到 GaN 和蓝宝石衬底都是透明的，因此刻完岛将胶去除后很难在显微镜下看到岛，这样给下一步的套刻带来了困难。为了方便套刻，我们在版图设计时添加了一块标记版。

表 3.1 版图设计规则 (单位: μm)

	项目	规则
1	器件隔离最小间距	5
2	源漏金属的最小间距	3
3	源漏金属的最小尺寸	5
4	台面最小覆盖源漏金属	2
5	最小栅长	0.8
6	最小栅宽	40
7	最小栅出头	2
8	栅金属和源漏金属的最小间距	1.1
9	介质孔的最小尺寸	5×5
10	介质孔的最小间距	2
11	源漏金属、栅金属最小覆盖介质孔	2
12	布线金属最小覆盖介质孔	2
13	布线金属最小尺寸	9
14	布线金属最小间距	7
15	源漏金属、栅金属最小覆盖布线金属	2
16	布线金属最小覆盖压焊点金属	4
17	空气桥的最大长度	28
18	空气桥的最大宽度	20
19	桥面下的布线金属伸出桥面	3
20	布线金属最小覆盖加厚金属	2
21	加厚金属最小尺寸	5
22	加厚金属最小间距	11
23	微波测试点的最小尺寸	80×80
24	微波测试点的最小间距	20
25	压焊点的最小尺寸	120×120
26	压焊点最小间距	50
27	划片槽最小尺寸	100
28	压焊点与划片槽的最小间距	40
29	多指结构中栅与栅间距	45

表 3.2 制版信息（共 12 张版）

版号	名称	类型	说明
0	BL4	阳版	标记金属
1	Active	阳版	台面隔离
2	SD	阳版	源漏金属
3	Gate	阴版	栅金属
3	Gate	阳版	栅金属
4	Contact	阴版	介质孔
5	Metal1	阳版	布线金属
6	Pad	阳版	压焊点金属
6	Pad	阴版	压焊点金属
7	Bridge	阳版	空气桥
8	Metal2	阳版	加厚金属
8	Metal2	阴版	加厚金属

3.2.4 版图说明

图 3.11 给出了版图的全貌，版图的步距为 $3.59\text{mm} \times 2.65\text{mm}$ 。版图中包括不同尺寸和结构的测试单管、可封装的功率管、各种测试图形、各种工艺检测图形、对准标记等，下面分别说明：

- 1、单管：包括开路、短路校正图形，16 个不同栅长、栅宽、源漏间距,和形状的长条形单管，5 个不同栅长、栅宽、源漏间距的环形单管。
- 2、可封装的功率管：包括两个不同尺寸单管，三个指数分别为 6、10、20 的功率管。
- 3、测试图形主要包括：
 - 1) 台面隔离测试图形
 - 2) 标记金属和源漏金属方块电阻的测量图形
 - 3) 源漏金属和 AlGaIn 间的欧姆接触的测量图形（采用长条形和圆形传输线模型两种测量图形），源漏金属和半绝缘衬底间的接触电阻的测量图形（采用圆形传输线模型）
 - 4) 肖特基势垒的测量图形

表 3.2 制版信息（共 12 张版）

版号	名称	类型	说明
0	BL4	阳版	标记金属
1	Active	阳版	台面隔离
2	SD	阳版	源漏金属
3	Gate	阴版	栅金属
3	Gate	阳版	栅金属
4	Contact	阴版	介质孔
5	Metal1	阳版	布线金属
6	Pad	阳版	压焊点金属
6	Pad	阴版	压焊点金属
7	Bridge	阳版	空气桥
8	Metal2	阳版	加厚金属
8	Metal2	阴版	加厚金属

3.2.4 版图说明

图 3.11 给出了版图的全貌，版图的步距为 $3.59\text{mm} \times 2.65\text{mm}$ 。版图中包括不同尺寸和结构的测试单管、可封装的功率管、各种测试图形、各种工艺检测图形、对准标记等，下面分别说明：

- 1、单管：包括开路、短路校正图形，16 个不同栅长、栅宽、源漏间距,和形状的长条形单管，5 个不同栅长、栅宽、源漏间距的环形单管。
- 2、可封装的功率管：包括两个不同尺寸单管，三个指数分别为 6、10、20 的功率管。
- 3、测试图形主要包括：
 - 1) 台面隔离测试图形
 - 2) 标记金属和源漏金属方块电阻的测量图形
 - 3) 源漏金属和 AlGaIn 间的欧姆接触的测量图形（采用长条形和圆形传输线模型两种测量图形），源漏金属和半绝缘衬底间的接触电阻的测量图形（采用圆形传输线模型）
 - 4) 肖特基势垒的测量图形

4、各种检测图形包括:

- 1) 栅金属、布线金属、加厚金属爬坡的检测图形
- 2) 环形栅的检测图形
- 3) 空气桥的检测图形
- 4) 刻孔监测图形
- 5) 每版的光刻显影精度的检测图形
- 6) 可看单管截面的图形

- 5、标记: 采用两个大的标记和三行小标记。大标记用于粗略的对准, 小标记则可以用于进一步的对准^[4]。对于阳版套版时向内缩 1.5, 对于阴版套版时向外扩。小标记的第一排是各版对准第一版标记金属, 第二排是各版对准第二版台面, 第三排是下一版对准上一版。

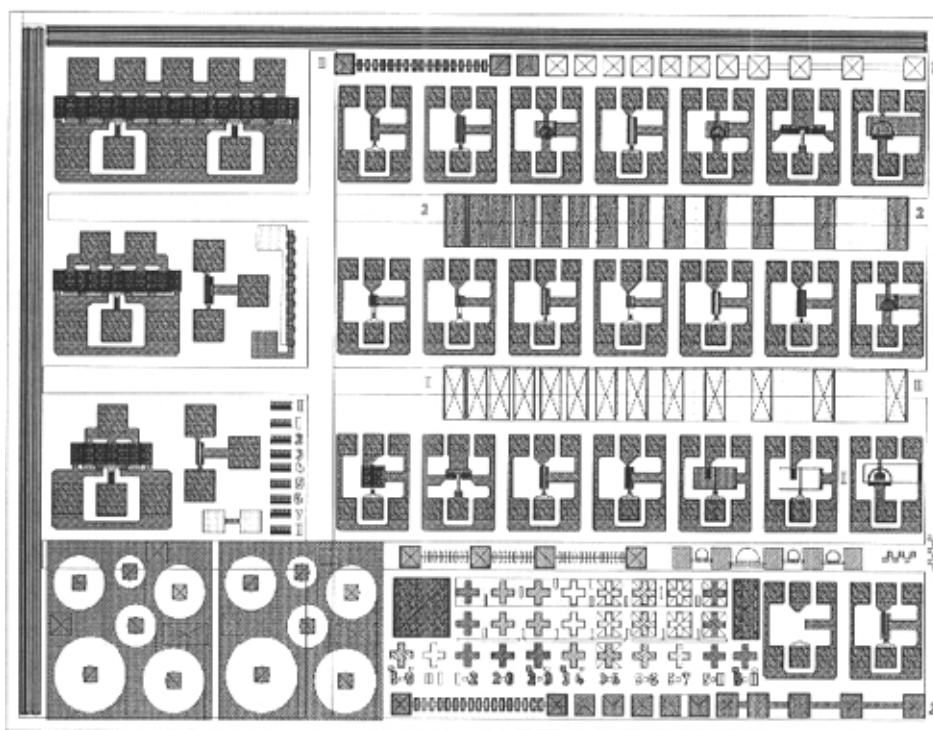


图 3.11 版图全貌

3.3 小结

本章的主要工作是结合实验线的工艺条件，根据理论分析和各种参数估算，设计出 GaN HEMT 器件的基本结构。在版图设计时，为了减少由于缓冲层材料电绝缘差引起的漏电，设计了小源漏和环形结构，考虑到研究需要还设计了各种测试图形，如用于分析缓冲层电学性能的圆形传输线模型，用于定量分析欧姆接触电阻率的条形传输线模型图形等，为正式流片做好了准备。

第四章 AlGaIn/GaN HEMT 器件工艺

GaN 基 HEMT 器件是一种新型的化合物半导体器件。相对 GaAs 基器件而言,该器件的工艺还不成熟,因此 AlGaIn/GaN HEMT 器件的工艺研究成为本论文的核心工作。本章详细地讨论了 AlGaIn/GaN HEMT 器件的各项关键工艺,主要包括:器件隔离、欧姆接触、肖特基接触等。在各单项工艺研究的基础上,成功地开发出两套适用于 GaN HEMT 器件的完整工艺流程。

4.1 器件隔离

4.1.1 台面隔离

(一) 湿法腐蚀

湿法腐蚀具有损伤小、设备简单、操作方便、成本低、选择性高等优点。但是 III-V 族氮化物键能大,化学稳定性高,GaN 在室温下不溶于水、酸、碱,所以不能在室温下使用传统的酸性和碱性腐蚀液对其进行腐蚀,采用光辅助电化学反应进行腐蚀可以获得高速率、各向异性、表面光滑的腐蚀效果,但是湿法腐蚀的可控性差,腐蚀效果对材料的性能以及腐蚀液的浓度等因素都非常敏感。尽管有报道采用湿法腐蚀成功研制了 GaN HEMT 器件,但目前湿法腐蚀主要用于材料检测^[1-3]。

(二) 干法刻蚀

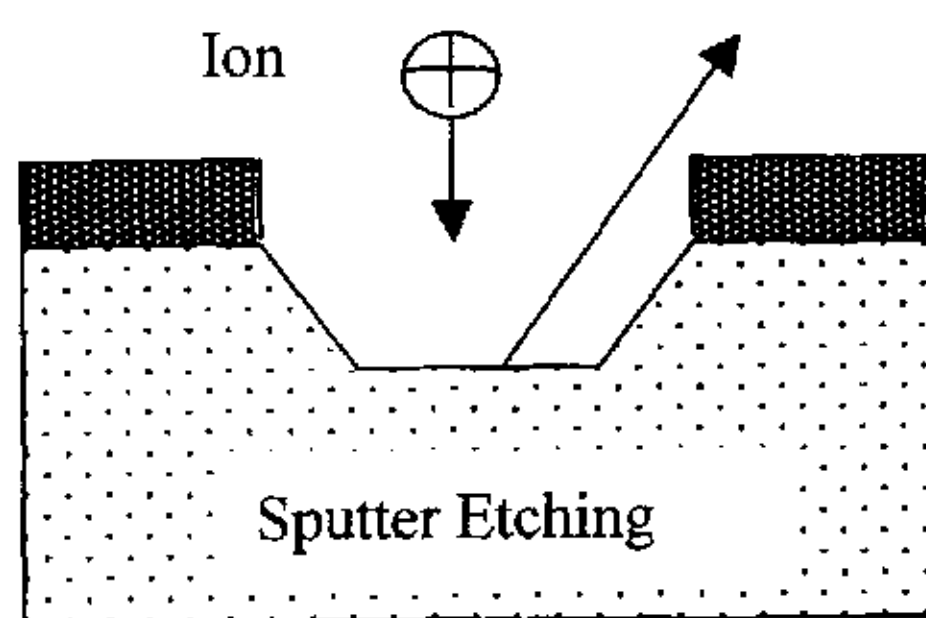


图 4.1 物理溅射机理

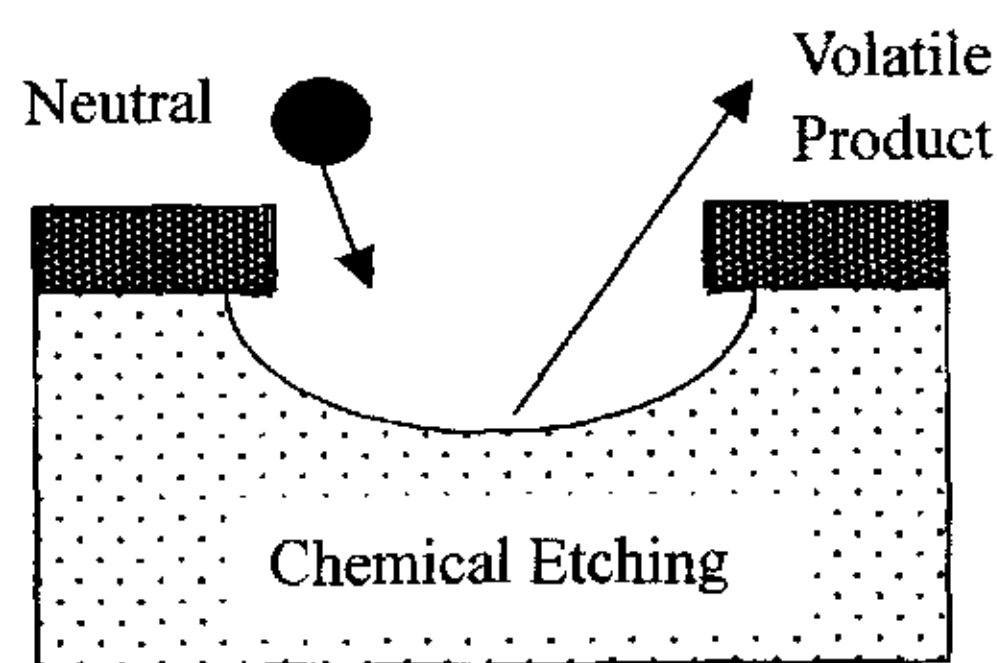


图 4.2 化学反应机理

目前 GaN 基器件的隔离主要是采用干法刻蚀。干法刻蚀的机理有物理溅射、化学反应和离子辅助等离子刻蚀等三种。物理溅射主要靠提高轰击离子的能量,离子通过和被轰击材料进行能量交换,使材料从表面溅射出。利用该机理进行刻

第四章 AlGaIn/GaN HEMT 器件工艺

GaN 基 HEMT 器件是一种新型的化合物半导体器件。相对 GaAs 基器件而言,该器件的工艺还不成熟,因此 AlGaIn/GaN HEMT 器件的工艺研究成为本论文的核心工作。本章详细地讨论了 AlGaIn/GaN HEMT 器件的各项关键工艺,主要包括:器件隔离、欧姆接触、肖特基接触等。在各单项工艺研究的基础上,成功地开发出两套适用于 GaN HEMT 器件的完整工艺流程。

4.1 器件隔离

4.1.1 台面隔离

(一) 湿法腐蚀

湿法腐蚀具有损伤小、设备简单、操作方便、成本低、选择性高等优点。但是 III-V 族氮化物键能大,化学稳定性高,GaN 在室温下不溶于水、酸、碱,所以不能在室温下使用传统的酸性和碱性腐蚀液对其进行腐蚀,采用光辅助电化学反应进行腐蚀可以获得高速率、各向异性、表面光滑的腐蚀效果,但是湿法腐蚀的可控性差,腐蚀效果对材料的性能以及腐蚀液的浓度等因素都非常敏感。尽管有报道采用湿法腐蚀成功研制了 GaN HEMT 器件,但目前湿法腐蚀主要用于材料检测^[1-3]。

(二) 干法刻蚀

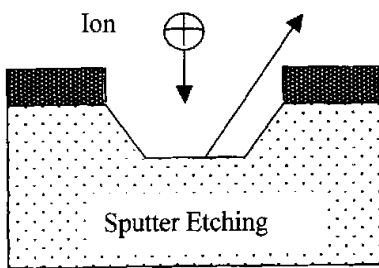


图 4.1 物理溅射机理

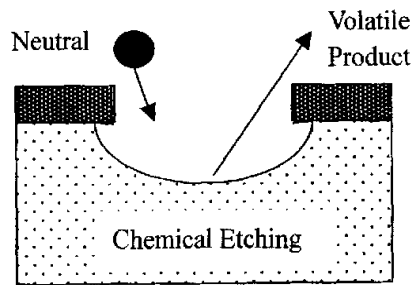


图 4.2 化学反应机理

目前 GaN 基器件的隔离主要是采用干法刻蚀。干法刻蚀的机理有物理溅射、化学反应和离子辅助等离子刻蚀等三种。物理溅射主要靠提高轰击离子的能量,离子通过和被轰击材料进行能量交换,使材料从表面溅射出。利用该机理进行刻

蚀能获得各向异性的刻蚀形貌，但刻蚀速度慢、材料表面的损伤大、材料表面的化学配比改变、表面形貌差、刻蚀选择性差。以化学反应为主的刻蚀方法是通过刻蚀气体和材料反应生成容易挥发的产物来实现刻蚀的。由于离子的能量低，给材料带来的损伤小，但是刻蚀为各向同性的，不利于降低器件的尺寸。离子辅助等离子刻蚀则包含物理作用和化学作用两种机理。化学刻蚀速度高，各向同性；物理刻蚀速度低，各项异性。通过调节物理、化学作用的比重可以优化刻蚀效果。

研究表明 Cl 基刻蚀对 GaN 效果较好。对于纯的氯气来说， Cl^+ 是主要的阳离子，Cl 是主要的中性集团，GaN 的刻蚀主要和 Cl^+ 的轰击作用和 Cl 的化学反应有关。由于 Cl 和 GaN 反应产物的挥发性差，所以纯氯的刻蚀速率并不理想。为了增强轰击作用加入 Ar、He 或 N_2 ^[4,5]。常用的刻蚀气体配比有 $\text{Cl}_2 + \text{Ar}$ 、 $\text{Cl}_2 + \text{CF}_4 + \text{Ar}$ 、 $\text{Cl}_2 + \text{H}_2$ 、 $\text{Cl}_2 + \text{BCl}_3$ 、 $\text{BCl}_3 + \text{Ar}$ 、 $\text{Cl}_2/\text{CH}_4/\text{Ar}/\text{He}$ 等。

(1) 感应耦合等离子体刻蚀 (ICP)

感应耦合等离子体刻蚀 ICP 是一种高密度等离子体刻蚀技术。其等离子体密度比常规的 RIE 技术提高 1 到 2 个数量级。这样高的等离子体密度有利于 Ga-N 键的断裂。ICP 采用双 RF 电源，一路用于激发电离，产生等离子体，另一路用于产生偏压使离子向基片运动。离子的密度和能量可以分别控制，既可得到高密度等离子体又不会导致离子的能量太高。这种工作方式即获得高刻蚀速率又可降低刻蚀损伤，从而达到各向异性刻蚀的目的。

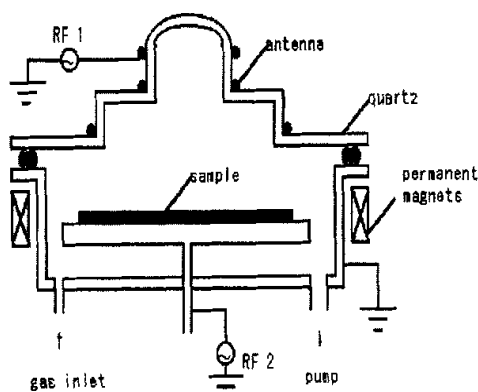


图 4.3 ICP 刻蚀机结构 (其中 RF1 的频率为 13.56MHz, RF2 的频率 400KHZ)

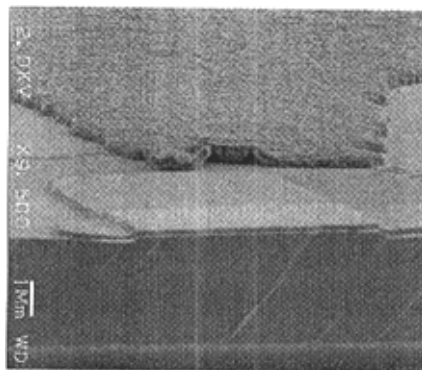


图 4.4 采用 ICP 技术获得的台面
 $\text{Cl}_2/\text{N}_2=100/20\text{sccm}$

我们采用微电子中心新研制的 ICP 刻蚀机 (参见图 4.3)，能得到较高的 GaN 刻蚀速率。图 4.4 是我们采用 ICP 技术获得的台面，刻蚀气体为 Cl_2/N_2 ，流量为

100/20sccm。由于我们所使用的 ICP 刻蚀机不能实时监控刻蚀深度，因此刻蚀的重复性不好。

（2）反应离子刻蚀（RIE）

反应离子刻蚀的机理既有物理作用又有化学作用，刻蚀速率高，可以获得各向异性的刻蚀效果。RIE 刻蚀机通过频率为 13.56MHz 的射频电源产生等离子体。为了获得各向异性刻蚀，RIE 一般工作在高真空度下，这样可以提高离子的平均自由程，减小散射作用。

图 4.6 是我们采用 Nextral RIE 技术获得的台面，刻蚀的深度为 4000Å。刻蚀所采用的气体为 $\text{Cl}_2/\text{CH}_4/\text{Ar}/\text{He}$ ，流量为 150/20/35/20sccm，刻蚀的速度为 1000Å/min。刻蚀气体中加入 CH_4 之后，生成易挥发的含 Ga 化合物，有利于刻蚀。 Ar 气的引入是为了加强离子轰击作用，将含 C 的聚合物从 GaN 表面溅射下来。加入 He 气是因为它的导热性能好，能够将刻蚀产生的热量及时带走。

与 ICP 技术相比，Nextral RIE 可以实时监控刻蚀深度，刻蚀的重复性好，因此我们主要采用该技术进行器件隔离。

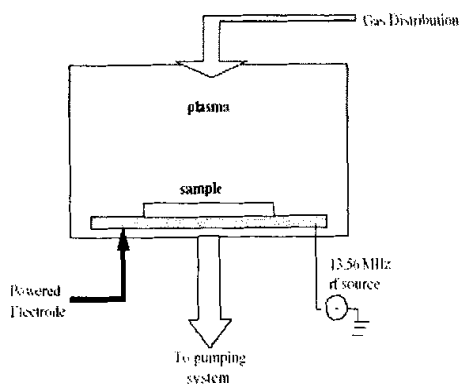


图 4.5 RIE 刻蚀机结构
（其中 RF 的频率为 13.56MHz）

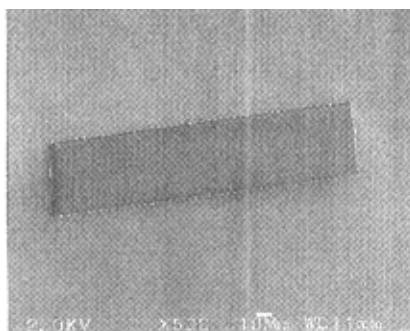


图 4.6 采用 RIE 技术获得的台面
刻蚀深度 4000Å

4.1.2 注入隔离

注入隔离是通过离子注入来实现的。与干法刻蚀相比，采用注入隔离可以获得平面化结构，有利于集成化时成品率的提高^[6]。注入隔离的原理是具有足够能量的入射离子穿透外延片表面区域进入外延片内部区域，从而改变材料的电学性能。掩膜使不需要隔离的区域免于注入损伤。注入隔离的补偿机理有两种。一种是物理补偿作用，另一种是化学补偿机理。迄今为止，GaN 材料系统的注入隔离都是

100/20sccm。由于我们所使用的 ICP 刻蚀机不能实时监控刻蚀深度，因此刻蚀的重复性不好。

（2）反应离子刻蚀（RIE）

反应离子刻蚀的机理既有物理作用又有化学作用，刻蚀速率高，可以获得各向异性的刻蚀效果。RIE 刻蚀机通过频率为 13.56MHz 的射频电源产生等离子体。为了获得各向异性刻蚀，RIE 一般工作在高真空度下，这样可以提高离子的平均自由程，减小散射作用。

图 4.6 是我们采用 Nextral RIE 技术获得的台面，刻蚀的深度为 4000Å。刻蚀所采用的气体为 $\text{Cl}_2/\text{CH}_4/\text{Ar}/\text{He}$ ，流量为 150/20/35/20sccm，刻蚀的速度为 1000Å/min。刻蚀气体中加入 CH_4 之后，生成易挥发的含 Ga 化合物，有利于刻蚀。 Ar 气的引入是为了加强离子轰击作用，将含 C 的聚合物从 GaN 表面溅射下来。加入 He 气是因为它的导热性能好，能够将刻蚀产生的热量及时带走。

与 ICP 技术相比，Nextral RIE 可以实时监控刻蚀深度，刻蚀的重复性好，因此我们主要采用该技术进行器件隔离。

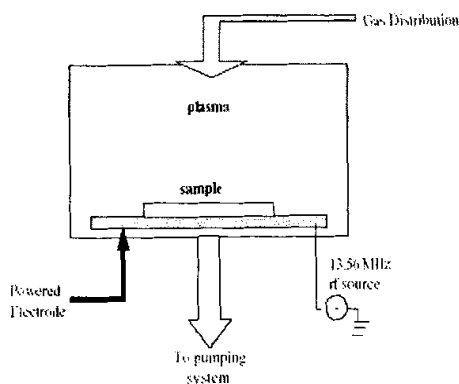


图 4.5 RIE 刻蚀机结构
（其中 RF 的频率为 13.56MHz）

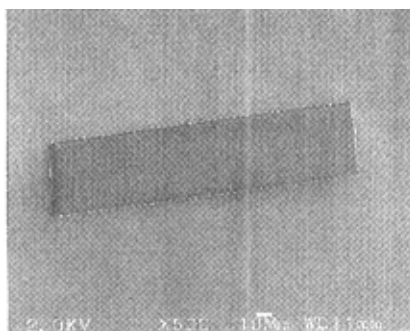


图 4.6 采用 RIE 技术获得的台面
刻蚀深度 4000Å

4.1.2 注入隔离

注入隔离是通过离子注入来实现的。与干法刻蚀相比，采用注入隔离可以获得平面化结构，有利于集成化时成品率的提高^[6]。注入隔离的原理是具有足够能量的入射离子穿透外延片表面区域进入外延片内部区域，从而改变材料的电学性能。掩膜使不需要隔离的区域免于注入损伤。注入隔离的补偿机理有两种。一种是物理补偿作用，另一种是化学补偿机理。迄今为止，GaN 材料系统的注入隔离都是

基于前者的。 H^+ 和 He^+ 离子注入都可以用于 GaN 材料隔离, 前者的温度稳定性只有 400°C 而后者的达到 850°C ^[7]。

我们研究了 GaN HEMT 器件的注入隔离技术。为了选择合适的注入剂量和能量, 我们使用 TRIM 来仿真注入离子的射程分布。图 4.7 给出注入的氦离子在外延结构中的分布, 该射程分布是用高斯分布来描述的。注入离子的能量和剂量分别为 $20\text{KeV}, 1 \times 10^{15}/\text{cm}^2$ 和 $50\text{KeV}, 1 \times 10^{14}/\text{cm}^2$ 。选用氦离子是因为其射程分布广, 注入的温度稳定性好。对于能量为 50KeV 的注入, 离子将在整个外延层中都产生损伤, 从而实现器件的隔离。低能量注入则是为了在二维电子气所处的材料表面处产生足够的损伤来确保器件的隔离。

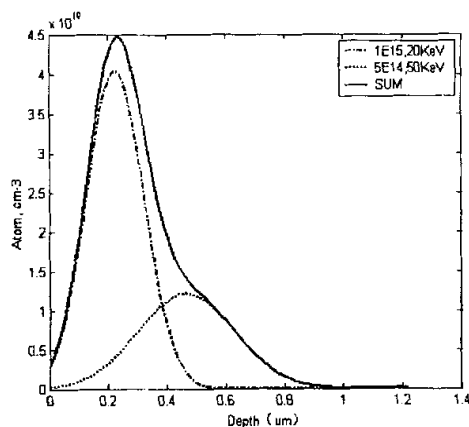


图 4.7 注入的 He 离子在 AlGaIn/GaN 异质结材料中的分布

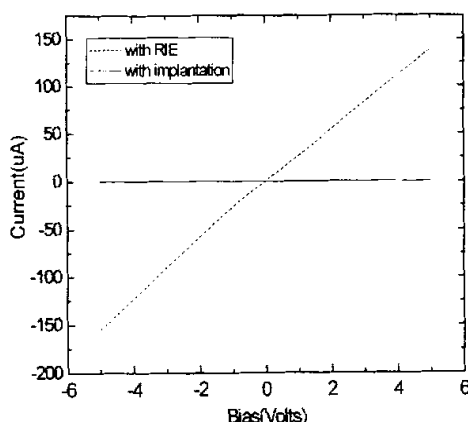


图 4.8 采用 RIE 和离子注入两种方法的隔离效果的对比

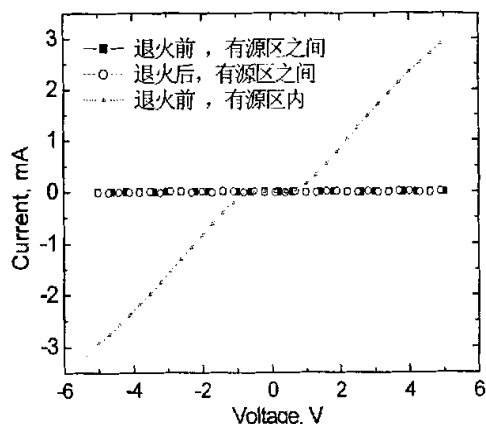


图 4.9 退火前后两个接触点间的 I-V 特性曲线的比较

依据仿真结果, 我们在 GaN 材料上实现了注入隔离。结果表明离子注入技术可以获得很好的场区隔离。图 4.8 对比了采用 RIE 和离子注入两种方法的隔离效果,

对于注入隔离，场区间的漏电流在 nA 量级；而用 RIE 刻蚀后，岛和岛之间的漏电流高达几百个微安。

由于 GaN 基器件在高温微电子方面有很大的优势，因此，需要考虑注入的温度稳定性。本实验中注入隔离是用 He 离子来实现的。其注入隔离的机理是：离子轰击造成晶格的损伤，从而形成了品格缺陷。这些缺陷在晶体内形成一些缺陷能级，成为载流子的补偿中心，俘获材料中的自由载流子，从而使注入层呈现半绝缘特性。当退火使晶格恢复后，隔离作用将消失。我们在样片上试验了该注入隔离的温度稳定性。经过 700℃，90s 退火后，测量表明有源区之间的电流仍然保持在几十个纳安。说明经过 700℃退火后，注入隔离效果没有出现退化现象，如图 4.9 所示。

4.1.3 掩膜选择

（一）刻蚀掩膜

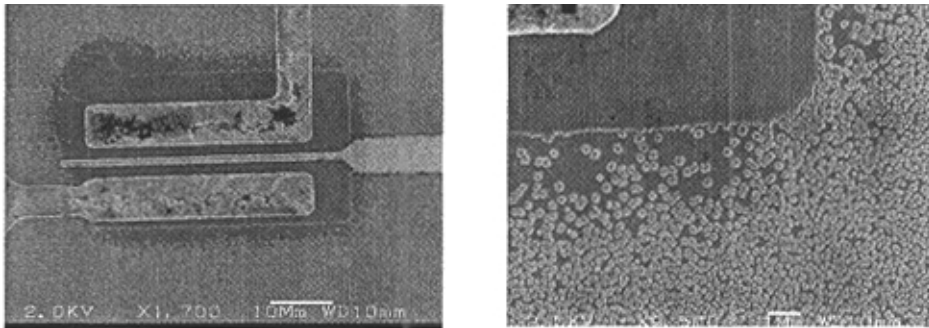


图 4.10 采用厚胶作掩膜刻蚀的结果，右图为刻蚀区边缘的形貌

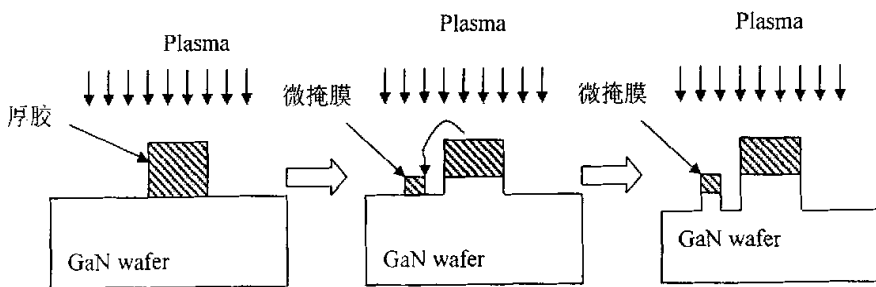


图 4.11 微掩膜的产生机理

采用厚光刻胶做掩膜的工艺简单，只需普通的光刻显影步骤就可以实现了。但是由于 GaN 刻蚀采用的是高密度等离子体刻蚀技术，所以对厚胶提出了更高的

对于注入隔离，场区间的漏电流在 nA 量级；而用 RIE 刻蚀后，岛和岛之间的漏电流高达几百个微安。

由于 GaN 基器件在高温微电子方面有很大的优势，因此，需要考虑注入的温度稳定性。本实验中注入隔离是用 He 离子来实现的。其注入隔离的机理是：离子轰击造成晶格的损伤，从而形成了品格缺陷。这些缺陷在晶体内形成一些缺陷能级，成为载流子的补偿中心，俘获材料中的自由载流子，从而使注入层呈现半绝缘特性。当退火使晶格恢复后，隔离作用将消失。我们在样片上试验了该注入隔离的温度稳定性。经过 700℃，90s 退火后，测量表明有源区之间的电流仍然保持在几十个纳安。说明经过 700℃退火后，注入隔离效果没有出现退化现象，如图 4.9 所示。

4.1.3 掩膜选择

（一）刻蚀掩膜

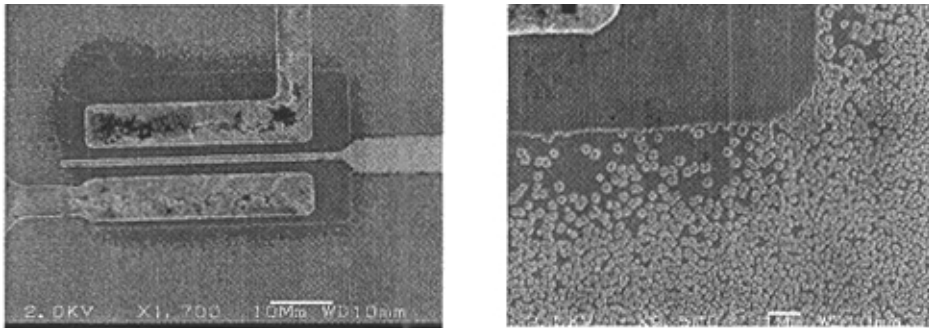


图 4.10 采用厚胶作掩膜刻蚀的结果，右图为刻蚀区边缘的形貌

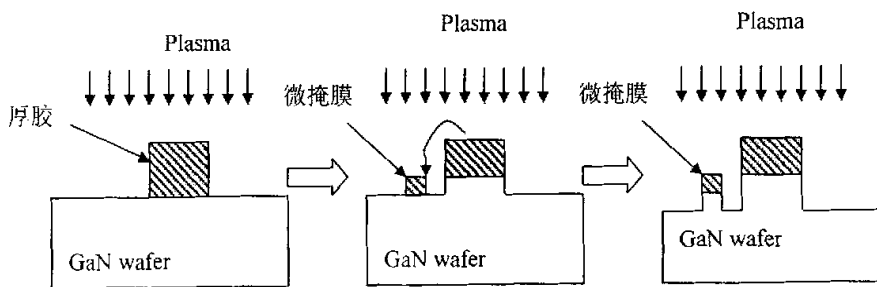


图 4.11 微掩膜的产生机理

采用厚光刻胶做掩膜的工艺简单，只需普通的光刻显影步骤就可以实现了。但是由于 GaN 刻蚀采用的是高密度等离子体刻蚀技术，所以对厚胶提出了更高的

要求。用于刻蚀掩膜的厚胶不但要耐高温，还要具有很强的抗等离子体腐蚀性。我们采用 S9918 厚胶作刻蚀掩膜，刻蚀结果由图 4.10 给出。可见，在被刻蚀区出现微掩膜现象。产生微掩膜的原因如图 4.11 示，由于厚胶的抗等离子体腐蚀性不高，等离子体轰击后胶溅到刻蚀区表面，在刻蚀区形成掩膜。微掩膜的存在将严重的影响器件隔离的效果。

厚胶的工艺虽然简单，但是隔离的效果并不好。采用 SiO_2 介质作掩膜，虽然增加了工艺的复杂度，但是实验结果表明采用介质作掩膜不但可以获得很好的选择比，还可以避免出现微掩膜现象。图 4.12 为采用介质作掩膜进行刻蚀的结果。

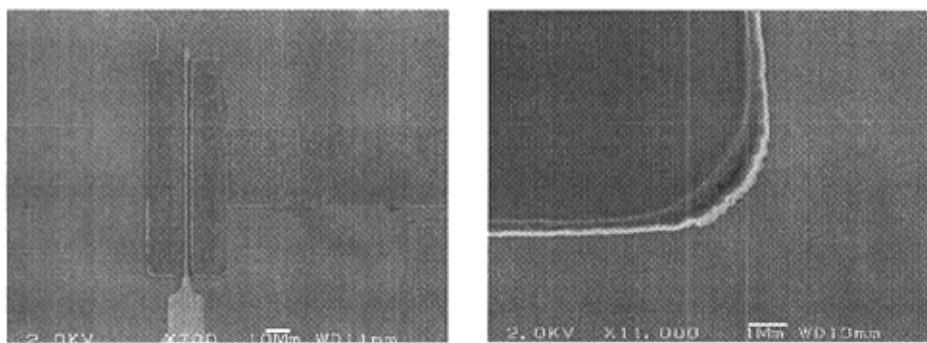


图 4.12 采用介质作掩膜刻蚀的结果，右图为刻蚀区边缘的形貌

(二) 注入掩膜

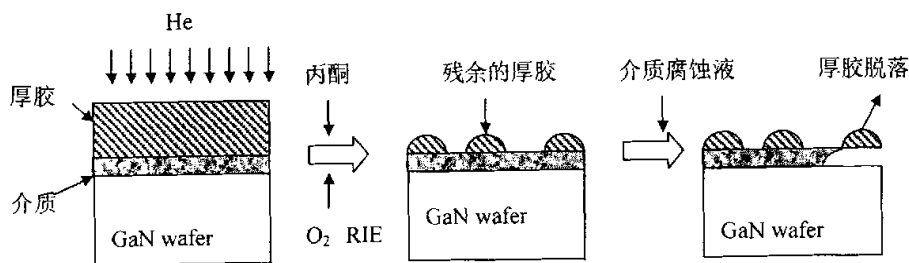


图 4.13 残余厚胶的去除机理

由于 GaN 和 AlN 材料的稳定性好，因此离子注入的能量和剂量都很大。为了简化工艺我们实验了厚胶做为注入隔离的掩膜，结果表明采用厚胶作掩膜的重复性很差。这主要是由于经过大能量离子轰击后，光刻胶出现了分子交联或部分碳化，很难用丙酮去除，需要经过长时间的 O_2 等离子体处理才能将胶去除干净。在严重的情况下， O_2 等离子体处理也将无法将胶完全去除。为此我们实验了厚胶和

介质组合的方法来进行注入掩膜，结果表明残余的胶粒能很方便的去除干净。其原因如图 4.13 示，介质是通过湿法腐蚀的方法来去除，这样介质上残余的胶将随着介质的腐蚀而脱落。另外，采用厚胶和介质组合的掩膜还可以减少有源区受损。

4.2 欧姆接触

低的欧姆接触电阻是实现高性能器件的基础，特别是高温大功率器件更需要良好的欧姆接触。与在 Si、GaAs 或 InP 等较窄带隙材料上制备欧姆接触不同，通常在 GaN 等宽带隙半导体上制备低电阻的欧姆接触是比较困难的。这是由于宽的带隙使金属和半导体接触界面会形成较高的接触势垒，因而导致了大的欧姆接触电阻。为了提高 AlGaIn/GaN HEMT 器件的性能，希望欧姆接触的电阻率低于 $10^{-5}\Omega\text{cm}^2$ 。

目前在 GaN 材料上制作欧姆接触主要基于两种机理，一种是功函数差的自然形成，另一种是利用电子隧穿效应。因此，降低欧姆接触电阻需要降低势垒高度和对半导体重掺杂。不同于 GaAs 的是，GaN 的费米能级并没有被钉扎住，势垒高度随着金属功函数的增大而增大。选用功函数低的金属易于形成欧姆接触。Ti 和 Al 因其较低的功函数成为 GaN 欧姆接触的主要研究对象。欧姆接触的形成受到 GaN 材料的质量、掺杂浓度、表面性能、蒸金属前的表面处理、退火条件、层结构等影响。尽管形成欧姆接触的机制相同，但不同的实验室形成的欧姆接触的方法不同，所以制作欧姆接触的方法还没有标准化。

4.2.1 源漏金属

对 GaN 或 AlGaIn，虽然单独使用 Al 或 Ti 都能获得较低的接触电阻，但是 Ti 和 Al 的抗氧化性都很差，Ti 在室温下就能氧化。因此它们和 GaN 形成的欧姆接触不适用于高温、大功率器件。

目前 GaN 基 HEMT 器件的欧姆接触主要采用 Ti/Al/Pt/Au, Ti/Al/Ni/Au, Ti/Al/Ti/Au 等多层金属结构^[8-10]，并且要经过 700°C 到 900°C 的高温退火。在多层金属中对欧姆接触起主要作用的都是底层的 Ti 和 Al，外层金属的引入则是基于器件应用考虑的。最外面一层的 Au 是为了防止 Ti 和 Al 被氧化，提高欧姆接触的热稳定性。第二层的 Pt、Ni 或 Ti 则是起扩散阻挡层的作用。由于 Au 的扩散性很强，为了减少 Au 和 Al 之间的反应需引入阻挡层。Ti、Al 和 GaN 形成欧姆接触的主要机理是：Ti 和扩散到界面的 Al 与 GaN 或 AlGaIn 反应生成含有 (Ti, Al, Ga, N)

介质组合的方法来进行注入掩膜，结果表明残余的胶粒能很方便的去除干净。其原因如图 4.13 示，介质是通过湿法腐蚀的方法来去除，这样介质上残余的胶将随着介质的腐蚀而脱落。另外，采用厚胶和介质组合的掩膜还可以减少有源区受损。

4.2 欧姆接触

低的欧姆接触电阻是实现高性能器件的基础，特别是高温大功率器件更需要良好的欧姆接触。与在 Si、GaAs 或 InP 等较窄带隙材料上制备欧姆接触不同，通常在 GaN 等宽带隙半导体上制备低电阻的欧姆接触是比较困难的。这是由于宽的带隙使金属和半导体接触界面会形成较高的接触势垒，因而导致了大的欧姆接触电阻。为了提高 AlGaIn/GaN HEMT 器件的性能，希望欧姆接触的电阻率低于 $10^{-5} \Omega \text{cm}^2$ 。

目前在 GaN 材料上制作欧姆接触主要基于两种机理，一种是功函数差的自然形成，另一种是利用电子隧穿效应。因此，降低欧姆接触电阻需要降低势垒高度和对半导体重掺杂。不同于 GaAs 的是，GaN 的费米能级并没有被钉扎住，势垒高度随着金属功函数的增大而增大。选用功函数低的金属易于形成欧姆接触。Ti 和 Al 因其较低的功函数成为 GaN 欧姆接触的主要研究对象。欧姆接触的形成受到 GaN 材料的质量、掺杂浓度、表面性能、蒸金属前的表面处理、退火条件、层结构等影响。尽管形成欧姆接触的机制相同，但不同的实验室形成的欧姆接触的方法不同，所以制作欧姆接触的方法还没有标准化。

4.2.1 源漏金属

对 GaN 或 AlGaIn，虽然单独使用 Al 或 Ti 都能获得较低的接触电阻，但是 Ti 和 Al 的抗氧化性都很差，Ti 在室温下就能氧化。因此它们和 GaN 形成的欧姆接触不适用于高温、大功率器件。

目前 GaN 基 HEMT 器件的欧姆接触主要采用 Ti/Al/Pt/Au, Ti/Al/Ni/Au, Ti/Al/Ti/Au 等多层金属结构^[8-10]，并且要经过 700°C 到 900°C 的高温退火。在多层金属中对欧姆接触起主要作用的都是底层的 Ti 和 Al，外层金属的引入则是基于器件应用考虑的。最外面一层的 Au 是为了防止 Ti 和 Al 被氧化，提高欧姆接触的热稳定性。第二层的 Pt、Ni 或 Ti 则是起扩散阻挡层的作用。由于 Au 的扩散性很强，为了减少 Au 和 Al 之间的反应需引入阻挡层。Ti, Al 和 GaN 形成欧姆接触的主要机理是：Ti 和扩散到界面的 Al 与 GaN 或 AlGaIn 反应生成含有 (Ti, Al, Ga, N)

的多元产物。同时反应在不改变材料结构的情况下消耗 N，在材料中形成 N 的空位，GaN 材料中的 N 空位相当于施主，大量 N 空位在金属和半导体的界面积累，会在界面处形成 n 型重掺杂层，导致欧姆接触的电阻率降低^[11]。

欧姆接触的质量还受 Ti/Al 的厚度，比例等影响，合适的反应界面对形成欧姆接触非常重要。如图 4.14 所示，欧姆接触电阻率不但和 Ti/Al 层的厚度比例有关还和 Ti、Al 层的厚度有关^[12]。

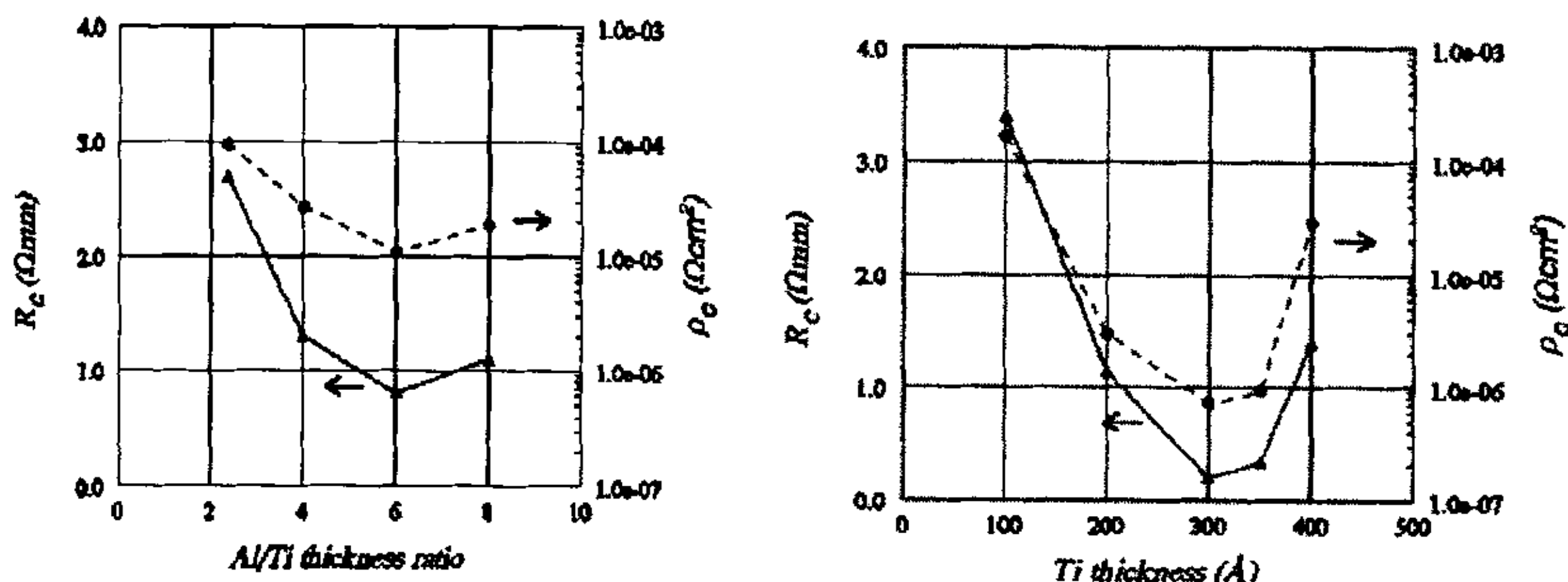


图 4.14 欧姆接触电阻率和 Ti/Al 层的比例 Ti、Al 层的厚度的关系

我们的研究工作主要集中在 Ti/Al/Ti/Au 多层结构上。选用 Ti 的原因是同 Ni、Pt 相比，Ti 不但可以和 Au 形成合金阻止 Au 的扩散，从而提高欧姆接触的稳定性，还可以和下层的 Al 反应，固定住多余的 Al，改善金属的形貌。

4.2.2 合金条件

Ti/Al 基多层金属一般需要经过高温退火才能形成欧姆接触，退火的温度在 700~900℃ 之间，退火时间在 30~50s 之间。由于 Ti 和 Al 都很容易氧化，因此退火一般是在 N₂ 或 Ar 氛围中实现的。退火条件对降低欧姆接触电阻率起重要作用。图 4.15 为 Liu, Q. Z. 等报道的 Ti/Al 和 n-GaN 之间接触电阻率和退火条件的关系。经过 600℃, 50s 退火后接触电阻率迅速降低，随着温度的升高接触电阻率继续降低，并在 700~750℃ 达到最低^[13]。

退火条件的选择是欧姆接触形成的关键。一个好的欧姆接触，除接触电阻足够低外，还需要合金后金属表面形貌平整，合金后金属的电阻小，合金稳定，粘附性好。因此退火温度的选择需要综合考虑接触电阻和表面形貌的两个因素。我们实验了退火条件对欧姆接触性能的影响。图 4.16 为我们对一实验片依次经过 700℃, 20s; 730℃, 15s; 760℃, 15s 退火后的金属形貌，由图可见合金后金属的形貌变

的多元产物。同时反应在不改变材料结构的情况下消耗 N，在材料中形成 N 的空位，GaN 材料中的 N 空位相当于施主，大量 N 空位在金属和半导体的界面积累，会在界面处形成 n 型重掺杂层，导致欧姆接触的电阻率降低^[11]。

欧姆接触的质量还受 Ti/Al 的厚度，比例等影响，合适的反应界面对形成欧姆接触非常重要。如图 4.14 所示，欧姆接触电阻率不但和 Ti/Al 层的厚度比例有关还和 Ti、Al 层的厚度有关^[12]。

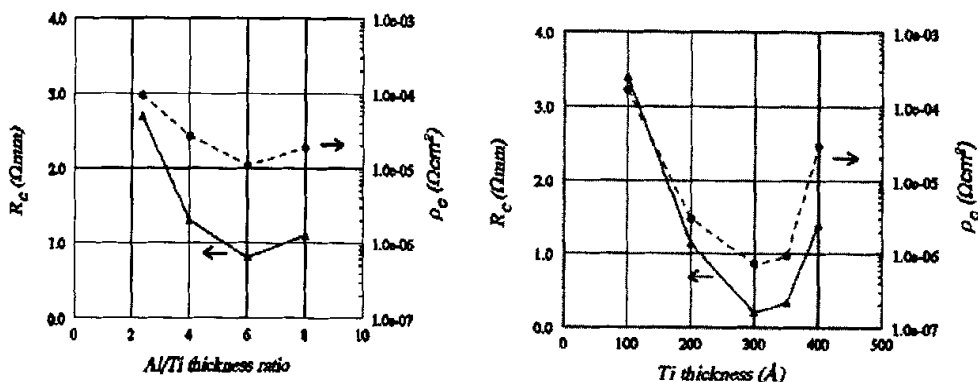


图 4.14 欧姆接触电阻率和 Ti/Al 层的比例 Ti、Al 层的厚度的关系

我们的研究工作主要集中在 Ti/Al/Ti/Au 多层结构上。选用 Ti 的原因是同 Ni、Pt 相比，Ti 不但可以和 Au 形成合金阻止 Au 的扩散，从而提高欧姆接触的稳定性，还可以和下层的 Al 反应，固定住多余的 Al，改善金属的形貌。

4.2.2 合金条件

Ti/Al 基多层金属一般需要经过高温退火才能形成欧姆接触，退火的温度在 700~900℃ 之间，退火时间在 30~50s 之间。由于 Ti 和 Al 都很容易氧化，因此退火一般是在 N_2 或 Ar 氛围中实现的。退火条件对降低欧姆接触电阻率起重要作用。图 4.15 为 Liu, Q. Z. 等报道的 Ti/Al 和 n-GaN 之间接触电阻率和退火条件的关系。经过 600℃, 50s 退火后接触电阻率迅速降低，随着温度的升高接触电阻率继续降低，并在 700~750℃ 达到最低^[13]。

退火条件的选择是欧姆接触形成的关键。一个好的欧姆接触，除接触电阻足够低外，还需要合金后金属表面形貌平整，合金后金属的电阻小，合金稳定，粘附性好。因此退火温度的选择需要综合考虑接触电阻和表面形貌的两个因素。我们实验了退火条件对欧姆接触性能的影响。图 4.16 为我们对一实验片依次经过 700℃, 20s; 730℃, 15s; 760℃, 15s 退火后的金属形貌，由图可见合金后金属的形貌变

差，但是金属的边缘还是比较平整，不会影响到栅的套刻。图 4.17 为不同温度下退火后的 I-V 特性曲线，可见接触电阻率随着退火温度的提高而减少。合金后源漏之间的电流有很大的提高，但是曲线还不是很陡直，表明欧姆接触还能够进一步改善。

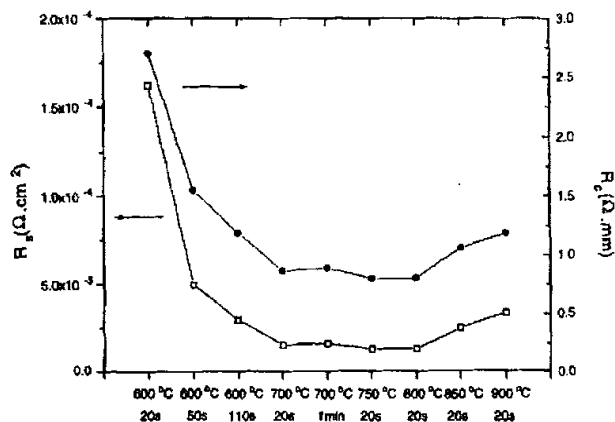


图 4.15 Ti/Al 和 n-GaN 之间接触电阻和退火条件的关系

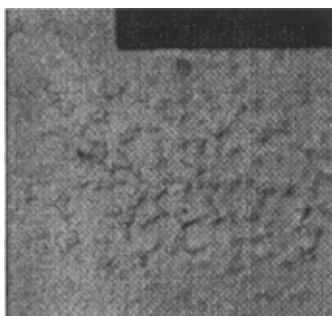


图 4.16 金属合金后形貌

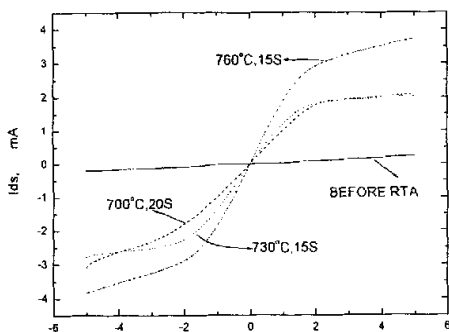
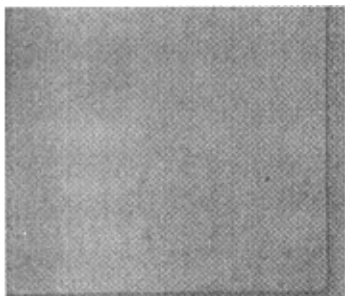
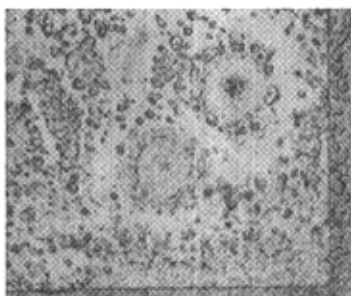


图 4.17 不同温度下退火后 I-V 特性曲线



(a)



(b)

图 4.18 不同外延片上，相同工艺下金属合金后的形貌

我们的合金实验还表明,合金后金属的形貌还和 GaN 材料的质量、表面性能、层结构及工艺有很大的关系。图 4.18 是在不同 GaN 外延片上采用相同工艺获得的金属合金后的形貌。从图可见合金后金属形貌差别很大。

4.2.3 欧姆接触制备

我们采用 Ti/Al/Ti/Au 多层结构,通过大量的合金实验,研制出一种接触电阻和表面形貌均比较好的欧姆接触制备方案。具体工艺为:蒸发前用 O_2 等离子体处理去除浮渣,在稀盐酸中浸泡去除表面氧化物,片子经过表面处理后马上放入蒸发台内进行蒸发。源漏金属蒸发采用的是热蒸发技术,真空度达到 6×10^{-7} Torr。金属蒸好后进行高温退火,退火的温度为 750°C ,时间为 30s,退火时采用 N_2 气保护。图 4.19 和图 4.20 为合金前后金属的形貌和 I-V 特性曲线。

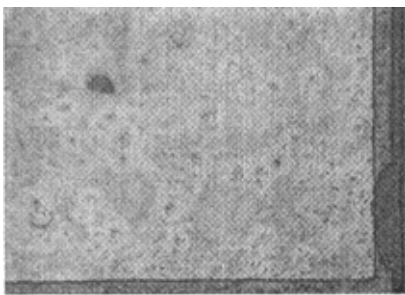


图 4.19 金属合金后形貌

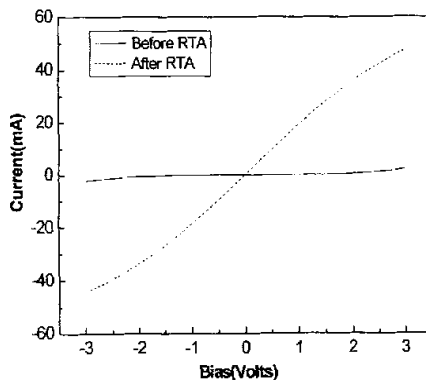


图 4.20 合金前后间 I-V 特性曲线

4.2.4 欧姆接触测量

金属和半导体形成的欧姆接触并不是理想的欧姆接触,这是因为在接触面存在一附加电阻,表征欧姆接触的重要参数是接触电阻率 r_c ,它的定义式为:

$$r_c = \left(\frac{\partial J}{\partial V} \right)_{V=0}^{-1} [\Omega \cdot \text{cm}^2] \quad (4.1)$$

接触电阻率的测量方法较多,包括四探针法、拟合法、四点结构圆形传输线法、传输线模型法、界面接触电阻值直接测定法^[14]。其中采用最多的是传输线模型法(TLM)。TLM 由 Berger 和 Murrmann-Widman 分别独立提出,而后又由 Berger 发展成 ETLM。

TLM 是假设可以忽略接触层下半导体层的厚度,但仍然保留其方块电阻值。

我们的合金实验还表明,合金后金属的形貌还和 GaN 材料的质量、表面性能、层结构及工艺有很大的关系。图 4.18 是在不同 GaN 外延片上采用相同工艺获得的金属合金后的形貌。从图可见合金后金属形貌差别很大。

4.2.3 欧姆接触制备

我们采用 Ti/Al/Ti/Au 多层结构,通过大量的合金实验,研制出一种接触电阻和表面形貌均比较好的欧姆接触制备方案。具体工艺为:蒸发前用 O_2 等离子体处理去除浮渣,在稀盐酸中浸泡去除表面氧化物,片子经过表面处理后马上放入蒸发台内进行蒸发。源漏金属蒸发采用的是热蒸发技术,真空度达到 6×10^{-7} Torr。金属蒸好后进行高温退火,退火的温度为 750°C ,时间为 30s,退火时采用 N_2 气保护。图 4.19 和图 4.20 为合金前后金属的形貌和 I-V 特性曲线。

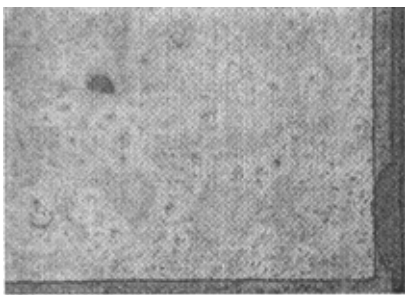


图 4.19 金属合金后形貌

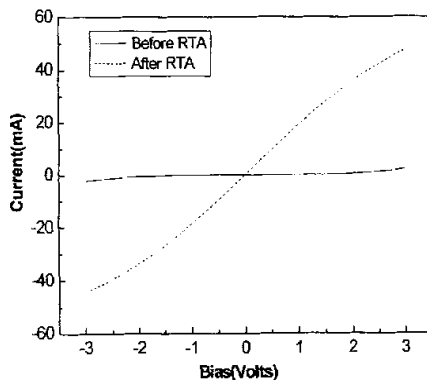


图 4.20 合金前后间 I-V 特性曲线

4.2.4 欧姆接触测量

金属和半导体形成的欧姆接触并不是理想的欧姆接触,这是因为在接触面存在一附加电阻,表征欧姆接触的重要参数是接触电阻率 r_c ,它的定义式为:

$$r_c = \left(\frac{\partial J}{\partial V} \right)_{V=0}^{-1} [\Omega \cdot \text{cm}^2] \quad (4.1)$$

接触电阻率的测量方法较多,包括四探针法、拟合法、四点结构圆形传输线法、传输线模型法、界面接触电阻值直接测定法^[14]。其中采用最多的是传输线模型法(TLM)。TLM 由 Berger 和 Murrmann-Widman 分别独立提出,而后又由 Berger 发展成 ETLM。

TLM 是假设可以忽略接触层下半导体层的厚度,但仍然保留其方块电阻值。

我们的合金实验还表明,合金后金属的形貌还和 GaN 材料的质量、表面性能、层结构及工艺有很大的关系。图 4.18 是在不同 GaN 外延片上采用相同工艺获得的金属合金后的形貌。从图可见合金后金属形貌差别很大。

4.2.3 欧姆接触制备

我们采用 Ti/Al/Ti/Au 多层结构,通过大量的合金实验,研制出一种接触电阻和表面形貌均比较好的欧姆接触制备方案。具体工艺为:蒸发前用 O_2 等离子体处理去除浮渣,在稀盐酸中浸泡去除表面氧化物,片子经过表面处理后马上放入蒸发台内进行蒸发。源漏金属蒸发采用的是热蒸发技术,真空度达到 6×10^{-7} Torr。金属蒸好后进行高温退火,退火的温度为 750°C ,时间为 30s,退火时采用 N_2 气保护。图 4.19 和图 4.20 为合金前后金属的形貌和 I-V 特性曲线。

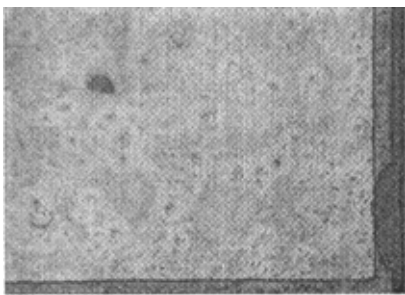


图 4.19 金属合金后形貌

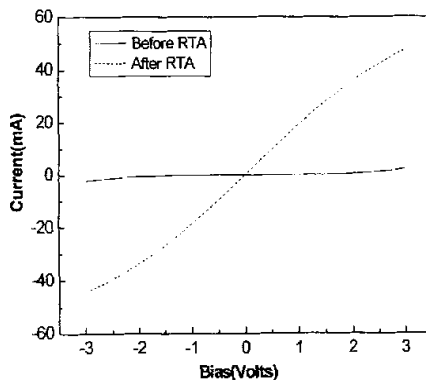


图 4.20 合金前后间 I-V 特性曲线

4.2.4 欧姆接触测量

金属和半导体形成的欧姆接触并不是理想的欧姆接触,这是因为在接触面存在一附加电阻,表征欧姆接触的重要参数是接触电阻率 r_c ,它的定义式为:

$$r_c = \left(\frac{\partial J}{\partial V} \right)_{V=0}^{-1} [\Omega \cdot \text{cm}^2] \quad (4.1)$$

接触电阻率的测量方法较多,包括四探针法、拟合法、四点结构圆形传输线法、传输线模型法、界面接触电阻值直接测定法^[14]。其中采用最多的是传输线模型法(TLM)。TLM 由 Berger 和 Murrmann-Widman 分别独立提出,而后又由 Berger 发展成 ETLM。

TLM 是假设可以忽略接触层下半导体层的厚度,但仍然保留其方块电阻值。

设 R_{sh} 是有源层薄层电阻, l 是相邻两个接触点之间的距离, W 是接触点的宽度, 则相邻两个接触之间的测量电阻可以表示为

$$R_{tot} = 2R_c + R_{sh}l/W \quad (4.2)$$

其中 R_c 为接触电阻。由传输线模型可得出接触电阻率和接触电阻, 有源层薄层电阻 R_{sh} 之间的关系如下:

$$R_c = \frac{R_{sh}L_t}{W} \coth\left(\frac{l}{L_t}\right) \quad (4.3)$$

其中 L_t 为传输长度, 当 $l \gg L_t$ 时, 接触电阻率 r_c 和接触电阻 R_c 有如下关系:

$$r_c = R_c^2 W^2 / R_{sh}^2 \quad (4.4)$$

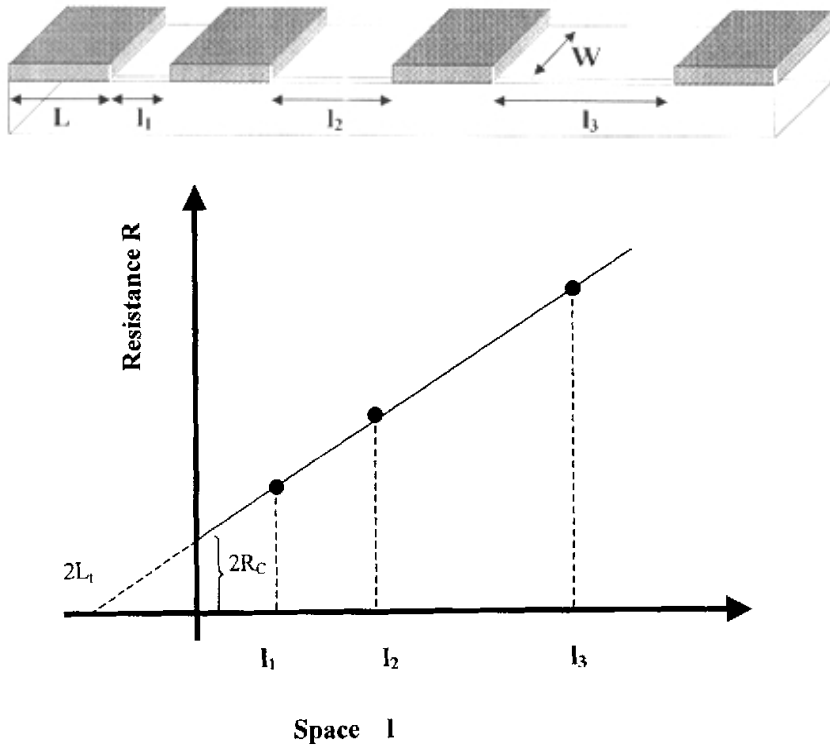


图 4.21 TLM 的测量图形和接触电阻的计算

传输线模型的测试图形如图 4.21 所示。它是由一组不同间距的条形金属块组成。将测量的电阻值对金属块之间的间距作图, 得到一条直线, 由直线的斜率可得有源层的薄层电阻 R_{sh} , 直线与 Y 轴的交点可以求出的接触电阻值 R_c , 由 R_c , R_{sh} 可算出接触电阻率。

从技术上看, 引入误差最大的是探针与金属化图形的接触电阻, 它与 R_c 接近,

消除的办法是在同一个测试图形上同一金属化层上反复多次测试，取其最小值或将两根针靠得很近并扎在同一金属上时的电阻值近似为系统误差；另外，用以测试的图形应保持完整，图形与图形之间应有较好的隔离，以保证电流只在接触点之间所限定的空间内流动。

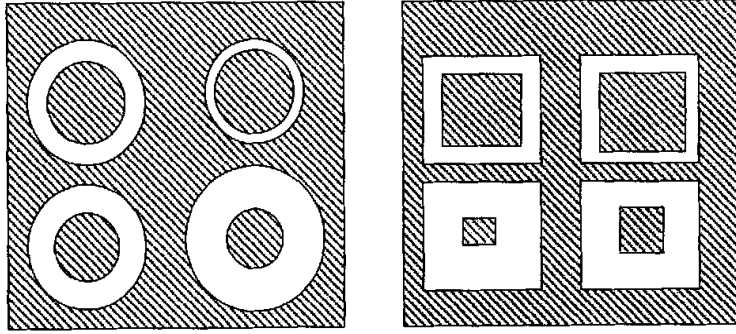


图 4.22 圆形和方形 TLM 测量图形

图 4.21 中的测量图形采用的是条形 TLM，不等间距和需要隔离是它的特点。若采用圆形和方形可略去隔离步骤，因为电流通道已被限定，不但可用于评估接触电阻，还可用来评价材料，但几何形状使数学分析复杂化。对于圆形，设 r 为内圆半径， R 为外圆半径测量电阻

$$R_{tot} = \frac{1}{2\pi} \left[\frac{R_{sh} L_t}{r} \frac{I_0\left(\frac{r}{L_t}\right)}{I_1\left(\frac{r}{L_t}\right)} + \frac{R_{sh} L_t}{R} \frac{K_0\left(\frac{R}{L_t}\right)}{K_1\left(\frac{R}{L_t}\right)} + R_{sh} \ln\left(\frac{R}{r}\right) \right] \quad (4.5)$$

其中 I_0, I_1, K_0, K_1 是 Bessel 函数。

当 $r, R > 4L_t$ ，测量电阻简化为

$$R_{tot} \approx \frac{1}{2\pi} R_{sh} \left[L_t \left(\frac{1}{r} + \frac{1}{R} \right) + \ln\left(\frac{R}{r}\right) \right] \quad (4.6)$$

4.3 肖特基接触

4.3.1 栅金属

表 4.1 中给出各种金属和 n-GaN 之间的势垒高度，其中 Ti 和 GaN 间的势垒高度最低，Au, Pd, Ni, Pt 和 GaN 间的势垒高度都大于 0.8eV，而且 Pt 和 GaN 的

消除的办法是在同一个测试图形上同一金属化层上反复多次测试，取其最小值或将两根针靠得很近并扎在同一金属上时的电阻值近似为系统误差；另外，用以测试的图形应保持完整，图形与图形之间应有较好的隔离，以保证电流只在接触点之间所限定的空间内流动。

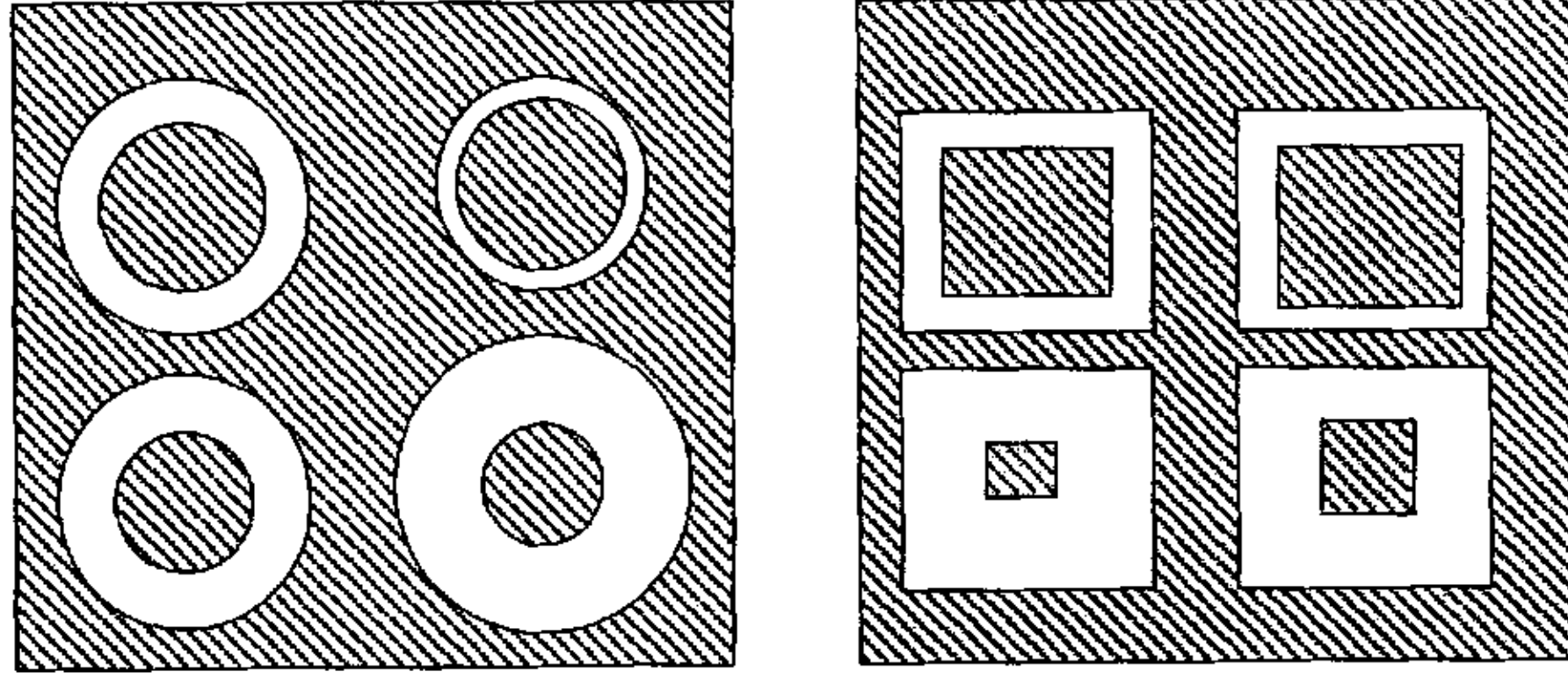


图 4.22 圆形和方形 TLM 测量图形

图 4.21 中的测量图形采用的是条形 TLM，不等间距和需要隔离是它的特点。若采用圆形和方形可略去隔离步骤，因为电流通道已被限定，不但可用于评估接触电阻，还可用来评价材料，但几何形状使数学分析复杂化。对于圆形，设 r 为内圆半径， R 为外圆半径测量电阻

$$R_{tot} = \frac{1}{2\pi} \left[\frac{R_{sh} L_t}{r} \frac{I_0\left(\frac{r}{L_t}\right)}{I_1\left(\frac{r}{L_t}\right)} + \frac{R_{sh} L_t}{R} \frac{K_0\left(\frac{R}{L_t}\right)}{K_1\left(\frac{R}{L_t}\right)} + R_{sh} \ln\left(\frac{R}{r}\right) \right] \quad (4.5)$$

其中 I_0, I_1, K_0, K_1 是 Bessel 函数。

当 $r, R > 4L_t$ ，测量电阻简化为

$$R_{tot} \approx \frac{1}{2\pi} R_{sh} \left[L_t \left(\frac{1}{r} + \frac{1}{R} \right) + \ln\left(\frac{R}{r}\right) \right] \quad (4.6)$$

4.3 肖特基接触

4.3.1 栅金属

表 4.1 中给出各种金属和 n-GaN 之间的势垒高度，其中 Ti 和 GaN 间的势垒高度最低，Au, Pd, Ni, Pt 和 GaN 间的势垒高度都大于 0.8eV，而且 Pt 和 GaN 的

消除的办法是在同一个测试图形上同一金属化层上反复多次测试，取其最小值或将两根针靠得很近并扎在同一金属上时的电阻值近似为系统误差；另外，用以测试的图形应保持完整，图形与图形之间应有较好的隔离，以保证电流只在接触点之间所限定的空间内流动。

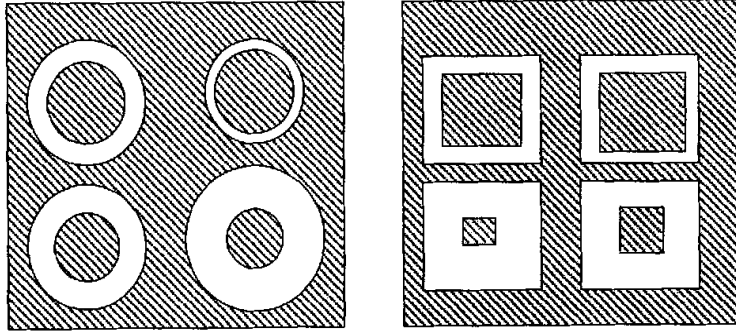


图 4.22 圆形和方形 TLM 测量图形

图 4.21 中的测量图形采用的是条形 TLM，不等间距和需要隔离是它的特点。若采用圆形和方形可略去隔离步骤，因为电流通道已被限定，不但可用于评估接触电阻，还可用来评价材料，但几何形状使数学分析复杂化。对于圆形，设 r 为内圆半径， R 为外圆半径测量电阻

$$R_{tot} = \frac{1}{2\pi} \left[\frac{R_{sh} L_t}{r} \frac{I_0\left(\frac{r}{L_t}\right)}{I_1\left(\frac{r}{L_t}\right)} + \frac{R_{sh} L_t}{R} \frac{K_0\left(\frac{R}{L_t}\right)}{K_1\left(\frac{R}{L_t}\right)} + R_{sh} \ln\left(\frac{R}{r}\right) \right] \quad (4.5)$$

其中 I_0, I_1, K_0, K_1 是 Bessel 函数。

当 $r, R > 4L_t$ ，测量电阻简化为

$$R_{tot} \approx \frac{1}{2\pi} R_{sh} \left[L_t \left(\frac{1}{r} + \frac{1}{R} \right) + \ln\left(\frac{R}{r}\right) \right] \quad (4.6)$$

4.3 肖特基接触

4.3.1 栅金属

表 4.1 中给出各种金属和 n-GaN 之间的势垒高度，其中 Ti 和 GaN 间的势垒高度最低，Au, Pd, Ni, Pt 和 GaN 间的势垒高度都大于 0.8eV，而且 Pt 和 GaN 的

势垒高度最高。由于 Au 的扩散性强,用它制作的肖特基势垒很快就会退化, Pd 的温度稳定性差,所以目前用于 GaN HEMT 器件的栅金属主要是 Ni, Pt^[15,16]。具体有 Ni/Au、Pt/Au 和 Pt/Ti/Au 等三种形式, Au 的引入主要是为了防止金属氧化,同时降低栅电阻。Ni 和 Pt 用于肖特基结构时性能都较好。与 Pt 相比, Ni 和材料表面的粘附性要好,温度稳定性好;但是 Ni 形成的势垒高度变化较大,抗氧化性差。而 Pt 的表面粘附性和温度稳定性都要比 Ni 差,但是它和 GaN 形成的势垒高度要比 Ni 的高而且势垒高度比较稳定。由于 Pt 的厚度不能太厚,所以有时在 Pt 和 Au 之间有时加入一层 Ti 来延缓 Au 的扩散。

表 4.1 金属和 n-GaN 之间的表面势垒高度

金属	Au	Pd	Ni	Pt	Ti
势垒高度 (eV)	0.88	0.92	0.99	1.08	0.58

势垒高度与接触的界面性质有关。在实际工艺时势垒的高度会由于材料和处理方法不同(如表面缺陷,金属蒸发前的表面清洗方法,化学配比的变化,表面的粗糙程度)而发生变化。同别的 III-V 族化合物一样, GaN 表面的氧化物能用 HCl 和 HF 有效的去除,碱性溶液如 NH_4OH , NaOH 也能够有效的去除表面的氧化物。

4.3.2 栅制备

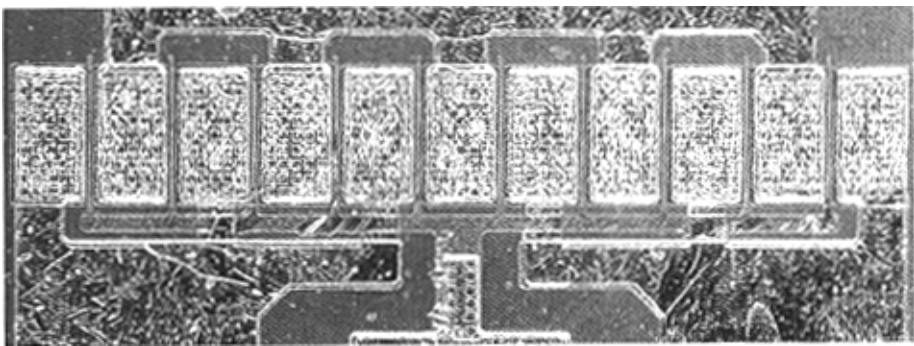


图 4.23 10 指 HEMT 器件

我们采用 Pt/Ti/Au 多层金属来制备栅。蒸发前用 HCl 处理表面,蒸发采用的是电子束蒸发。制作肖特基结,首先要形成完整的、位置准确的细栅条图形。这给栅版的套刻和光刻显影提出了更高的要求。经过反复的实验,我们采用线条控

势垒高度最高。由于 Au 的扩散性强,用它制作的肖特基势垒很快就会退化, Pd 的温度稳定性差,所以目前用于 GaN HEMT 器件的栅金属主要是 Ni, Pt^[15,16]。具体有 Ni/Au、Pt/Au 和 Pt/Ti/Au 等三种形式, Au 的引入主要是为了防止金属氧化,同时降低栅电阻。Ni 和 Pt 用于肖特基结构时性能都较好。与 Pt 相比, Ni 和材料表面的粘附性要好,温度稳定性好;但是 Ni 形成的势垒高度变化较大,抗氧化性差。而 Pt 的表面粘附性和温度稳定性都要比 Ni 差,但是它和 GaN 形成的势垒高度要比 Ni 的高而且势垒高度比较稳定。由于 Pt 的厚度不能太厚,所以有时在 Pt 和 Au 之间有时加入一层 Ti 来延缓 Au 的扩散。

表 4.1 金属和 n-GaN 之间的表面势垒高度

金属	Au	Pd	Ni	Pt	Ti
势垒高度 (eV)	0.88	0.92	0.99	1.08	0.58

势垒高度与接触的界面性质有关。在实际工艺时势垒的高度会由于材料和处理方法不同(如表面缺陷,金属蒸发前的表面清洗方法,化学配比的变化,表面的粗糙程度)而发生变化。同别的 III-V 族化合物一样, GaN 表面的氧化物能用 HCl 和 HF 有效的去除,碱性溶液如 NH_4OH , NaOH 也能够有效的去除表面的氧化物。

4.3.2 栅制备

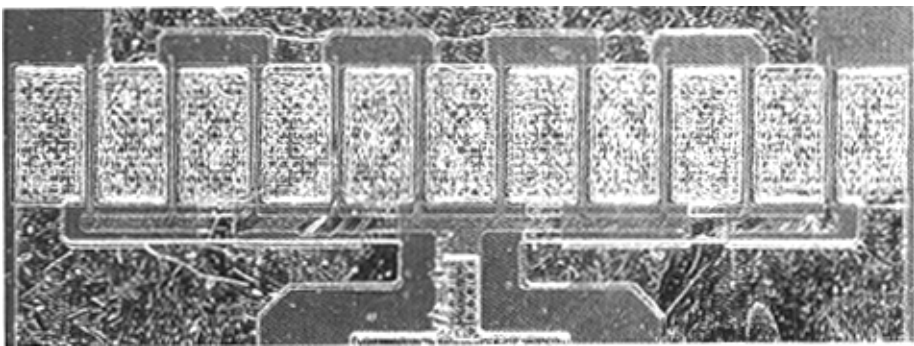


图 4.23 10 指 HEMT 器件

我们采用 Pt/Ti/Au 多层金属来制备栅。蒸发前用 HCl 处理表面,蒸发采用的是电子束蒸发。制作肖特基结,首先要形成完整的、位置准确的细栅条图形。这给栅版的套刻和光刻显影提出了更高的要求。经过反复的实验,我们采用线条控

制能力较好的 i 线正胶来光刻显影栅线条。需要指出的是, 由于 GaN 外延片是透明的, 所以光刻显影条件不能借用 GaAs 的, 必须在 GaN 片上实验光刻显影条件。图 4.23 为我们采用上述工艺制作的 10 指功率管的照片。由图可见虽然栅线条的线宽有所增大, 但是栅的完整性和成品率都很高。多次流片表明制作出来的栅重复性高。

4.3.3 势垒高度测量

势垒高度是表征肖特基势垒特性的重要参数, 对器件、电路的性能关系十分密切, 需要实验测量。测量势垒高度的实验方法有电流 - 电压特性法, 电容 - 电压特性法和光电流法。其中光电流法是一种精确而直接的势垒高度测量方法, 电流 - 电压特性法则相对比较简单^[14]。

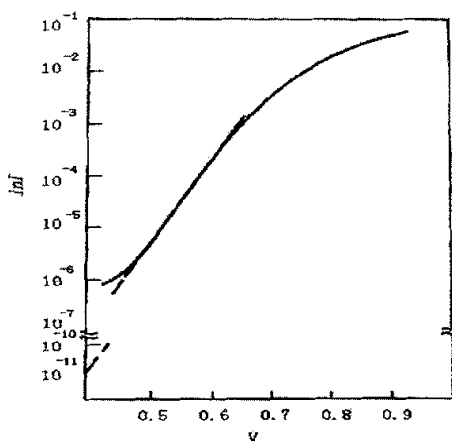


图 4.24 测量势垒高度和理想因子的伏-安特性曲线

在电流 - 电压特性法中只要测出正向的 I-V 特性就可以求出平带势垒高度 ϕ_B 和理想因子 n 。当 $V > kT/q$ 时有:

$$\ln(I) = \ln(I_s) + \frac{qV}{nkT} \quad (4.7)$$

在 $\ln I$ - V 半对数坐标图上做出实验数据并确定其取用直线的范围, 因为在小电压部分表面漏电流影响很大, 而大电流时栅电阻的作用越来越大, 以至于起主要作用。这样会因体串联电阻 (栅电阻) 造成过大的压降, 均会偏离直线, 数据不准。在低压线性段 (如图 4.24), 由斜率可知道理想因子 n

$$n = \left(\frac{q}{kT} \right) \frac{\partial V}{\partial (\ln I)} \quad (4.8)$$

而势垒高度有:

制能力较好的 i 线正胶来光刻显影栅线条。需要指出的是, 由于 GaN 外延片是透明的, 所以光刻显影条件不能借用 GaAs 的, 必须在 GaN 片上实验光刻显影条件。图 4.23 为我们采用上述工艺制作的 10 指功率管的照片。由图可见虽然栅线条的线宽有所增大, 但是栅的完整性和成品率都很高。多次流片表明制作出来的栅重复性高。

4.3.3 势垒高度测量

势垒高度是表征肖特基势垒特性的重要参数, 对器件、电路的性能关系十分密切, 需要实验测量。测量势垒高度的实验方法有电流 - 电压特性法, 电容 - 电压特性法和光电流法。其中光电流法是一种精确而直接的势垒高度测量方法, 电流 - 电压特性法则相对比较简单^[14]。

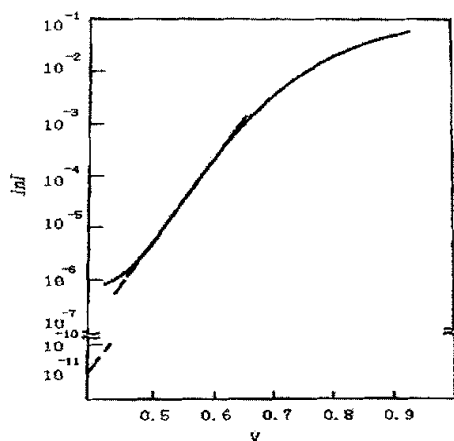


图 4.24 测量势垒高度和理想因子的伏-安特性曲线

在电流 - 电压特性法中只要测出正向的 I-V 特性就可以求出平带势垒高度 ϕ_B 和理想因子 n 。当 $V > kT/q$ 时有:

$$\ln(I) = \ln(I_s) + \frac{qV}{nkT} \quad (4.7)$$

在 $\ln I$ - V 半对数坐标图上做出实验数据并确定其取用直线的范围, 因为在小电压部分表面漏电流影响很大, 而大电流时栅电阻的作用越来越大, 以至于起主要作用。这样会因体串联电阻 (栅电阻) 造成过大的压降, 均会偏离直线, 数据不准。在低压线性段 (如图 4.24), 由斜率可知道理想因子 n

$$n = \left(\frac{q}{kT} \right) \frac{\partial V}{\partial (\ln I)} \quad (4.8)$$

而势垒高度有:

$$\phi_B = kT \ln \left(\frac{A^* A T^2}{I_S} \right) \quad (4.9)$$

其中 Richardson 常数 $A^* = \frac{4\pi m^* q k^2}{h^3}$, k 为玻尔兹曼常数, h 为普朗克常数, m^* 为电子有效质量, T 为温度, A 为栅结面。栅结面 A 难以精确测量, 所以截面积没有准确数值。但由于截面积在对数里面, 它引起的误差对势垒的影响很小, 截面积可用栅长为半径的半圆柱面等效, 因此还是可以求出势垒高度。势垒高度的具体分析测量计算详见第五章。

4.4 工艺流程

在各单项工艺研究的基础上, 我们开发出两套分别采用台面隔离和注入隔离的 GaN HEMT 器件的完整工艺流程。图 4-21 是两套工艺制备的器件的结构示意图。采用第二章中的材料结构, 使用第三章中设计的实验版图, 进行实际投片, 经过多次的流片, 不但验证了我们开发出来的两套完整工艺流程的可行性, 还验证了工艺的稳定性, 采用这两套工艺制备出来的单指器件的成品率都达到 90% 以上。

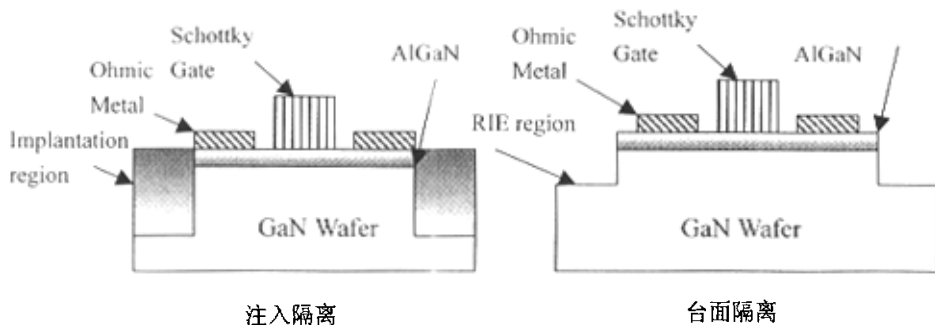


图 4.25 器件结构示意图

下面分别给出这两套工艺的简要流程。

(一) 台面隔离

- (1) 光刻第一版: 标记金属, AZ5214E 胶, 阳版反转
- (2) 蒸发标记金属 Ti/Al/Ti/Au, 剥离
- (3) PECVD 介质 SiO_2
- (4) 套刻第二版: 岛版, S9918 胶, 阳版
- (5) 腐蚀 SiO_2

$$\phi_B = kT \ln \left(\frac{A^* A T^2}{I_S} \right) \quad (4.9)$$

其中 Richardson 常数 $A^* = \frac{4\pi m^* q k^2}{h^3}$, k 为玻尔兹曼常数, h 为普朗克常数, m^* 为电子有效质量, T 为温度, A 为栅结面。栅结面 A 难以精确测量, 所以截面积没有准确数值。但由于截面积在对数里面, 它引起的误差对势垒的影响很小, 截面积可用栅长为半径的半圆柱面等效, 因此还是可以求出势垒高度。势垒高度的具体分析测量计算详见第五章。

4.4 工艺流程

在各单项工艺研究的基础上, 我们开发出两套分别采用台面隔离和注入隔离的 GaN HEMT 器件的完整工艺流程。图 4-21 是两套工艺制备的器件的结构示意图。采用第二章中的材料结构, 使用第三章中设计的实验版图, 进行实际投片, 经过多次的流片, 不但验证了我们开发出来的两套完整工艺流程的可行性, 还验证了工艺的稳定性, 采用这两套工艺制备出来的单指器件的成品率都达到 90% 以上。

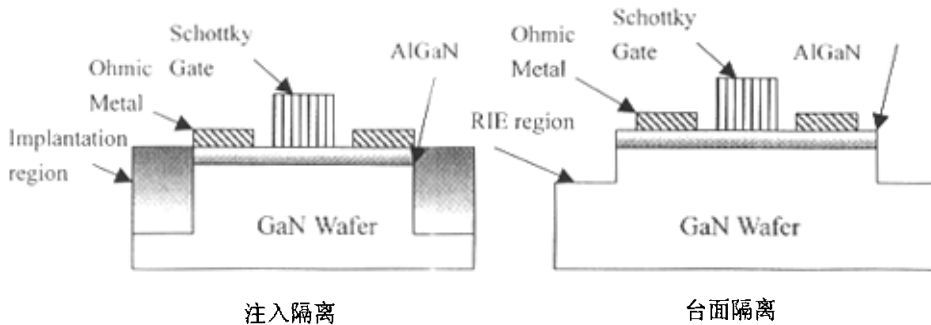


图 4.25 器件结构示意图

下面分别给出这两套工艺的简要流程。

(一) 台面隔离

- (1) 光刻第一版: 标记金属, AZ5214E 胶, 阳版反转
- (2) 蒸发标记金属 Ti/Al/Ti/Au, 剥离
- (3) PECVD 介质 SiO_2
- (4) 套刻第二版: 岛版, S9918 胶, 阳版
- (5) 腐蚀 SiO_2

- (6) RIE 刻岛, $\text{Cl}_2/\text{CH}_4/\text{Ar}/\text{He} = 150/20/35/20\text{sccm}$
 - (7) 套刻第三版: 源漏金属, AZ5214E 胶, 阳版反转
 - (8) 蒸发源漏金属 Ti/Al/Ti/Au, 剥离
 - (9) 源漏金属合金, 750°C , 30s
 - (10) 套刻第四版: 栅金属, 阴版。
 - (11) 蒸发栅金属 Pt/Ti/Au, 剥离
 - (12) PECVD 复合介质层, $\text{SiO}_2/\text{Si}_3\text{N}_4$
 - (13) 套刻第五版: 介质刻孔, S9918 胶, 阴版
 - (14) 刻蚀 Si_3N_4
 - (15) 湿法腐蚀 SiO_2
 - (16) 套刻第六版: 布线金属, S9918, 阳版反转
 - (17) 蒸发布线金属 Ti/Au, 剥离
 - (18) 套刻第七版: 加厚金属, S9918, 阳版反转
 - (19) 蒸发布线金属 Ti/Au, 剥离
- (二) 注入隔离
- (1) 光刻第一版: 标记金属, AZ5214E 胶, 阳版反转
 - (2) 蒸发标记金属 Ti/Al/Ti/Au, 剥离
 - (3) 套刻第二版: 源漏金属, AZ5214E 胶, 阳版反转
 - (4) 蒸发源漏金属 Ti/Al/Ti/Au, 剥离
 - (5) 源漏金属合金, 750°C , 30s
 - (6) PECVD 介质 SiO_2
 - (7) 套刻第三版: 岛版, S9918 胶
 - (8) 湿法腐蚀 SiO_2
 - (9) 套刻第三版: 岛版, P4620 胶
 - (10) 离子注入
 - (11) 套刻第四版: 栅金属, 阳版
 - (12) 蒸发栅金属 Pt/Ti/Au, 剥离
 - (13) PECVD 复合介质层, $\text{SiO}_2/\text{Si}_3\text{N}_4$
 - (14) 套刻第五版: 介质刻孔, S9918 胶, 阴版
 - (15) 刻蚀 Si_3N_4

- (16) 湿法腐蚀 SiO_2
- (17) 套刻第六版: 布线金属, S9918
- (18) 蒸发布线金属: Ti/Au, 剥离
- (19) 套刻第七版: 加厚金属, S9918
- (20) 蒸发布线金属 Ti/Au, 剥离

4.5 小结

本章主要讨论了我们自行研制成功的 AlGaIn/GaN HEMT 器件的各单项工艺。着重研究的关键单项工艺有: 器件隔离、欧姆接触、肖特基接触。在器件隔离方面不但实验了 ICP 和 RIE 两种干法刻蚀方法, 还成功的将注入隔离工艺引入 GaN 基 HEMT 器件的制备; 在欧姆接触方面, 通过大量的合金实验, 研制出一种基于 Ti/Al/Ti/Au, 接触电阻和表面形貌均比较好的欧姆接触制备方案; 研究了 Pt/Ti/Au 多层金属和 GaN 材料之间的肖特基接触, 多次流片验证栅的重复性很好, 同时栅的完整性和成品率都很高。在各单项工艺研究的基础上, 开发出分别采用基于台面隔离和注入隔离的两套完整工艺流程。经过多次的流片验证, 不但验证了我们开发出来的两套完整工艺流程的可行性, 还验证了这两套工艺的稳定性, 采用这两套工艺制备出来的单指器件的成品率都达到 90% 以上。

- (16) 湿法腐蚀 SiO_2
- (17) 套刻第六版: 布线金属, S9918
- (18) 蒸发布线金属: Ti/Au, 剥离
- (19) 套刻第七版: 加厚金属, S9918
- (20) 蒸发布线金属 Ti/Au, 剥离

4.5 小结

本章主要讨论了我们自行研制成功的 AlGaIn/GaN HEMT 器件的各单项工艺。着重研究的关键单项工艺有: 器件隔离、欧姆接触、肖特基接触。在器件隔离方面不但实验了 ICP 和 RIE 两种干法刻蚀方法, 还成功的将注入隔离工艺引入 GaN 基 HEMT 器件的制备; 在欧姆接触方面, 通过大量的合金实验, 研制出一种基于 Ti/Al/Ti/Au, 接触电阻和表面形貌均比较好的欧姆接触制备方案; 研究了 Pt/Ti/Au 多层金属和 GaN 材料之间的肖特基接触, 多次流片验证栅的重复性很好, 同时栅的完整性和成品率都很高。在各单项工艺研究的基础上, 开发出分别采用基于台面隔离和注入隔离的两套完整工艺流程。经过多次的流片验证, 不但验证了我们开发出来的两套完整工艺流程的可行性, 还验证了这两套工艺的稳定性, 采用这两套工艺制备出来的单指器件的成品率都达到 90%以上。

第五章 测试结果与分析

本章将给出采用两套工艺制备出的 AlGaN/GaN HEMT 器件的各种测试结果，同时对采用台面隔离和注入隔离两套工艺制备的 GaN HEMT 器件性能进行了对比和分析。还分析了 GaN 缓冲层的电绝缘性和各种器件结构对器件性能的影响；最后给出欧姆接触电阻率和肖特基势垒高度的测试分析结果。

5.1 AlGaN/GaN HEMT 器件性能

5.1.1 直流特性

对采用台面隔离制备出来的器件进行直流和脉冲输出特性和高频测试。测量采用的仪器是 HP4155A 半导体特性分析仪、SS-2000 半导体器件特性脉冲测试仪。

图 5.1 为采用干法刻蚀工艺获得的 AlGaN/GaN HEMT 器件的结构示意图。所采用的外延片为第二章中给出的样片一。室温下霍尔测量得出该材料的二维电子气的浓度和迁移率约为 $1.3 \times 10^{13}/\text{cm}^2$ ， $1120\text{cm}^2/\text{V}\cdot\text{s}$ 。图 5.2 为制备出器件的俯视图。

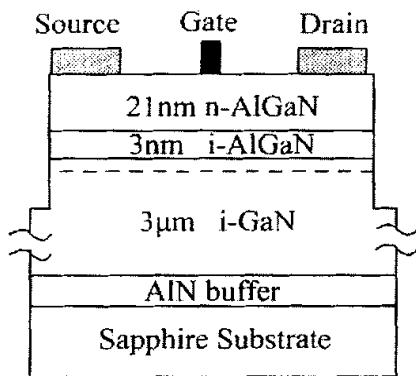


图 5.1 干法刻蚀获得器件的结构示意图

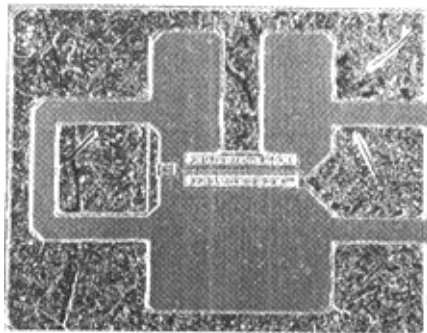


图 5.2 GaN HEMT 器件的俯视图

（一）输出特性

采用 HP4155A 半导体特性分析仪，测量得到 AlGaN/GaN HEMT 器件的输出特性曲线如图 5.3 所示。器件的最大电流密度达到 $1\text{A}/\text{mm}$ ，为目前国内报道的最高值。器件的尺寸为：源漏间距为 $4\mu\text{m}$ ，栅长为 $1.0\mu\text{m}$ ，栅宽为 $80\mu\text{m}$ 。测试的条件为：栅压从 $+1\text{V}$ 降到 -6V ，步距为 -1V 。

第五章 测试结果与分析

本章将给出采用两套工艺制备出的 AlGaN/GaN HEMT 器件的各种测试结果，同时对采用台面隔离和注入隔离两套工艺制备的 GaN HEMT 器件性能进行了对比和分析。还分析了 GaN 缓冲层的电绝缘性和各种器件结构对器件性能的影响；最后给出欧姆接触电阻率和肖特基势垒高度的测试分析结果。

5.1 AlGaN/GaN HEMT 器件性能

5.1.1 直流特性

对采用台面隔离制备出来的器件进行直流和脉冲输出特性和高频测试。测量采用的仪器是 HP4155A 半导体特性分析仪、SS-2000 半导体器件特性脉冲测试仪。

图 5.1 为采用干法刻蚀工艺获得的 AlGaN/GaN HEMT 器件的结构示意图。所采用的外延片为第二章中给出的样片一。室温下霍尔测量得出该材料的二维电子气的浓度和迁移率约为 $1.3 \times 10^{13}/\text{cm}^2$ ， $1120\text{cm}^2/\text{V}\cdot\text{s}$ 。图 5.2 为制备出器件的俯视图。

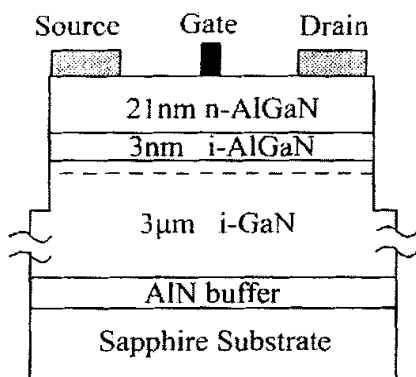


图 5.1 干法刻蚀获得器件的结构示意图

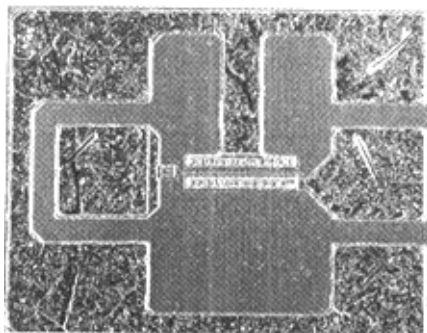


图 5.2 GaN HEMT 器件的俯视图

（一）输出特性

采用 HP4155A 半导体特性分析仪，测量得到 AlGaN/GaN HEMT 器件的输出特性曲线如图 5.3 所示。器件的最大电流密度达到 $1\text{A}/\text{mm}$ ，为目前国内报道的最高值。器件的尺寸为：源漏间距为 $4\mu\text{m}$ ，栅长为 $1.0\mu\text{m}$ ，栅宽为 $80\mu\text{m}$ 。测试的条件为：栅压从 $+1\text{V}$ 降到 -6V ，步距为 -1V 。

(1) 饱和漏电流 I_{DSS} : 栅源短路时, 源漏直接施加额定电压时的源漏电流。我们将额定电压值定为 5V, 测得栅宽为 $80\mu\text{m}$ 的器件的 I_{DSS} 平均为 66.7mA。

(2) 膝点电压 V_{sat} : 它指的是栅源短路条件下, 源漏电流为 $0.9I_{DSS}$ 时的源漏之间的电压值。测得膝点电压为 4V。

(3) 栅源夹断电压 V_p : 源漏电压为规定值时, 调节栅源之间的反向偏压使源漏电流下降到额定值时的栅源电压。源漏电压规定值常为 5V, 源漏电流额定值为 $100\mu\text{A}$ 。由于器件存在泄漏电流, 我们将电流不再随栅压改变时的栅压近似看作夹断电压, 其值约为 -5V。

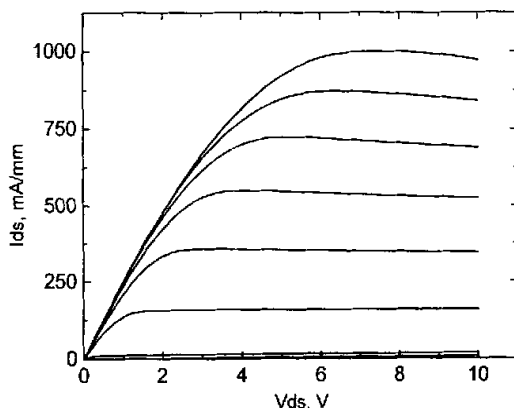


图 5.3 AlGaIn/GaN HEMT 器件输出特性曲线

图 5.4 对比了同一器件分别在脉冲测试和直流测试条件下输出特性曲线。从图中我们看到在脉冲测试条件下器件的输出电流要比在直流测试条件下高出近 5mA, 同时膝点电压降低。由此说明改善器件的散热可以进一步提高器件的性能。

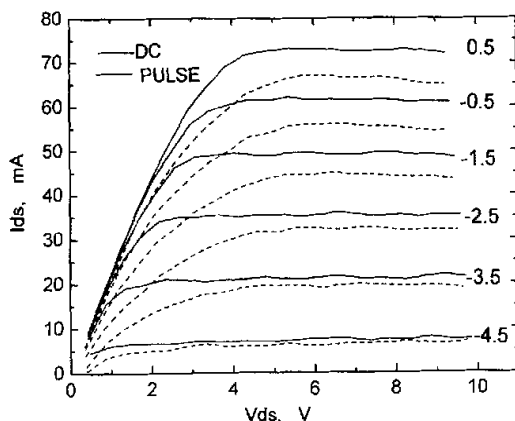


图 5.4 脉冲测试和直流测试下输出特性曲线的对比

(二) 转移特性

器件的转移特性曲线是在源漏电压一定的条件下，跨导和源漏电流随栅源电压的变化曲线。图 5.5 给出栅长为 $1.0\ \mu\text{m}$ ，栅宽为 $80\ \mu\text{m}$ ，源漏间距为 $4\ \mu\text{m}$ 的器件转移特性曲线，测试条件：源漏偏置 $V_{ds}=5\text{V}$ 。由图可见器件的最大跨导达到 198mS/mm ，为目前国内报道的最高值，而且跨导曲线在比较宽的范围内随栅压的变化不大，表现出平坦性。

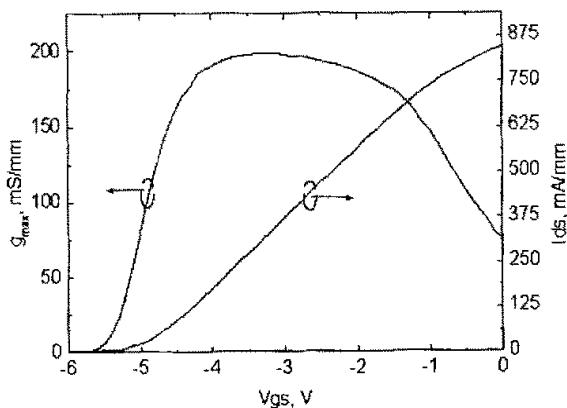


图 5.5 转移特性曲线

(三) 肖特基特性

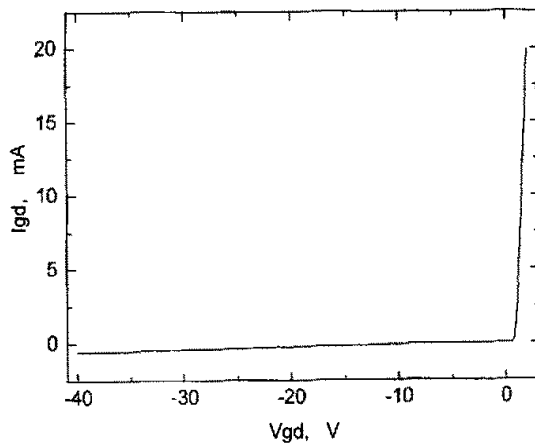


图 5.6 栅源间 I-V 特性曲线

图 5.6 为栅源间肖特基势垒的 I-V 特性曲线，由图可见栅源间反向击穿电压大于 40V 。反向漏电流在栅源电压为 -10V 下只有微安量级，随着栅源间电压的增大，反向漏电流增加，在 -40V 下达到几百个微安。

(四) 源漏击穿特性

图 5.7 给出的是栅宽为 $40\mu\text{m}$ ，源漏间距为 $4\mu\text{m}$ 的 GaN HEMT 器件的击穿特性曲线。从图 5.7 可见关态下源漏间击穿电压大于 40V (HP4155 的电压测量范围: $\leq 40\text{V}$)。栅压为 -2V , -1V , 0V 下，源漏间的击穿电压分别为 39V , 28V 和 24V ，远远大于 GaAs HEMT 器件的击穿电压。

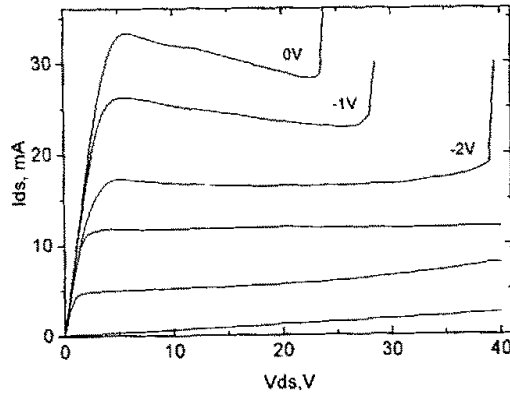


图 5.7 GaN HEMT 器件的开态击穿特性

器件击穿电压会随着电场强度增大和诱发碰撞电离的载流子数增多而降低。当击穿电压主要由电场强度决定时，降低栅压会导致器件中电场强度的提高，击穿电压减小，击穿电压随栅压的变化将如图 5.8 (a) 示。当击穿电压主要由诱发碰撞电离的载流子浓度决定时，增加栅压使器件的电流提升，同时诱发碰撞电离的载流子数增多，击穿电压降低。在 HEMT 器件中，击穿主要是由诱发碰撞电离的载流子数决定的，所以击穿电压随着栅压的增大而降低，如图 5.8 (b) 示。

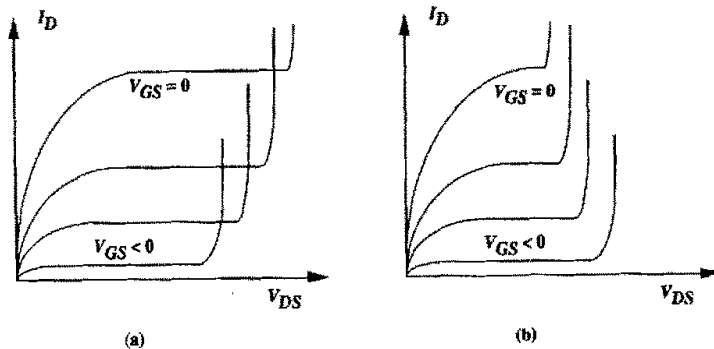


图 5.8 击穿电压与栅压的关系

由图 5.7 还可见，器件在源漏间电流达到 33mA 时出现了负的微分输出电阻 (NDR) 效应。出现 NDR 现象的原因是由于我们实验所采用的 GaN 外延片是生

长在蓝宝石衬底上的，所以器件的散热性能不是很好，热效应会导致 2DEG 的迁移率和电子饱和速度降低。因此，当输出电流增大时，由于自热效应，器件的结温上升，从而使源漏间的输出电流降低，相当于负反馈作用，阻碍了电流的进一步增大和器件温度的进一步提高。

5.1.2 高频性能

用 HP8510C 网络分析仪和 CASCADE 探针台测试 AlGaIn/GaN HEMT 器件单管的高频特性。器件的栅长为 $1.0\ \mu\text{m}$ ，栅宽为 $100\ \mu\text{m}$ ，源漏间距为 $4\ \mu\text{m}$ 。测得器件的截止频率 f_t 为 18.7GHz ，采用 G_{max} 外推方式得出最高振荡频率 f_{max} 为 19.1GHz ，图 5.9 给出了该器件的频率特性。图 5.10 给出的是器件的 Smith 圆图。

我们对比了不同尺寸晶体管的截止频率和最大振荡频率。对比的三种不同尺寸管子分别是：源漏间距 $6\ \mu\text{m}$ ，栅长 $1.5\ \mu\text{m}$ ，栅宽 $100\ \mu\text{m}$ ；源漏间距 $6\ \mu\text{m}$ ，栅长 $1.5\ \mu\text{m}$ ，栅宽 $80\ \mu\text{m}$ ；源漏间距 $6\ \mu\text{m}$ ，栅长 $0.8\ \mu\text{m}$ ，栅宽 $80\ \mu\text{m}$ 。三种尺寸的管子的结构相同，第一和第二种尺寸器件的栅宽不同，第二种和第三种尺寸器件的栅长不同，这样可以分别对比出栅宽和栅长对器件的截止频率和最高振荡频率的影响。用测量的 S 参数推出 H_{21} 和 G_{max} ，分别如图 5.11 和图 5.12 所示。

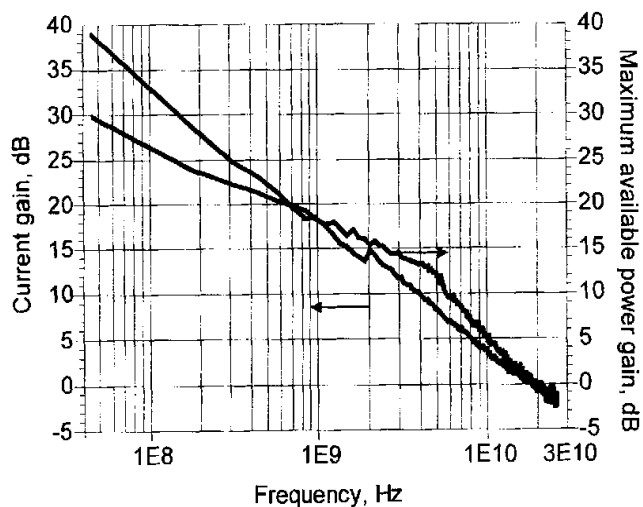


图 5.9 器件的频率特性

长在蓝宝石衬底上的，所以器件的散热性能不是很好，热效应会导致 2DEG 的迁移率和电子饱和速度降低。因此，当输出电流增大时，由于自热效应，器件的结温上升，从而使源漏间的输出电流降低，相当于负反馈作用，阻碍了电流的进一步增大和器件温度的进一步提高。

5.1.2 高频性能

用 HP8510C 网络分析仪和 CASCADE 探针台测试 AlGaIn/GaN HEMT 器件单管的高频特性。器件的栅长为 $1.0\ \mu\text{m}$ ，栅宽为 $100\ \mu\text{m}$ ，源漏间距为 $4\ \mu\text{m}$ 。测得器件的截止频率 f_t 为 18.7GHz ，采用 G_{max} 外推方式得出最高振荡频率 f_{max} 为 19.1GHz ，图 5.9 给出了该器件的频率特性。图 5.10 给出的是器件的 Smith 圆图。

我们对比了不同尺寸晶体管的截止频率和最大振荡频率。对比的三种不同尺寸管子分别是：源漏间距 $6\ \mu\text{m}$ ，栅长 $1.5\ \mu\text{m}$ ，栅宽 $100\ \mu\text{m}$ ；源漏间距 $6\ \mu\text{m}$ ，栅长 $1.5\ \mu\text{m}$ ，栅宽 $80\ \mu\text{m}$ ；源漏间距 $6\ \mu\text{m}$ ，栅长 $0.8\ \mu\text{m}$ ，栅宽 $80\ \mu\text{m}$ 。三种尺寸的管子的结构相同，第一和第二种尺寸器件的栅宽不同，第二种和第三种尺寸器件的栅长不同，这样可以分别对比出栅宽和栅长对器件的截止频率和最高振荡频率的影响。用测量的 S 参数推出 H_{21} 和 G_{max} ，分别如图 5.11 和图 5.12 所示。

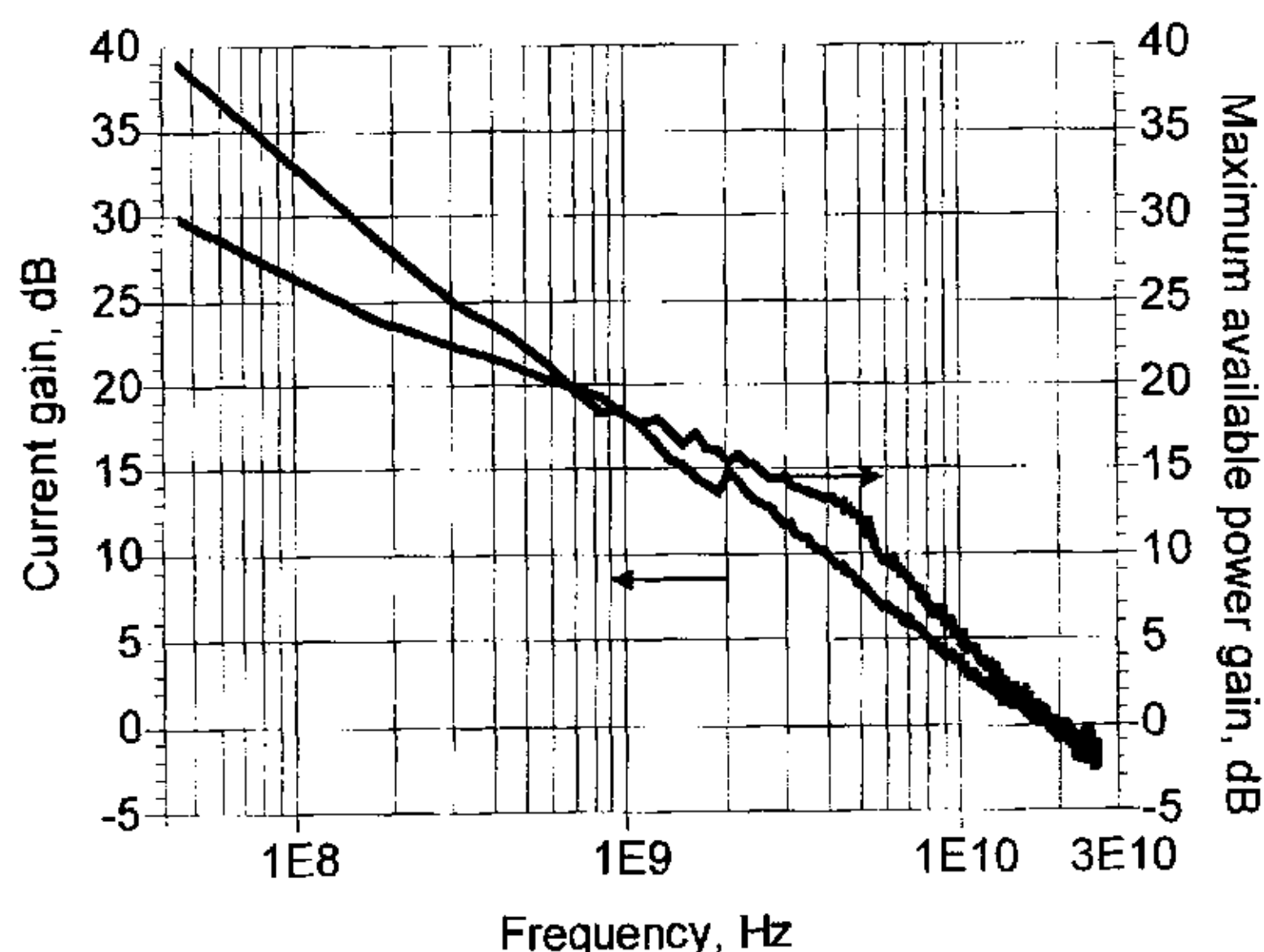


图 5.9 器件的频率特性

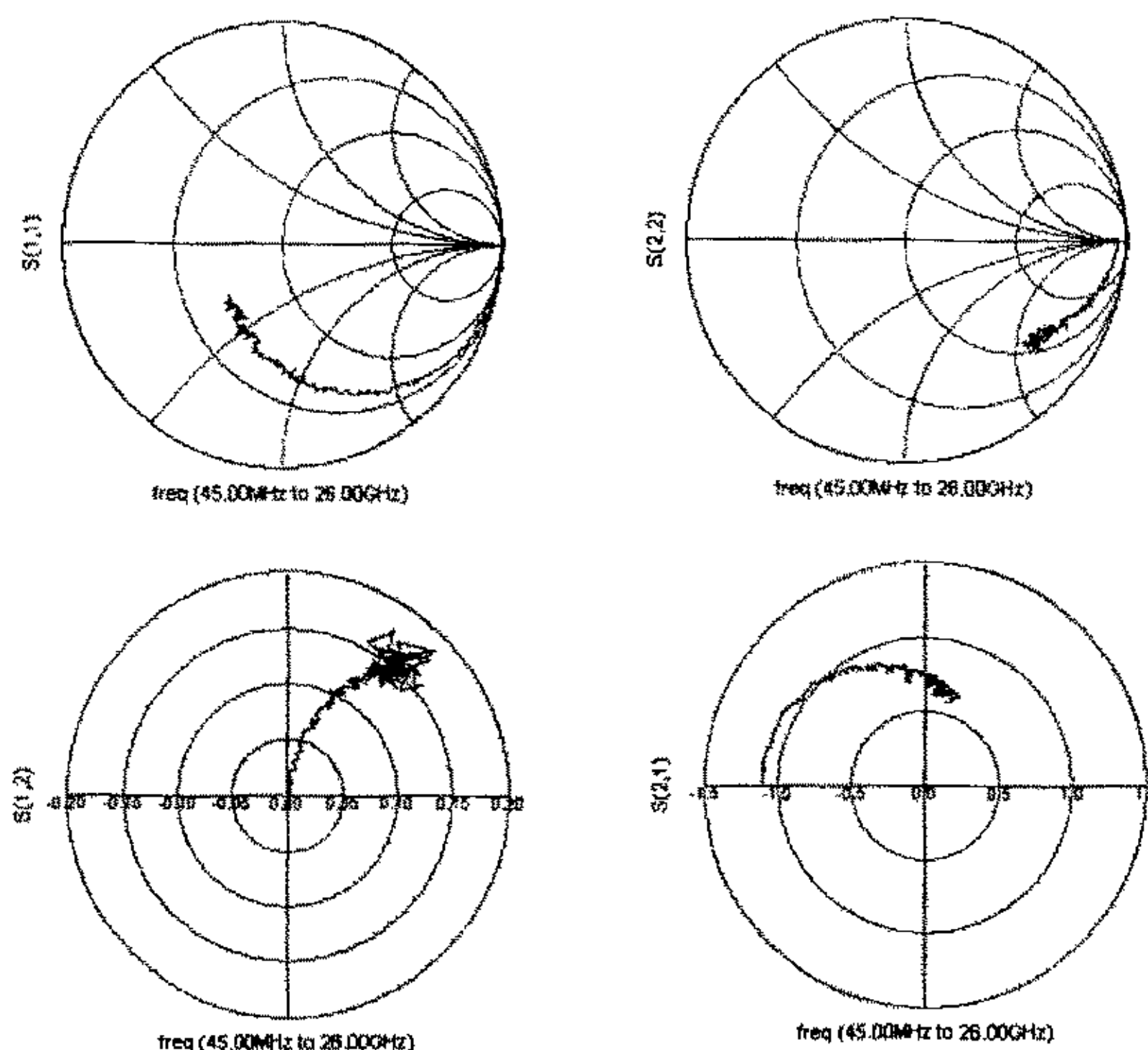


图 5.10 器件的 Smith 圆图

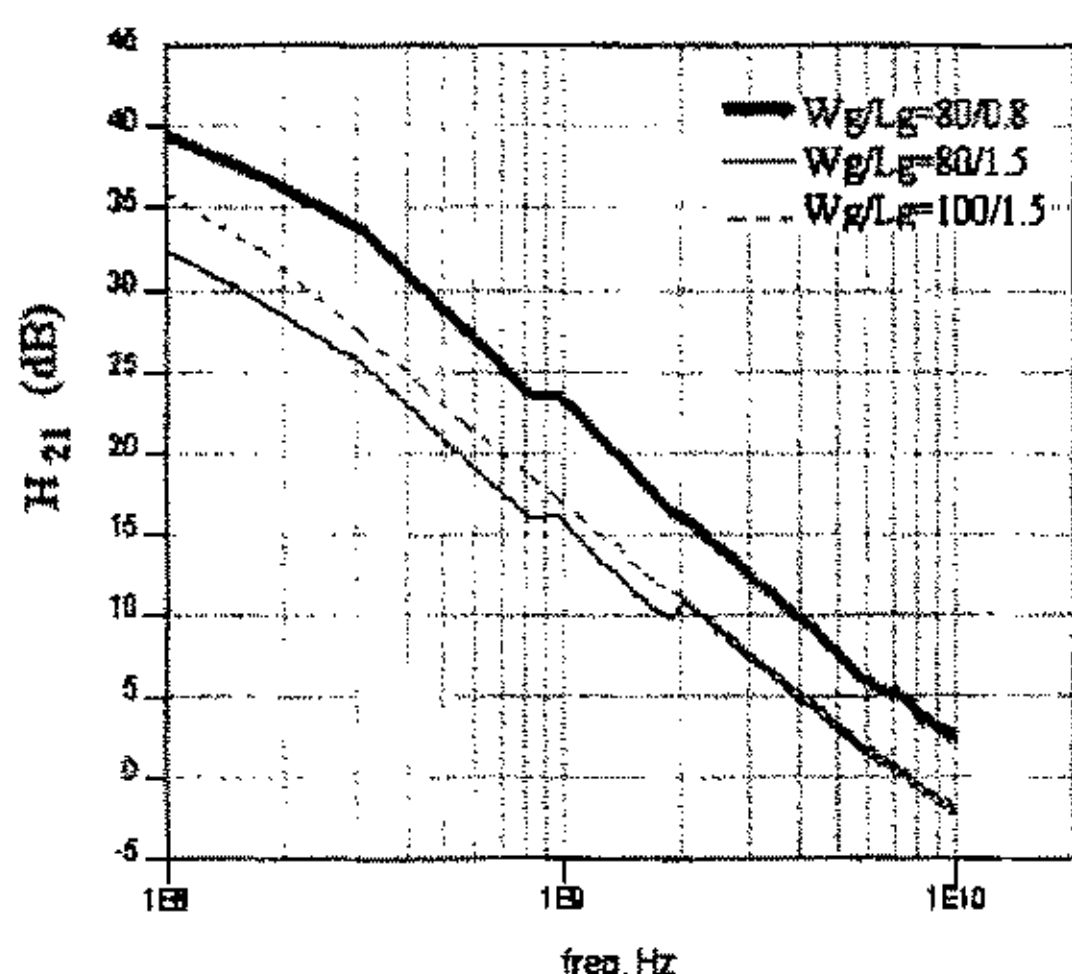


图 5.11 不同尺寸器件的截止频率的对比

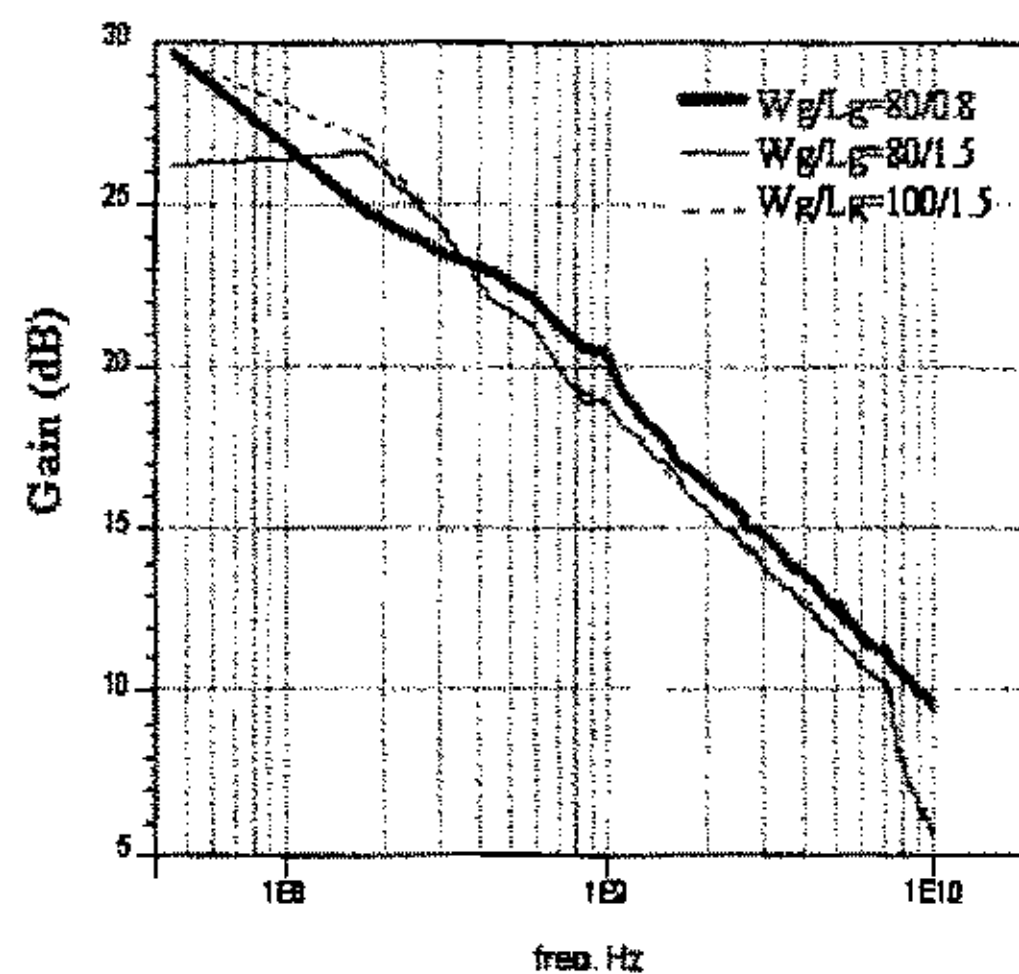


图 5.12 不同尺寸器件的最大振荡频率的对比

从图 5.11 的测量数据可以看出，截止频率随着栅长尺寸的减小而增大。这是因为截止频率 f_T 的物理含义是载流子在栅下输运所需时间对应的频率数，截止频率和栅长近似有以下关系：

$$f_T = \frac{v_s}{2\pi L_g}$$

其中 v_s 为载流子的饱和漂移速率， L_g 为栅长。因而缩短栅长使得 f_T 增大。图 5.11 还表明栅宽对器件的 f_T 影响不大。图 5.12 的测量数据显示了 f_{max} 随着栅长尺寸的减小而增大。这是由于器件除尺寸不同外，工艺和结构都相同，这样器件的寄生参数也相同。这样 f_{max} 就主要由 f_T 来决定。

5.2 GaN HEMT 多指功率器件性能

AlGaN/GaN HEMT 器件在大功率领域有很大的应用前景。我们设计了指数分别为 6 指, 10 指和 20 指的功率器件。图 5.13 为我们制造出来的 20 指器件照片, 该器件的栅宽达到 1.6mm, 单指栅长为 $0.8\mu\text{m}$, 栅宽为 $80\mu\text{m}$, 源漏间距为 $4\mu\text{m}$, 栅与栅之间的距离为 $45\mu\text{m}$ 。

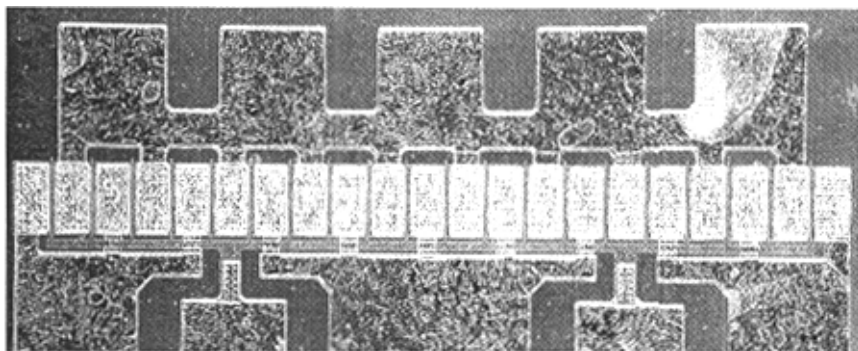


图 5.13 20 指 GaN 功率器件

利用脉冲测试仪对 20 指器件进行在片测量, 器件的输出特性曲线如图 5.14 示。在栅压为 0.5V 下, 器件的最大电流达到 1.54A, 最大电流密度为 962.5mA/mm 。封装后 20 指器件在 2GHz 下的功率增益为 2dB。要提高器件的功率增益, 还需要在器件封装和散热方面进行深入的研究。图 5.15 为器件的击穿特性曲线, 脉冲测试下器件的关态击穿电压为 16.4V, 开态击穿电压为 14.4V, 开态和关态击穿电压差值不大。

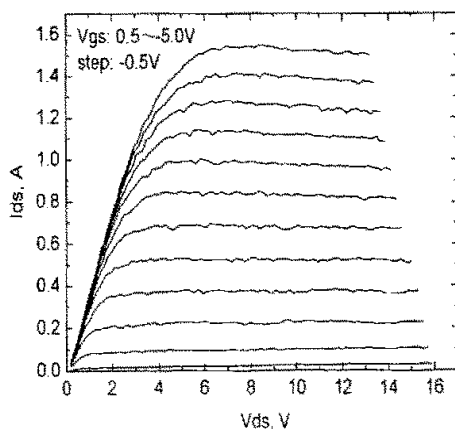


图 5.14 20 指器件的输出特性曲线

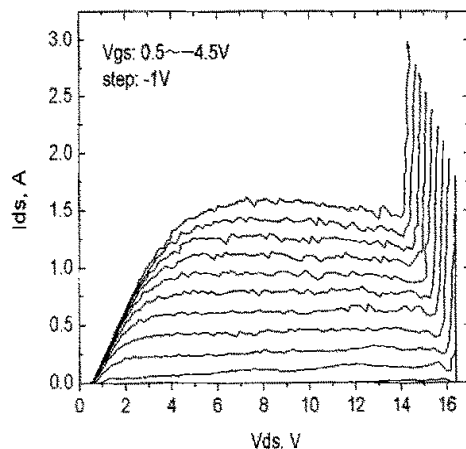


图 5.15 20 指器件的击穿特性曲线

5.3 注入隔离的器件

与干法刻蚀相比,采用注入隔离可以获得平面化结构,有利于集成化时成品率的提高。为此我们研究并开发出了一套采用离子注入进行器件隔离的 GaN HEMT 器件工艺流程,并在样片二上实验了该套工艺。图 5.16 为用注入工艺制造的器件的结构示意图。图 5.17 为制备出器件的俯视图,和图 5.2 对比可见采用注入隔离的器件形貌要好于采用干法刻蚀获得的器件的形貌。

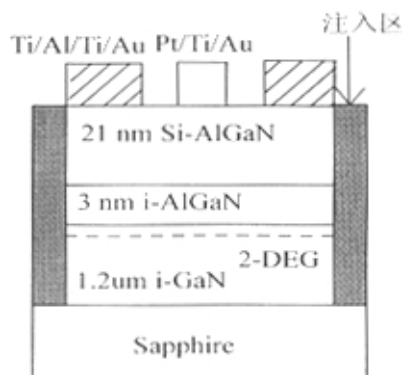


图 5.16 注入隔离获得器件的结构示意图

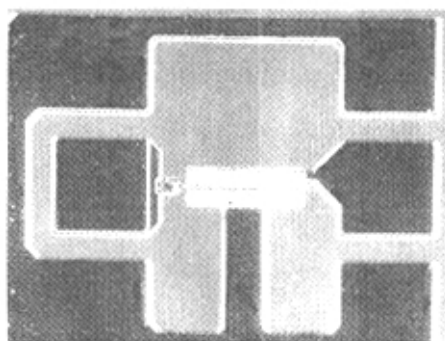


图 5.17 器件的俯视图

5.3.1 测试与分析

图 5.18 比较了采用注入隔离和 RIE 刻蚀技术制造出器件的肖特基势垒 I-V 特性曲线。由图可见用注入隔离方法获得的器件的肖特基势垒的正向开启电压大,反向漏电小。当反向偏压加到 -10V 时,用刻蚀方法形成的器件的肖特基势垒的漏电流达到 $7.3\mu\text{A}$ 。而采用注入隔离获得的器件的反向漏电只有 $0.21\mu\text{A}$, 反向漏电流降低了 1 个数量级。

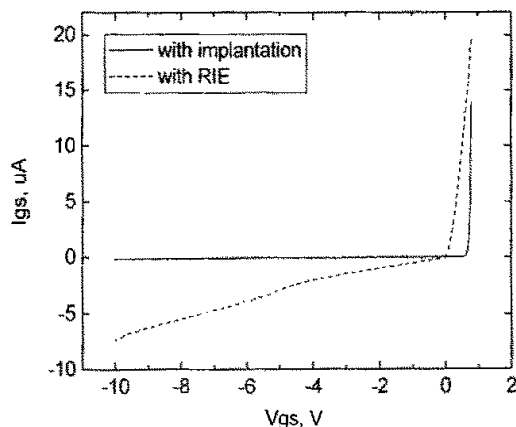


图 5.18 栅源间肖特基势垒的 I-V 特性曲线的比较

5.3 注入隔离的器件

与干法刻蚀相比,采用注入隔离可以获得平面化结构,有利于集成化时成品率的提高。为此我们研究并开发出了一套采用离子注入进行器件隔离的 GaN HEMT 器件工艺流程,并在样片二上实验了该套工艺。图 5.16 为用注入工艺制造的器件的结构示意图。图 5.17 为制备出器件的俯视图,和图 5.2 对比可见采用注入隔离的器件形貌要好于采用干法刻蚀获得的器件的形貌。

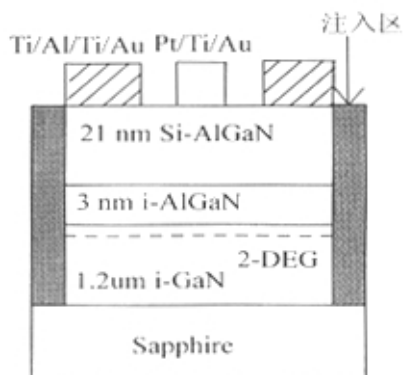


图 5.16 注入隔离获得器件的结构示意图

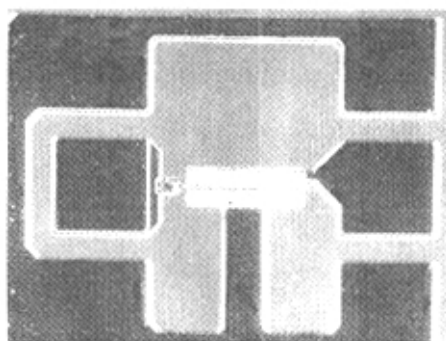


图 5.17 器件的俯视图

5.3.1 测试与分析

图 5.18 比较了采用注入隔离和 RIE 刻蚀技术制造出器件的肖特基势垒 I-V 特性曲线。由图可见用注入隔离方法获得的器件的肖特基势垒的正向开启电压大,反向漏电小。当反向偏压加到-10V 时,用刻蚀方法形成的器件的肖特基势垒的漏电流达到 $7.3\mu\text{A}$ 。而采用注入隔离获得的器件的反向漏电只有 $0.21\mu\text{A}$,反向漏电流降低了 1 个数量级。

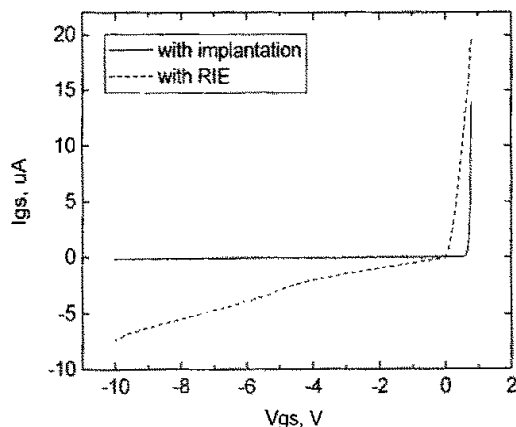


图 5.18 栅源间肖特基势垒的 I-V 特性曲线的比较

图 5.19、图 5.20 分别为用注入和干法刻蚀两种工艺制造的 HEMT 器件的直流输出特性曲线。其中图 5.19 (b) 和 5.20 (b) 为在阈值点附近的输出特性曲线。由图可见, 用注入工艺制造的器件在栅压为 -3V 时能够很好的夹断, 此时源漏间电流约几十纳安, 对干法刻蚀工艺形成的器件, 当栅压从 -7V 降到 -8V 时, 源漏间电流几乎不变, 电流大小约为几百微安, 这部分电流主要是场区的泄漏电流, 栅对这部分电流没有控制作用。

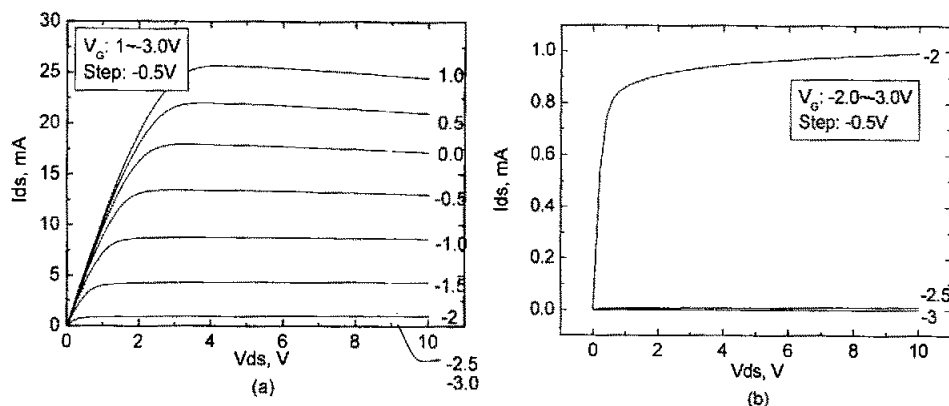


图 5.19 采用注入隔离制造的 HEMT 器件的输出特性曲线

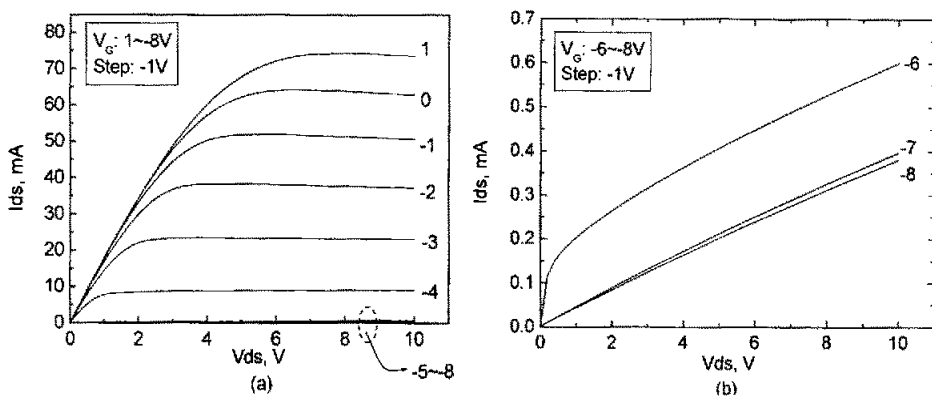


图 5.20 采用 RIE 制造的 HEMT 器件的输出特性曲线

GaN 缓冲层电绝缘性差是导致器件漏电的主要原因。由于 GaN 材料在生长过程中存在自掺杂现象, 使得 GaN 缓冲层的电绝缘性不高。用于干法刻蚀工艺进行隔离, 由于刻蚀的深度为 300nm, 所以无法消除材料绝缘性不好带来的漏电。若加大刻蚀的深度, 又会给金属爬坡带来问题。而离子注入则可以通过调整注入的能量和剂量来实现场区隔离。测量表明, 注入后两个相隔为 30 μm 的有源区之间的电流在 10V 下的也只有纳安量级。器件与器件之间得到了有效的隔离。而刻岛后 (台面高度为

300nm) 两个相隔为 $30\mu\text{m}$ 的有源区之间的电流在 5V 下的已经达到几十个微安, 说明有源区未得到有效的隔离。另外在干法刻蚀中, 栅是引到绝缘性能差的 GaN 缓冲层上, 这会导致肖特基势垒性能下降, 加大漏电; 而在注入隔离的方法中, 栅是引到电绝缘的注入区上, 故肖特基的性能好, 器件的栅控能力强。

图 5.21 为采用注入工艺制备的器件的输出特性曲线, 其源漏击穿电压大于 40V, 如图 5.22 所示, 栅漏间的反向击穿电压也大于 40V, -40V 下的反向漏电流仅为 2.6 μA 。

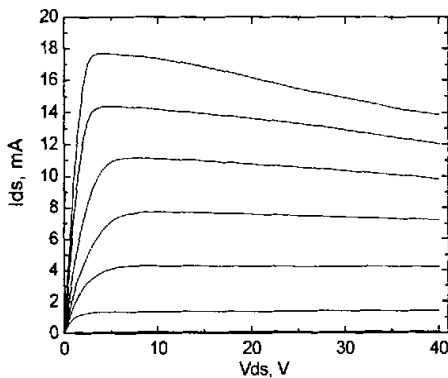


图 5.21 大电压下的输出特性曲线

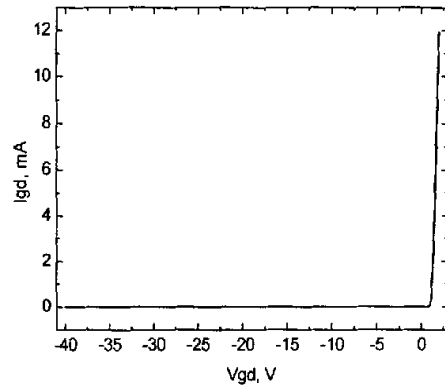


图 5.22 栅源间 I-V 特性曲线

5.3.2 结论

鉴于注入隔离可以获得平面化结构, 改善器件的形貌, 有利于集成化时成品率的提高。我们采用注入隔离工艺制造出 AlGaIn/GaN HEMT 器件。测量表明用离子注入工艺可制造出具有良好输出特性和肖特基伏安特性的器件。实验还表明采用氮离子注入技术不仅可以实现器件隔离而且采用该工艺制造出来的器件与采用干法刻蚀工艺制造出来的器件相比还具有漏电小, 肖特基性能好的优点。这可能是因为离子注入可以避免栅引到绝缘性能差 GaN 缓冲层上, 提高肖特基的性能, 抑制缓冲层电绝缘性差带来的漏电。

总之, GaN 缓冲层电绝缘性差是导致器件漏电的主要原因。如果能够提高材料质量, 那么采用干法刻蚀工艺也将能获得漏电小的器件。

5.4 缓冲层电绝缘性和器件结构的影响

300nm) 两个相隔为 $30\mu\text{m}$ 的有源区之间的电流在 5V 下的已经达到几十个微安, 说明有源区未得到有效的隔离。另外在干法刻蚀中, 栅是引到绝缘性能差的 GaN 缓冲层上, 这会导致肖特基势垒性能下降, 加大漏电; 而在注入隔离的方法中, 栅是引到电绝缘的注入区上, 故肖特基的性能好, 器件的栅控能力强。

图 5.21 为采用注入工艺制备的器件的输出特性曲线, 其源漏击穿电压大于 40V, 如图 5.22 所示, 栅漏间的反向击穿电压也大于 40V, -40V 下的反向漏电流仅为 2.6 μA 。

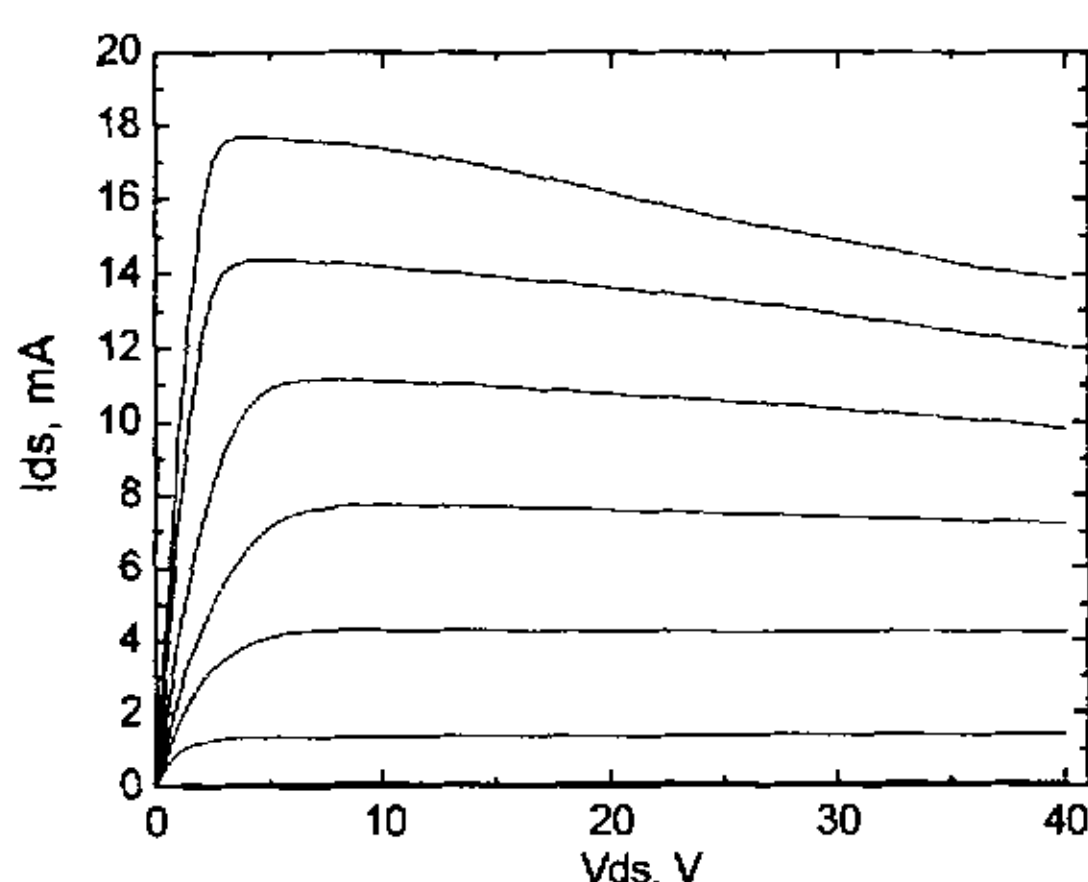


图 5.21 大电压下的输出特性曲线

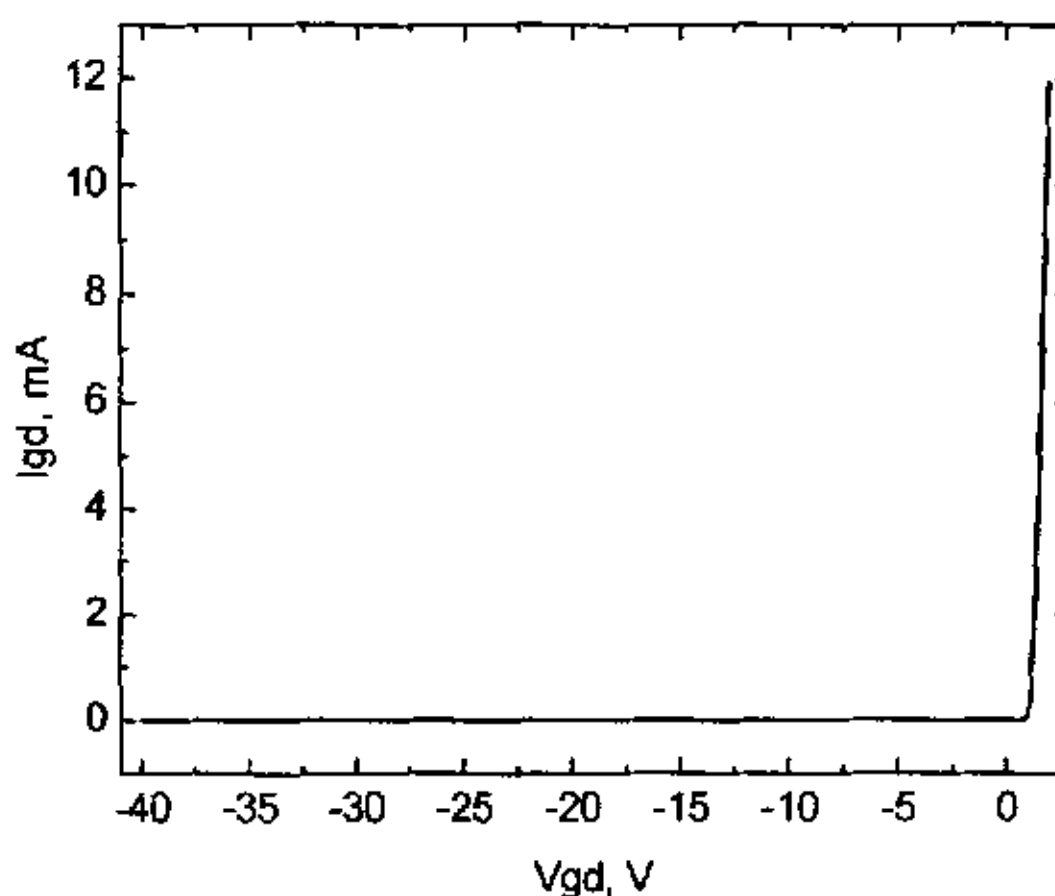


图 5.22 栅源间 I-V 特性曲线

5.3.2 结论

鉴于注入隔离可以获得平面化结构, 改善器件的形貌, 有利于集成化时成品率的提高。我们采用注入隔离工艺制造出 AlGaIn/GaN HEMT 器件。测量表明用离子注入工艺可制造出具有良好输出特性和肖特基伏安特性的器件。实验还表明采用氮离子注入技术不仅可以实现器件隔离而且采用该工艺制造出来的器件与采用干法刻蚀工艺制造出来的器件相比还具有漏电小, 肖特基性能好的优点。这可能是因为离子注入可以避免栅引到绝缘性能差 GaN 缓冲层上, 提高肖特基的性能, 抑制缓冲层电绝缘性差带来的漏电。

总之, GaN 缓冲层电绝缘性差是导致器件漏电的主要原因。如果能够提高材料质量, 那么采用干法刻蚀工艺也将能获得漏电小的器件。

5.4 缓冲层电绝缘性和器件结构的影响

5.4.1 缓冲层的电绝缘性

采用干法刻蚀技术所获的器件中存在着很大的漏电，为此我们利用环形传输线模型分析了 GaN 缓冲层的电绝缘性。

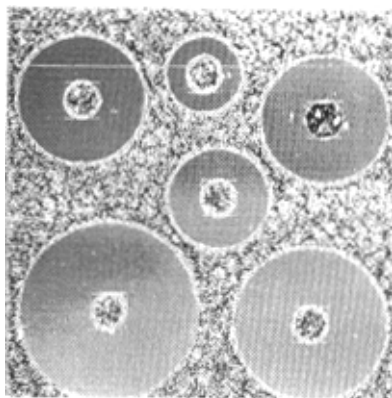


图 5.23 环形传输线测试图形

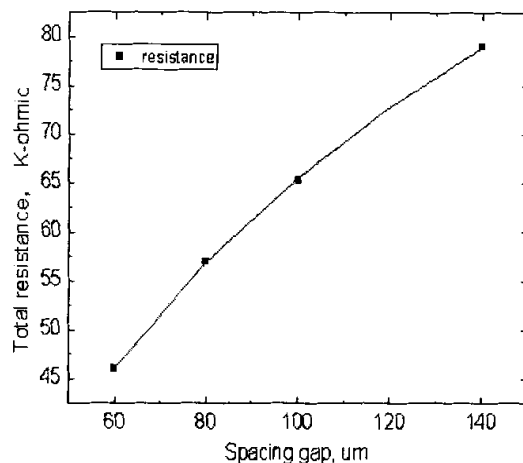


图 5.24 环形传输线测量结果和拟合曲线

设计的环形传输线的测试图形如图 5.23 所示。图 5.24 为实验得到的测量结果和用公式进行非线性最小二乘法拟合获得的拟合曲线，拟合公式如下

$$R_{in} \approx \frac{1}{2\pi} R_{sh} \left[L_l \left(\frac{1}{r} + \frac{1}{R} \right) + \ln \left(\frac{R}{r} \right) \right] \quad (5.1)$$

拟合得出 GaN 缓冲层的层电阻 R_{sh} 只有 $267\text{K}\Omega/\square$ 。要达到器件与器件之间的隔离，材料的电阻率需要达到 $10^7\Omega\text{cm}$ 量级。而从测量的结果来看，缓冲层材料的电绝缘性差不能满足器件隔离的需要，会导致器件出现漏电。

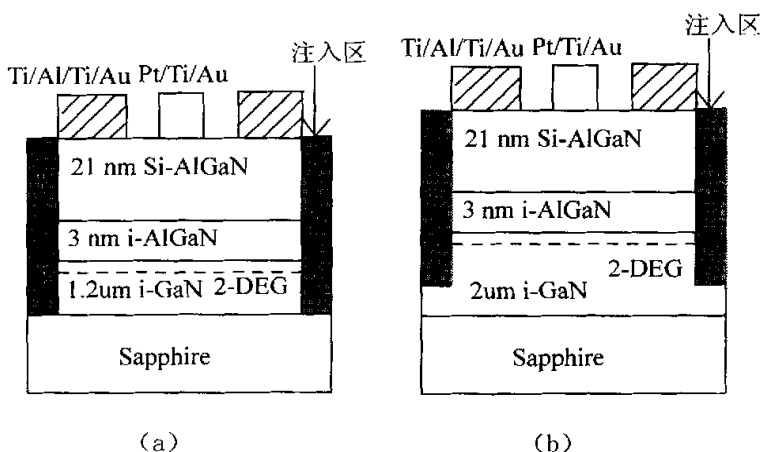


图 5.25 器件结构

为了进一步确定材料的电绝缘性对器件的影响,我们进行了离子注入对比实验。实验所采用的外延片的结构如图 5.25 (b) 所示于,图 (a) 重画了样片二的结构,它们的主要区别在于缓冲层的厚度从 $1.2\mu\text{m}$ 加厚到 $2\mu\text{m}$ 。该片采用了和样片二的完全相同的工艺流程,He 离子的注入能量和剂量也都没有改变。

用 TRIM 程序进行仿真可知,采用与样片二同样的能量和剂量,He 离子无法在样片三整个外延层中都产生损伤。这样,若 GaN 缓冲层的电绝缘性好,那么即使注入的深度没有达到 $2\mu\text{m}$ 也不会出现漏电;而如果制备出来的器件还存在漏电问题,那么漏电的原因将是由 GaN 缓冲层电绝缘性差导致的,这样就可以排除 RIE 刻蚀引入损伤所带来的干扰。

图 5.26 为所制造出来的 HEMT 器件的直流输出特性曲线。其中图 5.26(b) 为在阈值点附近的输出特性曲线。由图可见,当栅压从 -6V 降到 -8V 时,源漏间电流几乎不变(约为几百个微安),说明器件仍然存在漏电现象,由此我们可以确定材料的电绝缘性差确实是导致器件漏电的一个原因。

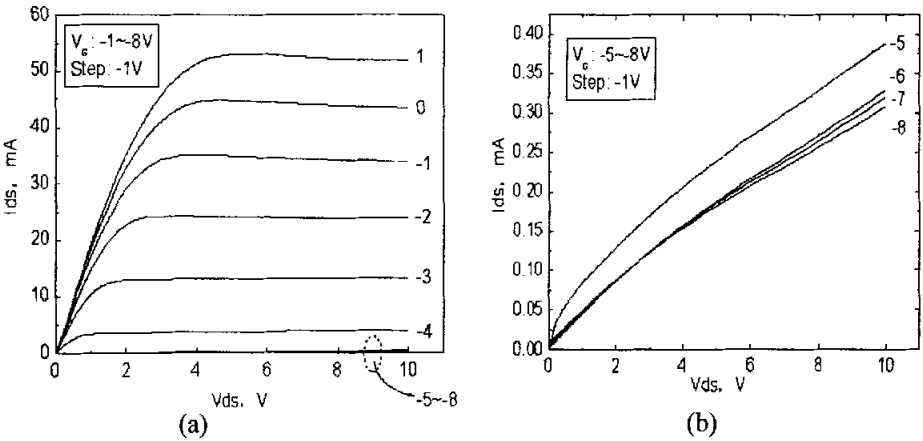


图 5.26 注入隔离制造的 HEMT 器件的输出特性曲线

5.4.2 器件结构对性能的影响

为了便于分析,我们不但设计了不同尺寸的器件,还设计了多种不同结构的器件。为了减少栅电阻,采用了如图 5.27 所示的条形结构,这种条形结构主要用于栅宽比较大的单管;还设计了如图 5.28 所示的环形结构,环形结构和小源漏结构一样可以减小漏电。

如版图设计时所分析的,器件采用小源漏结构是为了减小泄漏电流。为了验

为了进一步确定材料的电绝缘性对器件的影响,我们进行了离子注入对比实验。实验所采用的外延片的结构如图 5.25 (b) 所示于,图 (a) 重画了样片二的结构,它们的主要区别在于缓冲层的厚度从 $1.2\mu\text{m}$ 加厚到 $2\mu\text{m}$ 。该片采用了和样片二的完全相同的工艺流程,He 离子的注入能量和剂量也都没有改变。

用 TRIM 程序进行仿真可知,采用与样片二同样的能量和剂量,He 离子无法在样片三整个外延层中都产生损伤。这样,若 GaN 缓冲层的电绝缘性好,那么即使注入的深度没有达到 $2\mu\text{m}$ 也不会出现漏电;而如果制备出来的器件还存在漏电问题,那么漏电的原因将是由 GaN 缓冲层电绝缘性差导致的,这样就可以排除 RIE 刻蚀引入损伤所带来的干扰。

图 5.26 为所制造出来的 HEMT 器件的直流输出特性曲线。其中图 5.26(b) 为在阈值点附近的输出特性曲线。由图可见,当栅压从 -6V 降到 -8V 时,源漏间电流几乎不变(约为几百个微安),说明器件仍然存在漏电现象,由此我们可以确定材料的电绝缘性差确实是导致器件漏电的一个原因。

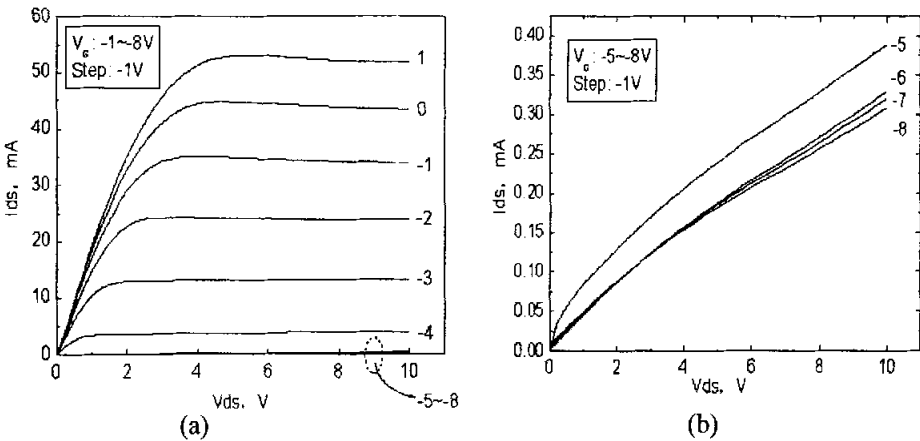


图 5.26 注入隔离制造的 HEMT 器件的输出特性曲线

5.4.2 器件结构对性能的影响

为了便于分析,我们不但设计了不同尺寸的器件,还设计了多种不同结构的器件。为了减少栅电阻,采用了如图 5.27 所示的条形结构,这种条形结构主要用于栅宽比较大的单管;还设计了如图 5.28 所示的环形结构,环形结构和小源漏结构一样可以减小漏电。

如版图设计时所分析的,器件采用小源漏结构是为了减小泄漏电流。为了验

证小源漏结构的优点我们对大小源漏两种器件结构进行了对比实验。图 5.29 中给出了采用台面隔离技术获得的两个尺寸完全相同,但是分别采用大源漏和小源漏两种结构的器件的输出性能的对比。其中右图是阈值点附近的输出特性曲线的对比。由图可见,采用小源漏结构的 HEMT 器件的泄漏电流在 10V 下比采用大源漏结构的器件的泄漏电流小得多,由此证明我们采用的小源漏结构确实能够减少器件漏电的大小。

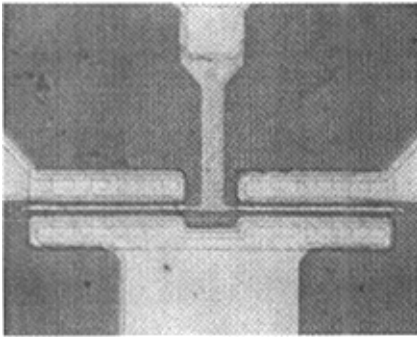


图 5.27 条形结构器件

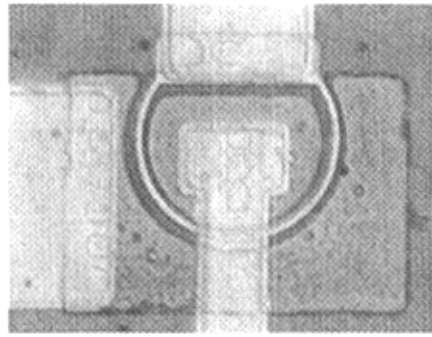


图 5.28 环形结构器件

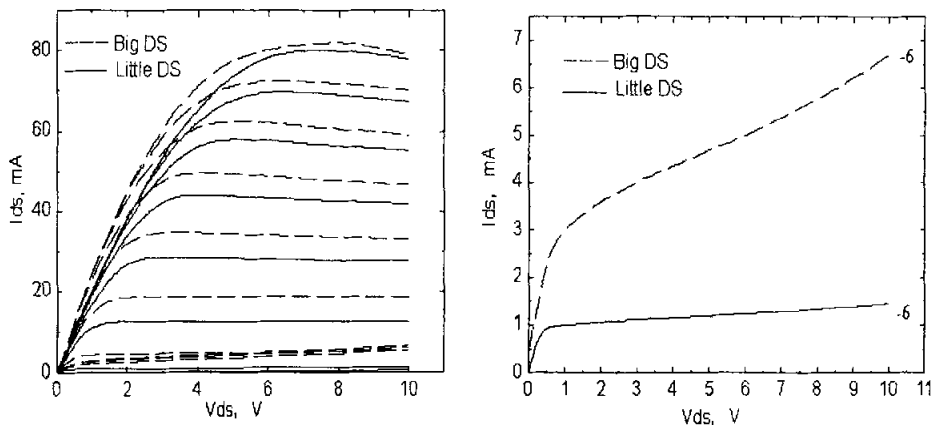


图 5.29 大源漏和小源漏两种结构的器件的性能的对比

采用小源漏结构能够减少器件漏电的大小的原因是,在大源漏结构中源漏金属直接引到 GaN 缓冲层上,而在小源漏结构中源漏金属只位于 AlGaIn 势垒层上,如图 5.30 示,由于 GaN 缓冲层的电阻率不高,将金属引到缓冲层上会增大漏电。

在图 5.31 中我们对比了在样片三上制备的分别采用环形结构和小源漏结构的器件输出特性曲线。由图可见采用环形结构和小源漏结构一样能减少漏电流的大小。采用环形结构优点是, 在缓冲层的厚度不大的情况下, 即使缓冲层的电绝缘性不高, 如果栅下的耗尽区能延伸到整个缓冲层也能完全抑制漏电。另外采用环形结构的单管不需要器件隔离, 可以简化工艺步骤, 有利于研究。

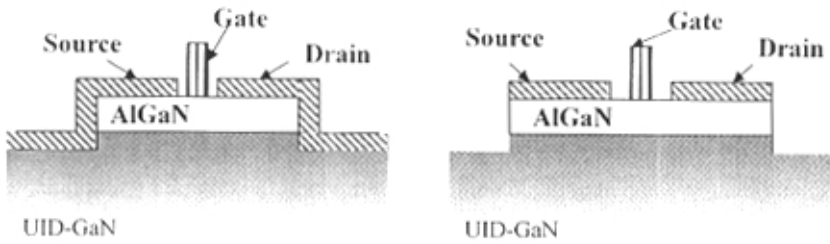


图 5.30 大源漏(左图)和小源漏(右图)两种结构的器件的示意图

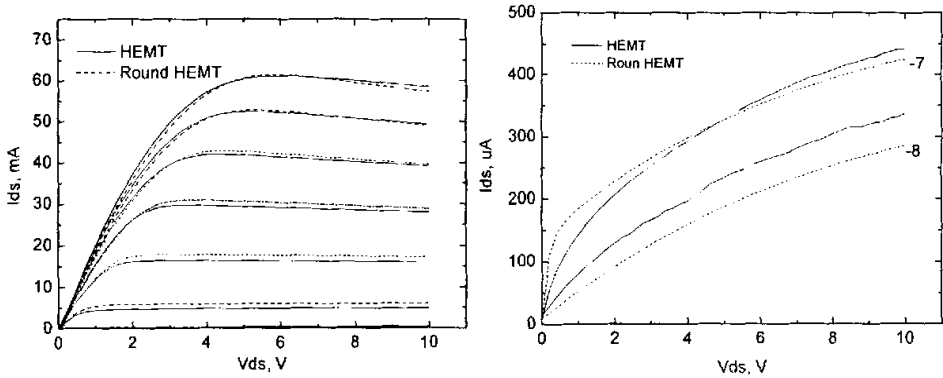


图 5.31 环形结构和小源漏结构器件性能对比

5.5 欧姆接触电阻率

欧姆接触电阻率是 AlGaIn/GaN HEMT 器件工艺中的一个重要参数。尤其是当器件的尺寸越来越小时, 欧姆接触的好坏对器件性能的影响会越来越大。所以定量的研究欧姆接触的优劣是非常重要的。在我们的实验中采用了条形传输线模方法来测定欧姆接触电阻率。

在图 5.31 中我们对比了在样片三上制备的分别采用环形结构和小源漏结构的器件输出特性曲线。由图可见采用环形结构和小源漏结构一样能减少漏电流的大小。采用环形结构优点是, 在缓冲层的厚度不大的情况下, 即使缓冲层的电绝缘性不高, 如果栅下的耗尽区能延伸到整个缓冲层也能完全抑制漏电。另外采用环形结构的单管不需要器件隔离, 可以简化工艺步骤, 有利于研究。

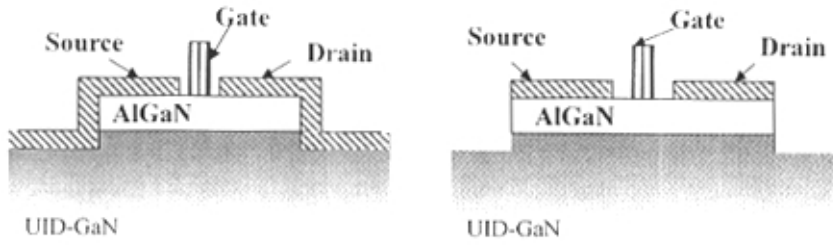


图 5.30 大源漏(左图)和小源漏(右图)两种结构的器件的示意图

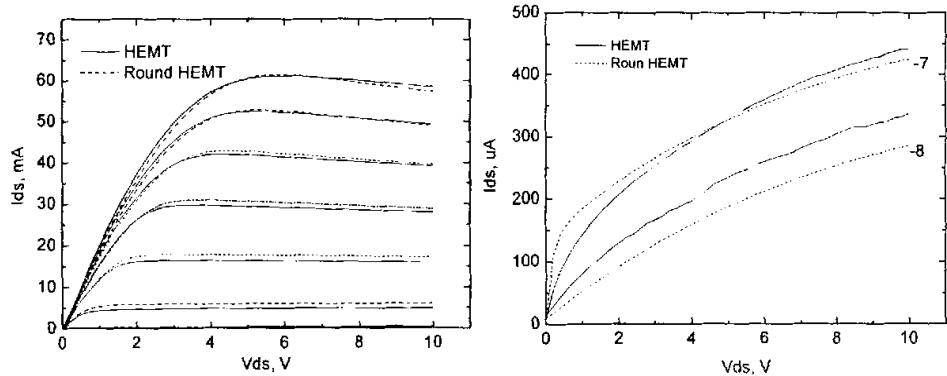


图 5.31 环形结构和小源漏结构器件性能对比

5.5 欧姆接触电阻率

欧姆接触电阻率是 AlGaIn/GaN HEMT 器件工艺中的一个重要参数。尤其是当器件的尺寸越来越小时, 欧姆接触的好坏对器件性能的影响会越来越大。所以定量的研究欧姆接触的优劣是非常重要的。在我们的实验中采用了条形传输线模方法来测定欧姆接触电阻率。

用条形传输线模型来测量欧姆接触电阻率图 5.32 为欧姆接触电阻率的测量结果及其线形拟合曲线。

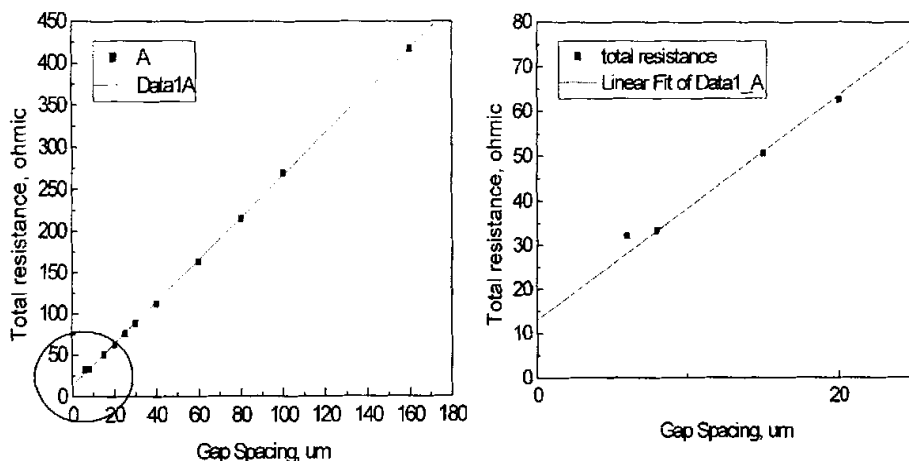


图 5.32 TLM 方法测量源漏的欧姆接触电阻(右图为左图中圆形区的放大)

由线性拟合可得直线的截距 A 为 12.98, 斜率 B 为 2.53, 用 L, W 分别表示接触点的长度和宽度, 由公式

$$R_{tot} = 2R_c + R_{sh}l/W \quad (5.2)$$

可得接触电阻 R_c 和有源层电阻 R_{sh}

$$R_c = A/2 = 12.98/2 = 6.5\Omega \quad (5.3)$$

$$R_{sh} = BW = 2.53 \times 200 = 506\Omega/\square \quad (5.4)$$

接触电阻率 r_c 为

$$r_c = R_c^2 W^2 / R_{sh}^2 = 3.3 \times 10^{-5} \Omega cm^2 \quad (5.5)$$

需要指出的是上述结果并没有消除针和金属之间的接触电阻。如果消除系统误差的话, 计算得到的接触电阻率将比上面计算出来的结果将降低一个数量级, 达到 $10^{-6} \Omega cm^2$ 。总之, 所获得的欧姆接触电阻率已经能够满足器件的工作需要。

5.6 肖特基势垒高度

肖特基势垒高度的测量是采用第四章介绍的肖特基势垒的电流-电压特性法。图 5.33 和图 5.34 分别给出采用第四章中介绍的工艺制备的肖特基势垒的 I-V 特性曲线，及相应的 $\ln I - V$ 半对数坐标图。

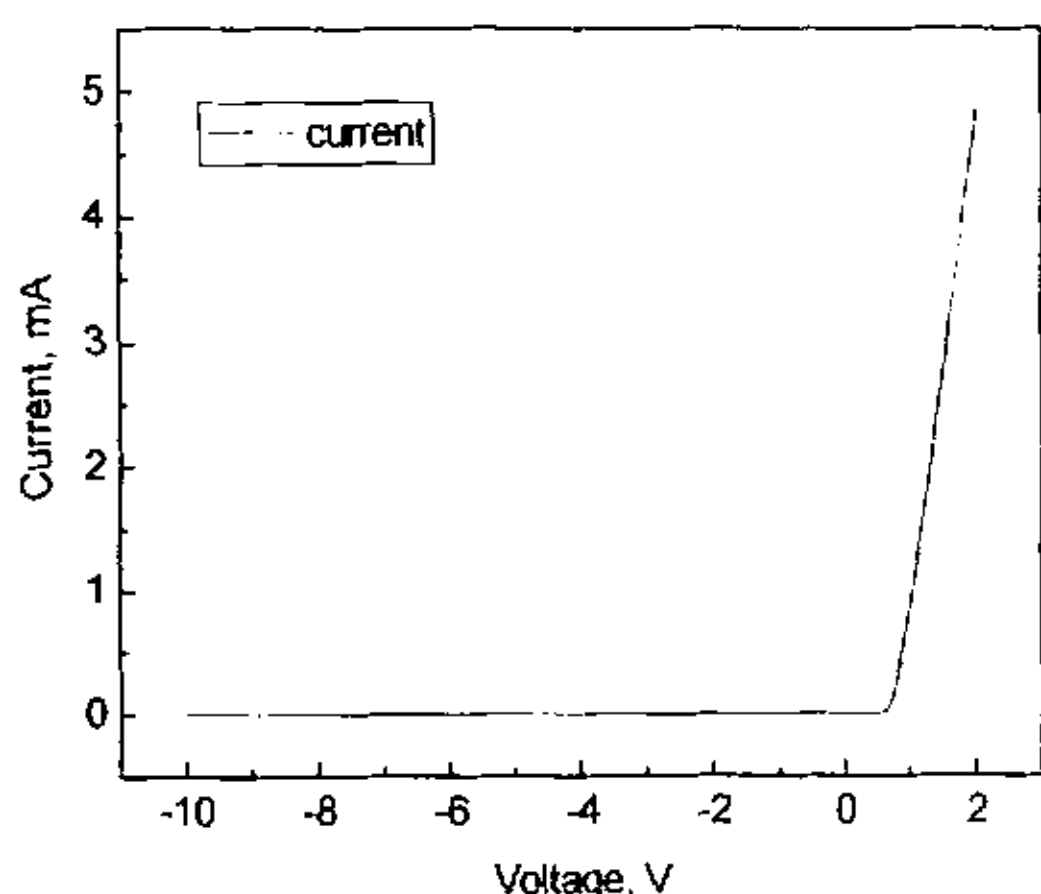


图 5.33 肖特基结的 I-V 特性曲线

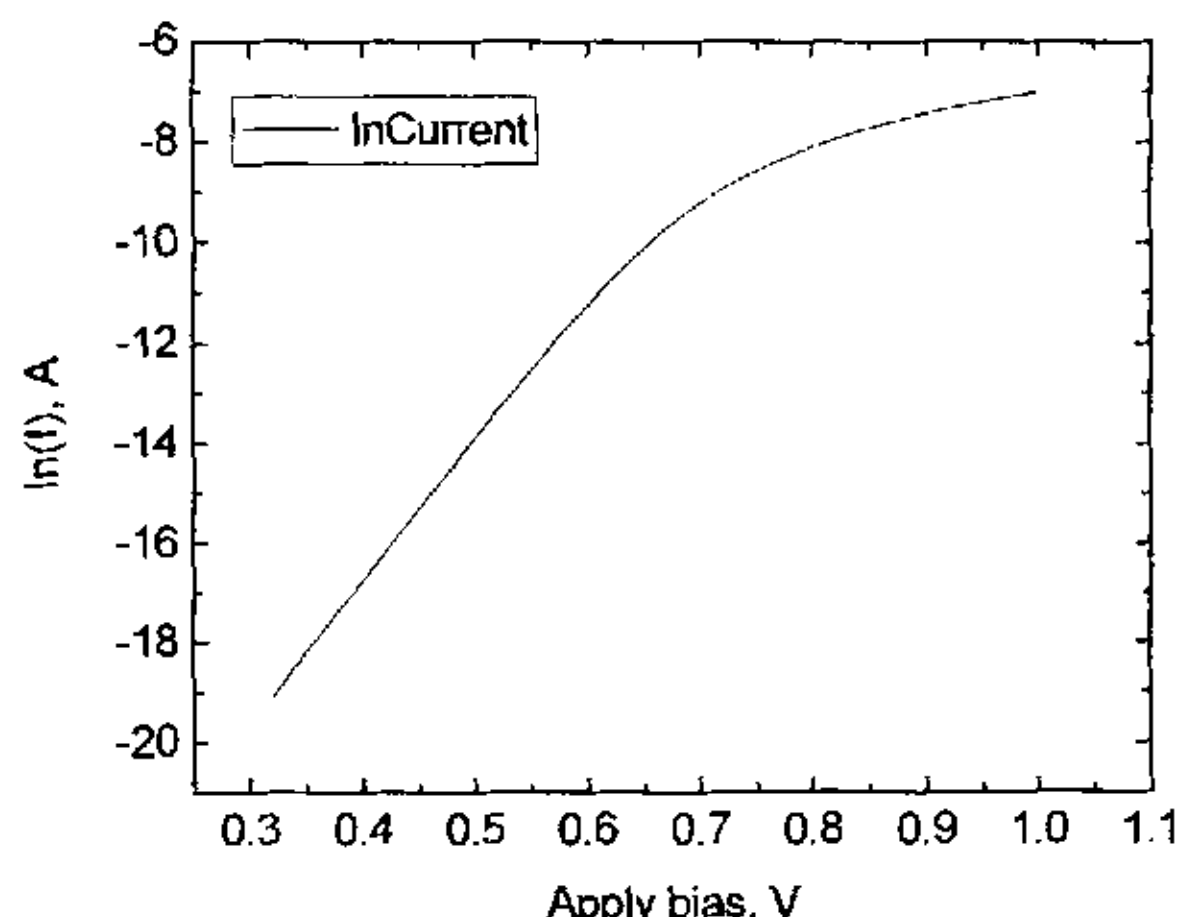


图 5.34 $\ln I - V$ 半对数坐标图

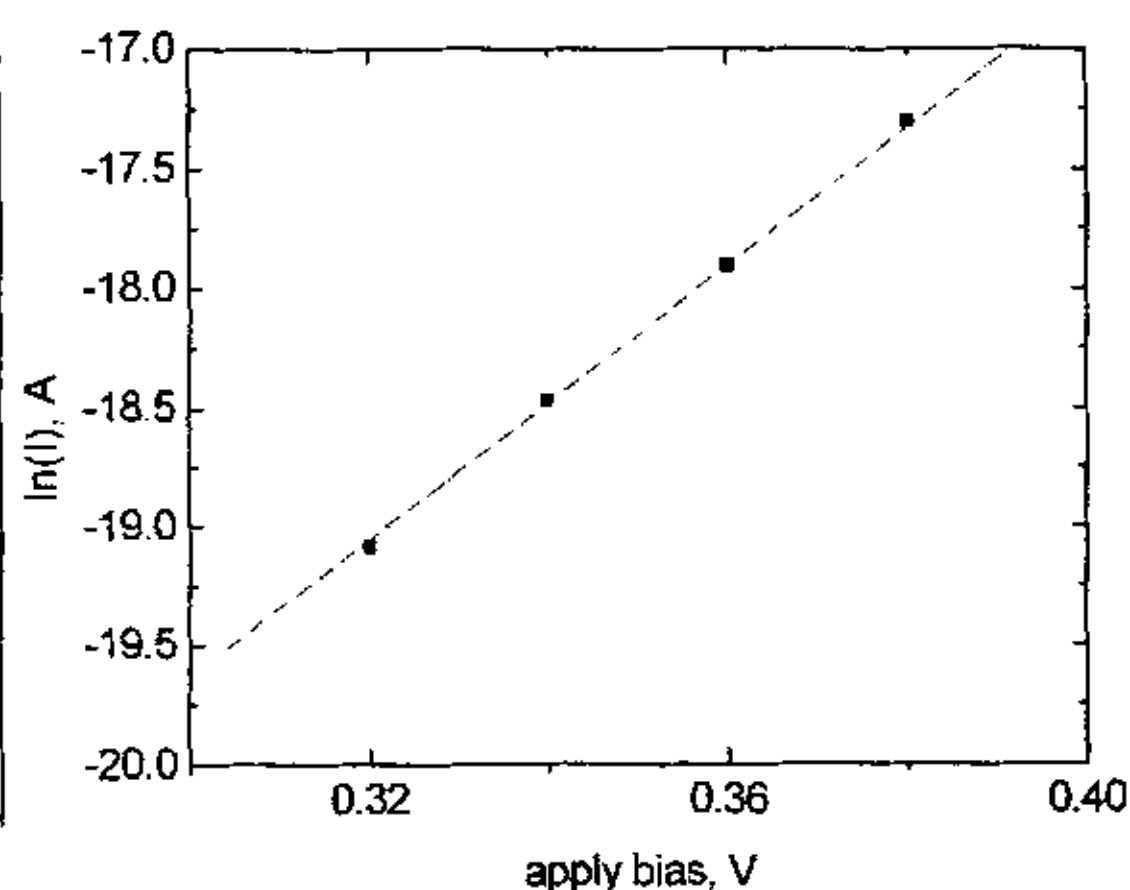
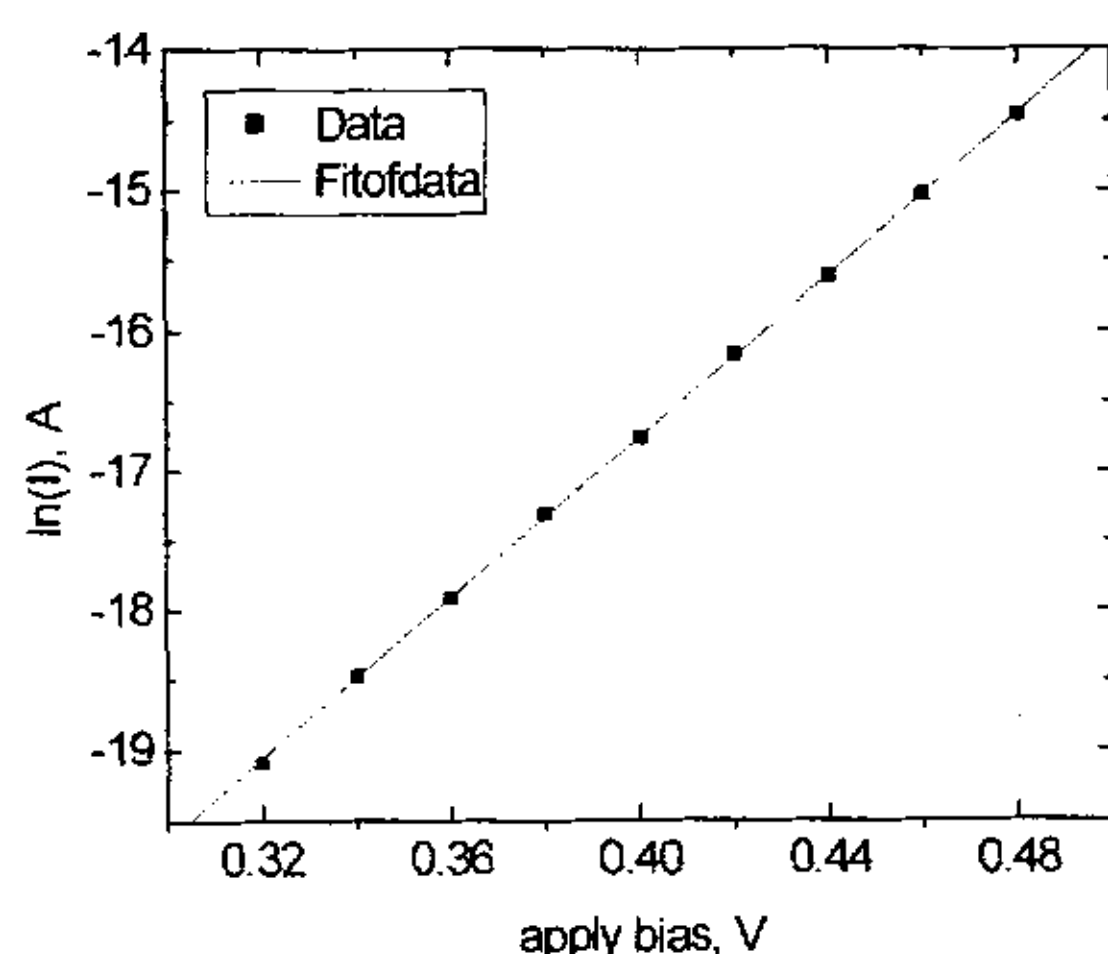


图 5.35 电流-电压特性法测量势垒高度(右图为左图左下部位的放大)

取低压线性段进行线性拟合，拟合结果见图 5.35。由拟合所得直线的截距 A 为 -28.2，斜率 B 为 28.7，取温度 T 为 300K，则理想因子 n 和势垒高度 ϕ_B 有

$$n = \left(\frac{q}{kT} \right) \frac{\partial V}{\partial (\ln I)} = q / BkT = 1.3 \quad (5.6)$$

$$\phi_B = kT \ln \left(\frac{A^* A T^2}{I_s} \right) = 0.86 \text{ eV} \quad (5.7)$$

各参数的意义见第四章。 n 值上升的原因除了有镜像力、泄漏电流的影响外，

还受到势垒区内的产生和复合、隧道效应、金属与 GaN 之间的绝缘界面的影响, 以及注入空穴在肖特基结形成的少数载流子电流等的影响。另外在推导公式时, 都是将势垒高度看作与外加偏压无关, 而实际上镜像力、绝缘界面层和表面态都使势垒与外加偏压有关, 从而使电流输运形式偏离拟合方法中采用的公式。

5.7 小结

我们对制备出来的 AlGaIn/GaN HEMT 器件进行了较全面的测试和分析, 获得如下结果:

(1) 单管器件 (源漏间距为 $4\mu\text{m}$, 栅长 $1\mu\text{m}$)

最大电流密度为 1A/mm ; 最大跨导为 198mS/mm ; 肖特基势垒的反向击穿电压大于 40V ; 源漏间的关态击穿电压大于 40V , 开态击穿电压为 24V ($V_{\text{gs}} = 0\text{V}$), f_T 为 18.6GHz , f_{max} 为 19.1GHz 。

(2) 多指功率器件 (源漏间距为 $4\mu\text{m}$, 栅长 $1\mu\text{m}$, 栅宽 1.6mm)

最大电流达到 1.54A (最大电流密度为 962.5mA/mm); 源漏间的开态击穿电压为 14.4V ($V_{\text{gs}} = 0\text{V}$), 关态击穿电压为 16.4V , 封装后器件在 2GHz 下的功率增益为 2dB 。

(3) 测量结果表明, 采用注入隔离制造出来的器件具有良好的输出特性和肖特基伏安特性。肖特基的反向击穿电和开态下源漏间的击穿电压都大于 40V 。与采用台面隔离制造出来的器件相比, 采用离子注入技术制造的器件还具有漏电流小, 肖特基性能好的优点。

(4) 用环形传输线模型结合离子注入实验分析了 GaN 缓冲层的电学性能, 结果表明缓冲层的层电阻为 $267\text{K}\Omega/\square$, 不能满足器件隔离的需要。同时对比分析了小源漏、大源漏、环形等结构对器件性能的影响, 结果表明我们设计的小源漏结构和环形结构能有效的降低漏电流。

(5) 利用 Ti/Al/Ti/Au 合金系统, 使 n-AlGaIn 欧姆接触阻率达到 $10^{-6}\Omega\text{cm}^2$, 并且获得了较好的欧姆接触形貌。

(6) 利用 Pt/Ti/Au, 使 n-AlGaIn 上的肖特基势垒高度达到 0.86eV 。

以上结果表明我们利用国产材料制备出的 AlGaIn/GaN HEMT 器件性能在国内领先, 同时还首次成功利用注入隔离研制出 AlGaIn/GaN HEMT 器件。

第六章 结论

本论文对 AlGaIn/GaN HEMT 器件的外延结构, 器件结构和版图进行了设计, 并对器件的关键工艺进行了研究, 在各单项工艺的研究基础上, 成功的开发出基于台面隔离和注入隔离的两套完整工艺流程, 制得了性能优异的 AlGaIn/GaN HEMT 器件。主要的研究工作和取得的成果包括:

(一) 研究了 AlGaIn/GaN HEMT 器件的工作原理, 分析了外延结构对器件性能的影响, 为优化外延结构提供了依据。由于压电效应和自发极化效应使得 GaN HEMT 器件的性能受外延结构的影响很大, 我们重点分析了外延层中势垒层的厚度和势垒层中 Al 的组分对二维电子气浓度和迁移率的影响。由分析知 AlGaIn 势垒层的厚度在 25 ~ 30nm 之间, Al 组分在 0.25 ~ 0.3 之间时, 可以同时保证高的二维电子气的浓度和迁移率。

(二) 设计了一套适用于分析外延材料, 工艺参数和器件特性的实验版图, 为 GaN 器件的材料和器件性能的改善提供了详实的实验数据。结合实验线的工艺条件, 根据理论分析和各种参数估算, 设计了 GaN HEMT 单管器件和多指功率器件的基本结构。版图中, 为减小漏电设计了小源漏和环形结构, 为分析 GaN 缓冲层材料的电学性能, 设计了环形传输线模型。

(三) 对 AlGaIn/GaN HEMT 的各单项工艺进行了研究。

1. 通过选择合适的掩膜, 不但实现了台面隔离, 还成功的将注入隔离工艺引入 GaN HEMT 器件制备。

2. 通过大量的合金实验, 研制出一种基于 Ti/Al/Ti/Au 的欧姆接触, 合金后金属表面形貌好, 接触电阻率为 $10^{-6} \Omega \text{cm}^2$ 数量级, 达到器件应用要求。

3. 采用 Pt/Ti/Au 金属体系, 进行肖特基接触的研究, 势垒高度达到 0.86eV。

(四) 在各单项工艺研究的基础上, 提出基于台面隔离和注入隔离的两套完整工艺流程, 并进行了投片验证。其中基于注入隔离的 GaN HEMT 器件工艺在国内首次实现。注入隔离不但可以获得平面化结构, 改善器件的形貌, 有利于集成化时成品率的提高, 还为 GaN 器件的制备开辟了一条新的途径。

测量表明采用注入隔离进行器件隔离的 GaN HEMT 器件的源漏击穿电压和栅漏击穿电压都大于 40V, 与采用干法刻蚀工艺制造出来的器件相比采用注入隔离制备出来的器件还具有漏电小, 肖特基性能好的优点。退火实验表明注入隔离效

果经过 700℃, 90s 退火后没有出现退化现象。

(五) 测量结果表明单管器件的性能达到国内领先水平。主要测试结果如下:

1. 单管器件 (源漏间距为 4 μm , 栅长 1 μm)

单管器件的最大电流密度为 1A/mm; 最大跨导为 198mS/mm; 肖特基势垒的反向击穿电压大于 40V; 源漏间的关态击穿电压大于 40V, 开态击穿电压为 24V ($V_{gs} = 0\text{V}$); f_T 达到 18.6GHz, f_{max} 达到 19.1GHz。

2. 功率器件 (源漏间距为 4 μm , 栅长 1 μm , 栅宽 1.6 μm)

器件最大电流为 1.54A (最大电流密度为 962.5mA/mm); 源漏间的开态击穿电压为 14.4V, 关态击穿电压为 16.4V ($V_{gs} = 0\text{V}$), 封装后测得器件在 2GHz 下的功率增益为 2dB。目前国内, 还尚未见 GaN HEMT 功率器件的相关报道。

综上所述, 本论文对 GaN HEMT 器件的外延结构, 器件结构和版图进行了设计, 研究了 AlGaIn/GaN HEMT 的各项关键工艺, 并在各单项工艺研究的基础上, 提出基于台面隔离和注入隔离的两套完整工艺流程。在中国科学院半导体所提供的 GaN 外延材料上进行投片, 验证了这两套工艺的可行性, 研制出国内领先的 AlGaIn/GaN HEMT 器件, 为以后进一步开展 GaN 基高温、大功率器件的研制打下了良好的基础。

参 考 文 献

第一章

- [1] W. C. Johnson, J. B. Parsons, M. C. Crew, et al., J. Phys. Chem. 36(1932): 2561.
- [2] H. G. Grimmeiss and Z. H-Koelmans, Naturforschung, 14a(1959): 264.
- [3] H. P. Maruska, J. J. Tietjen, The preparation and properties of vapor-deposited single-crystal-line GaN, Appl. Phys. Lett. 15(1969): 327.
- [4] J. I. Pankove, E. A. Miller, D. Richman, and J. E. Berkeyheiser, GaN electroluminescent diodes, RCA Rev., 32(1971): 283.
- [5] I. Akasaki, H. Amano, Y. Koide, K. Hiramatsu, and N. Sawaki, J. Crys. Growth, 98(1989): 209.
- [6] M. A. Khan, J. N. Kuznia, A. R. Bhattacharai, et al., Metal semiconductor field effect transistor based on single crystal GaN, Appl. Phys. Lett., 62(1993): 1786.
- [7] S. C. Binari, GaN FETs for high-temperature and microwave applications, Electrochem. Soc. Proc., 95-21(1995): 136.
- [8] J. C. Zolper, R. J. Shul, A. G. Baca, et al., Appl. Phys. Lett., 68(1996):492.
- [9] M. A. Khan, A. R. Bhattacharai, J. N. Kuznia, et al., High electron mobility transistor based on a GaN-Al_xGa_{1-x}N heterojunction, Appl. Phys. Lett., 63(1993): 1214.
- [10] L. S. McCarthy, AlGaIn/GaN heterojunction bipolar transistor, IEEE Trans. Electron Devices, 20(1999): 277.
- [11] Umesh K. Mishra, Y. -F. Wu, B. P. Keller, et al., GaN microwave electronics. IEEE Trans. Microwave theory and technique, 46(1998): 756.
- [12] S. C. Binari, J. M. Redwing, G. Kelner, et al., AlGaIn/GaN HEMTs grown on SiC substrates, Electronics Letters, 33(1997): 242.
- [13] Chumbes E.M., Schermer, A. T. Smart, et al., AlGaIn/GaN high electron mobility transistors on Si (111) substrates, IEEE Trans. Electron Devices, 48(2001): 420.
- [14] Y. -F. Wu, B. P. Keller, S. Keller, et al., Measured microwave power performance of AlGaIn/GaN MODFET, IEEE Electron Device Lett., 17(1996): 455.
- [15] A. T. Ping, Q. Chen, J. W. Yang, et al., DC and microwave performance of high-current AlGaInGaIn heterostructure field effect transistors grown on p-type SiC

- substrates, IEEE Electron Device Lett., 19(1998): 54.
- [16] M. A. Khan, A. Bhattarai, D. T. Olson, et al., Microwave performance of a 0.25mm gate AlGaIn/GaN heterojunction field effect transistor, Appl. Phys. Lett., 65(1994): 1121.
- [17] G. J. Sullivan, J. A. Higgins, M. Y. Chen, et al., High power RF operation of AlGaIn/GaN HEMTs grown on insulating silicon carbide substrates. IEEE Electronics Letters, 34(1998): 922.
- [18] M. Micovic, N. X. Nguyen, P. Janke, et al., AlGaIn high electron mobility transistors with f_t of 110 GHz, IEEE Electronics Letters, 36(2000): 358.
- [19] V. Kumar, W. Lu, R. Schwindt, et al., 0.25 μm gate-length, MBE-grown AlGaInGaIn HEMTs with high current and high f_t , IEEE Electronics Letters, 37(2001): 858.
- [20] V. Kumar, W. Lu, R. Schwindt, et al., High performance 0.25 μm gate-length, AlGaInGaIn HEMTs on sapphire with transconductance of over 400mS/mm, IEEE Electronics Letters, 38(2002): 252.
- [21] P. Javorka, A. Alam, A. Fox, et al., AlGaIn/GaN HEMTs on silicon substrates with f_t of 32/20GHz and f_{max} of 27/22 GHz for 0.5/0.7 μm gate length, IEEE Electronics Letters, 38(2002): 288.
- [22] O. Akatas, Z. F. Fan, A. Botchkarev, et al., Microwave performance of AlGaIn/GaN Inverted MODFET, IEEE Electron Device Lett., 18(1997): 293.
- [23] Y. -F. Wu, B. P. Keller, S. Keller, et al., Short channel AlGaInGaIn MODFET's with 50GHz f_t and 1.7W/mm output-power at 10GHz, IEEE Electron Device Lett., 18(1997): 438.
- [24] Y. -F. Wu, B. P. Keller, P. Fini, et al., Short-channel Al_{0.5}Ga_{0.5}N/GaN MODFET's with power density >3W/mm at 18GHz, IEEE Electron Device Lett., 33(1997): 1742.
- [25] Y. F. Wu, D. Koplnek, J. P. Ibbetson, et al., Very-high power density AlGaIn/GaN HEMTs, Trans. Electron Devices, 48(2001): 586.
- [26] Y. -F. Wu, et al., High-Al-content AlGaIn/GaN HEMT's on SiC substrates with very-high power performance, in IEDM Tech. Dig., (1999): 925.
- [27] J.S.Moon, M. Micovic, P. Janke, et al., GaN/AlGaIn HEMTs operating at 20GHz

- with continuous-wave power density $>6\text{ W/mm}$, IEEE Electronics Letters, 37(2001): 528.
- [28] Stacia Keller, Yi-Feng Wu, Giacinta, et al., Gallium nitride based high power heterojunction field effect transistors process development and present status at UCSB, IEEE Trans. Electron Devices, 48(2001): 552.
- [29] S. Manohar, A. Narayanan, A. Keerti, et al., Characteristics of microwave power GaN HEMTs on 4-inch Si wafers, IEEE MIT-S Digest, IF-TU-20 (2002): 449.
- [30] Q. Chen, J. W. Yang, M. A. Kahn, et al., High transconductance AlGaIn/GaN heterostructure field effect transistors on SiC substrates, IEEE Electronics Letters, 33(1997): 14
- [31] N.-Q. Zhang, S. Keller, G. Parish, et al., High breakdown GaN HEMT with overlapping gate structure, IEEE Trans. Electron Devices, 21(2000): 373.
- [32] V. Kumar, W. Lu, R. Schwindt, et al., AlGaIn/GaN HEMTs on SiC with f_t of over 120GHz, IEEE Trans. Electron Devices, 23(2002): 455.
- [33] 张小玲, 吕长治, 谢雪松, 李志国等。 AlGaIn/GaN HEMT 器件研制。半导体学报, 2002, 已录用。
- [34] Vinayak Tilak, Bruce Green, Val Kaper, et al., Influence of barrier thickness on the high-power performance of AlGaIn HEMTs, IEEE Trans. Electron Devices, 22(2001): 504.
- [35] 曾庆明, 吕长志, 刘伟吉等, AlGaIn/GaN HEMT 器件研究, 功能材料与器件学报, 6(2000):170.
- [36] Xiao-an Cao, Advanced processing of GaN for novel electronic devices, [Dissertation of the PHD], University of Florida, 2000.
- [37] Umesh K. Mishra, Primit Parikh, Yi-Feng Wu, AlGaIn/GaN HEMTs-An overview of device operation and application, Proceedings of The IEEE, 90(2002): 1022.
- [38] Lester F. Eastman, The toughest transistor yet, IEEE spectrum, 5(2002): 28.

第二章

- [1] 陈俊, 《GaAs 高电子迁移率晶体管 HEMT 及低噪声单片放大器的研究》 [博士学位论文], 中科院微电子中心, 2000.
- [2] 刘宝林, GaN 的极性特征、测量及应用, 半导体光电, 23(2002): 118.

- [3] Rashmi, Abhinav Kranti, S. Haldar, et al., An accurate charge control model for spontaneous and piezoelectric polarization dependent two-dimensional electron gas sheet charge density of lattice-mismatched AlGaNGaN HEMTs, Solid state Electronics, 46(2002): 621.
- [4] Franck Stengel, S. Noor Mohammad and Hadis Morkoc, Theoretical investigation of electrical characteristics of AlGaN/GaN modulation doped field-effect transistors, J. Appl. Phys., 80(1996): 3031.
- [5] M. Shur, Compound semiconductor electronics, World Scientific, 1996.
- [6] I. D. Robertaon and S. Lucyszyn, RFIC and MMIC design and technology, The institution of Electrical Engineers, 2001.
- [7] Alan Mills, Advances in wide bandgap technology, III-Vs REVIEW, 15(2002):36.
- [8] Lester F. Eastman, Vinayak Tilak, J. Smart, et al., Undoped AlGaN/GaN HEMTs for microwave power amplifier, IEEE Trans. Electron Devices, 48(2001): 479.
- [9] P. M. Asbeck, E. T. Yu, S. S. Lau, et al., Piezoelectric charge densities in AlGaNGaN HFETs, IEEE Electronics Letters, 33(1997): 1230.
- [10] I. P. Smorchkova, C. R. Elsass, J. P. Ibbetson, et al., Polarization-induced charge and electron mobility in AlGaN/GaN heterostructures grown by plasma-assisted molecular-beam epitaxiy, J.Appl.Phys. 86(1999): 4520.
- [11] L. Hsu, W. Walukiewicz, Effect of polarization fields on transport properties in AlGaN/GaN heterostructure, J. Appl.Phys. 89(2001): 1783.

第三章

- [1] H. P. Maruska, J. J. Tietjen, The preparation and properties of vapor-deposited single-crystal-line GaN, Appl. Phys. Lett. 15(1969): 327.
- [1] Fjeldly, T., Ytterdal, T. and Shur, M. S., Introduction to Device and Circuit Modeling for VLSI. John Wiley and Sons, 1997.
- [2] Jian Xu, AlGaN/GaN High-Electron-Mobility-Transistors Based Flip-chip Integrated Broadband Power Amplifiers. [Ph.D. Dissertation], University of California, Santa Barbara, 2000

- [3] 郝跃, 彭军, 杨银堂, “碳化硅宽禁带半导体技术”, 科学出版社, 2000.
- [4] 王延峰, 《InGaP/GaAs HBT 跨阻放大器的研究》 [硕士学位论文], 中科院微电子中心, 2002.

第四章

- [1] C.Yourtsey, I. Adesida, G. Bulman, et al. Broad-area photoelectrochemical etching of GaN. Electronics Letters, 33(1997): 245.
- [2] C.Yourtsey, I. Adesida, G. Bulman, et al. Highly Anisotropic Photenhanced Wet Etching of n-type GaN. Appl. Phys. Lett., 71(1997): 2151.
- [3] C.Yourtsey, I. Adesida, L. T. Romano, et al. Smooth n-type GaN Surfaces by Photoenhanced Wet Chemical Etching. Appl. Phys. Lett., 72 (1998): 560.
- [4] Pearton S. J., Abernathy C. R., et al., ‘Dry and wet etching characteristics of InN, AlN, and GaN deposited by electron cyclotron resonance metalorganic molecular beam epitaxy,’ J. Vac. Sci. Techno. A., 11(1993): 1772.
- [5] R. J. Shul, ICP etching of III-Nitrides, in GaN and related materials II, edited by S. J. Pearton, Gordon and Breach, New York 1998.
- [6] G. Hanington, Y. M. Hsin, Q. Z. Liu, et al., P/He ion implant isolation technology for AlGaIn/GaN HFETs, Electronics Letters, 34(1998): 194.
- [7] S.C. Binari., H. B. Dietrich et al. H, He, and implant isolation of n-type GaN. J. Appl. Phys., 78(1995): 3008.
- [8] D. Qiao, Z.F.Guan, J.Carlton et al., Low resistance ohmic contacts on AlGaIn/GaN structures using implantation and the “advancing” Al/Ti metallization. Appl. Phys. Lett., 74(1999) : 2652.
- [9] Dong-Feng Wang, Feng Shiwei, et al. Low-resistance Ti/Al/Ti/Au multiplayer ohmic contact to n-GaN. J.Appl.Phys., 89 (2001): 6214.
- [10] Zhifang Fan, S. Noor Mohammad, Wook Kim et al., Very Low resistance multiplayer Ohmic contact to n-GaN, Appl. Phys. Lett. , 68(1996): 1672.
- [11] S. Ruvimov, Z. Liliental-Weber and J. Washburn, Microstructure of Ti/Al and Ti/Al/Ni/Au Ohmic contacts for n-GaN, Appl. Phys. Lett., 69(1996): 1556.

- [12] B. Jacobs, M. C. J. C. M. Kramer, E. J. Geluk, et al., Optimisation of the Ti/Al/Ni/Au ohmic contact on AlGaIn/GaN FET structures, *Journal of Crystal Growth* 24(2002): 15.
- [13] Q. Z. Liu, L. S. Yu, F. Deng, et al., Study of contact formation in AlGaIn/GaN heterostructures, *Appl. Phys. Lett.* , 71(1997): 1658.
- [14] 李效白, 砷化镓微波功率场效应晶体管及其集成电路, 科学出版社, 1998.
- [15] J. M. DeLucca and S. E. Mohnen, Pt schottky contacts to n-GaN formed by electrodeposition and physical vapor deposition, *J. Appl. Phys.*, 88(2000): 2593.
- [16] S.N. Mohammad, Z. Fan, A.E.Botchkarev et al., Near-ideal platinum-GaN Schottky diodes. *Electronics Letters*, 32(1996): 598.

攻读硕士学位期间发表的论文

1. Xiao Dongping, Liu Jian, Wei Ke, He Zhijing, Liu Xinyu, Wu Dexin, High transconductance AlGa_N/Ga_N HEMT grown on sapphire substrates, Chinese Semiconductor Journal, Accepted.
2. 肖冬萍, 刘键, 魏珂, 和致经, 王润梅, 刘新宇, 吴德馨, 采用注入隔离制造的 AlGa_N/Ga_N HEMTs 器件, 半导体学报, 已录用。
3. 肖冬萍, 魏珂, 王润梅, AlGa_N/Ga_N HEMT 器件, 第十二届全国半导体材料、微波器件和光电器件学术会议, 2002 年 10 月, 厦门, pp.244-246。

致 谢

在整个硕士攻读期间，我的导师吴德馨院士在工作中一直给予我全面的指导，在生活中给予我亲切的关怀。吴老师深厚的学术造诣、严谨的科学作风和实事求是的治学态度都给我留下深刻的印象，使我受益匪浅、终生难忘，在此谨向吴老师致以衷心的感谢和敬意！

在论文工作和撰写论文期间，和致经研究员以其丰富的理论、工艺经验和敏捷的科学思维给予我许多启发性的建议与指导。和致经研究员仔细地审阅了全部的论文初稿，提出了大量宝贵的意见和指导，在此表示作者最诚挚的谢意！

在我的毕业设计中，我得到了中科院微电子中心化合物半导体器件与电路研究室全体人员所给予的方方面面的支持。在此，我要感谢刘新宇研究员、刘训春研究员、张海英研究员对我学业的关心和帮助。在工艺研究中，刘键副研究员、魏珂工程师给了我很多的建议和支持。在工艺流片中，得到了王润梅师傅、王素琴师傅、郑英奎、孙海锋、罗明雄、汪宁、郑丽萍、陈震等同志的大力协助。在版图设计和高频测试方面，得宜于刘洪民和袁志鹏的默契配合。另外，人教处的刘全庚老师和边林芬老师在我攻读硕士学位期间一直关心我，帮助我。在此，作者一并表示最诚挚的谢意。

特别感谢中科院半导体所的王晓亮研究员在材料方面给予的协助，在工艺中给予的有益的建议。

感谢我的父母以及所有关心我的亲人和朋友所给予我的一贯的支持和鼓励！