

$$|H(e^{j\omega})| = \left| \frac{\sin(\omega N/2)}{N \sin(\omega/2)} \right| \quad (3.32)$$

由图可见, 梳状滤波器在频率点: $\omega_k = \frac{2\pi k}{N}, k=1, 2, \dots, N-1$ 处的幅值为零, 即在 ω_k 附近形成了多个阻带, 设阻带宽度为 $2\Delta\omega$, 则阻带最小衰减 δ_s 为

$$\delta_s = 20 \lg \left| \frac{\sin(\frac{\Delta\omega N}{2})}{N \sin(\frac{\pi k}{N} - \frac{\Delta\omega}{2})} \right| \quad (3.33)$$

由于梳状滤波器的系数均为 1 (规一化因子除外), 因此实现起来较为简便, 但研究表明. 这样得出的滤波器的阻带衰减较小, 如图所示. 幅度响应中第一旁瓣峰值处的衰减仅为十几 dB, 不能满足实际的需要. 为了提高滤波器的阻带衰减, 可采用下述修正的梳状滤波器形式

$$H(z) = \left(\frac{1}{N} \sum_{n=0}^{N-1} z^{-n} \right)^K = \left[\frac{1 - z^{-N}}{N(1 - z^{-1})} \right]^K \quad (3.34-a)$$

相应的频率响应为

$$H(e^{j\omega}) = H(z) \Big|_{z=e^{j\omega}} = \left[\frac{\sin(N\pi f)}{N \sin(\pi f)} \right]^K \quad (3.34-b)$$

中的 K 称为梳状滤波器的阶数. 引入 K 以后, 其阻带衰减成 K 倍增大, 并且通带边缘变得更为陡峭, 使滤波器的特性变得比较好. 图 3.14 所示的是 $N=8, K=4$ 时的梳状滤波器的频率响应图, 将其与图 3.13 相比较, 可以看到频率响应得到了明显的改善. 当采用 K 阶修正时滤波器的阻带衰减变为了

$$\delta_s = 20K \lg \left| \frac{\sin(\frac{\Delta\omega N}{2})}{N \sin(\frac{\pi k}{N} - \frac{\Delta\omega}{2})} \right|$$

(3.34)式的求和形式可以写为

$$H(z) = (1 + z^{-1} + z^{-2} + \dots + z^{-N})^K N^{-K}$$

展开此多项式即可得到滤波器的系数, 在这种情况下, 滤波器的总长度为 $P=K(N-1)+1$.

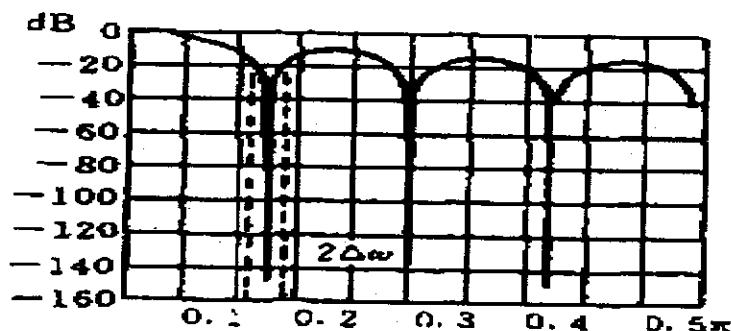


图 3.13、梳状滤波器(N=8)的幅频响应图

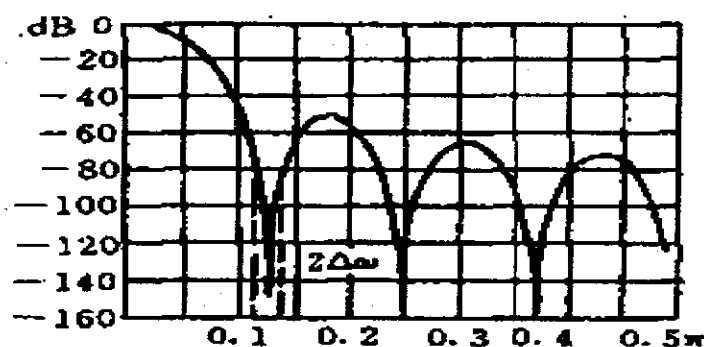


图 3.14 引入 K 后梳状滤波器的频率响应

例如对于 $N=4$, $K=2$ 的情况, 滤波器的长度 $L=7$, 而多项式展开为

$$H(z) = (1 + 2z^{-1} + 3z^{-2} + 4z^{-3} + 3z^{-4} + 2z^{-5} + z^{-6})N^{-K}$$

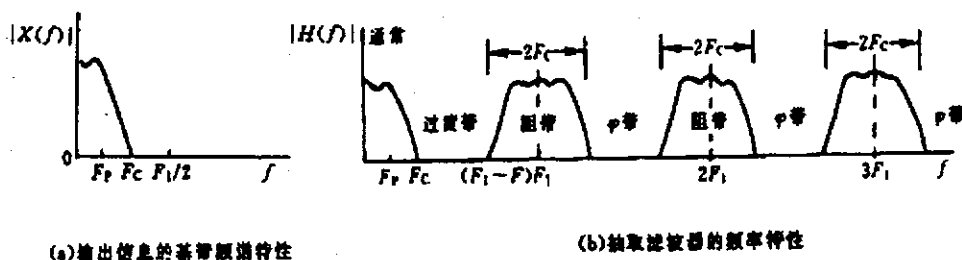
则滤波器的系数为:

$$h(0) = h(6) = 1/16, \quad h(1) = h(5) = 2/16, \quad h(2) = h(4) = 3/16, \quad h(3) = 4/16$$

可见梳状滤波器的系数是比较容易求得的。

(2) 梳状滤波器在 $\Sigma - \Delta A/D$ 转换器中的应用

从前面的分析可知, 梳状滤波器的阻带很窄, 并以 $\omega = 2\pi k/N$ 为中心周期重复, 因此可用于 $\Sigma - \Delta A/D$ 转换器中多级抽取的第一级抽取滤波器。为了说明这一点, 首先分析一下多级抽取过程中对第一级滤波器特性的要求。设第一级的输入抽样率为 f_s , 抽取比为 M_1 , 相应的输出抽样率为 $F_1 = f_s / M_1$ 。 $\Sigma - \Delta A/D$ 转换器输出数字信号的基带频谱特性如图 3.15(a)所示, 其中 $(0 \sim F_p)$ 为基带频率。该基带的频谱应严格等于输入模拟信号的频谱。



(a) 输出信息的基带频谱特性

(b) 抽取滤波器的频率特性

图 3.15 梳状滤波器在 $\Sigma-\Delta A/D$ 转换器中频率特性

为了保护该基带信号在抽取过程中不受混叠、我们仅需要滤去那些有可能混进 $(0 \sim F_p)$ 频带内的信号, 如果将滤波器的过渡带也算作为保护频带, 那么所要滤去的频带位于 $kF_1 \pm F_c (k=1,2,\dots,M_1)$, 如图 3.15(b) 所示。这实际上就是要求抽取滤波器具有多个阻带特性的情况, 此时可将阻带分为真正的阻带区和不管带区 (Φ 带), 如图 3.15(b) 所示。至于 $F_p \sim (F_1 - F_c)$ 的过渡带, 可由后继的滤波器处理。由于 $\Sigma-\Delta A/D$ 转换器的高度过采样, 通常有 $F_c \ll F_1$, 这样 Φ 带就变得相当宽, 而阻带变得很窄。由于阻带中心频率

kF_1 相对于数字频率为:

$$\omega_k = \frac{2k\pi F_1}{f_s} = \frac{2\pi k}{M_1} \quad (3.35)$$

显然, 该频率特性可由 $N=M_1$ 时的梳状滤波器来逼近, 相应的阻带宽度 $\Delta\omega$ 为:

$$\Delta\omega = \frac{2\pi F_c}{f_s}$$

从实现抽取滤波的角度来说, 最重要的两个指标一个是运算量, 一个是占用的存储量(这里主要指用于存储滤波器系数的存储量)。无论是 $\Sigma-\Delta A/D$ 还是 $\Sigma-\Delta D/A$ 转换器都是实时器件, 如何在抽取过程中尽量减少运算量和存储量显得尤为重要。设输入信号 $x(n)$ 的抽样率为 f_s , 输出信号 $y(n)$ 的抽样率为 $F_s = f_s/M$, 抽取因子为 M , 那么抽取滤波运算为

$$y(n) = \sum_{m=0}^{N-1} x(Mn - m)h(m) \quad (3.36)$$

显然运算量与占用存储量都与滤波器的节数(或长度)成正比。在 $\Sigma-\Delta A/D$ 转换器中, 过抽样比(即抽取因子)很大, 相对于过抽样频率, 滤波器的通带与过渡带都很窄, 这将使滤波器的节数很大, 运算效率很低, 因此, 在过抽样 $\Sigma-\Delta A/D$ 转换器中, 为了有效地实现抽样率转换, 常采用多级抽取的方法。由于将滤波器分解成了多级, 使每一级的相对过渡带大大增加, 相应每一级滤波器的节数大为减小, 因而可大大减小滤波运算量与滤波器系数的存储量。

数字滤波器的实现从计算方法来讲, 是通过 1bit 的增量调制数字流经过一系列的卷积运算得以实现。从实现的电路设计上看, 目前有以下几种方法:

- 采用 DSP 芯片的方法, 这种方法充分地利用了 DSP 的浮点计算的高性能, 优点是灵活性强、电路结构简单。但现今的 DSP 芯片功耗一般较大, 对于以低功耗为特色的 MC1 型采集器未能采用这种方法。目前中国地震局下属的港震机电技术公司所生产的宽带地震仪的数字采集器就是采用的这种方法。
- 现成数字滤波器器件的选购。考虑到研制周期、成本等等因素, 在 MC1 型地震仪采集器采用的就是这种方法。优点是成本低廉、工作稳定。缺点是滤波器的滤波系数已固化, 采样率设定灵活性较差。
- 在 RefTeak 公司二十世纪九十年代生产的 RefTeak 72A 型号的地震仪中利用现成数字滤波器采集数据以较小的采样间隔输出 (1ms), 然后通过 DSP 可以将采集数据已多种的采样间隔输出, 这可能与当时的 DSP 芯片运算速度性能的局限性有关。
- 利用高性能单片机, 用软件进行卷积运算实现数字滤波。因为它集中了上三种方案的优点, 弥补了各自的不足, 这是我认为最好的解决方案。随着单片机性能的快速提升, 单片机的运算速度已经能够达到这样的要求。在以后的发展、研制工作中, 如有机会, 将把它尽快地变为现实。

3.3.4.3 增量调制模数转换器的选型

$\Sigma-\Delta$ A/D 主要技术指标

动态范围(DR): 满刻度信号的均方根值 E 对输入信号为零时背景噪声的均方根值 $N(f)$ 之比, 背景噪声的计算范围从 1Hz 直到输出数字信号的 $1/2$ 抽样频率 ($f_s/2$), 单位为 dB。

$$DR = 20 \lg \frac{E}{\sqrt{\int_1^{f_s/2} N^2(f) df}} \quad (3.37)$$

谐波失真(SDR): 满刻度单频信号的均方根 A_1 对直到二分之一抽样频率 ($f_s/2$) 的所有谐波分量功率之和的均方根之比, 单位为 dB。若用 A_k 表示各谐波分量的均方根值, 则

$$SDR = 20 \lg \frac{A_1}{\sqrt{\sum_k A_k^2}} \quad (3.38)$$

交叉调制失真(IMD): 对满刻度为 -6dB 的两个单频信号均方值之和对从直流直到 $f_s/2$ 的所有交叉调制分量的均方值之比, 单位为 dB。若 A_1 , A_2 分别表示单频信号的均方根值, A_i 表示交叉调制分量的均方根值, 则有

$$IMD = 10 \lg \frac{A_1^2 + A_2^2}{\sum_i A_i^2} \quad (3.39)$$

偏置(V_{ZSE}): 又称为零点偏移、指模拟地与需产生输出数字 0 码值时的输入

模拟电比之差, 单位为 mV。

偏置漂移(TC_{ZSE}): 偏置随温度的变化, 单位为 $\mu V/^{\circ}C$ 。

满刻度误差(FSE): 参考电压与满刻度模拟电压之差对 2 倍参考电压之比, 测量该值时应去掉器件偏置值的影响, 单位为 %。

满刻度漂移(TC_{FS}): 满刻度值随温度的变化, 单位为 % / $^{\circ}C$ 。

MC1 低功耗数据采集器模/数转换是由 2 阶过采样增量编码变换器和线性相移数字滤波(FIR)组成。时钟频率 1024KHz、过采样工作频率为 256KHz。理论上对根据白噪声和线性系统原理建立的高阶增量调制器模型进行分析可得到由量化噪音决定的由下式确定的动态范围:

$$SNR^L(dB) = 6n + 10 \lg(2L + 1) + 10(2L + 1) \lg R - 10L$$

其中 n 为量化位数, L 增量调制器阶数, R 为过采样率。

在本仪器中 $n=1$, $L=2$ 。当采样率等于 16 毫秒时 $R=2097$; 当采样率等于 2.5 毫秒时 $R=655$; 由上式可知, 从理论上可保证仪器能达到动态范围大于 120dB。此外可以证明, 因为增量调制器是一个非线性反馈系统, 当调制器的阶数大于 2 时, 非线性高阶反馈系统可能存在稳定性问题, 所以未采用传统的由 CS5321/CS5322 组成的四阶增量调制 A/D 转换模块方案而代之以二阶增量调制 A/D 转换模块, 使得在不损失信号采集精度的前提下提高系统的可靠性, 降低了功耗。所选用的模块采用了差分输入方式, 与 CS5321 单端输入方式相比, 抗干扰性能大大提升。

表 3.2 模数转换的延时、通阻带频率特性

输出采样间隔 $t/\mu s$	通带 f_1 f/Hz	3dB 带宽 f_2 f/Hz	阻带频率 f_3 f/Hz	群延时 $t/\mu s$
2	187.5	206	250	58
4	93.8	103	125	116
8	46.0	51.5	62.5	232
16	23.4	25.75	31.25	464
32	11.7	12.88	15.62	928

3.3.4.3.1 过采样增量调制器 ADS1201

ADS1201 是美国 BB 公司二十世纪九十年代推出的 2 阶过采样增量编码调制器。采用 5V 单电源供电。差分输入端可以直接连接传感器和低电平信号源。和适当的数字滤波器配合能构成 24 位的模数转换模块。在 320KHz 的时钟下, 采样率 1KHz 时动态范围可达 120dB。另外, 其内置了 2.5V 的参考电压源和 3.3V 的偏置电压源, 通过与 R_{28} 、 R_{29} 、 R_{10} 、 R_{14} 所构成的电阻网络配合可使其输入电压的量程大大增加, 峰峰值可从 0~5V 扩至 -10V~+10V。为了降低电源的影响, 模拟端电源和数字端电源分别供电。为了保证模拟端的电源必须不低于数字端电源的应用条件, 同时进一步减少电源纹波对转换精度的影响, 在模拟端电源处加入一阶 LC 滤波器, 在数字端电源处加入了一阶 RC 滤波器。由于电阻的分压作

用,使模拟端的电源不低于数字端电源。

模数转换器的参考电压噪音水平,直接决定了模数转换器的输出信号的噪音水平。ADS1201 内置了一个精密参考电压源,其噪音水平在峰峰 6 微伏左右,为了优化性能,决定不使用其内置的参考电压源。通过查阅大量的高精度模数转换器的电原理图资料,选定了 LT1925-2.5 作为模数转换器的外接精密参考电压源。LT1925-2.5 本身的噪音的水平在峰峰值 2 微伏左右。为了进一步提高其性能,在其输出端加入了一阶 RC 滤波器,所采用的滤波电容位高性能、大容量钽电容通过试验,使其输出电压的噪声水平降低了 6dB 左右,效果非常明显。

为了检验 LT1019-2.5 加入了一阶 RC 滤波器后的负载能力,对比了每一采集通道独立使用一个精密参考电压源,以及 LT1925-2.5 输出端并联三个一阶 RC 滤波器至三个通道。发现二者的性能没有可觉察的区别,为了简化电路、降低成本,采用了后一种方案。

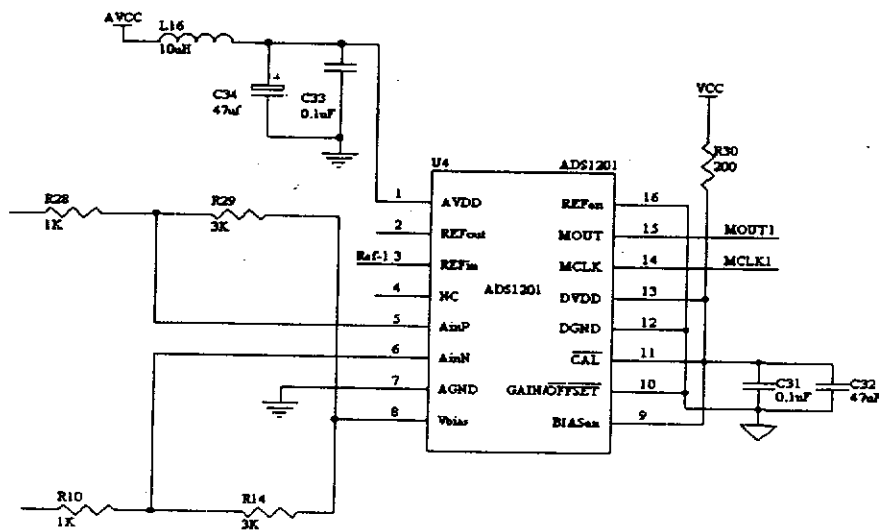


图 3.16 ADS1201 在 MC1 采集器中的应用原理图

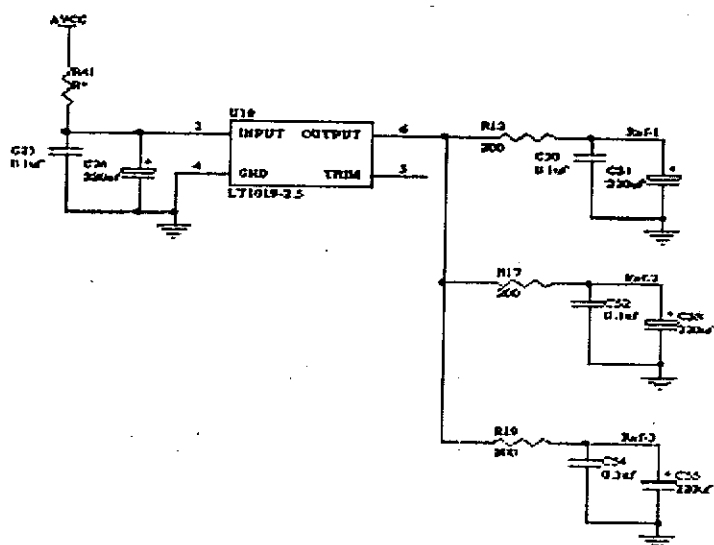
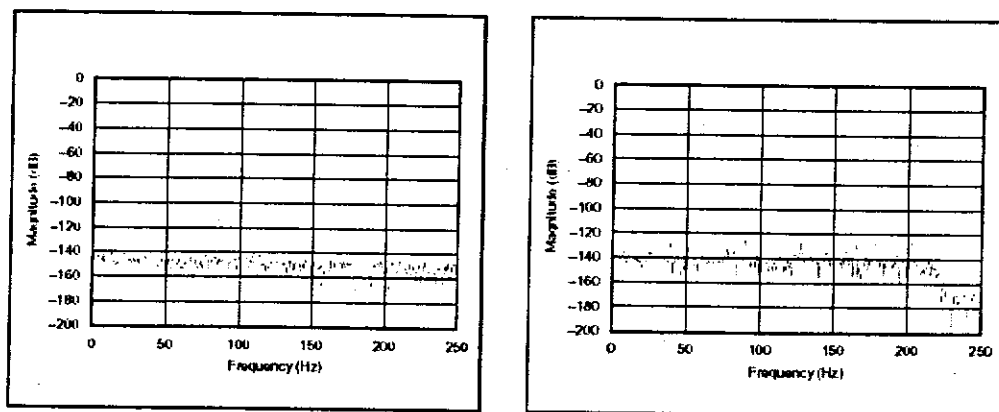


图 3.17 LT1019 构成的精密参考电压源

与传统器件增益 CS5321 的比较 ADS1201 采用单电源供电, 使电源电路大为简化, ADS1201 的功耗 ($30mW$) 即使不考虑负电源的效率问题也比 CS5321 的功耗 ($100mW$) 低了很多; ADS1201 购置成本降低了一半以上, 噪音水平也有所降低。下图为国外资料中两种器件在同一采样率条件下 ($125Hz$) 的噪音水平的比较。可以看出 ADS1201 的噪音幅度要低于 CS5321 噪音幅度。



(1) ADS1201

(2) CS5321

图 3.18 ADS1201 和 CS5321 噪音幅度比较

3.3.4.3.2 数字滤波器 CS5322 简介

CS5322 是美国 Crystal 半导体公司生产的可编程多级 FIR 线性数据抽取滤波器, 对 1 位的增量调制编码进行多级抽取和滤波。CS5322 具有极好的频率特性, 通带的纹波在 $0.04\sim0.1dB$ 之间。通带频率 f_1 与阻带频率 f_3 之比为 0.375 , $3dB$ 带宽频率 f_2 与阻带频率 f_3 之比为 0.45 , 远远高于传统 PCM 的 AD 转换器件。

下图为数字滤波器的频率响应曲线。

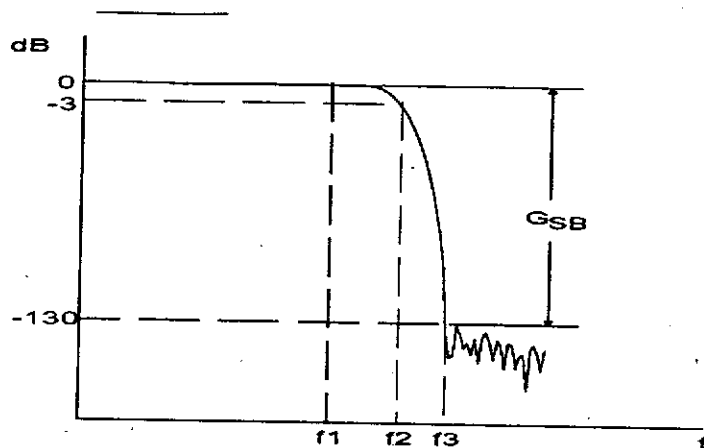


图 3.19 CS5322 频率响应曲线

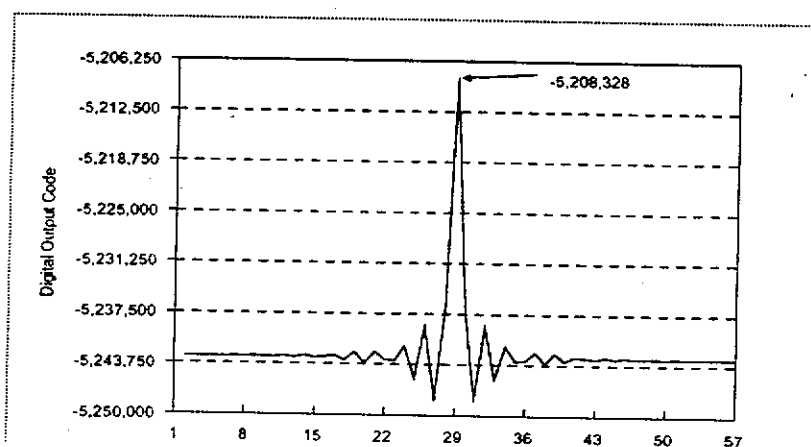


图 3.20 CS5322 单位脉冲响应

通过对 DECA、DECB、DECC 管脚的编程, 可使 CS5322 输出从 1 毫秒到 16 毫秒改变。关系见下表:

表 3.3 CS5322 的采样率与抽取率的关系表

DECC	DECB	DECA	采样输出 (Hz)	滤波输出时钟	抽取比
0	0	0	62.5	16384	2048
0	0	1	125	8192	1024
0	1	0	250	4096	512
0	1	1	500	2048	256
1	0	0	1000	1024	128
1	0	1	2000	512	64
1	1	0	4000	256	32

MCLK 输出 1MHz 的占空比为 1 的方波接到计数器 74HC393 进行 4 分频, 至 256KHz, 输出到 ADS1201 作为 ADS1201 的过抽样时钟。MDATA, 接收 ADS1201 输出的 1 Bit 过采样信号。CLKIN 脚为滤波时钟的输入端。/CS 脚、SCLK

脚和 SOD 脚构成了 SPI 接口, 将转换的数字信号串行输出。通过控制 RESET 脚和 SYNC 脚的电平可实现模数转换器的复位和同步。连续的数据采集采用查询式工作方式, DRDY 脚与 MPU 的一输入管脚相连, 当一次数据转换完成后, DRDY 脚被拉高, MPU 查询到这一输入管脚为高电平, 可判断出有新的数据需要被读入。在采集器实际电路中, 三通道的信号通过 74HC27 三输入或非门合成和电阻网络分压后连接至 MPU, 如图 3.22 所示。

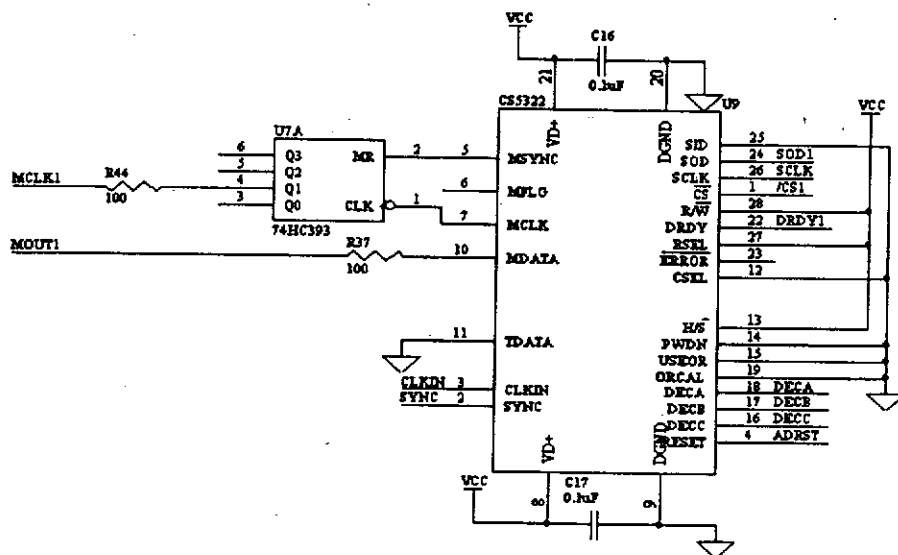


图 3.21 CS5322 在 MC1 型采集器中的应用原理图

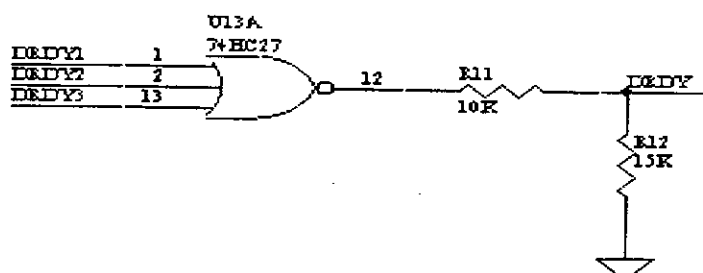


图 3.22 三通道“转换完成”(DRDY)信号的输入

3.3.4.4 增量调制模数转换器的使用特点

A/D 转换器是一类高性能 A/D 转换器。为了充分发挥这类转换器的能力以获得最佳的系统性能, 在使用时对有关电路的设计与制造工艺需要特别小心。由于增量调制模数转换器的电原理图几乎完全根据厂家提供的参考资料确定, 电路板的布线与制造工艺以及配套电路的性能是获得最佳的系统性能的关键。

1. 直流参考电压对 ADC 的影响

以 16 位的转换器为例, 对 ADC. 设 V_{in} 为 ADC 的输入电压, N 为转换后输

出的定点数, V_{ref} 为直流参考电压, 那么其传输函数为

$$N = 32767 \times V_{in} / V_{ref}$$

ADC 参考电压都是以相乘(或除)的关系出现在传输函数中。理论上参考电压应为纯粹的直流, 但实际上它们都具有某种程度的波纹或噪声, 也可能存在某个离散频率的干扰分量。这样, 由于参考电压与输入信号的乘法关系, 有可能会产生调制现象, 从而在输出中产生干扰频率的和差分量。由于 Σ - Δ 转换器的量化噪声成型的特性使得它在高频端具有很大的噪声能量, 这些高频噪声若被参考电压中的干扰频率所调制, 将对转换器的有用的频带内产生很大的影响, 有时会显著提高背景噪声的电平。

2. 时钟抖动的影响

如果给转换器提供的时钟脉冲的边缘以随机的形式偏离其正常位置, 那么将使转换器输出背景噪声增加。如果时钟的抖动特性是周期性的, 将出现频率调制(FM), 这将会在信号频率的两边出现等间隔的边带频率分量。当时钟抖动均方根值大于 50ps 时。对于高质量的采集系统来说是不允许的。避免这些影响的最好办法是利用晶体振荡器来产生抽样时钟, 晶体振荡器抖动率的典型值一般在 10ps 以下。振荡器应采用干扰小性能良好的电源供电, 并且应将振荡器尽量放置在靠近 ADC 的地方, 系统的其它部分的时钟应锁定到振荡频率, 这种方法可使转换器的时钟抖动影响最小。

3. A/D 转换器电源的杂波压制

高频干扰影响 Σ - Δ 转换器性能的途径之一是通过电源线, 图 3.23(a)表示正常情况下 A/D 转换器的背景噪声, 图 3.23(b)说明了当有接近抽样频率的高频干扰由电源线窜入时的情况。进入的高频信号不是一个纯粹的正弦波, 有谐波存在, 所以其产生的干扰也不是单频的, 而是一组频率。高次谐波干扰的形状与低次谐波相同而且延伸得很远, 当系统时钟为方波时干扰常表现为奇次谐波。

图 3.24 的例子说明了一个音频段 Σ - Δ A/D 转换器对来自电源干扰频率的抑制能力, 注意在音频段接近有 50dB 的抑制能力, 在 24kHz~(3.073MHz-24kHz) 之间由于转换器输出滤波器的特性, 对电源干扰的抑制非常好, 然后在 3.072MHz-24kHz 到 3.072MHz+24kHz 的频率窗电源抑制很差, 仅有 20dB。类似地, 在以整数倍抽样频率为中心的 48kHz 带宽的频率窗内抑制性能都很差, 这些区域是电源抑制性能的敏感区。当转换器具有多个输出抽样率时, 要特别注意。

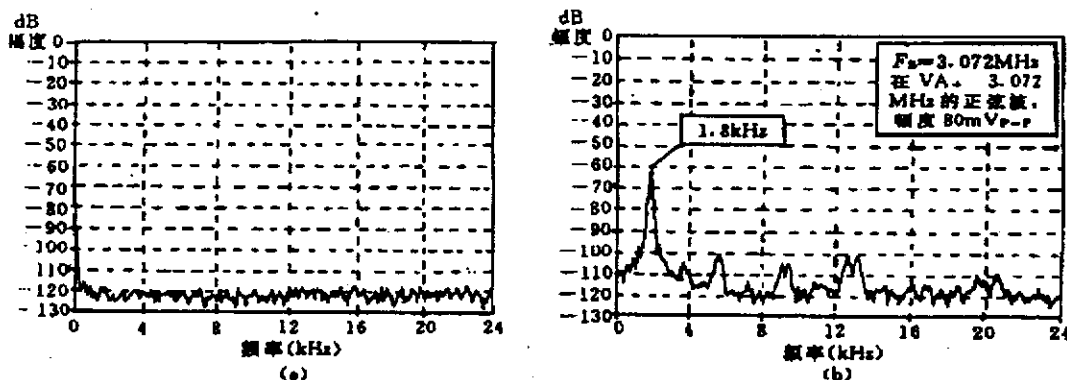


图 3.23 高频干扰由电源线窜入

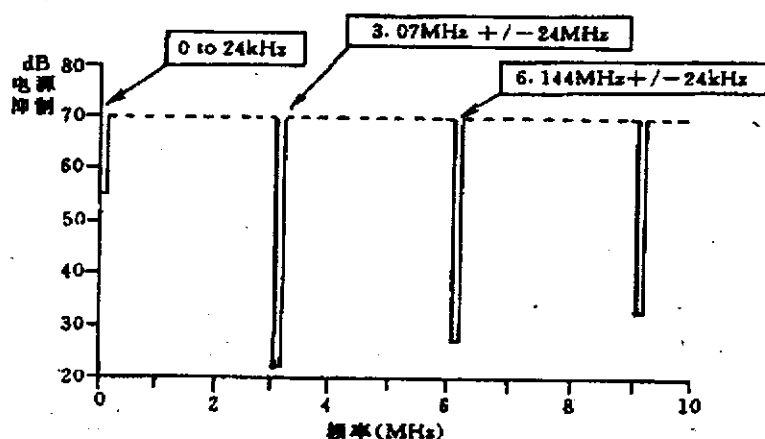


图 3.24 转换器对电源干扰的抑制能力

4. 同步时钟的影响

这里所谓同步时钟是指调制器中的串行数据的位时钟,当调制器的输入电压使调制器输出的 1 位(0, 1)码中的 1 正好占 50%时,由于大量的 010101 序列的出现,如果调制器的位时钟频率等于输入抽样频率的二分之一($F_s/2$),因为这种(0, 1)序列的基频为($F_s/2$),这样在 Σ - Δ 调制器输出的 1 位码的频谱中将包含有 $F_s/2$ 的单频谱线。在理论上该频率不会对基带信号产生干扰,因为它可被后面的滤波器滤除。但在实际的系统中,调制器的输入电路以及任何外部电路都具有直流偏移,在具有偏移存在时输出一位码的频谱,此时 $F_s/2$ 的频谱线有一小的频移(F_d)。该频移是因为直流偏移的存在使得输出的 010101 序列中偶然出现有 00 和 11,试验表明频移与直流偏移的大小成比例。这一频移本身也不会对基带信号产生影响,因为它也可为后面的滤波器滤掉。但如果 $F_s/2$ 的时钟信号耦合进参考电压,由于参考电压前述的调制特性将会产生 $F_s/2$ 与 $(F_s/2 - F_d)$ 的和、差频率,其差频 F_d 正好落在基带内,将会对基带信号产生干扰。因此,为了避免这种干扰,在系统中不要使用 $F_s/2$ 的同步时钟,一般采用 F_s 为同步时钟。

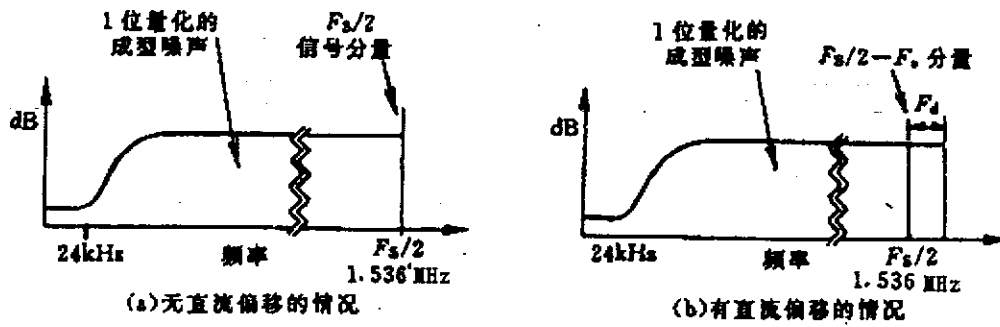


图 3.25 增量调制器输出的频谱

在实际的采集器电路中,当调制器的差分输入电压为零或接近于零时,会使调制器输出的 1 位(0, 1)码中的 1 接近 50%, 由于大量的 010101 序列的出现。会在输出的数据会出现类似于正弦波的大幅度干扰信号,其幅度是正常的噪音的数十倍至一百倍,所以在差分输入电压为零或接近于零时,需要在输入端引入一较小的直流偏移,避免这种现象的发生。

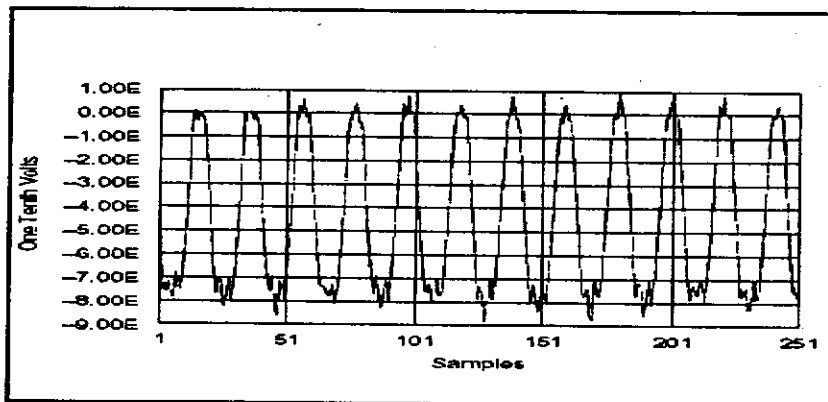


图 3.26 零电平输入时处理不当输入引入的噪声波形图

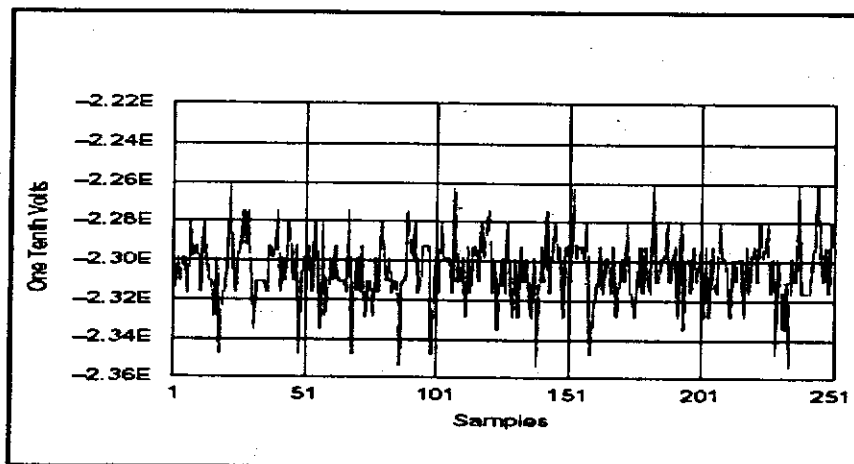


图 3.27 正常的 AD 转换器噪音波形

5. 布线和结构的影响

在包含 ADC 的实际系统中大多存在着各种各样的耦合, 这些耦合都有可能将干扰能量耦合进 ADC。耦合方式可分为直接耦合、电容耦合、磁耦合和射频耦合。在系统设计时尽可能地减少这些耦合的影响。在 3.3.11 节中将作较详细的介绍。

3.3.5 控制电路和 32 位高性能单片机

控制电路主要由 MPU (单片处理器)、RAM (随机存储器)、Flash RAM (闪烁存储器) 组成等组成, 另外还包括 MPU 上电复位电路、开机模式选择、低压差稳压电路、时钟分频电路等等。

3.3.5.1 MPU 简介

MC1 型数字采集器控制系统部分率先采用了摩托罗拉公司 1999 推出的新一代 32 位单片机 MC68VZ328 作为控制核心。在中国, 这种系列单片机被称为“龙珠(Dragon Ball)芯片”。在此之前摩托罗拉公司曾推出的 MC68328、MC68EZ328 两种芯片被称为“龙珠一代”和“龙珠二代”, MC68VZ328 是第三代产品。这种单片机是专为 PDA (Personal Digital Associate) 而设计, 因其具备体积小、低功耗、速度快、功能强大被当今绝大多数的主流掌上电脑所采用。它的主频达 33MHz, 运算速度 5.4MIPS, 与 Inter386CPU 相当。它集成了可与模数转换器件直接相连的 SPI (Serial Peripheral Interface) 接口, 以及两个串行接口、液晶显示接口、实时钟、毫秒计数器、异步传输接口、红外传输接口等功能。它的采用使得数字采集器具有掌上电脑特有的功能和特征。数字采集器的控制功能都通过软件编程控制单片机 I/O 端口实现, 大大地简化了硬件电路, 降低了系统功耗, 提高了系统可靠性。

MC68VZ32 单片机还具有的一个鲜明的特点是它所构成的系统, 具有在线升级的功能。在图中可以看到 MC68VZ32 内置有 Bootstrap Mode 的模块, 通过

开机模式选择在系统上电之前可将 MC68VZ328 设置为 Normal Mode 或 Bootstrap Mode。当系统进入 Bootstrap Mode 后在 PC 机上通过相连的串行口通讯电缆和配套软件, 就能将新版本的系统控制软件“下载”到系统用于程序储存的 Flash Memory 中完成仪器的软件升级。这一过程仅需数分钟, 即使在野外也能方便的实现。

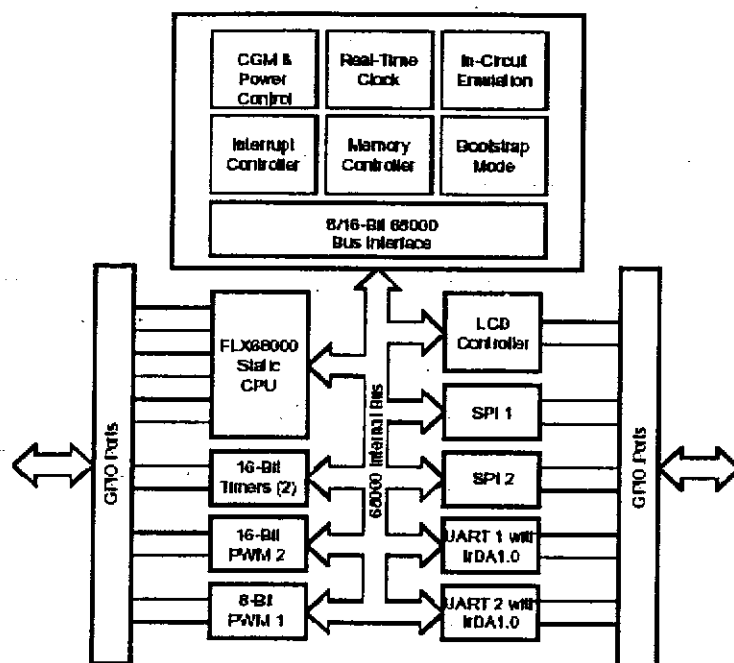


图 3.28 32 位单片机 MC68VZ328 功能模块图

3.3.5.2 控制功能实现

单片机 MC68VZ328 提供了 10 组 76 个 GPIO 管脚 (General Purpose I/O Pin), 每一个管脚都有四个寄存器与之相连, 分别是上拉使能寄存器 (Pull-up Enable Register)、输入输出方向控制寄存器 (Direction Register)、功能选择寄存器 (Select Register)。其中需要通过功能选择寄存器将某一管脚设置为 GPIO 管脚 (General Purpose I/O Pin)。然后, 通过程序写管脚对应的功能寄存器地址, 单独的设置设置为输入或输出状态; 当管脚被设置为输入时通过程序写管脚对应的上拉 (或下拉) 寄存器, 可以拉高或拉低管脚的电平, 并通过读对应的数据寄存器获取输入信号; 当管脚被设置为输出时, 通过写对应的数据寄存器设置输出信号。

采集器就是利用这些管脚中的一部分, 来完成对外围信号的提取和外围器件的控制。

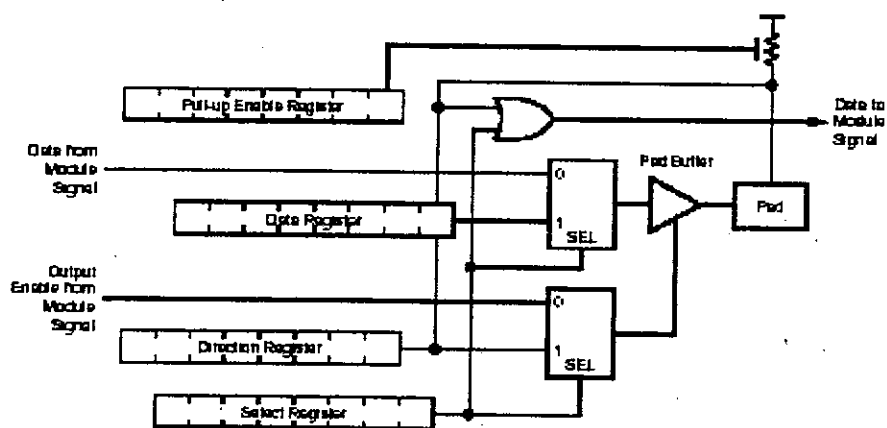


图 3.29 MC68VZ328GPIO 管脚结构图

对于输入信号由于 MC68VZ328 的电压是 3.3V 如果输入的外围信号是 5V 或更高, 需要进行电平转换, 对于单一信号采取了电阻网络分压的方式, 对于成组的信号如数据总线和地址总线需要专门的器件来完成。

对于输出信号, 如果输出端控制的外围器件的电源电压是 5V 或更高, 有时为了提高其噪音容限也要采用电平转换措施。

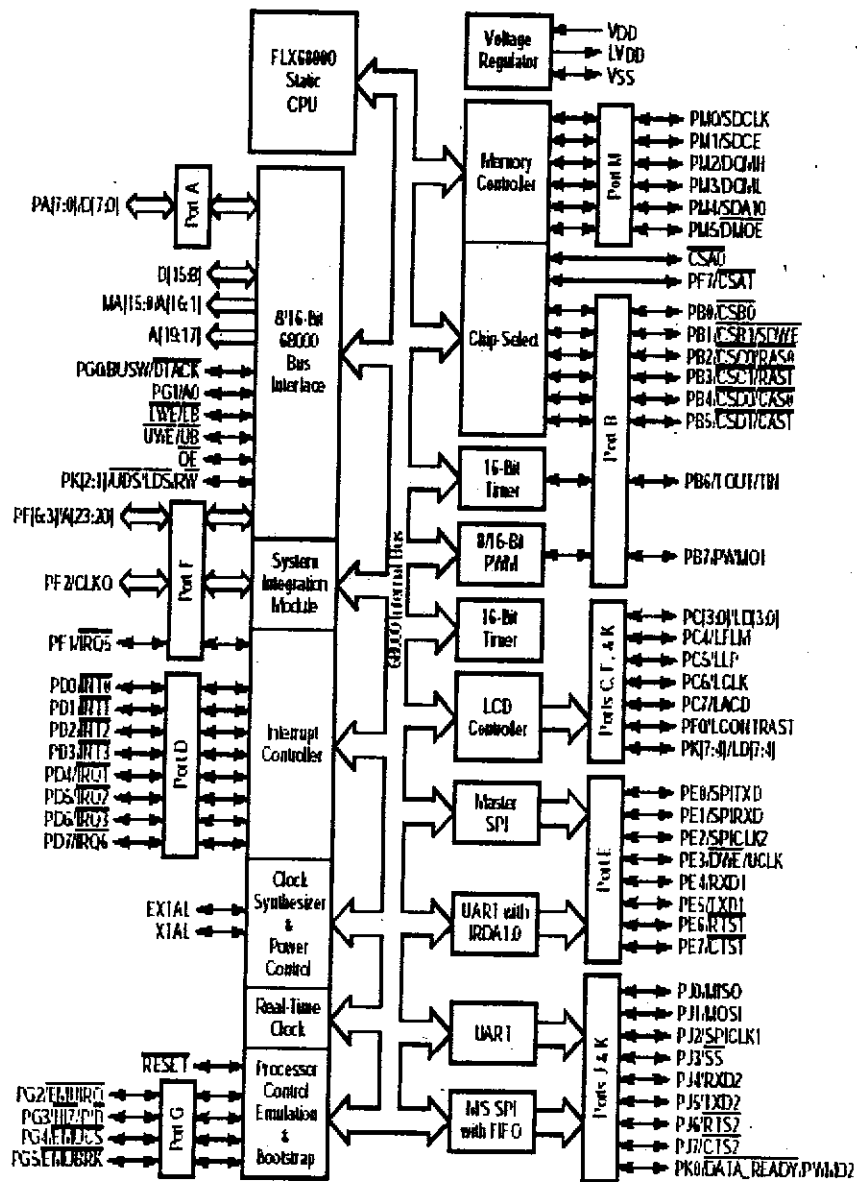


图 3.30、32 位单片机 MC68VZ328 功能管脚分布图

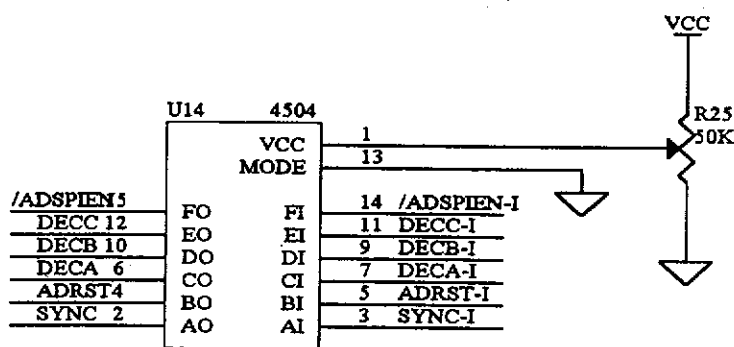


图 3.31 在采集器中利用 4504 实现低电平到高电平的转换，提高噪声容限。

3.3.5.3 控制电路的微功耗设计

采集器的采样率与单片机的运算速度相比非常低，根据尽量“减少有功功耗，消除无功功耗”的微功耗系统设计原则，单片机工作在瞌睡工作模式（Doze Mode）；当单片机查询到一次模数转换完成时，单片机进入到正常工作模式（Normal Mode），执行数据转换存储和日志记录工作，随即返回至瞌睡工作模式（Doze Mode）。这一措施的采用使控制电路的功耗降低了 80% 左右。采集器的功耗基本由模/数转换器和时钟电路组成。如下图 3.32 所示

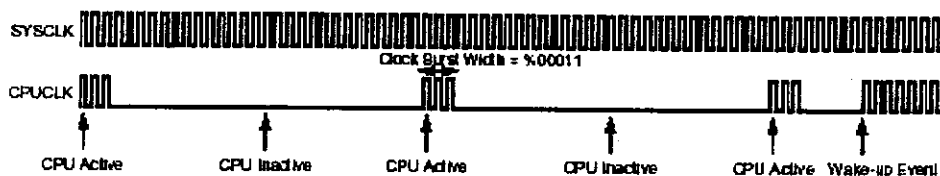


图 3.32 CPU 间隔工作减小系统无功功耗的时序

3.3.6 SPI 接口及分时复用方案

MC1 型地震仪采用单片机 MPU 的一个 SPI 接口实现与模数转换模块数据交换。MC1 型地震仪地震仪具有三个独立的通道，需要通过分时复用方案将数据顺序读入。

3.2.6.1 SPI 接口

SPI 接口是串行外设接口的简称（Serial Peripheral Interface）。与传统的 PCM 模数转换器大都以并行接口输出转换数据不同，由于过采样模数转换器具有较多的转换位数（24 位），所有的过采样模数转换器都采用 SPI 接口输出数据，大多数该类器件采用 SPI 接口进行参数设置。SPI 接口由时钟线（SPICLK）、串行数据线（SPIDATA）、以及其它辅助握手信号线（/DATA_READY，/SS）组成

单片机 MC68VZ328 集成了可与模数转换器件直接相连的 SPI, 通过对其寄存器进行编程, 可按主动方式 (master mode) 和从属方式 (Slave mode) 两种方式四种时序进行通讯。

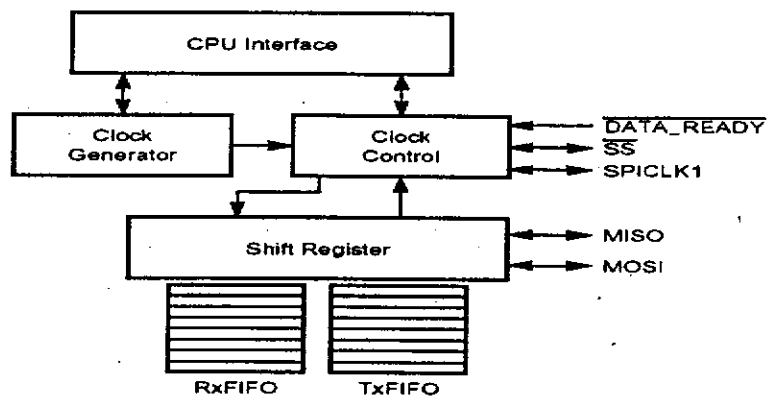


图 3.33、MC68VZ328 SPI 接口功能框图

图 3.34 和图 3.35 分别是 MC68VZ328 能提供的四种 SPI 接口时序图和 AD 转换模块 CS5322 数据输出 SPI 接口的时序图。通过对比可发现 CS5322 数据输出时序与 MC68VZ328 提供的第三种时序一致。为了便于控制, MC68VZ328 工作在主动方式下, 串行时钟的选择可在 1MHz 到数百 Hz 之间选择, 考虑到 MC68VZ328 运行效率串行时钟越高越好, 考虑到数据的可靠性串行时钟较低比较好, 在兼顾到二者的需要, 选定 256KHz 为串行时钟的频率。

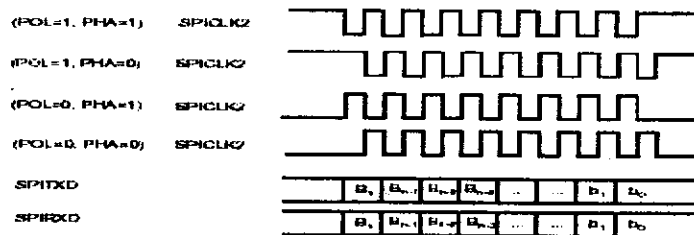


图 3.34 MC68VZ328 能提供的四种 SPI 接口时序图

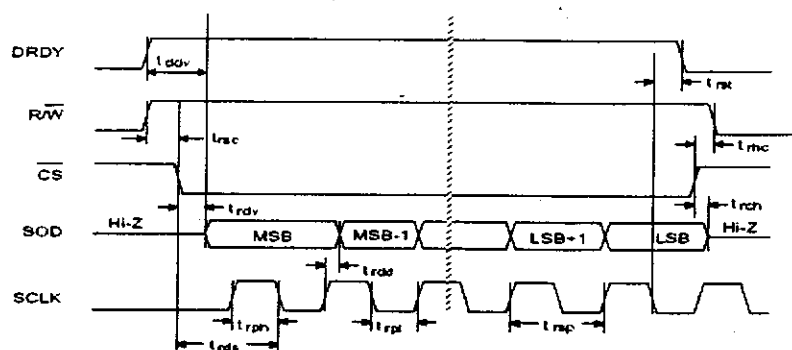


图 3.35 CS5322 提供 SPI 接口时序图

3.3.6.2 模数转换器与 MPU 的连接

为了使 MPU 的 SPI 接口能与多个的模数转换器 SPI 接口相连, 可以采用多路开关实现分时复用。

下图 3.36 为 MC1 型地震仪采集器所用的电路原理图。其利用双路四选一模拟开关 74HC4052 实现分时复用。选择的理由有两个 (1) 功能需要两个三选一无以上的开关, (2) 功能需要输出输入方向相反的片选使能/CS 信号和数据输出 SOD 信号。虽然 74HC4052 在通常的情况下, 常常被用于采集器前端模拟信号输入的选择上, 但由于它能满足以上的要求, 使实现这一功能的理想器件。

74HC4052 的 INH 脚为使能端在传输之前被 MPU 置为有效, 同时 MPU 通过设置 A、B 端的电平选择数据传输的通道, 对应关系如下表。R23 和 R24、构成分压网络, 输出信号 ADSOD 接至 MPU 的 SPI 接口输入端。

表 3.4 数据通道的选择

A	B	选择通道
0	0	X
0	1	1(南北分量通道)
1	0	2(东西分量通道)
1	1	3(垂直分量通道)

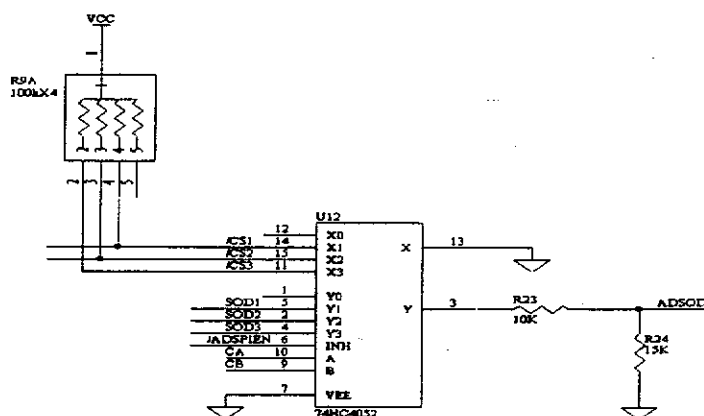


图 3.36 多通道模数转换器与 MPU 的连接电路原理图

3.3.7 超大容量闪存

采集器的超大容量闪存是数码相机和播放机上广泛采用的 Flash Memory, 具有统一 Smart Media 接口, 容量在理论上可任意地扩展。

3.3.7.1 smart media 接口

Smart media 接口作为一种工业标准, 最大的特点就是它的可扩充性。

对于不同容量的存储器它的管脚分布于功能都是一样的, 扩充和升级容量更大的存储器, 电路设计和控制逻辑几乎都不发生变化。

其主要组成有, 双向数据输出线 (I/O0~I/O8), 命令锁存使能端 (CLE)、

地址锁存使能段 (ALE)、片选信号 (/CE)、读信号 (/RE)、写信号 (/WE) 组成。在读写周期之前, 首先要 /CS、CLE、/WE 信号配合通过双向数据输出线输入功能字节 (Function Byte), 确定操作的方式。然后 /CS、ALE、/WE 信号配合通过双向数据输出线分几次输入读写操作的起始地址。然后就能进行一般意义上的顺序读写操作了。

表 3.5 Smart media 接口管脚及对应功能表

Pin Name	Pin Function
I/O0 ~ I/O7	Data Input/Outputs
CLE	Command Latch Enable
ALE	Address Latch Enable
/CE	Chip Enable
/RE	Read Enable
/WE	Write Enable
/WP	Write Protect
/SE	Spare area Enable
R/B	Ready/Busy output
VCC	Power(+2.7V~3.6V)
VSS	Ground

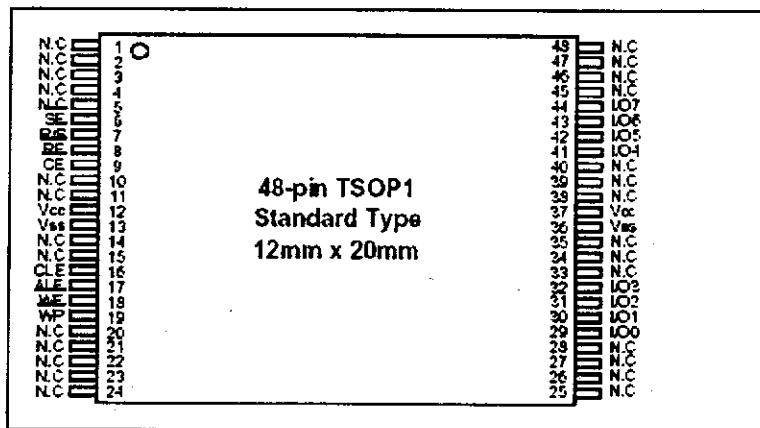


图 3.37 Smart media 接口管脚分布图

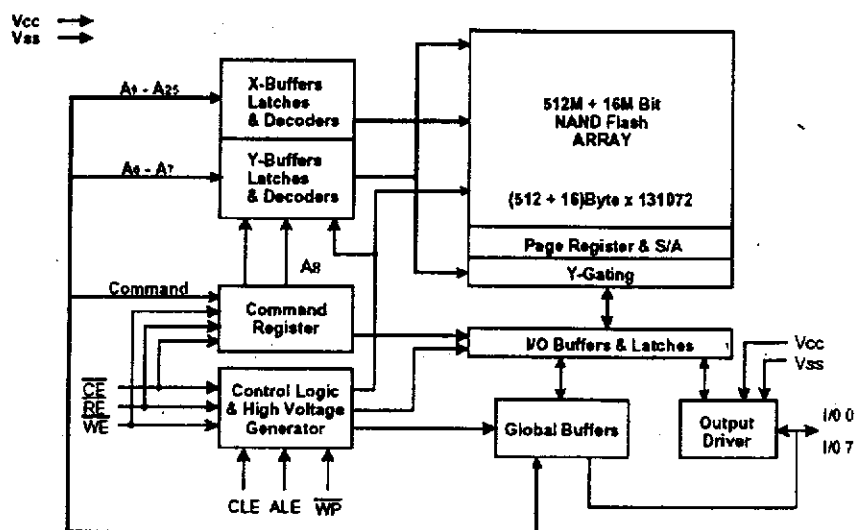


图 3.38 大容量缓存芯片的内部功能框图

3.3.7.2 读写时序

闪存芯片的 CLE ALE 与 MPU 的地址线相连，读写信号与数据线与分别与 MPU 的总线信号相连，读写操作在软件实现上从 C 语言的角度完全对应于一次指针操作。从汇编语言的角度完全对应于一次寄存器寻址操作。

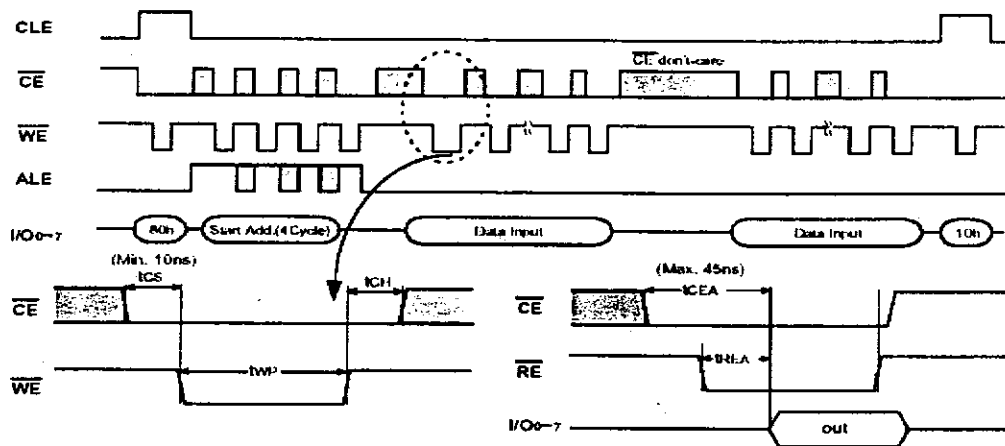


图 3.39 大容量缓存芯片的写时序图

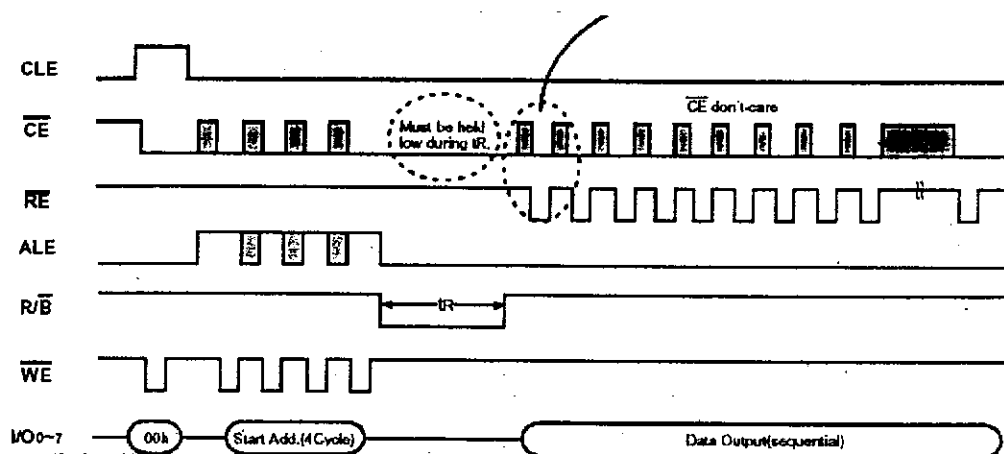


图 3.40 大容量闪存芯片的读时序图

在对 Smart media 接口的大容量闪存芯片进行操作时, 首先需要写入功能命令字, 下表 3.7 给出功能命令字列表。在对闪存芯片进行写操作时, 必须首先对相应地址的存储单元进行删除操作。

表 3.7 Smart media 接口的功能命令字

Function	1 st . Cycle	2 nd . Cycle
Read1	00h/01h	-
Read2	50h	-
Read ID	90h	-
Reset	FFh	-
Page Program	80h	10h
Block Erase	60h	D0h
Read Status	70h	-

3.3.7.3 大容量闪存级联

在 MC1 型地震仪中的大容量闪存级联, 采用 16 选 1 译码器 74HC154 实现片级的扩展。SEL0 至 SEL3 为来自 MPU 的控制信号。译码输出分别接大容量闪存的片选端。根据闪存的时序特征, 在进行所有操作之前应首先将所操作的对应芯片的片选置位为低电平有效, 并在整个操作过程中一直保持, 这样才能使对其的读写操作高效、可靠。

图 3.41 大容量缓存芯片扩展电原理图

3.3.8 GPS 技术和时间服务

GPS 技术在地震仪研制中已经被广泛的运用。地震仪内置的 GPS 模块不仅仅提供精度达到米级的流动台站经纬度位置信息,更重要的是它能提供 300-500ns 精度的高精度时间基准脉冲,及时对地震仪内部时钟进行校准。

3.3.8.1 GPS 技术

1、GPS 系统的组成

GPS 由三个独立的部分组成:

- 空间部分: 21 颗工作卫星, 3 颗备用卫星。
- 地面支撑系统: 1 个主控站, 3 个注入站, 5 个监测站。
- 用户设备部分: 接收 GPS 卫星发射信号, 以获得必要的导航和定位信息, 经数据处理, 完成导航和定位工作。GPS 接收机硬件一般由主机、天线和电源组成。

2、GPS 定位原理

GPS 的基本定位原理是: 卫星不间断地发送自身的星历参数和时间信息, 用户接收到这些信息后, 经过计算求出接收机的三维位置, 三维方向以及运动速度和时间信息。

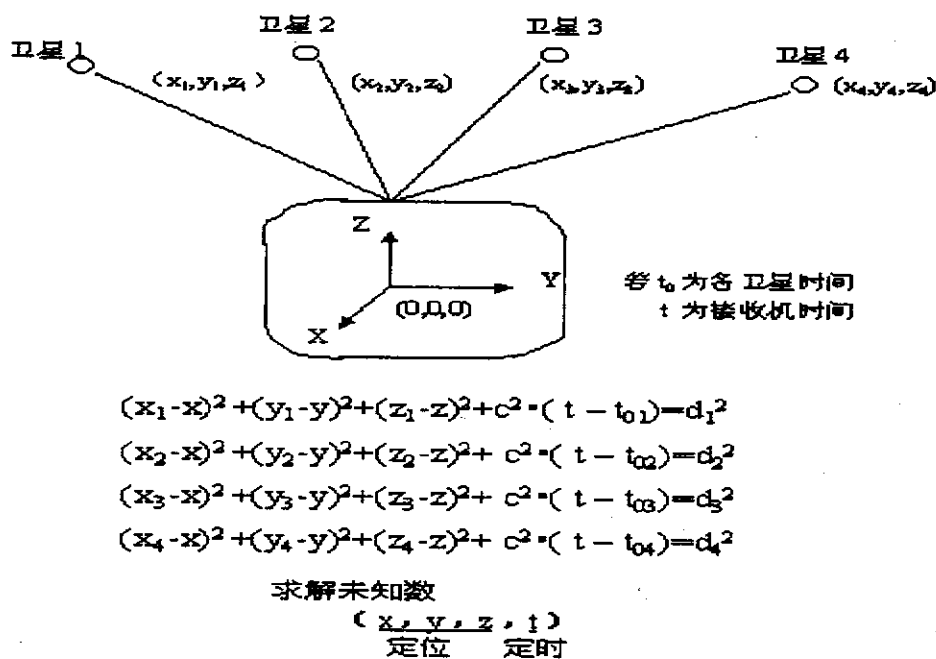


图 3.42 GPS 工作原理示意图

3.3.8.2 采集器时钟服务系统

8.192MHz 温度补偿振荡晶体产生的正弦波, 通过 C20 耦合到 U2 二进制计数器 74HC4024 输入端, 经过八分频后产生的 1.024MHz 占空比为 1:1 的方波作为 AD 转换模块的时钟从 Q3 输出。经过二分频后的方波经过 74HC390 三次五分频从 U4A 的 Q2 输出占空比 3:2 频率 32,768Hz 的方波。该时钟信号输入到单片机作为其系统时钟。由于晶体的输出幅度只有 2.5V 左右, 为了避免器件在高速

条件下工作的较大功率消耗,没有采用限幅放大的整形电路,而是通过调节电位器 $R4$ 的阻值可以改变晶体输出正弦波的直流偏移,使其具有最大的噪声容限。前文已经提到时钟信号的稳定度对模数转换信号噪声水平和系统时钟的精度都有重大的影响。实际测试证明这一方案没有增加时钟的抖动,同时降低了 10% 左右的系统功耗。

调节电位器 $R2$ 和 $R3$ 是为了改变输入到 MPU 时钟端信号的幅度和直流偏移。同时与 $C13$ 配合消除时钟信号上过冲的高频毛刺信号。

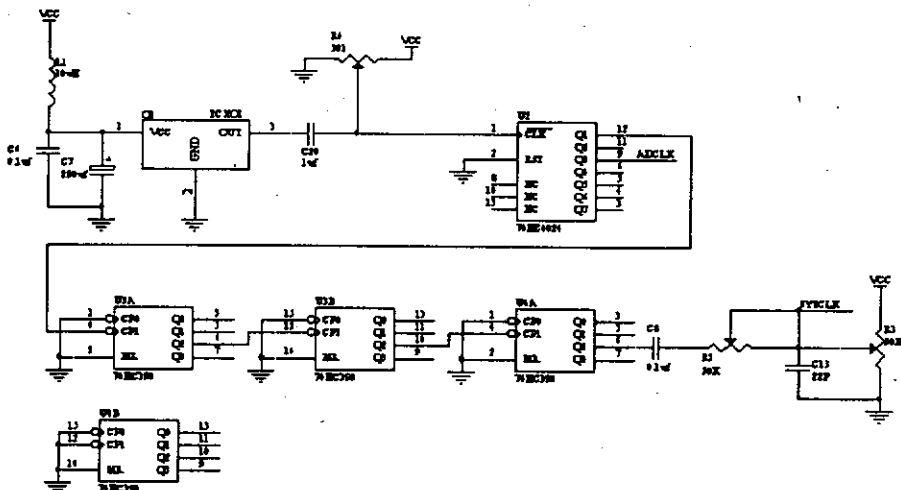


图 3.43 采集器的时钟电路原理图

MC1 型采集器内置的 GPS 芯片采用的是 Motorola 公司的 M12 Oncore 系列的产品。其输出的串行时码信号和 PPS (Pulse Per Second) 信号,接至 MPU,作为系统基准时间信号。GPS 开启时的功耗为 0.225W,为了降低功耗进一步降低功耗, GPS 每一个小时的起始 15 分钟内开启对时,在对时操作完成后关闭。在能接收到 GPS 的环境下,采集器的最大时钟误差不超过 1ms。下图是采集器利用 MAX890L 实现 GPS 电源控制。对钟信息将被编入记录数据流中。

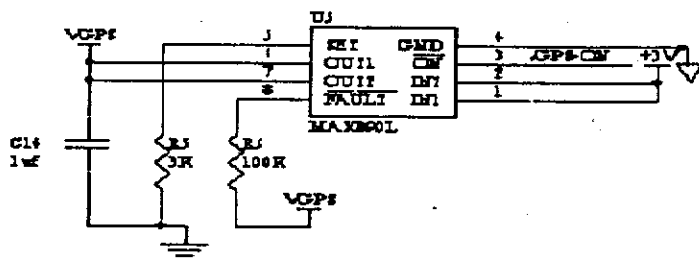


图 3.44 采集器的 GPS 电源控制电路原理图

3.3.9 采集器的交互控制

采集器的交互控制采用综合检查仪实现。综合检查仪由 320 × 240 荧光液晶显示屏、液晶显示控制接口、四线电阻式触摸屏、触摸屏 A/D 接口电路等组成。支持触摸屏输入进行系统各种参数设置,可通过液晶显示屏实时显示系统状态和

采集数据的实时波形。

3.3.9.1 电阻式触摸屏的原理和使用

电阻式触摸屏是一个三层膜的结构上下两层是平行的电阻丝中间为一隔离层图一平时上下两层的电阻丝不能直接导通只有受到一定的压力时上下两层的电阻丝才会导通电阻丝的阻值范围在几百欧姆到一千欧姆之间。

图 3.45 为电阻式触摸屏的原理, 图 3.46 是在 MC1 型采集器中采用触摸屏 ADS7843 组成的电阻式触摸屏电原理图, 它的输出端也是和 MPU 的 SPI 接口相连。通过片选使能端与信号通道实现分时复用。触摸屏的数据采集使用触摸屏的专用芯片—ADS7843。该电路能方便完成触摸屏 X 方向和 Y 方向电阻变化的数字信号的获取, 确定控制信号在触摸屏上的位置, 从而使采集器中的单片机控制系统采取相应的操作。

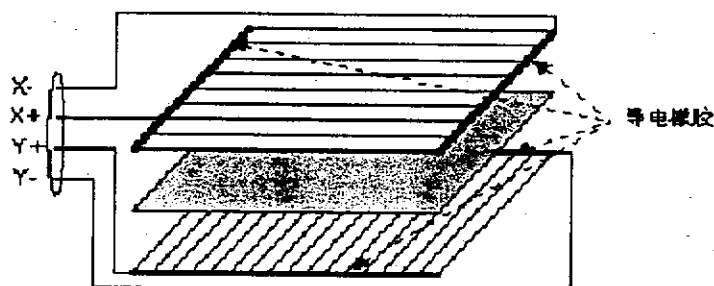


图 3.45 电阻式触摸屏原理图

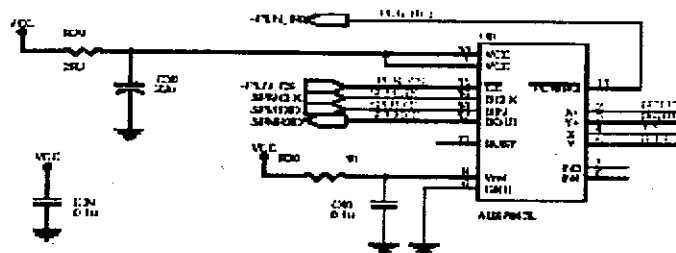


图 3.46 采用 ADS7843 组成的电阻式触摸屏电原理图

3.3.9.2 采集器的交互界面

采集器的交互界面由采集器的显示接口和综合检查仪组成, 在综合检查仪的液晶显示屏幕上, 按功能子上到下分为三个部分。见图 3.47。

- (1) 状态显示区: 包括的内容有: 设备编号、经纬度及高程、工作天数、山村容量、工作状态、系统温度等。

- (2) 参数设置区; 包括的内容有: 采样率设置、GPS 对钟间隔设置、“启动”“清空闪存”, “转存数据”。
- (3) 实时波形显示区。

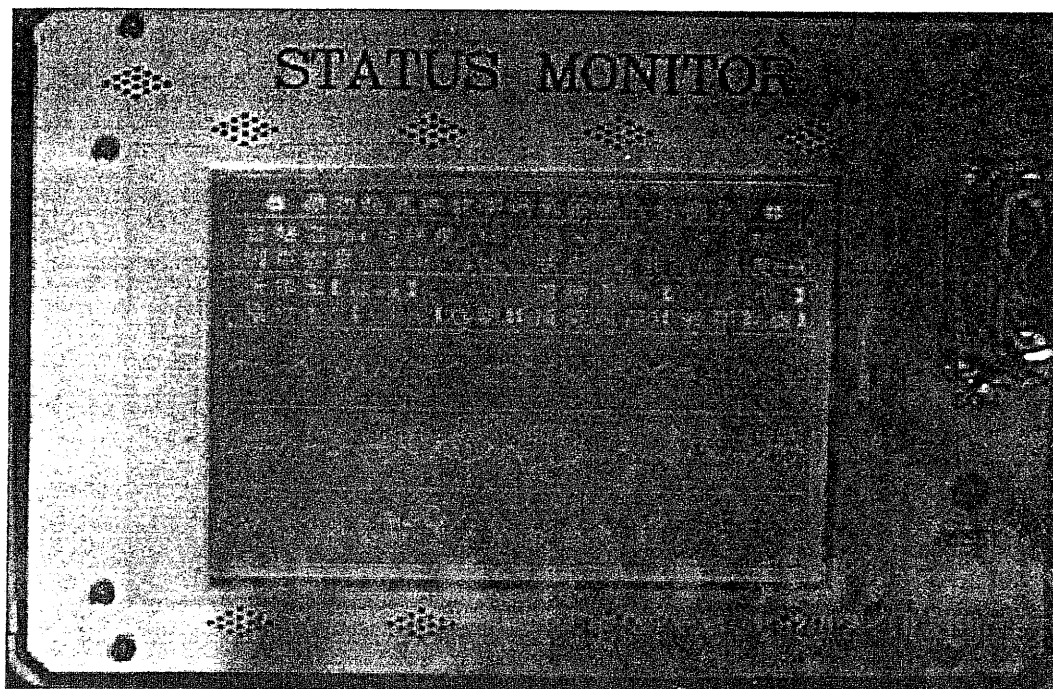


图 3.47 综合检查仪显示状态

3.3.10 EMC 技术

3.3.10.1 EMC 技术概念

电磁兼容 EMC (Electromagnetic compatibility) 是在研究电磁干扰 EMI (Electromagnetic Interference) 的基础上发展起来的新兴学科。电磁兼容是指处在同一电磁环境中的某设备, 不会因其他设备的电磁发射而导致使用降级, 同时也不会因为该设备的电磁发射, 使得同一电磁环境中的其它设备使用降级。

电磁干扰的来源, 构成电磁干扰必须具有三要素, 及干扰源、干扰传播途径和敏感设备。干扰源的分类按照干扰形式区分, 可分为自然干扰源和人为干扰源; 按照来源区分, 可以分为内部干扰和外部干扰。

3.3.10.2 EMC 技术在数据采集器中的应用

大动态的地震仪对微小信号的拾取到了微伏的量级, 很容易被噪声影响。同时, 其主控逻辑芯片及其配套的存储器均采用了低电压 (3.3V) 供电, 噪声容限较低。所以整个地震仪系统是对噪声敏感的。

地震仪的系统时钟是经过 8MHz 的温补晶体振荡器产生的基准时钟合成, MPU 的工作频率为 16 MHz, 模数转换的时钟频率为 1MHz。此外, 地震仪中还有诸如 RS232 电平转换的振荡电路、嵌入式的 PC 机、硬盘等等。所以整个地震仪系统的高频噪音和电磁干扰是一个在研制中必须考虑的问题。

首先,对于采集器的微小信号输入端的抗干扰问题作以下分析:

(1) 传感器与系统的连接

输入布线误差

对于低电平的数据采集技术,输入布线误差是必须认真加以考虑的。输入的电阻可分解为布线电阻 R_W 、系统输入电阻 R_I 、传感器的源电阻 R_S 。布线误差可表示为:

$$E_w = \frac{R_w + R_s}{R_w + R_s + R_I} \times V_{\text{满量程}}$$

为了使这个误差减到最小,可采用下列途径:(1)选择低内阻的传感器(2)减小布线电阻(3)增大输入阻抗。在绝大多数情况下,用直流电阻进行误差源分析已经足够指出可能的的问题。只有在传输速度很高时则必须考虑交流特性,分布电容、电感以及寄生耦合就应该在分析时加以考虑,地震学类仪器中一般较少涉及。

(2) 单端或差动输入

对输入信号的测量最终还是要以系统的地位参考进行,任何分布在“系统地”与“传感器地”之间的电流或电压均是噪声源。

单端配置(Single-ended)把传感器与公共局部地(Common Local ground)间电压降产生的噪声源,和由传感器公共局部地与系统地间电流所产生的噪声源相串联,对系统输入形成常模干扰。

伪差动输入(Pseudo differential input)可以将传感器公共局部地与系统地间电流所产生的噪声源的影响几乎完全消除。但传感器与公共局部地间电压降产生的噪声源仍然存在。

差动输入(Differential input)的配置,可以充分利用测量放大器的 CMRR 把传感器公共局部地与系统地间电流所产生的噪声源的影响减少到最小。同时,借助传感器均回到差动放大器的输入低端来消除误差源。

根据上述分析,在 MC1 地震仪型的地震仪中采取了差动输入的方式,对于伪差动输入方式和单端兼容。

(3) 输入接地考虑

地回路(Ground loop)是系统地到传感器地及电源地之间的多重路径。事实上,没有一种设计方法可以完全的隔离,地回路总是存在。不正确的使用与连接屏蔽,常常是产生地回路的原因。屏蔽是用来减少不需要的共模电压到传感器的输出信号的耦合,而不是传导地电流的。一个正确安装的屏蔽应是由信号源的负输出引线所激励,并且结束在该引线上,它不应与系统相连,除非提供一个独立的屏蔽结束点。一个适用于低电平数据采集的输入电路,应该具有以下特点:1、高输入阻抗;2、差动输入电路;3、采用双绞线或屏蔽的输入导线;4、信号源电阻要小;5、导线电阻要小。

(4) 电磁干扰控制的一般方法

● 接地

接地是为了电路系统提供一个良好的电位参考点,同时为高频电流、静电等提供电气泄放通路。根据不同的情况可采用单点接地、多点接地以及混合接地。单点接地是指电气系统直存在一个接地点,其他设备的接地均直接连到这点上。多点接地是指将同一系统的不同接地点均连接到同一接地面,此外,为了防止高频干扰,尚有混合接地等,一般而言,应以单点接地为好,这是为了系统电位统一,同时不至于在接地回路中形成“环流”。为了抑制电磁干扰可以将铠装的屏

蔽层两端接地,使得漏电流得到泄放,同时是整个接地回路的电位相同。

在数字电路区域的接地板将减少返回地电流的回路面积,减少辐射的磁场。在模拟区域填充接地板可吸收磁场,起到磁场屏蔽的作用。

● 耦合的影响

耦合的方式可以分为直接耦合、电容耦合、磁耦合和射频耦合。

直接耦合是通过公共接地点的接地返回电流耦合,如果数字电流以这种方式进入模拟信号通路将是特别有害。防止的方法是将模拟地与数字地完全分开,然后将两者仅接在一点上。

电容耦合是指在电路元件和接头之间的杂散电容将会耦合不希望的信号进敏感的节点。可用几种方式来减少耦合的影响。首先,可通过减少板子的面积来是杂散电容减至最小,并避免电路元件之间有浮地的金属区域。减慢快速数字信号的脉冲沿可减少干扰,降低敏感的线路对地的阻抗也可减少耦合电压的幅度。

磁耦合,射频干扰的影响。在地震学类仪器中一般较少涉及。

3.3.11 布局与工艺

系统模仿个人电脑的方式,采集器实行板级模块化设计。系统共分为控制主板、AD 转换板、时间服务板、闪存板、PC 机存储板。每一块板都具有相对独立的功能,能单独调试,在有问题时也便于更换、维修。

所有的器件都采用表面贴装的无引脚封装,比双列直插封装的器件,体积小、功耗低、分布参数影响小、耐冲击和碰撞。主要元器件达到工业级标准。

为了确保仪器的可靠性,制造工艺上采取了一系列的措施,机箱和外置硬盘盒均采用了高强度 ABS 塑料全水密结构;参考军品测试规范建立起一套例行试验程序。电路板焊接调试通过后,进行 30 分钟超声波清洗。在组装完成后,仪器需要反复进行长时间的高温运行试验(50°C),长时间的低温运行试验(-20°C);数百公里的道路颠簸试验。

3.4 MC1 型地震仪的性能特点

MC1 微功耗数据采集器有如下特点:(1)在地震仪中采用了 32 位高性能单片机,硬件电路简单,体积小、重量轻;降低了系统功耗,系统所需携带的电池容量和重量大大削减;使整机单体一体化的结构设计成为可能。(2)数据存储容量的可扩充性和高可靠性。(3)在线升级技术可以通过串行口对系统的软件进行升级,这一工作即使在野外也顺利完成。(4)高性能的电压转换模块使仪器能够在外接 7~16V 的宽电压条件下正常的工作。与国外同类产品相比较,MC1 采集器具有明显的优势,具体指标见下表:

表 3.6 MC1 采集器与国外同类产品的性能对比

	MC1 采集器	RefTek 72A	RefTek 130
尺寸	156 * 156*120	325* 210*197	135* 186* 345
重量	1.5 公斤	6.5 公斤	2 公斤
工作温度	-20~60° C	-20~60° C	-20~60° C
共模抑制比	>100dB		>70dB
数据类型	24 位	24 位	24 位