

用深能级瞬态谱技术研究MOS结构 界面态的分布

沈桂芬 高 嵩 王正荣 张九惠

(物理系)

摘 要 本文简述了深能级瞬态谱技术测量界面态分布的基本原理. 在大量实验基础上给出典型MOS结构界面态分布的测试曲线与数据, 对实验结果进行了有价值的分析.

关键词 深能级瞬态谱; 界面态; 瞬态电容; 俘获截面.

0 引 言

众所周知, 深入研究和准确测量界面态在禁带中按能量的分布, 对改进工艺提高产品质量有重大指导意义.

迄今为止, 人们提出的研究界面态的方法已很多. 然而由于IC技术的发展使界面态密度降至 $10^9 \text{ cm}^{-2} \cdot \text{eV}^{-1}$, 因此许多测量方法存在一定的局限性. 为了研究界面态必须研究载流子的动态参数, 如发射和俘获机构, 只有这样才能使测量更准确. 本文所利用的深能级瞬态谱技术(DLTS)正是这样一种先进的技术^{[1][2]}. 实验表明采用本技术研究界面态的特点是(1)探测灵敏度高(可测到 $10^9 \text{ cm}^{-2} \cdot \text{eV}^{-1}$); (2)可直接求出界面态按能量的分布; (3)可分别测定界面态能级和体内深能级; (4)可分别测定俘获截面与能量、温度的关系. 因此深能级瞬态谱技术测量界面态速度快, 精度高, 是生产和科研中可广为应用的测试技术.

1 DLTS 技术测量界面态的基本原理

对于一个N型半导体的MOS结构, 其完整的瞬态电容方程为^[3]

$$qC^{-3} A_m^2 \epsilon_0 \epsilon_s N_D C_{ox} \frac{dc}{dt} = I_{se} + I_{te} + I_{bg} + I_{sg} \cdots \quad (1)$$

其中 A_m —电容面积, $\epsilon_0 \epsilon_s$ —半导体介电常数, C_{ox} —氧化层电容, C —外加电压下MOS电容, N_D —半导体衬底浓度, I_{sg} —界面产生少子电流, I_{bg} —体内产生少子电流, I_{te} —耗尽区深能级电子发射电流, I_{se} —界面态电子(或空穴)的发射电流, 并且

本文1992年3月25日收到

$$I_{se} = q N_{ss}(E_s) K T A_m t^{-1} \quad (2)$$

N_{ss} 为界面态密度.

$$I_{te} = q e_n n_T(E_T, t) A_m x_r \quad (3)$$

其中 e_n —电子发射率, $n_T(E_T, t)$ — t 时刻 E_T 能级上的电子浓度. 对于MOS结构采用如图1(a)所示的阶跃脉冲电压, 则在 V_p 时表面积累, 在 V_r 时表面耗尽, 如果时基 t 取得足够小, 则少子产生过程来不及进行, 所以 $I_{sg} \doteq I_{bg} \doteq 0$ 可略去. 又由于本实验采用的MOS结构衬底体内深能级杂质密度甚低, 加之测量时 V_r 较小 (2.5V 左右), 则空间电荷区宽度 x_r 足够小, 所以 $I_{te} \doteq 0$ 也可略去, (1) 式化为

$$A_m C^{-3} \epsilon_0 \epsilon_s N_D C_0 x \frac{dc}{dt} = N_{ss}(E_s) K T t^{-1} \quad (4)$$

对 (4) 式积分得到界面态瞬态电容

$$\Delta C(t) = \frac{N_{ss}(E_s) K T C^3}{A_m \epsilon_0 \epsilon_s N_D C_0 x} \ln\left(\frac{t}{t_0}\right) \quad (5)$$

$\Delta C(t) \sim t$ 关系表示在图1(b)中.

在 t_1 、 t_2 两个时间间隔内取出电容信号则有

$$\Delta C_{12} = -\frac{N_{ss}(E_s) K T C^3}{A_m \epsilon_0 \epsilon_s N_D C_0 x} \ln\left(\frac{t_2}{t_1}\right) \quad (6)$$

ΔC_{12} 即是界面态的DLTS讯号, 由 (6) 式可知 ΔC_{12} 是温度的函数, 如果在很宽的温区描述DLTS信号, 则 $|\Delta C_{12}|$ 曲线如图2所示. 即在某一温度下出现谱峰值 ΔC_{12}^p , 而这个峰值正与 $N_{ss}(E_s)$ 有关, 以此可求出界面态密度 $N_{ss}(E_s)$.

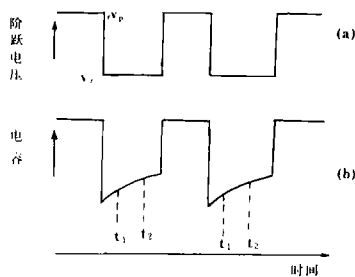


图1 阶跃电压(a)与相应的界面态电容的变化(b)

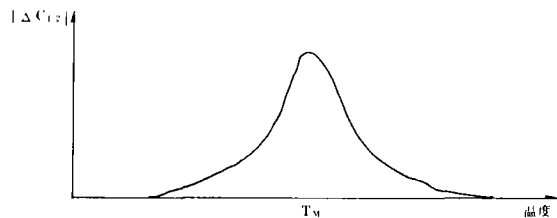


图2 DLTS信号

而界面态的发射率为

$$e_{ns} = \frac{1}{t} = \sigma_{ns} v_{th} N_c e^{-\frac{E_s - \bar{E}_s}{KT}} \quad (7)$$

其中 \bar{E}_s 为在率窗内对瞬态电容有贡献的界面态能级的平均位置, σ_{ns} 为界面态对电子的俘获截面, v_{th} 为电子热运动速度. 若在 $t_1 \sim t_2$ 时间内对 e_{ns} 求平均并利用

$$\bar{e}_{ns} = \frac{1}{t_2 - t_1} I_n (t_2 - t_1) \quad (8)$$

可解出

$$E_c - \bar{E}_s = K T I_n \left(\frac{\sigma_{ns} v_{th} N_c (t_2 - t_1)}{I_n (t_2 / t_1)} \right) \quad (9)$$

当取 $t_2 = 2 t_1$ 时

$$E_c - \bar{E}_s = K T I_n \left(\frac{\sigma_{ns} v_{th} N_c t_1}{I_n 2} \right) \quad (10)$$

根据所测得的界面态的DLTS谱线, 再利用(6)与(10)式, 即可计算出界面态密度的分布 $N_{ss} \sim E_s$.

2 测试举例

测试样品是自制的MOS电容器, 材料参数为 $n \sim si$, $\langle 100 \rangle$, $\rho = 8 \sim 12 \Omega \cdot \text{cm}$ 的单晶片, 经热氧化生长 SiO_2 后蒸铝、光刻、划片等工艺制成芯片封装在中功率管壳内制成MOS管, 其中 $A_m = 0.03 \times 10^{-2} \text{ cm}^2$.

2.1 实验曲线与测试参量

首先测出MOS结构高频C~V曲线见图3. 选取不同 V_r 、 V_p 描出一系列DLTS谱线如图4所示.

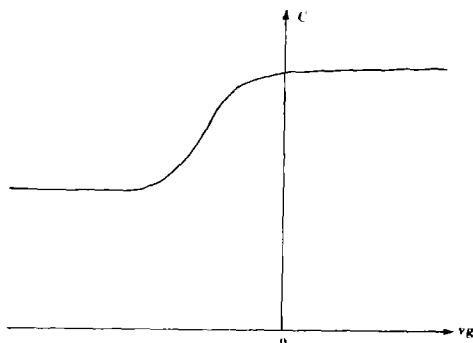
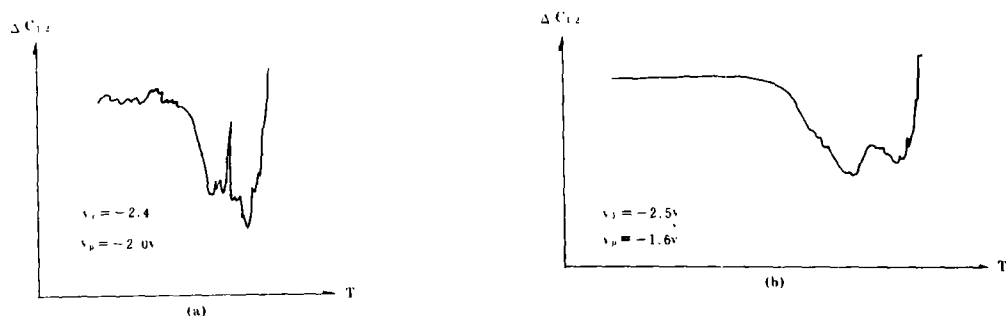


图3 MOS结构的C—V曲线



2.2 数据处理与测试结果

从 (6) 式中解出 $N_{ss}(E_s)$

$$N_{ss}(E_s) = \frac{|\Delta C_{12}| A_m \epsilon_0 \epsilon_s N_D C_{0x}}{KTC^3 \ln(t_2/t_1)} \quad (11)$$

玻耳兹曼常数 $K = 8.623 \times 10^{-5} \text{ eV/k}$, si 的 $\epsilon_0 \epsilon_s = 1.06 \times 10^{-12} \text{ F/cm}$, $N_D = 3.5 \times 10^{14} \text{ cm}^{-3}$, $C_{0x} = 5.4 \text{ PF}$, C 和 ΔC_{12} 可在实验中测出.

由 (9) 式可见对同一个界面态能级两个不同的率窗 t'_1 和 t''_1 上便出现不重合的 DLTS 谱峰, 分别对应谱峰温度为 T'_p , T''_p , 由 (9) 式可得

$$T'_p \ln \left((\sigma_{ns}(T'_p) V_{th} N_c) T'_p \cdot \frac{t'_2 - t'_1}{\ln(t_2/t_1)} \right) = T''_p \ln \left((\sigma_{ns}(T''_p) V_{th} N_c) T''_p \cdot \frac{(t'_2 - t''_1)}{\ln(t_2/t_1)} \right) \quad (12)$$

若 $\Delta T_p = T''_p - T'_p$ 较小则从上式可解出

$$\sigma_{ns}(\bar{T}_p) = \frac{\ln(t_2/t_1)}{(V_{th} N_c)_{\bar{T}_p} (t'_2 - t'_1)} \left(\frac{t'_1}{t''_1} \right)^{\frac{T''_p}{\Delta T_p}} \quad (13)$$

$\sigma_{ns}(\bar{T}_p)$ 为 $T'_p \sim T''_p$ 温区内的平均值且

$$\bar{T}_p = \frac{T'_p + T''_p}{2} \quad (14)$$

取 $t_2 = 2 t_1$ 时

$$\sigma_{ns}(\bar{T}_p) = \frac{\ln 2}{(V_{th} N_c)_{\bar{T}_p} \cdot t'_1} \left(\frac{t'_1}{t''_1} \right)^{\frac{T''_p}{\Delta T_p}} \quad (15)$$

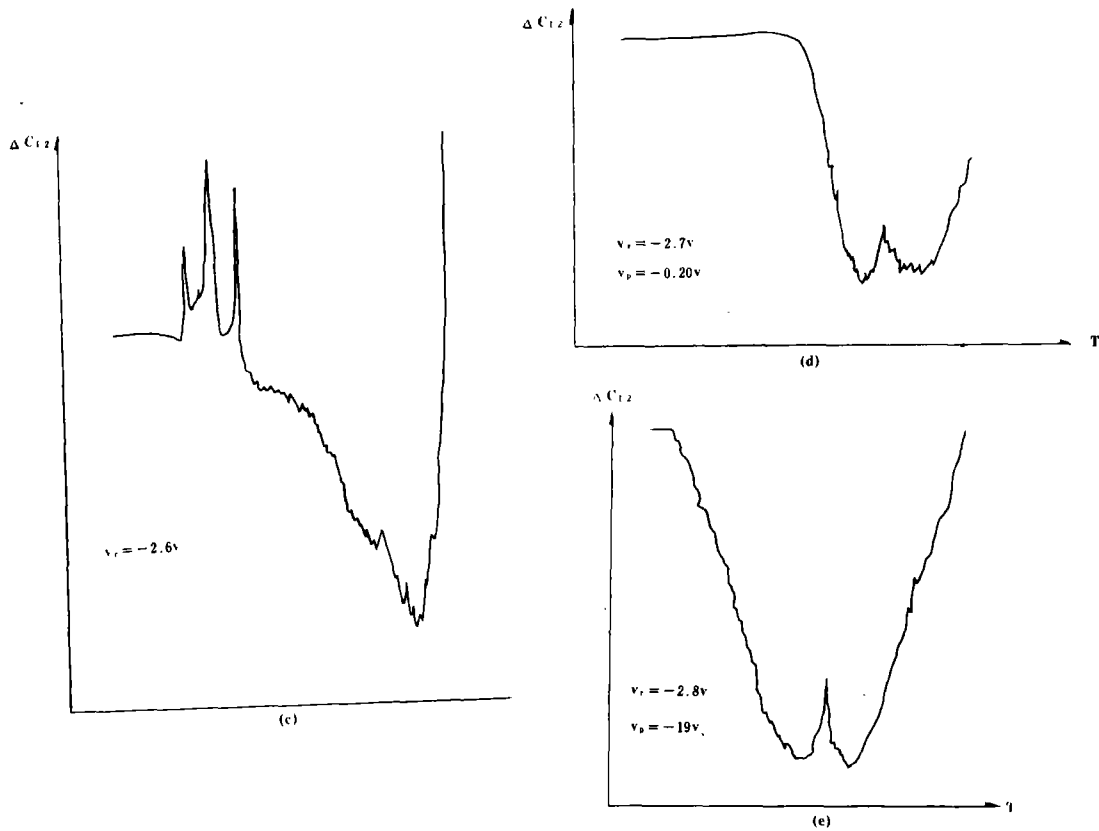
则相应的能级位置公式变为

$$E_c - \bar{E}_s = K \cdot \frac{T'_p + T''_p}{2} \ln \left((\sigma_{ns} V_{th} N_c)_{\bar{T}_p} \cdot \frac{t'_1 + t''_1}{2 \ln 2} \right) \quad (16)$$

实验中首先描出 DLTS 谱线, 量出 ΔC_{12} 值代入 (11) 式计算出 $N_{ss}(E_s)$.

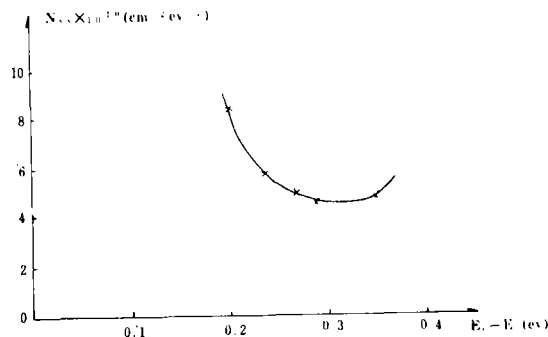
为求 E_s 要测出谱峰温度 T'_p , 改变率窗再测出另一谱峰温度 T''_p , 代入 (15) 式求出 σ_{ns} , 代入 (16) 式求出对应的 $E_c - \bar{E}_s$.

将计算的数据绘在同一张图上, 即得到 $N_{ss} \sim (E_c - \bar{E}_s)$ 关系曲线, 即是界面态在能隙中按能量分布的曲线, 如此样品的 $N_{ss} \sim (E_c - \bar{E}_s)$ 关系曲线如图 5 所示:


 图4 各种不同 V_r , V_p 下MOS结构界面态的DLTS谱

与图4中各曲线相应的实验条件及数据归纳在表1中

参 量	数 据	a	b	c	d	e
V_r (v)	曲线	-2.4	-2.5	-2.6	-2.7	-2.8
V_p (v)		-2.0	-1.6	-1.7	-2.0	-1.9
$C(v_r)$ (PF)		5.3	5.1	5.1	4.1	5.1
$ \Delta C_{12} $ (PF)		0.198	0.226	0.190	0.155	0.187
t_1 (ms)		4	4	4	8	4
t_2 (ms)		2	2	2	4	2
τ_p (k)		269	281	290	257	290
Γ_p (k)		282	303	310	279	309
ΔT_p (k)		13	22	20	22	19
γ_p (k)		276	292	300	268	30800
r_{ns} (cm ²)		2.12×10^{-18}	7.80×10^{-21}	2.46×10^{-20}	2.20×10^{-21}	4.20×10^{-20}
$E_c - \bar{E}_s$ (ev)		0.35	0.23	0.27	0.20	0.28
$N_{ss} \times 10^{10}$ (cm ⁻² ·ev ⁻¹)		4.8	5.9	4.8	8.4	4.7

图5 $N_s - (E_r - \bar{E}_s)$ 关系曲线

3 DLTS技术测量界面态分布的几个问题分析

3.1 偏压范围的选取

测量MOS结构的界面态分布要在MOS电容器上加上 V_r 偏压和 V_p 脉冲,而 V_r 、 V_p 的选取应使半导体表面空间电荷层处于耗尽状态,只有这样在脉冲电压下耗尽区宽度才出现明显的改变,从而使界面态对载流子的发射与俘获作用才明显体现出来,则深能级瞬态谱讯号才能得以测量。为此要找出 V_r 、 V_p 的选取范围。首先要测量MOS结构的高频C—V曲线确定出其转变电压 V_{D1} 、 V_{D2} ,则使DLTS讯号出现峰值的电压范围是 $V_{D1} < V_r < V_{D2}$,在本样品中转变电压是 $-3.0V$ 和 $-0.5V$,因此 $|V_r| < 3.0V$,我们选了 $V_r = -2.4$ 、 -2.5 、 -2.6 、 -2.7 、 $-2.8V$ 等几点,而 V_p 的选取一般使 $|V_p| < |V_r|$ 约 $1V$ 左右测试效果较好。

3.2 界面态分布的特点

用DLTS技术测量的界面态在禁带中的分布随能量呈“U”字形,即在禁带中央附近界面态密度较低($10^{10} \text{ cm}^{-2} \cdot \text{eV}^{-1}$),而且界面态密度随能量变化较平缓,在靠近 E_c 、 E_v 处 N_s 迅速上升。这一实验结果与理论预期的界面态分布曲线基本一致。

3.3 与其它测试技术比较

在本实验中还将样品的DLTS技术测得的界面态的分布与准静态—高频C—V联合技术测量的界面态密度的分布作一比较[4][5],发现对一般 SiO_2 漏电小的样品($< 10^{-13} \text{ A}$)测试结果在带边附近基本一致,在带隙中央附近DLTS测试精度比联合技术提高一个数量级,可见DLTS技术精度高的优点。但对 SiO_2 漏电较大样品($> 10^{-12} \text{ A}$),联合技术已无法测量,但DLTS技术仍能准确测出其界面态的分布,表明DLTS技术测界面态对 SiO_2 层质量要求并不苛刻,这也是本技术优于其它技术而适于广泛应用的原因之一。

3.4 测试中应注意的问题

由于MOS结构界面态的瞬态电容讯号较小,所以往往在较高灵敏度下才能观察

到。但过高的灵敏度又使输入端噪声增大, 所以为使测量效果较好要注意:

(1) 样品一定要很好屏蔽, 防止外界干扰。

(2) Boxca 调零要严格, 以使输出 DLTS 讯号更加突出以及使曲线规范化, 提高测量的精度。

(3) 根据测试情况适当选取灵敏度。

综上所述, 深能级瞬态谱技术测量界面态的分布, 是一种迅速、简便、准确的技术, 可以在半导体器件生产中广泛用于工艺检测, 同时对科研单位研制新材料新器件也有重要指导意义。

参 考 文 献

- 1 D. V. Lang J. Appl. Phys. 1974: Vol. 45: 3014
- 2 J. D. Cohen D. V. Lang, J. C Bean and J. P Harbison, J. Non—Cryst Solids 1980: 35、36: 581
- 3 孙勤生. 半导体学报. 1982: 3 (1): 45
- 4 沈桂芬. 辽宁大学学报 (自然科学版) 1986: (1)
- 5 沈桂芬. 辽宁大学学报 (自然科学版) 1988: (2)

The Study of Interface States Distribution of Mos Structure By Deep Level Transient Spectroscopy Technology

Shen Guifen Gao Song Wang Zhengrong Zhang Jiuhui

Department of Physics, Liaoning University

ABSTRACT In this paper the essential principle of interface states distribution measured by deep level transient spectroscopy technology is briefly described. Based on a large number of measurements, the cruves and data measured on interface states distribution of typical MOS structure are given. The experimental results are significantly analyzed.

KEY WORDS Deep level transient spectroscopy, Interface states, Transient electric capacity, Capture section.