

中国科学院上海微系统与信息技术研究所

博士后学位论文

基于纳米压印工艺的相变存储单元制备关键技术研究

姓名：刘彦伯

申请学位级别：博士后

专业：@

指导教师：钮晓鸣；宋志棠

20090301

内 容 摘 要

相变存储器 (phase change random access memory-PCRAM) 被业界 (包括 ITRS-2003) 认为是继 FLASH 后最先可能成为商用的下一代非挥发存储技术。围绕 低压、低功耗、高速和高密度存储器件商业化进程, PCRAM 必需减小相变区域, 提高集成密度, 而相变材料 (PCM) 高密度阵列一致性制备是其中一个核心问题。当 器件结构进入纳米尺度后, 采用电子束、聚焦离子束和光学曝光等常规微细加工技术 的开发成本急剧增加, 尤其是新材料和新结构为稳定性能要优化参数, 致使开发成本 更高, 所以新材料筛选和新结构研究正面临高成本和低效率的困境。而紫外纳米压印 (UV nanoimprint lithography—UV-NIL) 技术可以廉价地在大面积基片上重复、大批量 的制备各种图形结构, 具有精度高、效率高、成本低、尺寸一致性易于控制的综合优 势, 正好满足新材料筛选和新结构加工研究需要, 将大大加速新相变材料和新存储结 构开发进程。研究表明高密度存储结构方面阵列是一种理想结构; 而在新材料探索方 面, $\text{Si}_2\text{Sb}_2\text{Te}_5$ 显示出比目前常用的 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 具有更好的数据保持力和稳定性、更宽 的禁带宽度和更低的阈值电流, 反映出 Si-Sb-Te (SST) 材料体系在高密度存储领域 的潜能优势。因此, 本文在全面研究 UV-NIL 工艺的基础上, 用其制备了密度 $3.8\text{M}/\text{In}^2$ 、 $18\text{M}/\text{In}^2$ 和 $4\text{G}/\text{In}^2$ 的新相变材料 SST 阵列, 并测试 PCRAM 存储单元得到了相应的存 储特性。扫描电子显微镜 (SEM) 观测压印后光刻胶图形阵列以及刻蚀后 SST 阵列 其单元外形具有高度一致性。压印制备工艺的开发及与半导体工艺的有效集成, 有望 为新材料在纳米尺度的性能表征提供后续研究手段。

关键词: UV-NIL; PCRAM; Si-Sb-Te; 高密度阵列; 相变.

Abstract

High-density Phase Change Material (PCM) array fabricated by a low cost and high efficient method is considered to be able to speed up research and development of Phase change random access memory (PCRAM), which is characteristic of low-voltage, low-power, fast reading/writing. At present, one of the biggest concerns for the scaling of PCRAM is programming current. To reduce the programming current, a great many PCMs have been proposed, and innovative cell designs have been invented. Now, great efforts have been made to develop novel high performance PCM. $\text{Si}_2\text{Sb}_2\text{Te}_5$ has better performance than $\text{Ge}_2\text{Sb}_2\text{Te}_5$ and has been paid much attention for PCRAM applications. Furthermore, reduction of PCM volume can decrease programming power of PCRAM. In the paper, the Si-Sb-Te (SST) array was fabricated by UV-nanoimprint lithography (UV-NIL) instead of optical lithography and density of the array unit were $3.8\text{M}/\text{In}^2$ 、 $18\text{M}/\text{In}^2$ and $4\text{G}/\text{In}^2$, respectively. Memory cell switching from high resistance state to low resistance state has been achieved. Besides, Dimension stability of array cell was analyzed with SEM. UV-NIL manufacturing process development, and its relationship with the effective integration of semiconductor process, is expected to nano-scale characterization of new materials to provide a means of follow-up study.

Keywords: UV-NIL; PCRAM; Si-Sb-Te; high-density Arrays; phase change

第一章 研究背景

1.1 相变存储器

相变存储器(**phase change random access memory, PCRAM**)基于 1968 年 **Ovshinsky** 提出的奥弗辛斯基电子效应^[1]，它通过焦耳热使相变材料在晶态与非晶态之间相互转换，利用相变材料非晶态时的半导体高阻特性与多晶态时的半金属低阻特性实现存储。通常，写入过程是指施加一个短而强的电压脉冲，电能转变成热能，使硫系化合物温度升高到熔化温度以上，经快速冷却使多晶的长程有序遭到破坏，从而实现由多晶向非晶的转化；擦除过程则指施加一个长且强度中等的电压脉冲，硫系化合物的温度升高到结晶温度以上、熔化温度以下，并保持一定时间，使硫系化合物由无定形转化为多晶；数据的读取是通过测量硫系化合物的电阻值来实现的，此时所加脉冲电压的强度很弱，产生的热能只能使硫系化合物的温度升高到结晶温度以下，并不引起材料发生相变^[2-3]。

新型相变材料与器件制备工艺的发展经历了一个漫长过程，在七、八十年代，由于受材料研究及器件加工水平的限制，原型器件的功耗与速度无法与常规半导体存储技术相比拟，不能实现与 CMOS 工艺和功能的集成，因此没有引起国际上的重点关注。九十年代以来，相变材料及其光学可逆转变特性的研究取得重大突破，在相变光存储应用方面得到飞速发展，可擦写 **HD-DVD** 相变光盘已实现产业化，取得了巨大的商业价值，研发水平已超过 **100GB** 容量。随着集成电路技术的发展，特别是光刻等微纳加工技术水平的迅速提高，利用纳米尺度相变材料的电阻特性实现非挥发的存储技术引起了工业界的重视。实验表明，当器件特征尺寸进入纳米量级时，**PCRAM** 体现出比 **SRAM**(静态随机存储器)、**DRAM**(动态随机存储器)和 **FLASH**(闪速存储器)等商用化存储技术以及 **FeRAM**(铁电随机存储器)和 **MRAM**(磁性随机存取内存)等新型存储技术更优越的综合存储性能，具有非易失性、循环寿命长($>10^{13}$ 次)、元件尺寸小、功耗低、可多级存储、高速读取、抗辐照(抗总剂量的能力大于 **1Mrad**)、温度范围广(**-55~125°C**)、抗振动、抗电子干扰和制造工艺简单(能和现有的 **IC** 工艺匹配)等优点^[4-6]。被认为是固态存储技术继 **FLASH** 后的重大突破，**2003** 年，国际半导体工业协会根据半导体科学和技术发展趋势，将其规划为有可能最先成为商用产品的下一代半导体存储器件，掀起国际研究热潮。

半导体行业实力最强的 **Ovonyx**、**Intel**、**Samsung**、**STMicroelectronics**、**Hitachi** 以及 **British Aerospace** 等公司都致力于 **PCRAM** 的研发，目前正在技术完善和可制造性方面的研究。1999 年之后，**Intel**、**Ovonyx** 和 **STMicroelectronics** 先后组成 **PCRAM** 研发联盟，2001 年已经制备出 4MB 的样机。另据商业网报道，意法半导体开发出基于 90nm 工艺的 128Mb 测试芯片供客户试用，该存储器重复擦写次数超过亿次、数据保持能力达 10 年，并计划利用 45 或 32 纳米技术商业化批量生产几个 G 容量的产品。**Intel** 和 **STMicroelectronics** 还进一步开展了 **PCRAM** 的标准化制定工作。**Samsung** 公司凭借雄厚财力，2001 年投入巨资紧跟英特尔之后发展 **PCRAM** 技术，从 2004 年起相继推出了 64MB 样片、首款商业化的 256Mbit 芯片和 512Mbit 容量的 **PCRAM**，2006 年 9 月推出的 512Mb **PCRAM** 芯片样品，其数据传输速度为 266Mb/s、写入数据的最大传输速度为 4.64Mb/秒、操作电压为 1.8V。**Samsung** 寄希望于 **PCRAM** 能在某些领域逐步取代 **NOR** 型 **Flash** 闪存。由于 **PCRAM** 的读写性能明显优于 **NOR** 闪存，此举相当于让 **PCRAM** 从 **NOR** 闪存手中抢夺市场，进一步增强 **Samsung** 在存储领域的竞争力。2005 年 5 月 **IBM**、英飞凌和旺宏公司也宣布联合开发 **PCRAM**。2006 年 12 月，**IBM** 公开了一种基于 **GeSb** 新型相变材料的桥式结构存储单元，其 **RESET** 电流降至 0.09mA，是国际上报道的最好结果。同样，**Hitachi** 宣布研制出 **PCRAM** 试验芯片；2005 年 4 月，飞利浦公司在《Nature Materials》上也发表了采用相变材料纳米线实现存储的结果。此外，韩国电子通讯研究所（ETRI）在 **PCRAM** 研究方面也取得不俗成绩，他们借助新材料成功开发出下一代 **PCRAM**，其执行速度是现有 **PCRAM** 的 4 倍以上，而功耗却只有现行方案的 1/10。针对 **PCRAM** 写入电流过大的问题，**Hitachi** 的 **PCRAM** 研究部门宣布找到解决方案，已将写入电流降到 100mA 水平。

国内从 2003 年开始，在国家科技部等部门的大力支持下，**PCRAM** 技术研究取得了较大进展。目前主要研究机构有中国科学院上海微系统与信息技术研究所（以下简称上海微系统所）、复旦大学和上海交通大学。上海微系统所拥有一支三十多人的研究队伍，在 **PCRAM** 关键相变材料、电极材料和绝热材料等制备与性能表征，存储机理、结构设计与理论模拟，测试系统、芯片设计、芯片集成工艺等方面进行了较系统的研究，已经与中芯国际集成电路制造（上海）有限公司合作在 **PCRAM** 关键的集成工艺方面取得重要进展，实现了与 **CMOS** 集成的 16x16 阵列存储单元的存储功能。

受我国巨大的存储市场吸引，使得国际各大公司在我国申请的有关 **PCRAM** 的专利数量急剧增加，据不完全统计，目前国外公司在中国申请且已公开的有关 **PCRAM** 的专利数已达 130 项，而 2003 年时仅有 8 项。上海微系统所自 2003 年以来已经申请了有关 **PCRAM** 的专利近 50 项，其中已公开 35 项，授权 3 项。

相变存储器虽然是 **Intel** 和 **Samsung** 等公司极力推崇的新型半导体存储器，但目前这项技术仍处于研发阶段，亟待解决诸如现有相变材料改性、新型相变材料开发、纳米尺度相变材料的结晶机理与导电机理、器件结构设计、器件中多层膜的热力学及机械性能的平衡与匹配、器件存储机理研究、减小器件操作电流的措施、器件单元性能的重复性、稳定性与失效问题、器件单元的纳米尺度化以及高密度器件芯片的制备工艺等一系列关键问题，需投入大量人、财、物联合攻关。

目前国际上从事 **PCRAM** 研发的大公司关注的焦点都集中在如何尽快实现 **PCRAM** 的商业化上，因此研究热点都围绕 **PCRAM** 的器件工艺展开：器件的物理机制研究（包括器件结构设计和存储机理研究等）；如何减小器件的操作电流；高密度器件阵列的制造工艺研究（包括如何实现器件单元的纳米尺度化问题、高密度器件芯片的工艺问题、器件单元的失效问题）等^[7-10]。我国已将 **PCRAM** 的研究开发列为 973 重大研究计划项目，明确提出：重点研究可以应用到高密度、低功耗、非挥发存储器件的纳米材料体系，研究纳米结构的相变机理和存储介质的阻抗变化机制，开展新型器件结构、相关工艺与测试技术研究，提高器件的重复读写速度与次数，实现相变纳米结构在高密度存储器件中的应用。

PCRAM 芯片研制的关键技术涉及芯片设计、具有开关作用的晶体管（1T）制备、具有存储作用的可逆相变电阻（1R）制备，即存储单元的制备工艺以及 1T 与 1R 的有效集成技术、芯片封装技术、芯片测试技术等，是一个较大的系统集成工程，其中，存储单元的制备工艺是关键技术之一，这也正是本课题的出发点。

飞速发展的信息科技和不断扩张的需求使半导体行业以超摩尔定律的速度前进，随着器件尺寸的逐渐缩小和集成度的不断提高，微电子技术正朝着纳电子方向发展。因此在进行 **PCRAM** 的器件结构设计时要充分考虑以下几点：易于实现器件单元尺寸纳米化；所涉及的工艺要与现有的半导体工艺或未来主流半导体工艺兼容；器件结构尽量简单易行；等等。归纳起来，**PCRAM** 的器件结构设计主要有两种形式：电极尺寸的小型化和相变材料尺寸的小型化^[10-11]。实现 **PCRAM** 器件单元尺寸纳米化主要有两种途径：一是微电子器件尺寸逐渐小下去的方法，称为自上而下路

线(**TOP-DOWN**)；二是利用纳米尺寸单元组装功能器件，称为自下而上路线(**BOTTOM-UP**)。采用**BOTTOM-UP**研究**PCRAM**器件单元的制备工艺主要内容有：相变材料纳米点和纳米线的制备；纳米相变材料结构与电极的自组装；器件单元封装等。由于目前自组装法制备纳米尺寸器件尚处于基础研究阶段，距离产业化还有很大一段距离，因此现在有关**PCRAM**器件结构设计方法的报道都集中在**TOP-DOWN**路线，即通过微细加工技术实现器件尺寸的纳米化。众所周知，特征尺寸减小对加工工艺要求越来越高，当器件结构进入纳米尺度后，采用电子束、聚焦离子束和光学曝光等常规微细加工技术的开发成本急剧增加，尤其是新材料和新结构为稳定性能要优化参数，致使开发成本更高。所以新材料筛选和新结构研究正面临高成本和低效率的困境。为了加速新相变材料和新存储结构开发进程，需要寻求一种高精度、高效率、低成本的微纳系统开发方案。

1.2 纳米压印技术

纳米压印(**Nanoimprint lithography-NIL**)技术是1996年华裔科学家周郁提出的一种新的纳米结构制造工艺，它既可以简单廉价地在大面积基片上重复、大批量的制备各种纳米图形结构，通过并行处理制备多个零件，又不像光学光刻那样需要配置一系列极为复杂昂贵的光学镜头、光学系统和电子聚焦系统。同时又避免了光学曝光中的衍射和电子束曝光引起的散射现象，分辨率可达几个纳米^[12-13]。

纳米压印技术和其他光刻技术相比具有分辨率高、效率高、成本低、易于实现产业化的综合优势，适合产业化批量生产，有望尽快突破100nm以下乃至几个nm特征线宽结构制作的世界技术难题，进而在集成电路、微细加工、生物传感器、光学器件等应用领域获得重大突破^[14-18]。在微纳结构加工领域具有强大竞争力，从根本上展示了纳米器件生产的广阔前景。受到国际学术和工业组织的广泛关注，并在2003年底被国际半导体技术蓝图机构规划为下一代32nm节点光刻技术的代表之一，之后这项技术发展势头更为迅猛。

纳米压印技术主要包括热压印(**HEL**)、紫外压印(**UV-NIL**)、步进-闪光压印(**S-NIL**)和微接触印刷(**μCP**)。与其他几种压印相比，**UV-NIL**具有效率高、精度高的优势，所以在微纳电子制造领域备受关注。

目前国际上研究纳米压印工艺和设备的机构主要有以下几家：**Molecular Imprints Inc.**公司是目前世界上最大的分步式模压曝光压印机供应商，世界第一台

实用的分步式模压曝光压印机就由该公司牵头研制成功。该公司与摩托罗拉实验室、奥斯汀德克萨斯材料研究所等科研机构在纳米压印技术领域有着合作关系，以奥斯汀的德克萨斯大学为技术背景。生产三种型号的分步式模压曝光压印机，具有三维立体压印功能，可以进行多层压印。**Suss Microtec** 公司历史悠久，具有多年与光刻机相关的生产的历史，基础较好，产品类型众多，技术比较全面，可提供热压印及分步式模压曝光和模压曝光三种工艺的压印机。**EV Group** 公司成立于 1980 年，总部在奥地利，能提供微接触印刷法、热压印和模压曝光三种工艺的压印设备，同时提供智能对准系统可以配套压印机。技术比较全面，可以加工生物芯片、半导体、微波、光学和数据存储等设备。但不能进行多层压印。**Obducat** 公司主要提供压印机配套设备，也生产两种型号的热压印机^[16]。

在我国，1999 年开始中科院（物理研究所、光电技术研究所、微电子所）和国内几所著名大学陆续对纳米器件和纳米压印技术进行探索性研究，如：中科院微电子所在纳米压印工艺方面、上海交通大学在纳米压印脱模工艺和空气施压方面、西安交通大学在纳米压印设备方面、中国科大高分子科学与工程系在微接触印刷方面、清华大学微电子学研究所在纳米尺度加工设备方面等，上海市纳米科技与产业发展促进中心实验室现拥有从涂胶、压印到刻蚀等一套完整的纳米压印加工工艺设备，具有国际先进水平；纳米测试实验室拥有扫描电子显微镜、原子力显微镜、光学显微镜和台阶仪等一系列完善的纳米检测精密仪器。同时具备与实验设备配套的 10 级、1000 级超净室，超纯水设备，特种气体、压缩空气和真空等气体系统，配套设施完善。为实现纳米压印的应用研究提供了条件保障，中心实验室以纳米加工技术研究开发为主要内容，配以纳米结构检测所需的仪器设备，重点研究纳米压印技术在半导体工业、生物技术及生命科学等领域的应用。

1.3 主要研究内容

PCRAM 器件的纳米化最终要靠器件制备工艺来实现，因此如何使相变存储单元结构（相变区域）纳米尺度化是研究开发低压、低功耗 **PCRAM** 并实现其与 **CMOS** 工艺兼容的关键之一，因为随着器件存储区域尺寸的缩小，硫系化合物纳米薄膜发生相变的速度大大提高，同时相变所需外加功耗也极大地减小，进而可与纳米尺度 **CMOS** 提供的功耗相匹配，实现器件的高速读写擦、低压、低功耗。所以相变材料高密度阵列的制备尤为重要，加工工艺既要保证多层膜之间界面欧姆接触，又要保

证阵列单元一致性，需要精细的纳米加工工艺。

在低功耗相变存储方面，美国学者 LEE 等在 **nature nanotechnology** (2,626-630 (2007)) 上报道了一种用自组装相变材料纳米线制成的超低功耗相变存储器，展示了纳米结构相变材料优异的存储特性。但在器件加工进程中，**NIL** 比 **BOTTOM-UP** 更接近于实际需要。**UV-NIL** 技术具有成本低、效率高、尺寸一致性易于控制的综合优势^[19-21]，将是解决新材料筛选和新器件结构开发中成本效率难题的有效途径之一。被认为是 **TOP-DOWN** 和 **BOTTOM-UP** 技术有效结合的选择之一。因此 **UV-NIL** 与 **CMOS** 工艺集成开发高密度 **PCRAM** 是业界看好的一条途径，目前用纳米压印制备存储单元的文献较少，只有韩国的 Lee H 等利用 **UV-NIL** 在硅基钼层上制备了 8×8 网架结构 **Ge₂Sb₂Te₅** **PCRAM** 原型，线宽 60nm^[18]，但也只得到了 **I-V** 特性，没有完整的存储特性表征；同时，Yang KY 等学者在硅基上制作了最小尺寸 200nm 的 **Ge₂Sb₂Te₅** 点阵^[22]。目前压印技术已趋成熟，最高水平已达 5nm。

本课题主要围绕低压、低功耗 **PCRAM** 开发目的，研究 **UV-NIL** 实现 **PCRAM** 存储单元结构纳米尺度化加工问题。具体内容包括：根据 **PCRAM** 性能要求，通过设计合理的纳米压印模板结构，并采用曝光、刻蚀转移等工艺获得所需的 **UV-NIL** 实验模板；优化 **UV-NIL** 工艺加工出所需的 **PCRAM** 单元结构，通过减小电极点达到低电压、低功耗存储目的，通过减小线宽来提高存储密度；通过测试存储单元电学性能，获得相应相变存储特性；根据测试结果进一步优化结构单元设计和加工工艺。解决纳米尺寸电极的成型与均匀性、高密度条件下电极性能的一致性等关键问题；高成品率、结构性能一致的存储单元阵列制备，包括模板制备、**UV-NIL** 图形转移、纳米对准、纳米填充等技术问题；探索纳米尺寸晶体管与可逆相变电阻的对准、存储单元三维尺度的结构优化等难题及纳米曝光、刻蚀、抛光和压印等工艺的集成。

抓住机遇，积极开发具有我国自主知识产权的 **PCRAM** 技术，不仅有利于缩小我国和发达国家在微电子行业的差距，同时，由于 **PCRAM** 具有抗辐照、抗振动、耐高低温恶劣环境等特点，所以在国防和航空航天等领域有广泛的应用前景，属于发达国家对我国严格保密的技术，用 **UV-NIL** 技术制备高密度相变材料存储阵列，既可以降低高密度器件开发成本、提高效率；又可以有效检验新材料结构的按比例缩小性能、加速功能材料筛选和器件结构开发进程。因此，本项目的研究对提升我国综合国力、巩固国防具有重要意义。

主要创新点：

- 利用紫外纳米压印技术制备高密度相变材料阵列结构。
- 纳米压印工艺与传统半导体加工工艺集成，实现低压、低功耗、高密度相变存储器件开发。

第二章 UV-NIL 制造技术研究

2.1. UV-NIL 工艺

紫外纳米压印 (UV-Nanoimprint lithography, UV-NIL) 工艺与热压工艺相比,主要是“压印过程”有所不同。UV-NIL 工艺流程示意图如图 1:

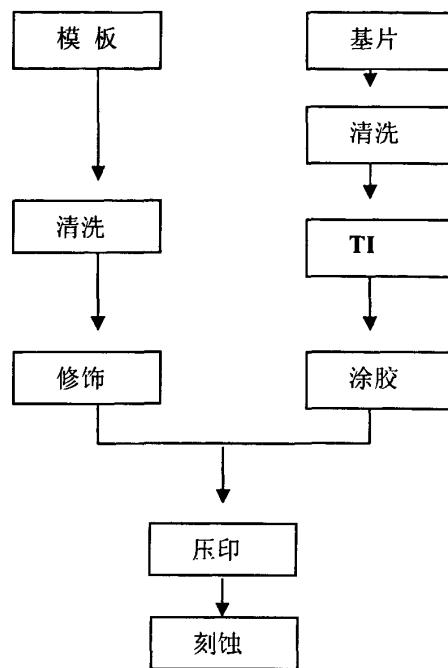


图 1 UV-NIL 工艺流程示意图

2.2 模板技术

1、模板材料及性能

通常要求模板材料硬度和拉伸强度高、热膨胀系数小、抗腐蚀性好, 确保模板耐磨、变形小, 从而保证压印精度和使用寿命。

选择模板材料的关键在于它们的机械特性, 包括硬度、热膨胀系数和导热性,而模板材料特性主要由该材料的单晶体特性决定。导热性主要考虑模板和基片材料导热性差异, 在降温过程中, 两者导热性差异过大, 会使图形产生扭曲变形。对于 UV-NIL 而言, 必须考虑模板材料的光学性能, 模板和光刻胶以及光源性能要匹配,以保证图形的一致性和均匀度。

2、模板加工

早期是在常规的 **6"×6"×0.25"** 大小的光掩模版上涂一层铬 (Cr)，采用相移刻蚀方法，在石英玻璃基板上加工具有各种特征尺寸的图形，得到分步式模压曝光模板。尽管已经可以制造小于 **100nm** 的特征尺寸，但由于 Cr 层太厚，在对 Cr 层进行刻蚀过程中，特征尺寸的精度不能得到保证。通常这类刻蚀的误差在 **100nm** 左右。模板加工工艺较多，性能特点见表 1。

表 1 常用制版技术比较

	电子束	光子束	聚焦离子束
分辨率	10~100nm	$>\mu\text{m}$	10~100nm
成型原理	偏转电磁场	机械控制样品台和反射镜	偏转电磁场
成型速度	低	高	中
可控性	中	中	高

T. C. Bailey 等人研究了两种模板加工方法^[23]：一种是使用更薄的 Cr 层 (**15nm**) 作为硬掩模版，在电子束对模板进行曝光时，Cr 所在的薄层具有抑止充电的作用，它的优势在于通过 Cr 层进行图形转移时产生的冲击造成极限尺寸的磨损被降到了最低。因为在石英玻璃基板上沉积 Cr 层具有的刻蚀选择性，比选用氟化加工工艺 (石英玻璃和铬层的厚度比为 **18:1**) 效果更好。选用小于 **20nm** 的 Cr 层作为石英玻璃基板刻蚀过程中的硬掩模版也是足够的。Cr 层越薄，越能抑制模板在电子束加工时的充电现象，

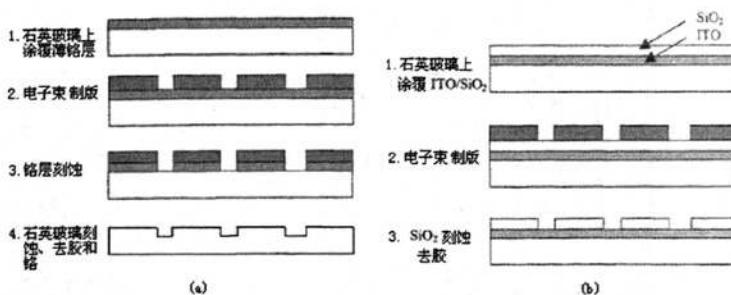


图 2 **T. C. Bailey** 等人研究的两种模板加工方法

从而抑制刻蚀时误差的产生 (见图 2a)；第二种加工方法是在石英玻璃基板上沉积一层导电且透明的氧化铟锡(**ITO**)**indium tin oxide**)，在缺陷检查过程中，对充电过

程进行抑止，最终的模板具有的透明性不会受到影响（见图 2b）。

第二种方法与固态石英玻璃基底的特性有关，由于石英玻璃基底没有导电性，使得扫描电子显微镜(SEM)和缺陷探伤工作时相互干扰，通过在石英玻璃基底上沉积一层既能导电又透明的氧化铟锡薄膜的方法，既避免了探伤时形成电荷积累，又保证了模板的透明度。在石英玻璃刻蚀之前必须要清除光刻胶残渣，否则沉积下来的大量光刻胶残渣将会影响石英玻璃模板的图像特征精度。

用这种方法制造沟槽宽 **100nm**，**25mm×25mm** 的模板，测试 **8×8** 阵列图形的分辨率，得到沟槽平均宽度为 **105.2nm**，误差（**3σ**）为 **6.2nm**，如图 3 所示。说明该法加工精度较高，一致性较好。

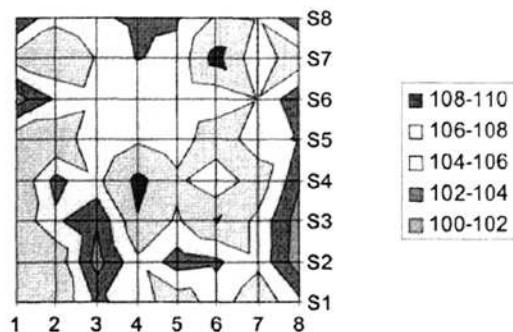


图 3 模板加工一致性分析

3、模板及基底材料清洗

在半导体工艺中，线宽减小对样品表面质量的要求也越来越高。晶圆抛光片表面的颗粒、金属沾污、有机物沾污、自然氧化膜、微粗糙度等都会严重影响器件的品质和成品率。因此样品表面清洗就成了半导体材料及器件生产中的重要环节。

石英模板表面的清洗原理与硅圆片表面清洗类似。附着在晶圆上成为电路污染源的物质大体分微粒、自然氧化物、金属和有机物 4 种。参照标准的“RCA”方法，利用高纯度纯净（去离子）水和药水，把附着在石英模板表面和基底材料表面的污染物分离开来或溶解之后实现清除。样品清洗前，为避免样品表面划伤及污染，将其竖直放置于样品提花篮中，并浸泡以足够的清洗溶液。为了保证清洗效果更有效的去除颗粒，将放有样品的清洗液置于超声槽内清洗。利用由超声波构成的物理清洗作用强化了由药水构成的化学清洗作用，因为药水一旦受到超声波的振动便产生气泡，气泡破裂之时产生的冲击力可把微粒从硅圆片上剥离开来，从而强化了清洗作用。每一步清洗时间，可以视样品的表面状态适当延长或者缩短。

在对模板进行处理时，石英样品的取放不得使用金属镊子，以免其边角破损而导致在压印过程中发生应力集中现象，从而造成模板的损坏。

图 4 是面积为 1 平方英寸的石英模板在清洁前后用 Leica 显微镜拍摄的 50 倍放大光学显微镜图。未经清洗的模板表面有很多污染物 (图 4 (a)), 会严重影响压印工艺, 该模板经过改良的 RCA 清洗步骤后, 其在光学显微镜下表现为平整干净的表面 (见图 4 (b))。经过清洗的模板可以进入下一道工艺。

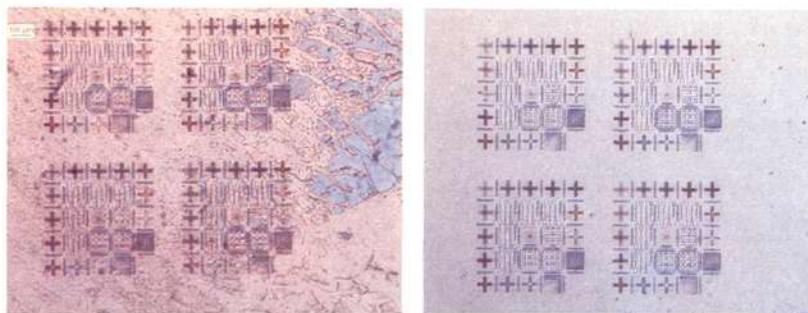


图 4 石英纳米模板 (a) 清洗前 (b) 清洗后

4、模板表面修饰

未经表面修饰处理的石英表面与光刻胶之间的粘附力较强, 两者在脱模时, 光刻胶会从基底材料上剥落, 附着于石英模板表面, 并且在继续使用中, 随着紫外线的反复照射, 不断从基底材料上粘附更多的光刻胶并固化, 最终在模板上形成突起 (见图 4 (a)), 这些粘附的光刻胶会阻止压印时模板与胶的接触。并且, 这些突起与胶的附着力很强, 会直接导致脱模过程中胶从基底材料上剥落。

为防止模板与光刻胶发生粘连, 必须降低石英模板的表面能, 减小接触面之间的粘附力。因此压印前首先对石英模板进行表面修饰。实验用 **FDTs (1H, 1H, 2H, 2H-perfluorodecyltrichlorosilane)** 修饰原理见图 5。

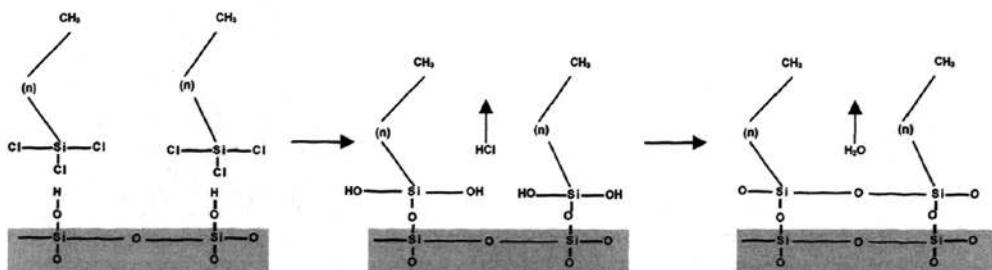


图 5 表面抗粘连处理化学原理示意图

由图 5 可知 FDTs 与石英表面的 SiOH 键合, 生成 HCl 去除了 H^+ 以后, 在 SiO_2

表面形成一层类似 **Teflon** 性质的抗粘连层，这种结构有效减小了石英的表面能，从而能降低石英表面与光刻胶之间的粘附力，有效减小压印时脱胶的风险，改善压印质量并提高模板寿命。

通用的表面修饰法分为浸润法和气相沉积法，这两种方法作用机理相同。浸润法将清洁后的模板浸入抗粘连剂溶液中，使石英表面发生改性，而气相沉积法就是将 **FDTs** 加热至沸点，在模板表面均匀的生成一层抗粘连层。对于大尺寸结构（大于 **1μm**），这两种方法效果无明显差别。但是随着结构尺寸的减小，特别是在纳米尺寸时，由于修饰液本身具有的表面张力，以及结构中自身存在的空气压力，修饰液很难进入微小结构处，从而失去表面修饰的作用。故本实验用气相沉积法修饰。

由于 **TDFs** 的空气敏感性，整个修饰过程在充满氮气保护气氛的手套箱内进行。

为直观了解抗粘连处理对石英表面能的影响，将 **2μl** 的 **H₂O** 分别滴于未经修饰的石英和经过气相沉积法修饰的石英模板上。并使用 **OCA20** 光学视频接触角测量仪测得水珠在其表面的接触角大小。图 6 展示了水滴在这两种表面的接触角侧视图。

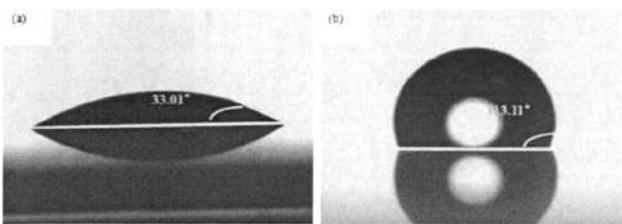


图 6 水珠在石英模板表面的接触角 (a) 未经修饰, (b) 经过修饰

由图可见，修饰后，水珠在石英表面的接触角由图 6(a) 的 **33°** 增大至图 6(b) 的 **113°**。这表明抗粘连处理可以有效的降低石英的自由表面能。

2.3 涂胶工艺研究

压印转移层要有一个合适的厚度，既不能太厚也不能太薄，若太厚则固化均匀性降低，留膜厚度增加，等离子刻蚀的横向扩张加剧，从而影响刻蚀精度；而薄了又不能转移完整的图形，从而影响复型质量；所以对转移层厚度要精确控制。

由于压印光刻工艺中存在残留胶层问题，如果残留层太厚，在设定的时间内残留层不能去掉，会出现大颗粒状光刻胶表面形貌。残留层厚度及其均匀度直接影响后续刻蚀工艺的图形转移精度，并且是胶膜厚设计的主要因素之一。理论上讲留膜厚度越小、越均匀，越有利于后续刻蚀工艺，同时也有利于节约光刻胶。留膜厚度

主要受压印力、加压速度和压印时间影响。因此涂胶对后续的压印和刻蚀至关重要。

UV-NIL 光刻胶主要由三种成分组成，即树脂（聚合物材料）、感光剂和溶剂，有的也加入添加剂。涂胶的基本方法是旋涂法（**Spin-Coating**）。

旋转涂胶分为 4 个基本步骤：

1、当基片静止时，将足够量的光刻胶分滴于其表面，如用手动分滴，应尽量避免气泡夹入光刻胶；

2、旋转铺开：逐渐加快基片的旋转速度（**rpm**），使光刻胶伸展至整个表面；

3、旋转甩掉：基片继续旋转直至甩去多余的光刻胶，在基片表面得到一层均匀覆盖的胶层；

4、溶剂挥发：以固定的转速继续旋转直至光刻胶中的溶剂挥发，胶膜近干燥。

通过旋转涂胶，可以在基片上获得一层均匀的光刻胶膜。实验用的光刻胶是 **AMONIL(AMO GmbH)** 和 **PAK (Toyo Gosei Co.)** 胶，这两种胶具有粘度小，曝光剂量小以及均匀性好（如 **AMONIL** 在 4 英寸的硅片上膜厚的误差控制在 5nm 以内）的特点。

一、涂胶实验

使用 **EVG101** 涂胶机。光刻胶的厚度由光刻胶本身的粘度以及旋转涂胶的参数决定。通过改变转速，加速度以及时间等参数来研究涂胶工艺。

1、实验环境：室内温度：**22±0.5°C**，相对湿度：**60%±10%**。

2、实验设备及工艺参数：

实验设备：涂胶机，转速范围 **0~22000rpm**，加速度 **0~118000rpm/s**。

光刻胶：高敏感性 **i-line** 正性光刻胶，粘度 **4.4mP.s**（毫泊斯）。

基片：掺硼硅圆片，直径 **99.7~100.3mm (4")**，厚度 **505~545μm**。

测试仪器：台阶仪

二、结果和分析

1、旋转涂胶转速对膜厚的影响

只改变转速的情况下，由 **PAK** 膜厚与转速关系曲线图 7 可见，转速越大，膜厚越小。在涂胶转速上升初期，膜厚下降速度较快，随着转速的增加，膜厚下降速度逐渐减小。**AMONIL MMS4** 膜厚与转速关系如图 8 (**AMO GmbH**)。

旋转涂胶转速与图形转移层厚度关系

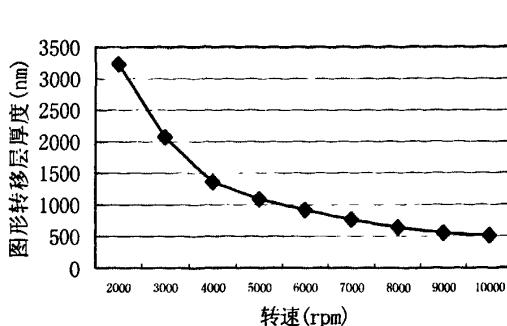


图 7 PAK 膜厚与转速关系

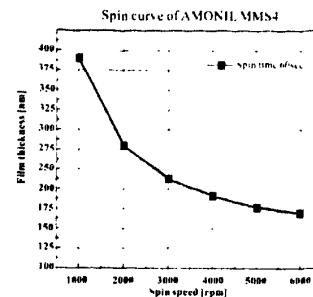


图 8 AMONIL 膜厚与转速关系

2、涂胶加速度对膜厚的影响

只改变涂胶加速度得到的膜厚均匀性结果见图 9。理论上讲，加速度越大，从初始转速加速到最终旋转涂胶转速所用的时间越短，由此可将惯性效应引起的有机

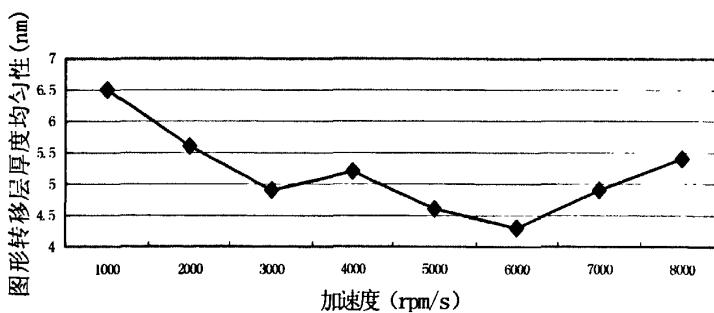


图 9 涂胶加速度与膜厚均匀性关系

溶剂起皱程度降到最低。同时由于有机溶剂在旋转涂胶过程中产生的气泡会随着加速度增大而增多。故加速度增大也会增加缺陷的引入概率，缺陷增加又必然会造成膜厚均匀性的明显下降。正是上述多种因素的影响，导致涂胶加速度与膜厚均匀性的关系存在一定的随机性。图 9 说明加速度选择 **6000 rpm/s**，膜厚均匀性为 **4.3nm**。

3、涂胶时间对膜厚的影响

只改变旋转涂胶时间得到的实验结果见图 10。可见旋涂时间越长得到的膜厚越小。旋转涂胶初期，膜厚下降速度较快，随着旋转涂胶时间的不断增加，膜厚下降速度逐渐减小，最后呈现准平坦状态，即出现了最小厚度，此时厚度与旋转涂胶时间无关。这是因为随着图形转移层减薄到一定厚度时，受到的粘性力明显增大，最

后与离心力相平衡，从而产生了最小膜厚。趋势线符合膜厚与流体力学理论分析，说明旋转涂胶时间和膜厚之间成幂函数关系。

为了加强基片与胶的粘附力，通常在涂胶之前预先在基片上涂覆上一层 **Primer**，且涂胶后基片进行高温软烘，不仅可以去除剩余光刻胶溶剂、增强胶与基片之间粘附力，而且可以缓和在旋涂过程中光刻胶胶膜内产生的应力。

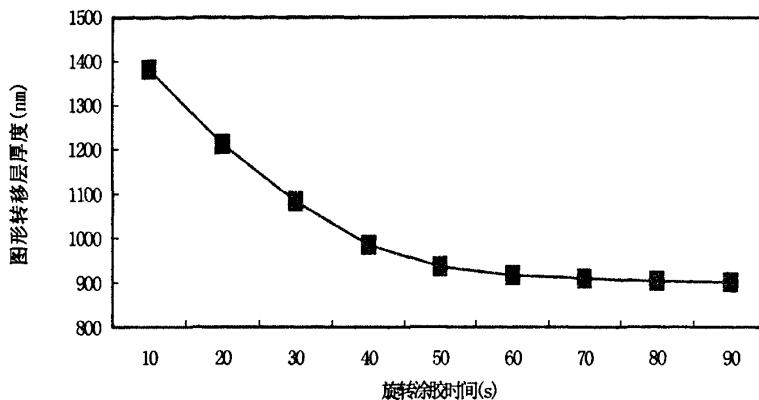


图 10 涂胶时间与图形转移层厚度关系

220nm 厚 AMONIL (MMS4) 的涂胶工艺流程如下：

- 1、经过清洗的基片高温烘烤，最少 10min&160°C，去除水气；
- 2、涂覆 AMONIL Prime： 30sec&3000rpm；
- 3、烘烤基片： 2min&120°C；
- 4、涂覆 AMONIL MMS4： 30sec@3000rpm；
- 5、软烘： 30sec@120°C，冷却后的晶片即可进行下步工艺。

由于光刻胶中的溶剂在软烘过程中会减少而导致膜厚减小（通常在 10 至 30nm），所以使用软烘后的基片作为标定的样品。

涂胶的质量直接影响到以后的工序，涂胶中可能出现的缺陷是来自环境的尘埃，沉积在光刻胶表面。由于尘埃的尺寸远远大于纳米级，会导致压印的时候，模板无法接触到光刻胶的表面进行压印，所以必须严格禁止有缺陷的样品进入下一道工序。

本节研究了涂胶工艺参数（旋转涂胶转速、加速度、时间）对膜厚的影响，既有利于后续的压印和刻蚀，又有利于提高实验效率、降低成本。

2.4 压印实验及复型精度

2.4.1 压印实验

涂胶后即可对样品进行压印，设备为 **EVG 620 Top Side Mask Aligner**(简称 **EVG620**)，具有上下光学显微镜，可以做 **Double Side** 对准。对于透明的材质，其准确度可达到 **0.5μm**，非透明的基板可达到 **1μm**。除了具有一般 **Mask Aligner** 的对准曝光功能，还可以利用其进行紫外纳米压印与微接触式压印 (**μ-Contact Printing Lithography**)。UV 纳米压印的步骤与原理如下图（图 11）所示：

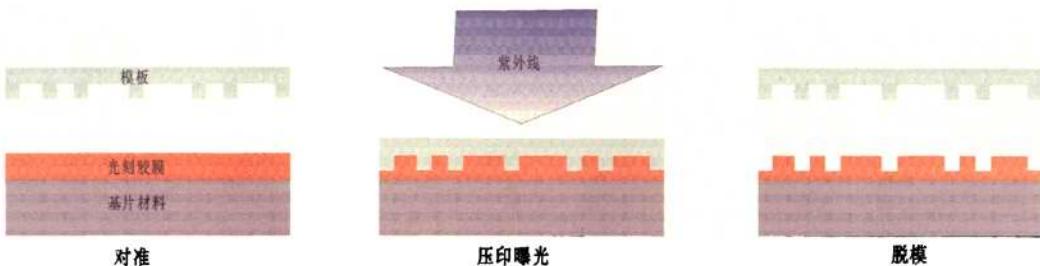


图 11 纳米压印步骤与原理示意图

首先将模板与下边的基片对准，然后以适当的力施压于模板，使其压入胶膜中，等待光刻胶将模板中的空隙填补满后，开启紫外线进行曝光。由于光刻胶中含有光敏剂，在吸收了紫外线的能量后，光刻胶内的高分子发生聚合反应导致固化。模板与胶膜分离后即可在光刻胶上得到与模板结构凹凸相反的复型结构。截面如图 12。图

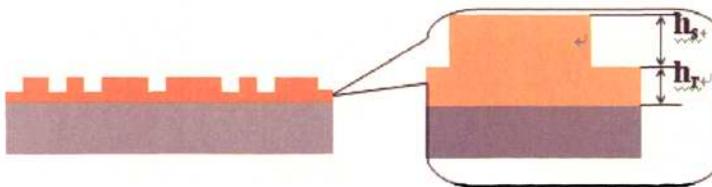


图 12 压印后光刻胶复型结构截面示意图

中 h_s 是压印图形的高度， h_r 是残余层光刻胶的厚度。其纳米图案必须通过反应离子刻蚀（**Reactive Ion Etch, RIE**）先去掉残留层的光刻胶 h_r ，才可继续进行下一步的转移。在实施压印中，初始的膜厚对复型精度有较大的影响。通常，膜越厚，填充的性能越好，但是厚的初始膜也意味着胶厚的残余层膜厚，会增大脱模时发生光刻胶剥落的危险，并且不利于下一步的图形转移，因为较厚 h_s 意味着更长的 **RIE**（去除残余层）时间，一方面会导致光刻胶的变化而影响刻蚀的稳定性，另一方面，也

会使其特征尺寸的误差增大。图 13 是模板与光刻胶复型结构的 SEM 图。

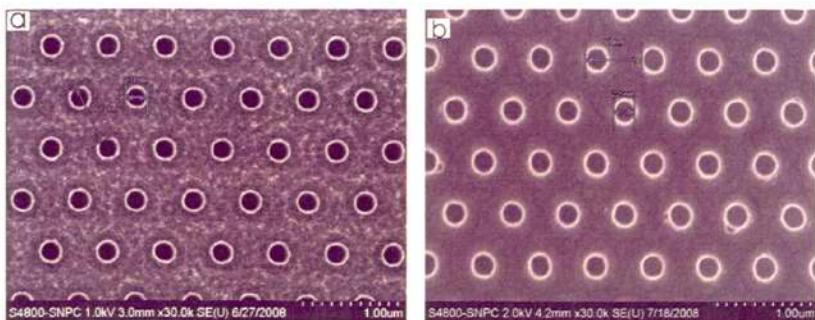


图 13 (a) 石英模板 SEM 图 (b) 光刻胶的 SEM 图

光刻胶采用 **AMONIL MMS4**, 初始膜厚为 **270nm**, 使用 **2 英寸石英模板**, 模板结构高为 **150nm**。由图可见, 模板在该位置的突起结构的周期为 **612nm**, 直径为 **231nm**, 压印后复型图案周期为 **608nm**, 对应空穴的孔径 **225nm**, 说明模板图形转移至光刻胶具有高保真性。

2.4.2 影响复型精度的主要因素及其关系研究

为保证加工质量, 研究了 **UV-NIL** 工艺中影响复型精度的因素及影响关系, 包括模板结构、表面质量 (粗糙度、表面能)、光刻胶涂敷性、基底质量 (粗糙度、与转移层的黏附性) 压印力, 延迟时间等。实验研究的主要结果归纳如下:

一、模板参数对压印复型精度的影响

1、模板材料性能与光源匹配性

图 14 是实验用高压汞灯的光谱特性曲线。

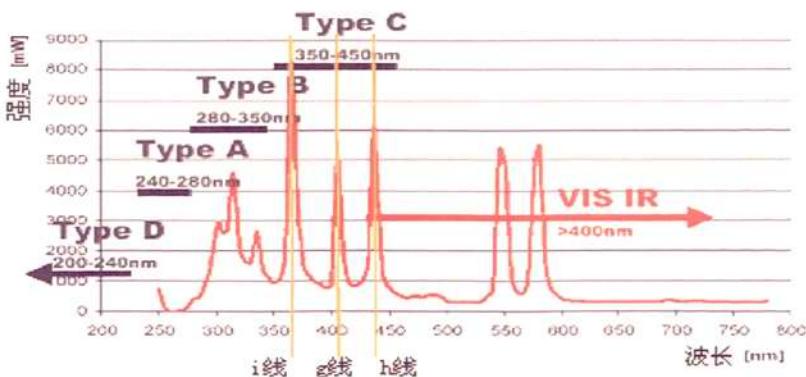


图 14 高压汞灯光谱特性

根据压印机光源的光谱特性,选择透紫外光谱最佳的石英玻璃模板。实验用模板材料性能参数见表 2,其特性是没有气泡、纯度极高,透紫外光能力强,在 175-2500nm 范围内平均透过率大于 90%,且无颗粒结构。

表 2 模板性能参数

机 械 性 能	标 准 值	机 械 性 能	标 准 值
密度	2.2g/cm^3	热导率(20℃)	$1.4\text{W/m}\cdot\text{C}$
抗压强度	1100Mpa	折射率	1.4585
抗弯强度	67Mpa	热膨胀系数	$5.5\times10^{-7}\text{cm/cm}\cdot\text{C}$
抗拉强度	48Mpa	热加工温度	1750~2050℃
泊松比	0.14~0.17	短期使用温度	1300℃
杨氏模量	72000Mpa	长期使用温度	1100℃
刚性模量	31000Mpa	电 学 性 能	标 准 值
莫氏硬度	5.5~6.5	电 阻 率	$7\times10^7\Omega\cdot\text{cm}$
变形点	1280℃	绝 缘 强 度	250~400Kv/cm
软化点	1780℃	介 电 常 数	3.7~3.9
退火点	1250℃	介 电 吸 收 系 数	$<4\times10^4$
比热(20~350℃)	670J/kg·℃	介 电 损 耗 系 数	$<1\times10^4$

2、模板厚度对压印复型精度的影响

压印过程中模板会受力产生变形,进而影响压印精度,所以对模板变形要进行严格控制。而相同条件下模板的变形取决于模板的厚度,因此必须根据模板图形特征尺寸设计合理的模板厚度。

模板弯曲产生的变形一般应控制在图形特征尺寸的 20% 之内,根据理论推导,可以得到相应模板厚度:如:

特征尺寸为 100nm 的图形结构,压力 300mbar 时,对于所选石英材料模板厚度应大于 0.956mm;压力 500mbar 时,模板厚度应大于 1.133mm。

二、模板和基底的表面性能与复型精度

由于纳米压印靠直接接触成型,在工艺过程中模板与基底表面会深度接触,并产生相互作用力。因此,模板和基底的表面性能是影响模板复型精度的首要因素,并将对后续工艺产生直接影响。模板和基底的表面越清洁、越有利于微细结构的压印,复型精度越高。

三、光刻胶性能与复型精度

光刻胶作为模板图形结构的转移介质，其性能对复型精度影响很大。

1、光刻胶的黏度越小，越有利于快速压印，复型精度越高。并且黏度小能有效减小残留层的厚度，为后续图形转移创造良好的条件。

2、光刻胶的光敏特性，在保证压印前性能稳定的前提下，对固化光越敏感越好。

3、光刻胶转移层的构成成分越均匀、抗刻蚀能力越强，与基底材料刻蚀选择比越大，则越有利于图形刻蚀转移。

4、光刻胶转移层的成膜厚度均匀性越高，复型结构越完整，精度越高。

四、模板结构与复型精度

压印过程中，模板的透光率、硬度，结构的凹凸、特征尺寸、周期、高度以及侧墙倾角等都对复型精度有直接影响。

1、模板的透光率是直接影响光刻胶固化的重要因素，其透过光刻胶敏感波段的光能量越多，则越利于复型结构固化。

2、模板结构的硬度越高，复型结构的保真性越好，复型精度也越高。

特征尺寸、周期和高度对复型精度的作用受压印图形转移层的影响，图形转移层的性能要与特征尺寸、周期和高度相匹配。

五、压印工艺参数与复型精度

UV-NIL 工艺首先将模板与样片对准，然后施压于模板，将其压入样片上的胶膜中，待光刻胶将模板中的空隙填满后，用紫外光进行曝光固化。模板与样片分离后，即可在光刻胶转移层上得到与模板结构凹凸对应的复型结构。整个压印过程是一个复杂的物理和化学过程，影响因素很多，工艺因素主要有压印力、延迟和曝光时间：

- 压印力要综合考虑，一般而言，压印力越大，越易于光刻胶填充。
- 延迟时间越长，越有利于光刻胶填充，同样有利于得到完整的复型结构。
- 曝光时间过短，光刻胶不能完全固化，也就不能得到完整的复型结构，曝光时间过长，光刻胶会发生过固化，对下一步的图形转移产生负面作用。

六、工作环境与复型精度

由于压印操作的对象是纳米结构，样品和模板表面的任何颗粒污染，都会造成

压印缺陷，影响复型精度。所以，进行压印工艺的工作场地必须是洁净环境。在本实验室，压印操作都在 **10** 级的超净间进行。并且，在操作时尽可能减少人员流动，以避免工作环境对压印产生不良影响。

模板的质量是压印成功的充分条件，模板结构需合理设计以提高复型精度。光刻胶的脱落和模板的清洁是接触式工艺的一个难点，通过气相沉积法在石英模板表面形成低表面能的抗粘连层予以解决。用改良的 **RCA** 方法能够将沾粘了固化光刻胶的模板表面清洗干净，为顺利压印奠定了基础。复型精度影响因素的分析为优化设计奠定了基础。直径 **200nm** 点阵的石英模板的复型误差可以控制在 **10nm**（包括测量时的误差）之内，从而实现了纳米压印高保真的特性。

2.5 刻蚀工艺研究

压印是在基底表面形成所需的光刻胶图形，刻蚀则紧随其后将光刻胶图形精确地转移到基底材料上。有图形的光刻胶层在刻蚀中不受或是微小的受到腐蚀源的刻蚀，从而有选择性的将光刻胶表面的形貌转移至基底材料上。

基于纳米压印对较小几何尺寸的精度要求，实验用 **RIE** 干法刻蚀，其过程是：在低压状态，射频激发反应气体电离并形成等离子体，反应腔体中的气体在电子的撞击下，除了转变成离子外，还能吸收能量并形成大量的活性基团。经过电场加速后，高能量的离子轰击被刻蚀材料，使之产生损伤的表面，进一步加速了活性刻蚀反应基团与被刻蚀材料的反应速率，并形成挥发性的反应生成物。反应生成物脱离被刻蚀物质表面，并被真空系统抽出腔体。

正是这种化学和物理反应的相互促进使得 **RIE** 具有良好的形貌控制能力(各向异性)、较高的选择比（被刻蚀材料的刻蚀速率远大于光刻胶和衬底的损失率）、可以接受的刻蚀率等优点。

1、刻蚀实验

图 **15** 为刻蚀机腔室结构简图。刻蚀机由以下几部分组成：一个真空腔体和真空系统，一个提供精确的气体种类和流量气体的系统，一个低功率的射频电源（**13.56MHz**）及其调节匹配电路系统。在 **Microsys350** 上还附加了一个电子回旋加速振荡反应器（**ECR**），使用 **2.45GHz** 的微波激励源产生高密度的等离子体。当电子的回旋频率等于所加的微波电场频率时，能有效的将电能转移到等离子体的电子上，增加了电子碰撞的可能性，从而提高了等离子体的密度，获得大的离子流。

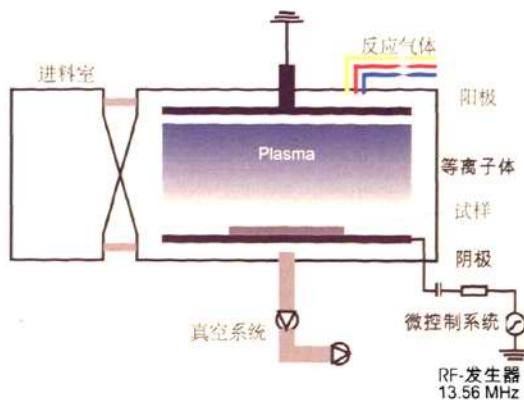


图 15 RIE 内部结构示意图

图 16 列出了压印后将图形从光刻胶转移至基底材料的过程。压印后聚合物薄膜被压得凹下去的部分便成了极薄的残留聚合物层，必须彻底除去。

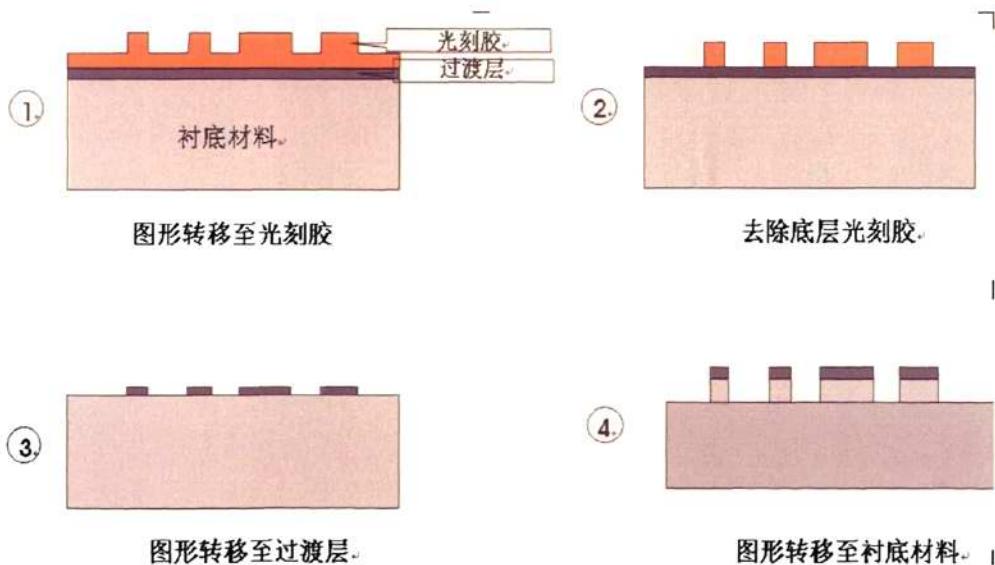


图 16 图形转移流程图

上述工艺使用过渡层来改善光刻胶和衬底材料刻蚀选择比。一般用金属（比如钛或铬）作为过渡层。去除残留胶后，先将图形转移至过渡层。然后基于过渡层与衬底材料之间良好的选择性，可以用过渡材料作为掩膜在基底材料上刻蚀出较深的图形，并获得良好的侧壁形貌。

实验采用 CF_4 、 SF_6 等含有 F 的反应气体以及 O_2 、 Cl_2 等。刻蚀过程主要通过对 RF 和 ECR 功率、气体流量以及电压的改变来控制。改变反应气体的比例及流量，

可控制刻蚀速率及相对选择比。

2、结果

以 $\text{O}_2 + \text{SF}_6$ 为刻蚀气体，在一定压力下使用 RIE 刻蚀不同的压印光刻胶。通过改变功率、 O_2 和 SF_6 流量的比例，研究其对刻蚀速率的影响。结果如图 17 所示，表明单组分 O_2 存在时， O_2 流量的增加不会影响光刻胶的刻蚀速率；**Plasma** 功率增大，刻蚀速率显著增加；有含氟气体时 O_2 流量增加会缓慢增加刻蚀速率。

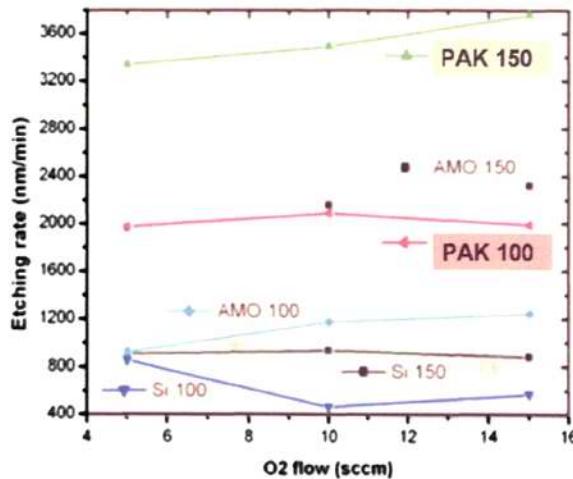


图 17 氧气流量及功率对刻蚀速率的影响

刻蚀转移结果实例见图 18：其中，从左到右，从上到下分别为石英模板、AMONIL

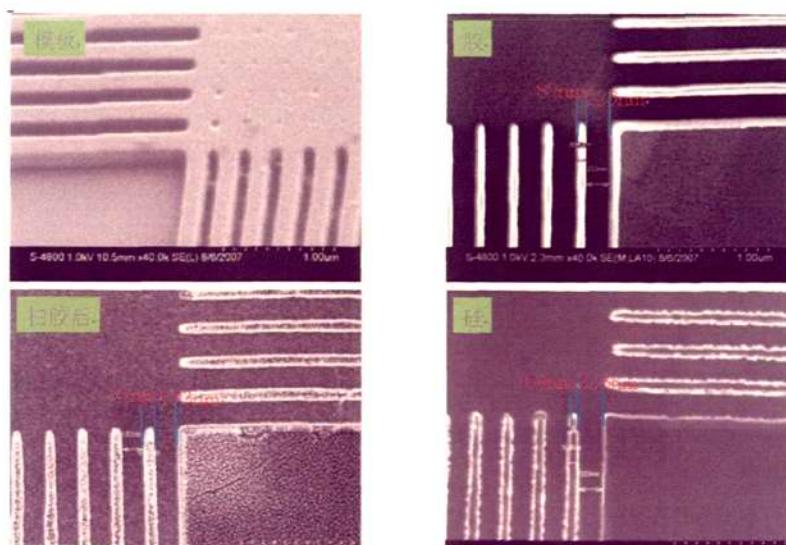


图 18 图形从模板到光刻胶到硅片上的转移 SEM 图

复型结构、去除残留层后复型结构以及硅结构的 40,000 倍 SEM 图，由图可见，光栅基本保持了其特征尺寸，误差控制在 20nm 以内。

图 19 为 2 英寸模板实现的大面积图形转移结果。

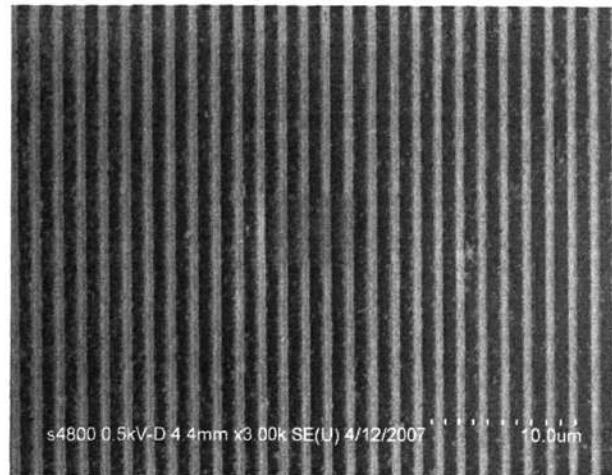


图 19 刻蚀转移后的 SEM

本节通过对不同材料的等离子体刻蚀研究，探索了压印复型结构转移到基底材料的工艺。

第三章 相变材料阵列结构制备技术研究

为了满足 PCRAM 商业化要求, 为此人们一方面在努力寻求新的性能优异的相变材料体系, 另一方面在积极探索新的存储单元结构。在新材料探索方面, 研究表明 $\text{Si}_2\text{Sb}_2\text{Te}_5$ 比 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 具有更好性能^[25-27]。而在新结构探索方面, 人们研究了网架结构^[18], 点阵结构^[22,24]。实验表明阵列结构是一种较理想的存储结构。而 PCRAM 器件的纳米化最终要靠器件制备工艺来实现, 也就是要把构成器件单元的相关材料的尺寸缩小至纳米尺度(小于 100nm)。相变材料阵列制备尤为重要, 高效、低成本的制备出纳米尺度的器件单元是研究开发 PCRAM 的关键环节。

因此本章研究用高效、低成本的 UV-NIL 技术制备相变材料 Si-Sb-Te (SST) 阵列结构。

3.1 SST 薄膜结构转变特性研究

3.1.1 相变特性

相变材料薄膜通过 XRD 测试的结构变化规律如图 20。

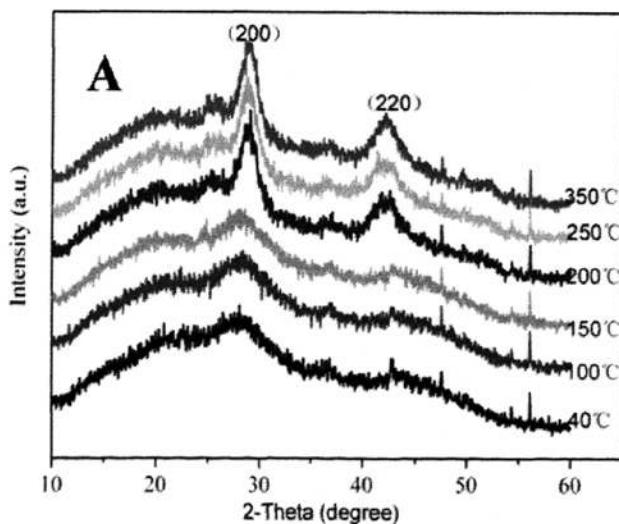


图 20 SST XRD