

铝的电阻率为 $2.8 \mu\Omega\cdot\text{cm}$ ，由于其制备工艺简单，价格低廉，其是硅集成电路金属互连线的主要材料之一。上电极 Al 是通过腐蚀形成图形的，因而 Al 版是阳版。

(1) Al 薄膜的淀积

Al 的制备是用超高真空电子束蒸发沉积的，如图 4.4 所示。利用离子泵将腔体内真空抽到 10^{-7} mbar 以下，高能电子束利用磁场聚焦于放在坩锅内的源材料 Al 上，Al 在腔体内被加热，从而蒸发到样品表面。电子束加热器能达到很高的温度，可以蒸发范围广泛的材料。在电子束蒸发系统中，只有 Al 源的顶部融化，会避免了坩锅内带来的金属杂质污染，可以制备很纯净的 Al 薄膜。本实验需要沉积至少 300 nm 的 Al 薄膜，覆盖住 SiO_2 介质孔。

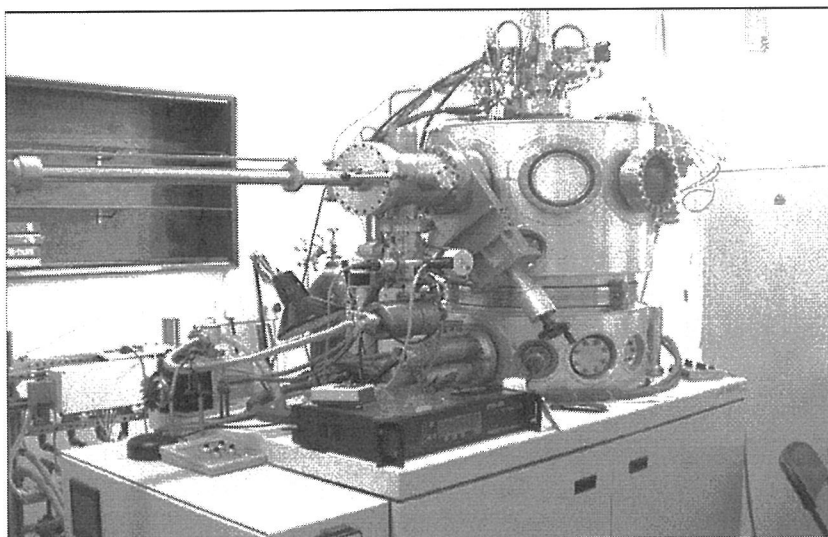


图 4.4 超高真空电子束蒸发设备

(2) 涂胶(6809)，参数：4000 r/min，30 sec；热板 100 °C，前烘 3 min；

(3) 显影 5-7 sec；

(4) 烘箱 120 °C，坚膜 30 min；

经显影后，感光部分的光刻胶虽然没有溶解，但被显影液泡软，附着力下降，需要在较高温度下烘烤，就是坚膜的过程。坚膜的作用是把膨胀后的胶图形中的显影液和水分赶走，使图形恢复原来尺寸，并使光刻胶的耐蚀性显著提高，同时改善光刻胶和衬底的粘附。坚膜时应注意控制合适的温度和时间。若坚膜温度太低，时间过短，则胶膜没有烘透，膜就不坚固，腐蚀时易产生脱胶现象。若坚膜

温度过高, 时间过长, 则胶膜因热膨胀而产生翘曲和剥落, 腐蚀时也容易产生钻蚀或脱胶。若温度高于 300 °C 以上, 胶膜便开始分解, 失去抗蚀能力, 有时也会使去胶发生困难。

(5) 水浴 60 °C 浓磷酸腐蚀 Al

用水浴加热, 温度控制比较稳定。Al 与浓磷酸反应生成酸式磷酸铝易溶于水, 铝膜就被清除干净。此反应比较激烈, 会伴有氢气不断冒出。可在浓磷酸中加入少量的酒精消除气泡, 使反应得以顺利进行。此反应的化学反应方程式为:



如果磷酸腐蚀溶液使用时间过长, 酸度显著降低, 铝与磷酸也有可能生成难溶的磷酸铝白色沉淀, 其反应方程式如下:



反应所产生的白色磷酸铝沉淀难溶于水, 它淀积在芯片表面, 对铝的腐蚀是非常不利的, 因此必须定时更换新的磷酸腐蚀液。

(6) 丙酮弱超声清洗 1 min(去胶);

(7) 清洗并烘干芯片。

经过三道光照工艺, 一个完整的相变存储器单元就制备成功了, 如图 4.5 所示。由图中可见, GST 块的边缘有孔洞, 那是由于 GST 的台阶覆盖能力比较差。因为下电极 W 的硬度比较大, 在聚焦离子束制样时, 很难从中间切正, 因而下电极没有看到。

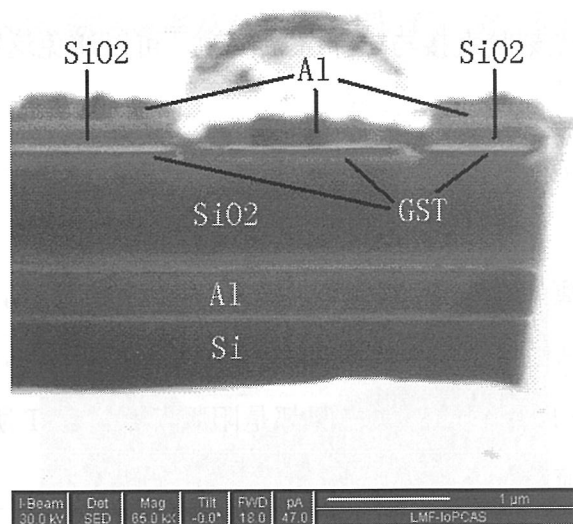


图 4.5 聚焦离子束制备的单元器件剖面图

图 4.6 显示了两张器件失效后的剖面图。其中一张图中中间的 GST 已经全部爆开，那是由于在第一道或第二道光照工艺时的光刻胶的残留引起的，经过多次操作后，光刻胶完全分解汽化，造成了器件单元的断路失效。而另外一张图则说明 Al 电极边缘的翘曲，这是由于第二道光照工艺后光刻胶的残留，光刻胶固化后使得 Al 电极变形。

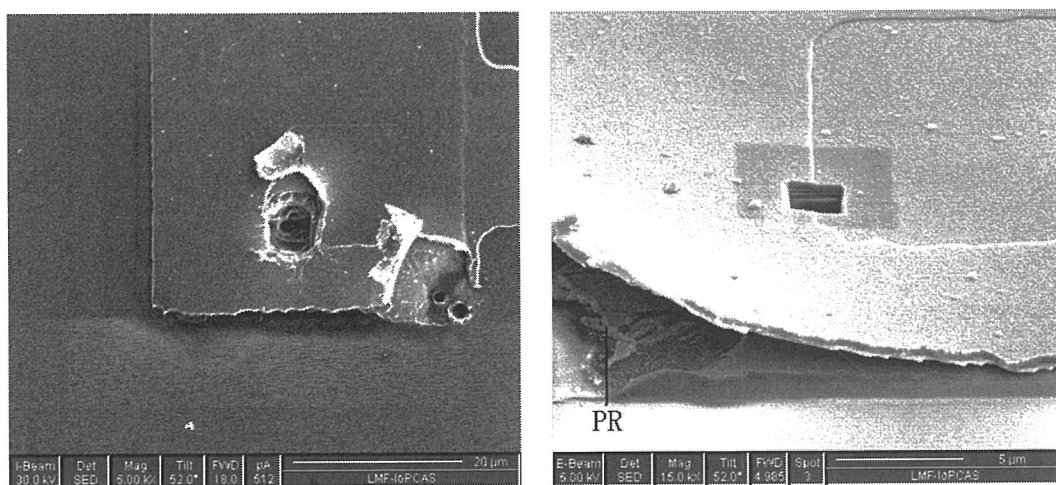


图 4.6 器件失效后的剖面图

综上所述，用剥离工艺走通的器件最大的挑战在于光刻胶的去除问题，这种现象和工艺界光刻胶对产品成品率的影响一样。由于光刻胶难以彻底的清除，造成了器件的成品率低下，器件的失效问题大部分也是由光刻胶的残留引起的。刻蚀工艺就可以避免光刻胶直接与操作区域接触，可以避免这样的失效影响。

4.2.2 刻蚀工艺集成及优化

刻蚀工艺和剥离工艺是完全相反的做法，其目的是一样，可以做出完全相同的芯片图形结构。刻蚀工艺是先沉积薄膜，然后再曝光刻蚀，这样就避免了光刻胶直接和电极接触。所用到的三块光照都是阳版，其中 GST 版最小尺寸为 $3\ \mu\text{m}$ 。其具体的制备工艺流程如下：

1, GST/TiN 图形的制备

(1) SiN_x 保护层的刻蚀

为了防止电极在运输过程中电极被氧化,在底电极制备好后,覆盖一层 25 nm 厚的 SiN_x 作为钝化层。在制备 PCRAM 单元器件时,保护层首先要被刻蚀完,否则将会造成器件的断路。刻蚀 SiN_x 时首先确定 SiN_x 没有残留,否则会造成器件的断路。另外, SiN_x 刻蚀后, SiO_2 的损失必须要少,因为 SiO_2 的损失会造成电极的凸起,而使得电极与相变材料的接触面积增大,也就增大了器件的操作电流。因而 SiN_x 对 SiO_2 的刻蚀选择比要高。由图 4.7 可见, SiN_x 的刻蚀速率随着气压的增加而减小,而对 SiO_2 的刻蚀选择比没有明显的变化,基本在 2.3~2.4 之间。刻蚀后 SiN_x 的表面粗糙度如图 4.8 所示, RMS 为 0.96 nm。刻蚀条件为: $\text{CHF}_3=50 \text{ sccm}$, $\text{O}_2=10 \text{ sccm}$, $\text{power}=150 \text{ W}$, $\text{pressure}=30 \text{ mTorr}$, $\text{time}=40 \text{ sec}$, SiN_x 与 SiO_2 的选择比为 2.4。保护层刻蚀后电极的形貌如图 4.9 所示,电极表面平整,没有明显的电极凸起现象,基本满足开始设计的实验要求。

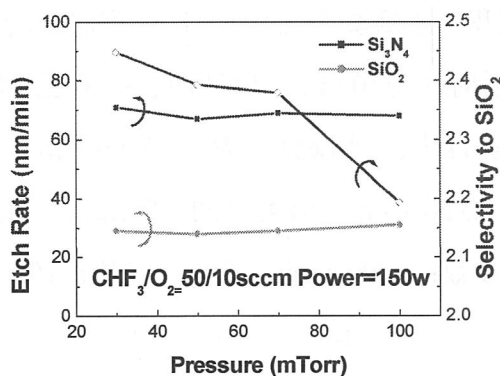


图 4.7 SiN_x 刻蚀速率及对 SiO_2 的选择比与气压的关系图

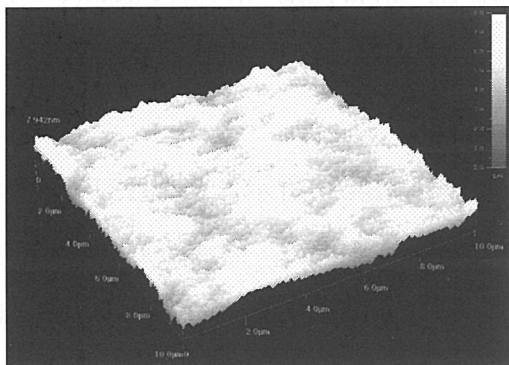


图 4.8 刻蚀后 SiN_x 表面的原子力显微镜图

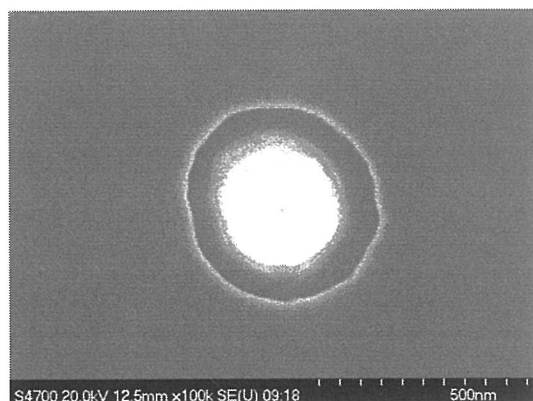


图 4.9 保护层刻蚀后电极表面 SEM 图

(7) 丙酮弱超声清洗 3~5 min, 去离子水清洗 5 遍, 并用 N_2 吹干;

(8) 酒精弱超声清洗 3~5 min, 去离子水清洗 5 遍, 并用 N_2 吹干;

(9) 用烘箱 120 °C 烘干, 约 10 min;

2, GST/TiN 图形的制备

(1) GST 薄膜的沉积: 本底真空为 1×10^{-4} Pa, 室温, 功率为 RF 200 W, 气体流量为 Ar 20 sccm, 溅射时间为 10 min, 保证薄膜厚度在 150 nm 左右;

(2) TiN: 磁控溅射 Ti 靶, 本底真空为 1×10^{-4} Pa, 室温, 功率为 RF 400 W, 气体流量为 Ar 20 sccm + N_2 20 sccm, 溅射时间为 20 min, 薄膜厚度约为 40 nm。

(3) 涂胶(6809), 参数: 4000 r/min, 30 sec; 热板 100 °C, 前烘 3 min;

(4) 显影 5-7 sec;

(5) 烘箱 120 °C, 坚膜 30 min;

(6) TiN 的刻蚀程序为: 80 mTorr/200 W/20 sccm CF_4 /2 sccm O_2 /60 sec;

GST 的刻蚀程序为: 50 mTorr/250 W/15 sccm CF_4 /35 sccm Ar/3 min;

(7) 丙酮弱超声清洗 1 min(去胶);

(8) 清洗并烘干芯片。

GST/TiN 刻蚀后的结构如图 4.10 所示, 连接 GST 的电极会凸起一点, 这是由于过刻蚀 SiN_x 后, SiO_2 损失了约 10 nm。而连接底电极的地方 W 塞凸起的更加厉害, 原因是叠加了两次过刻蚀后 SiO_2 的损失。GST 刻蚀时对 SiO_2 的刻蚀选择比是 3, 过刻蚀后, SiO_2 衬底损失了约 20 nm, 叠加两次刻蚀后 SiO_2 总共损失了 30 nm, 所以显得更加凸起。

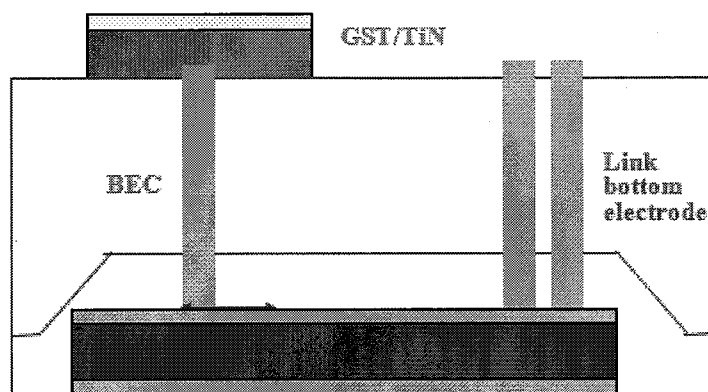
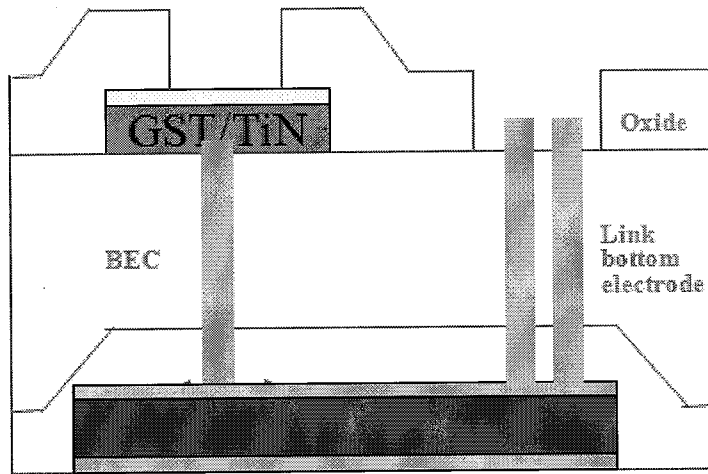


图4.10 GST/TiN工艺完成后的结构示意图

3, SiO_2 图形的制备

- (1) 电子束蒸发200 nm SiO_2 ;
- (2) 涂胶(6809), 参数: 4000 r/min, 30 sec; 热板100 $^{\circ}\text{C}$, 前烘3 min;
- (3) 显影5-7 sec;
- (4) 烘箱120 $^{\circ}\text{C}$, 坚膜30 min;
- (5) SiO_2 刻蚀条件: 55mTorr/150 W/50 sccm CF_4 /5 sccm O_2 /360 sec;
- (6) 丙酮弱超声清洗1 min(去胶);
- (7) 清洗并烘干芯片。

图4.11给出了 SiO_2 工艺完成后的结构示意图。 TiN 厚度是剥离工艺的两倍, 作用是刻蚀 SiO_2 的停止层, 防止GST损伤。另外连接下电极的plug也凸起的更厉害, 这是叠加过刻蚀 SiO_2 引起的。

图4.11 SiO₂工艺完成后的结构示意图

4, Al电极的制备

(1) 300 nm Al薄膜淀积

(2) 涂胶(6809), 参数: 4000 r/min, 30 sec; 热板100 °C, 前烘3 min;

(3) 显影5-7 sec;

(4) 烘箱120°C, 坚膜30 min;

(5) 水浴 60 °C 浓磷酸腐蚀 Al 90 sec;

(6) 丙酮弱超声清洗1 min(去胶);

(7) 清洗并烘干芯片。

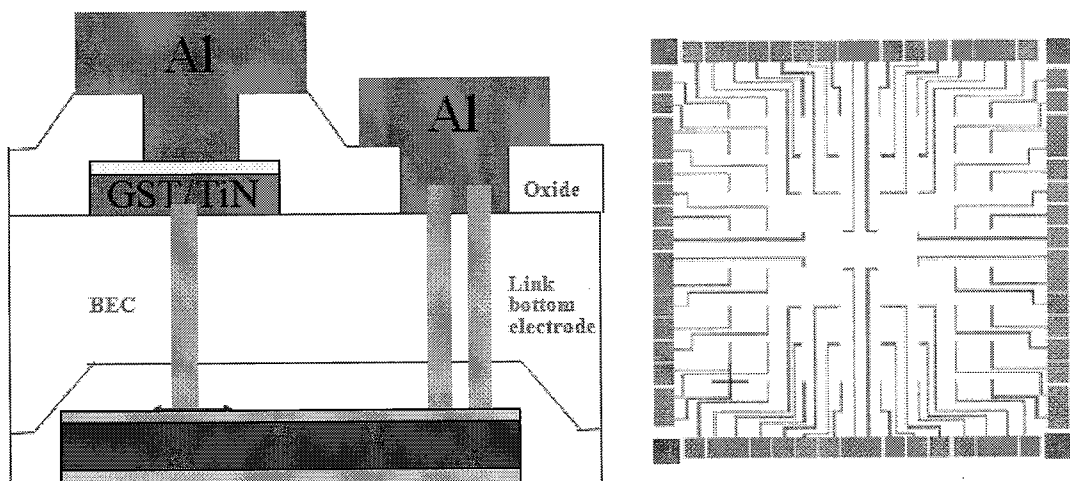


图4.12 Al电极工艺后的结构示意图及Al电极布线图